

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成26年10月23日(2014.10.23)

【公開番号】特開2013-54272(P2013-54272A)

【公開日】平成25年3月21日(2013.3.21)

【年通号数】公開・登録公報2013-014

【出願番号】特願2011-193730(P2011-193730)

【国際特許分類】

G 0 9 G 3/36 (2006.01)

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

G 0 2 F 1/133 (2006.01)

G 1 1 C 19/00 (2006.01)

G 1 1 C 19/28 (2006.01)

【 F I 】

G 0 9 G 3/36

G 0 9 G 3/30 J

G 0 9 G 3/20 6 2 2 E

G 0 9 G 3/20 6 2 2 D

G 0 9 G 3/20 6 1 1 J

G 0 9 G 3/20 6 7 0 E

G 0 9 G 3/20 6 1 2 K

G 0 2 F 1/133 5 5 0

G 1 1 C 19/00 J

G 1 1 C 19/28 D

【手続補正書】

【提出日】平成26年9月5日(2014.9.5)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の走査信号線に対してトランジスタを導通させる電位であるアクティブ電位を順に出力する表示装置の駆動回路であって、

前記複数の走査信号線に、それぞれ電氣的に接続された複数の出力回路を備え、

前記複数の出力回路のうち、一の出力回路は、

前記複数の走査信号線のうちの一の走査信号線とクロック信号線との電氣的接続を制御する第1トランジスタと、

前記第1トランジスタのゲートに接続され、前記走査信号線に前記アクティブ電位が出力される期間を含む期間である第1期間にアクティブ電位となる第1ノードと、

トランジスタを導通させない電位である非アクティブ電位を保持する非アクティブ信号線と前記第1ノードとを、前記第1期間以外の期間である第2期間において電氣的に接続するように制御する第2トランジスタと、

前記第2トランジスタのゲートに接続された第2ノードと、を有し、

前記第2ノードは、アクティブ電位を保持するために第1充電期間と第2充電期間とに充電され、

前記クロック信号線は第1クロック信号を供給し、  
前記第2ノードに接続される第1充電線は第2クロック信号を供給し、  
前記第2ノードに接続される第2充電線は第3クロック信号を供給し、  
前記第1、第2、第3のクロック信号はそれぞれ8相のクロックのいずれかであり、前記第1、第2、第3のクロック信号は同一周期でありかつ位相が互いに異なり、  
前記第2のクロック信号は前記第1充電期間に前記第2ノードを充電し、  
前記第3のクロック信号は前記第2充電期間に前記第2ノードを充電する、  
ことを特徴とする駆動回路。

【請求項2】

請求項1に記載の駆動回路であって、  
前記第2ノードをアクティブ電位を保持するために、  
前記第1充電線は整流作用のある素子を介して前記第2ノードに接続され、  
前記第2充電線は整流作用のある素子を介して前記第2ノードに接続される、 ことを特徴とする駆動回路。

【請求項3】

請求項2に記載の駆動回路であって、  
前記第1充電線及び前記第2充電線のいずれか一方には、前記複数の出力回路に入力される同一周期の複数のクロック信号のうち、一のクロック信号が入力され、いずれか他方には、前記複数の出力回路のうち他の出力回路の一の走査信号線が接続される、ことを特徴とする駆動回路。

【請求項4】

請求項3に記載の駆動回路であって、  
前記第1クロック信号または前記第2クロック信号は、前記第1トランジスタに接続された前記クロック信号線に入力されるクロック信号がアクティブ電圧となるタイミングの前2分の1周期の間にアクティブ電圧となるクロック信号である、 ことを特徴とする駆動回路。

【請求項5】

請求項3又は4に記載の駆動回路であって、  
前記他の出力回路の一の走査信号線は、前記一の出力回路の走査信号線への出力後に順に出力される出力のうち、直後の3出力のうちのいずれか一の出力である、ことを特徴とする駆動回路。

【請求項6】

画面に複数の画素を有する表示装置であって、  
請求項1～6のいずれか一項に記載の駆動回路と、  
前記複数の画素のそれぞれに配置され、階調値に基づく電圧を前記複数の画素の各々に保持するための画素トランジスタと、を備え、  
前記駆動回路の走査信号線は、前記画面の一行分の前記画素の前記画素トランジスタのゲートに接続されている、ことを特徴とする表示装置。