



(19) **RU** ⁽¹¹⁾ **2 024 938** ⁽¹³⁾ **C1**
(51) МПК⁵ **G 06 G 7/20**

РОССИЙСКОЕ АГЕНТСТВО
ПО ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ РОССИЙСКОЙ ФЕДЕРАЦИИ

(21), (22) Заявка: 5034966/24, 31.03.1992

(46) Дата публикации: 15.12.1994

(56) Ссылки: Авторское свидетельство СССР N 309370, кл. G 06g 7/20, 1971. Авторское свидетельство СССР N 744633, кл. G 06G 7/20, 1980. Авторское свидетельство СССР N 503255, кл. G 06G 7/20, 1976.

(71) Заявитель:

Келехсаев Борис Георгиевич

(72) Изобретатель: Келехсаев Борис Георгиевич

(73) Патентообладатель:

Келехсаев Борис Георгиевич

(54) УСТРОЙСТВО ДЛЯ ИЗВЛЕЧЕНИЯ КВАДРАТНОГО КОРНЯ ИЗ СУММЫ КВАДРАТОВ ТРЕХ ВЕЛИЧИН

(57) Реферат:

Использование: в вычислительной технике в качестве прецизионного функционального преобразователя при определении модуля вектора. Цель: повышение точности измерений. Сущность изобретения: такое устройство реализует приближенное равенство:

$$\sqrt{u_x^2 + u_y^2 + u_z^2} = K_0 \left(u_{\max} + a u / K_1 + b u_{\min} / K_2 \right)$$

. Устройство содержит три блока выделения

модуля, амплитудный селектор, два блока деления, два управляемых делителя напряжения и сумматор, выход которого является выходом устройства.

Положительный эффект: повышение точности вычисления модуля вектора за счет измерений отношений входных сигналов, методическая и инструментальная погрешность измерений при изменении входных сигналов в широком динамическом диапазоне, не превышает 2%. 1 з.п.ф-лы, 2 ил.

RU 2 024 938 C1

RU 2 024 938 C1



(19) **RU** ⁽¹¹⁾ **2 024 938** ⁽¹³⁾ **C1**
(51) Int. Cl.⁵ **G 06 G 7/20**

RUSSIAN AGENCY
FOR PATENTS AND TRADEMARKS

(12) **ABSTRACT OF INVENTION**

(21), (22) Application: 5034966/24, 31.03.1992

(46) Date of publication: 15.12.1994

(71) Applicant:

Kelekhsaev Boris Georgievich

(72) Inventor:

Kelekhsaev Boris Georgievich

(73) Proprietor:

Kelekhsaev Boris Georgievich

(54) **DEVICE FOR SQUARE ROOTING OF SUM OF THREE SQUARED VALUES**

(57) Abstract:

FIELD: computer engineering. SUBSTANCE: device for realizing an approximate equality given in the invention description has three modulus discriminating units, amplitude selector, two division units, two controllable voltage dividers and an adder

an output of which serves as an output of the device. EFFECT: enhanced speed in computing vector modulus due to measuring the ratio of input signals, methodical and instrumental metering error within a wide dynamic range of input signals being less than 2%. 2 cl, 2 dwg

RU 2 0 2 4 9 3 8 C 1

RU 2 0 2 4 9 3 8 C 1

Изобретение относится к автоматике и вычислительной технике, а именно к устройствам извлечения квадратного корня из суммы квадратов трех величин, и может быть использовано в вычислительных устройствах для преобразования координат, определения суммарного вектора с высокой точностью.

Известно устройство для извлечения корня, содержащее три амплитудных модулятора, генератор синусоидальных напряжений, два сумматора, фазовращатель, ограничитель, детектор и фильтр.

Устройство осуществляет сложение модулированных по амплитуде высокочастотных колебаний напряжений, сдвинутых по фазе относительно друг друга, и выделение огибающей суммарного сигнала. Устройство ограничено по быстродействию и точности измерений.

Известен функциональный преобразователь, содержащий операционный усилитель, три инвертора, блоки выделения модуля, каждый из которых выполнен на трех двухвходовых диодных элементах, и несколько резистивных звезд с четырьмя входами каждая. Устройство обладает высоким быстродействием, в нем нет сложных элементов, однако наличие большого количества диодов ограничивает точность измерений из-за падения в них напряжения.

Наиболее близким техническим решением к заявляемому по большему количеству сходных существенных признаков и достигаемому эффекту является устройство для извлечения квадратного корня из суммы квадратов трех величин, содержащее три блока выделения модуля сигналов, подключенных входами к входам устройства с первого по третий, соответственно, три двухвходовых и один трехвходовый блоки вычисления максимума, входы которых подключены к выходам блоков выделения модулей, а выходы подключены к входам многовходового сумматора на операционном усилителе с резистивной обратной связью.

Устройство простое по конструкции и построено на принципе кусочно-линейной аппроксимации искомого выражения суммой из комбинации входных напряжений, которые в зависимости от их соотношений складывают с постоянными коэффициентами, задаваемыми соотношением сопротивлений резистора обратной связи ОУ и сопротивлений его входных резисторов.

Точность преобразования, определяемая точностью аппроксимации, ограничена, что обусловлено выбором семи постоянных коэффициентов независимо от величины входных напряжений. Методическая погрешность составляет около 4%.

Целью изобретения является уменьшение погрешности преобразования.

Цель в устройстве для извлечения квадратного корня из суммы квадратов трех величин, содержащем три блока выделения модуля, подключенных входами к входам устройства с первого по третий, соответственно, и сумматор, выход которого является выходом устройства, достигается тем, что в него введены амплитудный селектор, два блока деления и два управляемых делителя напряжения, причем к первому входу сумматора подключен выход максимального сигнала амплитудного

селектора, этот же выход подключен к первому входу первого блока деления и к первому входу второго блока деления, выход медианного сигнала амплитудного селектора подключен к второму входу первого блока деления и к сигнальному входу первого управляемого делителя, выход минимального сигнала амплитудного селектора подключен к второму входу второго блока деления и к сигнальному входу второго управляемого делителя напряжения, выход первого блока деления подключен к управляющему входу первого управляемого делителя напряжения, выход второго блока деления подключен к управляющему входу второго управляемого делителя напряжения, выход первого управляемого делителя напряжения подключен к второму сумматору, а выход второго управляемого делителя напряжения подключен к третьему входу сумматора, входы амплитудного селектора с первого по третий подключены к выходам блоков выделения модуля с первого по третий соответственно: амплитудный селектор содержит два трехвходовых блока вычисления максимума, три двухвходовых блока вычисления максимума и минимума и алгебраический сумматор, причем два входа первого двухвходового блока вычисления максимума и минимума подключены соответственно к первому и второму входам амплитудного селектора, два входа второго двухвходового блока вычисления максимума и минимума подключены соответственно к второму и третьему входам амплитудного селектора, выходы максимальных сигналов двухвходовых блоков вычисления максимума и минимума подключены к входам первого трехвходового блока вычисления максимума, выходы минимальных сигналов двухвходовых блоков вычисления максимума и минимума подключены к входам второго трехвходового блока вычисления максимума, выход максимального сигнала амплитудного селектора подключен к выходу первого трехвходового блока вычисления максимума, выход медианного сигнала подключен к выходу второго трехвходового блока вычисления максимума, выход минимального сигнала подключен к выходу алгебраического сумматора, входы которого с первого по третий подключены к входам амплитудного селектора с первого по третий, соответственно к четвертому и пятому входам алгебраического сумматора подключены выходы первого и второго трехвходовых блоков вычисления максимума соответственно.

На фиг.1 показана функциональная схема устройства; на фиг.2 - амплитудный селектор.

Устройство для извлечения квадратного корня из суммы квадратов трех величин содержит: блоки 1, 2, 3 выделения модуля; амплитудный селектор 4; блоки деления 5 и 6; управляемые делители напряжения 7 и 8; сумматор 9.

Блоки в устройстве соединены следующим образом. Входы блоков 1-3 выделения модулей с первого по третий подключены к входам устройства с первого по третий соответственно. Выходы блоков 1-3

выделения модулей с первого по третий подключены к входам амплитудного селектора 4 с первого по третий соответственно. Первый выход амплитудного селектора 4 по сигналу максимальной амплитуды подключен к первому входу сумматора 9 и к первым входам блоков деления 5 и 6. Второй выход амплитудного селектора 4 по сигналу медианной амплитуды подключен к второму входу блока деления 5 и через управляемый делитель напряжения 7 подключен к второму входу сумматора 9. Третий выход амплитудного селектора 4 по сигналу минимальной амплитуды подключен к второму входу блока деления 6 и через второй управляемый делитель напряжения 8 подключен к третьему входу сумматора 9, выход которого подключен к входу устройства. Выходы блоков деления 5 и 6 подключены к управляющим входам управляемых делителей напряжения 7 и 8, соответственно.

Амплитудный селектор 4 (фиг.2) содержит три двухвходовых блока 15, 16, 17 вычисления максимума и минимума, два трехвходовых блока 18, 19 вычисления максимума и алгебраический сумматор 20. Блоки в амплитудном селекторе 4 соединены между собой следующим образом. Два входа блока 15 подключены соответственно к первому и второму входам (x,y) амплитудного селектора 4, два входа блока 16 подключены соответственно к второму и третьему входам (y, z) амплитудного селектора 4, два входа блока 17 подключены соответственно к первому и третьему входам (x,z) амплитудного селектора 4. Три выхода максимального сигнала блоков 15, 16, 17 подключены к трем входам блока вычисления максимума 18, а три выхода минимального сигнала блоков 15, 16, 17 подключены к трем входам блока вычисления минимума 19. К трем выходам амплитудного селектора 4 подключены к первому выходу (макс) подключен выход блока вычисления максимального сигнала блока 18; к второму выходу (mid) подключен выход блока вычисления максимума блока 19; к третьему выходу (мин) подключен выход алгебраического сумматора.

Устройство работает следующим образом. На входы устройства поступают входные сигналы напряжения U_x, U_y, U_z . Эти сигналы каждый поступает на свой блок выделения модуля 1, 2, 3, с выхода которых получают сигналы $|U_x|, |U_y|, |U_z|$. Эти сигналы поступают на три входа амплитудного селектора 4, с первого выхода которого снимают сигналы максимальной амплитуды $U_{\max}$, со второго - сигнал среднего значения амплитуды U , с третьего - сигнал минимальной амплитуды $U_{\min}$, причем $U_{\min} < U < U_{\max}$.

Сигналы $U_{\max}$ и U с первого и второго выходов амплитудного селектора 4 поступают на первый и второй входы блока деления 5, а сигналы $U_{\max}$ и $U_{\min}$ с первого и третьего выходов амплитудного селектора 4 поступают на первый и второй входы блока деления 6. С выхода блока деления 5 снимают напряжение, пропорциональное $K_1 = U_{\max}/U$, а с выхода блока деления 6 снимают напряжение, пропорциональное $K_2 = U_{\max}/U_{\min}$. Эти напряжения поступают

на управляющие входы управляемых делителей напряжения 7 и 8 соответственно, а на их сигнальные входы поступают сигналы U и $U_{\min}$ соответственно. С выходов управляемых делителей напряжения 7 и 8 снимают напряжения U/K_1 и $U_{\min}/K_2$ соответственно. С первого выхода амплитудного селектора 4 напряжение $U_{\max}$ поступает на первый вход сумматора 9, с выхода управляемого делителя напряжения 7 напряжение U/K_1 поступает на второй вход сумматора 9, а на его третий вход поступает напряжение $U_{\min}/K_2$ с выхода управляемого делителя напряжения 8.

Амплитудный селектор 4 формирует их входных напряжений $|U_x|, |U_y|, |U_z|$ три выходных напряжения $U_{\max}, U_{\text{mid}}, U_{\min}$ следующим образом. Для простоты обозначены сигналы, поступающие на вход амплитудного селектора 4, ($x = U_x, y = U_y, z = U_z$). На двухвходовые блоки вычисления максимума далее макс и минимума далее мин 15, 16, 17 поступают попарно сигналы: x, y; y, z; x, z - соответственно. С выходов этих блоков снимают сигналы двух типов из каждой пары входных сигналов - макс и мин. Все сигналы макс поступают на три входа первого трехвходового блока вычисления максимума 18, а все сигналы мин поступают на три входа второго трехвходового блока вычисления минимума 19. С выходов этих блоков снимают сигнал максимальный из трех входных сигналов, но с выхода блока 18 снимают максимальный сигнал из минимальных, соответствующий среднему по величине выходному сигналу mid из трех входных сигналов амплитудного селектора 4. Сигналы $U_{\max}$ и U_{mid} поступает на первый и второй выходы амплитудного селектора 4. Алгебраический сумматор 20 вычитает из суммы сигналов $U_{\max}, U_{\text{mid}}, U_{\min}$ сигналы напряжений $U_{\max}, U_{\text{mid}}$ и на выходе алгебраического сумматора получают сигнал напряжения $U_{\min}$, который поступает на третий выход амплитудного селектора 4.

На выходе сумматора 9 формируется напряжение

$U_{\text{вых}} = K_0(U_{\max} + aU/K_1 + bU_{\min}/K_2)$, где коэффициенты K_0, a, b определяются соотношением сопротивлений резисторов сумматора 9:

$$K_0 = R_{14}/R_{11}, K_0a = R_{14}/R_{12}, K_0b = R_{14}/R_{13}.$$

Коэффициенты могут быть подобраны таким образом, чтобы с минимальной погрешностью обеспечить равенство двух выражений:

$$\sqrt{U_x^2 + U_y^2 + U_z^2} = K_0(U_{\max} + aU/K_1 + bU_{\min}/K_2) \quad (1)$$

По исходному условию $U_z < U < U_x, K_1 = U_x/U, K_2 = U_x/U_z, K_1 < K_2$.

Для простоты рассуждений положим $K_0 = 1$ (учтем это упрощение в дальнейшем). Выражение (1) можно представить в следующем виде:

$$U_z \cdot \sqrt{\frac{K_2^2 + (K_2/K_1)^2}{K_2^2 + (K_2/K_1)^2 + 1}} =$$

$$U_z \cdot [K_2^2 + aK_2/K_1^2 + b/K_2] \quad (2)$$

В выражении (2) U_z можно сократить, тогда равенство (1) будет выполняться при равенстве:

$$\sqrt{\frac{K_2^2 + (K_2/K_1)^2}{K_2^2 + (K_2/K_1)^2 + 1}} = [K_2 + aK_2/K_1^2 + b/K_2] \quad (3)$$

Следовательно, нужно выбрать такие значения коэффициентов a и b , чтобы погрешность выражения (1) была минимальна.

Предположим, что U_z намного меньше двух других напряжений, тогда выражение (1) упрощается и сводится к выражению:

$$\sqrt{U_x^2 + U_y^2} = U_x + aU_y/K_1, \text{ откуда}$$

$$\sqrt{K_1^2 + 1} = K_1 + a/K_1 \quad (4)$$

Из выражения (4) определим коэффициент a , приняв $K_1 = 1$:

$$a = K_1(\sqrt{K_1^2 + 1} - K_1) = 0,4142.$$

Погрешность a_1 при выполнении равенства (4) будет равна:

$$q_1 = \{[K_1 + 0,4142/K_1]/[\sqrt{K_1^2 + 1}] - 1\} \cdot 100 \% \quad (5)$$

Из выражения (5) определим значение коэффициента K_1 , при котором погрешность a_1 будет иметь экстремальное значение. Для этого определим выражение для производной (q_1) и, приравняв ее к нулю, определим $K_1(q_{1\text{макс}})$, как $0,4142/(1-0,8284) = 1,5536$.

Этому значению K_1 будет соответствовать величина экстремальной погрешности, равная $|q_1|_{\text{макс}} = -1,48\%$.

Подставим $a = 0,4142$ в выражение (3) и, положив $K_1 = K_2 = 1$ определим величину коэффициента b . Коэффициент $b = 0,31785$.

Таким образом, при $K_1 = K_2 = 1$ и выбранных коэффициентах, погрешность равенства выражения (1) будет равна нулю. Оценим величину погрешности при других возможных значениях коэффициентов K_1 и K_2 .

При $K_2 \gg K_1$ коэффициент b оказывает минимальное влияние на результат измерений, что видно из выражения (1), а величина погрешности в этом случае, как было показано, не превышает значение $-1,48\%$. Определим, при каком значении отношения K_2/K_1 погрешность измерения будет иметь экстремальное значение.

Из выражения (3) определим погрешность измерения q_2 :

$$q_2 = \{[(K_2 + 0,4142K_2)/K_1^2 + 0,3178/K_2] / \sqrt{K_2^2 + (K_2/K_1)^2 + 1} - 1\} \cdot 100 \% \quad (6)$$

Домножим числитель и знаменатель в выражении для q_2 на K_2 и, обозначив $(K_2/K_1)^2 = C$, продифференцируем функцию q_2 по C и приравняем ее нулю. После преобразований получим:

$$0,4142(K_2^2 + C + 1) - 0,5(K_2^2 + 0,4142C + 0,3178) = 0$$

Откуда получим:

$$C = 0,4142 K_2^2 - 1,2326 \quad (7)$$

Как видно из (7) область существования экстремумов зависит от значения коэффициента K_2 . Определим из (7) значение K_2 для минимального значения $C_{\text{мин}} = 1$, получим $K_2 = 2,32$. Подставим его в выражение для ошибки (6) и получим $q_2 = -3\%$. С увеличением K_2/K_1 коэффициент K_2 будет увеличиваться, а погрешность q_2 будет уменьшаться, что видно (6), до величины $q_2 = -1,48\%$.

Определим значение методической ошибки q_2 в окрестности значений $K_1 = 1,55$, соответствующих экстремуму q_1 . Получим:

Если $K_1 = K_2 = 1,55$, то $q_2 = -3,58\%$

Если $K_1 = K_2 = 1,5$, то $q_2 = -3,57\%$

Если $K_1 = K_2 = 1,6$, то $q_2 = -3,65\%$

Если $K_1 = K_2 = 1,7$, то $q_2 = -3,64\%$.

Как видно из проведенного анализа значений погрешностей, q_2 имеет экстремальное значение около $-3,65\%$. Это означает, что напряжение $U_{\text{вых}}$ на выходе сумматора 9 будет получаться меньше истинного значения максимально в 1,038 раза. Чтобы получить методическую погрешность измерений в 2 раза меньше, т. е. около 1,9%, следует увеличить выходное напряжение устройства в 1,019 раза, чему и должен быть равен коэффициент K_0 выражения (1). Такая коррекция выходного напряжения осуществляется с помощью выбора резисторов сумматора 9:

$$K_0 = R_{14}/R_{11} = 1,019;$$

$$K_0 a = R_{14}/R_{12} = 0,422;$$

$$K_0 b = R_{14}/R_{13} = 0,324.$$

В этом устройстве для извлечения квадратного корня из суммы квадратов трех величин методическая ошибка вычисления равна 1,9%, что в 2 раза меньше, чем у прототипа.

Заявленное устройство имеет более широкие функциональные возможности по сравнению с известными аналогичными устройствами, так как позволяет определять отношение искомых сигналов, которое является одним из важных параметров при исследовании входных сигналов.

Формула изобретения:

1. УСТРОЙСТВО ДЛЯ ИЗВЛЕЧЕНИЯ КВАДРАТНОГО КОРНЯ ИЗ СУММЫ КВАДРАТОВ ТРЕХ ВЕЛИЧИН, содержащее три блока выделения модуля, подключенных входами к входам устройства с первого по третий соответственно, и сумматор, выход которого является выходом устройства, отличающееся тем, что в него введены амплитудный селектор, два блока деления и два управляемых делителя напряжения, причем к первому входу сумматора подключен выход максимального сигнала амплитудного селектора, этот же выход подключен к первому входу первого блока деления и к первому входу второго блока деления, выход медианного сигнала амплитудного селектора подключен к второму входу первого блока деления и к сигнальному входу первого управляемого делителя, выход минимального сигнала амплитудного селектора подключен к второму входу второго

блока деления и к сигнальному входу второго управляемого делителя напряжения, выход первого блока деления подключен к управляющему входу первого управляемого делителя напряжения, выход второго блока деления подключен к управляющему входу второго управляемого делителя напряжения, выход первого управляемого делителя напряжения подключен к второму сумматору, а выход второго управляемого делителя напряжения - к третьему входу сумматора, входы амплитудного селектора с первого по третий подключены к выходам блоков выделения модуля с первого по третий соответственно.

2. Устройство по п.1, отличающееся тем, что амплитудный селектор содержит два трехвходовых блока вычисления максимума, три двухвходовых блока вычисления максимума и минимума и алгебраический сумматор, причем два входа первого двухвходового блока вычисления максимума и минимума подключены соответственно к первому и второму входам амплитудного селектора, два входа второго двухвходового блока вычисления максимума и минимума подключены соответственно к второму и третьему входам амплитудного селектора,

два входа третьего двухвходового блока вычисления максимума и минимума подключены соответственно к второму и третьему входам амплитудного селектора, выходы максимальных сигналов двух входных блоков вычисления максимума и минимума подключены к входам первого трехвходового блока вычисления максимума, выходы минимальных сигналов двухвходовых блоков вычисления максимума и минимума подключены к входам второго трехвходового блока вычисления максимума, выход максимального сигнала амплитудного селектора подключен к выходу первого трехвходового блока вычисления максимума, выход медианного сигнала подключен к выходу второго трехвходового блока вычисления максимума, выход минимального сигнала подключен к выходу алгебраического сумматора, входы которого с первого по третий подключены к входам амплитудного селектора с первого по третий, соответственно, к четвертому и пятому входам алгебраического сумматора подключены выходы первого и второго трехвходовых блоков вычисления максимума соответственно.

5

10

15

20

25

30

35

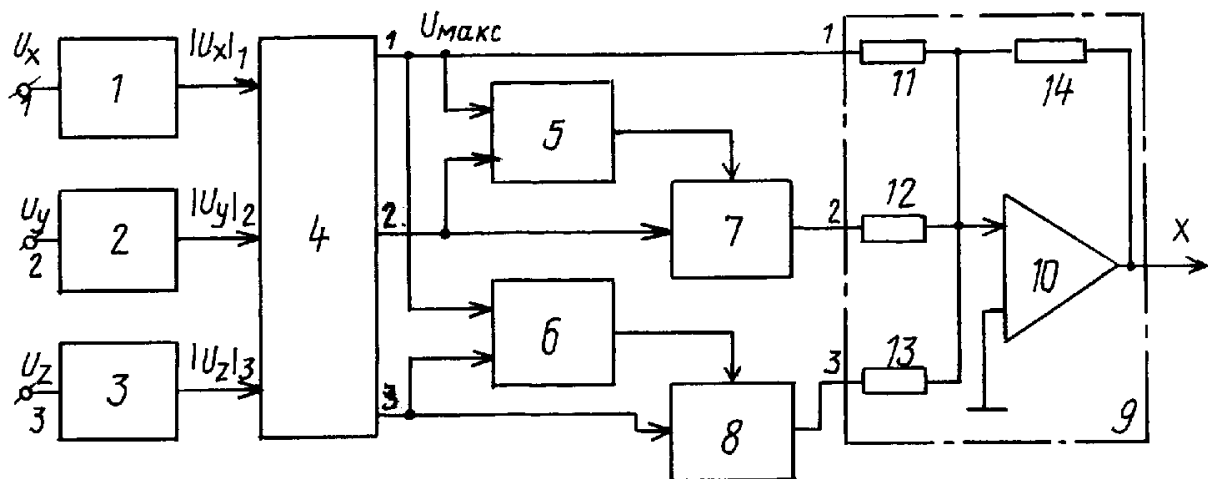
40

45

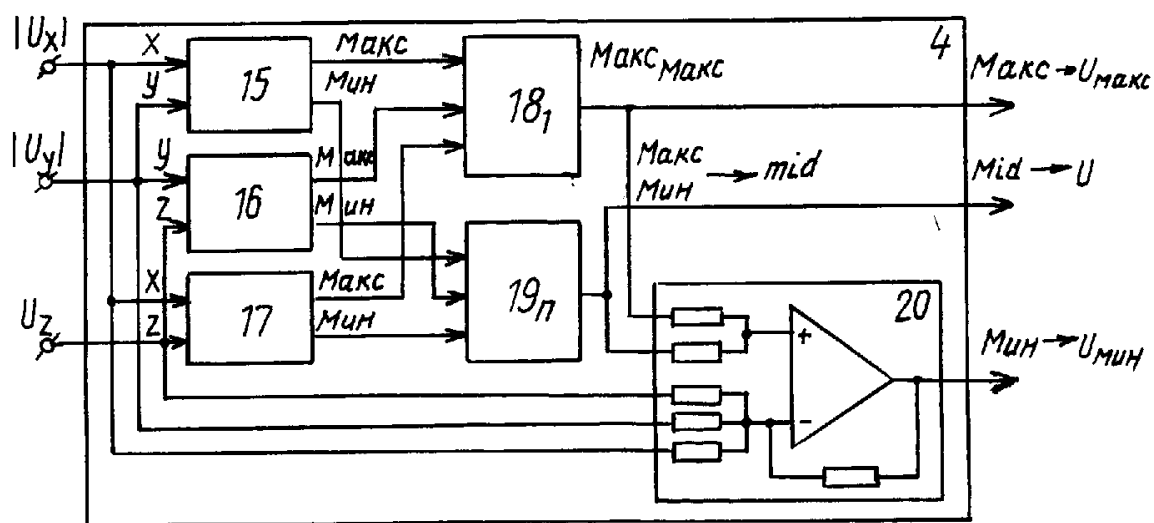
50

55

60



Фиг. 1



Фиг. 2