



[12]发明专利申请公开说明书

[21]申请号 95109902.7

[43]公开日 1996年4月17日

[51]Int.Cl⁶

H01L 23 / 52

[22]申请日 95.7.7

[30]优先权

[32]94.10.8 [33]US[31]292901

[71]申请人 国际商业机器公司

地址 美国纽约

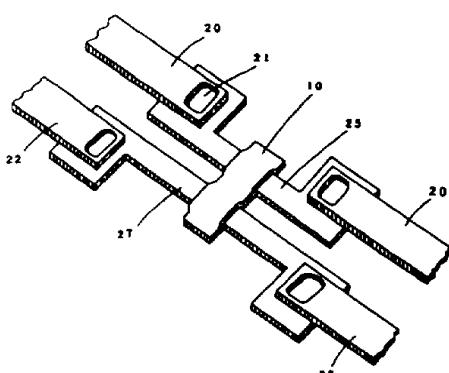
[72]发明人 R·J·贝扎马 D·J·舍皮斯
K·塞斯汉[74]专利代理机构 中国专利代理(香港)有限公司
代理人 董 峰 马铁良

权利要求书 4 页 说明书 8 页 附图页数 4 页

[54]发明名称 热起动的抗噪声熔丝

[57]摘要

具有亚微米尺寸的一种抗噪声熔丝，能够由电与热同步的事件加以编程。该熔丝包含一对互相靠紧的熔丝链路、热耦合构成该对的两条链路的一个导热与电绝缘材料层以及通过促使第二链路选通链路之间经由耦合层的能量传送的装置。通过组合热与电脉冲来执行编程功能，与单一元件的熔丝相比，极大地增进了熔丝结构的可靠性。



(BJ)第 1456 号

权利要求书

1. 在具有用一个绝缘层绝缘的一块基板的一个集成电路中，一种可编程的熔丝结构包括：

在所述绝缘层上的一对携带电流的熔丝链路，所述熔丝链路互相靠紧；

一个导热材料的耦合层，所述熔丝链路对是用所述的层热耦合的；以及

用于通过起动所述熔丝链路对中的第二链路将能量从所述对中的所述第二链路经由所述导热材料层传送到所述第一链路而编程所述熔丝链路对中的所述第一链路的装置。

2. 权利要求 1 中所述的可编程熔丝结构，其特征在于所述基板是用形成在所述基板上的一层 SiO_2 绝缘的。

3. 权利要求 1 中所述的可编程熔丝结构，其特征在于所述熔丝链路对中的各链路具有两个接线端，各所述接线端分别连接在向集成电路提供布线的互连线上。

4. 权利要求 3 中所述的可编程熔丝结构，其特征在于各所述熔丝链路的所述接线端之一共用一条公共的互连线。

5. 权利要求 1 中所述的可编程熔丝结构，其特征在于所述导热层是一个电绝缘层。

6. 权利要求 5 中所述的可编程熔丝结构，其特征在于所述导热层由选自包含 BeO 、 Al_3N_4 与金刚石的组中的一种材料制成。

7. 权利要求 1 中所述的可编程熔丝结构，其特征在于用于编程的所述装置为一个同时作用在所述熔丝对中的各链路上的一

一个电压脉冲。

8. 权利要求 1 中所述的可编程熔丝结构，其特征在于用于编程的所述装置为顺序地作用在所述熔丝链路对中的各链路上的一个同步脉冲。

9. 权利要求 1 中所述的可编程熔丝结构，其特征在于所述导热与电绝缘层复盖所述熔丝链路对中的第一与第二链路两者。

10. 权利要求 1 中所述的可编程熔丝结构，其特征在于第一条所述熔丝链路从上面跨越第二条所述链路。

11. 权利要求 1 中所述的可编程熔丝结构，其特征在于第一条所述熔丝链路从下面跨越第二条所述链路。

12. 权利要求 1 中所述的可编程熔丝结构，其特征在于一旦将第一熔丝链路激励到了其编程电平，所述熔丝对的第二链路便选通第一熔丝链路的能量耗散率。

13. 在具有用一个绝缘层绝缘的一块基板的一个集成电路中，一种可编程熔丝结构包括：

在所述绝缘层上的一对携带电流的熔丝链路，所述熔丝链路互相靠紧；

一个导热材料的耦合层，所述熔丝链路对用所述的层热耦合；以及

用于令所述第二链路选通由所述第一链路生成的能量经由所述导热材料层的传送而限制所述熔丝链路对中的所述第一链路所生成的能量来编程所述熔丝链路对中的第一链路的装置。

14. 权利要求 13 中所述的可编程熔丝结构，其特征在于通过流经所述第一链路的电流及由所述第二链路选通的在所述第一

链路中所生成的受限制的能量的组合来进行所述编程。

15. 在具有用一个绝缘层绝缘的一块基板的一个集成电路中，一种可编程的熔丝结构包括：

绝缘层上的多对熔丝链路，各所述对内的所述熔丝链路互相靠紧；

热耦合各所述多对熔丝链路的导热材料；以及

通过起动所述多对中的至少一对中的一条链路将能量经由所述导热材料传送到构成要编程的所述至少一对的另一条链路来编程该熔丝结构的装置。

16. 在一个集成电路中，一种可编程的熔丝结构包括：

绝缘层上的至少一条熔丝链路；

所述绝缘层上所述至少一条熔丝链路中的一个加热元件；

导热材料的一个耦合层，所述耦合层热耦合所述至少一条熔丝链路到所述加热元件上；以及

用于起动所述加热元件的装置，其中来自所述加热元件的能量是耦合到所述熔丝链路来断开所述熔丝链路的。

17. 权利要求 16 中所述的可编程熔丝结构，其特征在于还包括共用所述加热元件的多条所述熔丝链路。

18. 权利要求 16 中所述的可编程熔丝结构，其特征在于所述加热元件是一条熔丝链路。

19. 权利要求 16 中所述的可编程熔丝结构，其特征在于所述导热材料是电绝缘的。

20. 编程集成电路中一块绝缘基板上的一条熔丝的一种方法，包括下述步骤：

在绝缘层上形成一个携带电流的熔丝链路，所述链路包括互相靠紧的所述对；

用导热材料热耦合所述熔丝链路对；以及

通过起动所述对中的第二链路将能量从第二熔丝链路经由所述导热材料传送到所述对中的第一链路来编程所述对的一条链路。

21. 权利要求 20 中所述的编程熔丝结构的方法，其特征在于所述导热材料是电绝缘的。

22. 权利要求 20 中所述的编程熔丝结构的方法，其特征在于所述熔丝链路对中的一条链路为一个加热元件。

说 明 书

热起动的抗噪声熔丝

本发明涉及用在 VLSI (超大规模集成) 电路中的电可编程的熔丝的设计与结构，更具体地涉及呈现抗噪声性能的缩小的熔丝的设计，从而防止它受到寄生噪声信号的意外编程。

电可编程熔丝已广泛地用在超大规模集成电路 (VLSI) 的设计与制造中。

熔丝通常用于冗余性目的，其中集成电路 (IC) 芯片或 IC 组件内的某些缺陷区可以在电气上加以断开并用工作区来取代。这种编程熔丝技术以熟悉本技术的人所共知的方式具有提高产量及增加电路设计人员的灵活性的优点，提供了诸如工程改变 (EC) 等“修理”的方便。

通常，熔丝可在称作“激光突击 (zapping)”的一种操作中用 (激光) 来编程，其中的熔丝受到物理上加热与熔化。其它编程技术包含以脉冲形式使电流通过熔丝链路以使熔丝电阻产生焦耳能量加热，它热熔化与电隔离互相之间的电连接。在这两种情况下，能量是在编程期间直接作用在熔丝上的。

作为示例，颁给 Machida 等人的英国专利 2, 237, 446A 中描述了在具有将熔丝连接到外部布线与编程源的两个端点的熔丝上形成开路的一种过程。图1a 与 1b 中示出了按照 Machida 等人的指导的一种熔丝。

另外，如图 2a 与 2b 中所示的第二种典型的熔丝设计中，能

量可间接作用在熔丝上。这种设计在颁给 Lester 等人的美国专利 5,084,691 中有所描述，其中具有一个或多个加热元件 12 的一个可编程熔丝示出为提供足够的能量来熔化一种低温焊接合金 11。该熔丝由紧邻熔丝放置并将熔化温度提升到足够高的程度来保证断开的能源来断开。

在 Machida 等人与 Lester 等人以及本技术中已知的类似结构所描述的类型的熔丝中，内在固有两个在熔丝的编程期间通过电流的端。所有熔丝公有的为实际上导致熔丝断开的通过两端的焦耳热量与电流的组合。

虽然熔丝构成与集成化这些内容是熟悉本技术的人员所熟知的，但这种熔丝存在着严重的缺点。

首先，当向一块 IC 芯片供电时，在线路中总会出现瞬时的电流与电压“尖峰”而导致线路中的功率起伏。在芯片集成度提高与电路尺寸缩小到亚微米级时，这种情况尤为重要。其次，环境中的电噪声通常能使电压摆动超过 IC 芯片设计的规范。如果出现这些摆动或噪声“尖峰”中的一种，相信上述类型的熔丝可达到意外编程所要求的阈值以上的一个点，从而无意中烧断熔丝。

从而，本发明的主要目的为提供一种抗噪声的熔丝，即保护它不受可能触发意外的编程的电噪声的影响。

另一个目的为提供一种能以通过该熔丝的较低电流编程的熔丝结构。

又一个目的为提供具有对标准的 CMOS (互补金属氧化物半导体) 或 BiCMOS (双极 CMOS) 工艺制造技术最少增加的一种熔丝制造方法。

又另一目的为提供在“烧断”期间产生最少的碎屑的具有编程能力的一种熔丝结构。

另一个目的为提供能缩小到集成电路尺寸的一种熔丝结构。

更具体的目的为提供 IC 芯片已安装在下一级组件（诸如模块或卡）上长时间之后能够编程的一种熔丝结构。

按照本发明的上述与其它目的，在具有用绝缘层绝缘的一块基极的集成电路中，提供了可编程的熔丝结构，它包括一块由绝缘层绝缘的基板；一个包括一对在绝缘层上的携带电流的熔丝链路的可编程的熔丝结构，这两个熔丝链路互相十分靠近；热传导材料的耦合层，该对熔丝链路是由该耦合层热耦合的；以及用于通过起动熔丝链路对中的第二链路来将能量从对中的第二链路经由热传导材料层传送到第一链路而编程熔丝链路对中的第一链路的装置。

下面参照附图用本发明的一个优选实施例来进一步描述本发明，附图中相同的参照数字在若干视图中用来描绘相同的元件，附图中：

图 1a - 1b 为第一种现有技术熔丝结构的示意图；

图 2a - 2b 为第二种现有技术的熔丝结构的示意图；

图 3 为示出按照本发明的熔丝结构的透视三维视图；

图 4a - 4b 分别为按照本发明的熔丝结构的俯视与侧视示意图。

现在参见示出按照本发明的教导的一种熔丝结构的图 3，一条熔丝链路 25 电连接在接线端 20 之间，后者又连接在电源上。采用与熔丝链路 25 相似但不完全相同的设计，将连接接线端 22 的

一条第二链路 27 放置在紧邻熔丝链路 25 处（即只要当前金属板印刷工艺允许便尽可能靠近，通常为 0.5 微米数量级），采用一个热传导元件 10 作为电绝缘体与热导体以便编程该熔丝。如果电压单独地作用在链路 25 与 27 上，任何一条熔丝链路都不会“烧断”。将这一熔丝结构设计得充分坚固，即使电路中电噪声的大变化也不足以导致熔丝被编程。在编程期间，电流同时通过熔丝 25 与 27，使得两个元件中都产生一定量的焦耳加热。在两条线上出现电流时热传导层 10 防止从熔丝 25 的热损失使熔丝达到其熔点的程度。流经两条熔丝链路的电流可以是在一个极短的延时瞬间中顺序地作用的同步脉冲的形式或者也可以是同时出现的脉冲。

在第二优选实施例中，可将熔丝链路 25 与 27 布置成互相上下地通过而产生与上面所描述的相同的效果。在这种布置中，热耦合材料必须电气地隔离两条熔丝链路。

如上所述，熔丝链路 25 与 27 是用一个绝缘层 10 复盖或重叠的，并且是建在一个绝缘层 2 上的。熔丝链路 25 是设计成用作启动编程的电路的一部分的主熔丝的。链路 27 为副熔丝，并设计成启动编程主熔丝的电路的一部分。

主熔丝 25 与副熔丝 27 两者都设计成活动元件，（一个活动元件定义为，如果提供给任一熔丝链路足够的能量便能“烧断”）。然而，为了提供较简单的制造与控制工艺，熔丝最好不用相似的烧断特征制成，而是提供主熔丝以比副熔丝 27 更高的功率生成能力。当熔丝是用相同的厚度、宽度与成分构成时，这一任务可通过控制熔丝链路的长度容易地完成，同时容许熔丝链路从同一电

源工作。

图 4a - 4b 示出按照本发明的熔丝结构的平面(俯视)与剖视(侧视)图。虽然图 3 中的熔丝设计示出分别连接 4 个触点或接线端 20 与 22 的两条熔丝链路 25 与 27, 但熟悉本技术的人员应能理解, 可在设计中有利地采用多条与链路 25 与 27 相似的熔丝链路。

置于熔丝链路 25 与 27 上方的热耦合层 10 在主熔丝链路 25 与副熔丝链路 27 之间提供一条热链路。从而, 由于其将热能传送给主熔丝 25 的能力, 副熔丝 27 具有许多与为加热元件同样设计的属性。热耦合层 10 是由任何具有高热传导性的电绝缘材料制成的, 诸如 BeO、Al₃N₄ 或金刚石。本技术的专业人员应能容易地理解上述材料只是为示例的目的而列举的, 而材料成分的变化将会提供同样令人满意的结果。类似地, 只要热耦合层 10 连接两个熔丝元件, 便有可能通过在结构内不同的层次上建立主与副熔丝而产生相同的功能。

副熔丝元件 27 的功能为一旦在编程电平上激励了主熔丝时, 便使主熔丝的能量耗散率互相配合。当副熔丝不活跃时, 能量能通过热耦合层 10 从活跃的主熔丝迅速地耗散到副熔丝区中并从两条熔丝耗散到全部周围环境中。当启动副熔丝时, 随着其通过热耦合层传送能量的潜力受到限制而降低了从主熔丝到副熔丝的能量耗散率。由于其控制从主熔丝链路 25 的能量损失率的能力, 副熔丝链路 27 获得通常分配给选通元件的功能。从而在正常的电路操作中, 主熔丝的温度始终高于副熔丝的温度。

图 4b 中所示的层 6、7 与 8 展示该熔丝通常是埋置在工艺的

后期中镀复的多层下面的，诸如在芯片的特性化期中。通常，层 6 可能是隔离器件与第一金属层的电绝缘体。诸如 SiO_2 等材料可用作层 6。层 7 通常是一个平面化层并可以是能用本技术中众所周知的方法平面化的玻璃或绝缘体。最后，可以在平面结构上形成层 8，层 8 可以是金属、聚酰亚胺或适用于芯片或组件的布线的某种其它材料。由于并不认为它们是本发明的主要部分而在图 3 中未示出层 6、7 与 8。

通过采用有限元法建立了一个热模型，已经研究了图 4a 中所示的熔丝结构的热性能来展现按照本发明的熔丝结构的有效性。采用 2000\AA 厚的多晶硅层 25 与 27 在 5000\AA 的 SiO_2 镀层 2 上建立两条熔丝链路。然后在熔丝层 25 与 27 上涂复一层 2000\AA 的 BeO 。然后根据需要在多层结构上复盖 SiO_2 绝缘层与多晶硅层以提供对熔丝链路的电连接。主熔丝链路 25 的典型尺寸为 2×0.5 微米，而副熔丝链路 27 则为 3×0.5 微米。热耦合层 10 的尺寸为 1×2 微米。从实验上已确定具有这些特征的熔丝在熔丝链路材料在熔化状态中时，可通过作用一个电压脉冲至少 0.4 毫秒而加以编程。

熔丝 25 与 27 最好由掺杂的多晶硅制成而使它们导电。多晶硅线可以很好地用作熔丝，因为它们的电阻足够高可以在加上脉冲时提供足够的焦耳加热。在加上脉冲时某些多晶硅线呈现电流感应的电阻改变 (CIRC) 性质。多晶硅的掺杂物与粒度可加以优化以增进或推迟这一效应。也有可能使熔丝对较低的电阻呈现 CIRC 性质，并且在保持电流时仍然烧断。CIRC 性质在 P 型多晶硅中比在 n 型掺杂材料中更为常见。也可以在多晶硅上方形成作

为熔丝工作但具有不显示 CIRC 性质的明显优越性的硅化物材料(诸如 $TiSi_2$ 或 WSi_2)。本技术的专业人员完全理解也可采用其它导电材料来得到相似的结果。

对上述结构的评估显示 1 微秒之后便能达到稳定状态。该结构所能达到的最高温度取决于作用的脉冲的类型。按照一个优选模型, 当一个电压脉冲只作用在主熔丝上时, 则发现主熔丝达到的最高温度为 $1280^{\circ}C$, 而副熔丝则为 $527^{\circ}C$ 。这一能量不足以使主熔丝达到其熔点。当一个电压脉冲只作用在副熔丝上时, 主熔丝达到 $400^{\circ}C$ 而副熔丝达到 $922^{\circ}C$ 。这也不足以“烧断”被激励的熔丝。最终, 当一个电压脉冲同时作用在两条熔丝上时, 同时激励两条熔丝之后 0.1 微秒主熔丝便达到其熔化温度。当一个 3 伏脉冲作用在该结构上时, 在大于 0.5 微秒内副熔丝温度不超过 $1400^{\circ}C$ 而达到的最高温度为 $1416^{\circ}C$ 。

当同一电压脉冲作用在两条熔丝上时, 下述两种保护性机制防止副熔丝意外地烧断: 在可能“烧断”副熔丝之前较长的时间内才使主熔丝达到使其“烧断”的熔点温度, 与流经主熔丝的电流相比作用在副熔丝的熔丝链路上的电流较低。这使得烧断副熔丝所需的时间比烧断主熔丝所需的时间增加 0.4 微秒以上。然而熟悉本技术的人员应能理解上述保护机制中任何一种本身已足以防止副熔丝的意外“烧断”。

采用传统的半导体制造工艺可达到制造抗热噪声的可编程熔丝的目的。在一块平面基板上, 最好作为复盖膜涂复诸如 SiO_2 等的一个绝缘层。同样作为复盖膜涂复大约 $0.2 \mu m$ 厚的诸如多晶硅等适当的熔丝材料。采用传统的光刻技术用单一的掩膜显影

并同时蚀刻主与副熔丝链路，借此保证熔丝之间的距离保持不变。两条熔丝链路之间的典型距离具有 $0.5 \mu\text{m}$ 的数量级，但可以根据所要求的型号而改变。熔丝是采用诸如 CF_4 等气体在活性离子蚀刻工具中用各向异性蚀刻法进行蚀刻的。然后作为复盖膜在熔丝结构上涂复诸如 BeO 等导热层。可以有选择地从膜片上去掉导热层而只留下连接与复盖两条熔丝链路的一条材料带。然后涂复诸如 SiO_2 等绝缘层而在全部表面上形成保护层。采用接触级金属板印刷术 (Contact level lithography) 在两条熔丝链路的两端上开出触点。得到的结构示出在图 3 与 4a - 4b 中。

作为替代，也可通过增加一层垂直地放置在熔线结构上方的导热材料而制成诸如前面描述的一种熔丝结构。可将副熔丝制成只有一部分熔丝结构跨越主熔丝，但保证保持与导热层在物理上接触。

虽然参照特定的优选实施例描述了本发明，但熟悉本技术的人员容易理解可以在不脱离本发明的范围与精神的条件下，在形式与细节上作出上述与其它变化与改型。

说 明 书 附 图

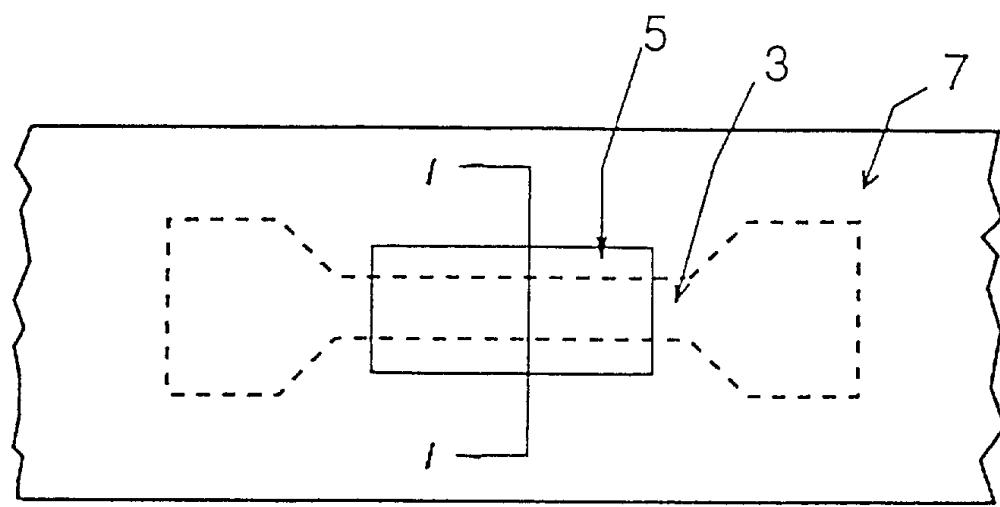


图 1a (现有技术)

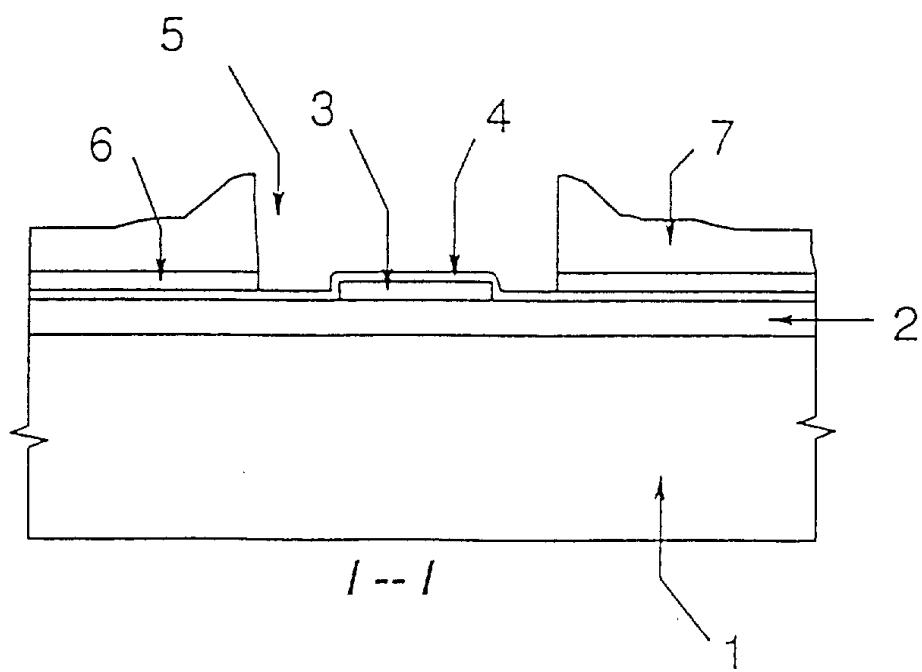


图 1b (现有技术)

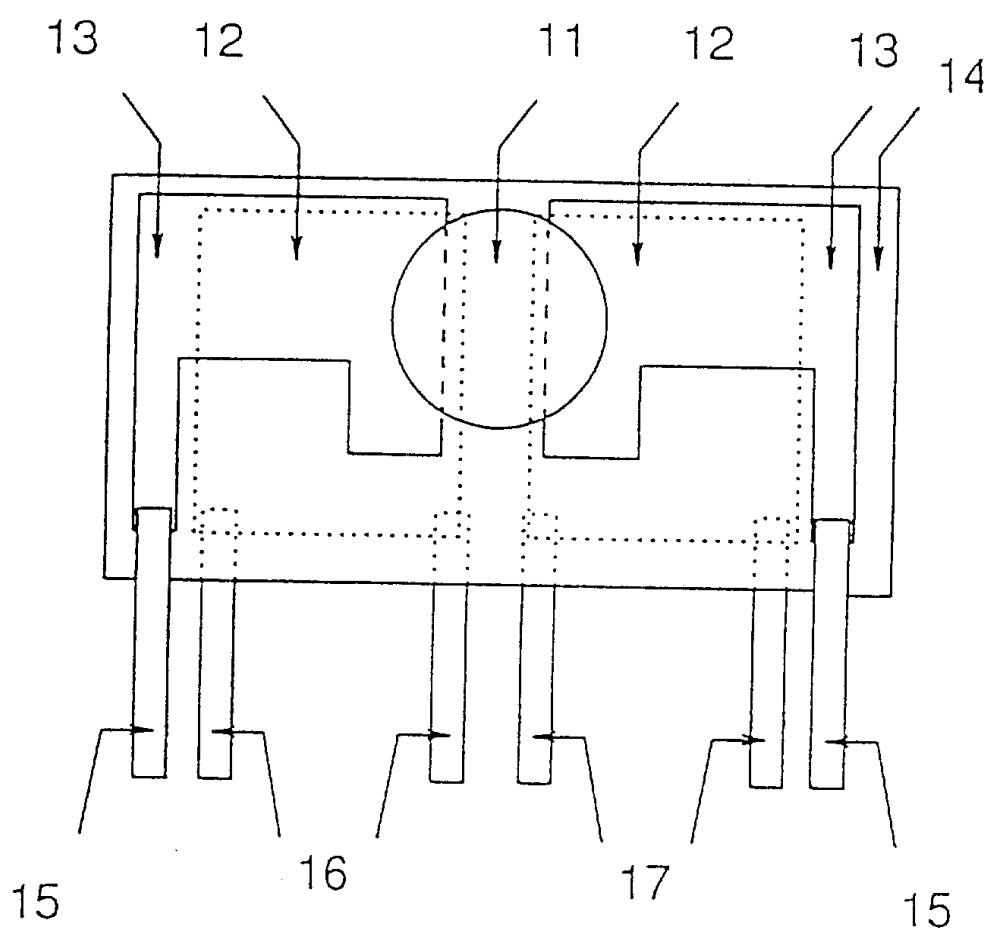


图 2a (现有技术)

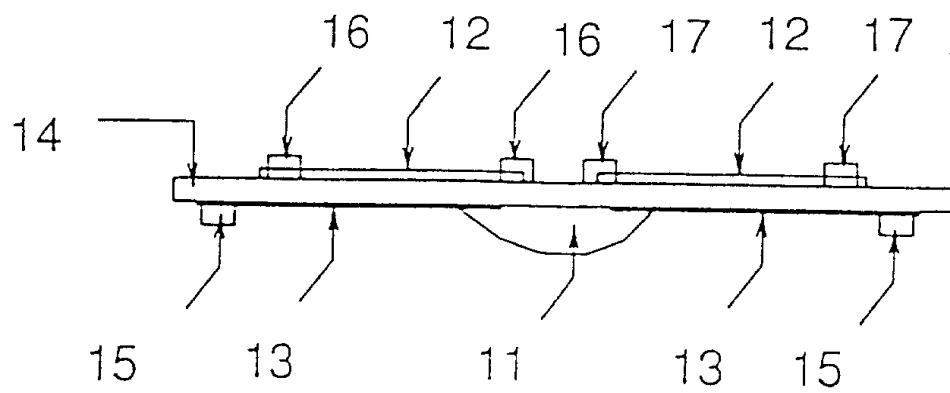
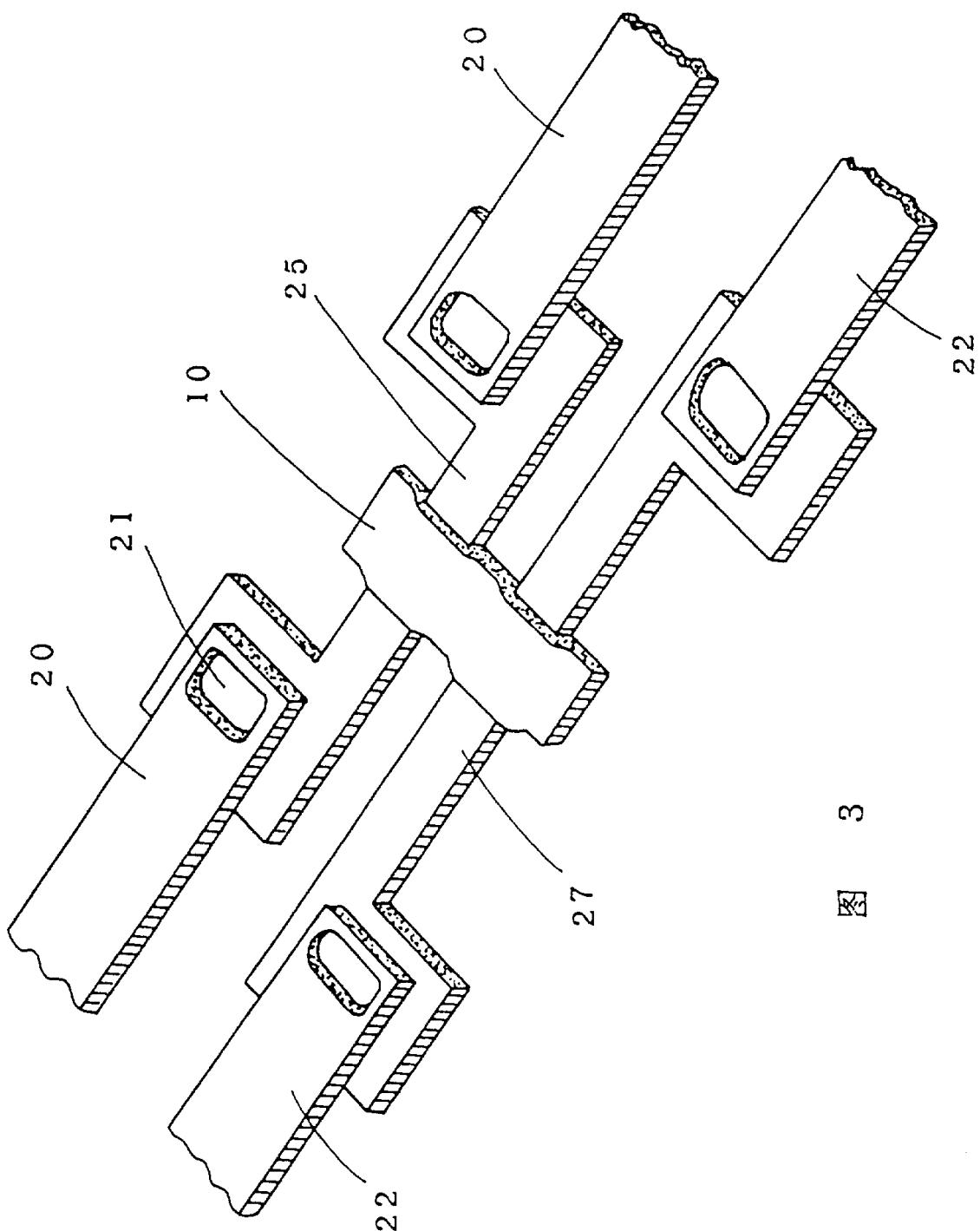


图 2b (现有技术)



3

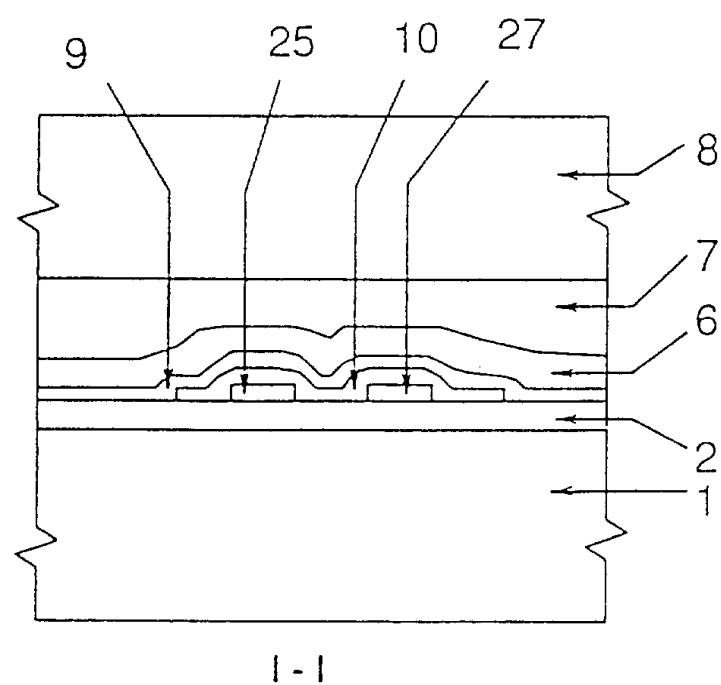
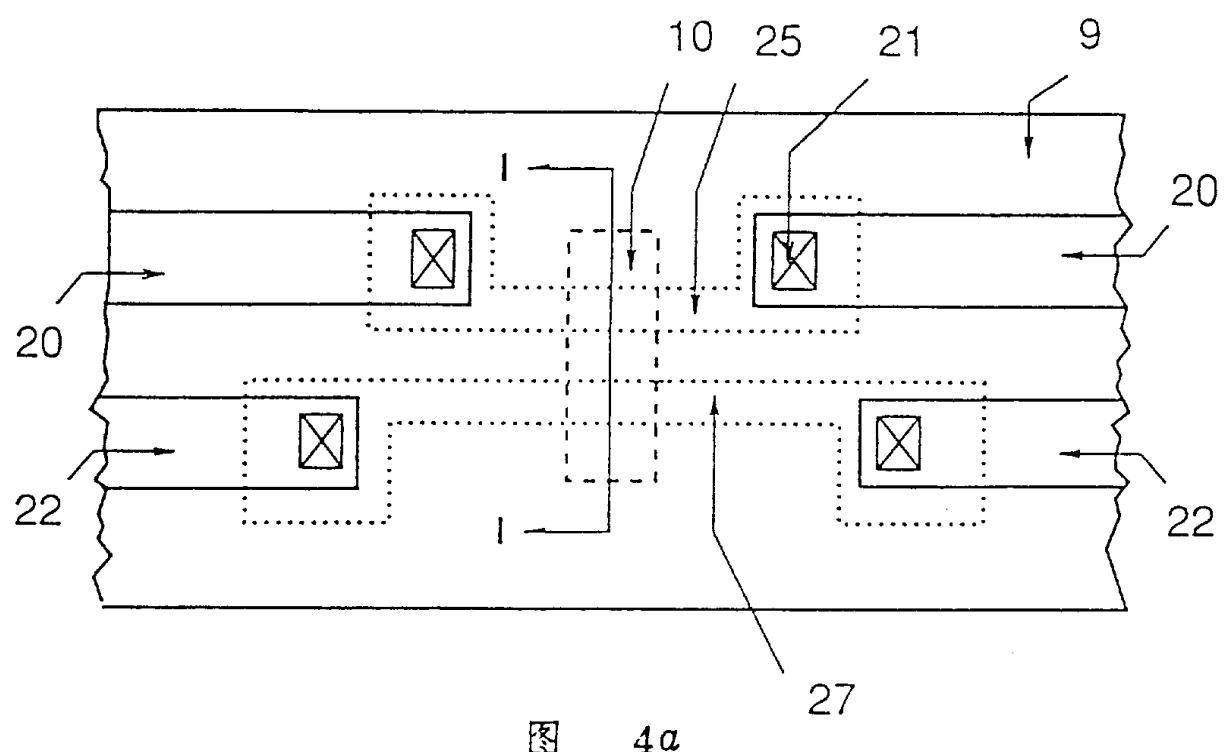


图 4b