

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015年7月9日 (09.07.2015)



(10) 国际公布号
WO 2015/100561 A1

- (51) 国际专利分类号:
H04L 1/00 (2006.01)
 - (21) 国际申请号: PCT/CN2013/090965
 - (22) 国际申请日: 2013年12月30日 (30.12.2013)
 - (25) 申请语言: 中文
 - (26) 公布语言: 中文
 - (71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
 - (72) 发明人: 沈晖 (SHEN, Hui); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。李斌 (LI, Bin); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。陈军 (CHEN, Jun); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
 - (74) 代理人: 北京同立钧成知识产权代理有限公司 (LEADER PATENT & TRADEMARK FIRM); 中国北京市海淀区西直门北大街32号枫蓝国际A座8F-6, Beijing 100082 (CN)。
 - (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
 - (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。
- 本国际公布:
— 包括国际检索报告(条约第21条(3))。

WO 2015/100561 A1

(54) Title: POLAR CODE RATE MATCHING METHOD AND APPARATUS

(54) 发明名称: 极化码的速率匹配方法及装置

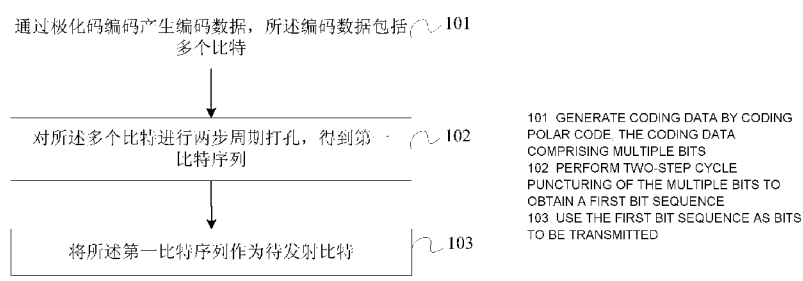


图1 / FIG. 1

(57) Abstract: Embodiments of the present invention provide a polar code rate matching method and apparatus. The method comprises: generating coding data by coding polar code, the coding data comprising multiple bits; performing two-step cycle puncturing of the multiple bits to obtain a first bit sequence; and using the first bit sequence as bits to be transmitted. In this manner, HARQ performance of the polar code is improved.

(57) 摘要: 本发明实施例提供一种极化码的速率匹配方法及装置。该方法包括: 通过极化码编码产生编码数据, 所述编码数据包括多个比特; 对所述多个比特进行两步周期打孔, 得到第一比特序列; 将所述第一比特序列作为待发射比特。从而提高极化码的 HARQ 性能。

极化码的速率匹配方法及装置

技术领域

- 5 本发明实施例涉及通信技术，尤其涉及一种极化码（Polar code）的速率匹配方法及装置。

背景技术

- 10 在通信系统中，通常采用信道编码提高数据传输的可靠性，以保证通信的质量。Polar code 是一种线性块码，在理论上已证明可以取得香农容量且具有低编译码复杂度的编码方式。Polar 码的编码输出可以表示为：

$$x_1^N = u_1^N G_N.$$

- 其中， $u_1^N = \{u_1, u_2, \dots, u_N\}$ 是一个二进制的行矢量，长度为 N； G_N 是一个 N*N 矩阵， $G_N = B_N F^{\otimes n}$ ，码长 $N=2^n$ ， $n \geq 0$ ；这里 $F = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$ ， B_N 是转置矩阵， $F^{\otimes n}$ 是
- 15 克罗内克幂（kronecker power），定义为 $F^{\otimes n} = F \otimes F^{\otimes(n-1)}$ 。

- 在 Polar code 的编码过程中， u_1^N 中的一部分比特用来携带信息，这部分比特称为信息比特，这些比特的索引集合假定为 A；另外的一部分比特是固定值，称为 frozen 比特，常设置为 0。因此，Polar code 的编码输出可以简化为： $x_1^N = u_A G_N(A)$ ，其中， u_A 为 u_1^N 中的信息比特集合， u_A 为长度 K 的行矢量，
- 20 K 为信息比特数目。 $G_N(A)$ 是 G_N 中由集合 A 中的索引对应的那些行得到的子矩阵， $G_N(A)$ 是一个 K*N 矩阵，集合 A 的选取决定了 Polar code 的性能。

- 现有技术中 Polar code 采用传统的随机（准随机）打孔的混合自动重传请求（Hybrid Automatic Repeat Request，简称：HARQ）技术，即随机（准随机）地选择打孔的位置。为了匹配物理信道的承载能力，信道映射时达到传
- 25 输格式所要求的比特速率，还需要对 Polar code 进行速率匹配，由速率匹配决定每次 HARQ 重传所发射的比特。但现有技术的误帧率较高，HARQ 性能较差。

发明内容

本发明实施例提供一种极化码的速率匹配方法及装置，以提高极化码的 HARQ 性能。

第一方面，本发明实施例提供一种极化码的速率匹配方法，包括：

通过极化码编码产生编码数据，所述编码数据包括多个比特；

5 对所述多个比特进行两步周期打孔，得到第一比特序列；

将所述第一比特序列作为待发射比特。

在第一方面的第一种可能的实现方式中，所述对所述多个比特进行两步周期打孔，得到第一比特序列，包括：

根据第一打孔模式对所述多个比特进行第一步周期打孔；

10 根据第二打孔模式对经过所述第一步周期打孔的所述多个比特进行第二步周期打孔，得到所述第一比特序列。

结合第一方面或第一方面的第一种可能的实现方式，在第二种可能的实现方式中，所述得到第一比特序列之后，还包括：

对所述第一比特序列进行交织，得到第二比特序列；

15 相应的，所述得到第二比特序列之后，还包括：

将所述第二比特序列作为待发射比特。

根据第一方面的第二种可能的实现方式，在第三种可能的实现方式中，所述将所述第二比特序列作为所述待发射比特之后，还包括：

20 根据冗余版本 RV 参数确定混合自动重传请求 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

根据第一方面的第二种可能的实现方式，在第四种可能的实现方式中，所述将所述第二比特序列作为所述待发射比特之后，还包括：

通过顺序截取或重复在所述第二比特序列中获得 HARQ 重传所需发射的发送比特。

25 第二方面，本发明实施例提供一种极化码的速率匹配方法，包括：

通过极化码编码产生编码数据；所述编码数据包括多个系统比特和多个校验比特；

对所述多个系统比特进行两步周期打孔，得到第一比特序列；对所述多个校验比特进行所述两步周期打孔，得到第二比特序列；

30 将所述第一比特序列和所述第二比特序列顺序写入缓存作为待发射比

特。

在第二方面的第一种可能的实现方式中，所述对所述多个系统比特进行两步周期打孔，得到第一比特序列，包括：

根据第一打孔模式对所述多个系统比特进行第一步周期打孔；

- 5 根据第二打孔模式对经过所述第一步周期打孔的所述多个系统比特进行第二步周期打孔，得到所述第一比特序列。

在第二方面的第二种可能的实现方式中，所述对所述多个校验比特进行所述两步周期打孔，得到第二比特序列，包括：

根据第一打孔模式对所述多个校验比特进行第一步周期打孔；

- 10 根据第二打孔模式对经过所述第一步周期打孔的所述多个校验比特进行第二步周期打孔，得到所述第二比特序列。

结合第二方面至第二方面的第二种可能的实现方式，在第三种可能的实现方式中，所述将所述第一比特序列和所述第二比特序列顺序写入缓存作为待发射比特，包括：

- 15 将所述第一比特序列和所述第二比特序列顺序写入循环缓存中，作为所述待发射比特。

根据第二方面的第三种可能的实现方式，在第四种可能的实现方式中，所述将所述第一比特序列和所述第二比特序列顺序写入循环缓存中，作为所述待发射比特之后，还包括：

- 20 根据冗余版本 RV 参数确定所述循环缓存中的混合自动重传请求 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

结合第二方面至第二方面的第二种可能的实现方式，在第五种可能的实现方式中，所述将所述第一比特序列和所述第二比特序列顺序写入缓存作为待发射比特，包括：

- 25 先将所述第一比特序列写入缓存区，再将所述第二比特序列写入所述缓存区得到第三比特序列，将所述第三比特序列作为所述待发射比特。

根据第二方面的第五种可能的实现方式，在第六种可能的实现方式中，所述先将所述第一比特序列写入缓存区，再将所述第二比特序列写入所述缓存区得到第三比特序列，将所述第三比特序列作为所述待发射比特之后，还

- 30 包括：

通过顺序截取或重复在所述第三比特序列中获得 HARQ 重传所需发射的发送比特。

第三方面，本发明实施例提供一种极化码的速率匹配装置，包括：

5 第一编码模块，用于通过极化码编码产生编码数据，所述编码数据包括多个比特；

速率匹配模块，用于对所述多个比特进行两步周期打孔，得到第一比特序列；

处理模块，用于将所述第一比特序列作为待发射比特。

10 在第三方面的第一种可能的实现方式中，所述速率匹配模块具体用于：根据第一打孔模式对所述多个比特进行第一步周期打孔；

根据第二打孔模式对经过所述第一步周期打孔的所述多个比特进行第二步周期打孔，得到所述第一比特序列。

结合第三方面或第三方面的第一种可能的实现方式，在第二种可能的实现方式中，还包括：

15 第二编码模块，用于对所述第一比特序列进行交织，得到第二比特序列；相应的，所述处理模块还用于将所述第二比特序列作为待发射比特。

根据第三方面的第二种可能的实现方式，在第三种可能的实现方式中，所述处理模块还用于根据冗余版本 RV 参数确定混合自动重传请求 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

20 根据第三方面的第二种可能的实现方式，在第四种可能的实现方式中，所述处理模块还用于通过顺序截取或重复在所述第二比特序列中获得 HARQ 重传所需发射的发送比特。

第四方面，本发明实施例提供一种极化码的速率匹配装置，包括：

25 编码模块，用于通过极化码编码产生编码数据；所述编码数据包括多个系统比特和多个校验比特；

速率匹配模块，用于对所述多个系统比特进行两步周期打孔，得到第一比特序列；对所述多个校验比特进行所述两步周期打孔，得到第二比特序列；

写入模块，用于将所述第一比特序列和所述第二比特序列顺序写入缓存作为待发射比特。

30 在第四方面的第一种可能的实现方式中，所述速率匹配模块具体用于：

根据第一打孔模式对所述多个系统比特进行第一步周期打孔；根据第二打孔模式对经过所述第一步周期打孔的所述多个系统比特进行第二步周期打孔，得到所述第一比特序列。

在第四方面的第二种可能的实现方式中，所述速率匹配模块具体用于：

- 5 根据第一打孔模式对所述多个校验比特进行第一步周期打孔；根据第二打孔模式对经过所述第一步周期打孔的所述多个校验比特进行第二步周期打孔，得到所述第二比特序列。

结合第四方面至第四方面的第二种可能的实现方式，在第三种可能的实现方式中，所述写入模块具体用于：

- 10 将所述第一比特序列和所述第二比特序列顺序写入循环缓存中，作为所述待发射比特。

根据第四方面的第三种可能的实现方式，在第四种可能的实现方式中，还包括处理模块，用于根据冗余版本 RV 参数确定所述循环缓存中的混合自动重传请求 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

- 15 结合第四方面至第四方面的第二种可能的实现方式，在第五种可能的实现方式中，所述写入模块具体用于：

先将所述第一比特序列写入缓存区，再将所述第二比特序列写入所述缓存区得到第三比特序列，将所述第三比特序列作为所述待发射比特。

- 20 根据第四方面的第五种可能的实现方式，在第六种可能的实现方式中，所述处理模块还用于通过顺序截取或重复在所述第三比特序列中获得 HARQ 重传所需发射的发送比特。

- 25 本发明实施例提供的极化码的速率匹配方法及装置，通过极化码编码产生编码数据，所述编码数据包括多个比特；对所述多个比特进行两步周期打孔，得到第一比特序列；将所述第一比特序列作为待发射比特。从而提高极化码的 HARQ 性能。

附图说明

- 30 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作一简单地介绍，显而易见地，下面描述中的附图是本发明的一些实施例，对于本领域普通技术人员

来讲，在不付出创造性劳动性的前提下，还可以根据这些附图获得其他的附图。

图 1 为本发明极化码的速率匹配方法实施例一的流程图；

图 2 为本发明极化码的速率匹配方法实施例二的流程图；

5 图 3 为本发明极化码的速率匹配方法实施例三的流程；

图 4 为本发明极化码的速率匹配方法实施例四的流程图；

图 5 为本发明极化码的速率匹配方法实施例五的流程图；

图 6 为本发明极化码的速率匹配方法中两步周期打孔的过程示意图；

图 7 为本发明极化码的速率匹配方法实施例六的流程图；

10 图 8 为本发明极化码的速率匹配方法实施例七的流程图；

图 9 为本发明极化码的速率匹配装置实施例一的结构示意图；

图 10 为本发明极化码的速率匹配装置实施例二的结构示意图。

具体实施方式

15 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

20 图 1 为本发明极化码的速率匹配方法实施例一的流程图。如图 1 所示，本实施例提供的极化码的速率匹配方法具体可以由极化码的速率匹配装置执行，本实施例提供的方法可以适用于对非系统极化码的速率匹配，具体的，本实施例提供的方法可以包括：

S101、通过极化码编码产生编码数据，所述编码数据包括多个比特。

25 S102、对所述多个比特进行两步周期打孔，得到第一比特序列。

本步骤中，极化码的速率匹配装置可以根据第一打孔模式对所述多个比特进行第一步周期打孔；再根据第二打孔模式对经过所述第一步周期打孔的所述多个比特进行第二步周期打孔，得到所述第一比特序列。

S103、将所述第一比特序列作为待发射比特。

30 本实施例的技术方案，通过极化码编码产生编码数据，所述编码数据包

括多个比特；对所述多个比特进行两步周期打孔，得到第一比特序列；将所述第一比特序列作为待发射比特。从而提高极化码的 HARQ 性能。

进一步地，图 2 为本发明极化码的速率匹配方法实施例二的流程图。如图 2 所示，在上述实施例的基础上，在 S102 之后，本实施例提供的方法还可以包括：

S201、对所述第一比特序列进行交织，得到第二比特序列。

相应的，在得到第二比特序列之后，本实施例提供的方法还可以包括：

S202、将所述第二比特序列作为待发射比特。

本实施例的技术方案，通过极化码编码产生编码数据，所述编码数据包括多个比特；对所述多个比特进行两步周期打孔，得到第一比特序列；对所述第一比特序列进行交织，得到第二比特序列；将所述第二比特序列作为待发射比特。从而提高极化码的 HARQ 性能。

图 3 为本发明极化码的速率匹配方法实施例三的流程。如图 3 所示，在上述实施例的基础上，本实施例提供的方法中，上述 S202 之后，还可以包括：

S301、根据冗余版本（Redundancy Version，简称：RV）参数确定 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

本实施例的技术方案，通过极化码编码产生编码数据，所述编码数据包括多个比特；对所述多个比特进行两步周期打孔，得到第一比特序列；对所述第一比特序列进行交织，得到第二比特序列；将所述第二比特序列作为所述待发射比特；根据 RV 参数确定 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。从而提高极化码的 HARQ 性能。

图 4 为本发明极化码的速率匹配方法实施例四的流程。如图 4 所示，在上述实施例的基础上，本实施例提供的方法中，上述 S202 之后，还可以包括：

S401、通过顺序截取或重复在所述第二比特序列中获得 HARQ 重传所需发射的发送比特。

本实施例的技术方案，通过极化码编码产生编码数据，所述编码数据包括多个比特；对所述多个比特进行两步周期打孔，得到第一比特序列；对所述第一比特序列进行交织，得到第二比特序列；将所述第二比特序列作为所

述待发射比特；通过顺序截取或重复在所述第二比特序列中获得 HARQ 重传所需发射的发送比特。从而提高极化码的 HARQ 性能。

图 5 为本发明极化码的速率匹配方法实施例五的流程图。如图 5 所示，本实施例提供的极化码的速率匹配方法具体可以由极化码的速率匹配装置执行，本实施例提供的方法可以适用于对系统极化码的速率匹配，具体的，本实施例提供的方法可以包括：

S501、通过极化码编码产生编码数据；所述编码数据包括多个系统比特和多个校验比特。

S502、对所述多个系统比特进行两步周期打孔，得到第一比特序列；对所述多个校验比特进行所述两步周期打孔，得到第二比特序列。

本步骤中，极化码的速率匹配装置具体可以根据第一打孔模式对所述多个系统比特进行第一步周期打孔；再根据第二打孔模式对经过所述第一步周期打孔的所述多个系统比特进行第二步周期打孔，得到所述第一比特序列。

极化码的速率匹配装置具体可以根据第一打孔模式对所述多个校验比特进行第一步周期打孔；再根据第二打孔模式对经过所述第一步周期打孔的所述多个校验比特进行第二步周期打孔，得到所述第二比特序列。

具体的，本实施例中两步周期打孔的过程具体可以为：根据第一打孔模式对多个编码后的多个比特进行第一步周期打孔，假设以 2 为打孔周期，则对图 6 中的序列进行第一步周期打孔后，得到的比特序列为 0,2,4,6,8,10,12,14, …，再根据第二打孔模式对经过第一步周期打孔的比特序列进行第二步周期打孔，假设以 3 为打孔周期，则对图 2 中经过第一步周期打孔的比特序列进行第二步周期打孔后，得到的输出比特序列为 2,4,8,10,14, …。

S503、将所述第一比特序列和所述第二比特序列,顺序写入缓存作为待发射比特。

本实施例的技术方案，通过极化码编码产生编码数据；所述编码数据包括多个系统比特和多个校验比特；对所述多个系统比特进行两步周期打孔，得到第一比特序列；对所述多个校验比特进行所述两步周期打孔，得到第二比特序列；将所述第一比特序列和所述第二比特序列顺序写入缓存作为待发射比特。从而提高极化码的 HARQ 性能。

图 7 为本发明极化码的速率匹配方法实施例六的流程图。如图 7 所示，在上述实施例的基础上，本实施例提供的方法中，上述 S503 可以为：

S601、将所述第一比特序列和所述第二比特序列顺序写入循环缓存中，作为所述待发射比特。

5 相应的，在上述 S601 之后，本实施例提供的方法进一步还可以包括：

S602、根据 RV 参数确定所述循环缓存中的 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

本实施例的技术方案，通过极化码编码产生编码数据；所述编码数据包括多个系统比特和多个校验比特；对所述多个系统比特进行两步周期打孔，
10 得到第一比特序列；对所述多个校验比特进行所述两步周期打孔，得到第二比特序列；将所述第一比特序列和所述第二比特序列顺序写入循环缓存中，作为所述待发射比特；根据 RV 参数确定所述循环缓存中的 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。从而提高极化码的 HARQ 性能。

15 图 8 为本发明极化码的速率匹配方法实施例七的流程图。如图 8 所示，在上述实施例的基础上，本实施例提供的方法中，上述 S503 可以为：

S701、先将所述第一比特序列写入缓存区，再将所述第二比特序列写入所述缓存区得到第三比特序列，将所述第三比特序列作为所述待发射比特。

相应的，在上述 S701 之后，本实施例提供的方法进一步还可以包括：

20 S702、通过顺序截取或重复在所述第三比特序列中获得 HARQ 重传所需发射的发送比特。

本实施例的技术方案，通过极化码编码产生编码数据；所述编码数据包括多个系统比特和多个校验比特；对所述多个系统比特进行两步周期打孔，
25 得到第一比特序列；对所述多个校验比特进行所述两步周期打孔，得到第二比特序列；先将所述第一比特序列写入缓存区，再将所述第二比特序列写入所述缓存区得到第三比特序列，将所述第三比特序列作为所述待发射比特；通过顺序截取或重复在所述第三比特序列中获得 HARQ 重传所需发射的发送比特。从而提高极化码的 HARQ 性能。

30 图 9 为本发明极化码的速率匹配装置实施例一的结构示意图。如图 9 所示，本实施例提供的极化码的速率匹配装置 10 具体可以包括：第一编码

模块 11，速率匹配模块 12 以及处理模块 13。

其中，第一编码模块 11 用于通过极化码编码产生编码数据，所述编码数据包括多个比特；速率匹配模块 12 用于对所述多个比特进行两步周期打孔，得到第一比特序列；处理模块 13 用于将所述第一比特序列作为待发射比特。

5 具体的，本实施例提供的极化码的速率匹配装置 10 还可以包括第二编码模块，用于对所述第一比特序列进行交织，得到第二比特序列；相应的，处理模块 13 还可以用于将所述第二比特序列作为待发射比特。

所述速率匹配模块 12 具体可以用于根据第一打孔模式对所述多个比特进行第一步周期打孔；根据第二打孔模式对经过所述第一步周期打孔的所述
10 多个比特进行第二步周期打孔，得到所述第一比特序列。

进一步，一种可行的实施方式中，所述处理模块 13 还可以用于根据 RV 参数确定 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

另一种可行的实施方式中，所述处理模块 13 还可以用于通过顺序截取或重复在所述第二比特序列中获得 HARQ 重传所需发射的发送比特。

15 本实施例的极化码的速率匹配装置，可用于执行上述方法实施例的技术方案，其实现原理及技术效果类似，此处不再赘述。

图 10 为本发明极化码的速率匹配装置实施例二的结构示意图。如图 10 所示，本实施例提供的极化码的速率匹配装置 20 具体可以包括：编码模块 21，速率匹配模块 22 以及写入模块 23。

20 其中，编码模块 21 用于通过极化码编码产生编码数据；所述编码数据包括多个系统比特和多个校验比特；速率匹配模块 22 用于对所述多个系统比特进行两步周期打孔，得到第一比特序列；对所述多个校验比特进行所述两步周期打孔，得到第二比特序列；写入模块 23 用于将所述第一比特序列和所述第二比特序列顺序写入缓存作为待发射比特。

25 具体的，所述速率匹配模块 22 具体可以用于根据第一打孔模式对所述多个系统比特进行第一步周期打孔；根据第二打孔模式对经过所述第一步周期打孔的所述多个系统比特进行第二步周期打孔，得到所述第一比特序列。

所述速率匹配模块 22 具体可以用于根据第一打孔模式对所述多个校验比特进行第一步周期打孔；根据第二打孔模式对经过所述第一步周期打孔的
30 所述多个校验比特进行第二步周期打孔，得到所述第二比特序列。

进一步，一种可行的实施方式中，所述写入模块 23 具体可以用于将所述第一比特序列和所述第二比特序列顺序写入循环缓存中，作为所述待发射比特。相应的，所述极化码的速率匹配装置 20 还可以包括处理模块，用于根据 RV 参数确定所述循环缓存中的 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

另一种可行的实施方式中，所述写入模块 23 具体可以用于先将所述第一比特序列写入缓存区，再将所述第二比特序列写入所述缓存区得到第三比特序列，将所述第三比特序列作为所述待发射比特。相应的，所述处理模块还可以用于通过顺序截取或重复在所述第三比特序列中获得 HARQ 重传所需发射的发送比特。

本实施例的极化码的速率匹配装置，可用于执行上述方法实施例的技术方案，其实现原理及技术效果类似，此处不再赘述。

在本发明所提供的几个实施例中，应该理解到，所揭露的装置和方法，可以通过其它的方式实现。例如，以上所描述的装置实施例仅仅是示意性的，例如，所述单元的划分，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式，例如多个单元或组件可以结合或者可以集成到另一个系统，或一些特征可以忽略，或不执行。另一点，所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口，装置或单元的间接耦合或通信连接，可以是电性，机械或其它的形式。

所述作为分离部件说明的单元可以是或者也可以不是物理上分开的，作为单元显示的部件可以是或者也可以不是物理单元，即可以位于一个地方，或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部单元来实现本实施例方案的目的。

另外，在本发明各个实施例中的各功能单元可以集成在一个处理单元中，也可以是各个单元单独物理存在，也可以两个或两个以上单元集成在一个单元中。上述集成的单元既可以采用硬件的形式实现，也可以采用硬件加软件功能单元的形式实现。

上述以软件功能单元的形式实现的集成的单元，可以存储在一个计算机可读取存储介质中。上述软件功能单元存储在一个存储介质中，包括若干指令用以使得一台计算机设备（可以是个人计算机，服务器，或者网络

设备等)或处理器(processor)执行本发明各个实施例所述方法的部分步骤。而前述的存储介质包括:U盘、移动硬盘、只读存储器(Read-Only Memory, ROM)、随机存取存储器(Random Access Memory, RAM)、磁碟或者光盘等各种可以存储程序代码的介质。

5 本领域技术人员可以清楚地了解到,为描述的方便和简洁,仅以上述各功能模块的划分进行举例说明,实际应用中,可以根据需要而将上述功能分配由不同的功能模块完成,即将装置的内部结构划分成不同的功能模块,以完成以上描述的全部或者部分功能。上述描述的装置的具体工作过程,可以参考前述方法实施例中的对应过程,在此不再赘述。

10 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

15

权利要求书

- 1、一种极化码的速率匹配方法，其特征在于，包括：
通过极化码编码产生编码数据，所述编码数据包括多个比特；
对所述多个比特进行两步周期打孔，得到第一比特序列；
5 将所述第一比特序列作为待发射比特。
- 2、根据权利要求 1 所述的方法，其特征在于，所述对所述多个比特进行
两步周期打孔，得到第一比特序列，包括：
根据第一打孔模式对所述多个比特进行第一步周期打孔；
根据第二打孔模式对经过所述第一步周期打孔的所述多个比特进行第二
10 步周期打孔，得到所述第一比特序列。
- 3、根据权利要求 1 或 2 所述的方法，其特征在于，所述得到第一比特序
列之后，还包括：
对所述第一比特序列进行交织，得到第二比特序列；
相应的，所述得到第二比特序列之后，还包括：
15 将所述第二比特序列作为待发射比特。
- 4、根据权利要求 3 所述的方法，其特征在于，所述将所述第二比特序列
作为所述待发射比特之后，还包括：
根据冗余版本 RV 参数确定混合自动重传请求 HARQ 重传所发射的发送
比特在所述待发射比特中的起始位置。
- 20 5、根据权利要求 3 所述的方法，其特征在于，所述将所述第二比特序列
作为所述待发射比特之后，还包括：
通过顺序截取或重复在所述第二比特序列中获得 HARQ 重传所需发射的
发送比特。
- 6、一种极化码的速率匹配方法，其特征在于，包括：
25 通过极化码编码产生编码数据；所述编码数据包括多个系统比特和多个
校验比特；
对所述多个系统比特进行两步周期打孔，得到第一比特序列；对所述多
个校验比特进行所述两步周期打孔，得到第二比特序列；
将所述第一比特序列和所述第二比特序列顺序写入缓存作为待发射比
30 特。

7、根据权利要求 6 所述的方法，其特征在于，所述对所述多个系统比特进行两步周期打孔，得到第一比特序列，包括：

根据第一打孔模式对所述多个系统比特进行第一步周期打孔；

5 根据第二打孔模式对经过所述第一步周期打孔的所述多个系统比特进行第二步周期打孔，得到所述第一比特序列。

8、根据权利要求 7 所述的方法，其特征在于，所述对所述多个校验比特进行所述两步周期打孔，得到第二比特序列，包括：

根据第一打孔模式对所述多个校验比特进行第一步周期打孔；

10 根据第二打孔模式对经过所述第一步周期打孔的所述多个校验比特进行第二步周期打孔，得到所述第二比特序列。

9、根据权利要求 6-8 任一所述的方法，其特征在于，所述将所述第一比特序列和所述第二比特序列顺序写入缓存作为待发射比特，包括：

将所述第一比特序列和所述第二比特序列顺序写入循环缓存中，作为所述待发射比特。

15 10、根据权利要求 9 所述的方法，其特征在于，所述将所述第一比特序列和所述第二比特序列顺序写入循环缓存中，作为所述待发射比特之后，还包括：

根据冗余版本 RV 参数确定所述循环缓存中的混合自动重传请求 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

20 11、根据权利要求 6-8 任一所述的方法，其特征在于，所述将所述第一比特序列和所述第二比特序列顺序写入缓存作为待发射比特，包括：

先将所述第一比特序列写入缓存区，再将所述第二比特序列写入所述缓存区得到第三比特序列，将所述第三比特序列作为所述待发射比特。

25 12、根据权利要求 11 所述的方法，其特征在于，所述先将所述第一比特序列写入缓存区，再将所述第二比特序列写入所述缓存区得到第三比特序列，将所述第三比特序列作为所述待发射比特之后，还包括：

通过顺序截取或重复在所述第三比特序列中获得 HARQ 重传所需发射的发送比特。

13、一种极化码的速率匹配装置，其特征在于，包括：

30 第一编码模块，用于通过极化码编码产生编码数据，所述编码数据包括

多个比特;

速率匹配模块, 用于对所述多个比特进行两步周期打孔, 得到第一比特序列;

处理模块, 用于将所述第一比特序列作为待发射比特。

5 14、根据权利要求 13 所述的装置, 其特征在于, 所述速率匹配模块具体用于:

根据第一打孔模式对所述多个比特进行第一步周期打孔;

根据第二打孔模式对经过所述第一步周期打孔的所述多个比特进行第二步周期打孔, 得到所述第一比特序列。

10 15、根据权利要求 13 或 14 所述的装置, 其特征在于, 还包括:

第二编码模块, 用于对所述第一比特序列进行交织, 得到第二比特序列;

相应的, 所述处理模块还用于将所述第二比特序列作为待发射比特。

15 16、根据权利要求 15 所述的装置, 其特征在于, 所述处理模块还用于根据冗余版本 RV 参数确定混合自动重传请求 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

17、根据权利要求 15 所述的装置, 其特征在于, 所述处理模块还用于通过顺序截取或重复在所述第二比特序列中获得 HARQ 重传所需发射的发送比特。

20 18、一种极化码的速率匹配装置, 其特征在于, 包括:

编码模块, 用于通过极化码编码产生编码数据; 所述编码数据包括多个系统比特和多个校验比特;

速率匹配模块, 用于对所述多个系统比特进行两步周期打孔, 得到第一比特序列; 对所述多个校验比特进行所述两步周期打孔, 得到第二比特序列;

25 写入模块, 用于将所述第一比特序列和所述第二比特序列顺序写入缓存作为待发射比特。

19、根据权利要求 18 所述的装置, 其特征在于, 所述速率匹配模块具体用于:

30 根据第一打孔模式对所述多个系统比特进行第一步周期打孔; 根据第二打孔模式对经过所述第一步周期打孔的所述多个系统比特进行第二步周期打孔, 得到所述第一比特序列。

20、根据权利要求 18 所述的装置，其特征在于，所述速率匹配模块具体用于：

根据第一打孔模式对所述多个校验比特进行第一步周期打孔；根据第二打孔模式对经过所述第一步周期打孔的所述多个校验比特进行第二步周期打孔，得到所述第二比特序列。

21、根据权利要求 18-20 任一所述的装置，其特征在于，所述写入模块具体用于：

将所述第一比特序列和所述第二比特序列顺序写入循环缓存中，作为所述待发射比特。

22、根据权利要求 21 所述的装置，其特征在于，还包括处理模块，用于根据冗余版本 RV 参数确定所述循环缓存中的混合自动重传请求 HARQ 重传所发射的发送比特在所述待发射比特中的起始位置。

23、根据权利要求 18-20 任一所述的装置，其特征在于，所述写入模块具体用于：

先将所述第一比特序列写入缓存区，再将所述第二比特序列写入所述缓存区得到第三比特序列，将所述第三比特序列作为所述待发射比特。

24、根据权利要求 23 所述的装置，其特征在于，所述处理模块还用于通过顺序截取或重复在所述第三比特序列中获得 HARQ 重传所需发射的发送比特。

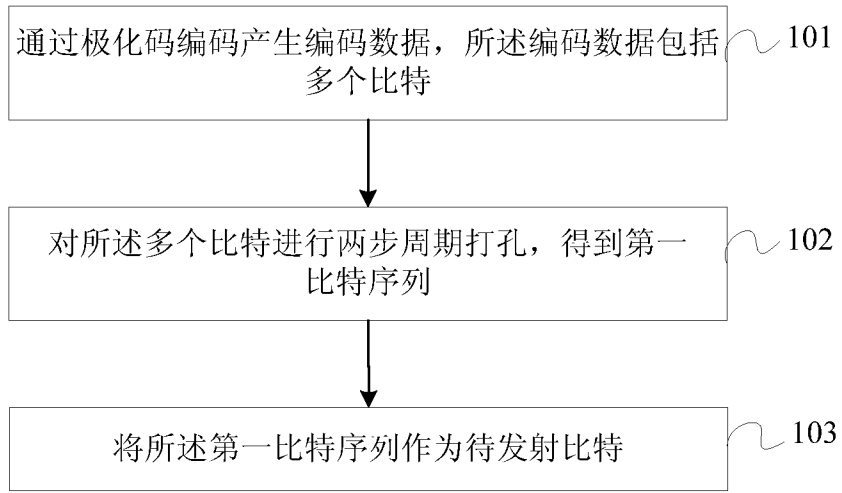


图 1

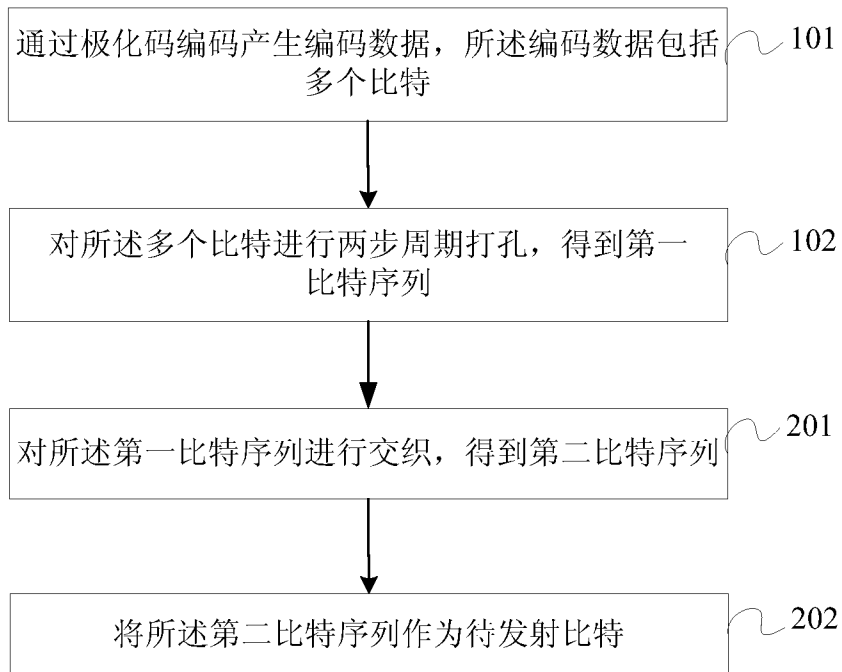


图 2

2/5

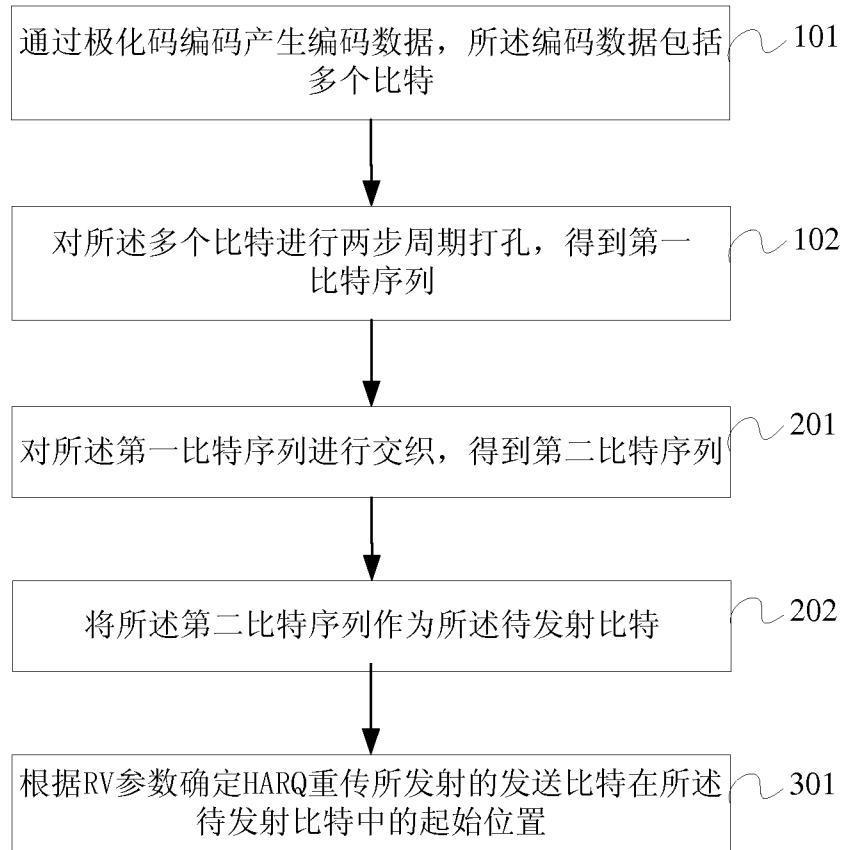


图 3

3/5

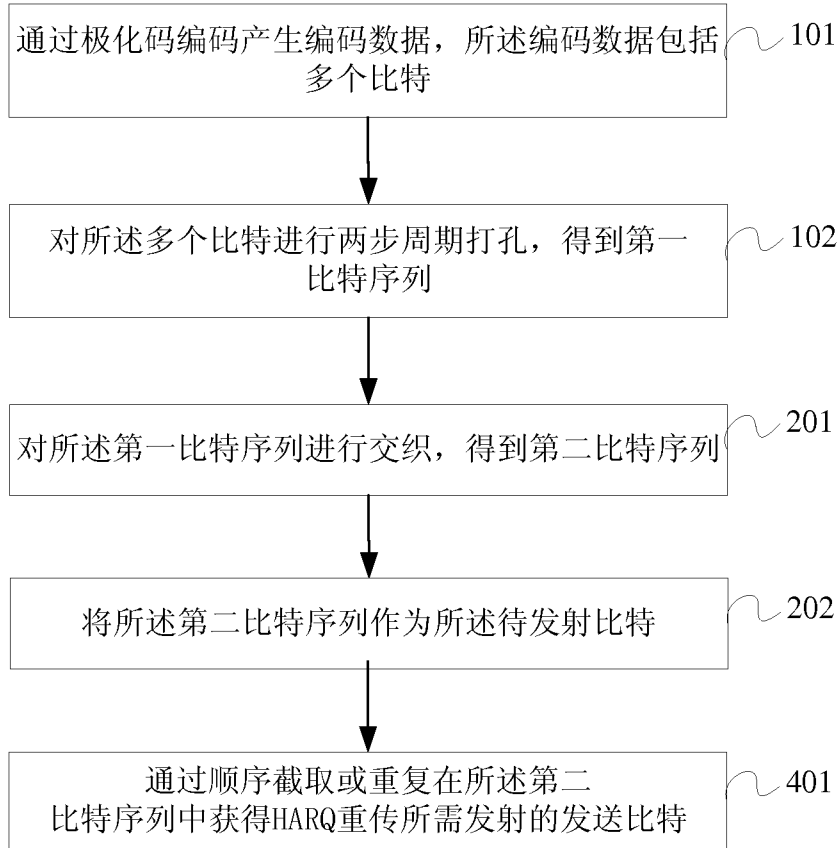


图 4

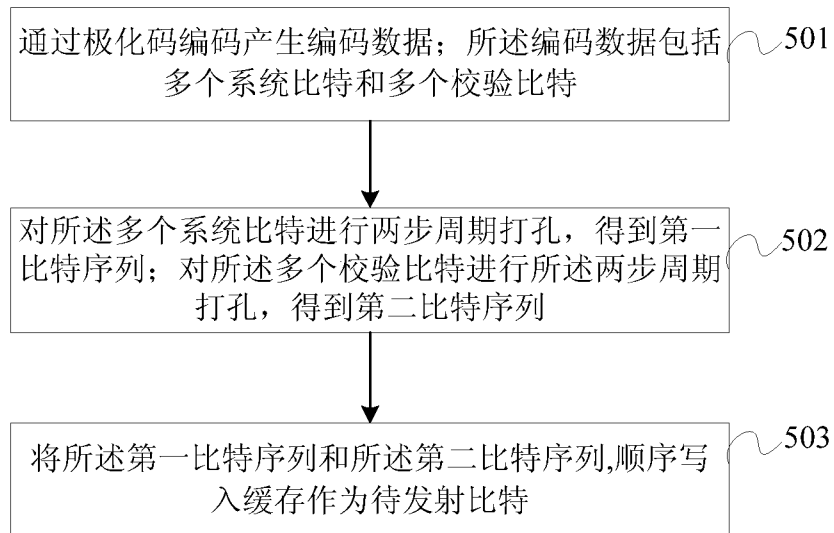


图 5

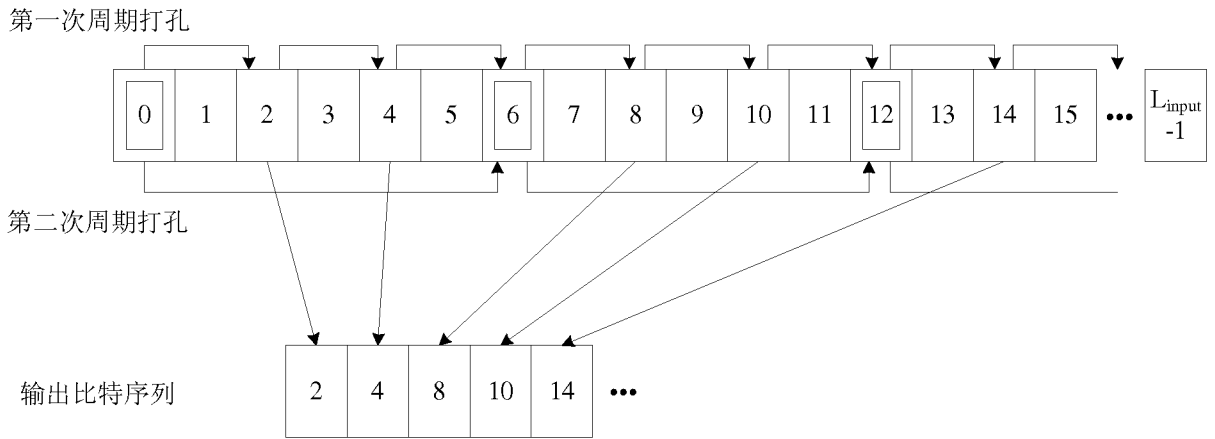


图 6

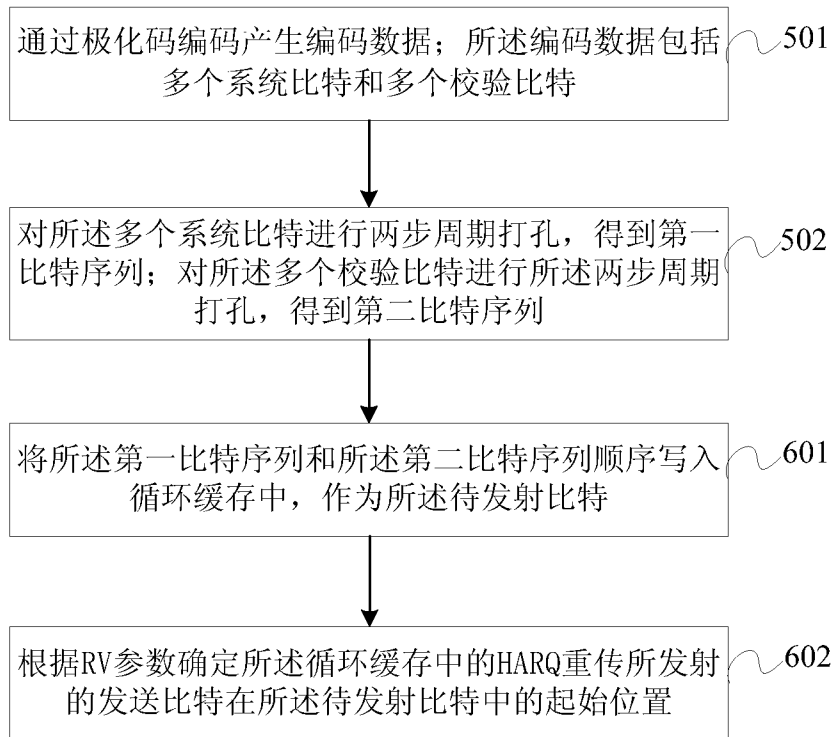


图 7

5/5

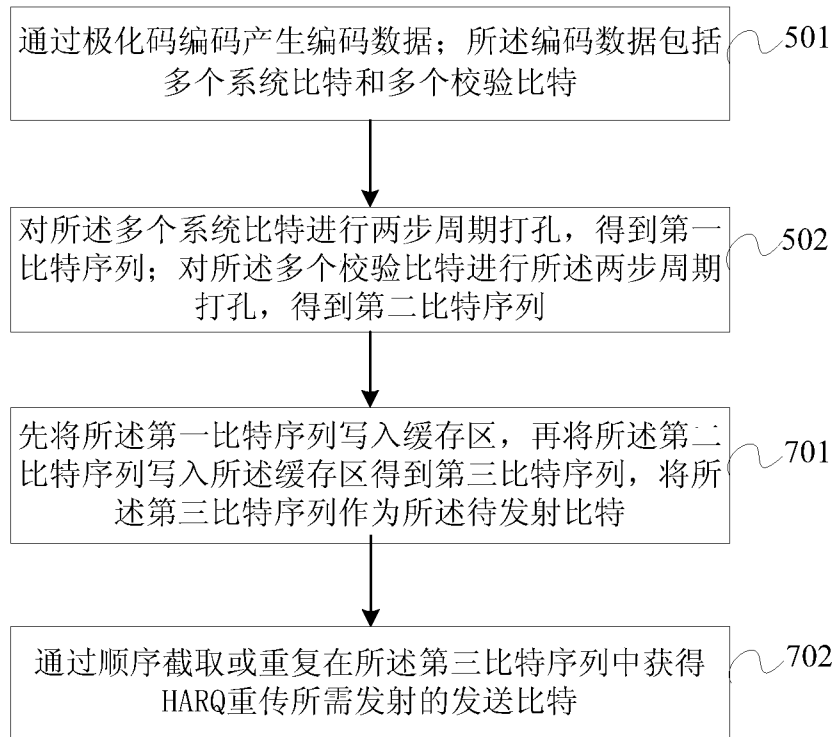


图 8

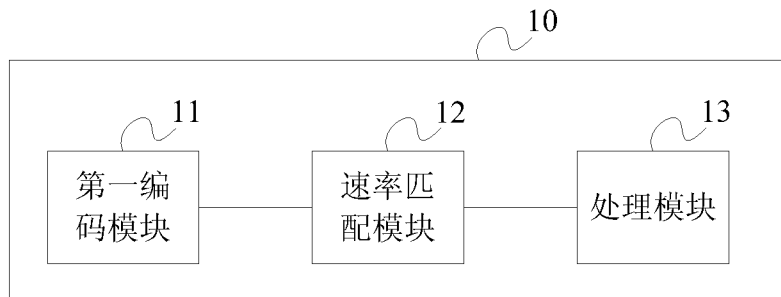


图 9

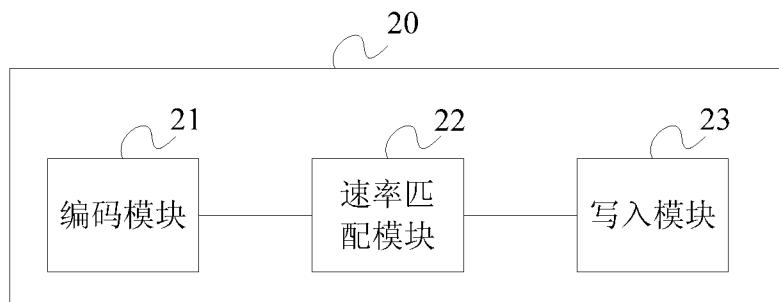


图 10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2013/090965

A. CLASSIFICATION OF SUBJECT MATTER

H04L 1/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, VEN, USTXT: polar code, puncture+/al, rate matching, HARQ, redundancy version

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103023618 A (UNIV. BEIJING POSTS&TELECOM) 03 April 2013 (03-04-2013) description, paragraphs [0034]-[0058], and figure 5	1-24
Y	CN 101803238 A (LG ELECTRONICS INC.) 11 August 2010 (11.08.2010) see the abstract, description, paragraphs [0042]-[0066], and figures 3 and 12	1-24
A	CN 101075857 A (ZTE CORP.) 21 November 2007 (21.11.2007) the whole document	1-24

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

Date of the actual completion of the international search
07 April 2014

Date of mailing of the international search report
05 May 2014

Name and mailing address of the ISA/CN
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
WANG Rui
Telephone No. (86-10) 62089564

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/090965

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103023618 A	03 April 2013	None	
CN 101803238 A	11 August 2010	WO 2009038339 A2	26 March 2009
		US 8261168 B2	04 September 2012
		CN 101803238 B	11 September 2013
		WO 2009038339 A3	14 May 2009
		US 2009077450 A1	19 March 2009
CN 101075857 A	21 November 2007	CN 101075857 B	26 May 2010

国际检索报告

国际申请号

PCT/CN2013/090965

<p>A. 主题的分类</p> <p>H04L 1/00(2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>														
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H04L</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNABS, CNTXT:极化码, 极性码, 打孔, 删余, 凿孔, 速率匹配, HARQ, 冗余版本 VEN, USTXT:polar code, punctur+/ al, rate matching, HARQ, redundancy version</p>														
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>CN 103023618A ((北京邮电大学)) 2013年 4月 03日 (2013 - 04 - 03) 说明书第[0034]-[0058]段、图5</td> <td>1-24</td> </tr> <tr> <td>Y</td> <td>CN 101803238A ((LG电子株式会社)) 2010年 8月 11日 (2010 - 08 - 11) 摘要、说明书第[0042]-[0066]段、图3和12</td> <td>1-24</td> </tr> <tr> <td>A</td> <td>CN 101075857A ((中兴通讯股份有限公司)) 2007年 11月 21日 (2007 - 11 - 21) 全文</td> <td>1-24</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	CN 103023618A ((北京邮电大学)) 2013年 4月 03日 (2013 - 04 - 03) 说明书第[0034]-[0058]段、图5	1-24	Y	CN 101803238A ((LG电子株式会社)) 2010年 8月 11日 (2010 - 08 - 11) 摘要、说明书第[0042]-[0066]段、图3和12	1-24	A	CN 101075857A ((中兴通讯股份有限公司)) 2007年 11月 21日 (2007 - 11 - 21) 全文	1-24
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求												
Y	CN 103023618A ((北京邮电大学)) 2013年 4月 03日 (2013 - 04 - 03) 说明书第[0034]-[0058]段、图5	1-24												
Y	CN 101803238A ((LG电子株式会社)) 2010年 8月 11日 (2010 - 08 - 11) 摘要、说明书第[0042]-[0066]段、图3和12	1-24												
A	CN 101075857A ((中兴通讯股份有限公司)) 2007年 11月 21日 (2007 - 11 - 21) 全文	1-24												
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p>														
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>														
<p>国际检索实际完成的日期</p> <p>2014年 4月 07日</p>	<p>国际检索报告邮寄日期</p> <p>2014年 5月 05日</p>													
<p>ISA/CN的名称和邮寄地址</p> <p>中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 中国</p> <p>传真号 (86-10)62019451</p>	<p>授权官员</p> <p>王瑞</p> <p>电话号码 (86-10)62089564</p>													

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/090965

检索报告引用的专利文件	公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN 103023618A	2013年 4月 03日	无	
CN 101803238A	2010年 8月 11日	WO 2009038339A2	2009年 3月 26日
		US 8261168B2	2012年 9月 04日
		CN 101803238B	2013年 9月 11日
		WO 2009038339A3	2009年 5月 14日
		US 2009077450A1	2009年 3月 19日
CN 101075857A	2007年 11月 21日	CN 101075857B	2010年 5月 26日

表 PCT/ISA/210 (同族专利附件) (2009年7月)