

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6095276号
(P6095276)

(45) 発行日 平成29年3月15日(2017.3.15)

(24) 登録日 平成29年2月24日(2017.2.24)

(51) Int.Cl.	F 1
HO 1 L 27/146	(2006.01)
HO 1 L 31/08	(2006.01)
HO 4 N 5/369	(2011.01)
HO 1 L 27/144	(2006.01)
	HO 1 L 27/14
	C
	A
	HO 4 N 5/335 6 9 0
	K

請求項の数 17 (全 26 頁)

(21) 出願番号	特願2012-89550 (P2012-89550)
(22) 出願日	平成24年4月10日 (2012.4.10)
(65) 公開番号	特開2013-12715 (P2013-12715A)
(43) 公開日	平成25年1月17日 (2013.1.17)
審査請求日	平成27年4月10日 (2015.4.10)
(31) 優先権主張番号	特願2011-122015 (P2011-122015)
(32) 優先日	平成23年5月31日 (2011.5.31)
(33) 優先権主張国	日本国 (JP)

(73) 特許権者	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(74) 代理人	100126240 弁理士 阿部 琢磨
(74) 代理人	100124442 弁理士 黒岩 創吾
(72) 発明者	藤吉 健太郎 東京都大田区下丸子3丁目30番2号キヤ ノン株式会社内
(72) 発明者	望月 千織 東京都大田区下丸子3丁目30番2号キヤ ノン株式会社内

最終頁に続く

(54) 【発明の名称】 検出装置の製造方法、その検出装置及び検出システム

(57) 【特許請求の範囲】

【請求項 1】

複数の画素を基板の上に有し、前記画素が、前記基板の上に配置されたスイッチ素子と、前記スイッチ素子の上に配置され前記画素毎に分離された電極の上に設けられた不純物半導体層を含む変換素子と、を有し、前記スイッチ素子を覆うように前記基板と複数の前記電極との間に設けられた無機材料からなる保護層と、前記保護層を覆うように設けられた有機材料からなる層間絶縁層と、に設けられたコンタクトホールにおいて前記スイッチ素子と前記電極とが接続されている検出装置の製造方法であって、

前記層間絶縁層に接する複数の前記電極と、複数の前記電極の間ににおいて前記層間絶縁層を覆うように配置された無機材料からなる絶縁部材と、を前記層間絶縁層の上に形成する第1の工程と、

前記絶縁部材と複数の前記電極とを覆う、前記不純物半導体層となる不純物半導体膜を成膜する第2の工程と、

前記絶縁部材を形成する際に前記層間絶縁層のコンタクトホール内に位置する前記電極の段差の部分の正射影が位置する前記保護層の領域が被覆されているように、被覆層を形成する第3の工程と、

を有する検出装置の製造方法。

【請求項 2】

前記第1の工程では、前記層間絶縁層を覆うように無機材料からなる絶縁膜を成膜し、前記絶縁膜の一部を除去して前記絶縁部材を形成し、前記層間絶縁層及び前記絶縁部材を

覆うように透明導電性酸化物膜を成膜し、前記透明導電性酸化物膜の一部を除去して前記電極を形成し、

前記第3の工程は、前記保護層を形成した後で且つ前記絶縁部材を形成する前に行われる特徴とする請求項1に記載の検出装置の製造方法。

【請求項3】

前記第3の工程は、前記保護層を形成した後で且つ前記層間絶縁層を形成する前に行われる特徴とする請求項2に記載の検出装置の製造方法。

【請求項4】

前記第3の工程は、前記層間絶縁層を形成した後で且つ前記絶縁部材を形成する前に行われる特徴とする請求項2に記載の検出装置の製造方法。 10

【請求項5】

前記被覆層は、絶縁性の無機材料から形成されており、前記保護層のコンタクトホールを開口するように形成されることを特徴とする請求項2から4のいずれか1項に記載の検出装置の製造方法。

【請求項6】

前記被覆層は、導電性の材料から形成されており、スイッチ素子及び前記電極と接するように形成されることを特徴とする請求項2から4のいずれか1項に記載の検出装置の製造方法。

【請求項7】

前記第1の工程では、前記層間絶縁層を覆うように透明導電性酸化物膜を成膜し、前記透明導電性酸化物膜の一部を除去して前記電極を形成し、前記層間絶縁層及び前記電極を覆うように無機材料からなる絶縁膜を成膜し、前記絶縁膜の一部を除去して前記絶縁部材を形成し。 20

前記第3の工程は、前記保護層を形成した後で且つ前記絶縁部材を形成する前に行われる特徴とする請求項1に記載の検出装置の製造方法。

【請求項8】

前記第3の工程は、前記保護層を形成した後で且つ前記層間絶縁層を形成する前に行われる特徴とする請求項7に記載の検出装置の製造方法。

【請求項9】

前記第3の工程は、前記層間絶縁層を形成した後で且つ前記絶縁部材を形成する前に行われる特徴とする請求項7に記載の検出装置の製造方法。 30

【請求項10】

前記被覆層は、絶縁性の無機材料から形成されており、前記保護層のコンタクトホールを開口するように形成されることを特徴とする請求項7から9のいずれか1項に記載の検出装置の製造方法。

【請求項11】

前記被覆層は、導電性の材料から形成されており、スイッチ素子及び前記電極と接するように形成されることを特徴とする請求項7から9のいずれか1項に記載の検出装置の製造方法。

【請求項12】

前記被覆層は、前記絶縁部材となる無機材料から前記絶縁部材と同時に形成されることを特徴とする請求項1に記載の検出装置の製造方法。 40

【請求項13】

前記不純物半導体膜を覆うように半導体膜を成膜し、前記絶縁部材の上において前記不純物半導体膜の一部と前記半導体膜の一部を除去して、前記不純物半導体膜から前記不純物半導体層を、前記半導体膜から前記変換素子の半導体層を、それぞれ形成する第4の工程を更に有する請求項1から12のいずれか1項に記載の検出装置の製造方法。

【請求項14】

前記絶縁部材の上において前記不純物半導体膜の一部を除去して前記不純物半導体層を形成し、前記不純物半導体層を覆うように半導体膜を成膜し、前記絶縁部材の上で前記半 50

導体膜の一部を除去して、前記半導体膜から前記変換素子の半導体層を形成する第4の工程を更に有する請求項1から12のいずれか1項に記載の検出装置の製造方法。

【請求項15】

前記半導体膜を覆うように前記不純物半導体膜とは異なる導電型の不純物半導体膜を成膜し、前記異なる導電型の不純物半導体膜を覆うように前記電極とは異なる前記変換素子の他の電極となる導電膜を成膜し、前記導電膜と接続する電極配線をその正投影が前記絶縁部材と重なる位置に形成する請求項13又は14に記載の製造方法。

【請求項16】

複数の画素を基板の上に有し、前記画素が、前記基板の上に配置されたスイッチ素子と、前記スイッチ素子の上に配置され前記画素毎に分離された電極の上に設けられた不純物半導体層を含む変換素子と、を有し、複数の前記スイッチ素子を覆うように複数の前記スイッチ素子と複数の前記電極との間に設けられた無機材料からなる保護層と、前記保護層を覆うように設けられた有機材料からなる層間絶縁層と、に設けられたコンタクトホールにおいて前記スイッチ素子と前記電極とが接続されている検出装置であって、

前記層間絶縁層に接して前記層間絶縁層の上に配置された複数の前記電極の間ににおいて前記層間絶縁層を覆うように前記層間絶縁層の上に配置された無機材料からなる絶縁部材を有し、

前記不純物半導体層は前記絶縁部材と複数の前記電極とを覆って成膜された不純物半導体膜が前記絶縁部材の上で分離されたものであり、

前記層間絶縁層のコンタクトホール内に位置する前記電極の段差の部分の正射影が位置する前記保護層の領域を被覆する被覆層を有する検出装置。

【請求項17】

請求項16に記載の検出装置と、
前記検出装置からの信号を処理する信号処理手段と、
前記信号処理手段からの信号を記録するための記録手段と、
前記信号処理手段からの信号を表示するための表示手段と、
前記信号処理手段からの信号を伝送するための伝送処理手段と、
を具備する検出システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、医療用画像診断装置、非破壊検査装置、放射線を用いた分析装置などに応用される検出装置の製造方法、その検出装置、及び、検出システムに関するものである。

【背景技術】

【0002】

近年、薄膜半導体製造技術は、TFT(薄膜トランジスタ)等のスイッチ素子と、フォトダイオード等の放射線又は光を電荷に変換する変換素子と、を組み合わせた画素のアレイ(画素アレイ)を有する検出装置にも利用されている。

特許文献1に示す従来の検出装置は、基板の上に配置された透明導電性酸化物からなる画素毎に分離された電極上に設けられた変換素子を有する。また、基板と電極との間に配置された有機材料からなる層間絶縁層に設けられたコンタクトホールを介して電極と接続されたスイッチ素子、を有する。変換素子は、層間絶縁層の上でその不純物半導体層や半導体層が除去されており、画素毎に分離されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2007-035773号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

10

20

30

40

50

しかしながら、特許文献1の構成を製造しようとすると、変換素子の不純物半導体層となる不純物半導体膜を成膜する際に、層間絶縁層が露出している工程が存在する。このような場合、製造方法によっては、不純物半導体膜の成膜時において、層間絶縁層が露出されることとなる。そのため、層間絶縁層の有機材料が、成膜時のプロセスによって一部飛散し、不純物半導体層へ混入してしまう。それにより、変換素子の不純物半導体層が有機汚染されてしまい、不純物半導体層の欠陥や不純物半導体層と半導体層との間の欠陥が増加し、変換素子での暗電流の増加を招くという問題がある。

本発明は、このような問題を解決しようとするものであり、変換素子の不純物半導体層への有機材料の混入を低減し得る検出装置を提供することを目的とする。

【課題を解決するための手段】

10

【0005】

本発明の検出装置の製造方法は、複数の画素を基板の上に有し、前記画素が、前記基板の上に配置されたスイッチ素子と、前記スイッチ素子の上に配置され前記画素毎に分離された電極の上に設けられた不純物半導体層を含む変換素子と、を有し、前記スイッチ素子を覆うように前記基板と複数の前記電極との間に設けられた無機材料からなる保護層と、前記保護層を覆うように設けられた有機材料からなる層間絶縁層と、に設けられたコンタクトホールにおいて前記スイッチ素子と前記電極とが接続されている検出装置の製造方法であって、前記層間絶縁層に接する複数の前記電極と、複数の前記電極の間ににおいて前記層間絶縁層を覆うように配置された無機材料からなる絶縁部材と、を前記層間絶縁層の上に形成する工程と、前記絶縁部材と複数の前記電極とを覆う、前記不純物半導体層となる不純物半導体膜を成膜する工程と、前記絶縁部材を形成する際に前記層間絶縁層のコンタクトホール内に位置する前記電極の段差の部分の正射影が位置する前記保護層の領域が被覆されているように、被覆層を形成する工程と、を有する。

20

【0006】

また、本発明の検出装置は、複数の画素を基板の上に有し、前記画素が、前記基板の上に配置されたスイッチ素子と、前記スイッチ素子の上に配置され前記画素毎に分離された電極の上に設けられた不純物半導体層を含む変換素子と、を有し、前記スイッチ素子を覆うように前記基板と複数の前記電極との間に設けられた無機材料からなる保護層と、前記保護層を覆うように設けられた有機材料からなる層間絶縁層と、に設けられたコンタクトホールにおいて前記スイッチ素子と前記電極とが接続されている検出装置であって、前記層間絶縁層に接して前記層間絶縁層の上に配置された複数の前記電極の間ににおいて前記層間絶縁層を覆うように前記層間絶縁層の上に配置された無機材料からなる絶縁部材と、を有し、前記不純物半導体層は前記絶縁部材と複数の前記電極とを覆って成膜された不純物半導体膜が前記絶縁部材の上で分離されたものであり、前記層間絶縁層のコンタクトホール内に位置する前記電極の段差の部分の正射影が位置する前記保護層の領域を被覆する被覆層を有する。

30

【発明の効果】

【0007】

本発明により、変換素子の不純物半導体層への有機材料の混入を低減し得る検出装置を提供することが可能となる。

40

【図面の簡単な説明】

【0008】

【図1】本発明の第1の実施形態に係る検出装置の1画素あたりの平面図、断面図、及び、画素間の拡大図である。

【図2】本発明の第1の実施形態に係る検出装置の製造方法を説明するためのマスクパターン及び断面図である。

【図3】本発明の検出装置の等価回路図である。

【図4】本発明の第2の実施形態に係る検出装置の1画素あたりの断面図及び画素間の拡大図である。

【図5】本発明の第2の実施形態に係る検出装置の製造方法を説明するためのマスクパタ

50

ーン及び断面図である。

【図6】本発明の第3の実施形態に係る検出装置の1画素あたりの断面図及び画素間の拡大図である。

【図7】本発明の第3の実施形態に係る検出装置の製造方法を説明するためのマスクパターン及び断面図である。

【図8】本発明の第4の実施形態に係る検出装置の1画素あたりの断面図及び画素間の拡大図である。

【図9】本発明の第5の実施形態に係る検出装置の1画素あたりの平面図、断面図、及び、画素間の拡大図である。

【図10】本発明の第5の実施形態に係る検出装置の製造方法を説明するためのマスクパターン及び断面図である。 10

【図11】本発明の第5の実施形態に係る検出装置の製造方法を説明するためのマスクパターン及び断面図である。

【図12】本発明の第5の実施形態に係る検出装置の製造方法を説明するためのマスクパターン及び断面図である。

【図13】本発明の第6の実施形態に係る検出装置の1画素あたりの断面図及び画素間の拡大図である。

【図14】本発明の第6の実施形態に係る検出装置の製造方法を説明するためのマスクパターン及び断面図である。

【図15】本発明の第7の実施形態に係る検出装置の1画素あたりの平面図、断面図、及び、画素間の拡大図である。 20

【図16】本発明の第7の実施形態に係る検出装置の製造方法を説明するためのマスクパターン及び断面図である。

【図17】本発明の第7の実施形態に係る検出装置の1画素あたりの平面図、断面図である。

【図18】本発明の第7の実施形態に係る検出装置の製造方法を説明するためのマスクパターン及び断面図である。

【図19】本発明の第8の実施形態に係る検出装置の1画素あたりの断面図である。

【図20】本発明の第8の実施形態に係る検出装置の製造方法を説明するためのマスクパターン及び断面図である。 30

【図21】本発明の検出装置を用いた放射線検出システムの概念図である。

【発明を実施するための形態】

【0009】

以下、本発明の実施形態について、添付の図面を参照して具体的に説明する。なお、本願明細書において放射線は、放射線崩壊によって放出される粒子（光子を含む）の作るビームである 線、 線、 線などの他に、同程度以上のエネルギーを有するビーム、例えばX線や粒子線、宇宙線なども、含まれるものとする。

【0010】

（第1の実施形態）

先ず、図1（a）～（c）を用いて本発明の第1の実施形態に係る検出装置の一画素の構成について説明する。図1（a）は1画素あたりの平面図である。なお、図1では、簡便化の為、変換素子については第1電極のみを示している。図1（b）は図1（a）のA-A'での断面図であり、図1（c）は画素端部（画素間）の拡大図である。 40

【0011】

本発明の検出装置における1つの画素11は、放射線又は光を電荷に変換する変換素子12と、変換素子12の電荷に応じた電気信号を出力するスイッチ素子であるTFT（薄膜トランジスタ）13とを含む。変換素子12は、PIN型のフォトダイオードを用いている。変換素子12は、ガラス基板等の絶縁性の基板100の上に設けられたTFT13の上に層間絶縁層120を挟んで積層されて配置されている。

【0012】

TFT13は、基板100の上に、基板側から順に、制御電極131と、絶縁層132と、半導体層133と、半導体層133よりも不純物濃度の高い不純物半導体層134と、第1主電極135と、第2主電極136と、を含む。不純物半導体層134はその一部領域で第1主電極135及び第2主電極136と接しており、その一部領域と接する半導体層133の領域の間の領域が、TFTのチャネル領域となる。制御電極131は制御配線15と電気的に接続されており、第1主電極135は信号配線16と電気的に接続されており、第2主電極136は変換素子12の第1電極122と電気的に接続されている。なお、本実施形態では第1主電極135と第2主電極136と信号配線16とは、同じ導電層で一体的に構成されており、第1主電極135が信号配線16の一部をなしている。保護層137はTFT13、制御配線15、及び信号配線16を覆うように設けられている。本実施形態では、スイッチ素子として非晶質シリコンを主材料とした半導体層133及び不純物半導体層134を用いた逆スタガ型のTFTを用いたが、本発明はそれに限定されるものではない。例えば、多結晶シリコンを主材料としたスタガ型のTFTを用いたり、有機TFT、酸化物TFT等を用いたりすることができる。

【0013】

層間絶縁層120は、複数のTFT13を覆うように、基板100と後述する複数の第1電極122との間に配置されており、コンタクトホールを有している。変換素子12の第1電極122とTFT13の第2主電極136とが、層間絶縁層120に設けられたコンタクトホールにおいて、電気的に接続される。

【0014】

変換素子12は、層間絶縁層120の上に、層間絶縁層側から順に、第1電極122と、第1導電型の不純物半導体層123と、半導体層124と、第2導電型の不純物半導体層125と、第2電極126と、を含む。ここで、第1導電型の不純物半導体層123は、第1導電型の極性を示し、半導体層124及び第2導電型の不純物半導体層125よりも第1導電型の不純物の濃度が高いものである。また、第2導電型の不純物半導体層125は、第2導電型の極性を示し、第1導電型の不純物半導体層123及び半導体層124よりも第2導電型の不純物の濃度が高いものである。第1導電型と第2導電型とは互いに異なる極性の導電型であり、例えば第1導電型がn型であれば第2導電型はp型である。変換素子12の第2電極126には電極配線14が電気的に接続される。変換素子12の第1電極122は層間絶縁層120に設けられたコンタクトホールにおいて、TFT13の第2主電極136と電気的に接続される。なお、本実施形態では、非晶質シリコンを主材料とした第1導電型の不純物半導体層123、半導体層124、第2導電型の不純物半導体層125を用いたフォトダイオードを用いたが、本発明はこれに限定されるものではない。例えば非晶質セレンを主材料とした第1導電型の不純物半導体層123、半導体層124、第2導電型の不純物半導体層125を用いた、放射線を直接電荷に変換する素子も用いることができる。

【0015】

層間絶縁層120の上の複数の第1電極122の間には、無機材料からなる絶縁部材121が層間絶縁層120を覆うように配置されている。そして、第1電極122と絶縁部材121とが、層間絶縁層120を覆うように層間絶縁層120の上に配置されている。そのため、不純物半導体層123となる不純物半導体膜を成膜する際に、層間絶縁層120が表面に露出されることが無く、不純物半導体層123への有機材料の混入が低減できる。また、本実施形態では、不純物半導体層123、半導体層124、及び不純物半導体層125が、絶縁部材121の上において画素ごとに分離されている。その分離のためのドライエッチング工程の際、絶縁部材121がエッチングストッパー層として働く為、層間絶縁層120がドライエッチングのスピーシーズに晒されることなく、有機材料による各層への汚染を防止することが可能となる。

【0016】

ここで、層間絶縁層の露出を防止する為に、層間絶縁層を覆うように無機材料からなる絶縁層を配置することが考えられる。しかしながら、この場合、透明導電性酸化物からな

10

20

30

40

50

る変換素子の電極が絶縁層上に配置されることとなる。この透明導電性酸化物は、非晶質状態で成膜されてから多結晶化することによって形成される。透明導電性酸化物は、多結晶化の際に内部応力が変化する。無機材料からなる絶縁層は有機材料からなる層間絶縁層に比べて硬度が高く、結合エネルギーが大きいため、透明導電性酸化物の多結晶化の際の内部応力に追従することができず、絶縁層から変換素子の電極が剥離するといった問題が生じ得る。

【0017】

第1電極122には、ITO等の透明導電性酸化物が用いられる。透明導電性酸化物は、非晶質状態では、多結晶状態と比べて、著しくエッティングの速度高く、また、パターン制御性が高いといった特徴がある。その為、透明導電性酸化物の形成方法としては、まず、非晶質状態で成膜された透明導電性酸化物をエッティングした後、アニール工程により多結晶化させる方法が一般的である。このアニール工程において、透明導電性酸化物の内部応力が変化するため、膜密着性の観点で、透明導電性酸化物と接する下地の膜種が非常に重要となる。例えば、表面硬度が高く、結合エネルギーの高い無機材料からなる絶縁層上に、透明導電性酸化物を配置した場合、無機材料からなる絶縁層がITOの内部応力の変化による変形に追従できず、第1電極122が剥離する場合がある。一方、表面硬度が低く、結合エネルギーの弱い、有機材料からなる層間絶縁層120上に透明導電性酸化物を配置した場合、層間絶縁層120は無機材料からなる絶縁層よりも透明導電性酸化物の内部応力の変化による変形に追従できる。また、透明導電性酸化物の多結晶化の際のエネルギーにより、有機材料の結合が、多結晶化した透明導電性酸化物と再接合しなおすことで、応力の変化に対応でき、第1電極122の剥離を低減できる。本実施形態では、第1電極122は70～180μmの幅を有して設けられており、その大部分が層間絶縁層120に接して配置されている為、第1電極122の剥離を低減できる。なお、本実施形態では、第1電極122は、その端約5μm程度が絶縁部材121の上に配置されている。この場合、第1電極122と絶縁部材121との間の密着力は低いが、第1電極122と層間絶縁層120とが接している幅に比べて非常に小さいため、第1電極122の剥離の問題は発生しない。

【0018】

そして、変換素子12を覆うように、パッシベーション層155が設けられている。

【0019】

次に、図2を用いて、本発明の第1の実施形態における検出装置の製造方法について説明する。特に層間絶縁層120にコンタクトホールを形成する工程からは、マスクパターンとプロセス中の断面図を用いて詳しく説明する。なお、図2の(a),(c),(e),(g),(i)は、それぞれ各工程で使用されるフォトマスクのマスクパターンの平面模式図である。また、図2の(b),(d),(f),(h),(j)は、それぞれ図1(a)のA-A'に対応する位置の各工程における断面模式図である。

【0020】

まず、絶縁性の基板100の上に、複数のTFT13が設けられており、複数のTFT13を覆うように無機材料からなる保護層137が設けられている。保護層137には、第2主電極136上のフォトダイオードと電気的に接続する部分において、エッティングにより、コンタクトホールが設けられている。そして、図2(b)に示す工程では、TFT13及び保護層137を覆うように、スピナー等の塗布装置を用いて、感光性を有する有機材料であるアクリル樹脂を層間絶縁膜として成膜する。感光性を有する有機材料としては、他にもポリイミド樹脂等が使用可能である。そして、図2(a)に示すマスクを用いて、露光、現像処理によりコンタクトホールを有する層間絶縁層120を形成する。

【0021】

次に、図2(d)に示す工程では、層間絶縁層120を覆うように、窒化シリコン膜や酸化シリコン等の一般的な無機材料からなる絶縁膜をプラズマCVD法により成膜する。そして、図2(c)に示すマスクを用いて絶縁膜をエッティングして、画素間に絶縁部材121を形成する。

10

20

30

40

50

【0022】

次に、図2(f)に示す工程では、層間絶縁層120及び絶縁部材121を覆うように、スパッタリング法によりITOからなる非晶質な透明導電性酸化物膜を成膜する。そして、図2(e)に示すマスクを用いて透明導電性酸化物膜をウエットエッチングし、アニール処理により多結晶化して、変換素子の第1電極122を形成する。この際、層間絶縁層120は、複数の絶縁部材121と複数の第1電極122によって、表面が覆われることとなる。また、この多結晶化によって、第1電極122の内部応力が増加するが、第1電極122の大部分が層間絶縁層120に接して形成される為、密着性が保たれ、第1電極122の剥離の問題は生じない。なお、ここでは透明導電性酸化物として、ITOを用いたが、その他、ZnO、SnO₂、ATO、AZOや、CdIn₂O₄、MgIn₂O₄、ZnGa₂O₄、InGaZnO₄も好適に用いられる。また、CuAlO₂等のCuを含むデラフォサイト型などの非晶質状態をとり得る透明導電性酸化物も好適に用いられる。10

【0023】

次に、図2(h)に示す工程では、絶縁部材121及び第1電極122を覆うように、第1導電型の不純物半導体膜123'をしてリン等の5価の元素を不純物として混入した非晶質シリコン膜をプラズマCVD法により成膜する。次いで、非晶質シリコン膜からなる半導体膜124'、と、第2導電型の不純物半導体膜125'をしてボロン等の3価の元素を不純物として混入した非晶質シリコン膜と、をプラズマCVD法によりこの順に成膜する。不純物半導体膜123'の成膜に際して、層間絶縁層120が絶縁部材121と第1電極122によって覆われていない場合、層間絶縁層120がプラズマに晒されてしまう。有機材料からなる層間絶縁膜120がこのプラズマに晒されると、有機材料が飛散して不純物半導体膜123'に混入する場合がある。そこで、本実施形態では、層間絶縁層120を絶縁部材121と第1電極122とで覆い、第1導電型の不純物半導体層123となる不純物半導体膜123'の成膜時に層間絶縁層120の表面が露出しない構造としている。それにより、有機材料が飛散して第1導電型の不純物半導体膜へ混入することを防止することができる。次に、不純物半導体膜125'を覆うように、スパッタリング法により電極配線14となるA1等の導電膜を成膜する。そして、図2(g)に示すマスクを用いて導電膜をウエットエッチングして、電極配線14を形成する。20

【0024】

次に、図2(j)に示す工程では、不純物半導体膜125'及び電極配線14を覆うように、スパッタリング法により透明導電性酸化物膜を成膜する。次に、図2(i)に示すマスクを用いて透明導電性酸化物膜をウエットエッチングして、変換素子12の第2電極126を形成する。そして、同じ図2(i)に示すマスクを用いて不純物半導体膜125'と半導体膜124'、と不純物半導体膜123'とをドライエッティングにより除去することにより、1画素ごとに変換素子12を素子分離する。素子分離された変換素子12には、不純物半導体層125'、半導体層124'、不純物半導体層123'が形成される。このドライエッティングによる画素分離は、絶縁部材121の上で行われる。その為、絶縁部材121がエッティングストッパー層として機能し、ドライエッティングのスピーチーズに層間絶縁層120が晒されることなく、有機材料による各層への汚染を防止することが可能となる。また、第1電極122は不純物半導体層123によって覆われた形状となる。そのため、第1電極122と半導体層124と直接接続するショットキー接続を持たない構成となる。なお、本実施形態では、第2電極126の材料として透明導電性酸化物を用いたが、本発明はそれに限定されるものではなく、導電膜であればよい。例えば、変換素子として放射線を直接電荷に変換する素子を用いる場合には、A1等の放射線を透過しやすい導電膜を用いることができる。40

【0025】

そして、変換素子12及び絶縁部材121を覆うように、パッシベーション層155を形成し、図1(b)に示す構成が得られる。このパッシベーション層155の形成時においても、層間絶縁層120が露出しない構造となっているので、有機材料による各層への50

汚染することを防止することができる。

【0026】

次に、図3を用いて本発明の第1の実施形態に係る検出装置の概略的等価回路を説明する。なお、図3では説明の簡便化のため3行3列の等価回路図を用いたが、本発明はそれに限定されるものではなく、検出装置はn行m列（n, mはいずれも2以上の自然数）の画素アレイを有する。本実施形態における検出装置は、基板100の表面上に、行方向及び列方向に配列された複数の画素1を含む変換部3が設けられている。各画素1は、放射線又は光を電荷に変換する変換素子12と、変換素子12の電荷に応じた電気信号を出力するTFT13と、を含む。変換素子の第2電極126側の表面に、放射線を可視光に波長変換するシンチレータ（不図示）が配置されてもよい。電極配線14は、列方向に配列された複数の変換素子12の第2電極126に共通に接続される。制御配線15は、行方向に配列された複数のTFT13の制御電極131に共通に接続され、駆動回路2に電気的に接続される。駆動回路2が列方向に複数配列された制御配線15に駆動パルスを順次に又は同時に供給することにより、行単位で画素からの電気信号が、行方向に配列された複数の信号配線16に並列に出力される。信号配線16は、列方向に配列された複数のTFT13の第1主電極135に共通に接続され、読出回路4に電気的に接続される。読出回路4は、信号配線16毎に、信号配線16からの電気信号を積分して増幅する積分増幅器5と、積分増幅器5で増幅して出力された電気信号をサンプルホールドするサンプルホールド回路6を備える。読出回路4は更に、複数のサンプルホールド回路6から並列に出力される電気信号を直列の電気信号に変換するマルチプレクサ7と、出力された電気信号をデジタルデータに変換するA/D変換器8を含む。積分増幅器5の非反転入力端子には電源回路9から基準電位Vrefが供給される。電源回路9は更に、行方向に配列された複数の電極配線14に電気的に接続されており、変換素子12の第2電極126にバイアス電位Vsを供給する。10

【0027】

以下に、本実施形態の検出装置の動作について説明する。変換素子12の第1電極122にはTFT13を介して基準電位Vrefを与え、第2電極126には、放射線又は可視光によって発生した電子正孔対分離に必要なバイアス電位Vsを与える。この状態で、被検体を透過した放射線又はそれに応じた可視光が変換素子12に入射し、電荷に変換され変換素子12に蓄積される。この電荷に応じた電気信号は、駆動回路2から制御配線15に印加される駆動パルスによりTFT13が導通状態となることで、信号配線16に出力され、読出回路4によりデジタルデータとして外部に読み出される。20

【0028】

（第2の実施形態）

次に、図4(a)及び図4(b)を用いて本発明の第2の実施形態に係る検出装置の一画素の構成について説明する。図4(a)は図1(a)のA-A'での断面図であり、図4(b)は画素端部(画素間)の拡大図である。また、第1の実施形態で説明したものと同じものは同じ番号を付与し、詳細な説明は割愛する。30

【0029】

第1の実施形態では、第1電極122の端が絶縁部材121の上に配置されているのに對し、本実施形態では、第1電極122の端が層間絶縁層120と絶縁部材121との間に配置されている。この構成により、透明導電性酸化物からなる第1電極122の全体が層間絶縁層120の上部のみに配置されることとなり、実施形態1に比べて層間絶縁層120と第1電極122の密着性をより高くできる。40

【0030】

次に、図5を用いて、本発明の第2の実施形態における検出装置の製造方法を説明する。特に層間絶縁層コンタクトホール形成からの工程については、マスクパターンとプロセス中の断面図を用いて詳細に説明する。なお、図5の(a), (c), (e), (g), (i)は、それぞれ各工程で使用されるフォトマスクのマスクパターンの平面模式図である。また、図5の(b), (d), (f), (h), (j)は、それぞれ図1(a)のA50

- A' に対応する位置の各工程における断面模式図である。なお、第 1 の実施形態で説明したものと同じ工程については、詳細な説明は割愛する。

【0031】

まず、図 5 (b) に示す工程では、 TFT13 及び保護層 137 を覆うように、感光性を有する有機材料であるアクリル樹脂を層間絶縁膜として成膜する。そして、図 5 (a) に示すマスクを用いて、コンタクトホールを有する層間絶縁層 120 を形成する。

【0032】

次に、図 5 (d) に示す工程では、層間絶縁層 120 を覆うように、スパッタリング法によりITOからなる非晶質な透明導電性酸化物膜を成膜する。そして、図 5 (c) に示すマスクを用いて、透明導電性酸化物膜をウェットエッチングし、アニール処理により多結晶化して、変換素子の第 1 電極 122 を形成する。この多結晶化によって、第 1 電極 122 の内部応力が増加するが、第 1 電極 122 の全体が層間絶縁層 120 に接して形成される為、密着性が保たれ、第 1 電極 122 の剥離の問題は生じない。10

【0033】

次に、図 5 (f) に示す工程では、層間絶縁層 120 及び第 1 電極 122 を覆うように、窒化シリコン膜等の無機材料からなる絶縁膜をプラズマ CVD 法により成膜する。そして、図 5 (e) に示すマスクを用いて絶縁膜をエッチングして、画素間に絶縁部材 121 を形成する。この際、層間絶縁層 120 は、絶縁部材 121 と第 1 電極 122 によって、表面が覆われることとなる。

【0034】

次に、図 5 (h) に示す工程では、絶縁部材 121 及び第 1 電極 122 を覆うように、第 1 導電型の不純物半導体膜 123' としてリン等の 5 値の元素を不純物として混入した非晶質シリコン膜をプラズマ CVD 法により成膜する。次いで、非晶質シリコン膜からなる半導体膜 124' と、第 2 導電型の不純物半導体膜 125' としてボロン等の 3 値の元素を不純物として混入した非晶質シリコン膜と、をプラズマ CVD 法によりこの順に成膜する。本実施形態では、層間絶縁層 120 を絶縁部材 121 と第 1 電極 122 とで覆い、第 1 導電型の不純物半導体膜 123' となる不純物半導体膜 123' の成膜時に層間絶縁層 120 の表面が露出しない構造としている。それにより、有機材料が飛散して第 1 導電型の不純物半導体膜へ混入することを防止することができる。次に、不純物半導体膜 125' を覆うように、スパッタリング法により電極配線 14 となる A1 等の導電膜を成膜する。そして、図 5 (g) に示すマスクを用いて導電膜をウェットエッチングして、電極配線 14 を形成する。20

【0035】

次に、図 5 (j) に示す工程では、不純物半導体膜 125' 及び電極配線 14 を覆うように、スパッタリング法により透明導電性酸化物膜を成膜する。次に、図 5 (i) に示すマスクを用いて透明導電性酸化物をウェットエッチングにより除去して、第 2 電極 126 を形成する。そして、同じ図 5 (i) に示すマスクを用いて、不純物半導体膜 125' と半導体膜 124' と不純物半導体膜 123' とをドライエッティングにより除去することにより、1 画素ごとに変換素子 12 を素子分離する。素子分離された変換素子 12 には、不純物半導体層 125' 、半導体層 124' 、不純物半導体層 123' が形成される。このドライエッティングによる画素分離は、絶縁部材 121 の上で行われる。その為、絶縁部材 121 がエッティングストッパー層として機能し、ドライエッティングのスピーチーズに層間絶縁層 120 が晒されることなく、有機材料による各層への汚染を防止することができる。30

【0036】

そして、変換素子 12 及び絶縁部材 121 を覆うように、パッシベーション層 155 を形成し、図 4 (a) に示す構成が得られる。このパッシベーション層 155 の形成時においても、層間絶縁層 120 が露出しない構造となっているので、有機材料による各層への汚染することを防止することができる。

【0037】

(第 3 の実施形態)

10

20

30

40

50

次に、図 6 (a) ~ (c) を用いて本発明の第 3 の実施形態に係る検出装置の一画素の構成について説明する。図 6 (a) は図 1 (a) の A - A' での断面図であり、図 6 (b) は画素端部(画素間)の拡大図である。また、図 6 (c) は画素端部(画素間)の他の例を示す拡大図である。なお、先の実施形態で説明したものと同じものは同じ番号を付与し、詳細な説明は割愛する。

【 0 0 3 8 】

第 1 の実施形態では、半導体層 124、不純物半導体層 125、及び第 2 電極 126 が画素毎に分離されている。それに対し、本実施形態では、図 6 (a) のように、半導体層 124a、不純物半導体層 125a、及び第 2 電極 126a が画素毎に分離されていない。一方、第 1 電極 122 及び不純物半導体層 123 は画素毎に分離されているため、変換素子 12 は第 1 電極 122 毎に個別化されることとなる。そのため、本実施形態の構成では、第 1 の実施形態の構成に比べて開口率を大きくすることが可能となる。ここで、第 1 電極 122 每に個別化を更に確実なものとするために、図 6 (c) に示すように、半導体層 124a よりも水素濃度の高い半導体層 160 を、絶縁部材 121 と不純物半導体層 123 とを覆うように 5 nm 程度の非常に薄い厚さで設けることが好ましい。この半導体層 160 は、半導体層 124a や不純物半導体層 123 に比べて比抵抗が高いため、隣接する画素間でのリークを低減することが可能となる。そして、半導体層 160 の膜厚を、トンネル効果が可能な厚さとすることで、不純物半導体層 123 と半導体層 124aとの間では電荷の移動が可能となり、変換素子 12 はフォトダイオードとして機能できる。また、第 2 電極 126a が画素毎に分離されていないため、開口率を低下させる電極配線 14 は設けなくてもよい。ただし、第 2 電極 126a だけでは抵抗が高い場合には、電極配線 14 を設ける方がより好ましい。その場合、半導体層 124a や第 2 電極 126a を画素毎に分離していないため、電極配線 14 をその正投影が絶縁部材 121 と重なる位置に配置することができ、開口率を低下させることなく電極配線 14 を設けることができる。

【 0 0 3 9 】

次に、図 7 を用いて、本発明の第 3 の実施形態における検出装置の製造方法を説明する。なお、図 7 の (a), (c) は、それぞれ各工程で使用されるフォトマスクのマスクパターンの平面模式図である。また、図 7 の (b), (d) は、それぞれ図 1 (a) の A - A' に対応する位置の各工程における断面模式図である。なお、第 1 の実施形態で説明したものと同じ工程については、詳細な説明は割愛する。特に、第 1 電極 122 を形成する工程までは、図 2 (a) ~ (f) を用いて説明したものと同様であるため、それ以降の工程について説明する。

【 0 0 4 0 】

まず、図 7 (b) に示す工程では、絶縁部材 121 及び第 1 電極 122 を覆うように、第 1 導電型の不純物半導体膜 123' としてリン等の 5 値の元素を不純物として混入した非晶質シリコン膜をプラズマ CVD 法により成膜する。本実施形態では、層間絶縁層 120 を絶縁部材 121 と第 1 電極 122 とで覆い、第 1 導電型の不純物半導体層 123 となる不純物半導体膜 123' の成膜時に層間絶縁層 120 の表面が露出しない構造としている。それにより、有機材料が飛散して第 1 導電型の不純物半導体膜へ混入することを防止することができる。そして、図 7 (a) に示すマスクを用いて、不純物半導体膜 123' をドライエッチングにより除去することにより、不純物半導体層 123 を形成する。このドライエッチングによる画素分離は、絶縁部材 121 の上で行われる。その為、絶縁部材 121 がエッチングストッパー層として機能し、ドライエッチングのスピーチーズに層間絶縁層 120 が晒されることなく、有機材料による不純物半導体層 123 への汚染を防止することができる。

【 0 0 4 1 】

次に、図 7 (d) に示す工程では、絶縁部材 121 及び不純物半導体層 123 を覆うように、半導体層 124a となる非晶質シリコン膜をプラズマ CVD 法により成膜する。次いで、第 2 導電型の不純物半導体層 125a となるボロン等の 3 値の元素を不純物として混入した非晶質シリコン膜をプラズマ CVD 法により成膜する。ここで、図 6 (c) に示

す半導体層 160 を設ける場合には、非晶質シリコン膜の成膜に際して、最初に水素濃度の高くして非晶質シリコン膜を 5 nm 程度の厚さで成膜し、次いで水素濃度を下げる非晶質シリコン膜を成膜するとよい。次に、不純物半導体層 125 を覆うように、スパッタリング法により電極配線 14 となる A1 等の導電膜を成膜する。そして、図 7 (c) に示すマスクを用いて導電膜をウェットエッチングして、電極配線 14 を形成する。

【0042】

次に、不純物半導体膜 125' 及び電極配線 14 を覆うように、スパッタリング法により透明導電性酸化物からなる第 2 電極 126a を成膜する。そして、第 2 電極 126a を覆うように、パッシベーション層 155 を形成し、図 6 (a) に示す構成が得られる。

【0043】

(第 4 の実施形態)

次に、図 8 (a) 及び図 8 (b) を用いて本発明の第 4 の実施形態に係る検出装置の一画素の構成について説明する。図 8 (a) は図 1 (a) の A-A' の断面図であり、図 8 (b) は画素端部 (画素間) の拡大図である。なお、先の実施形態で説明したものと同じものは同じ番号を付与し、詳細な説明は割愛する。

【0044】

第 2 の実施形態では、半導体層 124、不純物半導体層 125、及び第 2 電極 126 が画素毎に分離されている。それに対し、本実施形態では、図 8 (a) のように、半導体層 124a、不純物半導体層 125a、及び第 2 電極 126a が画素毎に分離されていない。一方、第 1 電極 122 及び不純物半導体層 123 は画素毎に分離されているため、変換素子 12 は第 1 電極 122 毎に個別化されることとなる。そのため、本実施形態の構成では、第 2 の実施形態の構成に比べて開口率を大きくすることが可能となる。また、第 2 電極 126a が画素毎に分離されていないため、開口率を低下させる電極配線 14 は設けなくてもよい。ただし、第 2 電極 126a だけでは抵抗が高い場合には、電極配線 14 を設ける方がより好ましい。その場合、半導体層 124a や第 2 電極 126a を画素毎に分離していないため、電極配線 14 をその正投影が絶縁部材 121 と重なる位置に配置することができ、開口率を低下させることなく電極配線 14 を設けることができる。

【0045】

なお、本実施形態の製造方法は、絶縁部材 121 を形成するまでの工程は、第 2 の実施形態で説明した図 5 (b), (d), (f) に示す工程と同様であり、不純物半導体層 123 を形成する工程からは、第 3 の実施形態で説明した工程と同様である。そのため、本実施形態における製造方法の詳細な説明は割愛する。

【0046】

(第 5 の実施形態)

次に、図 9 (a) ~ (c) を用いて本発明の第 5 の実施形態に係る検出装置の一画素の構成について説明する。図 9 (a) は 1 画素あたりの平面図である。なお、図 9 (a) では、簡便化のため、変換素子については第 1 電極のみを示している。図 9 (b) は図 9 (a) の A-A' の断面図であり、図 9 (c) は画素端部 (画素間) の拡大図である。

【0047】

第 2 の実施形態では、絶縁膜をエッティングして絶縁部材 121 を形成する際に、第 2 主電極 136 及び保護層 137 が第 1 電極 122 に接することにより第 1 電極 122 によって覆われている。しかし、第 1 電極 122 の結晶性や膜厚によっては、第 2 主電極 136 及び保護層 137 が絶縁膜をエッティングする際のエッティング液が到達する場合がある。例えば、層間絶縁層 120 のコンタクトホールにおいて、保護膜 137 や層間絶縁層 120 によって段差が形成されている。その部分に、第 1 電極 122 を形成すると、第 1 電極 122 の段差の部分では被覆性が不十分な場合がある。そのような場合には、第 1 電極 122 をエッティング液が浸透しやすくなるため、保護層 137 がエッティング液に晒されてしまう場合がある。

【0048】

そこで、本実施形態では、層間絶縁層 120 のコンタクトホールにおいて、少なくとも

10

20

30

40

50

第1電極122の段差の部分を覆う被覆層160を有する構成とする。そのため、絶縁部材121を形成する際のエッティング工程で、第1電極122と接する第2主電極136及び保護層137がエッティング液に晒されることを抑制しエッティング液から保護することが可能となる。ここで、被覆層160は、第1電極122の段差の部分に応じた保護層137の領域を、言い換えると、第1電極122の段差の部分の正射影が位置する保護層137の領域を、直接的に又は間接的に被覆するものである。被覆層160は、絶縁部材121となる無機の絶縁材料をエッティングする工程において保護層137がエッティングされることを抑制するものである。そこで、被覆層160は、そのエッティングする工程において保護層137がその機能を十分果たすに足る状態を確保するように、エッティング液の透過を抑制するものである。そのため、被覆層160は、そのエッティング液の透過を抑制するのに十分な材質及び膜質を備えたものであり、本実施形態では、絶縁部材121となる絶縁性の無機材料を残すことによって形成された絶縁層を用いている。10

【0049】

次に、図10及び図11を用いて、本発明の第5の実施形態における検出装置の製造方法について説明する。特に層間絶縁層120にコンタクトホールを形成する工程からは、マスクパターンとプロセス中の断面図を用いて詳しく説明する。なお、図10の(a), (c), (e), (g), (i)、図11の(a), (c), (e), (g)は、それぞれ各工程で使用されるフォトマスクのマスクパターンの平面模式図である。また、図10の(b), (d), (f), (h), (j)、図11の(b), (d), (f), (h)は、それぞれ図9(a)のA-A'に対応する位置の各工程における断面模式図である。20

【0050】

まず、絶縁性の基板100の上に、複数のTFT13が設けられており、複数のTFT13を覆うように保護層137が設けられている。保護層137には、第2主電極136上のフォトダイオードと電気的に接続する部分において、エッティングにより、コンタクトホールが設けられている。なお、先の実施形態で説明したものと同じものは同じ番号を付与し、詳細な説明は割愛する。

【0051】

まず、図10(b)に示す工程では、TFT13及び保護層137を覆うように、スピナー等の塗布装置を用いて、感光性を有する有機材料であるアクリル樹脂を層間絶縁膜として成膜する。感光性を有する有機材料としては、他にもポリイミド樹脂等が使用可能である。そして、図10(a)に示すマスクを用いて、露光、現像処理によりコンタクトホールを有する層間絶縁層120を形成する。30

【0052】

次に、図10(d)に示す工程では、層間絶縁層120を覆うように、スパッタリング法によりA1等の金属層からなる導電膜を成膜する。そして、図10(c)に示すマスクを用いてウエットエッティングして、変換素子の第1電極122を形成する。

【0053】

次に、図10(f)に示す工程では、層間絶縁層120及び第1電極122を覆うように、窒化シリコン膜や酸化シリコン等の一般的な無機材料からなる絶縁膜をプラズマCVD法により成膜する。そして、図10(e)に示すマスクを用いて絶縁膜をエッティングし、画素間に絶縁部材121を、第1電極122のコンタクトホール内に位置する段差の部分を少なくとも覆うように被覆層160を、それぞれ形成する。この際のエッティングにおいて、第1電極122の段差の部分を覆うように無機の絶縁材料からなる被覆層160を残すことで、第1電極の段差の部分がエッティング液に晒されない。そのため、第1電極122の段差の部分に接する第2主電極136や保護層137がエッティング液に晒されることが抑制され、第2主電極136及び保護層137をエッティング液から保護することが可能となる。40

【0054】

次に、図10(h)に示す工程では、絶縁部材121、被覆層160、及び第1電極122を覆うように、第1導電型の不純物半導体膜123'をしてリン等の5価の元素を不50

純物として混入した非晶質シリコン膜をプラズマCVD法により成膜する。次いで、非晶質シリコン膜からなる半導体膜124' と、第2導電型の不純物半導体膜125' としてボロン等の3価の元素を不純物として混入した非晶質シリコン膜と、をプラズマCVD法によりこの順に成膜する。不純物半導体膜123' の成膜に際して、層間絶縁層120が絶縁部材121と第1電極122によって覆われていない場合、層間絶縁層120がプラズマに晒されてしまう。有機材料からなる層間絶縁膜120がこのプラズマに晒されると、有機材料が飛散して不純物半導体膜123' に混入する場合がある。そこで、本実施形態では、層間絶縁層120を絶縁部材121と第1電極122とで覆い、第1導電型の不純物半導体層123となる不純物半導体膜123' の成膜時に層間絶縁層120の表面が露出しない構造としている。それにより、有機材料が飛散して第1導電型の不純物半導体膜へ混入することを防止することができる。次に、不純物半導体膜125' を覆うように、スパッタリング法により第2電極126となるITO等の透明導電性酸化物膜を成膜する。そして、図10(g)に示すマスクを用いて透明導電性酸化物膜をウエットエッチングして、第2電極126を形成する。

【0055】

次に、図10(j)に示す工程では、同じ図10(i)に示すマスクを用いて不純物半導体膜125' と半導体膜124' と不純物半導体膜123' とをドライエッチングにより除去することにより、1画素ごとに変換素子12を素子分離する。素子分離された変換素子12には、不純物半導体層125、半導体層124、不純物半導体層123が形成される。このドライエッチングによる画素分離は、絶縁部材121の上で行われる。その為、絶縁部材121がエッティングストッパー層として機能し、ドライエッチングのスピーチーズに層間絶縁層120が晒されることなく、有機材料による各層への汚染を防止することが可能となる。また、第1電極122は不純物半導体層123によって覆われた形状となる。そのため、第1電極122と半導体層124と直接接続するショットキー接続を持たない構成となる。なお、本実施形態では、第2電極126の材料として透明導電性酸化物を用いたが、本発明はそれに限定されるものではなく、導電膜であればよい。例えば、変換素子として放射線を直接電荷に変換する素子を用いる場合には、A1等の放射線を透過しやすい導電膜を用いることができる。

【0056】

次に、図11(b)に示す工程では、変換素子12及び絶縁層121を覆うように、窒化シリコン膜等の無機材料からなる絶縁膜をプラズマCVD法により成膜する。この絶縁膜の成膜時においても、層間絶縁層120が露出しない構造となっているので、有機材料による各層への汚染することを防止することができる。そして、図11(a)に示すマスクを用いて、絶縁膜をドライエッチングして、絶縁層127を形成する。

【0057】

次に、図11(d)に示す工程では、電極126及び絶縁層127を覆うように、感光性を有する有機材料であるアクリル樹脂を層間絶縁層として成膜する。そして、図11(c)に示すマスクを用いてコンタクトホールを有する層間絶縁層128を形成する。

【0058】

次に、図11(f)に示す工程では、スパッタリング法により透明導電性酸化物を成膜する。次に、図11(e)に示すマスクを用いて透明導電性酸化物をウエットエッチして、導電層129を形成する。

【0059】

次に、図11(h)に示す工程では、スパッタリング法により電極配線14となるA1等の導電膜を成膜する。そして、図11(g)に示すマスクを用いて導電膜をウエットエッティングして、電極配線14を形成する。この際、画素電極14は、その正射影が絶縁部材121と重なる位置に配置するように形成する。この工程により、電極配線14と光電変換素子12の第2電極126が導電層129によって、電気的に接続される。この際、透明導電性酸化物によって導電層129を形成することにより、開口率の低下を抑えることができる。

【0060】

そして、電極配線 14、導電層 129、及び、層間絶縁層 128を覆うように、パッジベーション層 155形成し、図 9 (b) に示す構成が得られる。

【0061】

なお、図 9 (b) に示す構成をとることによって、第 1 電極 122 の一部と不純物半導体層 123との間に絶縁性の被覆層 160が配置される構成となるが、不純物半導体層 123を介して導電層 122へと電荷を収集できるため、問題ない。

【0062】

また、本実施形態では、被覆層 160が第 1 電極 122 の段差の部分のみを覆う構造を示したが、本発明は、それに限られるものではない。被覆層 160は、コンタクトホールに位置する第 1 電極 122を覆うように設けることによって、第 1 電極 122 上に良好な密着性で配置することが可能となる。10

【0063】

また、本実施形態では、同じ無機材料の絶縁膜を用いて絶縁部材 121と被覆層 160を同時に形成しているが、本発明はそれに限定されるものではない。被覆層 160として導電材料を用いてもよい。被覆層 160を導電材料で形成することによって、被覆層 160を絶縁性の無機材料で形成する場合に比べて変換素子内に発生した電荷を効率よく収集することが可能となる。その場合の検出装置の製造方法は、先の図 10 (f) に示した工程が、図 12 (b)、及び (d) に示すような 2 工程に分かれる。

【0064】

まず、図 12 (b) に示す工程では、層間絶縁層 120 及び第 1 電極 122 を覆うように、導電膜をスパッタリング法により成膜する。そして、図 13 (a) に示すマスクを用いて導電膜をウェットエッチングして、被覆層 160 を形成する。図 13 (b) に示す工程で成膜する導電膜は、図 10 (f) に示す無機材料の絶縁膜のエッチングに耐えうる材料及び厚さとする必要がある。例えば、図 10 (f) に示す絶縁部材 121をフッ酸等のウェットエッチングによって形成する場合は、Mo、Cr、Pt、Au 等の耐フッ酸性のある金属材料や、MoCr 等の耐フッ酸性のある合金材料が好適に用いられる。また、図 10 (f) に示す絶縁部材 121をドライエッチングによって形成する場合は、MoCr、MoW、WN 等の合金材料が好適に用いられる。20

【0065】

次に、図 12 (d) に示す工程では、層間絶縁層 120、第 1 電極 122、及び被覆層 160を覆うように、窒化シリコン膜や酸化シリコン等の一般的な無機材料からなる絶縁膜をプラズマ CVD 法により成膜する。そして、図 12 (c) に示すマスクを用いてエッチングし、画素間に絶縁部材 121を形成する。30

【0066】**(第 6 の実施形態)**

次に、図 13 (a) 及び (b) を用いて本発明の第 6 の実施形態に係る検出装置の一画素の構成について説明する。図 13 (a) は図 9 (a) の A - A' の断面図であり、図 13 (b) は画素端部 (画素間) の拡大図である。

【0067】

本実施形態では、層間絶縁層 120 のコンタクトホールにおいて第 2 主電極 136 と第 1 電極 122 とが接する部分のみを開口するように層間絶縁層 120 を覆う絶縁部材 121 を配置する。また、本実施形態では、大部分の第 1 電極 122 が絶縁部材 121 に接して配置されるため、絶縁部材 121 と密着性が透明導電性酸化物膜よりも高い金属材料で第 1 電極 122 を形成している。このような構成にすることで、保護層 137 と第 1 電極 122 との間に被覆層を兼ねる絶縁部材 121 が設けられている。そのため、保護層 137 がエッチング液に晒されなることを抑制できるため、保護層 137 をエッチング液から保護することが可能となる。40

【0068】

次に、図 14 を用いて、本発明の第 6 の実施形態における検出装置の製造方法について50

説明する。特に層間絶縁層 120 にコンタクトホールを形成する工程からセンサを画素分離する工程までは、マスクパターンとプロセス中の断面図を用いて詳しく説明する。なお、図 14 の (a), (c), (e), (g) は、それぞれ各工程で使用されるフォトマスクのマスクパターンの平面模式図である。また、図 14 の (b), (d), (f), (h) は、それぞれ図 9 (a) の A - A' に対応する位置の各工程における断面模式図である。

【0069】

まず、絶縁性の基板 100 の上に、複数の TFT13 が設けられており、複数の TFT13 を覆うように保護層 137 が設けられている。保護層 137 には、第 2 主電極 136 上のフォトダイオードと電気的に接続する部分において、エッチングにより、コンタクトホールが設けられている。なお、先の実施形態で説明したものと同じものは同じ番号を付与し、詳細な説明は割愛する。10

【0070】

まず、図 14 (b) に示す工程では、TFT13 及び保護層 137 を覆うように、スピナー等の塗布装置を用いて、感光性を有する有機材料であるアクリル樹脂を層間絶縁膜として成膜する。感光性を有する有機材料としては、他にもポリイミド樹脂等が使用可能である。そして、図 14 (a) に示すマスクを用いて、露光、現像処理によりコンタクトホールを有する層間絶縁層 120 を形成する。

【0071】

次に、図 14 (d) に示す工程では、層間絶縁層 120 を覆うように、室化シリコン膜や酸化シリコン等の一般的な無機材料からなる絶縁膜をプラズマ CVD 法により成膜する。そして、図 14 (c) に示すマスクを用いて絶縁膜をエッチングし、層間絶縁層 120 のコンタクトホールの内側にある第 2 主電極 136 の一部のみが開口するように絶縁部材 121 を形成する。この絶縁部材 121 が被覆層を兼ねる。このような構成とすることで、保護層 137 がエッチング液に晒されることを抑制し、安定加工が可能となる。20

【0072】

次に、図 14 (f) に示す工程では、スパッタリング法により A1 等の金属材料からなる導電膜を成膜する。そして、図 14 (e) に示すマスクを用いてウェットエッチングして、変換素子の第 1 電極 122 を形成する。

【0073】

次に、図 14 (h) に示す工程では、絶縁部材 121、及び第 1 電極 122 を覆うように、第 1 導電型の不純物半導体膜 123' としてリン等の 5 値の元素を不純物として混入した非晶質シリコン膜をプラズマ CVD 法により成膜する。次いで、非晶質シリコン膜からなる半導体膜 124' と、第 2 導電型の不純物半導体膜 125' としてボロン等の 3 値の元素を不純物として混入した非晶質シリコン膜と、をプラズマ CVD 法によりこの順に成膜する。不純物半導体膜 123' の成膜に際して、層間絶縁層 120 が絶縁部材 121 と第 1 電極 122 によって覆われていない場合、層間絶縁層 120 がプラズマに晒されてしまう。有機材料からなる層間絶縁膜 120 がこのプラズマに晒されると、有機材料が飛散して不純物半導体膜 123' に混入する場合がある。そこで、本実施形態では、層間絶縁層 120 を絶縁部材 121 と第 1 電極 122 とで覆い、第 1 導電型の不純物半導体層 123 となる不純物半導体膜 123' の成膜時に層間絶縁層 120 の表面が露出しない構造としている。それにより、有機材料が飛散して第 1 導電型の不純物半導体膜へ混入することを防止することができる。次に、不純物半導体膜 125' を覆うように、スパッタリング法により第 2 電極 126 となるITO等の透明導電性酸化物膜を成膜する。そして、図 14 (g) に示すマスクを用いて透明導電性酸化物膜をウェットエッチングして、第 2 電極 126 を形成する。40

【0074】

第 2 電極 126 を形成する工程以降については、第 5 の実施形態で説明したものと同様であるため、詳細な説明は割愛する。

【0075】

10

20

30

40

50

(第7の実施形態)

次に、図15(a)～(c)を用いて本発明の第7の実施形態に係る検出装置の一画素の構成について説明する。図15(a)は1画素あたりの平面図である。なお、図の簡便化の為、変換素子については、第1電極のみを示している。図15(b)は図15(a)のA-A'の断面図であり、図15(c)は画素端部(画素間)の拡大図である。

【0076】

第7の実施形態では、第1電極122を形成した後に絶縁部材121を形成することによって得られた構成を示している。その場合には、層間絶縁層120のコンタクトホールにおいて層間絶縁層120及び保護層137と第1電極122の段差の部分との間に被覆層160を配置する。この構成にすることで、絶縁部材121のエッチングにより形成する工程で保護層137がエッティング液に晒されることを抑制し、保護層137をエッティング液から保護することが可能になる。10

【0077】

次に、図16(a)～(h)を用いて、本発明の第7の実施形態における検出装置の製造方法について説明する。特に層間絶縁層120にコンタクトホールを形成する工程からは、マスクパターンとプロセス中の断面図を用いて詳しく説明する。なお、図16の(a),(c),(e),(g)は、それぞれ各工程で使用されるフォトマスクのマスクパターンの平面模式図である。また、図16の(b),(d),(f),(h)は、それぞれ図15(a)のA-A'に対応する位置の各工程における断面模式図である。20

【0078】

まず、絶縁性の基板100の上に、複数のTFT13が設けられており、複数のTFT13を覆うように保護層137が設けられている。保護層137には、第2主電極136上のフォトダイオードと電気的に接続する部分において、エッティングにより、コンタクトホールが設けられている。なお、先の実施形態で説明したものと同じものは同じ番号を付与し、詳細な説明は割愛する。20

【0079】

まず、図16(b)に示す工程では、TFT13及び保護層137を覆うように、スピナー等の塗布装置を用いて、感光性を有する有機材料であるアクリル樹脂を層間絶縁膜として成膜する。感光性を有する有機材料としては、他にもポリイミド樹脂等が使用可能である。そして、図16(a)に示すマスクを用いて、露光、現像処理によりコンタクトホールを有する層間絶縁層120を形成する。30

【0080】

次に、図16(d)に示す工程では、層間絶縁層120及び第1電極122を覆うように、窒化シリコン膜や酸化シリコン等の一般的な絶縁性の無機材料からなる絶縁膜をプラズマCVD法により成膜する。そして、図17(c)に示すマスクを用いて絶縁膜をエッティングし、後の工程で第1電極122の段差の部分が位置する層間絶縁層120及び保護層137を覆うように被覆層160を形成する。

【0081】

次に、図16(f)に示す工程では、層間絶縁層120及び被覆層160を覆うように、窒化シリコン膜や酸化シリコン等の一般的な無機材料からなる絶縁膜をプラズマCVD法により成膜する。そして、図16(e)に示すマスクを用いて絶縁膜をエッティングし、画素間に絶縁部材121を形成する。このエッティングにおいて、後の工程で第1電極122の段差の部分が位置する層間絶縁層120及び保護層137は被覆層160によって覆われている。そのため、保護層137がエッティング液に晒されることが抑制され、保護層137がこの工程においてエッティングされることを抑制することが可能となる。40

【0082】

次に、図16(h)に示す工程では、層間絶縁層120、絶縁部材121、及び、被覆層160を覆うように、スパッタリング法によりもしくはA1等の金属材料からなる導電膜を成膜する。そして、図17(g)に示すマスクを用いてウエットエッティングして、変換素子の第1電極122を形成する。第1電極121を形成する工程以降については、第50

5の実施形態で説明したものと同様であるため、詳細な説明は割愛する。この際、層間絶縁層120の表面は、複数の絶縁部材121及び複数の第1電極122によって覆われることになる。それにより、第1導電型の不純物半導体層123、非晶質シリコン124、第2導電型の不純物半導体層125膜を形成する際に、層間絶縁層120有機材料による各層への汚染を防止することが可能となる。なお、本実施形態では被覆層160の材料として絶縁性の無機材料を用いたが、本発明はこれに限定されるものではなく、導電性の材料を用いても良い。その場合、図17(b)に示すように、被覆層160は、第1電極122の段差の部分が位置する層間絶縁層120及び保護層137だけでなく、保護層137のコンタクトホールに位置する第2主電極136を覆う構成とすることができる。それにより、保護層137だけでなく、第2主電極136もエッティング液に晒されることを抑制することが可能となる。なお、図17(b)は図17(a)のA-A'断面図である。その場合の検出装置の製造方法は、図16(d)に示す工程が図18(b)に示す工程に替えられる。

【0083】

図18(b)に示す工程では、層間絶縁層120を覆うように、導電膜をスパッタリング法により成膜する。そして、図18(a)に示すマスクを用いて導電膜をウエットエッティングして、被覆層160を形成する。図18(b)に示す工程で成膜する導電膜に用いられる材料及び厚さは、図10(f)でした工程で説明したものが好適に用いられる。

【0084】

(第8の実施形態)

次に、図19を用いて本発明の第8の実施形態に係る検出装置の一画素の構成について説明する。図19は図17(a)中のA-A'断面図である。

【0085】

第8の実施形態では、保護層137と層間絶縁層120との間に被覆層160を配置する構成である。この構成においても、絶縁部材121をエッティングする工程で保護層137がエッティング液に晒されることを抑制し、絶縁部材121をエッティングする工程において保護層137をエッティング液から保護することが可能になる。

【0086】

次に図20(a)~(f)を用いて、本発明の第8の実施形態における検出装置の製造方法について説明する。特に被覆層160を形成する工程からはマスクパターンとプロセス中の断面図を用いて詳しく説明する。なお、図20の(a),(c),(e)は、それぞれ各工程で使用されるフォトマスクのマスクパターンの平面模式図である。また、図20の(b),(d),(f)は、それぞれ図17(a)のA-A'に対応する位置の各工程における断面模式図である。

【0087】

まず、保護層137を覆うように、第5の実施形態や第7の実施形態で用いた導電膜をスパッタリング法により成膜する。そして、図20(a)に示すマスクを用いて導電膜をウエットエッティングして、被覆層160を形成する。

【0088】

次に、図20(d)に示す工程では、保護層137及び被覆層160を覆うように、スピナー等の塗布装置を用いて、感光性を有する有機材料であるアクリル樹脂を層間絶縁膜として成膜する。感光性を有する有機材料としては、他にもポリイミド樹脂等が使用可能である。そして、図20(c)に示すマスクを用いて、露光、現像処理によりコンタクトホールを有する層間絶縁層120を形成する。

【0089】

次に、図20(f)に示す工程では、層間絶縁層120を覆うように、窒化シリコン膜や酸化シリコン等の一般的な無機材料からなる絶縁膜をプラズマCVD法により成膜する。そして、図20(e)に示すマスクを用いて絶縁膜をエッティングし、画素間に絶縁部材121を形成する。この際のエッティングにおいて、保護層137と層間絶縁層120との

10

20

30

40

50

間に被覆層 160 が配置されるため、保護層 137 がエッティング液に晒されることが抑制され、保護層 137 をエッティング液から保護することが可能になる。

【0090】

絶縁部材 121 を形成する工程以降については、第 7 の実施形態で説明したものと同様であるため、詳細な説明は割愛する。この際、層間絶縁層 120 の表面は、複数の絶縁部材 121 及び複数の第 1 電極 122 によって覆われることになる。それにより、第 1 導電型の不純物半導体層 123 、非晶質シリコン 124 、第 2 導電型の不純物半導体層 125 膜を形成する際に、層間絶縁層 120 有機材料による各層への汚染を防止することが可能となる。

【0091】

なお、本実施形態では、第 1 電極 122 の一部が絶縁部材 121 の上に配置された構成を示したが、第 2 の実施形態や第 5 の実施形態で説明したように、第 1 電極 122 の一部が絶縁部材 121 の下に配置された構成でも良い。この場合、第 1 電極 122 を形成する工程と、絶縁部材 121 を形成する工程とが、逆の順序になる。

10

【0092】

(応用実施形態)

次に、図 21 を用いて、本発明の検出装置を用いた放射線検出システムを説明する。

【0093】

放射線源である X 線チューブ 6050 で発生した X 線 6060 は、患者あるいは被験者 6061 の胸部 6062 を透過し、放射線検出装置 6040 に含まれる変換部 3 の各変換素子 12 に入射する。この入射した X 線には患者 6061 の体内部の情報が含まれている。X 線の入射に対応して変換部 3 で放射線を電荷に変換して、電気的情報を得る。この情報はデジタルデータに変換され信号処理手段となるイメージプロセッサ 6070 により画像処理され制御室の表示手段となるディスプレイ 6080 で観察できる。

20

【0094】

また、この情報は電話回線 6090 等の伝送処理手段により遠隔地へ転送でき、別の場所のドクタールームなど表示手段となるディスプレイ 6081 に表示もしくは光ディスク等の記録手段に保存することができ、遠隔地の医師が診断することも可能である。また記録手段となるフィルムプロセッサ 6100 により記録媒体となるフィルム 6110 に記録することもできる。

30

【符号の説明】

【0095】

11 画素

12 変換素子

13 スイッチ素子

14 電極配線

15 制御配線

16 信号配線

100 基板

120 層間絶縁層

40

121 絶縁層

122 第 1 電極

123 第 1 導電型の不純物半導体層

124 半導体層

125 第 2 導電型の不純物半導体層

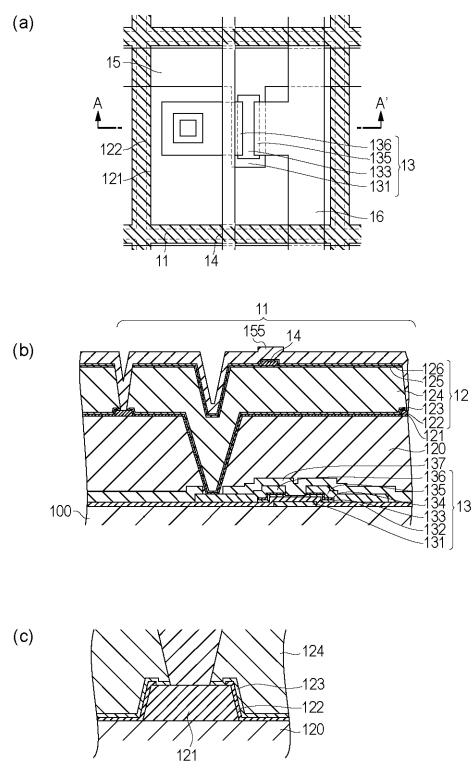
126 第 2 電極

137 保護層

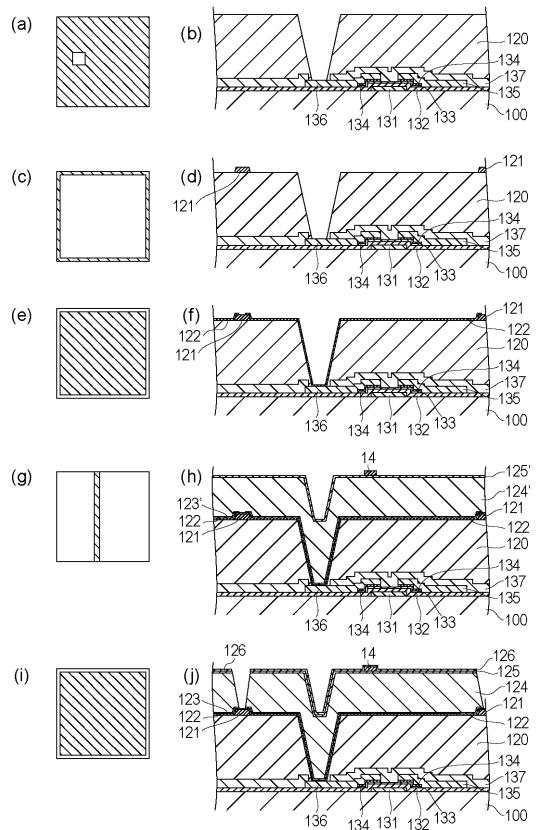
155 保護層

160 被覆層

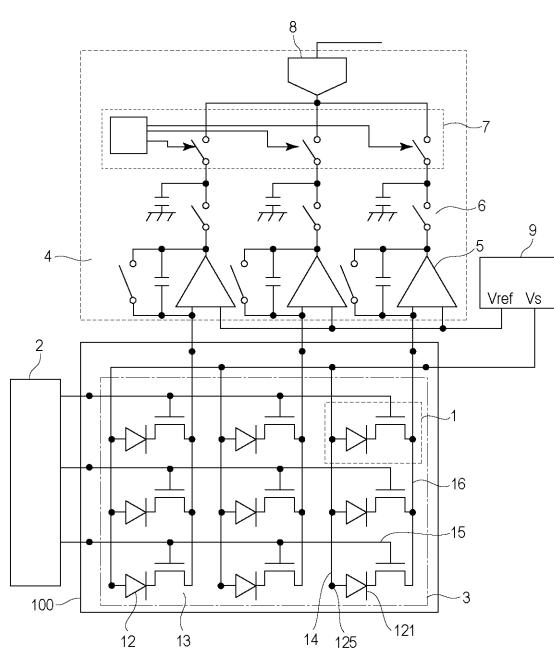
【図1】



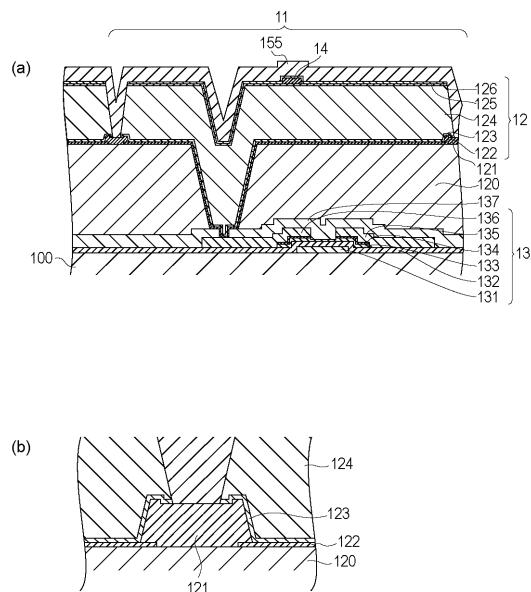
【図2】



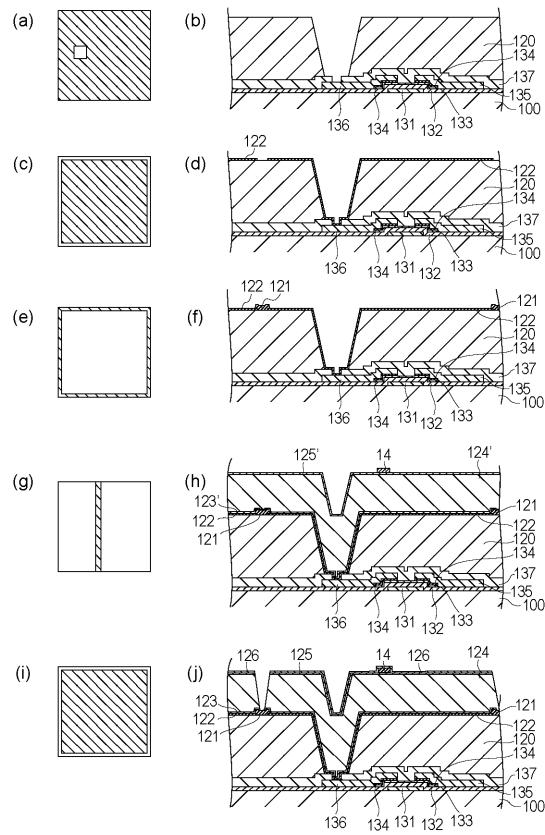
【図3】



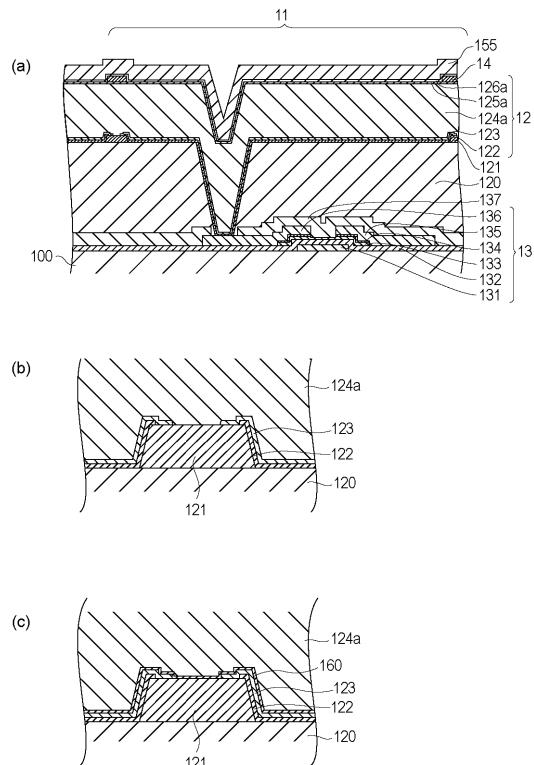
【図4】



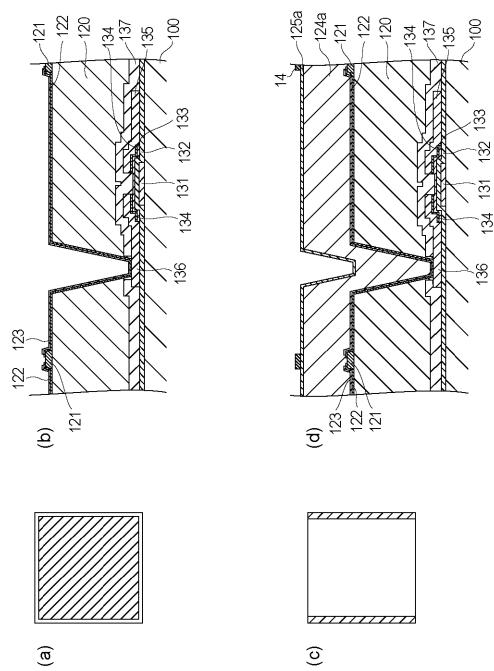
【図5】



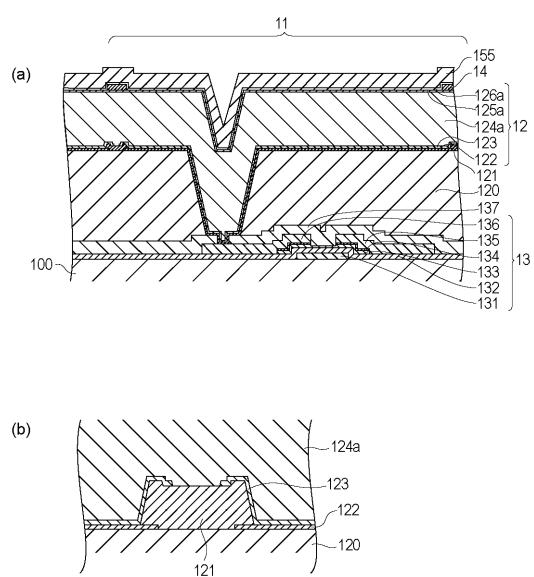
【図6】



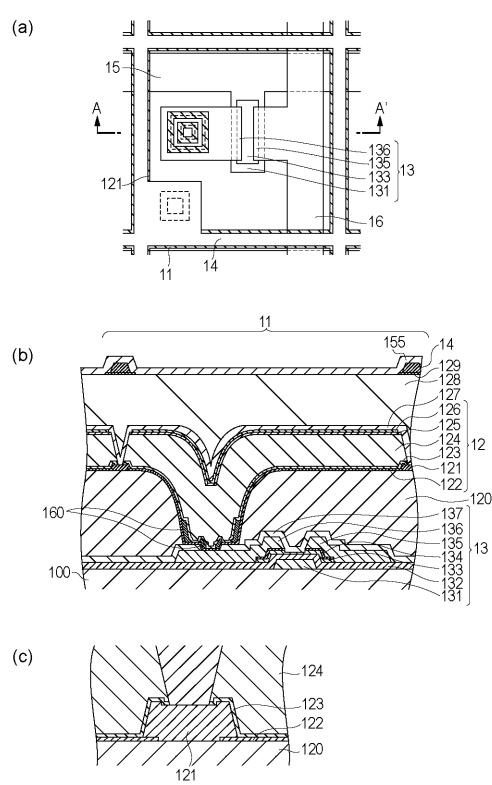
【図7】



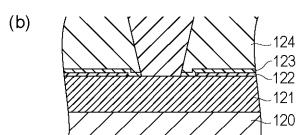
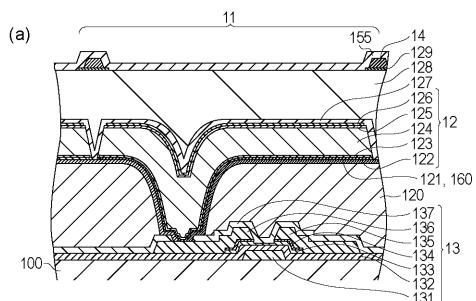
【図8】



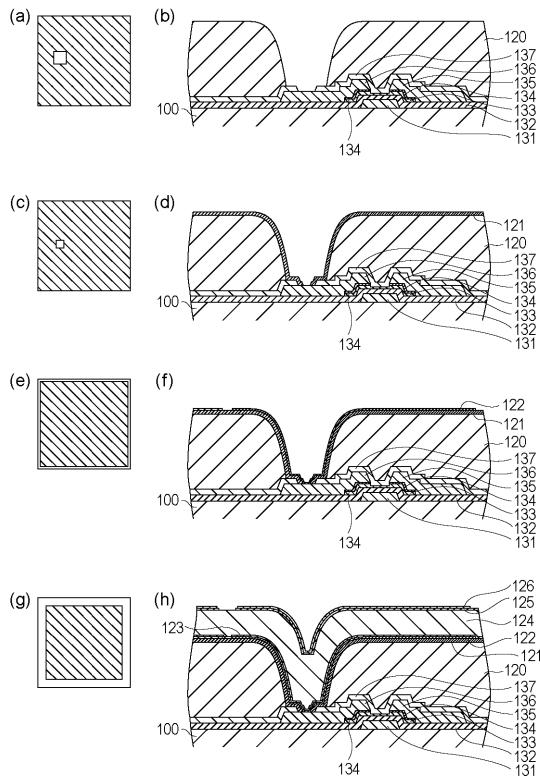
【図9】



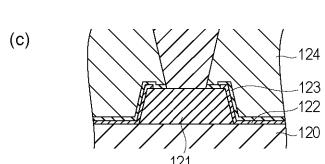
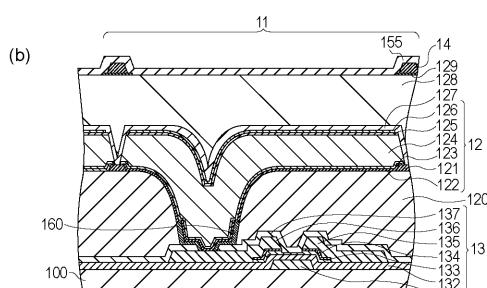
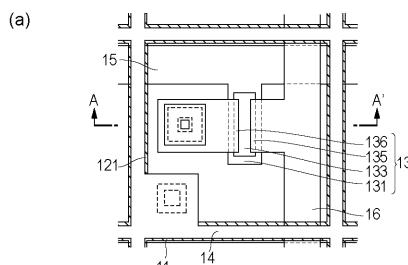
【図13】



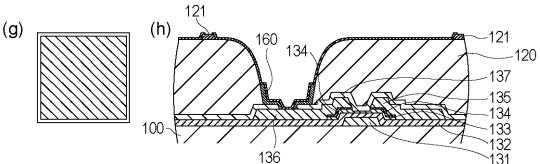
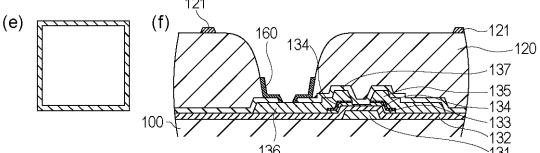
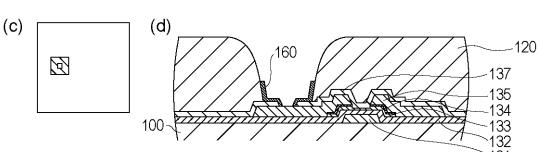
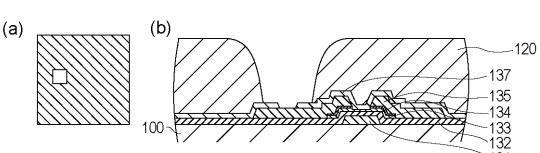
【図14】



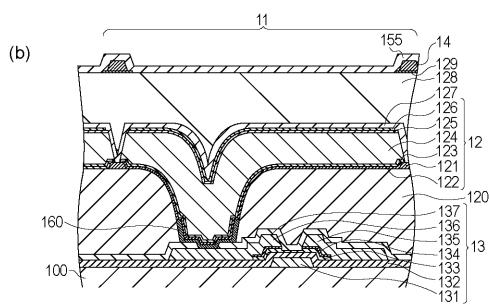
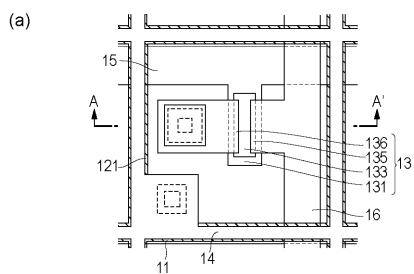
【図15】



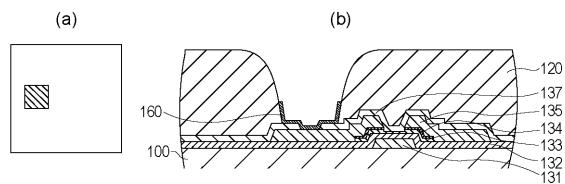
【図16】



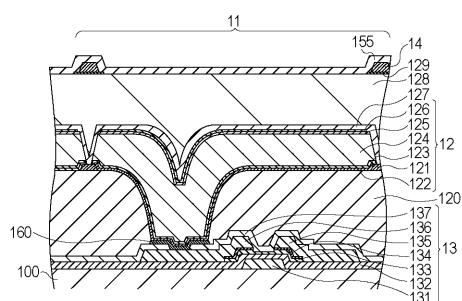
【図17】



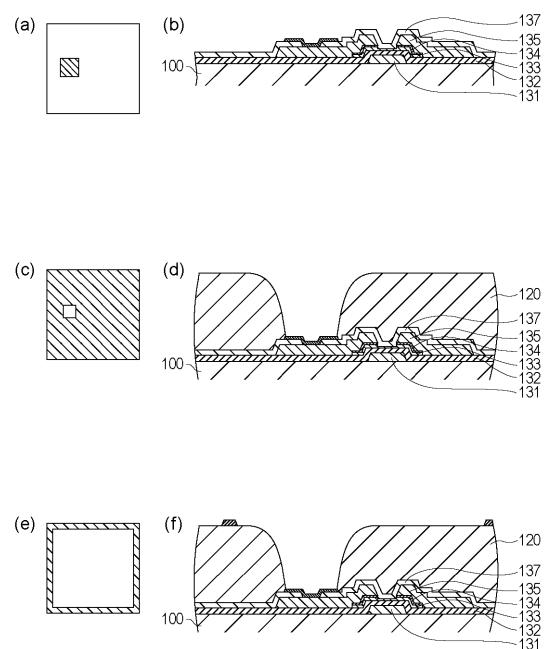
【図18】



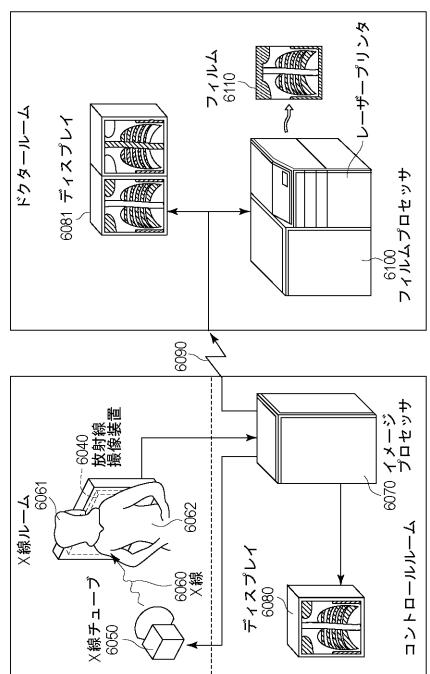
【図19】



【図20】



【図21】



フロントページの続き

(72)発明者 渡辺 実
東京都大田区下丸子3丁目30番2号キヤノン株式会社内
(72)発明者 大藤 将人
東京都大田区下丸子3丁目30番2号キヤノン株式会社内
(72)発明者 横山 啓吾
東京都大田区下丸子3丁目30番2号キヤノン株式会社内
(72)発明者 川鍋 潤
東京都大田区下丸子3丁目30番2号キヤノン株式会社内
(72)発明者 和山 弘
東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 安田 雅彦

(56)参考文献 特開2009-033096(JP,A)
特開2006-054232(JP,A)
特開2009-158510(JP,A)
特開2009-267326(JP,A)
特開2012-114166(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 01 L 27 / 14 - 148
H 01 L 27 / 30
H 01 L 29 / 786
H 01 L 21 / 336
H 01 L 21 / 768
G 01 T 1 / 20 - 24
H 04 N 5 / 335 - 378