

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-74421

(P2010-74421A)

(43) 公開日 平成22年4月2日(2010.4.2)

(51) Int.Cl.
H03H 11/04 (2006.01)

F I
H03H 11/04

テーマコード(参考)
5J098

審査請求 未請求 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願2008-238501 (P2008-238501)
(22) 出願日 平成20年9月17日 (2008.9.17)

(71) 出願人 00004260
株式会社デンソー
愛知県刈谷市昭和町1丁目1番地
(74) 代理人 100106149
弁理士 矢作 和行
(74) 代理人 100121991
弁理士 野々部 泰平
(72) 発明者 森 正樹
愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内
Fターム(参考) 5J098 AA02 AA11 AA14 AB11 AB13
AB16 AD05 AD14 AD25 CA02

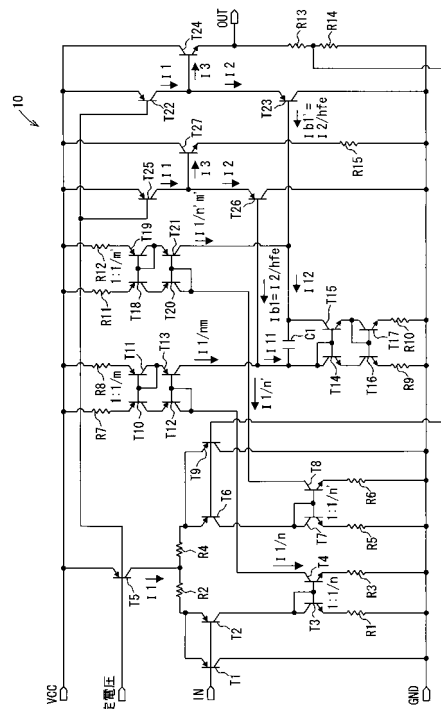
(54) 【発明の名称】 フィルタ回路

(57) 【要約】

【課題】平滑用コンデンサに対する充電電流及び放電電流による時定数を大きくした場合であっても、平滑用コンデンサの体格の大型化や、オフセット電圧の増加を抑制することが可能なフィルタ回路を提供する。

【解決手段】入力電圧とフィルタ処理電圧との電圧差に応じた電流を、カスコード型カレントミラー回路を利用して減衰させて、平滑用コンデンサC1の放電電流I11及び放電電流I12を発生させる。さらに、平滑用コンデンサC1の充電電流I12の一部となるベース電流Ib1'を流すトランジスタT23を、トランジスタT24と抵抗R13, R14からなる回路により、フィルタ回路10の後段回路と分離する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

入力電圧に対してローパスフィルタ処理を行って、高周波成分を除去したフィルタ処理電圧を出力するフィルタ回路であって、

平滑用コンデンサと、

前記入力電圧と前記フィルタ処理電圧との電圧差に応じた電流を、カスコード型カレントミラー回路を利用して、所定の減衰率にて減衰させることによって、前記平滑用コンデンサの充電電流又は放電電流として発生させる電流発生回路と、

前記平滑用コンデンサの充電電圧に応じた電圧を前記フィルタ処理電圧として発生させるフィルタ処理電圧発生回路とを備え、

10

前記フィルタ処理電圧発生回路は、

一定電流を発生する定電流発生部と

前記定電流発生部と直列に接続され、前記平滑用コンデンサの充電電圧が高くなるほど、前記定電流発生部が発生した電流を導通させる際に、その導通電流の電流値を減少させる第 1 のトランジスタと、

前記定電流発生部と前記第 1 のトランジスタとの間から、前記定電流発生部が発生した電流を分流させ、その分流する電流値が大きくなるほど、導通する電流の電流値を大きくする第 2 のトランジスタと、

前記第 2 のトランジスタの導通電流が通電されるように接続され、当該導通電流の電流値に対応した電圧を前記フィルタ処理電圧として発生する電圧発生部と、を備えることを特徴とするフィルタ回路。

20

【請求項 2】

前記電圧発生部は抵抗からなり、当該抵抗は、その抵抗値がトリミングにより調整されることを特徴とする請求項 1 に記載のフィルタ回路。

【請求項 3】

前記電圧発生部は、複数の抵抗を直列に接続した直列抵抗回路からなり、前記入力電圧と対比されるフィルタ処理電圧と、フィルタ回路から最終的に出力されるフィルタ処理電圧とを、前記直列抵抗回路の抵抗比により異ならせることを特徴とする請求項 1 に記載のフィルタ回路。

【請求項 4】

30

前記平滑用コンデンサは、前記フィルタ電圧発生回路の前記第 1 のトランジスタを介して充電電流の一部が供給されるものであり、

前記電流発生回路は、放電電流を発生するための回路の一部として、前記フィルタ処理電圧発生回路に相当する回路構成を有して、前記充電電流の一部として前記第 1 のトランジスタを介して供給される電流と同等の電流を前記放電電流の一部として供給することを特徴とする請求項 1 に記載のフィルタ回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、入力電圧に対してローパスフィルタ処理を行って、高周波成分を除去したフィルタ処理電圧を出力するフィルタ回路に関する。

40

【背景技術】

【0002】

例えば電源電圧などを比較器に入力して、その電源電圧のレベルを判定する場合に、電源電圧にノイズが重畳したときでも、比較器に入力する電源電圧を安定化させるために、比較器の前段にフィルタ回路が設けられる場合がある。

【0003】

このような用途に用いられる、例えば特許文献 1 に記載されたフィルタ回路は、平滑用コンデンサと、当該平滑用コンデンサに対する充電電流及び放電電流を発生させる電流発生回路、及び平滑用コンデンサの充電電圧に応じた電圧を前記フィルタ処理電圧として発

50

生させるフィルタ処理電圧発生回路とを備えている。

【0004】

さらに、このフィルタ回路では、フィルタ回路のみに限定して、平滑用コンデンサに対する放電電流と充電電流との平衡を図るのではなく、比較器からフィルタ回路に流れ込む電流、もしくはフィルタ回路から比較器に流れ出す電流による充電電流への影響も考慮に入れて、放電電流を調節する補償回路を設けている。

【0005】

このようにして、より精度良く放電電流と充電電流との平衡を図ることを可能として、平滑用コンデンサのオフセット電圧の低減を図ることにより、比較器における電圧比較精度の悪化を防止している。

10

【特許文献1】特開2007-221264号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

ここで、上述したフィルタ回路において、ノイズによる高周波成分の除去精度を向上するために、平滑用コンデンサに対する充電電流及び放電電流による充電電圧の変化の時定数を大きくしようとした場合、平滑用コンデンサの容量を大きくするか、及び/又は充放電電流を小さくすることが考えられる。

【0007】

しかしながら、平滑用コンデンサの容量を大きくするには、平滑用コンデンサの体格を大きくすることが必要となり、例えばフィルタ回路を半導体チップに形成する際、チップサイズが拡大してしまう結果となる。一方、単に平滑用コンデンサの充放電電流を小さくすると、その充放電電流の微小電流変化でも、平滑用コンデンサのオフセット電圧に与える影響が大きくなってしまふ。

20

【0008】

本発明は、上述した点に鑑みてなされたもので、平滑用コンデンサに対する充電電流及び放電電流による充電電圧変化の時定数を大きくした場合であっても、平滑用コンデンサの体格の大型化や、オフセット電圧の増加を抑制することが可能なフィルタ回路を提供することを目的とする。

【課題を解決するための手段】

30

【0009】

上記目的を解決するために、請求項1に記載のフィルタ回路は、平滑用コンデンサと、

入力電圧とフィルタ処理電圧との電圧差に応じた電流を、カスコード型カレントミラー回路を利用して、所定の減衰率にて減衰させることによって、平滑用コンデンサの充電電流又は放電電流として発生させる電流発生回路と、

平滑用コンデンサの充電電圧に応じた電圧をフィルタ処理電圧として発生させるフィルタ処理電圧発生回路とを備え、

フィルタ処理電圧発生回路は、

一定電流を発生する定電流発生部と

40

定電流発生部と直列に接続され、平滑用コンデンサの充電電圧が高くなるほど、定電流発生部が発生した電流を導通させる際に、その導通電流の電流値を減少させる第1のトランジスタと、

定電流発生部と第1のトランジスタとの間から、定電流発生部が発生した電流を分流させ、その分流する電流値が大きくなるほど、導通する電流の電流値を大きくする第2のトランジスタと、

第2のトランジスタの導通電流が通電されるように接続され、当該導通電流の電流値に対応した電圧をフィルタ処理電圧として発生する電圧発生部と、を備えることを特徴とする。

【0010】

50

まず、請求項 1 に記載のフィルタ回路では、入力電圧とフィルタ処理電圧との電圧差に応じた電流を、カスコード型カレントミラー回路を利用して減衰させて、平滑用コンデンサの充電電流又は放電電流を発生させる。カスコード型カレントミラー回路では、複数のトランジスタがカスコード接続されるため、出力インピーダンスが高くなり、電圧が変化した場合の電流変化をより小さく抑えることができる。これにより、充電電流及び放電電流をより小さな電流値まで減衰させても、その微小電流の変化を小さく抑えることができるので、オフセット電圧の増加を抑制することができる。

【 0 0 1 1 】

また、請求項 1 に記載のフィルタ回路では、フィルタ処理電圧発生回路を上述した構成とすることにより、フィルタ回路の後段に接続される回路からフィルタ回路に電流が流入したり、逆にフィルタ回路から後段回路へと電流が流出しても、平滑用コンデンサの充電電流がその影響を受けないようにすることができる。これによっても、充電電流などをより小さな電流値まで減衰させたときに、その微小電流の変化を防止することができ、オフセット電圧の増加を抑制することができる。

10

【 0 0 1 2 】

請求項 2 に記載したように、電圧発生部は抵抗からなり、当該抵抗は、その抵抗値がトリミングにより調整されることが好ましい。これにより、出力されるフィルタ処理電圧のレベルを調整することができる。

【 0 0 1 3 】

請求項 3 に記載したように、電圧発生部は、複数の抵抗を直列に接続した直列抵抗回路からなり、入力電圧と対比されるフィルタ処理電圧と、フィルタ回路から最終的に出力されるフィルタ処理電圧とを、直列抵抗回路の抵抗比により異ならせるようにしても良い。入力電圧と対比されるフィルタ処理電圧は、当該入力電圧と釣り合うように、平滑コンデンサの充電電圧が調節されるので、入力電圧と対比されるフィルタ処理電圧の電圧レベルは、入力電圧の電圧レベルとほぼ同等になる。そして、直列抵抗回路における抵抗比を用いて、入力電圧と対比されるフィルタ処理電圧と、フィルタ回路から最終的に出力されるフィルタ処理電圧とを異ならせると、その抵抗比の調節によって、入力電圧とフィルタ回路から最終的に出力されるフィルタ処理電圧との電圧比を任意に設定することができるようになる。

20

【 0 0 1 4 】

請求項 4 に記載したように、平滑用コンデンサは、フィルタ電圧発生回路の第 1 のトランジスタを介して充電電流の一部が供給されるものであり、

電圧発生回路は、放電電流を発生するための回路の一部として、フィルタ処理電圧発生回路に相当する回路構成を有して、充電電流の一部として第 1 のトランジスタを介して供給される電流と同等の電流を放電電流の一部として供給することが好ましい。

30

【 0 0 1 5 】

これにより、精度良く放電電流と充電電流との平衡を図ることが可能となる。従って、このような放電電流と充電電流とによって平滑用コンデンサが充放電されることにより、充放電電流の不均衡により平滑用コンデンサにオフセット電圧が生じることを効果的に抑制することができる。

40

【 発明を実施するための最良の形態 】

【 0 0 1 6 】

以下、本発明の実施形態について、図面を参照して説明する。なお、本実施形態によるフィルタ回路は、例えば図 1 に示すように、分圧された電源電圧に対してローパスフィルタ処理を施して高周波成分を低減することにより、比較器 20 に入力する電圧を安定化するために使用される。

【 0 0 1 7 】

図 1 において、レベルが判定されるべき電源電圧 V_{CC1} は、直列接続された抵抗 R_{100} 及び抵抗 R_{200} によって分圧され、フィルタ回路 10 に入力される。フィルタ回路 10 では、電源電圧 V_{CC1} にスパイクノイズなどが重畳した場合であっても、その電源

50

電圧 V_{CC1} の分圧電圧を安定化させるために、そのスパイクノイズ等の高周波成分を低減するローパスフィルタ処理を実行する。

【0018】

フィルタ回路10の出力電圧は比較器20に与えられ、この比較器20において、基準電圧と比較される。比較器20からは、フィルタ回路10の出力電圧と基準電圧との大小関係を比較した比較結果に応じた信号が出力される。このようにして、電源電圧 V_{CC1} のレベル判定を行うことができる。なお、定電圧回路30は、フィルタ回路10及び比較器20に一定電圧を供給するものである。

【0019】

フィルタ回路10の詳細な回路の一例を図2に示す。図2に示されるように、フィルタ回路10は、バイポーラトランジスタ $T1 \sim T27$ 、各バイポーラトランジスタに通電される電流を制限する抵抗 $R1 \sim R15$ 、及び平滑用コンデンサ $C1$ から構成される。

10

【0020】

分圧された電源電圧 V_{CC1} が入力されるフィルタ回路10の入力端子 I_N は、PNPトランジスタ $T1$ 、 $T2$ の相互に接続されたベースに接続されている。一方、フィルタ回路10の出力端子 $O_U T$ には、抵抗 $R13$ と抵抗 $R14$ とからなる直列抵抗回路が接続されており、フィルタ回路10の出力電圧（フィルタ処理電圧）が抵抗 $R13$ と抵抗 $R14$ との抵抗比に応じて分圧される。その分圧された分圧フィルタ処理電圧が、PNPトランジスタ $T6$ 、 $T9$ のベースに印加されるように、直列抵抗回路の midpoint が PNPトランジスタ $T6$ 、 $T9$ の相互に接続されたベースに接続されている。

20

【0021】

これらのトランジスタ $T1$ 、 $T2$ 及び $T6$ 、 $T9$ は、ともに、それぞれ抵抗 $R2$ 、 $R4$ を介して、PNPトランジスタ $T5$ のコレクタに接続されている。このトランジスタ $T5$ のベースには、定電圧回路30から一定電圧が与えられているので、トランジスタ $T5$ は一定のコレクタ電流 $I1$ を流す。

【0022】

このような構成により、入力端子 I_N に印加された入力電圧が、フィルタ回路10の出力端子 $O_U T$ から出力されるフィルタ処理電圧を分圧した分圧フィルタ処理電圧よりも小さい場合には、その大小関係からトランジスタ $T1$ 、 $T2$ がオンする。逆に、入力電圧が分圧フィルタ処理電圧よりも大きい場合には、トランジスタ $T6$ 、 $T9$ がオンする。なお、トランジスタ $T1$ 、 $T9$ は省略しても良い。

30

【0023】

トランジスタ $T2$ のコレクタには、NPNトランジスタ $T3$ 、 $T4$ から構成されるミラー比 $1 : 1/n$ のカレントミラー回路が接続されている。従って、トランジスタ $T2$ がオンすることによって、トランジスタ $T2$ にコレクタ電流 $I1$ が流れると、トランジスタ $T3$ 及び $T4$ もオンする。このとき、トランジスタ $T3$ にはほぼ $I1$ のコレクタ電流が流れる一方で、トランジスタ $T4$ のコレクタ電流は、ミラー比 ($1 : 1/n$) に従って減衰されるので、ほぼ $I1/n$ となる。同様に、トランジスタ $T6$ のコレクタには、NPNトランジスタ $T7$ 及び $T8$ から構成されるミラー比 $1 : 1/n'$ のカレントミラー回路が接続されている。従って、トランジスタ $T6$ がオンすると、トランジスタ $T8$ にはほぼ $I1/n'$ のコレクタ電流が流れる。

40

【0024】

トランジスタ $T4$ のコレクタは、PNPトランジスタ $T10 \sim T13$ から構成される、カスコード接続された、ミラー比 $1 : 1/m$ のカレントミラー回路に接続されている。ここで、カスコード接続されたカレントミラー回路（カスコード型カレントミラー回路）とは、互いにカレントミラー回路を構成する一対のトランジスタ $T10$ と $T11$ に、さらに互いにカレントミラー回路を構成する一対のトランジスタ $T12$ と $T13$ を積み重ねた構成の回路をいう。

【0025】

このような構成のカスコード型カレントミラー回路では、複数のトランジスタがカスコ

50

ード接続されるため、通常のカレントミラー回路に比較して、出力インピーダンスが高くなり、電源VCCが変動した場合であっても、カレントミラー回路に流れる電流の変化をより小さく抑えることができる。これにより、上述したミラー比に従って電流が減衰され微小電流となった場合でも、そのミラー比に従う電流を精度良く流すことができる。

【0026】

トランジスタT4にコレクタ電流 I_1/n が流れたとき、上述したカスコード型カレントミラー回路において、トランジスタT10、T12に I_1/n のコレクタ電流が流れるので、トランジスタT11、T13には、 I_1/nm に減衰されたコレクタ電流が流れる。同様に、トランジスタT8のコレクタは、PNPトランジスタT18～T21から構成されるミラー比 $1:1/m'$ のカスコード型カレントミラー回路に接続されている。このため、トランジスタT8にコレクタ電流 I_1/n' が流れたとき、カスコード型カレントミラー回路のトランジスタT19、T21には、 $I_1/n'm'$ に減衰されたコレクタ電流が流れる。

10

【0027】

高電位側電源VCCと低電位側電源GNDとの間に、PNPトランジスタT25、T26からなる直列回路が接続されている。さらに、トランジスタT25とトランジスタT26とを接続する接続線から分岐した分岐線がベースに接続されたNPNトランジスタT27が設けられている。トランジスタT27のコレクタは高電位側電源VCCに接続され、エミッタは、抵抗R15を介して低電位側電源GNDに接続されている。

【0028】

上記した直列回路におけるトランジスタT25のベースには、定電圧回路30からの定電圧が印加されている。トランジスタT25は、トランジスタT5と同等の特性を有しているため、トランジスタT25のコレクタ電流は、トランジスタT5と同様に I_1 となる。このコレクタ電流 I_1 が、分岐線が接続された分岐点において分流するので、トランジスタT26のエミッタには I_2 の電流が流れ、トランジスタT27のベースには I_3 の電流が流れる。従って、トランジスタT26のベース電流 I_{b1} は、 I_2/hfe となる。なお、 hfe は、トランジスタT26の電流増幅率である。

20

【0029】

トランジスタT26のベースは、トランジスタT13のコレクタに接続されているので、トランジスタT26のベース電流 I_{b1} が、トランジスタT13のコレクタ電流 I_1/nm に加算される。この加算された電流が、平滑用コンデンサC1の放電電流 I_{11} となる。

30

【0030】

平滑用コンデンサC1の両端には、それぞれ、カレントミラー回路を構成する一対のNPNトランジスタT14、T15のコレクタが接続され、かつそれらのベースには放電電流 I_{11} が与えられるように接続されている。さらに、トランジスタT14、T15からなるカレントミラー回路に、一対のNPNトランジスタT16、T17からなるカレントミラー回路が接続され、カスコード型カレントミラー回路を構成している。なお、トランジスタT16、T17のベースは、トランジスタT15のエミッタに接続されている。また、トランジスタT16のエミッタは抵抗R9を介して低電位側電源GNDに接続され、トランジスタT17のエミッタは抵抗R10を介して低電位側電源GNDに接続されている。

40

【0031】

このため、放電電流 I_{11} が流れて、その放電電流 I_{11} による平滑用コンデンサC1の充電電圧が、トランジスタT14、T15のターンオン電圧に達すると、トランジスタT14、T15がオンする。トランジスタT15がオンしてエミッタ電流が流れると、トランジスタT16、T17もオンする。これにより、平滑用コンデンサC1の充電電圧は、トランジスタT14～T17を介して低電位側電源GNDに放電される。

【0032】

なお、上述したトランジスタT25、T26による直列回路、及びその直接回路の中点

50

にベースが接続されたトランジスタT27と抵抗R15との回路は、後述するPNPトランジスタT22, T23、NPNトランジスタT24、及び抵抗R13, R14からなるフィルタ処理電圧発生回路からのベース電流 I_{b1}' が充電電流 I_{12} に含まれるため、その充電電流 I_{12} に対して放電電流 I_{11} の平衡を保つために設けられている。

【0033】

トランジスタT8にコレクタ電流 I_1/n' が流れて、トランジスタT19、T21に減衰されたコレクタ電流 $I_1/n'm'$ が流れたときには、平滑用コンデンサC1を充電する充電電流 I_{12} が流れる。この充電電流 I_{12} は、トランジスタT21のコレクタ電流 $I_1/n'm'$ と、フィルタ処理電圧発生回路を構成するトランジスタT23のベース電流 I_{b1}' を加算したものとなる。

10

【0034】

フィルタ処理電圧発生回路は、直列接続されたPNPトランジスタT22、T23を有するとともに、トランジスタT22とトランジスタT23とを接続する接続線から分岐した分岐線がベースに接続されたNPNトランジスタT24を備えている。トランジスタT24のエミッタは、直列接続された2つの抵抗R13, R14を介して低電位側電源GNDに接続されている。出力端子OUTは、トランジスタT24と抵抗R13との間の接続線に接続されている。フィルタ処理電圧発生回路は、平滑用コンデンサC1の充電電圧に応じた電圧をフィルタ処理電圧として出力端子OUTから出力するものである。以下、フィルタ処理電圧発生回路の作動について説明する。

【0035】

20

トランジスタT22は、トランジスタT5, T25と同等の特性を有し、そのベースには定電圧回路30からの定電圧が印加されているため、トランジスタT5, T25と同様に、コレクタ電流 I_1 を流す。一方、平滑用コンデンサC1の一端は、トランジスタT23のベースに接続されている。従って、平滑用コンデンサC1の充電電圧に応じて、トランジスタT23の導通状態が変化する。具体的には、平滑用コンデンサC1の充電電圧が低いほど、トランジスタT23に大きなエミッタ電流 I_2 が流れ、逆に平滑用コンデンサC1の充電電圧が高いほど、トランジスタT23のエミッタ電流 I_2 は減少する。

【0036】

ここで、トランジスタT22の一定のコレクタ電流 I_1 は、分岐点において、トランジスタT23のエミッタ電流 I_2 と、トランジスタT24とのベース電流 I_3 とに分流されている。上述したように、トランジスタT23のエミッタ電流 I_2 が変化したとき、トランジスタT24のベース電流 I_3 は、そのエミッタ電流 I_2 の変化とは逆方向に変化する。例えば、平滑用コンデンサC1の充電電圧が低いほど、トランジスタT23に大きなエミッタ電流 I_2 が流れるので、トランジスタT24のベース電流 I_3 は減少する。この結果、トランジスタT24を導通する電流であるエミッタ電流も減少するので、抵抗R13, R14が発生する電圧も減少し、出力端子OUTから出力されるフィルタ処理電圧は低下する。

30

【0037】

なお、このとき、トランジスタT23のエミッタ電流 I_2 の増加に応じて、トランジスタT23のベース電流 I_{b1}' も増加する。従って、このベース電流 I_{b1}' とトランジスタT21のコレクタ電流 $I_1/n'm'$ の合計である充電電流 I_{12} により、平滑用コンデンサC1は、比較的速やかに充電される。

40

【0038】

そして、平滑用コンデンサC1の充電電圧が高くなるほど、トランジスタT23のエミッタ電流 I_2 が減少するため、トランジスタT24のベース電流 I_3 が増加する。このベース電流の増加に応じて、トランジスタT24のエミッタ電流が増加するので、出力端子OUTから出力されるフィルタ処理電圧は上昇する。ただし、トランジスタT23のエミッタ電流 I_2 の減少に伴いベース電流 I_{b1}' も減少するので、平滑用コンデンサC1の充電電圧の上昇速度は徐々に低下する。

【0039】

50

出力端子OUTから出力されるフィルタ処理電圧が上昇して、抵抗R13, R14によって分圧された分圧フィルタ処理電圧が入力電圧よりも大きくなると、その時点で、充電電流I12ではなく放電電流I11が流れ始めて、平滑用コンデンサC1の充電電圧が放電される。

【0040】

このように、本実施形態のフィルタ回路10においては、複数のバイポーラトランジスタから構成される複数段のカレントミラー回路や、各バイポーラトランジスタT23, T26の電流増幅特性を利用して、コレクタ電流I1を減衰させて、放電電流I11及び充電電流I12を生成する。

【0041】

特に、本実施形態では、後段(最終段)のカレントミラー回路として、カスコード型カレントミラー回路を採用している。カスコード型カレントミラー回路では、複数のトランジスタがカスコード接続されるため、出力インピーダンスが高くなり、電源VCCの電圧が変化した場合でも電流変化をより小さく抑えることができる。これにより、放電電流I11及び充電電流I12をより小さな電流値まで減衰させても、その微小電流の変化を小さくすることができるので、オフセット電圧の増加を抑制することができる。そして、減衰された微小な放電電流I11及び充電電流I12を用いて、平滑用コンデンサC1の充放電を行うことにより、フィルタ回路10におけるローパスフィルタ時定数を大きくすることができる。この結果、効果的にノイズ等の高周波成分を取り除いて、より安定したフィルタ処理電圧を比較器20に出力することができる。

【0042】

また、本実施形態では、特許文献1に記載のフィルタ回路のように、直列回路をなすトランジスタT22とトランジスタT23との間から出力端子OUTを取出すのではなく、その直列回路の後段に、さらにトランジスタT24と抵抗R13, R14とからなる回路を設け、出力端子OUTをトランジスタT24と抵抗直列回路との間から取出すようにしている。

【0043】

ここで、特許文献1に説明されているように、フィルタ回路10の後段に接続された比較器20へ電流が流出したり、逆に比較器20からフィルタ回路10へと電流が流入したりすることがある。

【0044】

本実施形態では、平滑用コンデンサC1の充電電流I12の一部となるベース電流Ib1'を流すトランジスタT23を、トランジスタT24と抵抗R13, R14からなる回路により、フィルタ回路10の後段回路と分離することができる。このため、フィルタ回路10から後段回路へと電流が流出したり、後段回路からフィルタ回路10に電流が流入したりしても、抵抗R13, R14を流れる電流が僅かに変化するのみで、トランジスタT23のベース電流Ib1'に影響を及ぼすことを防止できる。この結果、放電電流I11及び充電電流I12をより小さな電流値まで減衰させたときに、後段回路の影響により、その微小電流が変化することを防止することができ、オフセット電圧の増加を抑制することができる。

【0045】

また、本実施形態では、出力端子OUTから出力されるフィルタ処理電圧を抵抗R13, R14の抵抗比により分圧した分圧フィルタ処理電圧を入力電圧と対比し、この分圧フィルタ処理電圧が入力電圧と釣り合うように、平滑用コンデンサC1の充電電圧が調節される。従って、抵抗R13, R14の抵抗をトリミング調整し、抵抗比を任意の値に設定することにより、入力電圧とフィルタ回路10から最終的に出力されるフィルタ処理電圧との電圧比を任意に設定することができる。

【0046】

以上、本発明の好ましい実施形態について説明したが、本発明は、上述した実施形態になんら制限されることなく、本発明の主旨を逸脱しない範囲において、種々変形して実施

10

20

30

40

50

することが可能である。

【0047】

例えば、上述した実施形態では、カレントミラー回路を2段に積み上げてカスコード型カレントミラー回路を構成したが、カスコード型カレントミラー回路を構成する際の、カレントミラー回路の積み上げ段数はこれに限られず、3段以上積み上げて良い。

【0048】

また、上述した実施形態では、出力端子OUTが接続されるラインに2個の抵抗R13、R14からなる抵抗直接回路を設けた。しかしながら、単一の抵抗を設けても良い。この場合、その単一の抵抗の抵抗値をトリミング調整することにより、出力されるフィルタ処理電圧のレベルを調整することができる。

10

【0049】

さらに、上述した実施形態では、出力端子OUTから出力されるフィルタ処理電圧を分圧した分圧フィルタ処理電圧を入力電圧と対比させた。しかしながら、この関係を逆転させても良い。すなわち、トランジスタT24と抵抗直列回路の間から、入力電圧と対比されるフィルタ処理電圧を取出しつつ、その対比フィルタ処理電圧を直列抵抗回路により分圧した分圧フィルタ処理電圧を出力端子OUTから出力しても良い。このようにすると、入力電圧よりも電圧レベルが低下するように、出力端子OUTから出力されるフィルタ処理電圧と入力電圧との電圧比を設定することができる。

【図面の簡単な説明】

【0050】

20

【図1】実施形態による、フィルタ回路を含む全体構成を示すブロック図である。

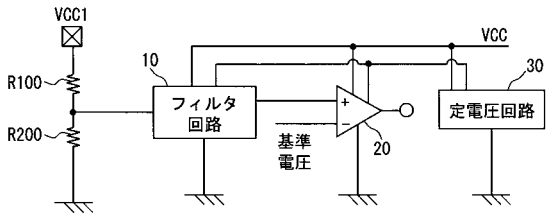
【図2】フィルタ回路10の回路構成を示す回路図である。

【符号の説明】

【0051】

- 10 フィルタ回路
- 20 比較器
- 30 定電圧回路

【 図 1 】



【 図 2 】

