



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0086129
(43) 공개일자 2012년08월02일

(51) 국제특허분류(Int. Cl.)

H03D 7/00 (2006.01)

(21) 출원번호 10-2011-0007388

(22) 출원일자 2011년01월25일

심사청구일자 2011년01월25일

(71) 출원인

인하대학교 산학협력단

인천광역시 남구 인하로 100, 인하대학교 (용현동)

(72) 발명자

윤대열

서울특별시 성동구 행당1동 한양대학교 공업센터 별관 510호

이지영

서울특별시 성동구 행당1동 한양대학교 공업센터 별관 510호

(뒷면에 계속)

(74) 대리인

특허법인무한

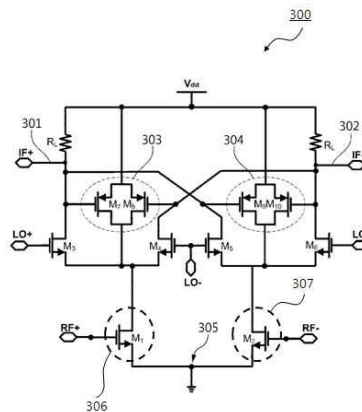
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 스위치드 커런트 블리딩 회로를 이용한 주파수 혼합 장치

(57) 요약

스위치드 바이어스 커런트 블리딩 회로를 이용한 주파수 혼합 장치가 개시된다. 주파수 혼합 장치는, 타겟(target) 주파수 대역의 출력 신호를 출력하는 IF(Intermediate Frequency) 출력부, IF 출력부와 연결된 스위치드 바이어스 커런트 블리딩부, 스위치드 바이어스 커런트 블리딩부와 연결되며, 입력 신호의 이득을 조절하는 이득부, 및 이득부와 연결된 접지부를 포함할 수 있다.

대표도 - 도3



(72) 발명자

강윤모

서울특별시 성동구 행당1동 한양대학교 공업센터
별관 510호

곽경섭

인천광역시 연수구 해돋이로84번길 10, 풍림
602-02 (송도동)

이 발명을 지원한 국가연구개발사업

과제고유번호 IITA-2010-C1090-1011-0007

부처명 지식경제부

연구사업명 대학IT연구센터 육성지원사업

연구과제명 초광대역(UWB) 무선전송 및 시스템 응용기술

주관기관 인하대학교 산학협력단

연구기간 2010.01.01 ~ 2010.12.31

특허청구의 범위

청구항 1

타겟(target) 주파수 대역의 출력 신호를 출력하는 IF(Intermediate Frequency) 출력부;
 상기 IF 출력부와 연결된 스위치드 바이어스 커런트 블리딩부;
 상기 스위치드 바이어스 커런트 블리딩부와 연결되며, 입력 신호의 이득을 조절하는 이득부; 및
 상기 이득부와 연결된 접지부
 를 포함하는 주파수 혼합 장치.

청구항 2

제1항에 있어서,
 상기 스위치드 바이어스 커런트 블리딩부는,
 복수의 스위칭 트랜지스터들을 교차 연결하여 전류원을 생성하는 것을 특징으로 하는 주파수 혼합 장치.

청구항 3

제2항에 있어서,
 상기 IF 출력부는,
 상기 복수의 스위칭 트랜지스터들의 게이트(gate) 각각으로 출력 진폭을 인가하는 것을 특징으로 주파수 혼합 장치.

청구항 4

제1항에 있어서,
 상기 접지부는,
 상기 이득부를 구성하는 트랜지스터를 그라운드(ground)에 연결하는 것을 특징으로 하는 주파수 혼합 장치.

청구항 5

제1항에 있어서,
 상기 이득부 및 상기 스위치드 바이어스 커런트 블리딩부와 연결되는 저항부
 를 더 포함하는 주파수 혼합 장치.

명세서

기술 분야

[0001] 본 발명은 주파수 혼합 장치에 관한 것으로, 상세하게는 블리딩 회로를 이용한 이중 평형 주파수 혼합 장치에 관한 것이다.

배경 기술

[0002] 이중 평형 주파수 혼합 장치는 신호가 담고 있는 정보를 그대로 유지하면서, 주파수를 변환 하는 장치이다. 이러한, 이중 평형 주파수 혼합 장치는 각종 통신 송/수신 시스템에 널리 활용되고 있다.

[0003] 일반적으로, 주파수 혼합 장치는 5.8 GHz WLAN 통신 시스템에서, 주파수를 하향 변환하기 위해 주로 사용된다. 특히, 이중 평형 주파수 혼합 장치는, 직접변환 방식에서의 문제들을 해결할 수 있도록 단자간의 분리도가 뛰어나고, 잡음 제거 특성이 우수하다. 더욱이, 통신 시스템의 수신단의 경우, 잡음 지수가 통신 시스템의 성능을

좌우하는 매우 중요한 파라미터이므로, 저잡음 특성의 주파수 혼합 장치를 설계하는 것이 매우 중요하다.

[0004] 따라서, 저주파 통신 시스템에서 저잡음 및 저전력 특성을 갖는 주파수 혼합 장치를 제공할 수 있는 기술이 필요하다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 스위치드 바이어스 커런트 블리딩(switched bias current bleeding)을 이용하여 전류원을 제거함으로써, 전류원과 LO(Local Oscillator) 출력부에서 발생하는 잡음을 감소시키는 주파수 혼합 장치를 제공한다.

과제의 해결 수단

[0006] 본 발명의 일실시예에 따른 주파수 혼합 장치는, 타겟(target) 주파수 대역의 출력 신호를 출력하는 IF(Intermediate Frequency) 출력부, 상기 IF 출력부와 연결된 스위치드 바이어스 커런트 블리딩부, 상기 스위치드 바이어스 커런트 블리딩부와 연결되며, 입력 신호의 이득을 조절하는 이득부, 및 상기 이득부와 연결된 접지부를 포함할 수 있다.

[0007] 또한, 상기 스위치드 바이어스 커런트 블리딩부는, 복수의 스위칭 트랜지스터들을 교차 연결하여 전류원을 생성할 수 있다.

[0008] 또한, 상기 IF 출력부는, 상기 복수의 스위칭 트랜지스터들의 게이트(gate) 각각으로 출력 진폭을 인가할 수 있다.

[0009] 또한, 상기 접지부는, 상기 이득부를 구성하는 트랜지스터를 그라운드(ground)에 연결할 수 있다.

[0010] 또한, 상기 이득부 및 상기 스위치드 바이어스 커런트 블리딩부와 연결되는 저항부를 더 포함할 수 있다.

발명의 효과

[0011] 본 발명의 일실시예에 따르면, 스위치드 바이어스 커런트 블리딩(switched bias current bleeding)을 이용하여 고정 바이어스 전류원을 제거함으로써, 전류원과 LO(Local Oscillator) 출력부에서 발생하는 잡음을 감소시킬 수 있다.

도면의 간단한 설명

[0012] 도 1은 본 발명의 일실시예에 따른 고정 바이어스 전류원을 이용하는 이중 평형 주파수 혼합 장치의 회로도이다.

도 2는 본 발명의 일실시예에 따른 커런트 블리딩과 스위치드 바이어스 전류원을 이용하는 주파수 혼합 장치의 회로도이다.

도 3은 본 발명의 일실시예에 따른 스위칭 트랜지스터로 구성된 전류원을 이용하는 주파수 혼합 장치의 회로도이다.

도 4는 도 3의 주파수 혼합 장치의 이득을 도시한 시뮬레이션 결과이다.

도 5는 도 3의 주파수 혼합 장치의 잡음 지수를 도시한 시뮬레이션 결과이다.

발명을 실시하기 위한 구체적인 내용

[0013] 이하, 본 발명의 실시예를 첨부된 도면을 참조하여 상세하게 설명한다.

[0014] 이하에서, 첨부된 도면을 참조하여 본 발명에 따른 실시예들을 상세히 설명한다. 그러나, 본 발명이 실시예들에 의해 제한되거나 한정되는 것은 아니다. 또한, 각 도면에 제시된 동일한 참조 부호는 동일한 부재를 나타낸다.

[0015] 도 1은 본 발명의 일실시예에 따른 고정 바이어스 전류원을 이용하는 이중 평형 주파수 혼합 장치의 회로도이다.

[0016] 도 1에 따르면, 주파수 혼합 장치(100)는 트랜지스터(M1, M2)로 구성된 한 쌍의 이득부, 두 개의 트랜지스터로

구성된 한 쌍의 LO(Local Oscillator) 출력부, 저항부, 및 저항부와 연결된 IF 출력부를 포함할 수 있다. 여기서, LO 출력부는 스위칭을 하는 트랜지스터(M3, M4)로 구성된 제1 LO부와 스위칭을 하는 트랜지스터(M5, M6)로 구성된 제2 LO부를 포함할 수 있다.

[0017] 먼저, 이득부는 트랜지스터 M1으로 구성된 제1 이득부와 트랜지스터 M2로 구성된 제2 이득부를 포함할 수 있다. 이때, 트랜지스터 M1 및 트랜지스터 M2에 흐르는 전류는 아래의 수학식 1 및 수학식 2와 같이 표현될 수 있다.

수학식 1

$$i_{D1} = I_D + \frac{g_m v_{RF}}{2} \cos(w_{RF}t) + \dots$$

[0018]

[0019] 위의 수학식 1에서, i_{D1} 은 트랜지스터 M1에 흐르는 전류, I_D 는 직류전류, g_m 은 제1 이득부의 트랜스컨덕턴스(transconductance), v_{RF} 는 제1 RF 입력부의 신호 전압, w_{RF} 는 제1 이득부의 입력 주파수, t 는 시간이다.

수학식 2

$$i_{D2} = I_D - \frac{g_m v_{RF}}{2} \cos(w_{LO}t) + \dots$$

[0020]

[0021] 위의 수학식 2에서, i_{D2} 는 트랜지스터 M2에 흐르는 전류, I_D 는 직류전류, g_m 은 제2 이득부의 트랜스컨덕턴스(transconductance), v_{RF} 는 제1 RF 입력부의 신호 전압, w_{LO} 는 제2 LO부의 입력 주파수, t 는 시간이다.

[0022] 이때, 제1 및 제2 LO부를 구성하는 트랜지스터들(M1, M2, M3, M4)이 이상적인 스위칭 동작을 갖는다고 가정할 경우, 트랜지스터 M1 및 트랜지스터 M2에 흐르는 전류는 테일러 급수(Taylor Series)를 이용하여 아래의 수학식 3 및 4와 같이 표현될 수 있다.

수학식 3

$$S_{D3} = S_{D6} = \frac{1}{2} + \frac{2}{\pi} \cos(w_{LO}t) + \dots$$

[0023]

수학식 4

$$S_{D4} = \frac{1}{2} - \frac{2}{\pi} \cos(w_{LO}t) + \dots$$

[0024]

[0025] 이때, IF(intermediate) 출력부에서 흐르는 전류(i_{o1} , i_{o2})는 위의 수학식 3 및 4를 이용하여 아래의 수학식 5 및 아래의 수학식 6과 같이 표현될 수 있다. 여기서, IF 출력부는 제1 LO부와 제1 저항부(R_L) 사이에 위치하는 제1 IF 출력부(IF+), 및 제2 LO부와 제2 저항부(R_L) 사이에 위치하는 제2 IF 출력부(IF-)를 포함할 수 있다.

수학식 5

$$i_{o1} = i_{D1} S_{D3} + i_{D2} S_{D6} = I_D + \frac{1}{\pi} 2g_m v_{RF} \cos(w_{RF}t) \cos(w_{LO}t) + \dots$$

[0026]

$$= I_D + \frac{1}{\pi} g_m v_{RF} \cos(w_{LO} - w_{RF})t + \frac{1}{\pi} g_m v_{RF} \cos(w_{LO} + w_{RF})t \dots$$

[0027]

수학식 6

$$i_{o2} = i_{D1}S_{D4} + i_{D2}S_{D6} = I_D - \frac{1}{\pi}2g_m v_{RF} \cos(w_{RF}t) \cos(w_{LO}t) + \dots$$

$$= I_D - \frac{1}{\pi}g_m v_{RF} \cos(w_{LO} - w_{RF})t - \frac{1}{\pi}g_m v_{RF} \cos(w_{LO} + w_{RF})t \dots$$

수학식 5 및 6에서, i_{o1} 는 제1 IF 출력부에 흐르는 전류, i_{o2} 는 제2 IF 출력부에 흐르는 전류이다.

그러면, 주파수 혼합 장치(100)는 제1 IF 출력부에 흐르는 전류와 제2 IF 출력부에 흐르는 전류의 차를 이용하여 출력 전류를 계산할 수 있다. 이때, 출력 전류는 아래의 수학식 7과 같이, 표현될 수 있다.

수학식 7

$$i_{o1} - i_{o2} = \frac{2}{\pi}g_m v_{RF} \cos(w_{RF} - w_{LO})t + \frac{2}{\pi}g_m v_{RF} \cos(w_{RF} + w_{LO})t \dots$$

수학식 7에 따르면, 주파수 혼합 장치(100)의 출력 전류는 LO부의 입력 주파수와 RF 입력부의 입력 주파수 간의 차, 및 LO부의 입력 주파수와 RF 입력부의 입력 주파수의 합을 이용하여 계산될 수 있다.

이때, 이득부를 구성하는 트랜지스터의 열잡음, 저항부를 구성하는 출력 저항의 열잡음, 및 플리커(flicker) 잡음 중에서, 플리커(flicker) 잡음은 주파수 혼합 장치(100)의 출력 전류에 가장 큰 영향을 미치는 특성이 있다. 여기서, 플리커(flicker) 잡음은 소자 자체에서 발생하는 잡음으로, 주파수 혼합 장치(100)의 LO부와 전류원(101)에서 발생하며, 저주파에서는 무한대의 잡음을 가지며, 주파수가 증가함에 따라 잡음이 감소하는 특성을 가진다. 일례로, 플리커(flicker) 잡음은 이산화 규소(SiO₂) 층과 실리콘 인터페이스 상에 원하지 않는 땀글링 본드(dangling bond)가 발생하여 전자가 채널을 통해 이동하는 경우, 이산화 규소 층과 충돌하여 발생할 수 있다. 여기서, 땀글링 본드는 원자들 사이에 격자가 정확히 맞지 않고 대롱대롱 달려있는 형태를 의미한다.

이러한, 플리커(flicker) 잡음을 줄이기 위해 커런트 블리딩 회로 및 스위치드 바이어스 전류원을 사용하여 주파수 혼합 장치를 구성할 수 있다.

도 2는 본 발명의 일실시예에 따른 커런트 블리딩과 스위치드 바이어스 전류원을 이용하는 주파수 혼합 장치의 회로도이다.

도 2에 따르면, 주파수 혼합 장치(200)는 LO부에 흐르는 전류를 분산시키는 커런트 블리딩부(201, 202), 및 트랜지스터로 구성된 제1 및 제2 스위치드 바이어스 전류원(203, 204)를 포함할 수 있다. 도 2에서, 주파수 혼합 장치(200)는 이중 평형 주파수 혼합 장치이다.

커런트 블리딩부(current bleeding: 201, 202)는 LO부에 흐르는 전류를 분산시킴으로써, LO부에 흐르는 전류를 감소시킬 수 있다. 이처럼, LO부에 흐르는 전류가 감소함에 따라 아래의 수학식 8을 이용하여 계산된 IF 출력부의 전압은 저항을 크게 사용할 수 있다.

수학식 8

$$V_{IF} = I_{LO} R_L$$

수학식 8에서, V_{IF} 는 IF 출력부의 출력 바이어스 전압, I_{LO} 는 LO부의 바이어스 전류, R_L 은 출력 저항이다. 도1과 비교해 보면, LO부의 흐르는 전류가 줄어들었기 때문에, 같은 V_{IF} 에 더 큰 저항을 가져 갈 수 있다.

수학식 9

$$A_v = \frac{v_{IF}}{v_{RF}} \approx \frac{2}{\pi} g_m R_L \cos(w_{RF} - w_{LO})t$$

[0041]

[0042]

수학식 9에서, A_v 는 출력에서 원하는 타겟 주파수($w_{RF}-w_{LO}$)의 변환이득, v_{IF} 는 IF 출력부의 출력 전압, v_{RF} 는 RF 입력부의 입력 전압, g_m 은 이득부의 트랜스컨덕턴스, w_{RF} 는 이득부의 입력주파수, w_{LO} 는 LO부의 입력주파수이다.

[0043]

수학식 9에 따르면, 주파수 혼합 장치(200)의 이득은 저항을 크게 사용할수록 증가할 수 있다. 특히, LO부의 전류가 감소할수록 플리커(flicker) 잡음은 감소할 수 있다.

[0044]

한편, 스위치드 바이어스 전류원(203, 204)는 트랜지스터(203, 204)가 강반전과 축적상태로 사이클링(cycling)할 수 있다. 여기서, 사이클링은 MOS의 gate oxide에 갇혀있는(trapped) 전자를 풀어주는 기법이다. 사이클링을 통해 트랜지스터의 플리커(flicker) 잡음은 감소할 수 있다. 이처럼, 도 2에 따른 주파수 혼합 장치(200)는 스위치드 바이어스 전류원(203, 204)에 기초한 사이클링을 이용하여 트랜지스터의 플리커(flicker) 잡음을 감소시키고, 커런트 블리딩부(current bleeding: 201, 202)를 이용하여 LO부에 흐르는 전류를 분산시킬 수 있다.

[0045]

도 3은 본 발명의 일실시예에 따른 스위칭 트랜지스터로 구성된 전류원을 이용하는 주파수 혼합 장치의 회로도이다.

[0046]

도 3은 고정 바이어스 전류원을 제거하고, 도 2의 커런트 블리딩부에 스위치드 바이어스 기법을 적용한 주파수 혼합 장치이다. 도 3에서, 주파수 혼합 장치(300)는 이중 평형 주파수 혼합 장치이다.

[0047]

도 3에 따르면, 주파수 혼합 장치(300)는 IF 출력부, IF 출력부와 연결되어 전류원을 공급하는 스위치드 바이어스 커런트 블리딩부, 및 접지부(305)를 포함할 수 있다.

[0048]

여기서, 출력부는 타겟(target) 주파수 대역의 출력 신호를 출력하며, 제1 IF 출력부(301), 및 제2 IF 출력부(302)를 포함하고, 스위치드 바이어스 커런트 블리딩부는 제1 스위치드 바이어스 커런트 블리딩부(303), 및 제2 스위치드 바이어스 커런트 블리딩부(304)를 포함할 수 있다. 이때, 주파수 혼합 장치(300)는 도 1의 고정 바이어스 전류원(101) 대신 스위치드 바이어스 커런트 블리딩부(303, 304)를 전류원으로 이용할 수 있다. 즉, 주파수 혼합 장치(300)는 도 1의 고정 바이어스 전류원(101)이 제거된 구조를 가질 수 있다.

[0049]

먼저, 제1 IF 출력부(301)는 제1 스위치드 바이어스 커런트 블리딩부(303) 및 제2 스위치드 바이어스 커런트 블리딩부(304)와 연결될 수 있다. 여기서, 제1 스위치드 바이어스 커런트 블리딩부(303)는 스위칭 트랜지스터 M7 및 M8을 포함할 수 있다. 마찬가지로, 제2 IF 출력부(302)는 제1 스위치드 바이어스 커런트 블리딩부(303) 및 제2 스위치드 바이어스 커런트 블리딩부(304)와 연결될 수 있다. 여기서, 제2 스위치드 바이어스 커런트 블리딩부(304)는 스위칭 트랜지스터 M9 및 M10을 포함할 수 있다. 이때, 제1 스위치드 바이어스 커런트 블리딩부(303)와 제2 스위치드 바이어스 커런트 블리딩부(304)는 서로 교차 연결될 수 있다.

[0050]

일례로, 제1 IF 출력부(301, IF+)는 스위칭 트랜지스터 M7의 게이트(gate)와 연결되고, 스위칭 트랜지스터 M9의 게이트와 연결될 수 있다. 그리고, 제2 IF 출력부(302, IF-)는 스위칭 트랜지스터 M10의 게이트와 연결되고, 스위칭 트랜지스터 M8의 게이트와 연결될 수 있다. 그러면, 제1 IF 출력부(301)와 제2 IF 출력부(302)에서의 큰 출력 진폭은 스위칭 트랜지스터들(M7~M10) 각각의 게이트에 인가될 수 있다. 이에 따라, 제1 스위치드 바이어스 커런트 블리딩부(303)와 제2 스위치드 바이어스 커런트 블리딩부(304)는 빠른 스위칭을 수행할 수 있다.

[0051]

이때, 제1 스위치드 바이어스 커런트 블리딩부(303)와 제2 스위치드 바이어스 커런트 블리딩부(304)는 서로 교차 연결될 수 있다.

[0052]

일례로, 트랜지스터 M7의 게이트와 트랜지스터 M9의 게이트가 교차 연결되고, 트랜지스터 M8의 게이트와 트랜지스터 M10의 게이트가 교차 연결될 수 있다.

[0053]

접지부(305)는 스위치드 바이어스 커런트 블리딩부와 연결된 이득부를 그라운드로 접지시킬 수 있다. 여기서, 이득부는 제1 이득부(306) 및 제2 이득부(307)를 포함할 수 있다. 이때, 이득부는 RF 입력부(RF+, RF-)에서 입력되는 신호의 이득을 조절할 수 있다.

[0054]

일례로, 제1 이득부(306)는 트랜지스터 M1으로 구성되고, 제2 이득부(307)는 트랜지스터 M2로 구성될 수 있다.

그러면, 접지부(305)는 트랜지스터 M1과 트랜지스터 M2를 그라운드(ground)로 접지시켜, 고정 바이어스 전류원을 제거할 수 있다. 이때, 트랜지스터 M1은 제1 스위치드 바이어스 커런트 블리딩부(303)와 연결되고, 트랜지스터 M2는 제2 스위치드 바이어스 커런트 블리딩부와 연결될 수 있다. 그리고, 트랜지스터 M1과 M2의 게이트는 RF 입력부)RF+, RF-)와 각각 연결될 수 있다.

[0055] 그리고, 주파수 혼합 장치(300)는 이득부 및 스위치드 바이어스 커런트 블리딩부와 연결된 저항부를 더 포함할 수 있다. 이때, 저항부는 제1 및 제2 저항을 포함할 수 있다. 일례로, 제1 출력 저항은 제2 스위치드 바이어스 커런트 블리딩부(304)를 구성하는 트랜지스터 M9의 게이트 및 제1 스위치드 바이어스 커런트 블리딩부(303)를 구성하는 트랜지스터 M7의 게이트와 연결될 수 있다. 그리고, 제2 출력 저항은 제2 스위치드 바이어스 커런트 블리딩부(304)를 구성하는 트랜지스터 M10의 게이트 및 제1 스위치드 바이어스 커런트 블리딩부(303)를 구성하는 트랜지스터 M8의 게이트와 연결될 수 있다.

[0056] 이처럼, 주파수 혼합 장치(300)는 접지부(305)를 이용하여 고정 바이어스 전류원을 제거하고, 스위칭 트랜지스터로 구성된 스위치드 바이어스 커런트 블리딩부를 이용함으로써, 낮은 공급 전압을 사용하여 전력 소모를 감소시킬 수 있다.

[0057] 또한, 제1 스위치드 바이어스 커런트 블리딩부(303) 및 제2 스위치드 바이어스 커런트 블리딩부(304)는 트랜지스터의 게이트 옥사이드(gate oxide)에 갇혀있는(tapped) 전자를 풀어줄 수 있다. 이에 따라, 강반전과 축적상태에서 순수한 플리커(flicker) 잡음을 감소시킬 수 있을 뿐만 아니라, 변환 이득과 저잡음 특성을 향상시킬 수 있다.

[0058] 도 4는 도 3의 주파수 혼합 장치의 이득을 도시한 시뮬레이션 결과이다.

[0059] 도 4에 따르면, 도 3에 따라 스위치드 커런트 블리딩부로 구성된 주파수 혼합 장치(300)는 WLAN의 사용 주파수인 5.8 GHz에서 약 10.53 dB의 변환 이득을 가짐을 확인할 수 있다. 일반적으로, 종래의 주파수 변환 장치에 WLAN의 사용 주파수인 5.8 GHz를 중심으로 변환 이득이 3 dB 이내의 차이를 갖는다는 점에서, 본 발명의 실시예에 따른 주파수 변환 장치(300)는 10.53dB의 매우 좋은 변환 이득을 가짐을 확인할 수 있다.

[0060] 도 5는 도 3의 주파수 혼합 장치의 잡음 지수를 도시한 시뮬레이션 결과이다.

[0061] 도 5에 따르면, 도 3에 따라 스위치드 커런트 블리딩부로 구성된 주파수 혼합 장치(300)는 약 7.87dB의 잡음 특성을 가짐을 확인할 수 있다.

[0062] 본 발명의 실시예에 따른 방법들은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 본 발명을 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다.

[0063] 이상과 같이 본 발명은 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상의 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.

[0064] 그러므로, 본 발명의 범위는 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등한 것들에 의해 정해져야 한다.

부호의 설명

[0065] 300: 주파수 혼합 장치

301: 제1 IF 출력부

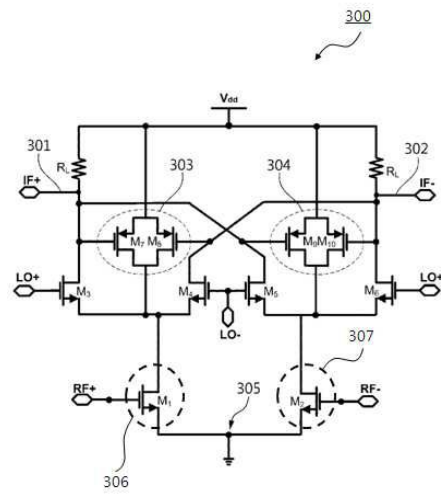
302 : 제2 IF 출력부

303: 제1 스위치드 바이어스 커런트 블리딩부

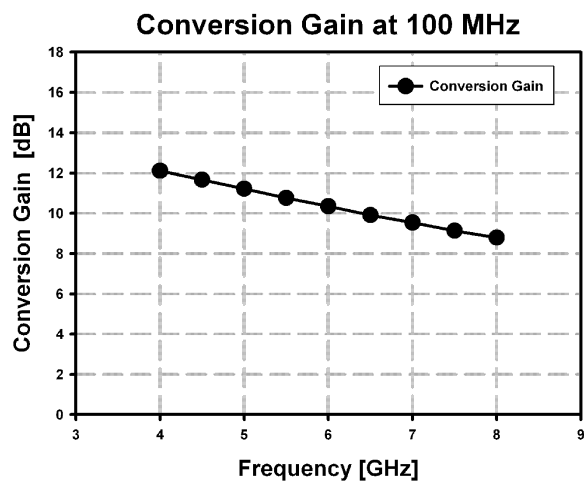
304: 제2 스위치드 바이어스 커런트 블리딩부

305: 접지부

도면3



도면4



도면5

