

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일

2020 년 10 월 29 일 (29.10.2020) WIPO | PCT



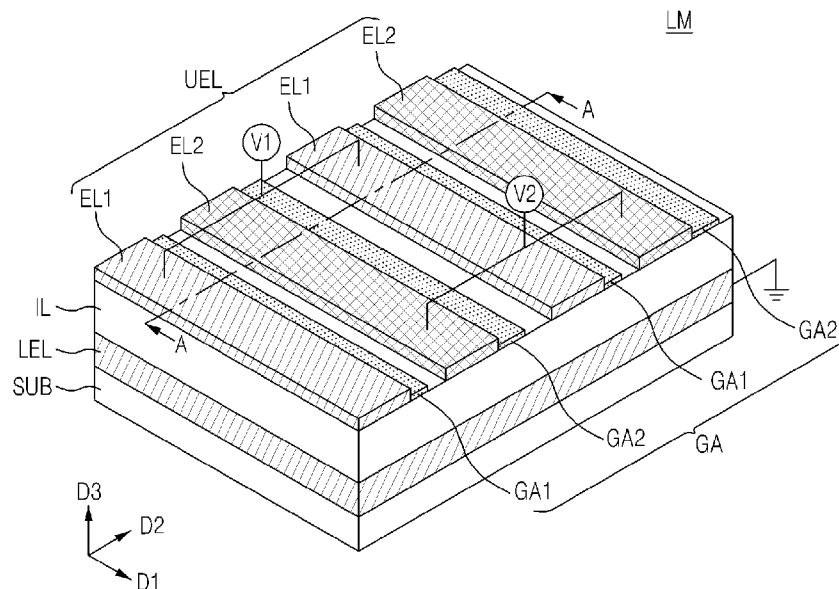
(10) 국제공개번호

WO 2020/218698 A1

- (51) 국제특허분류: *G02B 26/00* (2006.01) *G02B 1/04* (2006.01) (KIM, Shinho); 34141 대전시 유성구 대학로 291, Daejeon (KR).
- (21) 국제출원번호: PCT/KR2019/016396 (74) 대리인: 양성보 (YANG, Sungbo); 06099 서울시 강남구 선릉로125길 14 삼성빌딩 2층 피앤티특허법률사무소, Seoul (KR).
- (22) 국제출원일: 2019 년 11 월 26 일 (26.11.2019)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보: 10-2019-0047778 2019 년 4 월 24 일 (24.04.2019) KR
- (71) 출원인: 한국과학기술원 (KOREA ADVANCED INSTITUTE OF SCIENCE AND TECHNOLOGY) [KR/KR]; 34141 대전시 유성구 대학로 291, Daejeon (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (72) 발명자: 장민석 (JANG, Min Seok); 34141 대전시 유성구 대학로 291, Daejeon (KR). 한상준 (HAN, Sangjun); 34141 대전시 유성구 대학로 291, Daejeon (KR). 김신호

(54) Title: OPTICAL ELEMENT AND METHOD FOR MANUFACTURING SAME

(54) 발명의 명칭: 광소자 및 그의 제조방법



(57) Abstract: The present invention relates to an optical element and a method for manufacturing same. More specifically, the optical element comprises: a lower electrode; an insulating film provided on the lower electrode; upper electrodes provided on the insulating film; and patterns with variable conductivity, which are disposed adjacent to the upper electrodes on the insulating film, respectively. The upper electrodes comprise first and second electrodes which are alternately arranged, the pitch between the first electrodes is equal to the pitch between the second electrodes, each of the second electrodes is disposed between each pair of the adjacent first electrodes, the distance between the second electrode and one of the adjacent first electrodes is a first distance, the distance between the second electrode and the other of the adjacent first electrodes is a second distance, and the second distance is different from the first distance.

[다음 쪽 계속]



WO 2020/218698 A1

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 본 발명은 광소자 및 그의 제조방법에 관한 것으로, 보다 상세하게는, 하부 전극; 상기 하부 전극 상의 절연막; 상기 절연막 상의 상부 전극들; 및 상기 절연막 상에서, 상기 상부 전극들에 각각 인접하여 배치된 가변 전도도 패턴들 포함한다. 상기 상부 전극들은, 교번적으로 배열된 제1 및 제2 전극들을 포함하고, 상기 제1 전극들간의 피치는, 상기 제2 전극들간의 피치와 동일하며, 서로 인접하는 상기 제1 전극들 사이에 상기 제2 전극이 배치되고, 상기 서로 인접하는 제1 전극들 중 하나와 상기 제2 전극간의 거리는 제1 거리이고, 상기 서로 인접하는 제1 전극들 중 다른 하나와 상기 제2 전극간의 거리는 제2 거리이며, 상기 제2 거리는 상기 제1 거리와 다르다.

명세서

발명의 명칭: 광소자 및 그의 제조방법

기술분야

- [1] 본 발명은 광소자 및 그의 제조방법에 관한 것으로, 보다 상세하게는 광 변조기 및 그의 제조방법에 관한 것이다.

배경기술

- [2] 입사광의 투과/반사, 편광, 위상, 세기, 경로 등을 변경하는 광학 소자는 다양한 광학 장치에서 활용된다. 또한, 광학 시스템 내에서 원하는 방식으로 상기한 성질을 제어하기 위해 다양한 구조의 광 변조기들이 제시되고 있다.
- [3] 종래의 파면 변조기는, 액정을 사용하거나 마이크로 단위의 크기를 가진 작은 거울을 사용하였다. 액정을 사용하는 변조기는, 전기적 혹은 열적 신호를 인가함으로써 동작한다. 액정을 사용하는 변조기는, 신호에 따라 액정의 정렬 방향이 결정되는 성질을 이용하여, 입사광에 대한 반응을 조절한다. 작은 거울을 사용하는 변조기(예를 들어, DMDs: Digital mirror devices)는, 마이크로 거울들의 방향을 각각 조절하여 입사광을 원하는 방향으로 반사시키는 원리를 이용한다.
- [4] 메타표면은 입사광의 특징을 변화시키는, 얇은 두께를 가진 광학 물질이다. 메타표면은 액정이나 마이크로 거울을 사용하는 종래의 기술들보다 향상된 변조 성능을 보여주면서도 그 요소(element)의 크기를 파장보다 수십 배 작은 크기로 줄일 수 있는 이점이 있다. 또한 메타표면의 특성에 따라 원하는 형태의 반사광 혹은 투과광을 얻을 수 있기 때문에 평평한 렌즈(Flat-lens), 초소형 홀로그래피, 라이다(Lidar), 클로킹(Cloaking)등의 핵심 기술로 활발히 연구되고 있다.
- [5] 그래핀은 메타표면을 구성하는 물질로서 좋은 특징들을 가지고 있다. 첫째, 인가된 전압에 의해 그 특성이 변한다. 그래핀을 이용한 메타표면을 구성하면 전기적 신호를 가하는 것으로 변조 정도를 조절할 수 있다. 이 방식은 그래핀의 페르미 에너지를 조정하는 방식이기 때문에, 기존에 사용되던 액정을 이용한 방식보다 빠른 변조 속도를 얻을 수 있다. 둘째, 그래핀 플라즈몬은 자유 공간의 광자보다 수 백 배 작은 크기를 가지고 있다. 이는 메타표면의 소형화로 이어지는 중요한 특성이다.

발명의 상세한 설명

기술적 과제

- [6] 본 발명이 해결하고자 하는 과제는 광특성이 향상된 광소자를 제공하는 것이다.
- [7] 본 발명이 해결하고자 하는 다른 과제는 광특성이 향상된 광소자의 제조 방법을 제공하는 것이다.

과제 해결 수단

- [8] 본 발명의 개념에 따른, 광소자는, 하부 전극; 상기 하부 전극 상의 절연막; 상기 절연막 상의 상부 전극들; 및 상기 절연막 상에서, 상기 상부 전극들에 각각 인접하여 배치된 가변 전도도 패턴들 포함할 수 있다. 상기 상부 전극들은, 교번적으로 배열된 제1 및 제2 전극들을 포함하고, 상기 제1 전극들간의 피치는, 상기 제2 전극들간의 피치와 동일하며, 서로 인접하는 상기 제1 전극들 사이에 상기 제2 전극이 배치되고, 상기 서로 인접하는 제1 전극들 중 하나와 상기 제2 전극간의 거리는 제1 거리이고, 상기 서로 인접하는 제1 전극들 중 다른 하나와 상기 제2 전극간의 거리는 제2 거리이며, 상기 제2 거리는 상기 제1 거리와 다를 수 있다.
- [9] 본 발명의 다른 개념에 따른, 광소자는, 하부 전극; 상기 하부 전극 상의 절연막; 상기 절연막 상의 상부 전극들; 및 상기 절연막 상에서, 상기 상부 전극들에 각각 인접하여 배치된 가변 전도도 패턴들 포함할 수 있다. 상기 상부 전극들은, 교번적으로 배열된 제1 및 제2 전극들을 포함하고, 상기 가변 전도도 패턴들은, 상기 제1 및 제2 전극들에 각각 인접하여 배치된 제1 및 제2 가변 전도도 패턴들을 포함하며, 상기 제1 및 제2 전극들은, 서로 동일한 제1 폭을 갖고, 각각의 상기 제1 가변 전도도 패턴들은 제2 폭을 가지며, 각각의 상기 제2 가변 전도도 패턴들은, 상기 제2 폭과 다른 제3 폭을 가질 수 있다.
- [10] 본 발명의 또 다른 개념에 따른, 광소자는, 하부 전극; 상기 하부 전극 상의 절연막; 상기 절연막 상의 상부 전극들; 및 상기 절연막 상에서, 상기 상부 전극들에 각각 인접하여 배치된 가변 전도도 패턴들 포함할 수 있다. 상기 상부 전극들은, 교번적으로 배열된 제1 및 제2 전극들을 포함하고, 상기 가변 전도도 패턴들은, 상기 제1 및 제2 전극들에 각각 인접하여 배치된 제1 및 제2 가변 전도도 패턴들을 포함하며, 서로 인접하는 상기 제1 및 제2 전극들은, 상기 제1 가변 전도도 패턴을 사이에 두고 제1 거리로 이격되고, 서로 인접하는 상기 제1 및 제2 전극들은, 상기 제2 가변 전도도 패턴을 사이에 두고 제2 거리로 이격되며, 상기 제2 거리는 상기 제1 거리와 다를 수 있다.

발명의 효과

- [11] 본 발명에 따른 광소자는, 중적외선 반사파의 진폭을 유지한 채 위상을 조절하거나, 또는 중적외선 반사파의 위상을 유지한 채 진폭을 조절할 수 있다. 다시 말하면, 중적외선이 본 발명에 따른 광 변조기에 입사할 때, 반사파의 진폭과 위상을 각각 독립적으로 조절할 수 있다. 앞서 설명한 바와 같이, 본 발명에 따른 광소자는 중적외선의 파면을 자유롭게 조절할 수 있다. 본 발명의 광소자는, 렌즈, 라이다 용 빔 스티어링 소자, 초 광대역 원거리 통신, 능동 열 복사 제어 등에 적용될 수 있다.

도면의 간단한 설명

- [12] 도 1은 본 발명의 실시예들에 따른 광소자를 나타낸 사시도이다.
- [13] 도 2는 도 1의 A-A'선에 따른 단면도이다.

- [14] 도 3, 도 4 및 도 5는 본 발명의 실시예들에 따른 광소자의 제조 방법을 나타낸 사시도들이다.
- [15] 도 6은 본 발명의 실시예들에 따른 광소자를 나타낸 사시도이다.
- [16] 도 7은 도 6의 A-A'선에 따른 단면도이다.
- [17] 도 8은 본 발명의 실시예들에 따른 광소자를 나타낸 사시도이다.
- [18] 도 9는 도 8의 A-A'선에 따른 단면도이다.
- [19] 도 10은 본 발명의 실시예들에 따른 광소자를 나타낸 사시도이다.
- [20] 도 11a 및 도 11b는 각각 도 10의 A-A'선 및 B-B'선에 따른 단면도들이다.
- [21] 도 12는 본 발명의 실시예들에 따른 광소자를 나타낸 사시도이다.

발명의 실시를 위한 최선의 형태

- [22] 본 발명의 구성 및 효과를 충분히 이해하기 위하여, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예들을 설명한다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라, 여러가지 형태로 구현될 수 있고 다양한 변경을 가할 수 있다. 단지, 본 실시예들의 설명을 통해 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야의 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위하여 제공되는 것이다.
- [23] 본 명세서에서, 어떤 구성요소가 다른 구성요소 상에 있다고 언급되는 경우에 그것은 다른 구성요소 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 구성요소가 개재될 수도 있다는 것을 의미한다. 또한, 도면들에 있어서, 구성요소들의 두께는 기술적 내용의 효과적인 설명을 위해 과장된 것이다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분은 동일한 구성요소들을 나타낸다.
- [24] 본 명세서에서 기술하는 실시예들은 본 발명의 이상적인 예시도인 단면도 및/또는 평면도들을 참고하여 설명될 것이다. 도면들에 있어서, 막 및 영역들의 두께는 기술적 내용의 효과적인 설명을 위해 과장된 것이다. 따라서, 도면에서 예시된 영역들은 개략적인 속성을 가지며, 도면에서 예시된 영역들의 모양은 소자의 영역의 특정 형태를 예시하기 위한 것이며 발명의 범주를 제한하기 위한 것이 아니다. 본 명세서의 다양한 실시예들에서 제1, 제2, 제3 등의 용어가 다양한 구성요소들을 기술하기 위해서 사용되었지만, 이들 구성요소들이 이 같은 용어들에 의해서 한정되어서는 안 된다. 이들 용어들은 단지 어느 구성요소를 다른 구성요소와 구별시키기 위해서 사용되었을 뿐이다. 여기에 설명되고 예시되는 실시예들은 그것의 상보적인 실시예들도 포함한다.
- [25] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 '포함한다(comprises)' 및/또는 '포함하는(comprising)'은 언급된 구성요소는 하나 이상의 다른 구성요소의 존재 또는 추가를 배제하지 않는다.

[26]

[27] 도 1은 본 발명의 실시예들에 따른 광소자를 나타낸 사시도이다. 도 2는 도 1의 A-A'선에 따른 단면도이다.

[28] 도 1 및 도 2를 참조하면, 본 발명의 실시예들에 따른 광소자는 광 변조기(light modulator, LM)를 포함할 수 있다. 광 변조기(LM)는 기판(SUB), 하부 전극(LEL), 절연막(IL), 상부 전극들(UEL) 및 가변 전도도 패턴들(variable conductance pattern, GA)을 포함할 수 있다. 기판(SUB)은 실리콘 기판과 같은 반도체 기판을 포함할 수 있다.

[29] 기판(SUB) 상에 하부 전극(LEL)이 제공될 수 있다. 하부 전극(LEL)은 평판 형태(flat plate shape)를 가질 수 있다. 하부 전극(LEL)은 금속 물질(예를 들면, 티타늄, 탄탈늄, 텅스텐, 금, 은, 구리 또는 알루미늄) 및 도전성 금속 질화물(예를 들면, 티타늄 질화물 또는 탄탈늄 질화물) 중 적어도 하나를 포함할 수 있다. 하부 전극(LEL)에는 접지 전압이 인가될 수 있다. 도시되진 않았지만, 기판(SUB)과 하부 전극(LEL) 사이에 추가적인 막(예를 들어, 절연막)이 개재될 수도 있다.

[30] 하부 전극(LEL) 상에 절연막(IL)이 제공될 수 있다. 절연막(IL)은 실리콘 산화막, 실리콘 질화막 또는 실리콘 산화질화막을 포함할 수 있다. 일 예로, 절연막(IL)의 두께는 하부 전극(LEL)의 두께보다 더 클 수 있다.

[31] 절연막(IL) 상에 상부 전극들(UEL)이 제공될 수 있다. 상부 전극들(UEL)은 제1 전극들(EL1) 및 제2 전극들(EL2)을 포함할 수 있다. 상부 전극들(UEL), 즉 제1 및 제2 전극들(EL1, EL2)은, 금속 물질(예를 들면, 티타늄, 탄탈늄, 텅스텐, 금, 은, 구리 또는 알루미늄) 및 도전성 금속 질화물(예를 들면, 티타늄 질화물 또는 탄탈늄 질화물) 중 적어도 하나를 포함할 수 있다. 제1 및 제2 전극들(EL1, EL2)은 서로 동일한 도전성 물질을 포함할 수 있다.

[32] 제1 및 제2 전극들(EL1, EL2)은 제1 방향(D1)으로 서로 평행하게 연장될 수 있다. 평면적 관점에서, 제1 및 제2 전극들(EL1, EL2)은 라인 형태 또는 바 형태를 가질 수 있다. 제1 및 제2 전극들(EL1, EL2)은 제2 방향(D2)을 따라 교번적으로 배열될 수 있다. 다시 말하면, 서로 인접하는 제1 전극들(EL1) 사이에 제2 전극(EL2)이 배치될 수 있다. 서로 인접하는 제2 전극들(EL2) 사이에 제1 전극(EL1)이 배치될 수 있다.

[33] 각각의 제1 전극들(EL1)은 제1 폭(W1)을 가질 수 있다. 각각의 제2 전극들(EL2) 역시 제1 폭(W1)을 가질 수 있다. 다시 말하면, 제1 및 제2 전극들(EL1, EL2)은 서로 실질적으로 동일한 폭을 가질 수 있다. 본 발명의 다른 실시예로, 각각의 제1 전극들(EL1)의 폭은 각각의 제2 전극들(EL2)의 폭과 다를 수도 있으며, 도 2에 도시된 형태로 특별히 제한되는 것은 아니다.

[34] 제1 전극들(EL1)간의 피치는 제1 피치(P1)일 수 있다. 제2 전극들(EL2)간의 피치 역시 제1 피치(P1)일 수 있다. 다시 말하면, 제1 전극들(EL1)은 제1 피치(P1)의 간격으로 배열될 수 있다. 제2 전극들(EL2) 역시 제1 피치(P1)의 간격으로 배열될 수 있다.

- [35] 제1 전극(EL1)과 이와 인접하는 제2 전극(EL2)간의 제2 방향(D2)으로의 거리는 제1 거리(L1)일 수 있다. 제2 전극(EL2)과 이와 인접하는 제1 전극(EL1)간의 제2 방향(D2)으로의 거리는 제2 거리(L2)일 수 있다. 제2 거리(L2)는 제1 거리(L1)보다 클 수 있다.
- [36] 서로 인접하는 제1 전극들(EL1) 사이의 제2 전극(EL2)은, 상기 서로 인접하는 제1 전극들(EL1) 사이의 중심 지점에서 오프셋되어 배치될 수 있다. 상기 서로 인접하는 제1 전극들(EL1) 중 하나와 제2 전극(EL2) 사이의 거리는 제1 거리(L1)이고, 상기 서로 인접하는 제1 전극들(EL1) 중 다른 하나와 제2 전극(EL2) 사이의 거리는 제2 거리(L2)일 수 있다.
- [37] 제1 전극들(EL1)에 공통적으로 제1 전압(V1)이 인가될 수 있다. 제2 전극들(EL2)에 공통적으로 제2 전압(V2)이 인가될 수 있다. 제2 전압(V2)은 제1 전압(V1)과 다를 수 있다.
- [38] 절연막(IL) 상에 가변 전도도 패턴들(GA)이 제공될 수 있다. 가변 전도도 패턴들(GA)은 제1 가변 전도도 패턴들(GA1) 및 제2 가변 전도도 패턴들(GA2)을 포함할 수 있다.
- [39] 제1 및 제2 가변 전도도 패턴들(GA1, GA2)은 제1 방향(D1)으로 서로 평행하게 연장될 수 있다. 평면적 관점에서, 제1 및 제2 가변 전도도 패턴들(GA1, GA2)은 라인 형태 또는 바 형태를 가질 수 있다. 제1 및 제2 가변 전도도 패턴들(GA1, GA2)은 제2 방향(D2)을 따라 교번적으로 배열될 수 있다.
- [40] 제1 가변 전도도 패턴들(GA1)은 제1 전극들(EL1)의 측벽들에 각각 인접하여 배치될 수 있다. 제2 가변 전도도 패턴들(GA2)은 제2 전극들(EL2)의 측벽들에 각각 인접하여 배치될 수 있다. 제1 가변 전도도 패턴(GA1)은, 그와 인접하는 제1 전극(EL1)과 접촉할 수 있다. 다시 말하면, 제1 가변 전도도 패턴(GA1)은 그와 인접하는 제1 전극(EL1)과 전기적으로 연결될 수 있다. 제2 가변 전도도 패턴(GA2)은, 그와 인접하는 제2 전극(EL2)과 접촉할 수 있다. 다시 말하면, 제2 가변 전도도 패턴(GA2)은 그와 인접하는 제2 전극(EL2)과 전기적으로 연결될 수 있다.
- [41] 각각의 제1 가변 전도도 패턴들(GA1)은 제2 폭(W2)을 가질 수 있다. 각각의 제2 가변 전도도 패턴들(GA2)은 제3 폭(W3)을 가질 수 있다. 제3 폭(W3)은 제2 폭(W2)보다 클 수 있다. 일 예로, 제2 폭(W2)은 제1 거리(L1)의 절반일 수 있고, 제3 폭(W3)은 제2 거리(L2)의 절반일 수 있다.
- [42] 가변 전도도 패턴들(GA)은 상부 전극들(UEL)에 인가되는 전압에 따라 그의 전도도가 변화될 수 있다. 일 예로, 가변 전도도 패턴들(GA)은 그래핀(graphene), 인듐 주석 산화물(ITO; Indium Tin Oxide) 또는 흑린(Black Phosphorus)을 포함할 수 있다. 바람직하기로, 가변 전도도 패턴들(GA)은 단일 층 구조를 갖는 이차원 물질을 포함할 수 있다.
- [43] 그래핀은 단일 층 구조(monolayer), 또는 2 내지 10의 층들이 적층된 다층 구조(multi-layer)를 가질 수 있다. 그래핀을 포함하는 가변 전도도 패턴들(GA)

각각은 이차원 구조를 가질 수 있다. 일 예로 그래핀을 포함하는 가변 전도도 패턴들(GA)은, 그래핀 플라즈몬을 이용한 메타 표면을 구성할 수 있다.

[44] 본 발명의 실시예들에 따른 광소자는, 제1 전극들(EL1)에 제1 전압(V1)을 인가하고, 제2 전극들(EL2)에 제2 전압(V2)을 인가할 수 있다. 이로써, 제1 전극들(EL1)에 결합된 제1 가변 전도도 패턴들(GA1)과 제2 전극들(EL2)에 결합된 제2 가변 전도도 패턴들(GA2)에 서로 다른 페르미 에너지가 제공될 수 있다. 일 예로 가변 전도도 패턴들(GA)이 그래핀을 포함할 경우, 그래핀의 페르미 에너지를 조절하여 광을 변조할 수 있다.

[45] 본 발명의 광소자는, 제1 및 제2 전극들(EL1, EL2)이 서로 교번적으로 배열됨으로써, 두 가지 공진 특성이 상호 보완되도록 설계될 수 있다. 본 발명의 광소자는, 제1 전압(V1)과 제2 전압(V2)을 적절히 조합함으로써, 중적외선 반사파의 진폭을 유지한 채 위상을 조절하거나, 또는 중적외선 반사파의 위상을 유지한 채 진폭을 조절할 수 있다. 다시 말하면, 중적외선이 본 발명의 광 변조기(LM)에 입사할 때, 제1 전압(V1)과 제2 전압(V2)을 조절하여 반사파의 진폭과 위상을 각각 독립적으로 조절할 수 있다.

[46] 앞서 설명한 바와 같이, 본 발명의 실시예들에 따른 광소자는 중적외선의 파면을 자유롭게 조절할 수 있다. 따라서 본 발명의 실시예들에 따른 광소자는, 렌즈, 라이다 용 빔 스티어링 소자, 초 광대역 원거리 통신, 능동 열 복사 제어 등에 적용될 수 있다.

[47]

[48] 도 3, 도 4 및 도 5는 본 발명의 실시예들에 따른 광소자의 제조 방법을 나타낸 사시도들이다.

[49] 도 3을 참조하면, 기판(SUB) 상에 하부 전극(LEL)이 형성될 수 있다. 하부 전극(LEL)은 금속 물질 및 도전성 금속 질화물 중 적어도 하나를 포함할 수 있다. 하부 전극(LEL)을 형성하는 것은, 증착 공정 또는 도금 공정을 이용할 수 있다.

[50] 하부 전극(LEL) 상에 절연막(IL)이 형성될 수 있다. 절연막(IL)은 실리콘 산화막, 실리콘 질화막 또는 실리콘 산화질화막을 포함할 수 있다. 절연막(IL)을 형성하는 것은, 증착 공정을 이용할 수 있다.

[51] 도 4를 참조하면, 절연막(IL) 상에 상부 전극들(UEL)이 형성될 수 있다. 상부 전극들(UEL)은, 교번적으로 배열된 제1 전극들(EL1) 및 제2 전극들(EL2)을 포함할 수 있다.

[52] 일 예로, 상부 전극들(UEL)을 형성하는 것은, 절연막(IL) 상에 전극막을 형성하는 것, 및 상기 전극막을 패터닝하여 제1 및 제2 전극들(EL1, EL2)을 형성하는 것을 포함할 수 있다. 다른 예로, 상부 전극들(UEL)을 형성하는 것은, 마스크를 이용하여 절연막(IL) 상에 제1 및 제2 전극들(EL1, EL2)을 직접 형성하는 것을 포함할 수 있다. 제1 및 제2 전극들(EL1, EL2)은 동시에 형성될 수 있다. 또는, 제1 전극들(EL1)이 형성된 뒤, 이어서 제2 전극들(EL2)이 형성될 수도 있다.

- [53] 도 5를 참조하면, 상부 전극들(UEL) 상에 가변 전도도 막(GAL)이 형성될 수 있다. 일 예로, 가변 전도도 막(GAL)을 형성하는 것은, 기판(SUB)의 전면 상에 증착 공정을 수행하는 것을 포함할 수 있다. 다른 예로, 가변 전도도 막(GAL)을 형성하는 것은, 가변 전도도 막(GAL)을 상부 전극들(UEL) 상에 전사하는 것을 포함할 수 있다.
- [54] 도 1 및 도 2를 다시 참조하면, 가변 전도도 막(GAL)을 패터닝하여 가변 전도도 패턴들(GA)이 형성될 수 있다. 가변 전도도 패턴들(GA)은 제1 및 제2 가변 전도도 패턴들(GA1, GA2)을 포함할 수 있다. 제1 및 제2 가변 전도도 패턴들(GA1, GA2)은, 제1 및 제2 전극들(EL1, EL2)의 측벽들에 각각 인접하게 형성될 수 있다.
- [55]
- [56] 도 6은 본 발명의 실시예들에 따른 광소자를 나타낸 사시도이다. 도 7은 도 6의 A-A'선에 따른 단면도이다. 본 실시예에서는, 앞서 도 1 및 도 2를 참조하여 설명한 광소자와 중복되는 기술적 특징에 대한 상세한 설명은 생략하고, 차이점에 대해 상세히 설명한다.
- [57] 도 6 및 도 7을 참조하면, 제1 및 제2 가변 전도도 패턴들(GA1, GA2)은 서로 실질적으로 동일한 폭을 가질 수 있다. 예를 들어, 각각의 제1 가변 전도도 패턴들(GA1)은 제2 폭(W2)을 가질 수 있고, 각각의 제2 가변 전도도 패턴들(GA2) 역시 제2 폭(W2)을 가질 수 있다.
- [58]
- [59] 도 8은 본 발명의 실시예들에 따른 광소자를 나타낸 사시도이다. 도 9는 도 8의 A-A'선에 따른 단면도이다. 본 실시예에서는, 앞서 도 1 및 도 2를 참조하여 설명한 광소자와 중복되는 기술적 특징에 대한 상세한 설명은 생략하고, 차이점에 대해 상세히 설명한다.
- [60] 도 8 및 도 9를 참조하면, 각각의 제1 전극들(EL1)은 제1 측벽(SW1) 및 제1 측벽(SW1)에 대향하는 제2 측벽(SW2)을 가질 수 있다. 제2 측벽(SW2)은 제1 측벽(SW1)과 제2 방향(D2)으로 이격될 수 있다. 각각의 제2 전극들(EL2)은 제1 측벽(SW1) 및 제1 측벽(SW1)에 대향하는 제2 측벽(SW2)을 가질 수 있다.
- [61] 각각의 제1 가변 전도도 패턴들(GA1)은, 제1 전극(EL1) 및 제1 전극(EL1)과 제2 방향(D2)으로 인접하는 제2 전극(EL2) 사이에 배치될 수 있다. 다시 말하면, 제1 가변 전도도 패턴(GA1)은, 제1 전극(EL1)의 제2 측벽(SW2)과 제2 전극(EL2)의 제1 측벽(SW1) 사이에 배치될 수 있다. 제1 가변 전도도 패턴(GA1)은, 제1 전극(EL1)의 제2 측벽(SW2)과 이격될 수 있고, 제2 전극(EL2)의 제1 측벽(SW1)과도 이격될 수 있다. 다시 말하면, 제1 가변 전도도 패턴들(GA1)은 제1 및 제2 전극들(EL1, EL2)과 이격될 수 있다.
- [62] 각각의 제2 가변 전도도 패턴들(GA2)은, 제2 전극(EL2) 및 제2 전극(EL2)과 제2 방향(D2)으로 인접하는 제1 전극(EL1) 사이에 배치될 수 있다. 다시 말하면, 제2 가변 전도도 패턴(GA2)은, 제2 전극(EL2)의 제2 측벽(SW2)과 제1 전극(EL1)의

제1 측벽(SW1) 사이에 배치될 수 있다. 제2 가변 전도도 패턴(GA2)은, 제2 전극(EL2)의 제2 측벽(SW2)과 이격될 수 있고, 제1 전극(EL1)의 제1 측벽(SW1)과도 이격될 수 있다. 다시 말하면, 제2 가변 전도도 패턴들(GA2)은 제1 및 제2 전극들(EL1, EL2)과 이격될 수 있다.

[63]

[64] 도 10은 본 발명의 실시예들에 따른 광소자를 나타낸 사시도이다. 도 11a 및 도 11b는 각각 도 10의 A-A'선 및 B-B'선에 따른 단면도들이다. 본 실시예에서는, 앞서 도 1 및 도 2를 참조하여 설명한 광소자와 중복되는 기술적 특징에 대한 상세한 설명은 생략하고, 차이점에 대해 상세히 설명한다.

[65] 도 10, 도 11a 및 도 11b를 참조하면, 절연막(IL) 상에 상부 전극들(UEL)이 제공될 수 있다. 상부 전극들(UEL)은 제1 전극들(EL1) 및 제2 전극들(EL2)을 포함할 수 있다. 제1 및 제2 전극들(EL1, EL2) 각각은 패드 형태를 가질 수 있다. 평면적 관점에서, 제1 및 제2 전극들(EL1, EL2) 각각은 다각형 형태(예를 들어, 사각형)를 가질 수 있다.

[66] 제1 및 제2 전극들(EL1, EL2)은 절연막(IL) 상에서 2차원적으로 배열될 수 있다. 제1 및 제2 전극들(EL1, EL2)은 제2 방향(D2)을 따라 교번적으로 배열될 수 있다. 또한, 제1 및 제2 전극들(EL1, EL2)은 제1 방향(D1)을 따라 교번적으로 배열될 수 있다.

[67] 예를 들어, 하나의 제1 전극(EL1)의 주위에 네 개의 제2 전극들(EL2)이 배치될 수 있다. 상기 네 개의 제2 전극들(EL2)은 상기 하나의 제1 전극(EL1)과 제1 방향(D1) 및 제2 방향(D2)으로 인접할 수 있다. 하나의 제2 전극(EL2)의 주위에 네 개의 제1 전극들(EL1)이 배치될 수 있다. 상기 네 개의 제1 전극들(EL1)은 상기 하나의 제2 전극(EL2)과 제1 방향(D1) 및 제2 방향(D2)으로 인접할 수 있다.

[68] 제1 및 제2 전극들(EL1, EL2)은 서로 실질적으로 동일한 크기를 가질 수 있다. 제1 및 제2 전극들(EL1, EL2)은 서로 실질적으로 동일한 평면적 형태를 가질 수 있다.

[69] 제1 전극들(EL1)은 서로 제1 방향(D1)으로 제1 피치(P1)로 배열될 수 있다. 제1 전극들(EL1)은 서로 제2 방향(D2)으로 제1 피치(P1)로 배열될 수 있다. 제2 전극들(EL2)은 서로 제1 방향(D1)으로 제1 피치(P1)로 배열될 수 있다. 제2 전극들(EL2)은 서로 제2 방향(D2)으로 제1 피치(P1)로 배열될 수 있다.

[70] 절연막(IL) 상에 가변 전도도 패턴(GA)이 제공될 수 있다. 가변 전도도 패턴(GA)은 그리드(grid) 형태를 가질 수 있다. 구체적으로, 가변 전도도 패턴(GA)은 제1 방향(D1)으로 연장되는 제1 연장부들(EP1), 제1 방향(D1)으로 연장되는 제2 연장부들(EP2), 제2 방향(D2)으로 연장되는 제3 연장부들(EP3) 및 제2 방향(D2)으로 연장되는 제4 연장부들(EP4)을 포함할 수 있다.

[71] 제1 및 제2 연장부들(EP1, EP2)은 제2 방향(D2)을 따라 교번적으로 배열될 수 있다. 제3 및 제4 연장부들(EP3, EP4)은 제1 방향(D1)을 따라 교번적으로 배열될 수 있다. 제1 및 제3 연장부들(EP1, EP3) 각각은 제2 폭(W2)을 가질 수 있다. 제2

및 제4 연장부들(EP2, EP4) 각각은 제3 폭(W3)을 가질 수 있다.

- [72] 제1 연장부(EP1), 제2 연장부(EP2), 제3 연장부(EP3) 및 제4 연장부(EP4)가 서로 교차하여, 하나의 오프닝(OP)을 정의할 수 있다. 오프닝(OP) 내에 제1 전극(EL1) 또는 제2 전극(EL2)이 배치될 수 있다.

[73]

- [74] 도 12는 본 발명의 실시예들에 따른 광소자를 나타낸 사시도이다. 본 실시예에서는, 앞서 도 1 및 도 2를 참조하여 설명한 광소자와 중복되는 기술적 특징에 대한 상세한 설명은 생략하고, 차이점에 대해 상세히 설명한다.

- [75] 본 발명의 광 변조기(LM)는, 하부 전극(LEL) 아래의 기판(SUB)이 생략될 수 있다. 예를 들어, 도시되진 않았지만, 광 변조기(LM)의 양 단에 이를 지지하는 지지체가 배치될 수 있고, 도 12에 도시된 광 변조기(LM)의 활성 영역은 공중에 부양되게(suspended) 배치될 수 있다.

- [76] 본 실시예의 하부 전극(LEL)은 중적외선을 투과시킬 수 있는 전극일 수 있다. 일 예로, 하부 전극(LEL)은 투명 전도성 산화물(transparent conducting oxide, TCO)을 포함할 수 있다. 투명 전도성 산화물은, ITO(Indium tin oxide), FTO(F-doped tin oxide), ZnO(Zinc oxide), TiO₂(Titanium dioxide), GZO(Ga-doped zinc oxide), AZO (Al-doped zinc oxide) 및 이들의 조합으로 이루어진 군에서 선택될 수 있다. 다른 예로, 하부 전극(LEL)은 도핑된 실리콘을 포함할 수 있다.

청구범위

- [청구항 1] 하부 전극;
 상기 하부 전극 상의 절연막;
 상기 절연막 상의 상부 전극들; 및
 상기 절연막 상에서, 상기 상부 전극들에 각각 인접하여 배치된 가변 전도도 패턴들 포함하되,
 상기 상부 전극들은, 교번적으로 배열된 제1 및 제2 전극들을 포함하고,
 상기 제1 전극들간의 피치는, 상기 제2 전극들간의 피치와 동일하며,
 서로 인접하는 상기 제1 전극들 사이에 상기 제2 전극이 배치되고,
 상기 서로 인접하는 제1 전극들 중 하나와 상기 제2 전극간의 거리는 제1 거리이고,
 상기 서로 인접하는 제1 전극들 중 다른 하나와 상기 제2 전극간의 거리는 제2 거리이며,
 상기 제2 거리는 상기 제1 거리와 다른 광소자.
- [청구항 2] 제1항에 있어서,
 가변 전도도 패턴들은 그래핀(graphene), 인듐 주석 산화물(ITO; Indium Tin Oxide) 또는 흑린(Black Phosphorus)을 포함하는 광소자.
- [청구항 3] 제1항에 있어서,
 상기 가변 전도도 패턴들은, 상기 제1 및 제2 전극들에 각각 인접하여 배치된 제1 및 제2 가변 전도도 패턴들을 포함하는 광소자.
- [청구항 4] 제3항에 있어서,
 상기 제1 가변 전도도 패턴들 각각은, 상기 제1 전극의 일 측에 직접 접하고,
 상기 제2 가변 전도도 패턴들 각각은, 상기 제2 전극의 일 측에 직접 접하는 광소자.
- [청구항 5] 제4항에 있어서,
 상기 제1 가변 전도도 패턴들 각각은, 그와 인접하는 상기 제2 전극과 이격되고,
 상기 제2 가변 전도도 패턴들 각각은, 그와 인접하는 상기 제1 전극과 이격되는 광소자.
- [청구항 6] 제3항에 있어서,
 상기 제1 가변 전도도 패턴들 각각은, 그와 인접하는 상기 제1 전극 및 상기 제2 전극 모두와 이격되고,
 상기 제2 가변 전도도 패턴들 각각은, 그와 인접하는 상기 제1 전극 및 상기 제2 전극 모두와 이격되는 광소자.
- [청구항 7] 제3항에 있어서,
 상기 제1 및 제2 전극들은, 서로 동일한 제1 폭을 갖고,

각각의 상기 제1 가변 전도도 패턴들은, 제2 폭을 가지며,
 각각의 상기 제2 가변 전도도 패턴들은, 상기 제2 폭과 다른 제3 폭을 갖는
 광소자.

[청구항 8] 제1항에 있어서,
 상기 하부 전극은 평판 형태를 갖는 광소자.

[청구항 9] 제1항에 있어서,
 상기 상부 전극들은 제1 방향으로 연장되는 라인 형태를 갖고,
 상기 가변 전도도 패턴들은, 상기 상부 전극들을 따라 상기 제1 방향으로
 연장되는 광소자.

[청구항 10] 제1항에 있어서,
 상기 제1 전극들에 공통적으로 제1 전압이 인가되고,
 상기 제2 전극들에 공통적으로 제2 전압이 인가되며,
 상기 제2 전압은 상기 제1 전압과 다른 광소자.

[청구항 11] 하부 전극;
 상기 하부 전극 상의 절연막;
 상기 절연막 상의 상부 전극들; 및
 상기 절연막 상에서, 상기 상부 전극들에 각각 인접하여 배치된 가변
 전도도 패턴들 포함하되,
 상기 상부 전극들은, 교번적으로 배열된 제1 및 제2 전극들을 포함하고,
 상기 가변 전도도 패턴들은, 상기 제1 및 제2 전극들에 각각 인접하여
 배치된 제1 및 제2 가변 전도도 패턴들을 포함하며,
 상기 제1 및 제2 전극들은, 서로 동일한 제1 폭을 갖고,
 각각의 상기 제1 가변 전도도 패턴들은 제2 폭을 가지며,
 각각의 상기 제2 가변 전도도 패턴들은, 상기 제2 폭과 다른 제3 폭을 갖는
 광소자.

[청구항 12] 제11항에 있어서,
 서로 인접하는 상기 제1 및 제2 전극들은, 상기 제1 가변 전도도 패턴을
 사이에 두고 제1 거리로 이격되고,
 서로 인접하는 상기 제1 및 제2 전극들은, 상기 제2 가변 전도도 패턴을
 사이에 두고 제2 거리로 이격되며,
 상기 제1 거리와 상기 제2 거리는 서로 다른 광소자.

[청구항 13] 제11항에 있어서,
 상기 제1 전극들간의 피치는, 상기 제2 전극들간의 피치와 동일한 광소자.

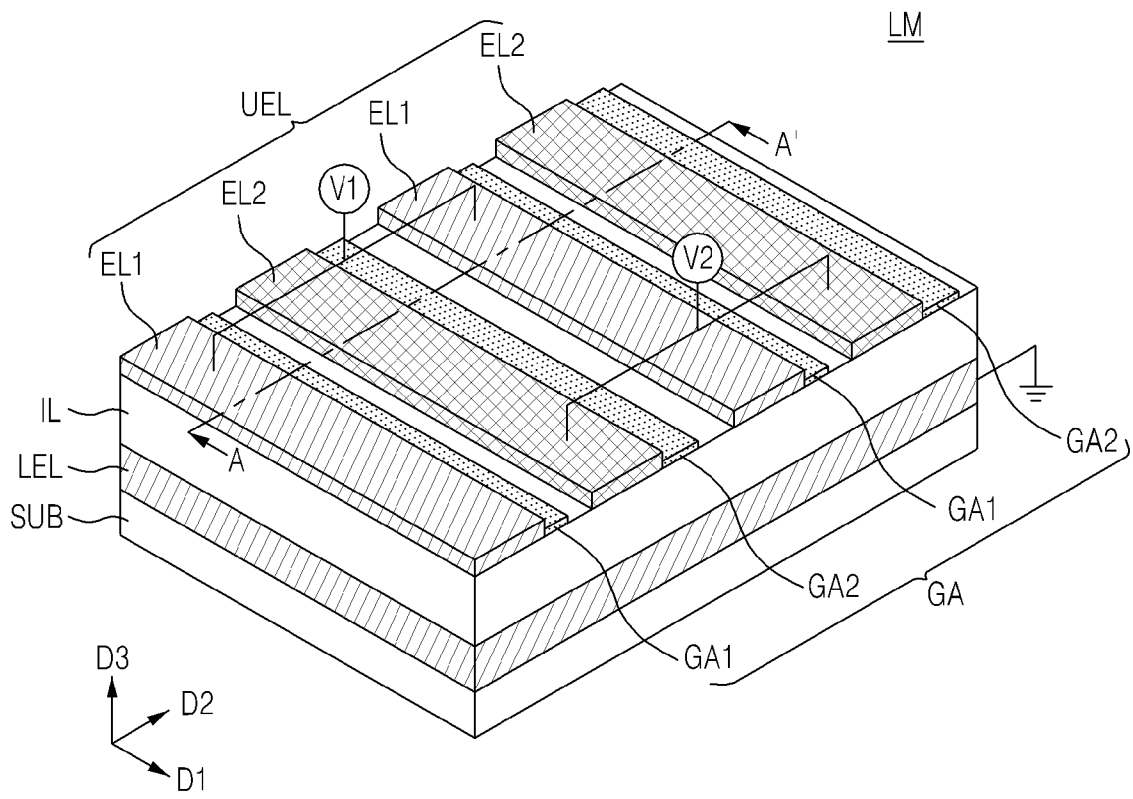
[청구항 14] 제11항에 있어서,
 상기 상부 전극들은 제1 방향으로 연장되는 라인 형태를 갖고,
 상기 가변 전도도 패턴들은, 상기 상부 전극들을 따라 상기 제1 방향으로
 연장되는 광소자.

[청구항 15] 제14항에 있어서,

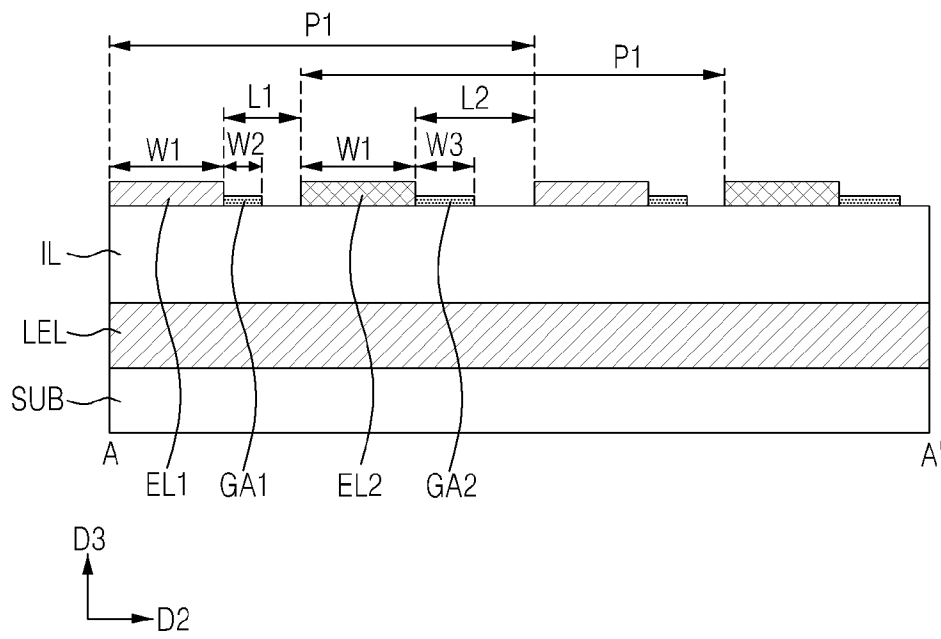
상기 제1 및 제2 전극들은, 상기 제1 방향과 교차하는 제2 방향으로 교번적으로 배열되는 광소자.

- [청구항 16] 하부 전극;
상기 하부 전극 상의 절연막;
상기 절연막 상의 상부 전극들; 및
상기 절연막 상에서, 상기 상부 전극들에 각각 인접하여 배치된 가변 전도도 패턴들 포함하되,
상기 상부 전극들은, 교번적으로 배열된 제1 및 제2 전극들을 포함하고,
상기 가변 전도도 패턴들은, 상기 제1 및 제2 전극들에 각각 인접하여 배치된 제1 및 제2 가변 전도도 패턴들을 포함하며,
서로 인접하는 상기 제1 및 제2 전극들은, 상기 제1 가변 전도도 패턴을 사이에 두고 제1 거리로 이격되고,
서로 인접하는 상기 제1 및 제2 전극들은, 상기 제2 가변 전도도 패턴을 사이에 두고 제2 거리로 이격되며,
상기 제2 거리는 상기 제1 거리와 다른 광소자.
- [청구항 17] 제16항에 있어서,
상기 제1 전극들간의 피치는, 상기 제2 전극들간의 피치와 동일한 광소자.
- [청구항 18] 제16항에 있어서,
상기 제1 및 제2 전극들은, 서로 동일한 제1 폭을 갖고,
각각의 상기 제1 가변 전도도 패턴들은, 제2 폭을 가지며,
각각의 상기 제2 가변 전도도 패턴들은, 상기 제2 폭과 다른 제3 폭을 갖는 광소자.
- [청구항 19] 제16항에 있어서,
상기 상부 전극들은 제1 방향으로 연장되는 라인 형태를 갖고,
상기 가변 전도도 패턴들은, 상기 상부 전극들을 따라 상기 제1 방향으로 연장되는 광소자.
- [청구항 20] 제16항에 있어서,
상기 제1 가변 전도도 패턴들 각각은, 상기 제1 전극의 일 측에 직접 접하고,
상기 제2 가변 전도도 패턴들 각각은, 상기 제2 전극의 일 측에 직접 접하는 광소자.

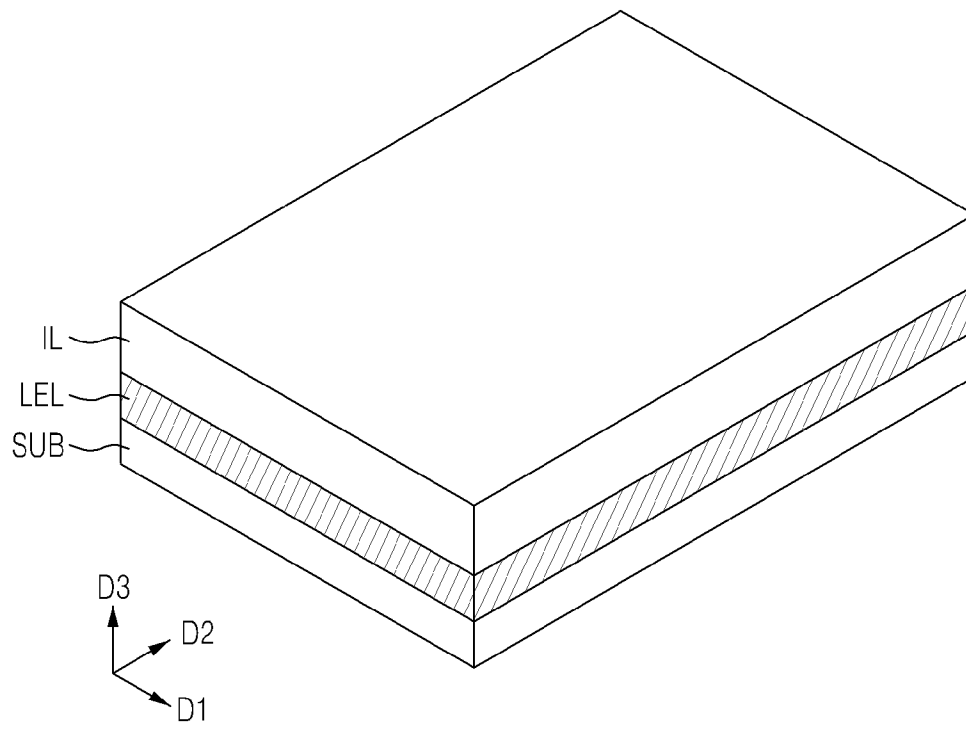
[도1]



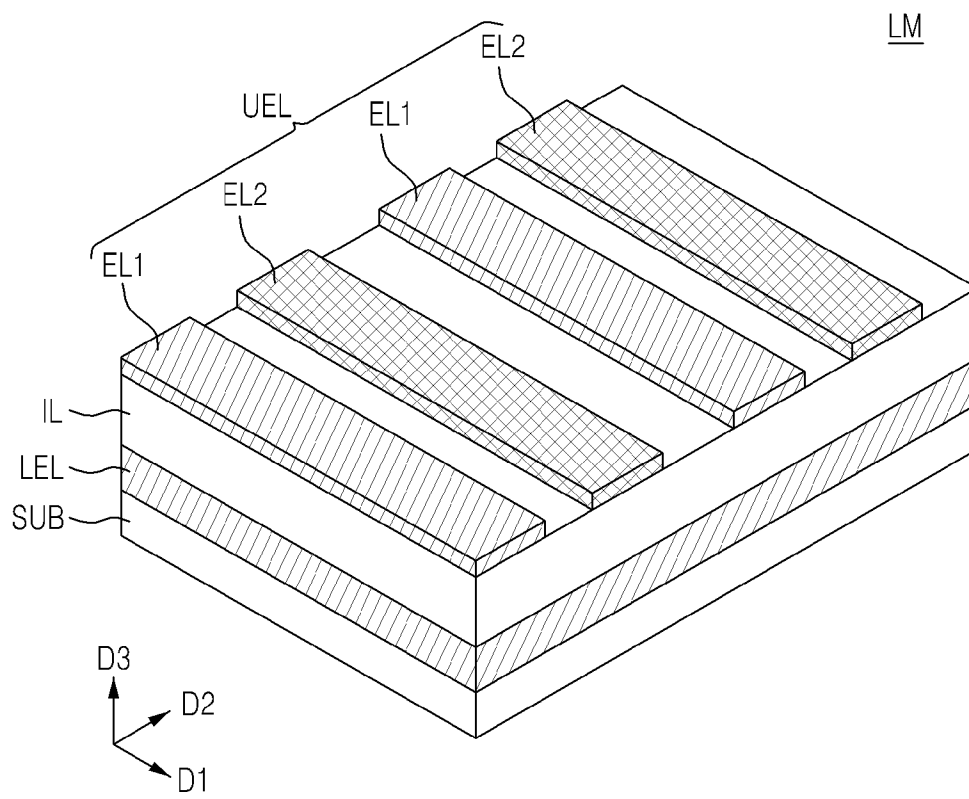
[도2]



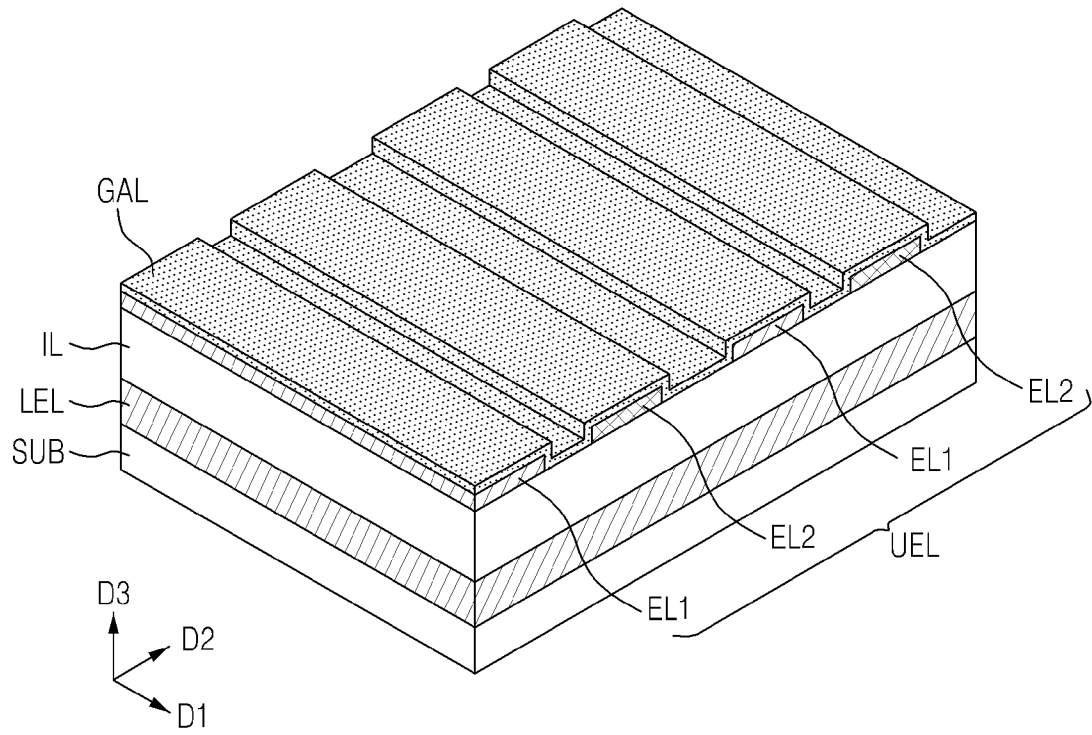
[도3]



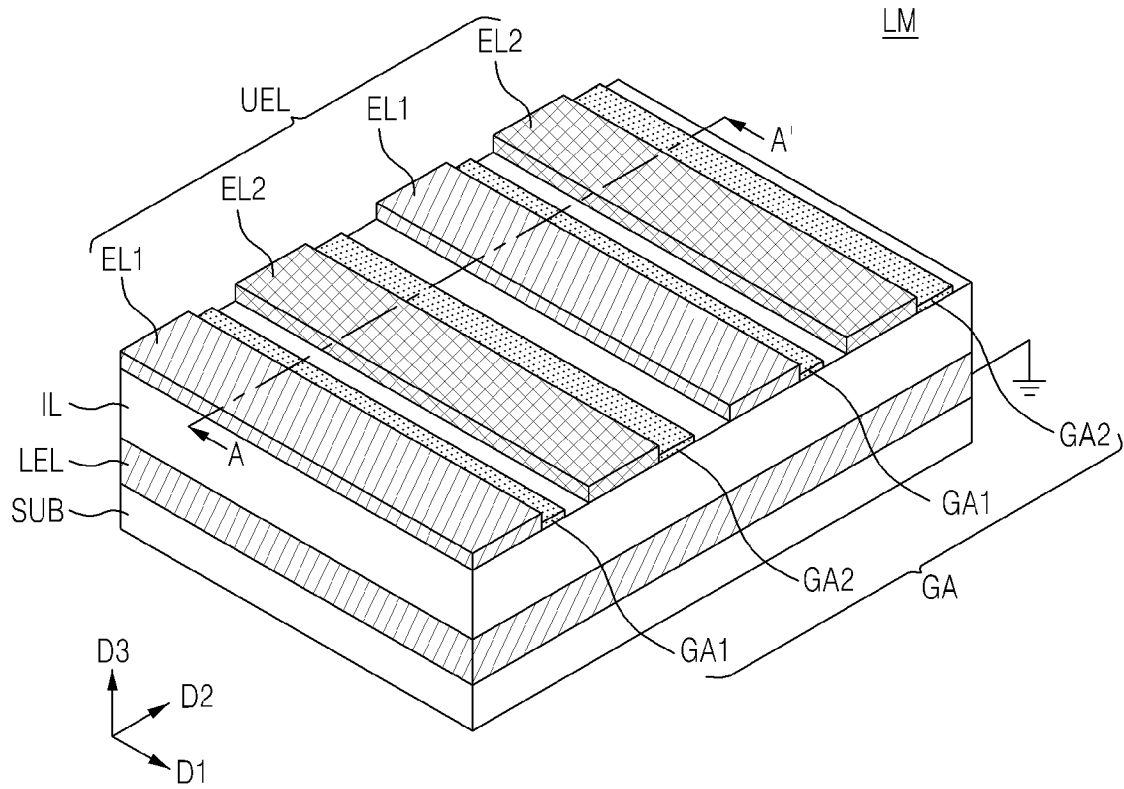
[도4]



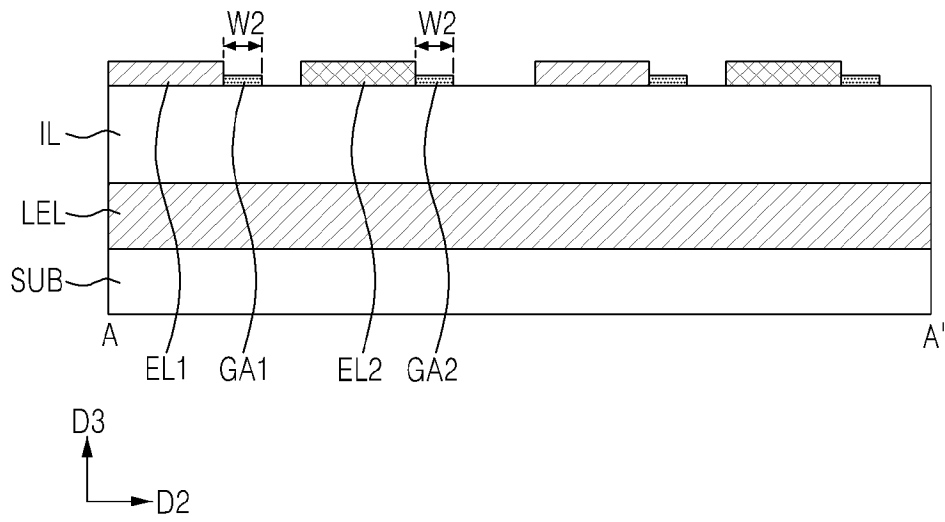
[도5]



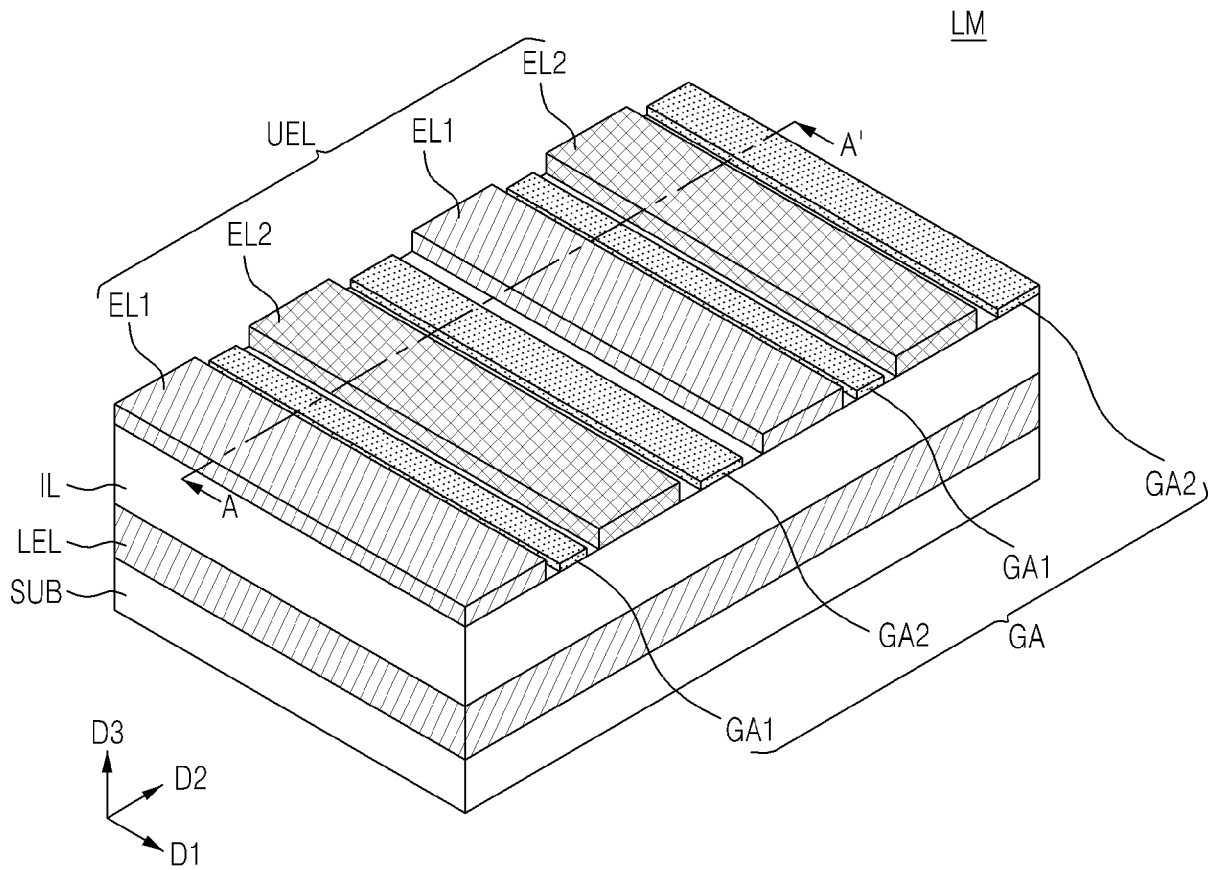
[도6]



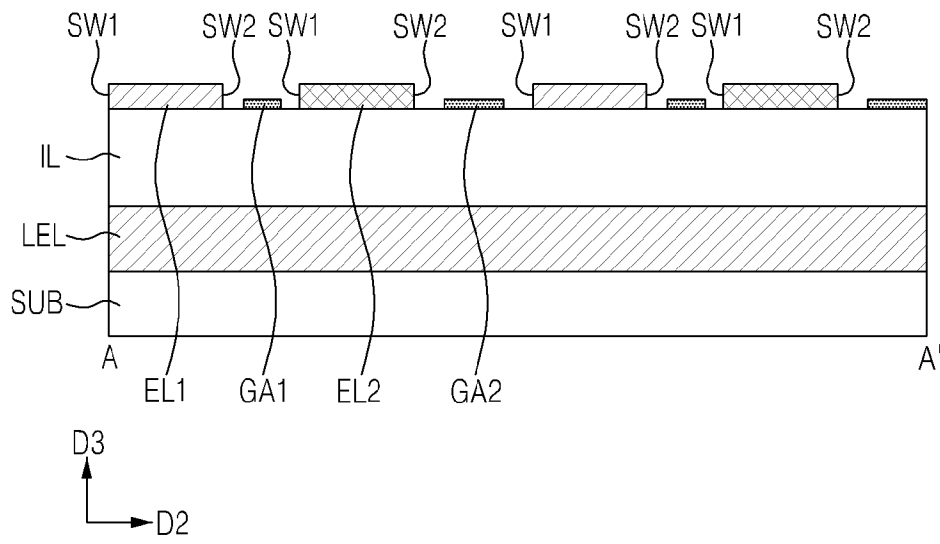
[도7]



[도8]



[도9]



[도10]

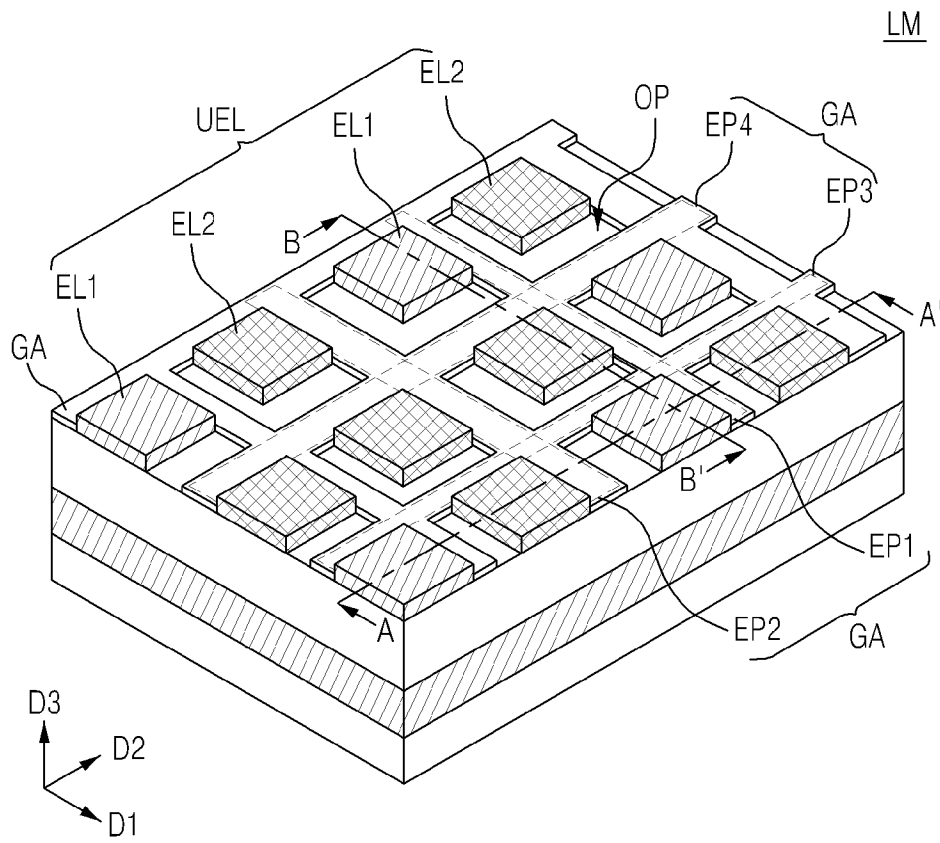
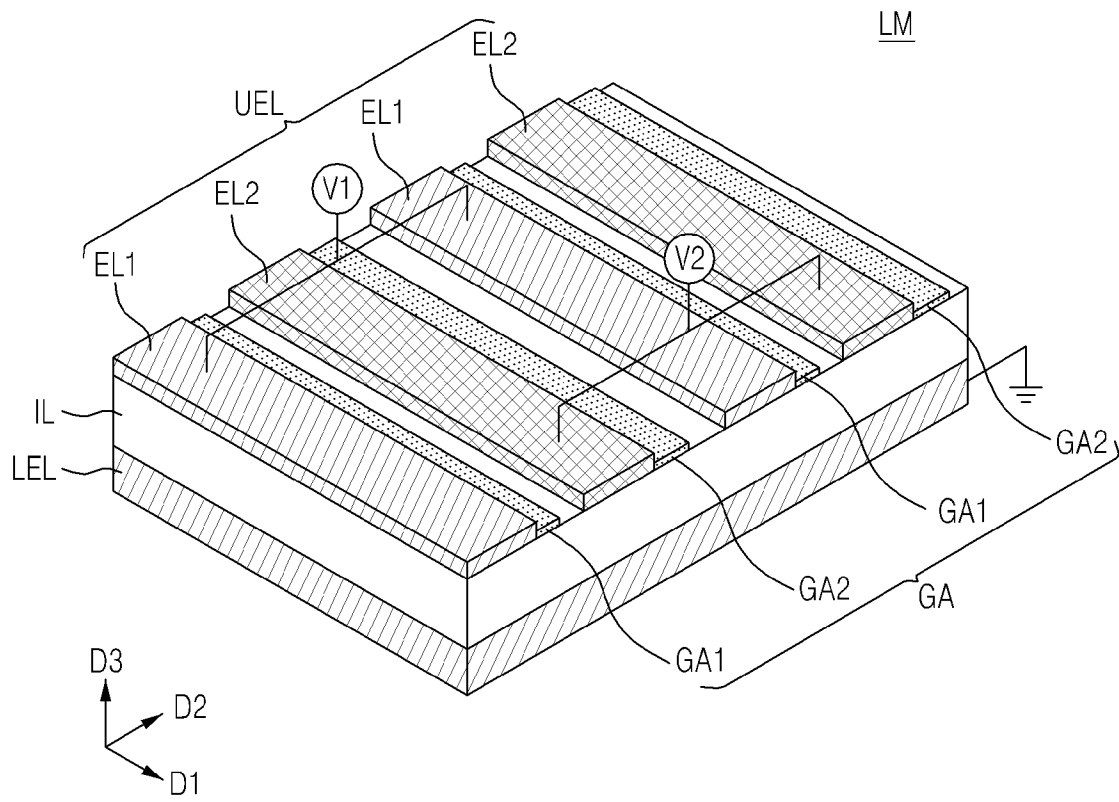


Diagram illustrating a cross-sectional view of a semiconductor device structure, showing a repeating pattern of gate electrodes (EL1, EL2) and a gate array (GA) region. The structure includes layers IL, LEL, and SUB. Dimensions P1, L1, L2, W1, W2, and W3 are indicated. The GA region is defined by a bracket below the gate electrodes. The device is bounded by A and A'.

[도 12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2019/016396**A. CLASSIFICATION OF SUBJECT MATTER****G02B 26/00(2006.01)i, G02B 1/04(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02B 26/00; G02B 1/08; G02B 26/06; G02B 6/12; G02F 1/015; G02F 1/017; G02F 1/025; G02F 1/03; H01L 21/762; H01L 29/16; H01L 31/028; G02B 1/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above

Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: optical modulator, electrode, meta surface, voltage, phase

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2018-0082305 A (SAMSUNG ELECTRONICS CO., LTD. et al.) 18 July 2018 See paragraphs [0034], [0037], [0046]; claims 1, 4; and figure 1.	1-20
A	KR 10-1871295 B1 (SAMSUNG ELECTRONICS CO., LTD.) 03 August 2018 See figures 1-2.	1-20
A	KR 10-2017-0041517 A (SAMSUNG ELECTRONICS CO., LTD. et al.) 17 April 2017 See figures 1-4, 7.	1-20
A	KR 10-2015-0023227 A (SONY CORPORATION) 05 March 2015 See figures 1, 14.	1-20
A	US 9893219 B2 (KABUSHIKI KAISHA TOSHIBA) 13 February 2018 See figures 9, 13.	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

03 MARCH 2020 (03.03.2020)

Date of mailing of the international search report

03 MARCH 2020 (03.03.2020)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsu-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2019/016396

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2018-0082305 A	18/07/2018	US 10444355 B2 US 2018-0196137 A1	15/10/2019 12/07/2018
KR 10-1871295 B1	03/08/2018	CN 103064200 A EP 2584397 A1 EP 2584397 B1 JP 2013-088810 A JP 5980645 B2 KR 10-2013-0042906 A US 2013-0101247 A1 US 9042683 B2	24/04/2013 24/04/2013 25/10/2017 13/05/2013 31/08/2016 29/04/2013 25/04/2013 26/05/2015
KR 10-2017-0041517 A	17/04/2017	EP 3154094 A1 US 2017-0104071 A1 US 9666675 B2	12/04/2017 13/04/2017 30/05/2017
KR 10-2015-0023227 A	05/03/2015	JP 2013-257482 A JP 6119121 B2 KR 10-2059215 B1 TW 201350969 A US 2015-0168747 A1 US 9846317 B2 WO 2013-186985 A1	26/12/2013 26/04/2017 24/12/2019 16/12/2013 18/06/2015 19/12/2017 19/12/2013
US 9893219 B2	13/02/2018	JP 2017-011209 A US 2016-0380121 A1	12/01/2017 29/12/2016

A. 발명이 속하는 기술분류(국제특허분류(IPC))

G02B 26/00(2006.01)i, G02B 1/04(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

G02B 26/00; G02B 1/08; G02B 26/06; G02B 6/12; G02F 1/015; G02F 1/017; G02F 1/025; G02F 1/03; H01L 21/762; H01L 29/16; H01L 31/028; G02B 1/04

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 광 변조기(Optical Modulator), 전극(Electrode), 메타 표면(Meta Surface), 전압(Voltage), 위상(Phase)

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-2018-0082305 A (삼성전자주식회사 등) 2018.07.18 단락[0034], [0037], [0046]; 청구항 1, 4; 및 도면 1 참조.	1-20
A	KR 10-1871295 B1 (삼성전자 주식회사) 2018.08.03 도면 1-2 참조.	1-20
A	KR 10-2017-0041517 A (삼성전자주식회사 등) 2017.04.17 도면 1-4, 7 참조.	1-20
A	KR 10-2015-0023227 A (소니 주식회사) 2015.03.05 도면 1, 14 참조.	1-20
A	US 9893219 B2 (KABUSHIKI KAISHA TOSHIBA) 2018.02.13 도면 9, 13 참조.	1-20

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“D” 본 국제출원에서 출원인이 인용한 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후 “X”에 공개된 선출원 또는 특허 문헌

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일

2020년 03월 03일 (03.03.2020)

국제조사보고서 발송일

2020년 03월 03일 (03.03.2020)

ISA/KR의 명칭 및 우편주소



대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

강성철

전화번호 +82-42-481-8405



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2018-0082305 A	2018/07/18	US 10444355 B2 US 2018-0196137 A1	2019/10/15 2018/07/12
KR 10-1871295 B1	2018/08/03	CN 103064200 A EP 2584397 A1 EP 2584397 B1 JP 2013-088810 A JP 5980645 B2 KR 10-2013-0042906 A US 2013-0101247 A1 US 9042683 B2	2013/04/24 2013/04/24 2017/10/25 2013/05/13 2016/08/31 2013/04/29 2013/04/25 2015/05/26
KR 10-2017-0041517 A	2017/04/17	EP 3154094 A1 US 2017-0104071 A1 US 9666675 B2	2017/04/12 2017/04/13 2017/05/30
KR 10-2015-0023227 A	2015/03/05	JP 2013-257482 A JP 6119121 B2 KR 10-2059215 B1 TW 201350969 A US 2015-0168747 A1 US 9846317 B2 WO 2013-186985 A1	2013/12/26 2017/04/26 2019/12/24 2013/12/16 2015/06/18 2017/12/19 2013/12/19
US 9893219 B2	2018/02/13	JP 2017-011209 A US 2016-0380121 A1	2017/01/12 2016/12/29