

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年4月19日(19.04.2018)



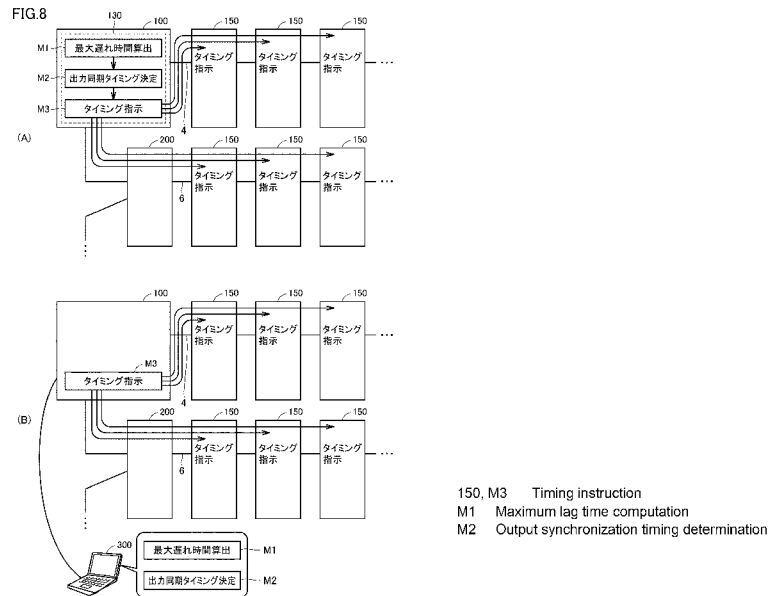
(10) 国際公開番号

WO 2018/070190 A1

- (51) 国際特許分類:
G05B 19/05 (2006.01) H04L 12/28 (2006.01)
- (21) 国際出願番号: PCT/JP2017/033635
- (22) 国際出願日: 2017年9月19日(19.09.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-202216 2016年10月14日(14.10.2016) JP
- (71) 出願人: オムロン株式会社 (OMRON CORPORATION) [JP/JP]; 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 Kyoto (JP).
- (72) 発明者: 福田 泰士 (FUKUDA, Yasunori); 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 オムロン株式会社内 Kyoto (JP). 江口 重行 (EGUCHI, Shigeyuki); 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 オムロン株式会社内 Kyoto (JP).
- (74) 代理人: 特許業務法人深見特許事務所 (FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島三丁目2番4号 中之島フェスティバルタワー・ウエスト Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: COMPUTING DEVICE AND CONTROL SYSTEM

(54) 発明の名称: 演算装置および制御システム



(57) **Abstract:** Provided is a computing device constituting a control system. The computing device includes: a master clock that manages the time for the control system; a first communication circuit that transmits and receives data to and from a first functional unit, via a first communication line; a second communication circuit that transmits and receives data to and from a second functional unit, via a second communication line; and a timing instruction means for instructing the first functional unit regarding a first timing at which to start processing for outputting a signal corresponding to output



CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

data received by the first functional unit, and also instructing the second functional unit regarding a second timing at which to start processing for outputting a signal corresponding to output data received by the second functional unit.

(57) 要約: 制御システムを構成する演算装置が提供される。演算装置は、制御システムにおける時刻を管理するマスタクロックと、第1の通信線を介して第1の機能ユニットとの間でデータを送受信する第1の通信回路と、第2の通信線を介して第2の機能ユニットとの間でデータを送受信する第2の通信回路と、第1の機能ユニットにおいて受信された出力データに対応する信号を出力するための処理を開始すべき第1のタイミングを第1の機能ユニットへ指示するとともに、第2の機能ユニットにおいて受信された出力データに対応する信号を出力するための処理を開始すべき第2のタイミングを第2の機能ユニットへ指示する、タイミング指示手段とを含む。

明 細 書

発明の名称：演算装置および制御システム

技術分野

[0001] 本発明は、複数の機能ユニットを含む制御システムおよびその制御システムを構成する演算装置に関する。

背景技術

[0002] 様々なF A (Factory Automation) を実現するための主たるコンポーネントとして、P L C (プログラマブルコントローラ) などの制御装置が普及している。このような制御装置は、1または複数の機能ユニットとの間で通信線を介してデータを遣り取りする。

[0003] 複数の機能ユニットが通信線を介して接続される場合、データが通信線を伝送することによる遅延が生じる。このような遅延の大きさは機能ユニットが接続されている位置に応じてばらつく。このような遅延時間のばらつきに依存して、機能ユニットが入力データを取得する、および、出力データを出力するタイミングもばらつく可能性がある。

[0004] このような課題に対して、特開2014-120884号公報（特許文献1）は、マスタ装置とネットワークを介して接続される1つまたは複数のスレーブ装置とを備える制御システムにおける同期タイミングを容易に決定できる環境を開示する。

先行技術文献

特許文献

[0005] 特許文献1：特開2014-120884号公報

発明の概要

発明が解決しようとする課題

[0006] 特開2014-120884号公報（特許文献1）に開示される制御システムは、マスタ装置とネットワークを介して接続されるスレーブ装置に接続される機能ユニットの間での同期を考慮したものであり、マスタ装置である

PLCの内部バスに接続されている機能ユニットと、スレーブ装置に接続される機能ユニットとの間で同期をとる方法については開示されていない。

[0007] 本発明は、異なる通信線を介してそれぞれ演算装置に接続された複数の機能ユニットの間で、それぞれの信号が出力されるタイミングを同期させることのできる新たな構成を提供することを目的とする。

課題を解決するための手段

[0008] 本発明のある局面に従えば、制御システムを構成する演算装置が提供される。演算装置は、制御システムにおける時刻を管理するマスタクロックと、第1の通信線を介して第1の機能ユニットとの間でデータを送受信する第1の通信回路とを含む。第1の機能ユニットは、マスタクロックと同期される第1のクロックを有している。演算装置は、第2の通信線を介して第2の機能ユニットとの間でデータを送受信する第2の通信回路を含む。第2の機能ユニットは、マスタクロックと同期される第2のクロックを有している。演算装置は、第1の機能ユニットにおいて受信された出力データに対応する信号を出力するための処理を開始すべき第1のタイミングを第1の機能ユニットへ指示するとともに、第2の機能ユニットにおいて受信された出力データに対応する信号を出力するための処理を開始すべき第2のタイミングを第2の機能ユニットへ指示する、タイミング指示手段を含む。第1および第2のタイミングは、マスタクロックが管理する時刻を基準として定義される。

[0009] 好ましくは、演算装置は、第1の通信回路に対して出力データの送信が要求されてから当該出力データに対応する信号が第1の機能ユニットにおいて出力可能になるまでに要する第1の遅れ時間と、第2の通信回路に対して出力データの送信が要求されてから当該出力データに対応する信号が第2の機能ユニットにおいて出力可能になるまでに要する第2の遅れ時間とを算出する算出手段をさらに含む。

[0010] 好ましくは、演算装置は、第1の遅れ時間の最大値および第2の遅れ時間の最大値に基づいて、制御システムに含まれる機能ユニットが信号を出力する同期タイミングを決定する同期タイミング決定手段をさらに含む。同期タ

イミング決定手段は、決定された同期タイミングに基づいて、第1および第2のタイミングを決定する。

[0011] 好ましくは、算出手段は、(1)第1の通信回路に対して出力データの送信が要求されてから第1の通信線上にデータが送出されるまでに要する時間と、(2)第2の通信回路に対して出力データの送信が要求されてから第2の通信線上にデータが送出されるまでに要する時間と、(3)第1の通信線上に送出されたデータが第1の機能ユニットまで転送されるのに要する時間と、(4)第2の通信線上に送出されたデータが第2の機能ユニットまで転送されるのに要する時間と、(5)第1の機能ユニットが出力データを受信してから当該受信データに対応する信号が出力可能になるまでに要する時間と、(6)第2の機能ユニットが出力データを受信してから当該受信データに対応する信号が出力可能になるまでに要する時間とのうち、少なくとも一部を考慮して第1の遅れ時間および第2の遅れ時間を算出する。

[0012] 好ましくは、タイミング指示手段は、演算装置に接続された外部装置から第1のタイミングおよび第2のタイミングを取得する。

[0013] 好ましくは、演算装置は、プログラムを実行するプロセッサと、プロセッサに接続され、第1の通信回路および第2の通信回路に対して出力データの送信を要求する通信起動回路とをさらに含む。

[0014] 好ましくは、通信起動回路は、FPGAまたはASICを用いて実装される。

本発明の別の局面に従う制御システムは、制御システムにおける時刻を管理するマスタクロックを有する演算装置と、演算装置と第1の通信線を介して接続される第1の機能ユニットとを含む。第1の機能ユニットは、マスタクロックと同期される第1のクロックを有している。制御システムは、演算装置と第2の通信線を介して接続される中継装置と、中継装置と第3の通信線を介して接続される第2の機能ユニットとを含む。第2の機能ユニットは、マスタクロックと同期される第2のクロックを有している。演算装置は、第1の機能ユニットにおいて受信された出力データに対応する信号を出力す

るための処理を開始すべき第1のタイミングを第1の機能ユニットへ指示するとともに、第2の機能ユニットにおいて受信された出力データに対応する信号を出力するための処理を開始すべき第2のタイミングを第2の機能ユニットへ指示する、タイミング指示手段を含む。第1および第2のタイミングは、マスタクロックが管理する時刻を基準として定義される。

発明の効果

[0015] 本発明に従えば、異なる通信線を介してそれぞれ演算装置に接続された複数の機能ユニットの間で、それぞれの信号が出力されるタイミングを同期させることができる。

図面の簡単な説明

[0016] [図1]本実施の形態に係る制御システムが提供する出力タイミング同期機能について説明するための模式図である。

[図2]本実施の形態に係る制御システムの要部構成を示す模式図である。

[図3]本実施の形態に係る制御システムにおいて出力信号を出力開始または更新するために必要な処理を説明するための図である。

[図4]本実施の形態に係る制御システムにおいて用いられる1／0リフレッシュフレームのデータ構造の一例を示す模式図である。

[図5]本実施の形態に係る制御システムが提供する出力タイミング同期機能に係る各部の処理を示すタイミングチャートである。

[図6]本実施の形態に係る制御システムが提供する出力タイミング同期機能に係る最大遅れ時間の算出手順を説明するための図である。

[図7]本実施の形態に係る制御システムに分散配置されるクロックに着目した模式図である。

[図8]本実施の形態に係る制御システムにおいて出力同期タイミングを設定するための構成例を示す模式図である。

[図9]本実施の形態に係る制御システムにおける出力タイミング同期機能に係る処理手順を示すフローチャートである。

発明を実施するための形態

[0017] 本発明の実施の形態について、図面を参照しながら詳細に説明する。なお、図中の同一または相当部分については、同一符号を付してその説明は繰返さない。

[0018] 以下の説明においては、「制御装置」の典型例として、P L C（プログラマブルコントローラ）を具体例として説明するが、P L Cとの名称に限定されることなく、本明細書に開示された技術的思想は、任意の制御装置に対して適用可能である。また、P L C（制御装置）を含むシステム全体を、以下では「制御システム」とも称する。

[0019] < A. 概要 >

まず、本実施の形態に係る制御システムが提供する出力タイミング同期機能について説明する。図 1 は、本実施の形態に係る制御システム 1 が提供する出力タイミング同期機能について説明するための模式図である。

[0020] 図 1（A）を参照して、一例として、制御システム 1 は、P L C 2 と、1 または複数のリモート I / O 装置 3 とから構成される。P L C 2 において、自装置に装着される 1 または複数の機能ユニットの間は、図示しない内部ネットワークまたは内部バスを介して接続されている。リモート I / O 装置 3 の各々についても、自装置に装着される 1 または複数の機能ユニットの間は、図示しないネットワークまたはバスを介して接続されている。P L C 2 と 1 または複数のリモート I / O 装置 3 とはネットワークを介して接続されている。

[0021] 以下では、P L C 2 またはリモート I / O 装置 3 の各装置において、各装置に装着される機能ユニットとの間でデータを遣り取りする通信線（典型的には、内部ネットワークまたは内部バス）を「ローカルネットワーク」と称し、P L C 2 と 1 または複数のリモート I / O 装置 3 との間でデータを遣り取りする通信線を「リモートネットワーク」と称す。「ローカルネットワーク」および「リモートネットワーク」との名称は、説明の便宜上のものであり、本発明の技術的範囲はこれらの名称に限定されるものではない。すなわち、本明細書において、「通信線」は、何らかのプロトコルに従って装置間

またはユニット間でデータを送受信するためのフレームワーク全般を包含する。「通信線」は、パラレル通信方式およびシリアル通信方式のいずれであってもよく、また、バスおよびネットワークのいずれであってもよい。

[0022] 本明細書において、「機能ユニット」は、制御システムによる様々な機械や設備の制御を実現するために必要な各種機能を提供するものを包含する。機能ユニットの一例としては、Ｉ／Ｏユニット、通信ユニット、温度調整ユニット、ＩＤ（Identifier）センサユニットなどが挙げられる。

[0023] Ｉ／Ｏユニットは、例えば、デジタル入力（ＤＩ）ユニット、デジタル出力（ＤＯ）ユニット、アナログ出力（ＡＩ）ユニット、アナログ出力（ＡＯ）ユニット、パルスキャッチ入力ユニット、および、複数の種類を混合させた複合ユニットなどを包含し得る。

[0024] 温度調整ユニットは、温度計測値などを取得するアナログ入力機能と、制御指令などを出力するアナログ出力機能と、ＰＩＤ（Proportional Integral Differential）制御機能とを含む制御装置を包含し得る。ＩＤセンサユニットは、ＲＦＩＤ（Radio Frequency Identifier）などから非接触でデータを読み出す装置を包含し得る。

[0025] 図１（Ａ）に示す制御システム１において、ＰＬＣ２に装着される機能ユニットから外部出力される出力信号ＯＵＴ１と、ＰＬＣ２とリモートネットワーク５を介して接続されている２つのリモートＩ／Ｏ装置３にそれぞれ装着される機能ユニットからそれぞれ外部出力される出力信号ＯＵＴ２およびＯＵＴ３とについて考える。出力信号ＯＵＴ１、ＯＵＴ２、ＯＵＴ３の各値は、対応する機能ユニットに与えられるデータ（以下、「出力データ」とも称す。）の値を反映するものである。すなわち、出力データは、各機能ユニット１５０から制御対象の機械や設備などへ外部出力される信号を定義する指令値に相当する。

[0026] 図１（Ｂ）には、ＰＬＣ２で実行されるユーザプログラムの一例を示す。図１（Ｂ）に示すユーザプログラムは、任意の機能ユニットが収集したフィールドなどからの信号（以下、「入力データ」とも称す。）ＩＮ１を条件と

して、3つの出力信号OUT1、OUT2、OUT3を並列的に活性化する命令を含む。

[0027] 図1(C)のタイムチャートは、図1(B)に示すユーザプログラムに対する出力タイミング同期機能による結果の一例を示す。このタイムチャートに示すように、PLC2に装着された機能ユニットからの出力信号OUT1およびリモートI/O装置3に装着されたそれぞれの機能ユニットからの出力信号OUT2およびOUT3のいずれもが、同一のタイミングt1において、オンからオフに値が変化している。

[0028] このように、本実施の形態に係る出力タイミング同期機能は、制御システム1を構成する複数の機能ユニットがいずれの位置に装着されているとしても、指定された出力信号を指定されたタイミングで一斉に出力開始または更新する機能を提供する。

[0029] なお、図1には、リモートネットワーク5を介して接続されるリモートI/O装置3に機能ユニットが装着される構成を例示するが、リモートネットワーク5に、個々の機能ユニットが直接的に装着される構成にも適用できる。また、機能ユニットとして、通信ユニットを採用することで、さらに別の下位ネットワークを構成することもできる。このように構成される下位ネットワークに接続される機能ユニットに対しても、出力タイミング同期機能を適用可能である。

[0030] < B. 装置構成 >

次に、本実施の形態に係る制御システム1の装置構成について説明する。図2は、本実施の形態に係る制御システム1の要部構成を示す模式図である。

[0031] 図2を参照して、本実施の形態に係るPLC2は、典型的には、CPUユニット100と、1または複数の機能ユニット150とから構成される。本実施の形態に係るPLC2は、リモートI/O装置3は、通信カプラユニット200と、1または複数の機能ユニット150とから構成される。

[0032] (b1: CPUユニット100)

CPUユニット100は、PLC2を含む制御システム1を構成する一要素であり、制御システム1での処理を制御する演算装置に相当する。CPUユニット100と1または複数の機能ユニット150との間は、通信線の一例であるローカルネットワーク4を介して接続されている。

[0033] CPUユニット100は、ローカルマスタ回路110と、リモートマスタ回路120と、演算処理部130と、通信起動回路140とを含む。

[0034] ローカルマスタ回路110は、通信線の一例であるローカルネットワーク4を介して、CPUユニット100に装着される1または複数の機能ユニット150（第1の機能ユニット）とデータを送受信する通信回路に相当する。より具体的には、ローカルマスタ回路110は、1または複数の機能ユニット150が収集または生成したデータ（入力データ）を受信し、CPUユニット100により取得または生成されたデータ（出力データ）を1または複数の機能ユニット150へ送信する。

[0035] ローカルマスタ回路110は、ローカルネットワーク4と物理的に接続され、通信起動回路140からの指令に従って電気信号を生成して、ローカルネットワーク4上に通信フレームを送信するとともに、ローカルネットワーク4上を伝送される通信フレームを受信して、通信起動回路140を介して演算処理部130へ出力する。ローカルマスタ回路110は、ローカルネットワーク4を介したデータの遣り取りに加えて、ローカルネットワーク4上を転送される通信フレームの到着時間を保証するための時間管理および送受信タイミング管理などを行う機能を有している。

[0036] ローカルネットワーク4上では、予め定められたデータ構造を有する通信フレームが所定周期で順次転送されてもよく、CPUユニット100および各機能ユニット150は、順次転送される通信フレームに対して、指定されたデータを指定された領域に書き込み、および、必要なデータに対応する領域から読出す。

[0037] ローカルネットワーク4は、一種の定周期ネットワークが採用されてもよく、CPUユニット100のローカルマスタ回路110の制御下において、

通信フレームの送信および伝送が所定周期毎に繰返される。

- [0038] このような定周期ネットワークとしては、Ethernet（登録商標）、Ethernet/IP（登録商標）、DeviceNet（登録商標）、Component（登録商標）などの公知のプロトコルに係るネットワークを採用してもよい。
- [0039] より具体的には、ローカルマスタ回路110は、送受信ポート112と、送受信コントローラ116と、クロック118とを含む。
- [0040] 送受信ポート112は、ローカルネットワーク4と物理的に接続される部位であり、送受信コントローラ116からの指令に従って電気信号を生成して、ローカルネットワーク4上に送信するとともに、ローカルネットワーク4上に生じる電気信号をデジタル信号に変換して送受信コントローラ116へ出力する。
- [0041] 送受信コントローラ116は、ローカルネットワーク4上を転送される通信フレームの生成および受信に関する処理を行う。
- [0042] クロック118は、送受信コントローラ116から通信フレームの送信などを指示するタイミングの基準となるパルスを発生する。クロック118としては、リアルタイムクロックを採用することもできるが、本実施の形態においては、所定周期でカウントアップ（インクリメント）するフリーランカウンタ（Free Run Counter）が用いられる。フリーランカウンタが出力するカウンタ値をある時点からの経過時間として扱うことで、現在時刻を計算でき、これによってタイマとして機能させることができる。
- [0043] リモートマスタ回路120は、通信線の一例であるリモートネットワーク5を介して、リモートI/O装置3に含まれる1または複数の機能ユニット150（第2の機能ユニット）とデータを送受信する。より具体的には、リモートマスタ回路120は、リモートI/O装置3が収集または生成したデータ（入力データ）を受信し、CPUユニット100により取得または生成されたデータ（出力データ）をリモートI/O装置3へ送信する。
- [0044] リモートマスタ回路120は、リモートネットワーク5と物理的に接続さ

れ、通信起動回路140からの指令に従って電気信号を生成して、リモートネットワーク5上に通信フレームを送信するとともに、リモートネットワーク5上を伝送される通信フレームを受信して、通信起動回路140を介して演算処理部130へ出力する。リモートマスタ回路120は、リモートネットワーク5を介したデータの遣り取りに加えて、リモートネットワーク5上を転送される通信フレームの到着時間を保証するための時間管理および送受信タイミング管理などを行う機能を有している。

[0045] リモートネットワーク5上では、予め定められたデータ構造を有する通信フレームが所定周期で順次転送されてもよく、各リモートI/O装置3は、順次転送される通信フレームに対して、指定されたデータを指定された領域に書き込み、および、必要なデータに対応する領域から読出す。

[0046] リモートネットワーク5は、一種の定周期ネットワークが採用されてもよく、CPUユニット100のリモートマスタ回路120の制御下において、通信フレームの送信および伝送が所定周期毎に繰返される。

[0047] このような定周期ネットワークとしては、EthernetCAT（登録商標）、Ethernet/IP（登録商標）、DeviceNet（登録商標）、Component（登録商標）などの公知のプロトコルに係るネットワークを採用してもよい。

[0048] より具体的には、リモートマスタ回路120は、送受信ポート122と、送受信コントローラ126と、クロック128とを含む。

[0049] 送受信ポート122は、リモートネットワーク5と物理的に接続される部位であり、送受信コントローラ126からの指令に従って電気信号を生成して、リモートネットワーク5上に送信するとともに、リモートネットワーク5上に生じる電気信号をデジタル信号に変換して送受信コントローラ126へ出力する。

[0050] 送受信コントローラ126は、リモートネットワーク5上を転送される通信フレームの生成および受信に関する処理を行う。

[0051] クロック128は、送受信コントローラ126から通信フレームの送信な

どを指示するタイミングの基準となるクロックを発生する。クロック 128 としては、リアルタイムクロックを採用することもできるが、本実施の形態においては、所定周期でカウントアップ（インクリメント）するフリーランカウンタが用いられる。

[0052] 演算処理部 130 は、プロセッサ 132 およびメモリ 134 を含む。説明の便宜上、図 1 には、1 つのプロセッサ 132 のみを描くが、複数のプロセッサを実装してもよい。なお、各プロセッサは、複数のコアを有していてもよい。

[0053] メモリ 134 は、プロセッサ 132 でのプログラムの実行に必要なワーク領域を提供する部位（典型的には、揮発性メモリ）と、プロセッサ 132 で実行されるプログラム自体を格納する部位（典型的には、不揮発性メモリ）とを含む。揮発性メモリとしては、DRAM（Dynamic Random Access Memory）やSRAM（Static Random Access Memory）などを用いることができ、不揮発性メモリとしては、フラッシュメモリやハードディスクなどを用いることができる。

[0054] メモリ 134 は、システムプログラム 136 およびユーザプログラム 137 ならびにコンフィギュレーション 138 などを格納する。システムプログラム 136 は、プロセッサ 132 においてユーザプログラム 137 を実行するためのOS（Operating System）およびライブラリなどを含む。ユーザプログラム 137 は、典型的には、1 または複数の機能ユニット 150 から取得されるデータ（入力データ）を利用した演算処理（例えば、論理演算や数値演算）や、1 または複数の機能ユニット 150 へ送信するデータ（出力データ）の生成処理を実行するための指令を含み、制御対象の機械や設備に応じて任意に作成される。コンフィギュレーション 138 は、CPU ユニット 100 でのプログラム実行に必要な各種設定値やネットワーク構成を定義する各種設定値を含む。

[0055] 通信起動回路 140 は、演算処理部 130 とローカルマスタ回路 110 およびリモートマスタ回路 120 との間で要求を仲介する機能を有しており、

例えば、プロセッサ 132 からの通信要求に応答して、ローカルマスタ回路 110 および／またはリモートマスタ回路 120 に対して、出力データを含む通信フレームの送信を要求する。通信起動回路 140 は、クロック 142 を有しており、クロック 142 が発生するクロックをタイミングの基準として、ローカルマスタ回路 110 および／またはリモートマスタ回路 120 での通信フレームの送信タイミングなどを管理する。クロック 142 は、制御システム 1 における時刻を管理するマスタクロック（後述する、「グランドマスタクロック」）として機能する。

[0056] 通信起動回路 140 の少なくとも主要部については、ハードワイヤードな構成を有することで、プロセッサ 132 より高速な処理を実現する。すなわち、通信起動回路 140 は、ハードウェアロジックを用いて実現される。例えば、通信起動回路 140 は、PLD (Programmable Logic Device) の一例である FPGA (Field-Programmable Gate Array) や、IC (Integrated Circuit) の一例である ASIC (Application Specific Integrated Circuit) などを用いて実装されてもよい。

[0057] 図 1 に示す構成においては、説明の便宜上、ローカルマスタ回路 110 と、リモートマスタ回路 120 と、演算処理部 130 と、通信起動回路 140 との 4 つに区別して構成を描いているが、これに限られることなく任意の実装形態を採用できる。例えば、演算処理部 130 の全部または一部と通信起動回路 140 とを同一のチップ上に実装した SoC (System on Chip) で構成してもよい。あるいは、演算処理部 130 の全体を単一のチップ上に実装するとともに、ローカルマスタ回路 110、リモートマスタ回路 120、および、通信起動回路 140 をそれぞれ別のチップ上に実装してもよい。このような実装形態については、要求される性能やコストなどを考慮して適宜選択される。

[0058] (b2: 機能ユニット 150)

機能ユニット 150 は、制御システム 1 による様々な機械や設備の制御を実現するために必要な各種機能を提供する。より具体的には、機能ユニット

１５０の各々は、機能モジュール１５６と、Ｉ／Ｏインターフェイス１５８と、通信回路１６０とを含む。

[0059] 機能モジュール１５６は、各機能ユニット１５０の主たる処理を実行する部分であり、制御対象の機械や設備などからのフィールド情報の収集や、制御対象の機械や設備などへの指令信号の出力などを司る。

[0060] Ｉ／Ｏインターフェイス１５８は、制御対象の機械や設備などとの間の信号の遣り取りを仲介する回路である。

[0061] 通信回路１６０は、ローカルネットワーク４を順次転送される通信フレームを処理する。すなわち、通信回路１６０は、ローカルネットワーク４を介して何らかの通信フレームを受信すると、当該受信した通信フレームに対するデータ書込みおよび／またはデータ読出しを行った後に、ローカルネットワーク４上において次に位置する機能ユニット１５０へ当該通信フレームを送信する。通信回路１６０は、このようなフレームリレーの機能を提供する。

[0062] より具体的には、通信回路１６０は、送受信ポート１６２，１６４と、送受信コントローラ１６６と、クロック１６８とを含む。

[0063] 送受信ポート１６２，１６４は、ローカルネットワーク４と物理的に接続される部位であり、送受信コントローラ１６６からの指令に従って、ローカルネットワーク４上を伝送される通信フレームの受信および再生などの処理を行うことで、通信フレームの順次転送を実現する。

[0064] 送受信コントローラ１６６は、ローカルネットワーク４上を転送される通信フレームに対するデータ書込みおよび／またはデータ読出しを行う。

[0065] クロック１６８は、送受信コントローラ１６６による指令出力や機能モジュール１５６での処理実行などのタイミングの基準となるクロックを発生する。クロック１６８としては、リアルタイムクロックを採用することもできるが、本実施の形態においては、所定周期でカウントアップ（インクリメント）するフリーランカウンタが用いられる。

[0066] （ｂ３：通信カプラユニット２００）

通信カプラユニット２００は、ＣＰＵユニット１００と１または複数の機能ユニット１５０との間のデータの遣り取りを行う中継装置に相当する。通信カプラユニット２００と１または複数の機能ユニット１５０との間は、通信線の一例であるローカルネットワーク６を介して接続されている。また、通信カプラユニット２００とＣＰＵユニット１００との間は、通信線の一例であるリモートネットワーク５を介して接続されている。

[0067] ローカルネットワーク６は、上述のＣＰＵユニット１００のローカルネットワーク４と実質的に同一であるので、ここではその詳細な説明は繰返さない。但し、ローカルネットワーク４とローカルネットワーク６とに対して同一のプロトコルを採用する必要はなく、それぞれの装置に応じたプロトコルを採用すればよい。

[0068] 通信カプラユニット２００は、ローカルマスタ回路２１０と、リモートスレーブ回路２２０とを含む。

[0069] ローカルマスタ回路２１０は、通信線の一例であるローカルネットワーク６を介して、通信カプラユニット２００に装着される１または複数の機能ユニット１５０とデータを遣り取りする。より具体的には、ローカルマスタ回路２１０は、１または複数の機能ユニット１５０が収集または生成したデータ（入力データ）を受信し、ＣＰＵユニット１００からリモートネットワーク５を介して受信したデータ（出力データ）を１または複数の機能ユニット１５０へ送信する。

[0070] ローカルマスタ回路２１０は、ローカルネットワーク６と物理的に接続され、リモートスレーブ回路２２０からの指令に従って電気信号を生成して、ローカルネットワーク６上に通信フレームを送信するとともに、ローカルネットワーク６上を伝送される通信フレームを受信して、リモートスレーブ回路２２０へ出力する。ローカルマスタ回路２１０は、ローカルネットワーク６を介したデータの遣り取りに加えて、ローカルネットワーク６上を転送される通信フレームの到着時間を保証するための時間管理および送受信タイミング管理などを行う機能を有している。

- [0071] より具体的には、ローカルマスタ回路210は、送受信ポート212と、送受信コントローラ216と、クロック218とを含む。
- [0072] 送受信ポート212は、ローカルネットワーク6と物理的に接続される部位であり、送受信コントローラ216からの指令に従って電気信号を生成して、ローカルネットワーク6上に送信するとともに、ローカルネットワーク6上に生じる電気信号をデジタル信号に変換して送受信コントローラ216へ出力する。
- [0073] 送受信コントローラ216は、ローカルネットワーク6上を転送される通信フレームの生成および受信に関する処理を行う。
- [0074] クロック218は、送受信コントローラ216から通信フレームの送信などを指示するタイミングの基準となるクロックを発生する。クロック218としては、リアルタイムクロックを採用することもできるが、本実施の形態においては、所定周期でカウントアップ（インクリメント）するフリーランカウンタが用いられる。
- [0075] リモートスレーブ回路220は、通信線の一例であるリモートネットワーク5を介して、CPUユニット100または他の通信カプラユニット200との間でデータを遣り取りする。より具体的には、リモートスレーブ回路220は、ローカルマスタ回路210が受信する機能ユニット150からの通信フレームに含まれる入力データをCPUユニット100へ送信し、CPUユニット100から受信した通信フレームに含まれる出力データを、ローカルマスタ回路210を介してそれぞれの機能ユニット150へ送信する。
- [0076] リモートスレーブ回路220は、リモートネットワーク5上を介して受信した通信フレームの内容に従って、ローカルマスタ回路210へ必要な起動指令を与える。リモートスレーブ回路220は、ローカルネットワーク6上を伝送される通信フレームの送受信に係る処理に加えて、ローカルネットワーク6上を伝送される通信フレームの送信タイミングを管理する処理も実行する。
- [0077] より具体的には、リモートスレーブ回路220は、送受信ポート222、

２２４と、送受信コントローラ２２６と、クロック２２８とを含む。

[0078] 送受信ポート２２２，２２４は、リモートネットワーク５と物理的に接続される部位であり、送受信コントローラ２２６からの指令に従って、リモートネットワーク５上を伝送される通信フレームの受信および再生などの処理を行うことで、通信フレームの順次転送を実現する。

[0079] 送受信コントローラ２２６は、リモートネットワーク５上を転送される通信フレームに対するデータ書き込みおよび／またはデータ読出しを行う。

[0080] クロック２２８は、リモートネットワーク５上を転送される通信フレームに対する処理や、ローカルネットワーク６上を転送される通信フレームの送信といったタイミングの基準となるクロックを発生する。クロック２２８としては、リアルタイムクロックを採用することもできるが、本実施の形態においては、所定周期でカウントアップ（インクリメント）するフリーランカウンタが用いられる。

[0081] なお、通信カプラユニット２００に装着される機能ユニット１５０については、上述のＣＰＵユニット１００に装着される機能ユニット１５０と実質的に同一であるので、ここではその詳細な説明は繰返さない。

[0082] ＜Ｃ．機能ユニットへの出力データの送信＞

次に、本実施の形態に係る制御システム１においてそれぞれの機能ユニット１５０に対して出力データを送信するために必要な処理について説明する。図３は、本実施の形態に係る制御システム１において出力信号を出力開始または更新するために必要な処理を説明するための図である。

[0083] 図３を参照して、ＣＰＵユニット１００に装着される機能ユニット１５０および通信カプラユニット２００に装着される機能ユニット１５０のそれぞれから出力信号を出力開始または更新する際の処理について説明する。

[0084] まず、ＣＰＵユニット１００（演算処理部１３０）において、それぞれの機能ユニット１５０へ向けられる出力データが生成され、その生成されたデータを通信フレームに格納して送信するためのパック処理が実行される（（１）パック処理）。

- [0085] CPUユニット100に装着された機能ユニット150からの出力信号を定義する出力データについては、対象の出力データが格納された通信フレームがローカルネットワーク4を介して対象の機能ユニット150へ伝送される（（2）通信フレーム伝送）。そして、対象の機能ユニット150においては、受信した通信フレームから必要な出力データを読み出すなどの処理が実行されるとともに、読み出された出力データが現実の信号として外部出力される（（3）出力処理）。
- [0086] 一方、通信カプラユニット200に装着された機能ユニット150からの出力信号を定義する出力データについては、対象の出力データが格納された通信フレームがリモートネットワーク5を介して対象の機能ユニット150が装着された通信カプラユニット200へ伝送される（（4）通信フレーム伝送）。通信フレームを受信した通信カプラユニット200は、受信した通信フレームから必要な出力データを読み出すなどの処理を実行した上で、読み出した出力データを新たな通信フレームに格納して送信する（（5）出力データ処理）。この新たな通信フレームは、ローカルネットワーク6を介して対象の機能ユニット150へ伝送される（（6）通信フレーム伝送）。そして、対象の機能ユニット150においては、受信した通信フレームから必要な出力データを読み出すなどの処理が実行されるとともに、読み出された出力データが現実の信号として外部出力される（（7）出力処理）。
- [0087] このように、CPUユニット100に装着される機能ユニット150に対しては、CPUユニット100にて生成した通信フレームをローカルネットワーク4にてそのまま送信すればよいが、通信カプラユニット200に装着される機能ユニット150に対しては、CPUユニット100にて生成した通信フレームをリモートネットワーク5にて対応する通信カプラユニット200へ一旦送信した上で、その通信カプラユニット200にて新たに通信フレームを生成した上でローカルネットワーク6にて対象の機能ユニット150へ送信する必要がある。すなわち、通信カプラユニット200に装着された機能ユニット150については、2段階のネットワークを経由する必要がある。

あり、CPUユニット100に装着された機能ユニット150に対して出力データを送信する場合に比較して、より多くの時間を要するとともに、途中の処理も煩雑化する。

[0088] <D. 通信フレームの例>

次に、本実施の形態に係る制御システム1において用いられる通信フレームの一例について説明する。本実施の形態においては、実装例として、I/Oリフレッシュを行うための通信フレームが用いられる。I/Oリフレッシュとは、CPUユニット100が保持する入力データの値を対応する機能ユニット150が収集した最新の値に更新する処理（入力リフレッシュ）と、CPUユニット100で算出された出力データの値を対応する機能ユニット150の出力値として反映する処理（出力リフレッシュ）とを包含する概念である。

[0089] このような通信フレームとして、I/Oリフレッシュフレームが採用される。I/Oリフレッシュフレームは、入力リフレッシュに必要な入力データおよび出力リフレッシュに必要な出力データの両方を格納可能に構成される。なお、入力リフレッシュおよび出力リフレッシュをそれぞれ別々に実行するように実装してもよい。その場合には、入力データおよび出力データの一方のみをそれぞれ格納するように構成した通信フレームが採用される。

[0090] 図4は、本実施の形態に係る制御システム1において用いられるI/Oリフレッシュフレームのデータ構造の一例を示す模式図である。図4を参照して、I/Oリフレッシュフレームは、フレーム種別や宛先などを格納するためのヘッダ部と、データを格納する本体部とからなる。

[0091] ヘッダ部に格納されるフレーム種別としては、通信フレームの種類を特定するための識別情報が用いられてもよく、例えば、ユニキャスト、マルチキャスト、ブロードキャストのいずれであるかを示す識別情報が用いられる。宛先としては、送信先の機能ユニット150や通信カプラユニット200の識別情報などが用いられる。

[0092] 本体部には、入力データの領域および出力データの領域が規定されており

、それぞれの領域は、I/Oリフレッシュフレームの転送経路に存在する機能ユニット150または通信カプラユニット200の全部または一部のそれぞれに対応付けられている。

[0093] 機能ユニット150または通信カプラユニット200の各々は、I/Oリフレッシュフレームを受信すると、自ユニットに割当てられている領域に格納されている出力データを読み出すとともに、自ユニットが収集または生成した入力データを自ユニットに割当てられている領域に書込む。このような出力データの読み出しおよび入力データの書込みが各ユニットにおいて実行されることで、I/Oリフレッシュを実現できる。

[0094] 図4には、1または複数の機能ユニット150または通信カプラユニット200からの入力データ、および、1または複数の機能ユニット150または通信カプラユニット200への出力データを単一の通信フレームに格納したデータ構造の例を示したが、いずれか一方のデータのみを格納する通信フレームを採用してもよい。この場合、例えば、入力データ用の通信フレームと、出力データ用の通信フレームとをそれぞれ用意してもよい。また、I/Oリフレッシュの対象となる入力データおよび出力データは、予めコンフィグレーションされており、機能ユニット150が収集したデータの全部がCPUユニット100へ送信されない場合もある。

[0095] < E. 制御システムにおける各ユニットの処理タイミング >

次に、本実施の形態に係る制御システム1が提供する出力タイミング同期機能に係る処理タイミングについて説明する。図5は、本実施の形態に係る制御システム1が提供する出力タイミング同期機能に係る各部の処理を示すタイミングチャートである。図5には、主として、出力リフレッシュに関する処理を示す。

[0096] 図5を参照して、CPUユニット100（演算処理部130のプロセッサ132）は、I/Oリフレッシュ処理の実行によって生成された出力データを送信するための前処理（ステップS1：スケジューラパック処理）、リモートネットワーク5により送信される通信フレームに出力データを格納する

ための前処理（ステップS 2：出力データパック処理1）、および、ローカルネットワーク4により送信される通信フレームに出力データを格納するための前処理（ステップS 3：出力データパック処理2）を順次実行する。これらの3つのパック処理は、図3に示す（1）パック処理に相当する。

[0097] 出力データパック処理2（ステップS 3）の実行完了のタイミングでローカルマスタ回路110（図2）に対して起動指令が与えられて、I/Oリフレッシュフレームである通信フレーム304がローカルネットワーク4へ送出される。

[0098] ローカルネットワーク4に接続されている機能ユニット150の各々は、ローカルネットワーク4上を順次転送される通信フレーム304の到着前に、CPUユニット100へ送信すべき入力データの収集などを含む入力処理（ステップS 4）を予め実行する。そして、機能ユニット150は、通信フレーム304を受信すると、予め用意していた入力データを当該受信した通信フレーム304に書込むとともに、当該受信した通信フレーム304から自ユニット宛ての出力データを読出す。そして、機能ユニット150の各々は、読出した出力データに対応する信号を外部出力する処理を含む出力処理を実行する（ステップS 5）。

[0099] また、出力データパック処理1（ステップS 2）の実行完了のタイミングでリモートマスタ回路120（図2）に対して起動指令が与えられて、I/Oリフレッシュフレームである通信フレーム305がリモートネットワーク5へ送出される。通信フレーム305が送信されたタイミングを「起動基準時刻T_t」と称する。通信フレーム305はリモートネットワーク5上を順次転送される。

[0100] 通信カプラユニット200は、リモートネットワーク5上を順次転送される通信フレーム305の到着前に、CPUユニット100へ送信すべき入力データの収集などを含む入力データ処理（ステップS 6）を予め実行する。そして、通信カプラユニット200は、通信フレーム305を受信すると、予め用意していた入力データを当該受信した通信フレーム305に書込むと

ともに、当該受信した通信フレーム 305 から自ユニット宛ての出力データを読み出す。

[0101] 続いて、ローカルマスタ回路 210（図 2）に対して起動指令が与えられて、出力データを含む通信フレーム 306 がローカルネットワーク 6 へ送出される。ローカルネットワーク 6 に接続されている機能ユニット 150 の各々は、ローカルネットワーク 6 上を順次転送される通信フレーム 306 を受信すると、当該受信した通信フレーム 306 から自ユニット宛ての出力データを読み出す。そして、機能ユニット 150 の各々は、読み出した出力データに対応する信号を外部出力する処理を含む出力処理を実行する（ステップ S8）。

[0102] 図 5 に示すタイムチャートにおいて、CPU ユニット 100 に装着された機能ユニット 150 から出力データが出力可能になるタイミングは時刻 T_{out1} となる。時刻 T_{out1} は、各機能ユニット 150 が接続されている位置および各機能ユニット 150 の性能に応じて変化し得る。そこで、本実施の形態においては、CPU ユニット 100 に装着された各機能ユニット 150 について、CPU ユニット 100 において通信フレームを送出する指定がなされてから、当該通信フレームに含まれる出力データを出力可能な状態になるまでに要する遅れ時間がそれぞれ算出され、算出された遅れ時間のうち最大のもの（最大遅れ時間 D_{max1} ）が決定される。

[0103] 同様に、通信カプラユニット 200 に装着された機能ユニット 150 から出力データが出力可能になるタイミングは時刻 T_{out2} となる。時刻 T_{out2} は、各機能ユニット 150 が接続されているネットワークポロジ上の位置および各機能ユニット 150 の性能に応じて変化し得る。そこで、本実施の形態においては、通信カプラユニット 200 に装着された各機能ユニット 150 について、CPU ユニット 100 において通信フレームを送出する指定がなされてから、当該通信フレームに含まれる出力データを出力可能な状態になるまでに要する遅れ時間がそれぞれ算出され、算出された遅れ時間のうち最大のもの（最大遅れ時間 D_{max2} ）が決定される。

- [0104] その上で、最大遅れ時間 D_{max1} および最大遅れ時間 D_{max2} のうちより長いものに対応する時刻を、制御システム 1 全体についての出力同期タイミング T_{out} として決定する。典型的には、起動基準時刻 T_t に最大遅れ時間 D_{max1} または最大遅れ時間 D_{max2} を加算した時刻が出力同期タイミング T_{out} となる。
- [0105] 一例として、図 5 には、最大遅れ時間 $D_{max1} < \text{最大遅れ時間 } D_{max2}$ の例を示し、この例においては、時刻 T_{out2} が出力同期タイミング T_{out} として設定されてもよい。
- [0106] このように、本実施の形態においては、CPU ユニット 100 から出力データの送信が要求された後、各機能ユニット 150 にて当該出力データに対応する信号が出力可能になるまでに要する最大遅れ時間を算出し、システム全体としての最大の遅れ時間を考慮した上で、出力同期タイミングを決定する。そして、各ユニットが保持する互いに同期されたクロックに対して、出力同期タイミングに応じたタイミングを設定することで、各機能ユニット 150 から出力データに対応する信号が一斉に外部出力される。
- [0107] 以下、最大遅れ時間および出力同期タイミングの算出方法について説明するとともに、クロックの同期および出力同期タイミングの設定方法などについて説明する。
- [0108] < F. 最大遅れ時間および出力同期タイミングの算出方法 >
- 次に、最大遅れ時間および出力同期タイミングの算出方法について説明する。
- [0109] 例えば、通信カプラユニット 200 に装着された各機能ユニット 150 についての最大遅れ時間 D_{max2} は、各機能ユニット 150 が接続されているネットワークポロジ上での位置、および、各機能ユニット 150 自体の性能に依存して定まる。典型的には、最大遅れ時間の算出には、以下の (1) ~ (5) の時間要素の少なくとも一部が考慮される。
- [0110] (1) CPU ユニット 100 のリモートマスタ回路 120 に対して出力データの送信指令（起動指令）が与えられてからリモートネットワーク 5 上に

当該出力データを含む通信フレームが送出されるまでに要する時間（リモートマスタ回路起動遅延時間）。

[0111] （２）リモートネットワーク５上に送出された出力データを含む通信フレームがリモートマスタ回路１２０から対象の通信カプラユニット２００まで転送されるのに要する時間（リモートネットワーク伝送遅延時間）。

[0112] （３）通信カプラユニット２００で受信された出力データを含む通信フレームが受信および処理されて、ローカルネットワーク６上に出力データを含む別の通信フレームとして送出されるまでの時間（通信カプラ処理時間）。

[0113] （４）ローカルネットワーク６上に送出された出力データを含む通信フレームが通信カプラユニット２００から対象の機能ユニット１５０まで転送されるのに要する時間（ローカルネットワーク伝送遅延時間）。

[0114] （５）各機能ユニット１５０が出力データを含む通信フレームを受信してから当該受信データに対応する信号が機能ユニット１５０から出力可能になるまでに要する時間（機能ユニット処理時間）。

[0115] 制御システム１に含まれる機能ユニット１５０の各々について、上述の（１）～（５）の時間要素の合計（機能ユニット１５０毎の遅れ時間）がそれぞれ算出される。そして、これらの遅れ時間のうち最大のものが最大遅れ時間 $D_{max} \times 2$ として決定される。

[0116] このように、CPUユニット１００（リモートマスタ回路１２０）から見て、各機能ユニット１５０にて出力データに対応する信号が出力可能になるのに要する最大時間（最大遅れ時間 $D_{max} \times 2$ ）が算出される。最大遅れ時間 $D_{max} \times 2$ は、リモートマスタ回路１２０に対して起動指令が与えられる時刻（図５の起動基準時刻 T_t ）からの経過時間（オフセット時間）として算出されてもよい。

[0117] なお、上述の（１）～（５）の時間要素の間でオーダが大きく異なるものについては、必ずしも考慮する必要はない。例えば、リモートマスタ回路起動遅延時間が通信フレームの伝送遅延時間から見て無視できる程度に小さい場合などは、リモートマスタ回路起動遅延時間を予め定められた一定値に設

定、または考慮しないようにしてもよい。

[0118] 図6は、本実施の形態に係る制御システム1が提供する出力タイミング同期機能に係る最大遅れ時間Dmax2の算出手順を説明するための図である。図6には、説明の便宜上、表形式で算出結果の一例を示すが、このような表形式を視覚化する必要はなく、内部的な処理として実装してもよい。

[0119] 図6を参照して、リモートネットワーク5に接続されるそれぞれの通信カプラユニット200がリスト形式で設定される(欄401)。通信カプラユニット200の各々に装着されたそれぞれの機能ユニット150がリスト形式で設定される(欄402)。また、各機能ユニット150の種別についても設定される(欄403)。これらの情報は、一般的には、コンフィギュレーション138(図2)の一部として予め設定されている。あるいは、CPUユニット100で実行されるプログラムの開発や保守を行うためのサポート装置に格納されるコンフィギュレーションを参照して取得してもよい。

[0120] 機能ユニット150の各々に関連付けて、リモートマスタ回路起動遅延時間404、リモートネットワーク伝送遅延時間405、通信カプラ処理時間406、ローカルネットワーク伝送遅延時間407、および、機能ユニット処理時間408の各時間が設定される。

[0121] リモートマスタ回路起動遅延時間404は、一般的には、CPUユニット100のリモートマスタ回路120に固有の性能である。そのため、CPUユニット100の識別情報(形式番号など)毎に定義されたりリモートマスタ回路起動遅延時間404のデータベースを予め用意しておき、このデータベースを参照するなどして取得することができる。

[0122] リモートネットワーク伝送遅延時間405は、一般的には、CPUユニット100(リモートマスタ回路120)からのリモートネットワーク5の経路上に存在するノード数/ホップ数、ならびに、CPUユニット100(リモートマスタ回路120)からのリモートネットワーク5の経路長さ(すなわち、ケーブル長)、などに依存する。例えば、CPUユニット100から遠い位置に配置された通信カプラユニット200には、CPUユニット100

0に近い位置に配置された通信カプラユニット200より大きなリモートネットワーク伝送遅延時間405が生じる。そのため、リモートネットワーク5における通信カプラユニット200の接続状態（ネットワークトポロジー）などを考慮して、リモートネットワーク伝送遅延時間405の値が算出される。リモートネットワーク伝送遅延時間405の値を算出するにあたっては、ネットワークトポロジーに関するパラメータを含む関数式を採用してもよい。あるいは、リモートネットワーク5における通信フレームの伝送に要する実測の時間を用いてもよい。

[0123] 通信カプラ処理時間406は、一般的には、通信カプラユニット200のローカルマスタ回路210およびリモートスレーブ回路220に固有の性能である。そのため、通信カプラユニット200の識別情報（形式番号など）毎に定義された通信カプラ処理時間406のデータベースを予め用意しておき、このデータベースを参照するなどして取得することができる。

[0124] ローカルネットワーク伝送遅延時間407は、一般的には、通信カプラユニット200（リモートスレーブ回路220）からのローカルネットワーク6の経路上に存在するノード数／ホップ数などに依存する。例えば、通信カプラユニット200から遠い位置に配置された機能ユニット150には、通信カプラユニット200に近い位置に配置された機能ユニット150より大きなローカルネットワーク伝送遅延時間407が生じる。そのため、ローカルネットワーク6における機能ユニット150の接続状態（ネットワークトポロジー）などを考慮して、ローカルネットワーク伝送遅延時間407の値が算出される。ローカルネットワーク伝送遅延時間407の値を算出するにあたっては、ネットワークトポロジーに関するパラメータを含む関数式を採用してもよい。あるいは、ローカルネットワーク6における通信フレームの伝送に要する実測の時間を用いてもよい。

[0125] 機能ユニット処理時間408は、各機能ユニット150が提供する機能などに依存する。一般的には、アナログ出力（AO）ユニットは、デジタル出力（DO）ユニットに比較して、出力データが与えられてから、その出力デ

ータに対応する信号を実際に出力可能な状態にするまでにより多くの時間を要する。一般的には、機能ユニット処理時間408は、各機能ユニット150に固有の性能である。そのため、機能ユニット150の種別情報（形式番号など）毎に定義された機能ユニット処理時間408のデータベースを予め用意しておき、このデータベースを参照するなどして取得することができる。

[0126] 以上のようなそれぞれの時間要素を考慮することで、制御システム1に含まれる各機能ユニット150についての遅れ時間を示す合計を算出できる（欄409）。これらの遅れ時間のうち、その値が最も大きなもの（図6中の合計410）が最大遅れ時間 D_{max2} として決定される。

[0127] また、CPUユニット100に装着された各機能ユニット150についての最大遅れ時間 D_{max1} は、典型的には、以下の（6）～（8）の時間要素の少なくとも一部が考慮される。

[0128] （6）CPUユニット100のローカルマスタ回路110に対して出力データの送信指令（起動指令）が与えられてからローカルネットワーク4上に当該出力データを含む通信フレームが送出されるまでに要する時間（ローカルマスタ回路起動遅延時間）。

[0129] （7）ローカルネットワーク4上に送出された出力データを含む通信フレームがCPUユニット100から対象の機能ユニット150まで転送されるのに要する時間（ローカルネットワーク伝送遅延時間）。

[0130] （8）各機能ユニット150が出力データを含む通信フレームを受信してから当該受信データに対応する信号が機能ユニット150から出力可能になるまでに要する時間（機能ユニット処理時間）。

[0131] 制御システム1に含まれる機能ユニット150の各々について、上述の（6）～（8）の時間要素の合計（機能ユニット150毎の遅れ時間）がそれぞれ算出される。そして、これらの遅れ時間のうち最大のものが最大遅れ時間 D_{max1} として決定される。

[0132] （6）～（8）の時間要素は、上述の（1）、（4）、（5）とそれぞれ

同様の内容であるので、詳細な説明は繰返さない。

[0133] このように、CPUユニット100（ローカルマスタ回路110）から見て、各機能ユニット150での出力データに対応する信号が出力可能になるのに要する最大時間（最大遅れ時間 D_{max1} ）が算出される。最大遅れ時間 D_{max1} は、リモートマスタ回路120に対して起動指令が与えられる時刻（図5の起動基準時刻 T_t ）からの経過時間（オフセット時間）として算出されてもよい。

[0134] 上述の時間要素のうち、（２）、（４）、（７）の伝送遅延時間については、CPUユニット100または通信カプラユニット200から最も遠い位置に配置されたユニット（スレーブユニット）までの時間（最悪値）を一律に採用してもよい。このような最悪値を採用することで、ある程度のマージンをもって最大遅れ時間を算出することができる。ネットワークに接続される複数のユニットの間で通信フレームを順次転送する場合において、通信フレームの転送に最後に関与したユニットが当該通信フレームに書込む、各ユニットが保持するクロックのカウント値などに基づいて決定してもよい。このような場合には、事前のデータベースの作成などは必要なく、現実の実測値に基づいて、伝送遅延時間が決定される。

[0135] また、各機能ユニット150が自ユニットの性能などに関する情報を保持している場合には、CPUユニット100がそれらの情報を読み出した上で、各機能ユニット150についての最大遅れ時間を算出するようにしてもよい。各機能ユニット150が保持する情報は、工場出荷時に実測された値を含んでいてもよいし、動作に伴うログなどを含んでいてもよい。これらの情報を反映することで、最大遅れ時間をより高い精度で算出できる。

[0136] ＜G. クロックの同期および出力同期タイミングの設定方法＞

次に、クロックの同期および出力同期タイミングの設定方法について説明する。

[0137] 図7は、本実施の形態に係る制御システム1に分散配置されるクロックに着目した模式図である。図7を参照して、本実施の形態に係る制御システム

1においては、グラントマスタクロック (Ground Master Clock) と、バウンダリークロック (Boundary Clock) と、オーディナリークロック (Ordinary Clock) との3階層で、各ユニットに配置されたクロック同士の同期を維持する。

[0138] 例えば、E t h e r C A T (登録商標) に従うネットワークにおいては、d i s t r i b u t e d c l o c k 機能を用いて、スレーブ (機能ユニット150) 間で高精度に時刻を同期させることができる。また、任意の P T P (Precision Time Protocol) を採用することで、複数の装置またはユニットの間で高精度に時刻を同期させることができる。このような階層的な構成を採用して互いに同期をとる方法については公知であるので、ここでは、詳細な説明は繰返さない。

[0139] C P U ユニット100は、通信起動回路140のクロック142と、ローカルマスタ回路110のクロック118と、リモートマスタ回路120のクロック128とを含む。本実施の形態においては、通信起動回路140のクロック142が制御システム1の時刻基準となるグラントマスタクロックとして機能し、ローカルマスタ回路110のクロック118は、このグラントマスタクロックと同期する、バウンダリークロックとして機能する。

[0140] ローカルマスタ回路110に接続される機能ユニット150に含まれるクロック168の各々をオーディナリークロックとして機能させることができる。つまり、C P U ユニット100に装着される機能ユニット150の各々は、ローカルマスタ回路110のクロック118を基準にして時刻同期する。そして、ローカルマスタ回路110のクロック118は、グラントマスタクロックである通信起動回路140のクロック142と時刻同期する。そのため、C P U ユニット100に装着された機能ユニット150 (第1の機能ユニット) は、グラントマスタクロックであるクロック142と同期されるクロック168 (第1のクロック) を有することになる。

[0141] 一方、リモートマスタ回路120のクロック128は、通信起動回路140のクロック142と実質的に同一なものとして構成され、仮想的なグラン

ドマスタクロックとして機能する。このような構成を採用することで、CPUユニット100に接続される通信カプラユニット200の各々において、リモートスレーブ回路220のクロック228はバウンダリークロックとして機能する。各通信カプラユニット200において、ローカルマスタ回路210のクロック218についても、リモートスレーブ回路220のクロック228と時刻同期して、バウンダリークロックとして機能する。そして、ローカルマスタ回路210に接続される機能ユニット150に含まれるクロック168の各々をオーディナリークロックとして機能させることができる。

[0142] このように、通信カプラユニット200に装着された機能ユニット150（第2の機能ユニット）は、グランドマスタクロックであるクロック142と同期されるクロック168（第2のクロック）を有することになる。

[0143] 以上のような階層的な構成によって、CPUユニット100、通信カプラユニット200、機能ユニット150の各々が保持するクロックの間で同期をとることができる。つまり、いずれのユニットにおいても、共通のクロックに従って各種制御およびアクションを実行することができる。このような環境下において、所定周期毎に設定される起動基準時刻 T_t 、および、起動基準時刻 T_t を基準として設定される出力同期タイミング T_{out} が各ユニットに対して指定され、各ユニットは指定されたタイミングで指定された処理を実行する。

[0144] 上述したように、最大遅れ時間 D_{max1} および最大遅れ時間 D_{max2} のうちより長いものに依じて、制御システム1全体についての出力同期タイミング T_{out} を決定する。但し、タスク周期を維持する観点から、最大遅れ時間 D_{max1} および最大遅れ時間 D_{max2} のうちより短いものに依じて、制御システム1全体についての出力同期タイミング T_{out} を決定してもよい。そして、この決定された出力同期タイミング T_{out} にて、各機能ユニット150から出力データに対応する信号が外部出力されるように、CPUユニット100および各機能ユニット150に対して必要なタイミングが通知される。

- [0145] 再度図5を参照して、CPUユニット100および各機能ユニット150に通知されるタイミングについて説明する。なお、指定されたタイミングは、カウント値またはクロック値の形で通知されてもよい。
- [0146] 例えば、CPUユニット100に対しては、パック処理（スケジューラパック処理、出力データパック処理1、出力データパック処理2）の実行開始をトリガする開始タイミングTR1が設定される。
- [0147] また、CPUユニット100に装着される機能ユニット150に対しては、出力処理の実行開始をトリガする開始タイミングTR3が設定される。このように、CPUユニット100に装着される機能ユニット150（第1の機能ユニット）において受信された出力データに対応する信号を出力するための処理（出力処理）を開始すべき開始タイミングTR3（第1のタイミング）が指示される。なお、CPUユニット100に装着される機能ユニット150に対しては、入力処理の実行開始をトリガする開始タイミングTR2がさらに設定されてもよい。
- [0148] 一方、通信カプラユニット200に装着される機能ユニット150に対しては、出力処理の実行開始をトリガする開始タイミングTR4が設定される。このように、通信カプラユニット200に装着される機能ユニット150（第2の機能ユニット）において受信された出力データに対応する信号を出力するための処理（出力処理）を開始すべき開始タイミングTR4（第2のタイミング）が指示される。なお、通信カプラユニット200に装着される機能ユニット150に対しては、図示しない入力処理の実行開始をトリガする開始タイミングがさらに設定されてもよい。
- [0149] 必要な開始タイミングがCPUユニット100および機能ユニット150に設定されることで、本実施の形態に係る出力タイミング同期機能が実現される。つまり、制御システム1に含まれる機能ユニット150の間で出力データに対応する信号を外部出力または更新するタイミングを互いに同期させることができる。
- [0150] 上述したような出力同期タイミングの算出および設定については、任意の

1 または複数の演算主体によって実現されてもよい。典型的には、出力同期タイミングの算出および設定を行うためのロジックをCPUユニット100内に実装してもよいし、あるいは、出力同期タイミングの算出および設定を行うための機能をサポート装置に実装してもよい。

[0151] いずれの実装においても、CPUユニット100がそれぞれの機能ユニット150へ、開始タイミングTR3（第1のタイミング）または開始タイミングTR4（第2のタイミング）を指示する。なお、これらの開始タイミングTR3およびTR4は、図5に示すタイムチャートなどから明らかなように、CPUユニット100のグランドマスタクロックであるクロック142が管理する時刻（例えば、起動基準時刻 T_t ）を基準に設定される。これは、制御システム1に含まれる機能ユニット150の各々がグランドマスタクロックであるクロック142と直接的または間接的に時刻同期を行っているからである。

[0152] 図8は、本実施の形態に係る制御システム1において出力同期タイミングを設定するための構成例を示す模式図である。図8（A）は、出力同期タイミングの算出および設定を行うためのロジックがCPUユニット100内に実装された構成例を示し、図8（B）は、サポート装置が出力同期タイミングの算出および設定を行うための機能を有する構成例を示す。

[0153] 図8（A）に示すCPUユニット100の演算処理部130には、最大遅れ時間を算出する機能M1と、出力同期タイミングを決定する機能M2と、決定した出力同期タイミングに応じたタイミングを指示する機能M3とが実装されている。これらの機能は、システムプログラム136（図2）に含まれる命令コードによって実現されてもよい。つまり、演算処理部130のプロセッサ132がシステムプログラム136を実行することで、これらの機能M1～M3を実現してもよい。

[0154] 以上のように、本実施の形態に係る出力タイミング同期機能に必要なタイミングなどのパラメータを決定する機能については、制御システム1に必ずしも実装する必要はなく、サポート装置300といった外部の装置から設定

されるようにしてもよい。

[0155] 最大遅れ時間を算出する機能M1は、より具体的には、CPUユニット100においてローカルマスタ回路110に対して出力データの送信が要求されてから、当該出力データに対応する信号が送信先の機能ユニット150において出力可能になるまでに要する遅れ時間（その遅れ時間のうち最大のものが最大遅れ時間 D_{max1} ）と、CPUユニット100においてリモートマスタ回路120に対して出力データの送信が要求されてから、当該出力データに対応する信号が送信先の機能ユニット150において出力可能になるまでに要する遅れ時間（その遅れ時間のうち最大のものが最大遅れ時間 D_{max2} ）とを算出する機能を含む。

[0156] 出力同期タイミングを決定する機能M2は、より具体的には、最大遅れ時間 D_{max1} および最大遅れ時間 D_{max2} に基づいて、制御システム1に含まれる機能ユニット150が信号を出力する出力同期タイミング T_{out} を決定する機能を含む。そして、出力同期タイミングを決定する機能M2は、決定された出力同期タイミング T_{out} に基づいて、CPUユニット100に装着される機能ユニット150（第1の機能ユニット）において出力処理を開始すべき開始タイミング $TR3$ （第1のタイミング）、および、通信カプラユニット200に装着される機能ユニット150（第2の機能ユニット）において出力処理を開始すべき開始タイミング $TR4$ （第2のタイミング）を決定する（いずれも図5参照）。

[0157] 図8（B）には、CPUユニット100に接続されたサポート装置300上に、最大遅れ時間を算出する機能M1と、出力同期タイミングを決定する機能M2とが実装されている。これらの機能M1およびM2は、サポート装置300で実行されるサポートプログラムによって提供されてもよい。一方、決定した出力同期タイミングに応じたタイミングを指示する機能M3については、CPUユニット100に実装されることが好ましい。

[0158] 図8（B）に示すように、サポート装置300にてタイミングを算出する場合には、機能M3は、CPUユニット100に接続されたサポート装置3

00（外部装置）から、CPUユニット100に装着される機能ユニット150（第1の機能ユニット）において出力処理を開始すべき開始タイミングTR3（第1のタイミング）、および、通信カプラユニット200に装着される機能ユニット150（第2の機能ユニット）において出力処理を開始すべき開始タイミングTR4（第2のタイミング）を取得する。

[0159] 但し、決定した出力同期タイミングに応じたタイミングを指示する機能M3についても、サポート装置300上に実装してもよい。この場合、サポート装置300が各機能ユニット150に対してタイミングを直接的に設定することになる。このような場合であっても、CPUユニット100または通信カプラユニット200が設定する処理を補助する。

[0160] <H. 処理手順>

次に、本実施の形態に係る出力タイミング同期機能の処理手順について説明する。図9は、本実施の形態に係る制御システム1における出力タイミング同期機能に係る処理手順を示すフローチャートである。図9には、典型例として、CPUユニット100のプロセッサ132がシステムプログラム136を実行することで、各ステップが実施される例について説明する。但し、以下に示す各ステップの全部または一部を他のユニットまたはサポート装置などで実行するようにしてもよい。

[0161] 図9を参照して、プロセッサ132は、メモリ134に格納されているコンフィギュレーション138を参照するなどして、CPUユニット100に装着された機能ユニット150毎の遅れ時間をそれぞれ算出し（ステップS100）、算出された遅れ時間のうち最大のものを最大遅れ時間 D_{max1} として決定する（ステップS102）。同様に、プロセッサ132は、メモリ134に格納されているコンフィギュレーション138を参照するなどして、通信カプラユニット200に装着された機能ユニット150毎の遅れ時間をそれぞれ算出し（ステップS104）、算出された遅れ時間のうち最大のものを最大遅れ時間 D_{max2} として決定する（ステップS106）。

[0162] プロセッサ132は、ステップS102において決定された最大遅れ時間

D_{max1} 、および、ステップS106において決定された最大遅れ時間 D_{max2} に基づいて、制御システム1全体における出力同期タイミング T_{out} を決定する（ステップS108）。

[0163] プロセッサ132は、ステップS108において決定された出力同期タイミング T_{out} に応じて、各機能ユニット150に対して設定するタイミングを決定し（ステップS110）、各機能ユニット150へ決定したタイミングを通知する（ステップS112）。各機能ユニット150は、CPUユニット100からの通知に従って、必要なタイミングを設定する。

[0164] 以上の処理により、出力タイミング同期機能に必要な設定は完了する。制御システム1を構成する各ユニットは、設定されたタイミングに従って、処理を繰返し実行する。

[0165] <I. 変形例>

上述の実施の形態においては、出力タイミング同期機能の適用例として、ローカルネットワーク4を介して接続される機能ユニット150と、リモートネットワーク5およびローカルネットワーク6を介して接続される機能ユニット150とを含む制御システム1について説明したが、さらに別のネットワークを介して接続される機能ユニット150を含むような構成にも適用できる。つまり、本実施の形態に係る出力タイミング同期機能は、3つ以上の異なるネットワークを含むような構成であっても適用可能である。

[0166] <J. 利点>

本実施の形態に係る制御システム1においては、互いに異なる通信線（ネットワークまたはバス）を介して、それぞれCPUユニット100と通信する機能ユニット150が存在する場合であっても、それぞれの通信線（ネットワークまたはバス）を介して時刻同期が可能であれば、この同期された時刻を利用して、複数の機能ユニット150の間で、信号が出力されるタイミングまたは信号が更新されるタイミングを互いに同期させることができる。このように、本実施の形態によれば、同期可能な互いに異なるネットワーク間またはバス間で、複数の機能ユニット150についての出力同期を実現で

きる。

[0167] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した説明ではなく、請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0168] 1 制御システム、2 PLC、3 リモートI/O装置、4, 6 ローカルネットワーク、5 リモートネットワーク、100 CPUユニット、150 機能ユニット、110, 210 ローカルマスタ回路、112, 122, 162, 164, 212, 222, 224 送受信ポート、116, 126, 166, 216, 226 送受信コントローラ、118, 128, 142, 168, 218, 228 クロック、120 リモートマスタ回路、130 演算処理部、132 プロセッサ、134 メモリ、136 システムプログラム、137 ユーザプログラム、138 コンフィギュレーション、140 通信起動回路、156 機能モジュール、158 I/Oインターフェイス、160 通信回路、200 通信カプラユニット、220 リモートスレーブ回路、300 サポート装置、304, 305, 306 通信フレーム、Dmax1, Dmax2 最大遅れ時間、M1, M2, M3 機能、OUT1, OUT2, OUT3 出力信号。

請求の範囲

[請求項1]

制御システムを構成する演算装置であって、

前記制御システムにおける時刻を管理するマスタクロックと、

第1の通信線を介して第1の機能ユニットとの間でデータを送受信する第1の通信回路とを備え、前記第1の機能ユニットは、前記マスタクロックと同期される第1のクロックを有しており、

第2の通信線を介して第2の機能ユニットとの間でデータを送受信する第2の通信回路を備え、前記第2の機能ユニットは、前記マスタクロックと同期される第2のクロックを有しており、

前記第1の機能ユニットにおいて受信された出力データに対応する信号を出力するための処理を開始すべき第1のタイミングを前記第1の機能ユニットへ指示するとともに、前記第2の機能ユニットにおいて受信された出力データに対応する信号を出力するための処理を開始すべき第2のタイミングを前記第2の機能ユニットへ指示する、タイミング指示手段を備え、前記第1および第2のタイミングは、前記マスタクロックが管理する時刻を基準として定義される、演算装置。

[請求項2]

前記第1の通信回路に対して出力データの送信が要求されてから当該出力データに対応する信号が前記第1の機能ユニットにおいて出力可能になるまでに要する第1の遅れ時間と、前記第2の通信回路に対して出力データの送信が要求されてから当該出力データに対応する信号が前記第2の機能ユニットにおいて出力可能になるまでに要する第2の遅れ時間とを算出する算出手段をさらに備える、請求項1に記載の演算装置。

[請求項3]

前記第1の遅れ時間の最大値および前記第2の遅れ時間の最大値に基づいて、前記制御システムに含まれる機能ユニットが信号を出力する同期タイミングを決定する同期タイミング決定手段をさらに備え、
前記同期タイミング決定手段は、決定された同期タイミングに基づいて、前記第1および第2のタイミングを決定する、請求項2に記載

の演算装置。

[請求項4] 前記算出手段は、

前記第1の通信回路に対して出力データの送信が要求されてから前記第1の通信線上にデータが送出されるまでに要する時間と、

前記第2の通信回路に対して出力データの送信が要求されてから前記第2の通信線上にデータが送出されるまでに要する時間と、

前記第1の通信線上に送出されたデータが前記第1の機能ユニットまで転送されるのに要する時間と、

前記第2の通信線上に送出されたデータが前記第2の機能ユニットまで転送されるのに要する時間と、

前記第1の機能ユニットが出力データを受信してから当該受信データに対応する信号が出力可能になるまでに要する時間と、

前記第2の機能ユニットが出力データを受信してから当該受信データに対応する信号が出力可能になるまでに要する時間とのうち、少なくとも一部を考慮して前記第1の遅れ時間および前記第2の遅れ時間を算出する、請求項1～3のいずれか1項に記載の演算装置。

[請求項5] 前記タイミング指示手段は、前記演算装置に接続された外部装置から前記第1のタイミングおよび前記第2のタイミングを取得する、請求項1に記載の演算装置。

[請求項6] プログラムを実行するプロセッサと、

前記プロセッサに接続され、前記第1の通信回路および前記第2の通信回路に対して出力データの送信を要求する通信起動回路とをさらに備える、請求項1～5のいずれか1項に記載の演算装置。

[請求項7] 前記通信起動回路は、FPGAまたはASICを用いて実装される、請求項6に記載の演算装置。

[請求項8] 制御システムであって、

前記制御システムにおける時刻を管理するマスタクロックを有する演算装置と、

前記演算装置と第 1 の通信線を介して接続される第 1 の機能ユニットとを備え、前記第 1 の機能ユニットは、前記マスタクロックと同期される第 1 のクロックを有しており、

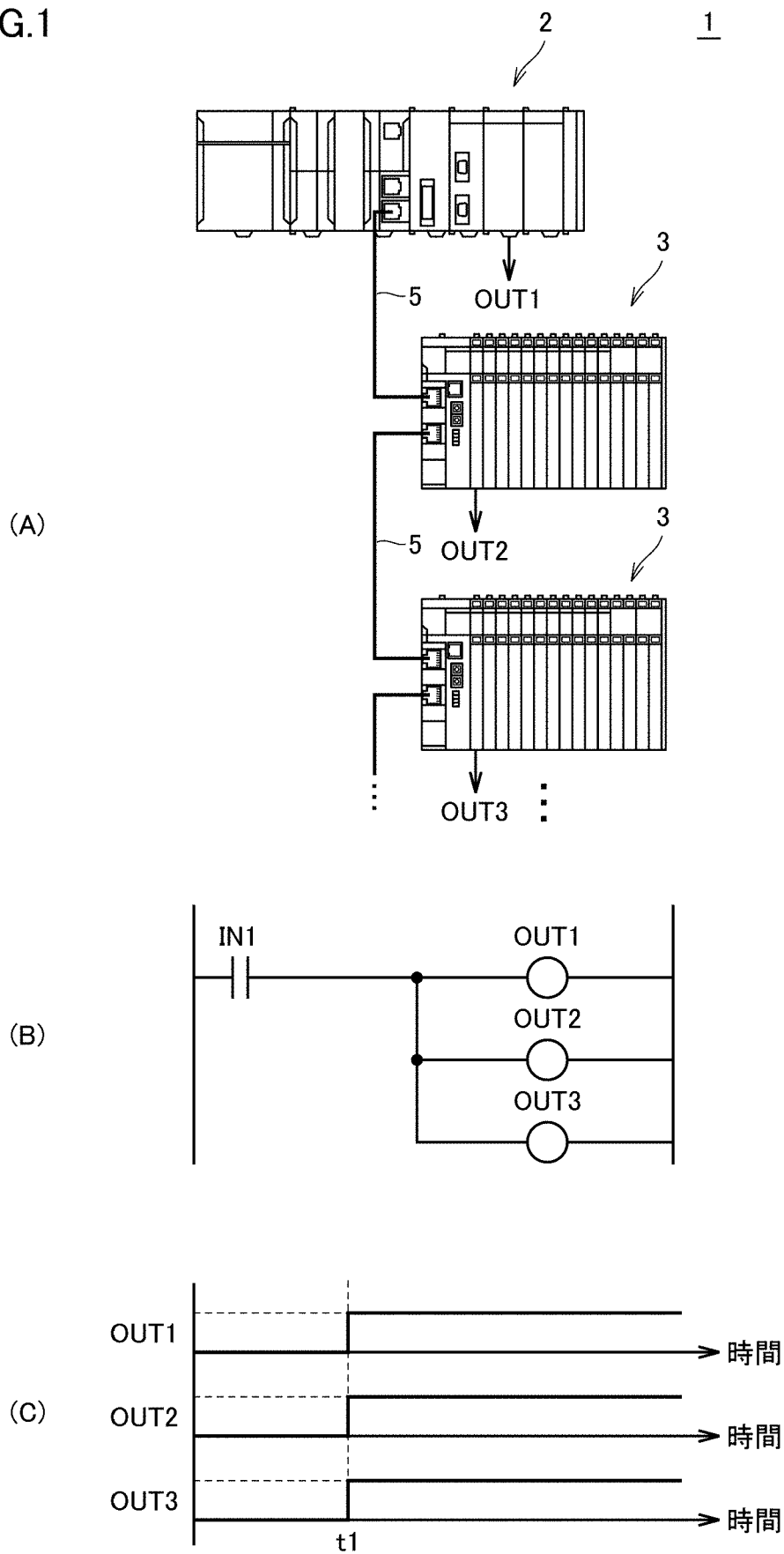
前記演算装置と第 2 の通信線を介して接続される中継装置と、

前記中継装置と第 3 の通信線を介して接続される第 2 の機能ユニットとを備え、前記第 2 の機能ユニットは、前記マスタクロックと同期される第 2 のクロックを有しており、

前記演算装置は、前記第 1 の機能ユニットにおいて受信された出力データに対応する信号を出力するための処理を開始すべき第 1 のタイミングを前記第 1 の機能ユニットへ指示するとともに、前記第 2 の機能ユニットにおいて受信された出力データに対応する信号を出力するための処理を開始すべき第 2 のタイミングを前記第 2 の機能ユニットへ指示する、タイミング指示手段を備え、前記第 1 および第 2 のタイミングは、前記マスタクロックが管理する時刻を基準として定義される、制御システム。

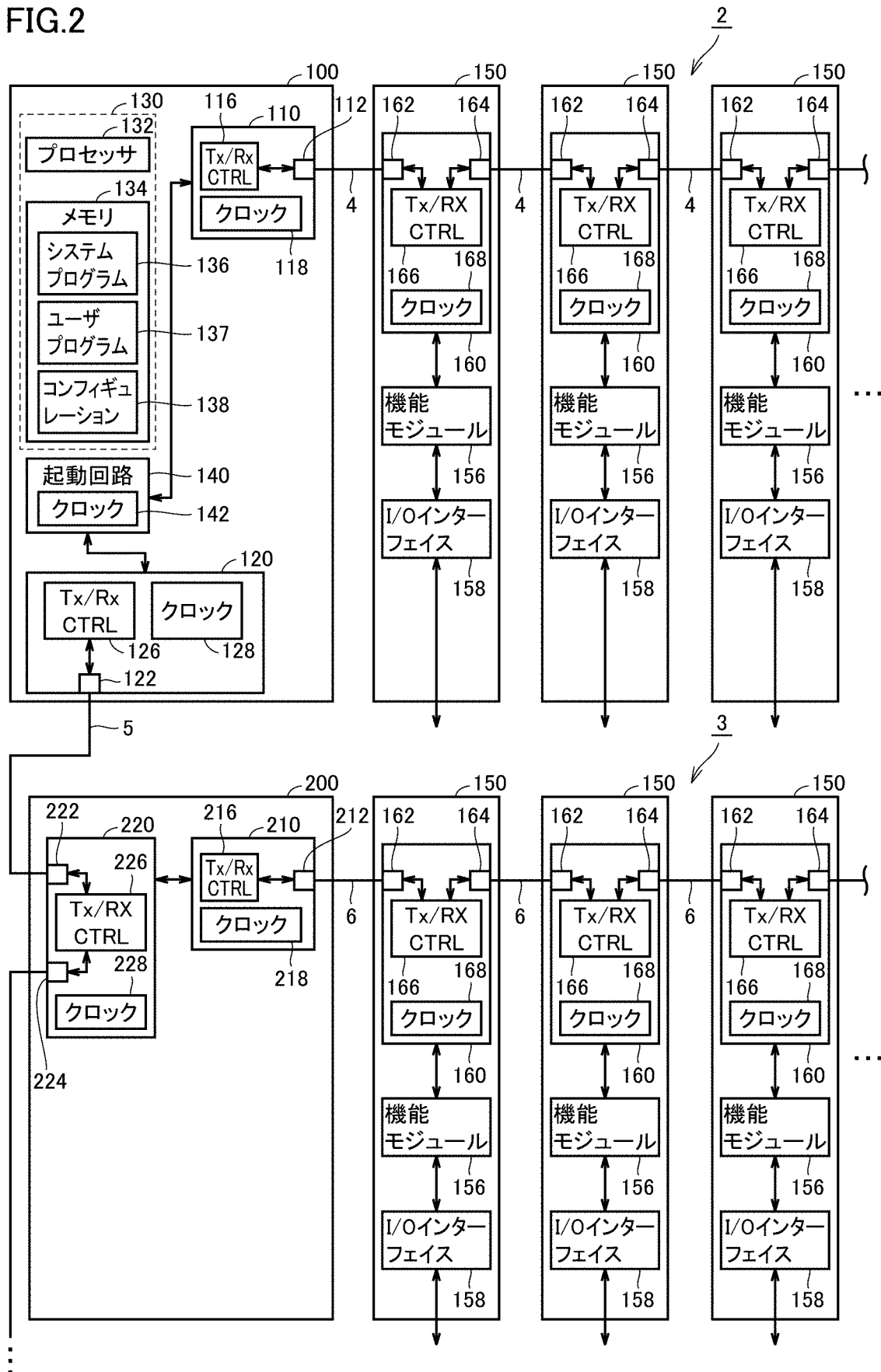
[図1]

FIG.1



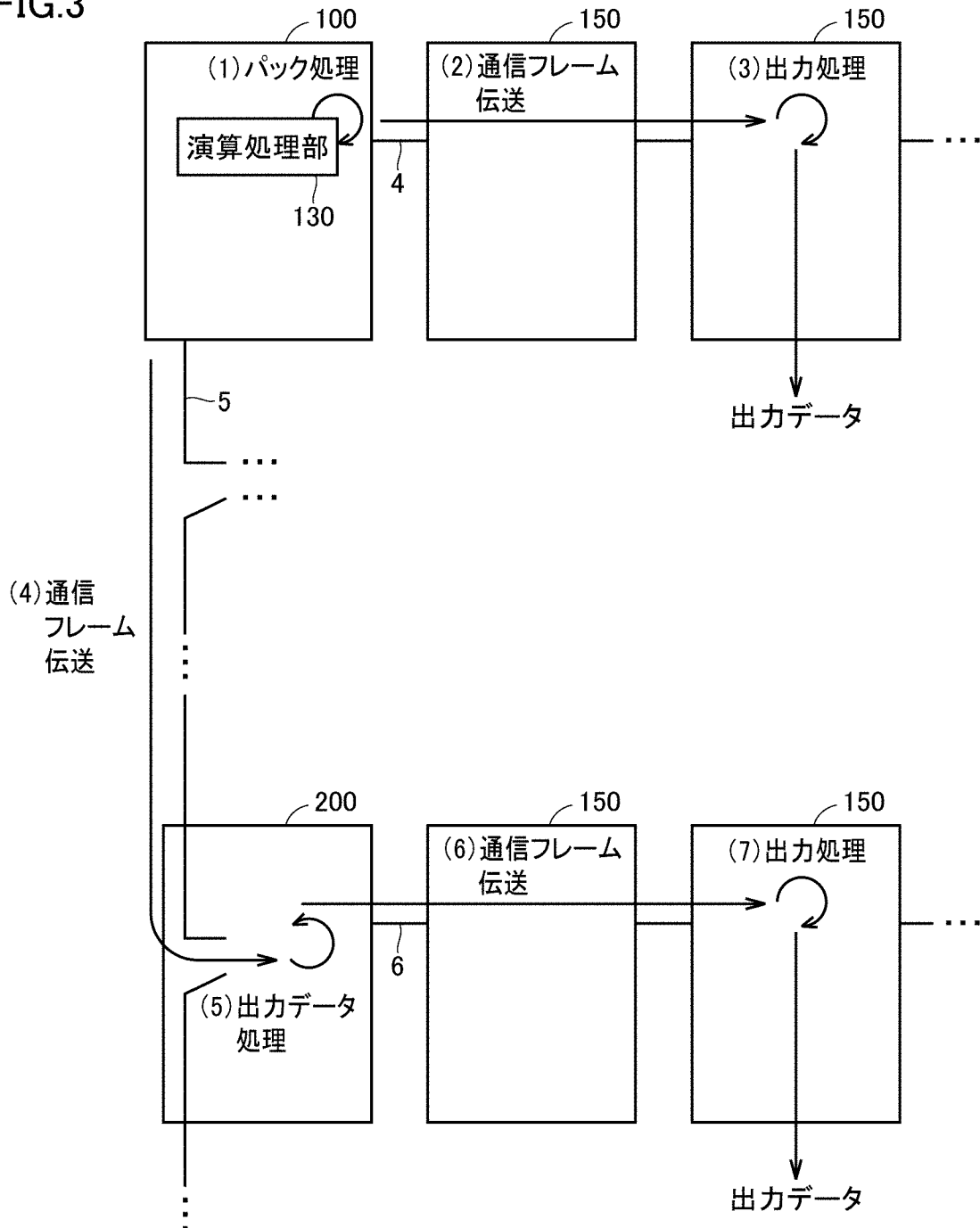
[図2]

FIG.2



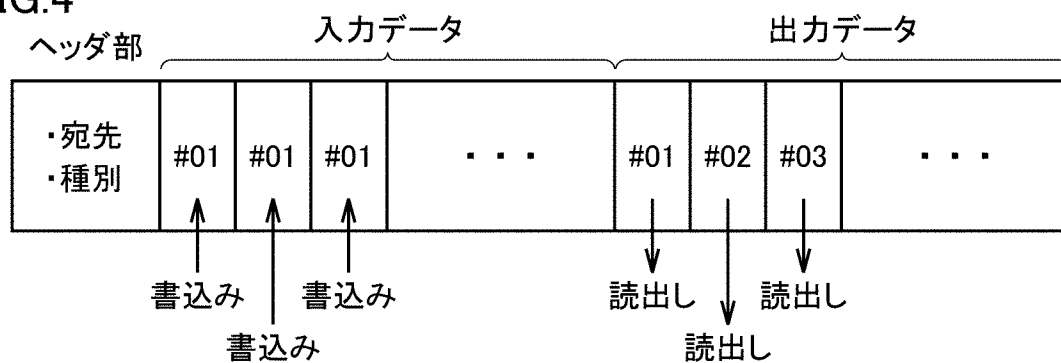
[図3]

FIG.3

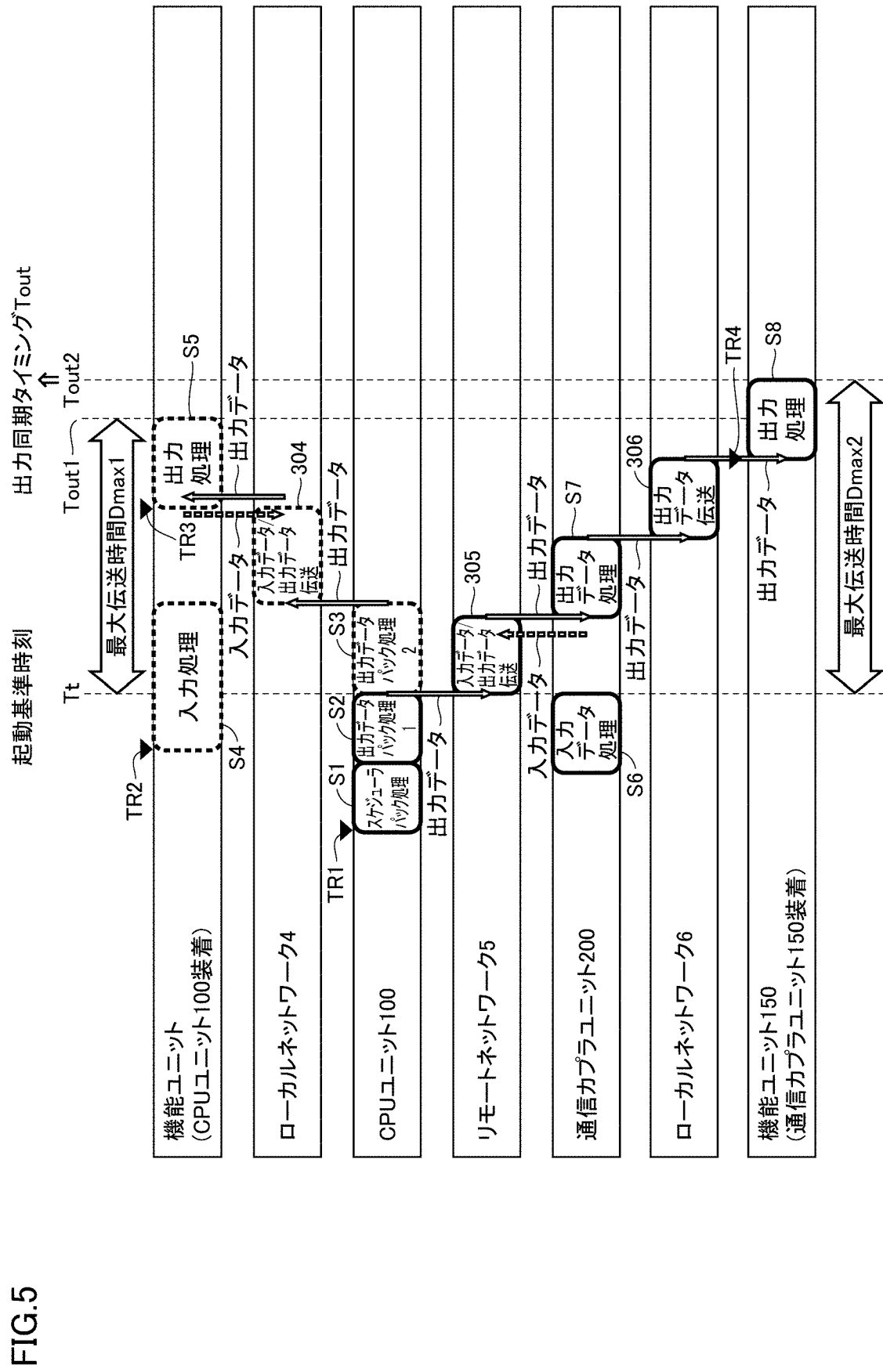


[図4]

FIG.4

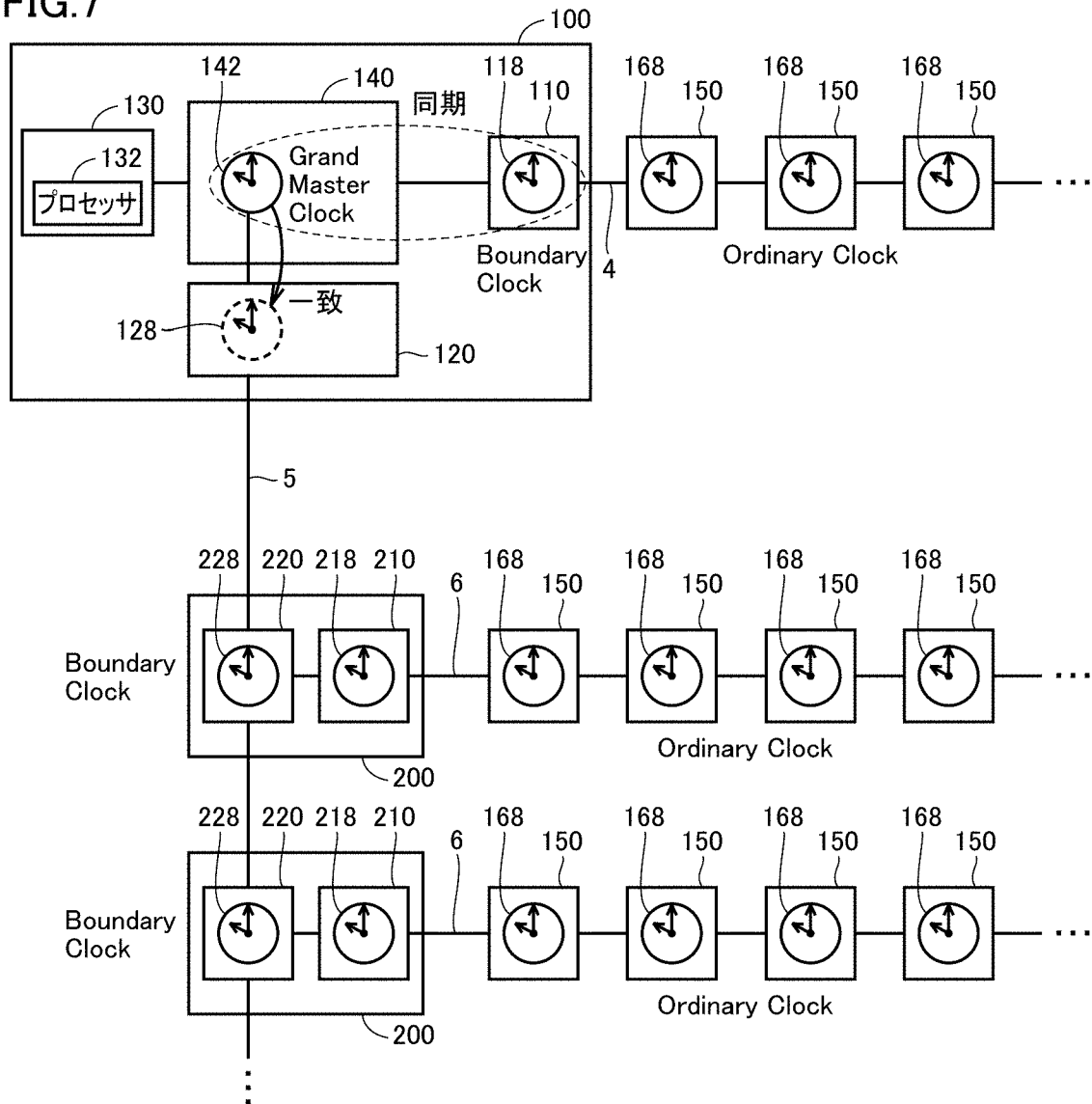


[図5]



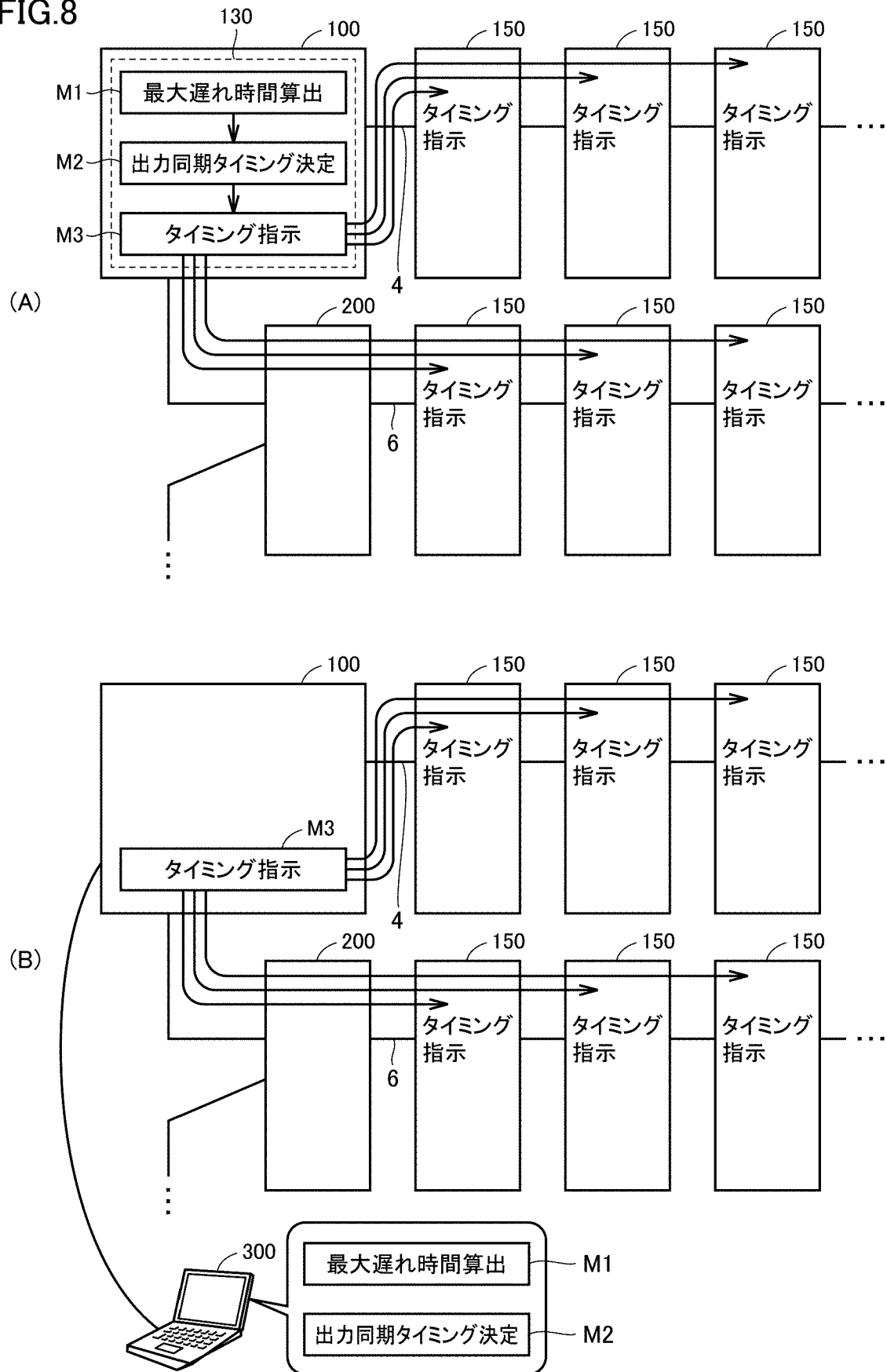
[図7]

FIG. 7



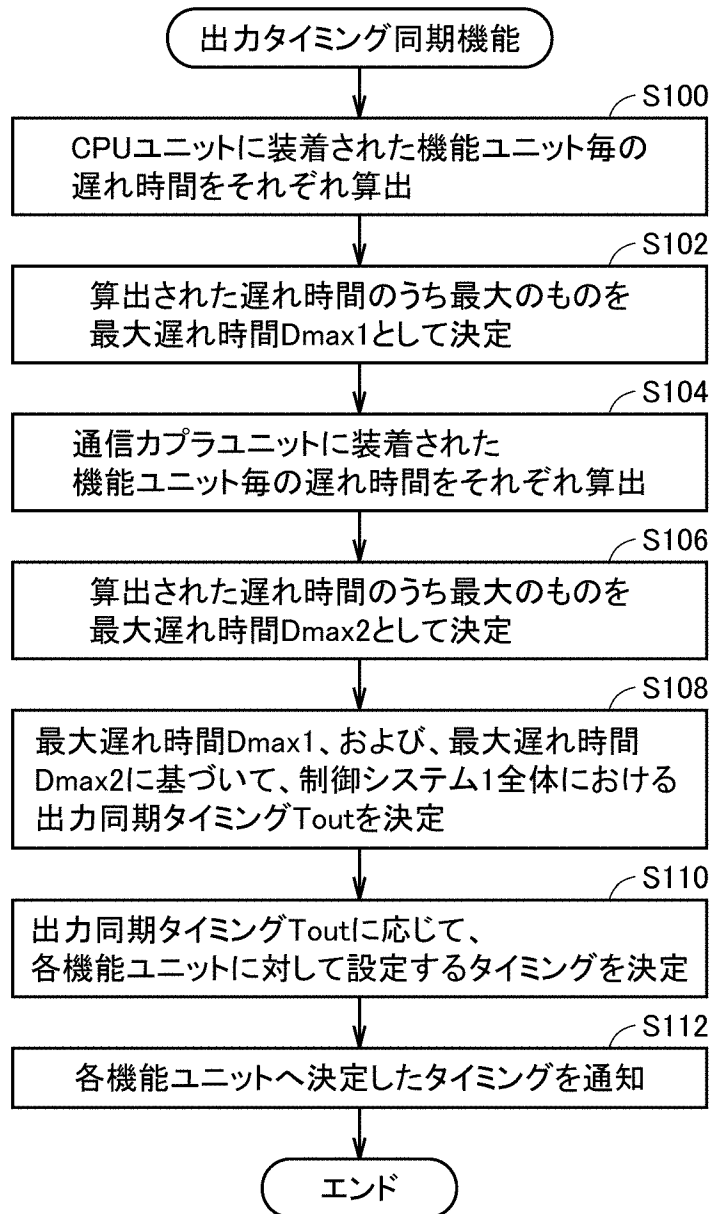
[図8]

FIG.8



[図9]

FIG.9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/033635

A. CLASSIFICATION OF SUBJECT MATTER

G05B19/05 (2006.01) i, H04L12/28 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G05B19/05, H04L12/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2017

Registered utility model specifications of Japan 1996-2017

Published registered utility model applications of Japan 1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-213474 A (YASKAWA ELECTRIC CORP.) 23 August 2007 (Family: none)	1-8
A	JP 2012-68856 A (FUJI ELECTRIC CO., LTD.) 05 April 2012 (Family: none)	1-8
A	WO 2016/157477 A1 (MITSUBISHI ELECTRIC CORP.) 06 October 2016 (Family: none)	1-8

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

Date of mailing of the international search report

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G05B19/05(2006.01)i, H04L12/28(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G05B19/05, H04L12/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2007-213474 A（株式会社安川電機）2007.08.23, （ファミリーなし）	1-8
A	JP 2012-68856 A（富士電機株式会社）2012.04.05, （ファミリーなし）	1-8
A	WO 2016/157477 A1（三菱電機株式会社）2016.10.06, （ファミリーなし）	1-8

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

20.11.2017

国際調査報告の発送日

28.11.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

牧 初

3 U

9 0 6 4

電話番号 03-3581-1101 内線 3364