

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

O P I S P A T E N T O W Y

P A T E N T U T Y M C Z A S O W E G O

73723

Patent tymczasowy dodatkowy
do patentu nr _____

Zgłoszono: 24.07.1971 (P. 149 646)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 30.05.1973

Opis patentowy opublikowano: 09.12.1974

Kl. 21a⁴,35/14

MKP G05f 1/46

CZYTELNIĄ

Urzędu Patentowego
Polskiej Rzeczypospolitej

Twórca wynalazku: Bolesław Stasicki

Uprawniony z patentu tymczasowego: Polska Akademia Nauk Zakład Mechaniki
Górotworu, Kraków (Polska)

Tranzystorowy zasilacz stabilizowany

Przedmiotem wynalazku jest tranzystorowy zasilacz stabilizowany przeznaczony do zasilania urządzeń elektronicznych wymagających źródła wysokostabilnego napięcia o małym współczynniku tętnień i niskiej rezystancji wewnętrznej.

Powszechnie stosowane w różnego rodzaju urządzeniach elektronicznych szeregowo tranzystorowe stabilizatory napięcia stałego są często narażone na uszkodzenia przy przeciążeniach i zwarciach. Stabilizatory także zabezpiecza się zwykle ogranicznikiem prądu obciążenia.

Znany jest układ zabezpieczenia, który składa się z tranzystorowego wzmacniacza sterującego szeregowy tranzystor mocy. Tranzystor wzmacniacza zabezpieczającego polaryzowany jest napięciem z dzielnika napięcia połączonych do wyjścia stabilizatora i sterowany napięciem z dodatkowego rezystora próbującego umieszczonego w szereg z wyjściem stabilizatora. Jeżeli prąd obciążenia przekroczy założoną wartość maksymalną, wzrośnie spadek napięcia na rezystorze szeregowym i odetkany zostaje tranzystor wzmacniacza zabezpieczającego. Wzmacniacz zabezpieczający zaczyna zatykać szeregowy tranzystor mocy i napięcie wyjściowe stabilizatora zaczyna się zmniejszać. Dalsze zmniejszanie rezystowności obciążenia aż do zwarcia powoduje zmniejszanie się napięcia do zera. Prąd tranzystora utrzymuje się w przybliżeniu stały, a stabilizacja napięcia przekształca się w stabilizację prądu.

Podstawową wadą opisanego wyżej układu jest duża wartość prądu zwarcia. Prowadzi to do zniszczenia tranzystora szeregowego tym szybszego, im silniejsze jest przeciążenie i im wyższe jest napięcie wyjściowe stabilizatora.

Znany jest także układ stabilizatora, w którym zasilanie diody Zenera, będącej źródłem napięcia odniesienia, prowadzone jest prądem w przybliżeniu odwrotnie proporcjonalnym do prądu obciążenia stabilizatora. Dioda Zenera i szeregowo połączony z nią rezystor są połączone równolegle do zacisków wyjściowych stabilizatora. Do punktu wspólnego rezystora i diody Zenera podłączony jest emiter tranzystora tak zwanego wzmacniacza błędów. Baza tego tranzystora połączona jest z dzielnikiem napięcia wyjściowego składającym się z diody i rezystora. Ponadto kolektor omawianego tranzystora połączony jest poprzez dodatkowy wzmacniacz tranzystorowy z bazą szeregowego tranzystora, który to tranzystor jest elementem regulacyjnym zasilacza

stabilizowanego. Do kolektora i emitera tranzystora szeregowego równolegle dołączony jest rezystor szeregowo z wyłącznikiem.

Niedogodnością tego układu jest fakt, że zmieniający się prąd diody Zenera powoduje zmiany napięcia odniesienia, co wydatnie obniża współczynnik stabilizacji.

Celem wynalazku jest zabezpieczony od zwarc i przeciążeń zasilacz wysokostabilnego napięcia o bardzo niskiej rezystancji wewnętrznej statycznej i dynamicznej, w którym wyeliminowane byłoby stosowanie dodatkowych źródeł napięcia stabilizowanego, dużych pojemności blokujących wyjście oraz dodatkowych układów zabezpieczających od zwarc i przeciążeń.

Cel ten osiągnięty został w niniejszym wynalazku przez to, że tranzystory w różnicowym wzmacniaczu błędu są o różnym typie przewodnictwa i są połączone szeregowo dla prądu stałego, to jest kolektor jednego z tranzystorów wzmacniacza błędu jest połączony z kolektorem tranzystora szeregowego, zaś emiter z emiterem drugiego tranzystora wzmacniacza błędu. W obwodzie kolektora drugiego tranzystora wzmacniacza błędu jest dzielnik napięcia złożony z rezystorów, między którymi włączona jest baza tranzystora sterującego tranzystor szeregowy. Kolektor tranzystora sterującego jest połączony poprzez łącznik monostabilny z emiterem, a ponadto kolektor ten jest połączony z bazą tranzystora szeregowego poprzez regulowany rezystor.

Korzyścią techniczną jaką zapewnia wynalazek jest wyeliminowanie dodatkowego źródła stabilizowanego napięcia do zasilania wzmacniacza błędu, a dzięki temu, że wzmacniacz zasilany jest ze stabilizowanego napięcia wyjściowego, to w przypadku zwarcia lub przeciążenia następuje zanik tego napięcia do zera, przez co zasilacz i urządzenie zasilane zabezpieczone są od zniszczenia.

Przedmiot wynalazku jest przedstawiony na rysunku, na którym przedstawiono schemat ideowy zasilacza.

Do zacisków wejściowych zasilacza doprowadzane jest stałe, tętniące niestabilizowane napięcie U_{we} . Na zaciskach wyjściowych, po naciśnięciu monostabilnego łącznika P pojawia się stabilizowane napięcie U_{wy} . Napięcie to, poprzez dzielnik R_1 , R_2 jest porównywane we wzmacniaczu różnicowym, zbudowanym na tranzystorach $T1$ i $T2$ o różnym typie przewodnictwa, z napięciem odniesienia pochodzącym z diody Zenera D zasilanej przez rezystor R_3 . Prądowy sygnał błędu zostaje wzmocniony przez tranzystory $T3$ i $T4$ pracujące w układzie OE. Kondensator C o niewielkiej pojemności zabezpiecza układ przed samowzbudzeniem.

Maksymalny prąd obciążenia stabilizatora nastawia się zmiennym rezystorem R_4 . W przypadku przeciążenia lub zwarcia tranzystor $T3$ nasycy się, a napięcie U_{wy} zanika, ponieważ dalszy wzrost prądu bazy tranzystora $T4$ jest niemożliwy. Napięcie U_{wy} zasilą także wzmacniacz, a więc jego zanik powoduje trwały stan odcięcia tranzystora $T4$. Stan ten utrzymuje się nawet po usunięciu zwarcia, lub zbytniego obciążenia. Napięcie U_{wy} może pojawić się ponownie dopiero po naciśnięciu monostabilnego łącznika P . W przypadku załączenia układu łącznikiem P na zwarcie, w obwodzie wyjściowym popłynie prąd ustalony zmiennym rezystorem R_4 .

Zasilacz według wynalazku oprócz większego wzmocnienia ma tę jeszcze zaletę, iż radiator tranzystora $T4$ może być galwanicznie połączony z masą przyrządu.

Zastrzeżenie patentowe

Tranzystorowy zasilacz stabilizowany zawierający szeregowy tranzystor pracujący w układzie ze wspólnym emiterem oraz zawierający różnicowy wzmacniacz błędu, znamienny tym, że tranzystory ($T1$, $T2$) w różnicowym wzmacniaczu błędu są o różnym typie przewodnictwa i połączone są one szeregowo dla prądu stałego, to jest kolektor tranzystora ($T1$) jest połączony z kolektorem tranzystora ($T4$) zaś emiter tranzystora ($T1$) jest połączony z emiterem tranzystora ($T2$), natomiast w obwodzie kolektora tranzystora ($T2$) jest dzielnik napięcia złożony z rezystorów (R_5 i R_6), między którymi włączona jest baza tranzystora ($T3$), którego kolektor jest połączony poprzez monostabilny łącznik (P) z emiterem, a ponadto kolektor tranzystora ($T3$) jest połączony z bazą szeregowego tranzystora ($T4$) poprzez zmienny rezystor (R_4).

