

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年1月27日(27.01.2022)



(10) 国際公開番号

WO 2022/019023 A1

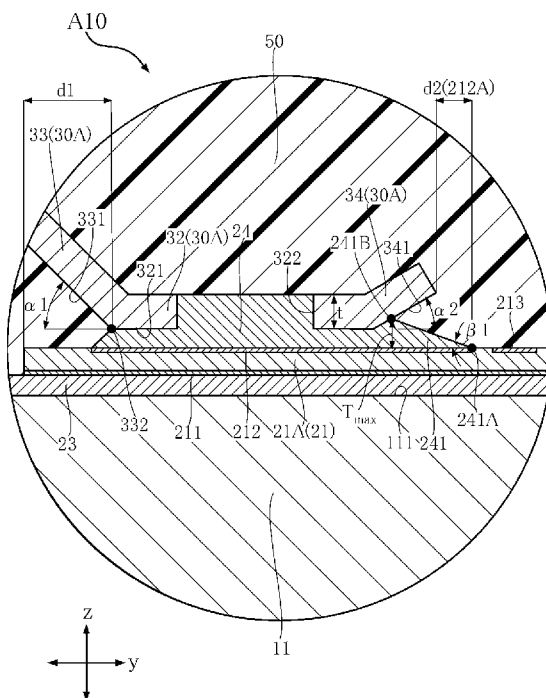
- (51) 国際特許分類:
H01L 23/48 (2006.01) *H01L 21/60* (2006.01)
- (21) 国際出願番号: PCT/JP2021/023325
- (22) 国際出願日: 2021年6月21日(21.06.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2020-123546 2020年7月20日(20.07.2020) JP
- (71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町2番地 Kyoto (JP).
- (72) 発明者: 神田 沢水(KANDA Takumi); 〒6158585
京都府京都市右京区西院溝崎町2番地
ローム株式会社内 Kyoto (JP).

- (74) 代理人: 臼井 尚, 外 (USUI Takashi et al.);
〒5430014 大阪府大阪市天王寺区玉造元町
2番32-1301 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置

FIG.15



(57) Abstract: This semiconductor device is provided with: a first die pad having a first main surface oriented in the thickness direction; a semiconductor element that has an electrode provided on the side the first main surface is oriented in the thickness direction and that is joined to the first main surface; a conductive member electrically joined to the electrode; and a first junction layer that electrically joins the conductive member and the electrode. The conductive member has: a body part; a first joined part electrically joined to the electrode by means of the first junction layer; a first coupling part that couples the body part and the first joined part; and a leading end part that is positioned away from the first coupling part and that is contiguous to the first joined part. When viewed along the in-plane direction of the first main surface, the leading end part inclines more toward the direction away from the electrode as the distance from the first joined part increases. When viewed along the thickness direction, the electrode includes, in the in-plane direction, an extended region which sticks out from the conductive member toward a direction opposite to the first junction part with respect to the leading end part.

ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：半導体装置は、厚さ方向を向く第1主面を有する第1ダイパッドと、前記厚さ方向において前記第1主面が向く側に設けられた電極を有するとともに、前記第1主面に接合された半導体素子と；前記電極に電氣的に接合された導電部材と、前記導電部材と前記電極とを電氣的に接合する第1接合層と、を備える。前記導電部材は、本体部と、前記第1接合層により前記電極に電氣的に接合された第1接合部と、前記本体部および前記第1接合部をつなぐ第1連結部と、前記第1連結部から離れて位置し、かつ前記第1接合部につながる先端部とを有する。前記第1主面の面内方向に沿って視て、前記先端部は、前記第1接合部から離れるほど、前記電極から遠ざかる向きに傾斜している。前記厚さ方向に沿って視て、前記電極は、前記面内方向において前記先端部に対して前記第1接合部とは反対側に前記導電部材からはみ出した拡張領域を含む。

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本開示は、半導体素子を備えた半導体装置に関する。

背景技術

[0002] 従来、MOSFETなどの半導体素子を備えた半導体装置が広く知られている。このような半導体装置は、たとえば電力変換回路（インバータ等）に使用され、所定の電気信号に基づき電流変換を行う。特許文献1には、MOSFETを備える半導体装置の一例が開示されている。当該半導体装置は、電源電圧が印加されるドレイン端子と、電気信号を入力するためのゲート端子と、変換後の電流が流れるソース端子とを備える。一方、MOSFETは、ドレイン端子に導通するドレイン電極と、ゲート端子に導通するゲート電極と、ソース端子に導通するソース電極とを有する。MOSFETのドレイン電極は、ハンダ（第1導電性接合材）を介してダイパッド（ドレイン端子につながる）に電氣的に接合されている。MOSFETのソース電極は、ハンダ（第2導電性接合材）を介して導電部材（金属クリップ）に接合されている。この導電部材には、ソース端子も接合されている。このような構成により、当該半導体装置に大きな電流を流すことが可能である。

[0003] 特許文献1に開示された半導体装置では、使用にあたって、ソース電極と第2導電性接合材との界面に熱応力が集中しやすい。これは、MOSFETから発生した熱が、ソース電極を介して第2導電性接合材に伝導されることによる。なお、MOSFETから発生した熱は、ドレイン電極を介して第1導電性接合材にも伝導する。しかし、ソース電極の大きさがドレイン電極の大きさよりも小であるため、熱応力の集中は、ソース電極と第2導電性接合材との間において顕著となる。熱応力が集中すると、ソース電極および第2導電性接合材の双方に亀裂が発生するおそれがある。したがって、熱応力の集中を低減させることにより、MOSFETに作用する熱応力を緩和する方

策が望まれる。

先行技術文献

特許文献

[0004] 特許文献1：特開2016-192450号公報

発明の概要

発明が解決しようとする課題

[0005] 本開示は上記事情に鑑み、より大きな電流に対応しつつ、半導体素子に作用する熱応力を緩和することが可能な半導体装置を提供することをその一の課題とする。

課題を解決するための手段

[0006] 本開示によって提供される半導体装置は、厚さ方向を向く第1主面を有する第1ダイパッドと；前記厚さ方向において前記第1主面が向く側に設けられた電極を有するとともに、前記第1主面に接合された半導体素子と；前記電極に電氣的に接合された導電部材と；前記導電部材と前記電極とを電氣的に接合する第1接合層と；を備える。前記導電部材は、本体部と、前記第1接合層により前記電極に電氣的に接合された第1接合部と、前記本体部および前記第1接合部をつなぐ第1連結部と、前記第1連結部から離れて位置し、かつ前記第1接合部につながる先端部とを有する。前記第1主面の面内方向に沿って視て、前記先端部は、前記第1接合部から離れるほど、前記電極から遠ざかる向きに傾斜している。前記厚さ方向に沿って視て、前記電極は、前記面内方向において前記先端部に対して前記第1接合部とは反対側に前記導電部材からはみ出した拡張領域を含む。

発明の効果

[0007] 上記構成によれば、半導体装置は、より大きな電流に対応しつつ、半導体素子に作用する熱応力を緩和することが可能となる。

[0008] 本開示のその他の特徴および利点は、添付図面に基づき以下に行う詳細な説明によって、より明らかとなろう。

図面の簡単な説明

- [0009] [図1]本開示の第1実施形態にかかる半導体装置の斜視図である。
- [図2]図1に示す半導体装置の平面図である。
- [図3]図2に対応する平面図であり、封止樹脂を透過している。
- [図4]図1に示す半導体装置の底面図である。
- [図5]図1に示す半導体装置の正面図である。
- [図6]図1に示す半導体装置の右側面図である。
- [図7]図3のV I I - V I I 線に沿う断面図である。
- [図8]図3のV I I I - V I I I 線に沿う断面図である。
- [図9]図3のI X - I X 線に沿う断面図である。
- [図10]図3のX - X 線に沿う断面図である。
- [図11]図3のX I - X I 線に沿う断面図である。
- [図12]図1に示す半導体装置の第1導電部材の平面図である。
- [図13]図1に示す半導体装置の第2導電部材の平面図である。
- [図14]図3の部分拡大図である。
- [図15]図7の部分拡大図である。
- [図16]図7の部分拡大図である。
- [図17]図3の部分拡大図である。
- [図18]図8の部分拡大図である。
- [図19]本開示の第2実施形態にかかる半導体装置の平面図であり、封止樹脂を透過している。
- [図20]図19の部分拡大図である。
- [図21]図20のX X I - X X I 線に沿う断面図である。

発明を実施するための形態

- [0010] 本開示の実施形態について、添付図面に基づいて説明する。
- [0011] 図1～図18に基づき、本開示の第1実施形態にかかる半導体装置A10について説明する。半導体装置A10は、第1ダイパッド11、第2ダイパッド12、第1入力端子13、出力端子14、第2入力端子15、一対の半

導体素子 2 1、ダイボンディング層 2 3、第 1 接合層 2 4、第 2 接合層 2 5、第 1 導電部材 3 0 A、第 2 導電部材 3 0 B および封止樹脂 5 0 を備える。さらに半導体装置 A 1 0 は、第 1 ゲート端子 1 6 1、第 2 ゲート端子 1 6 2、第 1 検出端子 1 7 1、第 2 検出端子 1 7 2、一对の保護素子 2 2、第 3 接合層 2 6、一对のゲートワイヤ 4 1、および一对の検出ワイヤ 4 2 を備える。図 3 は、理解の便宜上、封止樹脂 5 0 を透過しており、封止樹脂 5 0 は想像線（二点鎖線）で示している。I X - I X 線、および X - X 線は、それぞれ一点鎖線で示している。

[0012] 以下の説明においては、便宜上、たとえば第 1 ダイパッド 1 1（または第 2 ダイパッド 1 2）の厚さ方向を「厚さ方向 z」と呼ぶ。厚さ方向 z に対して直交する一方向を「第 1 方向 x」と呼ぶ。厚さ方向 z および第 1 方向 x の双方に対して直交する方向を「第 2 方向 y」と呼ぶ。第 1 ダイパッド 1 1 の第 1 主面 1 1 1 の「面内方向」とは、当該第 1 主面に平行な方向であり、本開示では、場面に応じて第 1 方向 x および第 2 方向 y のいずれかを指す。たとえば、ある部材についての説明においては、「面内方向」は第 1 方向 x であり、別の部材についての説明においては、「面内方向」は第 2 方向 y である。

[0013] 半導体装置 A 1 0 は、第 1 入力端子 1 3 および第 2 入力端子 1 5 に印加された直流の電源電圧を、一对の半導体素子 2 1 により交流電力に変換する。変換された交流電力は、出力端子 1 4 からモータなどの電力供給対象に入力される。半導体装置 A 1 0 は、たとえばインバータといった電力変換回路に使用される。

[0014] 第 1 ダイパッド 1 1 は、図 3、図 7 および図 8 に示すように、一对の半導体素子 2 1 のうち一方の半導体素子 2 1（第 1 スイッチング素子 2 1 A）と、一对の保護素子 2 2 のうち一方の保護素子 2 2（第 1 ダイオード 2 2 A）とを搭載する導電部材である。第 1 ダイパッド 1 1 は、第 2 ダイパッド 1 2、第 1 入力端子 1 3、出力端子 1 4、第 2 入力端子 1 5、第 1 ゲート端子 1 6 1、第 2 ゲート端子 1 6 2、第 1 検出端子 1 7 1 および第 2 検出端子 1 7

2とともに、同一のリードフレームから構成されている。当該リードフレームは、銅（Cu）、または銅合金である。このため、第1ダイパッド11、第2ダイパッド12、第1入力端子13、出力端子14、第2入力端子15、第1ゲート端子161、第2ゲート端子162、第1検出端子171および第2検出端子172の各々の組成は、銅を含む（すなわち、上記各部材は銅を含有する）。第1ダイパッド11は、第1主面111および第1裏面112を有する。第1主面111は、厚さ方向zを向く。第1主面111上に、第1スイッチング素子21Aと、第1ダイオード22Aとが搭載されている。なお、本開示において、ある部材A上に別の部材Bが搭載されている（配置されている、設けられている、等）と言うときには、部材Aと部材Bとが直接当接している場合もあれば、部材Aと部材Bとの間に少なくとも1つの別の部材が介在している場合もある。第1裏面112は、厚さ方向zにおいて第1主面111とは反対側を向く。第1裏面112には、たとえば錫（Sn）めっきが施されている。図7および図8に示すように、第1ダイパッド11の厚さT1は、第1導電部材30Aの最大厚さ $t_{\max}$ よりも大である。

[0015] 第2ダイパッド12は、図3、図7および図8に示すように、一对の半導体素子21のうち他方の半導体素子21（第2スイッチング素子21B）と、一对の保護素子22のうち一方の保護素子22（第2ダイオード22B）とを搭載する導電部材である。第2ダイパッド12は、第1ダイパッド11に対して面内方向（第2方向y）に離れて位置する。第2ダイパッド12は、第2主面121および第2裏面122を有する。第2主面121は、厚さ方向zにおいて第1主面111と同じ側を向く。第2主面121上に、第2スイッチング素子21Bと、第2ダイオード22Bとが搭載されている。第2裏面122は、厚さ方向zにおいて第2裏面122とは反対側を向く。第2裏面122には、たとえば錫めっきが施されている。図7および図8に示すように、第2ダイパッド12の厚さT2は、第1導電部材30Aの最大厚さ $t_{\max}$ よりも大である。

[0016] 一对の半導体素子21は、図3および図7に示すように、第1スイッチン

グ素子 21 A および第 2 スイッチング素子 21 B を含む。第 1 スイッチング素子 21 A は、第 1 ダイパッド 11 の第 1 主面 111 に接合されている。第 2 スイッチング素子 21 B は、第 2 ダイパッド 12 の第 2 主面 121 に接合されている。一对の半導体素子 21 は、たとえば MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) である。半導体装置 A10 の説明においては、一对の半導体素子 21 は、n チャンネル型であり、かつ縦型構造の MOSFET を対象とする。各半導体素子 21 は、化合物半導体基板を含む。当該化合物半導体基板の組成は、炭化ケイ素 (SiC) を含む。この他、当該化合物半導体基板の組成は、窒化ガリウム (GaN) を含んでもよい。図 15 に示すように、各半導体素子 21 は、第 1 電極 211、第 2 電極 212 および第 3 電極 213 を有する。

[0017] 図 15 に示すように、第 1 電極 211 は、第 1 ダイパッド 11 の第 1 主面 111、および第 2 ダイパッド 12 の第 2 主面 121 のいずれかに (ダイボンディング層 23 を介し) 対向して設けられている。第 1 電極 211 には、変換対象となる電力に対応する電圧が印加される。第 1 電極 211 は、ドレイン電極に相当する。

[0018] 図 15 に示すように、第 2 電極 212 は、厚さ方向 z において第 1 電極 211 とは反対側に設けられている。すなわち、第 2 電極 212 は、第 1 ダイパッド 11 の第 1 主面 111 と同じ方向を向く側に設けられている。第 2 電極 212 には、一对の半導体素子 21 のいずれかにより変換された電力に対応する電流が流れる。第 2 電極 212 は、ソース電極に相当する。第 2 電極 212 は、複数の金属めっき層を含む。第 2 電極 212 は、ニッケル (Ni) めっき層と、当該ニッケルめっき層上に積層された金 (Au) めっき層を含む。この他、第 2 電極 212 は、ニッケルめっき層と、当該ニッケルめっき層上に積層されたパラジウム (Pd) めっき層と、当該パラジウムめっき層上に積層された金めっき層を含む場合でもよい。

[0019] 図 14 および図 15 に示すように、第 3 電極 213 は、厚さ方向 z において第 2 電極 212 と同じ側に設けられ、かつ第 2 電極 212 から離れて位置

する。第3電極213には、一对の半導体素子21のいずれかが駆動するためのゲート電圧が印加される。第3電極213は、ゲート電極に相当する。各半導体素子21においては、第1電極211に印加された電圧に対応する電流を、ゲート電圧に基づき変換する。厚さ方向 z に沿って視て、第3電極213の面積は、第2電極212の面積よりも小である。

[0020] 一对の保護素子22は、図3および図8に示すように、第1ダイオード22Aおよび第2ダイオード22Bを含む。第1ダイオード22Aは、第1ダイパッド11の第1主面111に接合されている。第2ダイオード22Bは、第2ダイパッド12の第2主面121に接合されている。各保護素子22は、たとえばショットキーバリアダイオードである。第1ダイオード22Aは、第1スイッチング素子21Aに対して並列接続されている。第2ダイオード22Bは、第2スイッチング素子21Bに対して並列接続されている。各保護素子22は、いわゆる還流ダイオードである。すなわち、各半導体素子21に逆バイアスが印加された場合、電流は当該半導体素子21ではなく、それに対して並列接続された保護素子22に流れる。図18に示すように、各保護素子22は、上面電極221および下面電極222を有する。

[0021] 図18に示すように、上面電極221は、厚さ方向 z において第1ダイパッド11の第1主面111が向く側に設けられている。各保護素子22において、上面電極221は、当該保護素子22に対して並列接続されている半導体素子21の第2電極212に導通している。上面電極221は、アノード電極に相当する。

[0022] 図18に示すように、下面電極222は、厚さ方向 z において上面電極221とは反対側に設けられている。各保護素子22において、下面電極222は、当該保護素子22に対して並列接続されている半導体素子21の第1電極211に導通している。下面電極222は、カソード電極に相当する。

[0023] ダイボンディング層23は、図3、図15および図18に示すように、第1ダイパッド11の第1主面111、および第2ダイパッド12の第2主面121と、一对の半導体素子21の第1電極211、および一对の保護素子

22の下面電極222との間に位置する部分を含む。ダイボンディング層23は、導電性を有する材料からなる。ダイボンディング層23は、たとえば鉛フリーハンダである。その他、ダイボンディング層23は、鉛ハンダでもよい。ダイボンディング層23は、第1スイッチング素子21Aの第1電極211、および第1ダイオード22Aの下面電極222と、第1主面111とを電氣的に接合する。これにより、第1スイッチング素子21Aの第1電極211、および第1ダイオード22Aの下面電極222は、第1ダイパッド11に導通する。ダイボンディング層23は、第2スイッチング素子21Bの第1電極211、および第2ダイオード22Bの下面電極222と、第2主面121とを電氣的に接合する。これにより、第2スイッチング素子21Bの第1電極211、および第2ダイオード22Bの下面電極222は、第2ダイパッド12に導通する。

[0024] 第1入力端子13は、図3に示すように、第1方向xに沿って延びる部分を含むとともに、第1ダイパッド11につながっている。このため、第1入力端子13は、第1ダイパッド11に導通している。第1入力端子13は、電力変換対象となる直流の電源電圧が印加されるP端子（正極）である。第1入力端子13は、被覆部13Aおよび露出部13Bを有する。図9に示すように、被覆部13Aは、第1ダイパッド11につながり、かつ封止樹脂50に覆われている。第2方向yに沿って視て、被覆部13Aは、屈曲している。図2～図5に示すように、露出部13Bは、被覆部13Aにつながり、かつ封止樹脂50から露出している。露出部13Bは、第1方向xにおいて第1ダイパッド11から遠ざかる側に延びている。露出部13Bの表面には、たとえば錫めっきが施されている。

[0025] 出力端子14は、図3に示すように、第1方向xに沿って延びる部分を含むとともに、第2ダイパッド12につながっている。このため、出力端子14は、第2ダイパッド12に導通している。出力端子14から、各半導体素子21により変換された交流電力が出力される。出力端子14は、被覆部14Aおよび露出部14Bを有する。被覆部14Aは、第2ダイパッド12に

つながり、かつ封止樹脂 50 に覆われている（図 11 参照）。第 2 方向 y に沿って視て、被覆部 14 A は、第 1 入力端子 13 の被覆部 13 A と同様に屈曲している。図 2～図 5 に示すように、露出部 14 B は、被覆部 14 A につながり、かつ封止樹脂 50 から露出している。露出部 14 B は、第 1 方向 x において第 2 ダイパッド 12 から遠ざかる側に延びている。露出部 14 B の表面には、たとえば錫めっきが施されている。

[0026] 第 2 入力端子 15 は、図 3 に示すように、第 1 方向 x において第 1 ダイパッド 11 および第 2 ダイパッド 12 の双方から離れて位置し、かつ第 2 方向 y において第 1 入力端子 13 と出力端子 14 との間に位置する。第 2 入力端子 15 は、第 1 方向 x に沿って延びている。第 2 入力端子 15 は、第 2 スイッチング素子 21 B の第 2 電極 212 と、第 2 ダイオード 22 B の上面電極 221 とに導通している。第 2 入力端子 15 は、電源電圧（電力変換対象となる直流に対応する）が印加される N 端子（負極）である。第 2 入力端子 15 は、被覆部 15 A および露出部 15 B を有する。図 10 に示すように、被覆部 15 A は、封止樹脂 50 に覆われている。図 2～図 5 に示すように、露出部 15 B は、被覆部 15 A につながり、かつ封止樹脂 50 から露出している。露出部 15 B は、第 1 方向 x において第 1 ダイパッド 11 および第 2 ダイパッド 12 の双方から遠ざかる側に延びている。露出部 15 B の表面には、たとえば錫めっきが施されている。

[0027] 第 1 ゲート端子 161 は、図 3 に示すように、第 1 方向 x において第 1 ダイパッド 11 から離れて位置し、かつ第 2 方向 y の一方端に位置する。第 2 ゲート端子 162 は、図 3 に示すように、第 1 方向 x において第 2 ダイパッド 12 から離れて位置し、かつ第 2 方向 y の他方端に位置する。第 1 ゲート端子 161 は、第 1 スイッチング素子 21 A の第 3 電極 213 に導通している。第 1 ゲート端子 161 には、第 1 スイッチング素子 21 A が駆動するためのゲート電圧が印加される。第 2 ゲート端子 162 は、第 2 スイッチング素子 21 B の第 3 電極 213 に導通している。第 2 ゲート端子 162 には、第 2 スイッチング素子 21 B が駆動するためのゲート電圧が印加される。

[0028] 図3に示すように、第1ゲート端子161は、被覆部161Aおよび露出部161Bを有する。図11に示すように、被覆部161Aは、封止樹脂50に覆われている。図2～図5に示すように、露出部161Bは、被覆部161Aにつながり、かつ封止樹脂50から露出している。露出部161Bは、第1方向xにおいて第1ダイパッド11から遠ざかる側に延びている。露出部161Bの表面には、たとえば錫めっきが施されている。

[0029] 図3に示すように、第2ゲート端子162は、被覆部162Aおよび露出部162Bを有する。図11に示すように、被覆部162Aは、封止樹脂50に覆われている。図2～図5に示すように、露出部162Bは、被覆部162Aにつながり、かつ封止樹脂50から露出している。露出部162Bは、第1方向xにおいて第2ダイパッド12から遠ざかる側に延びている。露出部162Bの表面には、たとえば錫めっきが施されている。

[0030] 第1検出端子171は、図3に示すように、第1方向xにおいて第1ダイパッド11から離れて位置し、かつ第2方向yにおいて第1入力端子13と第1ゲート端子161との間に位置する。第2検出端子172は、図3に示すように、第1方向xにおいて第2ダイパッド12から離れて位置し、かつ第2方向yにおいて出力端子14と第2ゲート端子162との間に位置する。第1検出端子171は、第1スイッチング素子21Aの第2電極212に導通している。第1検出端子171には、第1スイッチング素子21Aの第2電極212に流れる電流に対応した電圧が印加される。第2検出端子172は、第2スイッチング素子21Bの第2電極212に導通している。第2検出端子172には、第2スイッチング素子21Bの第2電極212に流れる電流に対応した電圧が印加される。

[0031] 図3に示すように、第1検出端子171は、被覆部171Aおよび露出部171Bを有する。図11に示すように、被覆部171Aは、封止樹脂50に覆われている。図2～図5に示すように、露出部171Bは、被覆部171Aにつながり、かつ封止樹脂50から露出している。露出部171Bは、第1方向xにおいて第1ダイパッド11から遠ざかる側に延びている。露出

部 1 7 1 B の表面には、たとえば錫めっきが施されている。

[0032] 図 3 に示すように、第 2 検出端子 1 7 2 は、被覆部 1 7 2 A および露出部 1 7 2 B を有する。図 1 1 に示すように、被覆部 1 7 2 A は、封止樹脂 5 0 に覆われている。図 2 ～図 5 に示すように、露出部 1 7 2 B は、被覆部 1 7 2 A につながり、かつ封止樹脂 5 0 から露出している。露出部 1 7 2 B は、第 1 方向 x において第 2 ダイパッド 1 2 から遠ざかる側に延びている。露出部 1 7 2 B の表面には、たとえば錫めっきが施されている。

[0033] 図 5 に示すように、半導体装置 A 1 0 において、第 1 入力端子 1 3 の露出部 1 3 B、出力端子 1 4 の露出部 1 4 B、および第 2 入力端子 1 5 の露出部 1 5 B の各々の高さ h は等しい。また、これら露出部の厚さも互いに等しい。このため、第 2 方向 y に沿って視て、第 2 入力端子 1 5 の少なくとも一部（露出部 1 5 B）が、第 1 入力端子 1 3 および出力端子 1 4 の各々に重なっている（図 6 参照）。

[0034] 第 1 導電部材 3 0 A は、図 3 に示すように、第 1 スイッチング素子 2 1 A の第 2 電極 2 1 2 と、第 1 ダイオード 2 2 A の上面電極 2 2 1 と、第 2 ダイパッド 1 2 の第 2 主面 1 2 1 とに電氣的に接合されている。これにより、第 1 スイッチング素子 2 1 A の第 2 電極 2 1 2 と、第 1 ダイオード 2 2 A の上面電極 2 2 1 とは、これらが相互に導通された状態で第 2 ダイパッド 1 2 に導通している。第 2 導電部材 3 0 B は、図 3 に示すように、第 2 スイッチング素子 2 1 B の第 2 電極 2 1 2 と、第 2 ダイオード 2 2 B の上面電極 2 2 1 と、第 2 入力端子 1 5 の被覆部 1 5 A とに接合されている。これにより、第 2 スイッチング素子 2 1 B の第 2 電極 2 1 2 と、第 2 ダイオード 2 2 B の上面電極 2 2 1 とは、これらが相互に導通された状態で第 2 入力端子 1 5 に導通している。

[0035] 第 1 導電部材 3 0 A および第 2 導電部材 3 0 B の各々の組成は、銅を含む。半導体装置 A 1 0 においては、第 1 導電部材 3 0 A および第 2 導電部材 3 0 B の各々は、金属クリップである。図 1 2 および図 1 3 に示すように、第 1 導電部材 3 0 A および第 2 導電部材 3 0 B の各々は、本体部 3 1、第 1 接

合部 3 2、第 1 連結部 3 3、先端部 3 4、第 2 接合部 3 5、第 2 連結部 3 6、第 3 接合部 3 7 および先端部 3 8 を有する。

[0036] 図 1 2 および図 1 3 に示すように、本体部 3 1 は、第 1 導電部材 3 0 A および第 2 導電部材 3 0 B の各々の主要部をなしている。図 7、図 8 および図 1 0 に示すように、本体部 3 1 は、第 1 ダイパッド 1 1 の第 1 主面 1 1 1、および第 2 ダイパッド 1 2 の第 2 主面 1 2 1 に対して平行である。第 2 導電部材 3 0 B の本体部 3 1 は、第 1 導電部材 3 0 A の本体部 3 1 よりも第 1 主面 1 1 1 および第 2 主面 1 2 1 の双方から離れて位置するとともに、第 1 導電部材 3 0 A の第 2 接合部 3 5 を跨いでいる。

[0037] 図 3 および図 7 に示すように、第 1 接合部 3 2 は、一对の半導体素子 2 1 のいずれかの第 2 電極 2 1 2 に電氣的に接合されている。第 1 導電部材 3 0 A の第 1 接合部 3 2 は、第 1 スイッチング素子 2 1 A の第 2 電極 2 1 2 に電氣的に接合されている。第 2 導電部材 3 0 B の第 1 接合部 3 2 は、第 2 スイッチング素子 2 1 B の第 2 電極 2 1 2 に電氣的に接合されている。第 1 接合部 3 2 は、一对の半導体素子 2 1 のいずれかの第 2 電極 2 1 2 に対して平行である。図 1 5 に示すように、第 1 接合部 3 2 は、第 1 接合面 3 2 1 および第 1 開口 3 2 2 を有する。第 1 接合面 3 2 1 は、一对の半導体素子 2 1 のいずれかの第 2 電極 2 1 2 に対向している。第 1 開口 3 2 2 は、第 1 接合部 3 2 を厚さ方向 z に貫通している。図 1 4 に示すように、第 1 開口 3 2 2 は、厚さ方向 z に沿って視て円形状である。第 1 開口 3 2 2 の面積（開口面積）は、 0.25 mm^2 以上である。

[0038] 図 7、図 1 2 および図 1 3 に示すように、第 1 連結部 3 3 は、本体部 3 1 および第 1 接合部 3 2 をつないでいる。図 7 に示すように、面内方向（第 1 方向 x）に沿って視て、第 1 連結部 3 3 は、第 1 接合部 3 2 から本体部 3 1 に向かうほど、第 1 ダイパッド 1 1 の第 1 主面 1 1 1、および第 2 ダイパッド 1 2 の第 2 主面 1 2 1 のいずれかから離れる向きに傾斜している。図 1 5 に示すように、第 1 連結部 3 3 は、第 1 傾斜面 3 3 1 および境界 3 3 2 を有する。第 1 傾斜面 3 3 1 は、第 1 接合部 3 2 の第 1 接合面 3 2 1 につながり

、かつ第1接合面321に対して傾斜している。面内方向（第1方向x）に沿って視て、第1接合面321に対して第1傾斜面331がなす傾斜角 $\alpha 1$ の大きさは、 30° 以上および 60° 以下である。境界332は、第1接合面321と第1傾斜面331との交わり線を指す。図14に示すように、厚さ方向zに沿って視て、境界332は、一对の半導体素子21のいずれかの周縁よりも内方に位置する。当該周縁と境界332との最短距離d1は、0.2mm以上および0.5mm以下である。

[0039] 図7、図12および図13に示すように、先端部34は、第1連結部33から離れて位置し、かつ第1接合部32につながっている。面内方向（第2方向y）において、先端部34は、第1接合部32に対して第1連結部33とは反対側に位置する。図15に示すように、面内方向（第1方向x）に沿って視て、先端部34は、第1接合部32から離れるほど、一对の半導体素子21のいずれかの第2電極212から離れる向きに傾斜している。図14に示すように、第1スイッチング素子21Aの第2電極212は、面内方向（第2方向y）において先端部34に対して第1接合部32とは反対側に第1導電部材30Aからはみ出した拡張領域212Aを含む。図示は省略するが、第2スイッチング素子21Bの第2電極212も、第2導電部材30Bから同様にはみ出した拡張領域212Aを含む。厚さ方向zに沿って視て、拡張領域212Aの最小寸法d2（半導体装置A10では第2方向yにおける寸法）は、0.1mm以上および0.2mm以下である。

[0040] 図15に示すように、先端部34は、反り面341を有する。反り面341は、第1接合部32の第1接合面321につながり、かつ第1接合面321に対して傾斜している。面内方向（第1方向x）に沿って視て、反り面341は、第1接合面321に対して傾斜角 $\alpha 2$ をなしている。

[0041] 厚さ方向zに沿って視て、一对の半導体素子21のいずれかの第2電極212の面積に対する、第1接合部32と先端部34との合計面積（ただし、第1開口322の開口面積を除く。）の割合は、50%以上および90%以下である。

[0042] 図3、図10および図11に示すように、第2接合部35は、第2ダイパッド12の第2主面121、および第2入力端子15の被覆部15Aのいずれかに電氣的に接合されている。第1導電部材30Aの第2接合部35は、第2主面121に電氣的に接合され、かつ第2主面121に対して平行である。半導体装置A10においては、第1導電部材30Aの第2接合部35は、第1方向xにおいて互いに離れて位置する2つの領域を含む。第2導電部材30Bの第2接合部35は、被覆部15Aに電氣的に接合され、かつ被覆部15Aに対して平行である。図16に示すように、第2接合部35は、第2接合面351および第2開口352を有する。第2接合面351は、第2主面121および被覆部15Aのいずれかに対向している。第2開口352は、第2接合部35を厚さ方向zに貫通している。図12および図13に示すように、第2開口352は、厚さ方向zに沿って視て円形状である。第2開口352の開口面積は、 0.25 mm^2 以上である。

[0043] 図7、図8、図10、図12および図13に示すように、第2連結部36は、本体部31および第2接合部35をつないでいる。第1導電部材30Aの第2連結部36は、面内方向（第1方向x）に沿って視て、第2接合部35から本体部31に向かうほど、第2ダイパッド12の第2主面121から離れる向きに傾斜している。第2導電部材30Bの第2連結部36は、面内方向（第2方向y）に沿って視て、第2接合部35から本体部31に向かうほど、第2入力端子15の被覆部15Aから離れる向きに傾斜している。図16に示すように、第2連結部36は、第2傾斜面361を有する。第2傾斜面361は、第2接合部35の第2接合面351につながり、かつ第2接合面351に対して傾斜している。

[0044] 図3および図8に示すように、第3接合部37は、一対の保護素子22のいずれかの上面電極221に電氣的に接合されている。第1導電部材30Aの第3接合部37は、第1ダイオード22Aの上面電極221に電氣的に接合されている。第2導電部材30Bの第3接合部37は、第2ダイオード22Bの上面電極221に電氣的に接合されている。第3接合部37は、一対

の保護素子 2 2 のいずれかの上面電極 2 2 1 に対して平行である。図 1 2 および図 1 3 に示すように、第 3 接合部 3 7 は、第 1 連結部 3 3 につながっている。図 1 8 に示すように、第 3 接合部 3 7 は、第 3 接合面 3 7 1 および第 3 開口 3 7 2 を有する。第 3 接合面 3 7 1 は、一对の保護素子 2 2 のいずれかの上面電極 2 2 1 に対向している。第 3 接合面 3 7 1 は、第 1 連結部 3 3 の第 1 傾斜面 3 3 1 につながっている。これにより、面内方向（第 1 方向 x ）に沿って視て、第 1 傾斜面 3 3 1 は、第 3 接合面 3 7 1 に対して傾斜角 α_1 をなしている。第 3 開口 3 7 2 は、第 3 接合部 3 7 を厚さ方向 z に貫通している。図 1 7 に示すように、第 3 開口 3 7 2 は、厚さ方向 z に沿って視て円形状である。第 3 開口 3 7 2 の開口面積は、 0.25 mm^2 以上である。

[0045] 図 7、図 1 2 および図 1 3 に示すように、先端部 3 8 は、第 1 連結部 3 3 から離れて位置し、かつ第 3 接合部 3 7 につながっている。面内方向（第 2 方向 y ）において、先端部 3 8 は、第 3 接合部 3 7 に対して第 1 連結部 3 3 とは反対側に位置する。図 1 8 に示すように、面内方向（第 1 方向 x ）に沿って視て、先端部 3 8 は、第 3 接合部 3 7 から離れるほど、一对の保護素子 2 2 のいずれかの上面電極 2 2 1 から離れる向きに傾斜している。図 1 7 に示すように、第 1 ダイオード 2 2 A の上面電極 2 2 1 は、面内方向（第 2 方向 y ）において先端部 3 8 に対して第 3 接合部 3 7 とは反対側に第 1 導電部材 3 0 A からはみ出した拡張領域 2 2 1 A を含む。図示は省略するが、第 2 ダイオード 2 2 B の上面電極 2 2 1 も、第 2 導電部材 3 0 B から同様にはみ出した拡張領域 2 2 1 A を含む。

[0046] 図 1 8 に示すように、先端部 3 8 は、反り面 3 8 1 を有する。反り面 3 8 1 は、第 3 接合部 3 7 の第 3 接合面 3 7 1 につながり、かつ第 3 接合面 3 7 1 に対して傾斜している。面内方向（第 1 方向 x ）に沿って視て、反り面 3 8 1 は、第 3 接合面 3 7 1 に対して傾斜角 α_3 をなしている。

[0047] 第 1 接合層 2 4 は、図 7 および図 1 5 に示すように、一对の半導体素子 2 1 の各々の第 2 電極 2 1 2 と、第 1 導電部材 3 0 A および第 2 導電部材 3 0 B のいずれかの第 1 接合部 3 2 との間に位置する部分を含む。第 1 接合層 2

4は、導電性を有する。第1接合層24は、たとえば鉛フリーハンダである。その他、第1接合層24は、鉛ハンダでもよい。第1接合層24は、第1導電部材30Aおよび第2導電部材30Bの各々と、一对の半導体素子21のいずれかの第2電極212とを電氣的に接合する。したがって、第1導電部材30Aの第1接合部32は、第1接合層24により第1スイッチング素子21Aの第2電極212に電氣的に接合されている。第2導電部材30Bの第1接合部32は、第1接合層24により第2スイッチング素子21Bの第2電極212に電氣的に接合されている。

[0048] 図15に示すように、第1接合層24は、第1導電部材30Aおよび第2導電部材30Bの各々の第1接合部32の第1接合面321に接している。さらに第1接合層24は、第1接合部32の第1開口322を規定する第1接合部32の内周面にも接している。このため、第1接合層24は、第1開口322に貫入した部分を含む。第1接合部32の厚さ t は、 0.1 mm 以上、かつ第1接合層24の最大厚さ T_{max} の2倍以下である。ここで、第1接合層24の最大厚さ T_{max} は、第1開口322に貫入した第1接合層24の部分を含まない。第1接合層24の最大厚さ T_{max} は、一对の半導体素子21の各々の厚さよりも大である。

[0049] 図15に示すように、面内方向（第1方向 x ）に沿って視て、第1接合層24には、第1スイッチング素子21Aの第2電極212から第1導電部材30Aに至るとともに、当該第2電極212に対して傾斜したフィレット241が形成されている。図示は省略するが、フィレット241は、第2スイッチング素子21Bの第2電極212と、第2導電部材30Bの第1接合部32との間に位置する部分を含む第1接合層24にも形成されている。ここでの説明は、第1スイッチング素子21Aの第2電極212と、第1導電部材30Aの第1接合部32との間に位置する部分を含む第1接合層24に形成されたフィレット241を対象とする。図15に示すように、フィレット241は、第1スイッチング素子21Aの第2電極212に接する第1端縁241Aと、第1導電部材30Aに接する第2端縁241Bを有する。図1

4に示すように、厚さ方向 z に沿って視て、第1端縁241Aは、第2端縁241Bよりも外方に位置する。さらに、厚さ方向に沿って視て、第1端縁241Aは、第2端縁241Bよりも第1スイッチング素子21Aの外縁（図14では右側の縁）に近い側に位置する。半導体装置A10においては、第2端縁241Bは、先端部34の反り面341に接している。面内方向（第1方向 x ）に沿って視て、第1スイッチング素子21Aの第2電極212に対してフィレット241がなす傾斜角 β 1は、第1接合部32の第1接合面321に対して反り面341がなす傾斜角 α 2よりも小である。

[0050] 第2接合層25は、図8および図16に示すように、第2ダイパッド12の第2主面121と、第1導電部材30Aの第2接合部35との間に位置する部分を含み、かつ当該第2接合部35の第2接合面351に接している。第2接合層25は、導電性を有する。第2接合層25は、たとえば鉛フリーハンダである。その他、第2接合層25は、鉛ハンダでもよい。第2接合層25は、第1導電部材30Aと、第2主面121とを電氣的に接合する。したがって、第1導電部材30Aの第2接合部35は、第2接合層25により第2主面121に電氣的に接合されている。さらに第2接合層25は、図10および図11に示すように、第2入力端子15の被覆部15Aと、第2導電部材30Bの第2接合部35との間に位置する部分を含み、かつ当該第2接合部35に接している。第2接合層25は、第2導電部材30Bと、被覆部15Aとを電氣的に接合する。したがって、第2導電部材30Bの第2接合部35は、第2接合層25により被覆部15Aに電氣的に接合されている。図16に示すように、第2接合層25は、第2接合部35の第2開口352を規定する第2接合部35の内周面にも接している。このため、第2接合層25は、第2開口352に貫入した部分を含む。

[0051] 第3接合層26は、図8および図18に示すように、一対の保護素子22の各々の上面電極221と、第1導電部材30Aおよび第2導電部材30Bのいずれかの第3接合部37との間に位置する部分を含む。第3接合層26は、導電性を有する。第3接合層26は、たとえば鉛フリーハンダである。

その他、第3接合層26は、鉛ハンダでもよい。第3接合層26は、第1導電部材30Aおよび第2導電部材30Bの各々と、一对の保護素子22のいずれかの上面電極221とを電氣的に接合する。したがって、第1導電部材30Aの第3接合部37は、第3接合層26により第1ダイオード22Aの上面電極221に電氣的に接合されている。第2導電部材30Bの第3接合部37は、第3接合層26により第2ダイオード22Bの上面電極221に電氣的に接合されている。

[0052] 図18に示すように、第3接合層26は、第1導電部材30Aおよび第2導電部材30Bの各々の第3接合部37の第3接合面371に接している。さらに第3接合層26は、第3接合部37の第3開口372を規定する第3接合部37の内周面にも接している。このため、第3接合層26は、第3開口372に貫入した部分を含む。

[0053] 図18に示すように、面内方向（第1方向x）に沿って視て、第3接合層26には、第1ダイオード22Aの上面電極221から第1導電部材30Aに至るとともに、当該上面電極221に対して傾斜したフィレット261が形成されている。図示は省略するが、フィレット261は、第2ダイオード22Bの上面電極221と、第2導電部材30Bの第3接合部37との間に位置する部分を含む第3接合層26にも形成されている。ここでの説明は、第1ダイオード22Aの上面電極221と、第1導電部材30Aの第3接合部37との間に位置する部分を含む第3接合層26に形成されたフィレット261を対象とする。図18に示すように、フィレット261は、第1ダイオード22Aの上面電極221に接する第1端縁261Aと、第1導電部材30Aに接する第2端縁261Bを有する。図17に示すように、厚さ方向zに沿って視て、第1端縁261Aは、第2端縁261Bよりも外方に位置する。半導体装置A10においては、第2端縁261Bは、先端部38の反り面381に接している。面内方向（第1方向x）に沿って視て、第1ダイオード22Aの上面電極221に対してフィレット261がなす傾斜角 $\beta 2$ は、第3接合部37の第3接合面371に対して反り面381がなす傾斜角

$\alpha 3$ よりも小である。

[0054] 図3に示すように、一对のゲートワイヤ41は、第1のゲートワイヤ41（たとえば右側のゲートワイヤ41）および第2のゲートワイヤ41（たとえば左側のゲートワイヤ41）を含む。第1のゲートワイヤ41は、一对の半導体素子21のうちの一方の第3電極213（図14参照）と、第1ゲート端子161の被覆部161Aとに電氣的に接合されている。第2のゲートワイヤ41は、一对の半導体素子21のうちの他方の第3電極213と、第2ゲート端子162の被覆部162Aとに電氣的に接合されている。これにより、第1ゲート端子161は、第1スイッチング素子21Aの第3電極213に導通しており、第2ゲート端子162は、第2スイッチング素子21Bの第3電極213に導通している。各ゲートワイヤ41の組成は、金を含むが、本開示はこれに限定されない。たとえば、各ゲートワイヤ41の組成は、銅を含んでいてもよいし、アルミニウム（Al）を含んでいてもよい。

[0055] 図3に示すように、一对の検出ワイヤ42は、第1の検出ワイヤ42（たとえば右側の検出ワイヤ42）および第2の検出ワイヤ42（たとえば左側の検出ワイヤ42）を含む。第1の検出ワイヤ42は、一对の半導体素子21のうちの一方の第2電極212（図14参照）と、第1検出端子171の被覆部171Aとに電氣的に接合されている。第2の検出ワイヤ42は、一对の半導体素子21のうちの他方の第2電極212と、第2検出端子172の被覆部172Aとに電氣的に接合されている。これにより、第1検出端子171は、第1スイッチング素子21Aの第2電極212に導通しており、第2検出端子172は、第2スイッチング素子21Bの第2電極212に導通している。各検出ワイヤ42の組成は、金を含むが、本開示はこれに限定されない。たとえば、各検出ワイヤ42の組成は、銅を含んでいてもよいし、アルミニウムを含んでいてもよい。

[0056] 封止樹脂50は、図3、および図7～図10に示すように、各半導体素子21、各保護素子22、第1導電部材30Aおよび第2導電部材30Bを覆っている。また、封止樹脂50は、第1ダイパッド11の一部および第2ダ

イパッド12の一部を覆っている。封止樹脂50は、電気絶縁性を有する。封止樹脂50は、たとえば黒色のエポキシ樹脂を含む材料からなる。封止樹脂50は、頂面51、底面52、一对の第1側面53、一对の第2側面54、複数の凹部55、および溝部56を有する。

[0057] 図7～図10に示すように、頂面51は、厚さ方向zにおいて第1ダイパッド11の第1主面111と同じ側を向く。図7～図10に示すように、底面52は、厚さ方向zにおいて頂面51とは反対側を向く。図4に示すように、底面52において第1ダイパッド11の第1裏面112、および第2ダイパッド12の第2裏面122が外部に露出している。

[0058] 図2、図4および図6に示すように、一对の第1側面53は、第1方向xにおいて互いに離れて位置する。各第1側面53は、頂面51および底面52につながっている。図5に示すように、一方の第1側面53から、第1入力端子13の露出部13B、出力端子14の露出部14B、および第2入力端子15の露出部15Bが露出している。さらに当該第1側面53から、第1ゲート端子161の露出部161B、第2ゲート端子162の露出部162B、第1検出端子171の露出部171B、および第2検出端子172の露出部172Bが露出している。

[0059] 図2、図4および図5に示すように、一对の第2側面54は、第2方向yにおいて互いに離れて位置する。各第2側面54は、頂面51および底面52につながっている。

[0060] 図2、図4および図5に示すように、複数の凹部55の各々は、第1側面53（第1入力端子13を含む複数の端子が突出している第1側面53）から第1方向xに向けて凹むとともに、厚さ方向zにおいて頂面51から底面52に至って延びている。図示の例では、4つの凹部55が設けられているが、本開示はこれに限定されない。4つの凹部55のうちの第1の凹部55（たとえば図2において一番右側の凹部55）は、第2方向yにおいて、第1入力端子13と第1検出端子171との間に位置している。また、第2の凹部55は、第1入力端子13と第2入力端子15との間に、第3の凹部5

5は、出力端子14と第2入力端子15との間に、および、第4の凹部55（図2において一番左側の凹部55）は、出力端子14と第2検出端子172との間に、それぞれ位置している。このように複数の凹部55を設けることで、所望の2つの端子間における封止樹脂50の沿面距離（封止樹脂50の表面に沿って測定した距離）を長くすることができる。たとえば、複数の凹部55により、第1入力端子13、出力端子14、第2入力端子15、第1検出端子171および第2検出端子172のうちの2つの端子間における封止樹脂50の沿面距離を、これら凹部を設けない場合よりも長くすることができる。同様に、第1ゲート端子161および第2ゲート端子162のいずれかの端子と、第1入力端子13、出力端子14および第2入力端子15のいずれかの端子との間における封止樹脂50の沿面距離を相対的に長くすることができる。このことは、半導体装置A10の絶縁耐圧の向上を図る上で好適である。

[0061] 図4、図6、および図9～図11に示すように、溝部56は、底面52から厚さ方向zに凹むとともに、第2方向yに沿って長く延びている。溝部56は、第2方向yに離間する2つの端部を有しており、各端部は、一对の第2側面54のうちの対応する一の第2側面54につながっている。溝部56により、第1ダイパッド11と上記7つの端子（第1入力端子13、出力端子14、第2入力端子15、第1ゲート端子161、第2ゲート端子162、第1検出端子171および第2検出端子172）のうちの一の端子との間の封止樹脂50の沿面距離を長くすることができる。同様に、溝部56により、第2ダイパッド12と上記7つの端子のうちの一の端子との間の封止樹脂50の沿面距離を長くすることができる。このことは、半導体装置A10の絶縁耐圧の向上を図る上で好適である。

[0062] 次に、半導体装置A10の作用効果について説明する。

[0063] 半導体装置A10は、本体部31、第1接合部32、第1連結部33および先端部34を有する導電部材（第1導電部材30A）と、当該導電部材と、半導体素子21（第1スイッチング素子21A）の電極（第2電極212

）とを電氣的に接合する第1接合層24と、を備える。面内方向（半導体装置A10では第1方向x）に沿って視て、先端部34は、第1接合部32から離れるほど、半導体素子21の電極から遠ざかる向きに傾斜している。さらに、厚さ方向zに沿って視て、半導体素子21の電極は、面内方向（半導体装置A10では第2方向y）において先端部34に対して第1接合部32とは反対側に先端部34からはみ出した拡張領域212Aを含む。この構成をとることにより、図15に示すように、第1接合層24が先端部34の反り面341に這い上がるため、第1接合層24には比較的体積が大であるフィレット241が形成される。面内方向（半導体装置A10では第1方向x）に沿って視て、半導体素子21の電極に対してフィレット241がなす傾斜角 $\beta 1$ は、比較的小なものとなる。このようなフィレット241が形成されることにより、半導体素子21の電極と、第1接合層24との界面に作用する熱応力集中を低減することができる。したがって、半導体装置A10によれば、より大きな電流に対応しつつ、半導体素子21に作用する熱応力を緩和することが可能となる。

[0064] 面内方向（半導体装置A10では第1方向x）に沿って視て、半導体素子21の電極に対してフィレット241がなす傾斜角 $\beta 1$ は、第1接合部32の第1接合面321に対して先端部34の反り面341がなす傾斜角 $\alpha 2$ よりも小である。この関係が成立する場合、フィレット241の形状は、半導体素子21の電極と、第1接合層24との界面に作用する熱応力集中を低減することに好適なものとなる。

[0065] 面内方向（半導体装置A10では第1方向x）に沿って視て、第1連結部33は、第1接合部32から本体部31に向かうほど、第1ダイパッド11の第1主面111から離れる向きに傾斜している。厚さ方向zに沿って視て、第1接合部32の第1接合面321と、第1連結部33の第1傾斜面331との境界332は、半導体素子21の周縁よりも内方に位置する。これにより、第1接合層24には、半導体素子21の電極の面内方向（半導体装置A10では第2方向y）の両端にフィレット241が形成される。したがっ

て、半導体素子 2 1 の電極と、第 1 接合層 2 4 との界面に作用する熱応力集中を、より効果的に低減することができる。この場合において、面内方向（半導体装置 A 1 0 では第 1 方向 x）に沿って視て、第 1 接合面 3 2 1 に対する第 1 傾斜面 3 3 1 がなす傾斜角 $\alpha 1$ の大きさは、 30° 以上および 60° 以下であることが、当該熱応力集中の緩和に適したフィレット 2 4 1 の形状となる。

[0066] 第 1 接合部 3 2 の厚さ t は、第 1 接合層 2 4 の最大厚さ $T_{\max}$ の 2 倍以下である。これにより、第 1 接合層 2 4 の熱耐久性を確保しつつ、第 1 接合層 2 4 と第 1 接合部 3 2 との界面に作用する熱応力集中を低減することができる。

[0067] 第 1 接合部 3 2 は、厚さ方向 z に貫通する第 1 開口 3 2 2 を有する。第 1 接合層 2 4 により第 1 接合部 3 2 を半導体素子 2 1 の電極に電氣的に接合する際、第 1 開口 3 2 2 を設けることにより、溶融した第 1 接合層 2 4 に含まれる気泡を外部に放出させることができる。さらに第 1 接合層 2 4 は、第 1 開口 3 2 2 を規定する第 1 接合部 3 2 の内周面に接している。これにより、溶融した第 1 接合層 2 4 には、第 1 接合部 3 2 の位置を半導体素子 2 1 の電極に対して所定な位置にするセルフアライメント効果が得られる。

[0068] 導電部材の組成は、銅を含む。これにより、アルミニウムを組成に含むワイヤと比較して、導電部材の電気抵抗を低減させることができる。このことは、半導体素子 2 1 により大きな電流を流すことに好適である。

[0069] 第 1 ダイパッド 1 1 の組成は、銅を含む。さらに、第 1 ダイパッド 1 1 の厚さ $T 1$ は、導電部材の最大厚さ $t_{\max}$ よりも大である。これにより、第 1 ダイパッド 1 1 の熱伝導率の向上を図りつつ、面内方向の熱伝導の効率を高めることができる。このことは、半導体装置 A 1 0 の放熱性の向上に寄与する。

[0070] 図 1 9 ～図 2 1 に基づき、本開示の第 2 実施形態にかかる半導体装置 A 2 0 について説明する。これらの図において、先述した半導体装置 A 1 0 と同一、または類似の要素には同一の符号を付して、重複する説明を省略する。ここで、図 1 9 は、理解の便宜上、封止樹脂 5 0 を透過している。図 1 9 では、透過した封止樹脂 5 0 を想像線で示している。

[0071] 半導体装置A20においては、一对の半導体素子21の各々の第2電極212の構成と、第1導電部材30Aおよび第2導電部材30Bの各々の第1接合部32の構成とが、先述した半導体装置A10と異なる。

[0072] 図19に示すように、各半導体素子21の第2電極212は、第1方向xにおいて互いに離れて位置する一对の領域を含む。第1導電部材30Aおよび第2導電部材30Bの各々の第1接合部32は、第1方向xにおいて互いに離れて位置する一对の領域を含む。図20および図21に示すように、第1導電部材30Aの第1接合部32の一对の領域は、第1接合層24により第1スイッチング素子21Aの第2電極212の一对の領域に対して個別かつ電氣的に接合されている。同様に、第2導電部材30Bの第1接合部32の一对の領域は、第1接合層24により第2スイッチング素子21Bの第2電極212の一对の領域に対して個別かつ電氣的に接合されている。

[0073] 次に、半導体装置A20の作用効果について説明する。

[0074] 半導体装置A20は、本体部31、第1接合部32、第1連結部33および先端部34を有する導電部材（第1導電部材30A）と、当該導電部材と、半導体素子21（第1スイッチング素子21A）の電極（第2電極212）とを電氣的に接合する第1接合層24と、を備える。面内方向（半導体装置A10では第1方向x）に沿って視て、先端部34は、第1接合部32から離れるほど、半導体素子21の電極から遠ざかる向きに傾斜している。さらに、厚さ方向zに沿って視て、半導体素子21の電極は、面内方向（半導体装置A10では第2方向y）において先端部34に対して第1接合部32とは反対側に先端部34からはみ出した拡張領域212Aを含む。したがって、半導体装置A20によっても、より大きな電流に対応しつつ、半導体素子21に作用する熱応力を緩和することが可能となる。さらに、半導体装置A20によっても、半導体装置A10によって得られる上記以外の作用効果を得ることができる。

[0075] 本開示は、先述した実施形態に限定されるものではない。本開示の各部の具体的な構成は、種々に設計変更自在である。

[0076] 本開示によって提供される半導体装置、および半導体装置の製造方法は、以下の付記に記載されたものを含む。

付記 1.

厚さ方向を向く第 1 主面を有する第 1 ダイパッドと、
前記厚さ方向において前記第 1 主面が向く側に設けられた電極を有するとともに、前記第 1 主面に接合された半導体素子と、
前記電極に電氣的に接合された導電部材と、
前記導電部材と前記電極とを電氣的に接合する第 1 接合層と、を備え、
前記導電部材は、本体部と、前記第 1 接合層により前記電極に電氣的に接合された第 1 接合部と、前記本体部および前記第 1 接合部をつなぐ第 1 連結部と、前記第 1 連結部から離れて位置し、かつ前記第 1 接合部につながる先端部と、を有し、

前記第 1 主面の面内方向に沿って視て、前記先端部は、前記第 1 接合部から離れるほど、前記電極から遠ざかる向きに傾斜しており、

前記厚さ方向に沿って視て、前記電極は、前記面内方向において前記先端部に対して前記第 1 接合部とは反対側に前記導電部材からはみ出した拡張領域を含む、半導体装置。

付記 2.

前記第 1 ダイパッドおよび前記導電部材の各々は、銅を含有する、付記 1 に記載の半導体装置。

付記 3.

前記第 1 接合層は、錫を含有する、付記 1 または 2 に記載の半導体装置。

付記 4.

前記面内方向に沿って視て、前記第 1 接合層には、前記電極から前記導電部材に至るとともに、前記電極に対して傾斜したフィレットが形成され、

前記フィレットは、前記電極に接する第 1 端縁と、前記導電部材に接する第 2 端縁と、を有し、

前記厚さ方向に沿って視て、前記第 1 端縁は、前記第 2 端縁よりも外方に

位置する、付記 3 に記載の半導体装置。

付記 5.

前記第 1 接合部は、前記電極に対向し、かつ前記第 1 接合層が接する接合面を有し、

前記先端部は、前記接合面につながり、かつ前記接合面に対して傾斜した反り面を有し、

前記面内方向に沿って視て、前記電極に対して前記フィレットがなす傾斜角は、前記接合面に対して前記反り面がなす傾斜角よりも小である、付記 4 に記載の半導体装置。

付記 6.

前記第 2 端縁は、前記反り面に接している、付記 5 に記載の半導体装置。

付記 7.

前記面内方向に沿って視て、前記第 1 連結部は、前記第 1 接合部から前記本体部に向かうほど、前記第 1 主面から離れる向きに傾斜している、付記 5 または 6 に記載の半導体装置。

付記 8.

前記第 1 連結部は、前記接合面につながり、かつ前記接合面に対して傾斜した傾斜面を有し、

前記厚さ方向に沿って視て、前記接合面と前記傾斜面との境界は、前記半導体素子の周縁よりも内方に位置する、付記 7 に記載の半導体装置。

付記 9.

前記面内方向に沿って視て、前記接合面に対して前記傾斜面がなす傾斜角は、 30° 以上および 60° 以下である、付記 8 に記載の半導体装置。

付記 10.

前記第 1 接合部の厚さは、前記第 1 接合層の最大厚さの 2 倍以下である、付記 3 ないし 9 のいずれかに記載の半導体装置。

付記 11.

前記第 1 接合部は、前記厚さ方向に貫通する開口を有し、

前記開口を規定する前記第 1 接合部の内周面に、前記第 1 接合層が接している、付記 3 ないし 1 0 に記載の半導体装置。

付記 1 2.

前記第 1 ダイパッドの厚さは、前記導電部材の最大厚さよりも大である、付記 1 ないし 1 1 のいずれかに記載の半導体装置。

付記 1 3.

前記厚さ方向において前記第 1 主面と同じ側を向く第 2 主面を有するとともに、前記第 1 ダイパッドに対して前記面内方向に離れて位置する第 2 ダイパッドと、

前記導電部材と前記第 2 主面とを電氣的に接合する第 2 接合層と、をさらに備え、

前記導電部材は、前記第 2 接合層により前記第 2 主面に電氣的に接合された第 2 接合部と、前記本体部および前記第 2 接合部をつなぐ第 2 連結部を有し、

前記第 2 ダイパッドは、銅を含有し、

前記第 2 接合層は、錫を含有する、付記 1 ないし 1 2 のいずれかに記載の半導体装置。

付記 1 4.

前記面内方向に沿って視て、前記第 2 連結部は、前記第 2 接合部から前記本体部に向かうほど、前記第 2 主面から離れる向きに傾斜している、付記 1 3 に記載の半導体装置。

付記 1 5.

前記第 2 ダイパッドの厚さは、前記導電部材の最大厚さよりも大である、付記 1 3 または 1 4 に記載の半導体装置。

付記 1 6.

前記第 1 ダイパッドおよび前記第 2 ダイパッドの各々の一部と、前記半導体素子および前記導電部材と、を覆う封止樹脂をさらに備え、

前記第 1 ダイパッドは、前記厚さ方向において前記第 1 主面とは反対側を

向く第1裏面を有し、

前記第2ダイパッドは、前記厚さ方向において前記第2主面とは反対側を向く第2裏面を有し、

前記封止樹脂から前記第1裏面および前記第2裏面が露出している、付記13ないし15のいずれかに記載の半導体装置。

付記17.

前記半導体素子は、化合物半導体基板を含む、付記1ないし16のいずれかに記載の半導体装置。

付記18.

前記化合物半導体基板は、炭化ケイ素を含有する、付記17に記載の半導体装置。

符号の説明

[0077] A10, A20 : 半導体装置 11 : 第1ダイパッド

111 : 第1主面 112 : 第1裏面

12 : 第2ダイパッド 121 : 第2主面

122 : 第2裏面 13 : 第1入力端子

13A : 被覆部 13B : 露出部

14 : 出力端子 14A : 被覆部

14B : 露出部 15 : 第2入力端子

15A : 被覆部 15B : 露出部

161 : 第1ゲート端子 161A : 被覆部

161B : 露出部 162 : 第2ゲート端子

162A : 被覆部 162B : 露出部

171 : 第1検出端子 171A : 被覆部

171B : 露出部 172 : 第2検出端子

172A : 被覆部 172B : 露出部

21 : 半導体素子 21A : 第1スイッチング素子

21B : 第2スイッチング素子 211 : 第1電極

2 1 2 : 第 2 電極	2 1 2 A : 拡張領域
2 1 3 : 第 3 電極	2 2 : 保護素子
2 2 A : 第 1 ダイオード	2 2 B : 第 2 ダイオード
2 2 1 : 上面電極	2 2 1 A : 拡張領域
2 2 2 : 下面電極	2 3 : ダイボンディング層
2 4 : 第 1 接合層	2 4 1 : フィレット
2 4 1 A : 第 1 端縁	2 4 1 B : 第 2 端縁
2 5 : 第 2 接合層	2 6 : 第 3 接合層
2 6 1 : フィレット	2 6 1 A : 第 1 端縁
2 6 1 B : 第 2 端縁	3 0 A : 第 1 導電部材
3 0 B : 第 2 導電部材	3 1 : 本体部
3 2 : 第 1 接合部	3 2 1 : 第 1 接合面
3 2 2 : 第 1 開口	3 3 : 第 1 連結部
3 3 1 : 第 1 傾斜面	3 3 2 : 境界
3 4 : 先端部	3 4 1 : 反り面
3 5 : 第 2 接合部	3 5 1 : 第 2 接合面
3 5 2 : 第 2 開口	3 6 : 第 2 連結部
3 6 1 : 第 2 傾斜面	3 7 : 第 3 接合部
3 7 1 : 第 3 接合面	3 7 2 : 第 3 開口
3 8 : 先端部	3 8 1 : 反り面
4 1 : ゲートワイヤ	4 2 : 検出ワイヤ
5 0 : 封止樹脂	5 1 : 頂面
5 2 : 底面	5 3 : 第 1 側面
5 4 : 第 2 側面	5 5 : 凹部
5 6 : 溝部	z : 厚さ方向
x : 第 1 方向	y : 第 2 方向

請求の範囲

- [請求項1] 厚さ方向を向く第1主面を有する第1ダイパッドと、
前記厚さ方向において前記第1主面が向く側に設けられた電極を有するとともに、前記第1主面に接合された半導体素子と、
前記電極に電氣的に接合された導電部材と、
前記導電部材と前記電極とを電氣的に接合する第1接合層と、を備え、
前記導電部材は、本体部と、前記第1接合層により前記電極に電氣的に接合された第1接合部と、前記本体部および前記第1接合部をつなぐ第1連結部と、前記第1連結部から離れて位置し、かつ前記第1接合部につながる先端部と、を有し、
前記第1主面の面内方向に沿って視て、前記先端部は、前記第1接合部から離れるほど、前記電極から遠ざかる向きに傾斜しており、
前記厚さ方向に沿って視て、前記電極は、前記面内方向において前記先端部に対して前記第1接合部とは反対側に前記導電部材からはみ出した拡張領域を含む、半導体装置。
- [請求項2] 前記第1ダイパッドおよび前記導電部材の各々は、銅を含有する、請求項1に記載の半導体装置。
- [請求項3] 前記第1接合層は、錫を含有する、請求項1または2に記載の半導体装置。
- [請求項4] 前記面内方向に沿って視て、前記第1接合層には、前記電極から前記導電部材に至るとともに、前記電極に対して傾斜したフィレットが形成され、
前記フィレットは、前記電極に接する第1端縁と、前記導電部材に接する第2端縁と、を有し、
前記厚さ方向に沿って視て、前記第1端縁は、前記第2端縁よりも外方に位置する、請求項3に記載の半導体装置。
- [請求項5] 前記第1接合部は、前記電極に対向し、かつ前記第1接合層が接す

る接合面を有し、

前記先端部は、前記接合面につながり、かつ前記接合面に対して傾斜した反り面を有し、

前記面内方向に沿って視て、前記電極に対して前記フィレットがなす傾斜角は、前記接合面に対して前記反り面がなす傾斜角よりも小である、請求項4に記載の半導体装置。

[請求項6] 前記第2端縁は、前記反り面に接している、請求項5に記載の半導体装置。

[請求項7] 前記面内方向に沿って視て、前記第1連結部は、前記第1接合部から前記本体部に向かうほど、前記第1主面から離れる向きに傾斜している、請求項5または6に記載の半導体装置。

[請求項8] 前記第1連結部は、前記接合面につながり、かつ前記接合面に対して傾斜した傾斜面を有し、

前記厚さ方向に沿って視て、前記接合面と前記傾斜面との境界は、前記半導体素子の周縁よりも内方に位置する、請求項7に記載の半導体装置。

[請求項9] 前記面内方向に沿って視て、前記接合面に対して前記傾斜面がなす傾斜角は、 30° 以上および 60° 以下である、請求項8に記載の半導体装置。

[請求項10] 前記第1接合部の厚さは、前記第1接合層の最大厚さの2倍以下である、請求項3ないし9のいずれかに記載の半導体装置。

[請求項11] 前記第1ダイパッドの厚さは、前記導電部材の最大厚さよりも大である、請求項1ないし10のいずれかに記載の半導体装置。

[請求項12] 前記厚さ方向において前記第1主面と同じ側を向く第2主面を有するとともに、前記第1ダイパッドに対して前記面内方向に離れて位置する第2ダイパッドと、

前記導電部材と前記第2主面とを電氣的に接合する第2接合層と、
をさらに備え、

前記導電部材は、前記第2接合層により前記第2主面に電氣的に接合された第2接合部と、前記本体部および前記第2接合部をつなぐ第2連結部を有し、

前記第2ダイパッドは、銅を含有し、

前記第2接合層は、錫を含有する、請求項1ないし11のいずれかに記載の半導体装置。

[請求項13] 前記面内方向に沿って視て、前記第2連結部は、前記第2接合部から前記本体部に向かうほど、前記第2主面から離れる向きに傾斜している、請求項12に記載の半導体装置。

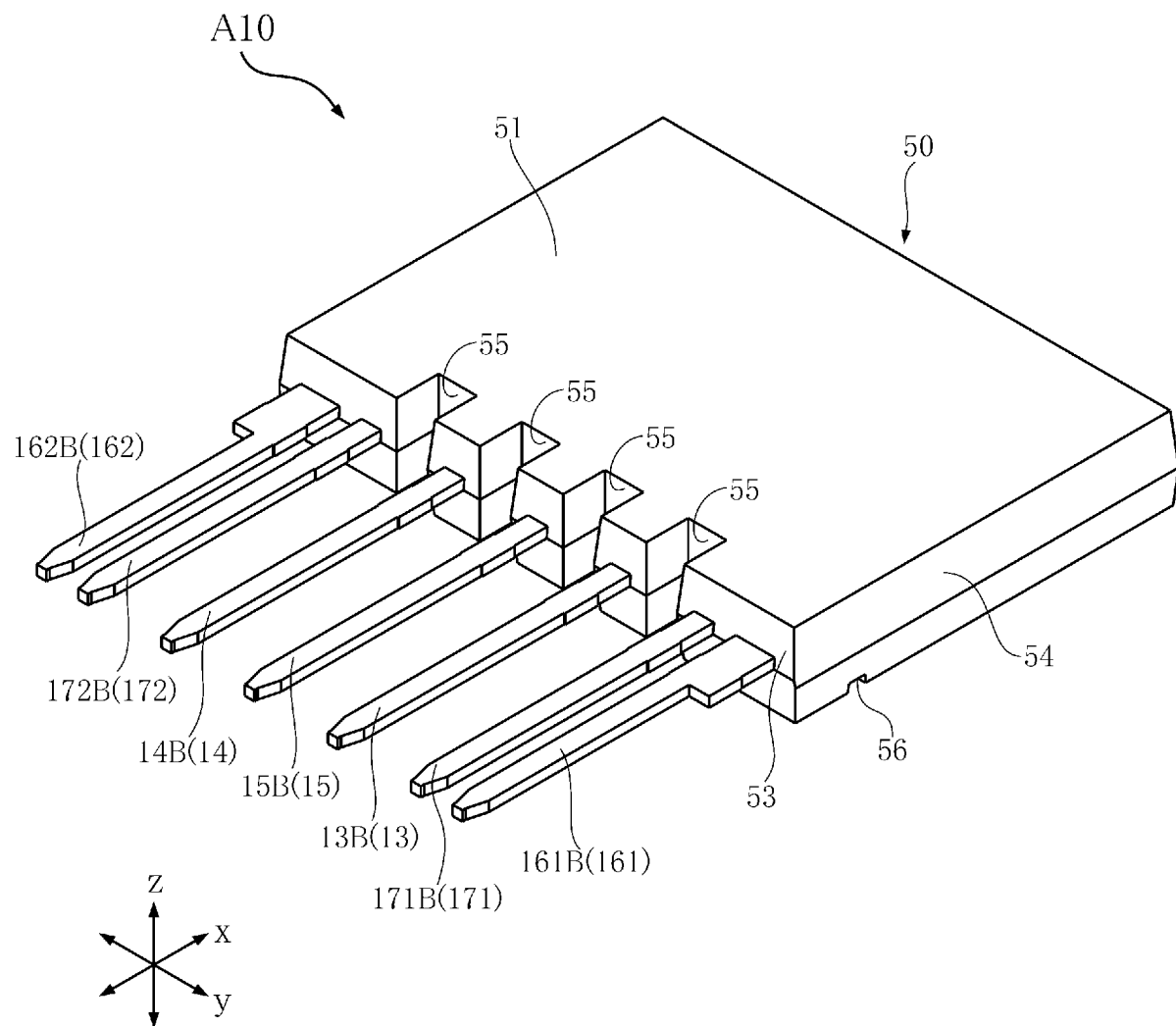
[請求項14] 前記第2ダイパッドの厚さは、前記導電部材の最大厚さよりも大である、請求項12または13に記載の半導体装置。

[請求項15] 前記第1ダイパッドおよび前記第2ダイパッドの各々の一部と、前記半導体素子および前記導電部材と、を覆う封止樹脂をさらに備え、

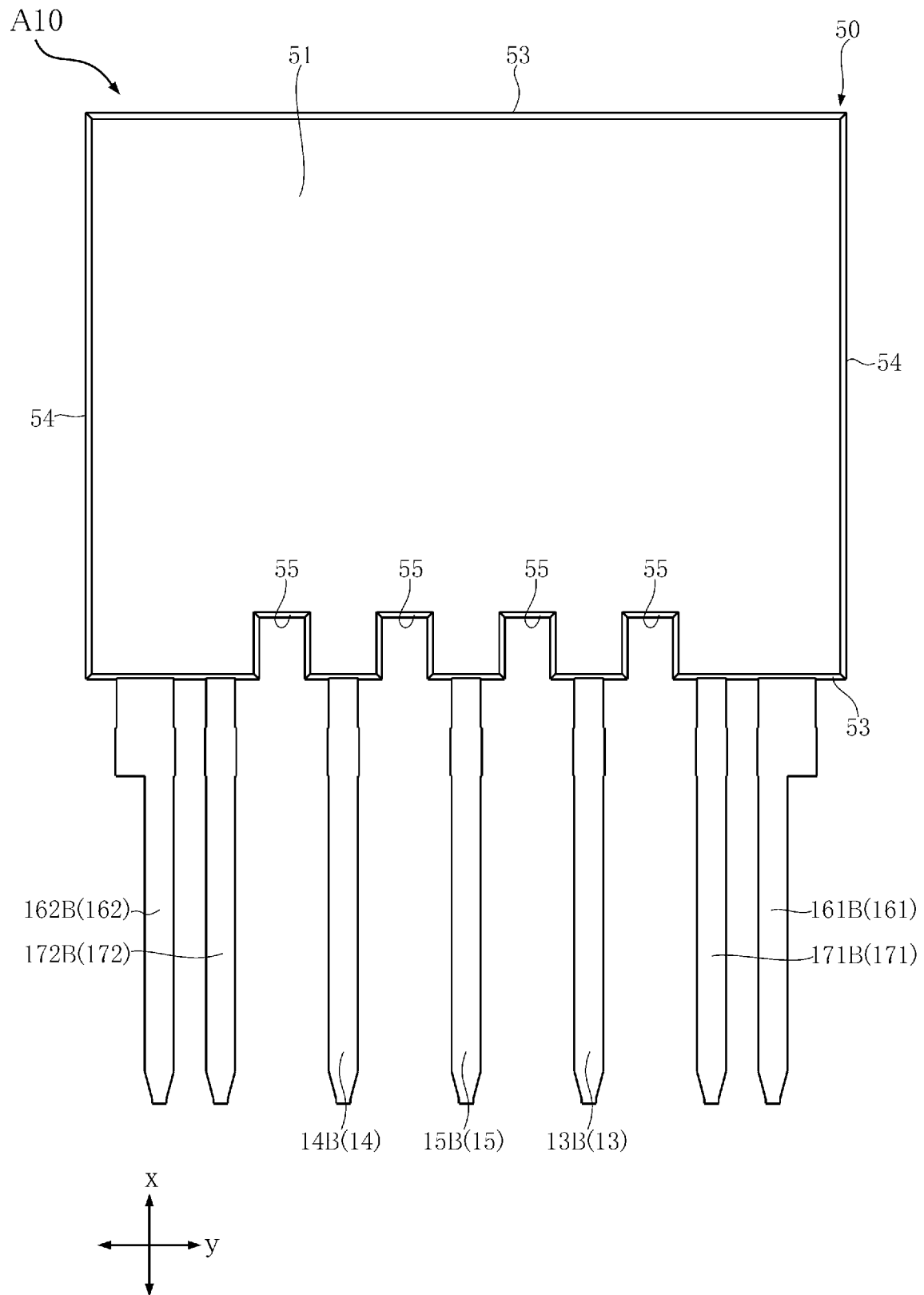
前記第1ダイパッドは、前記厚さ方向において前記第1主面とは反対側を向く第1裏面を有し、

前記第2ダイパッドは、前記厚さ方向において前記第2主面とは反対側を向く第2裏面を有し、

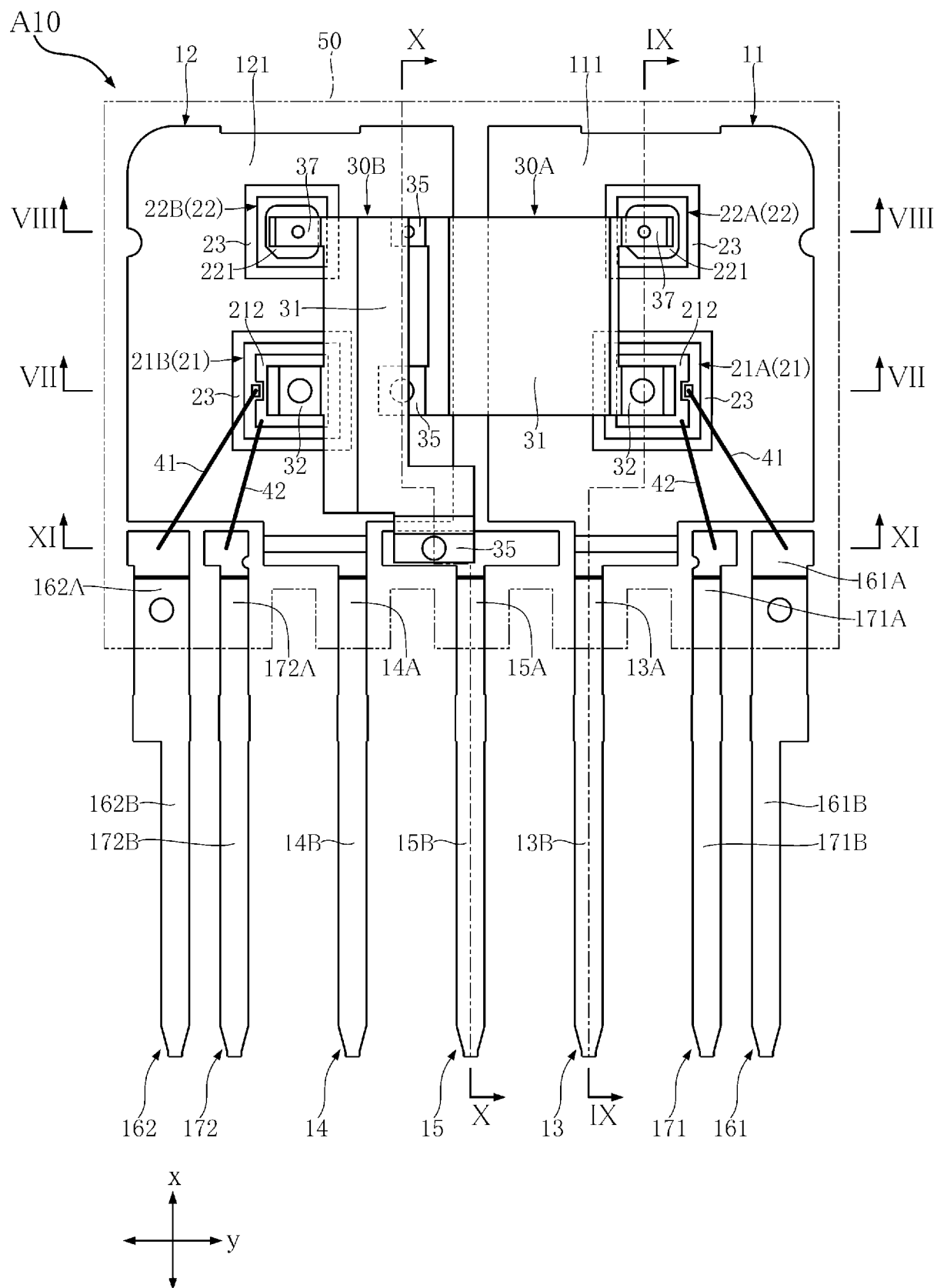
前記封止樹脂から前記第1裏面および前記第2裏面が露出している、請求項12ないし14のいずれかに記載の半導体装置。

[図1]
FIG.1

[図2]
FIG.2



[図3]
FIG.3



[図4]
FIG.4

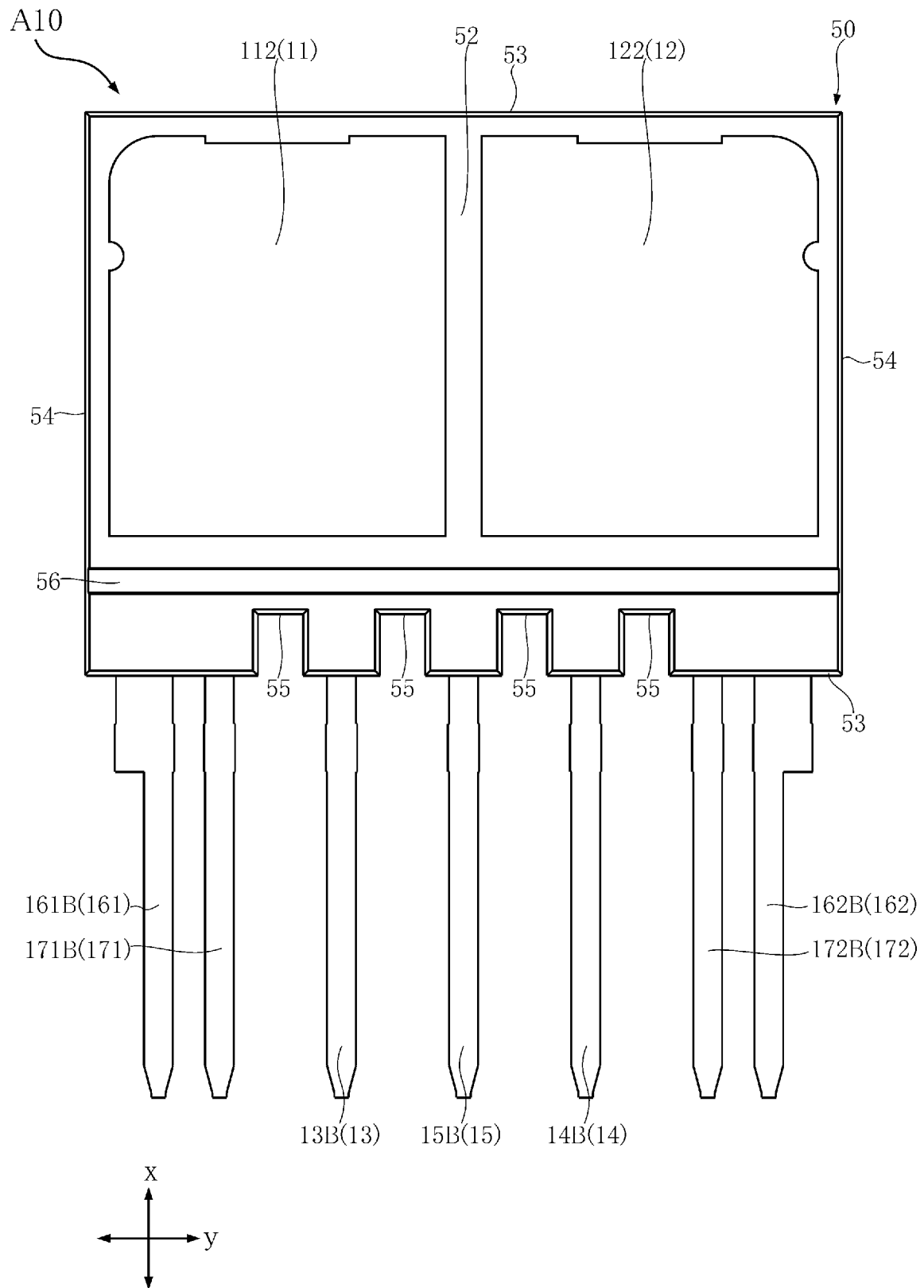
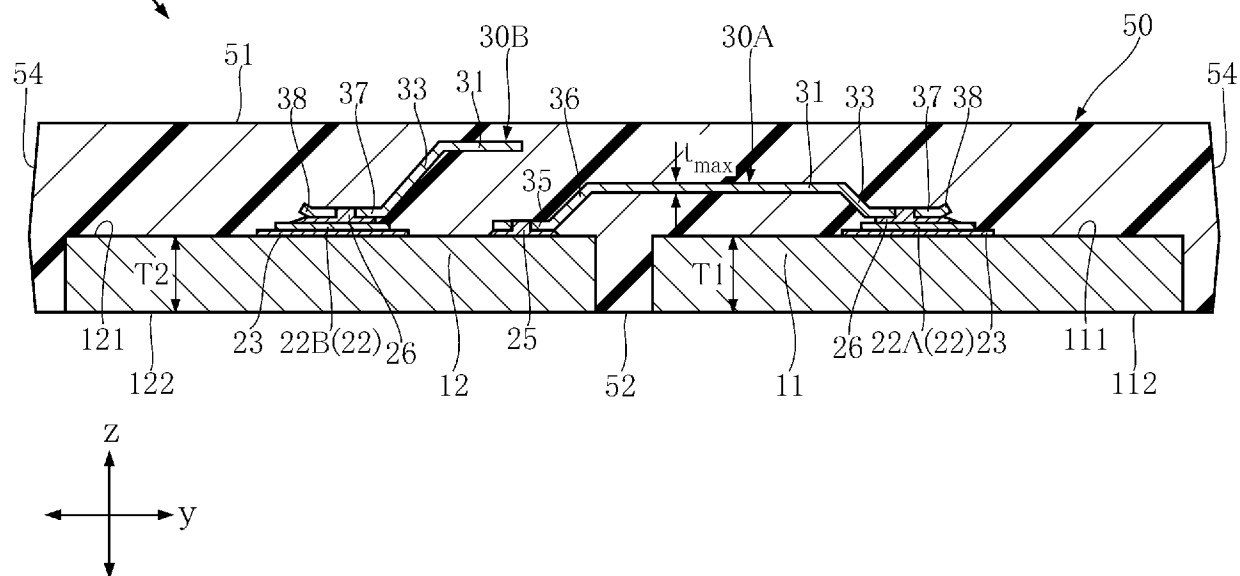
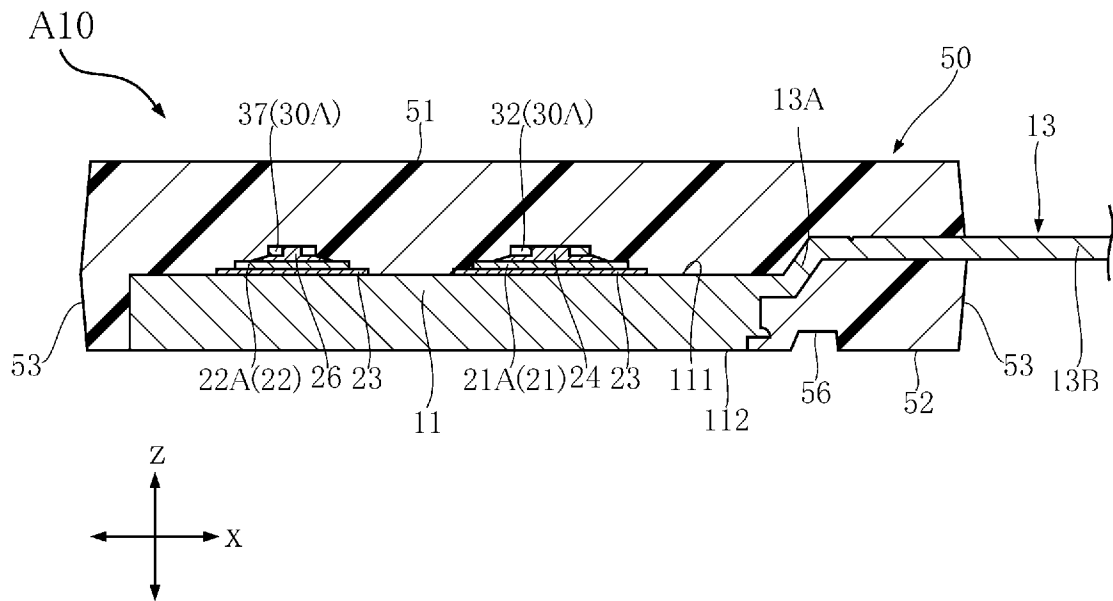


Diagram illustrating a cross-sectional view of a semiconductor device 50. The device includes a substrate A10, a thin layer 161B(161), and a larger structure 51. The structure 51 is composed of a top layer 54, a bottom layer 52, and a central region 53. A small protrusion 56 is located on the bottom layer 52. A coordinate system with X and Z axes is shown at the bottom left.

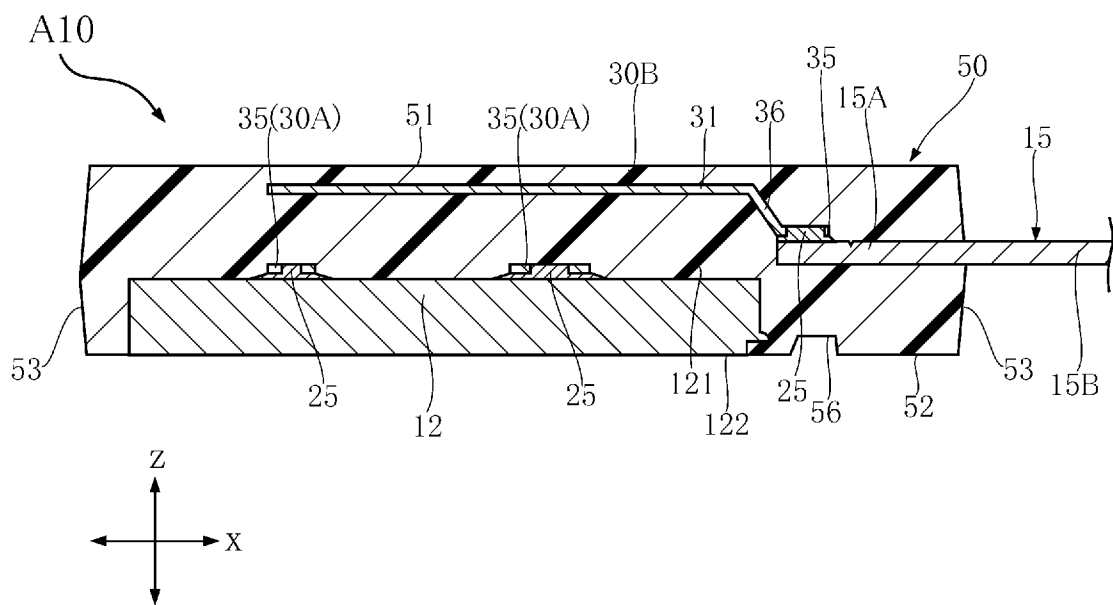
A10



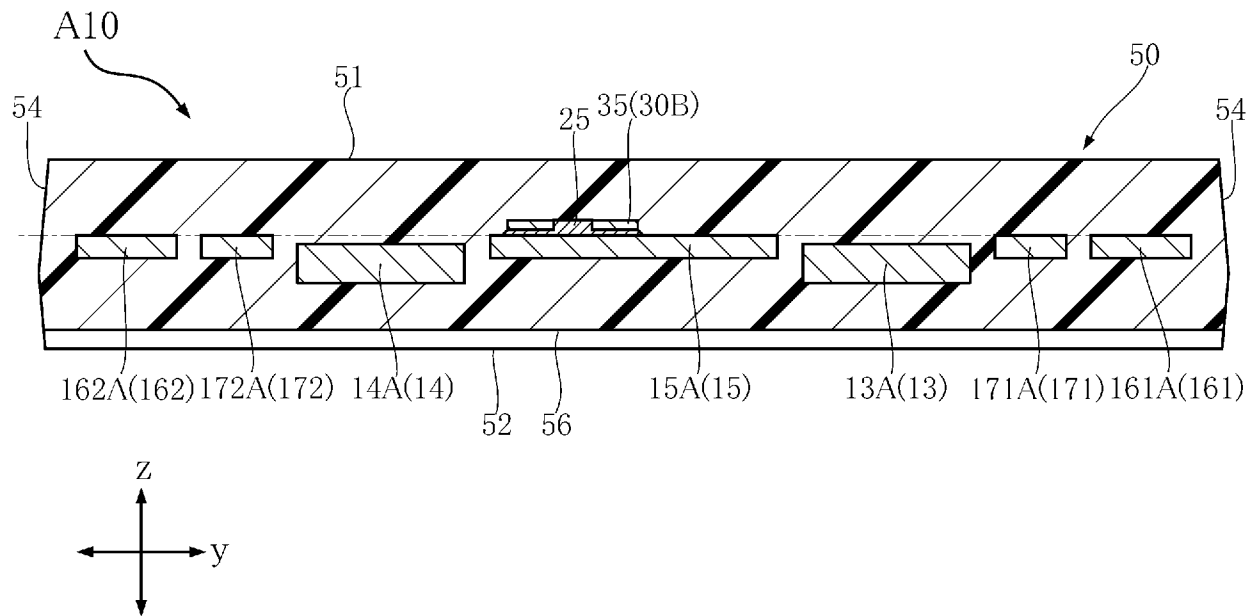
【図9】
FIG.9



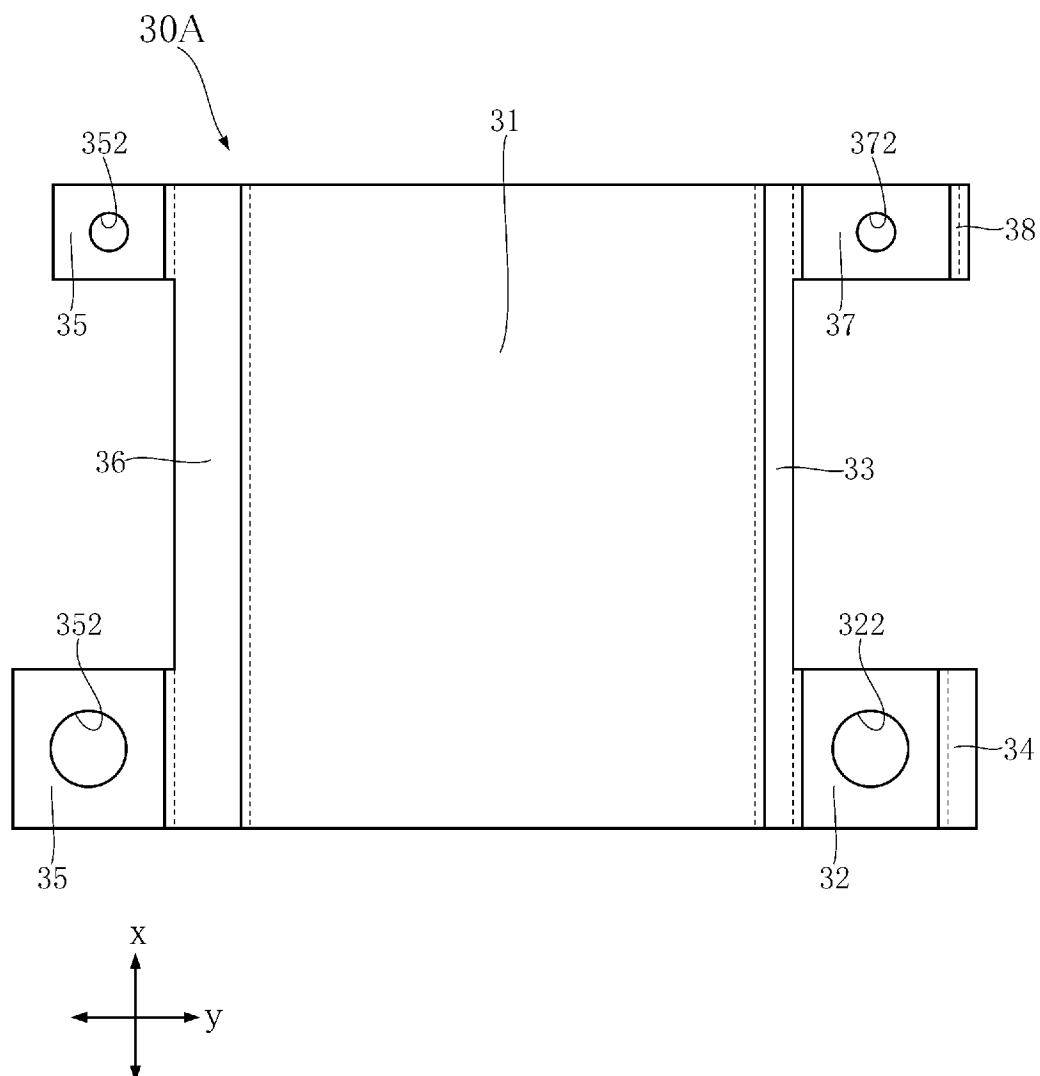
【図10】
FIG.10



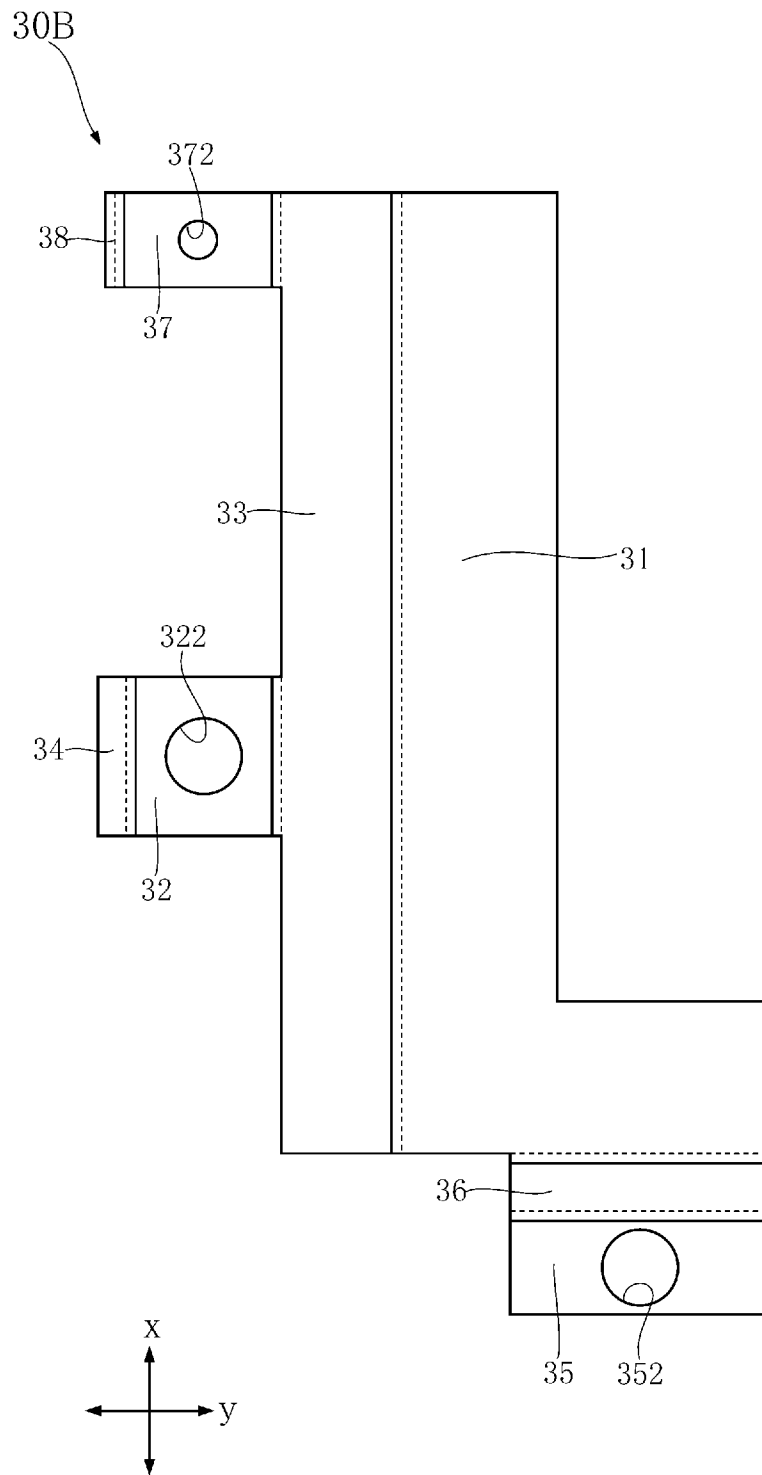
[図11]
FIG.11



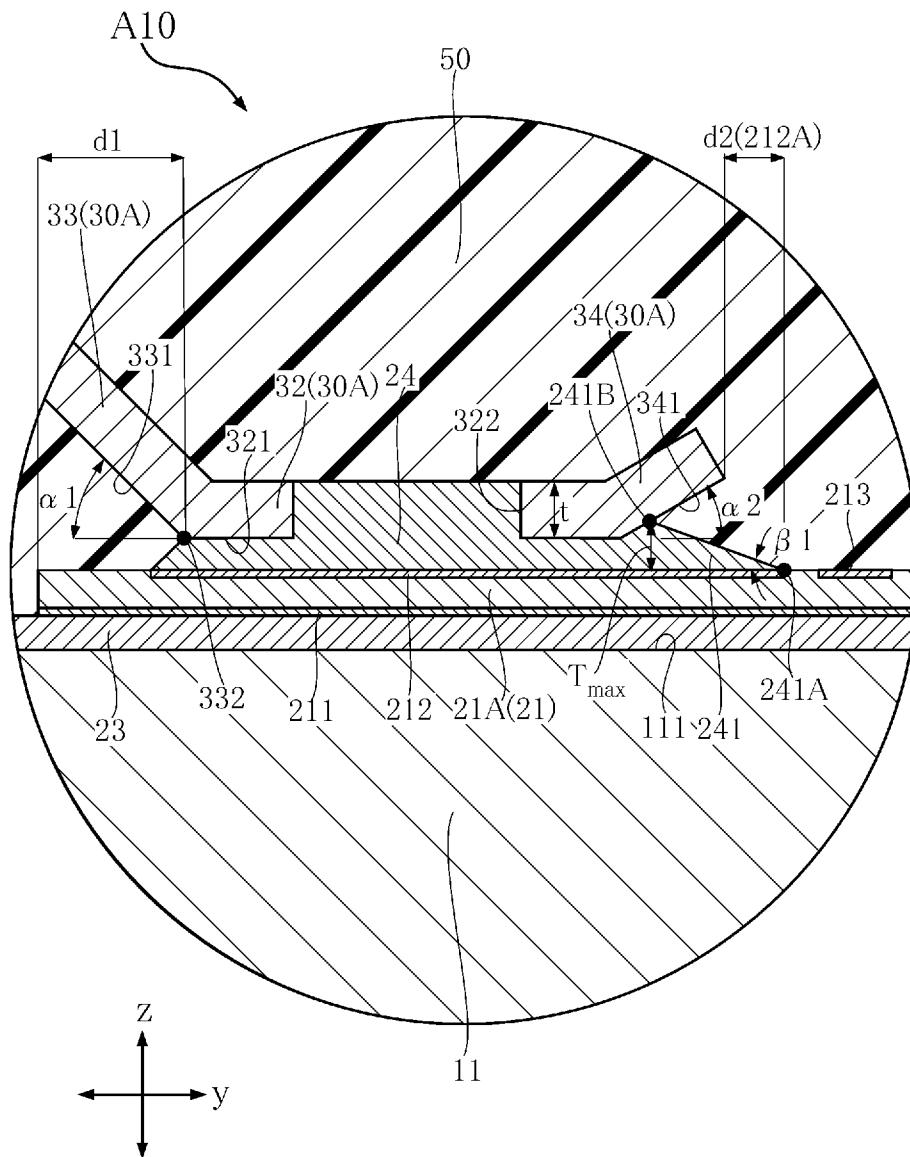
[図12]
FIG.12



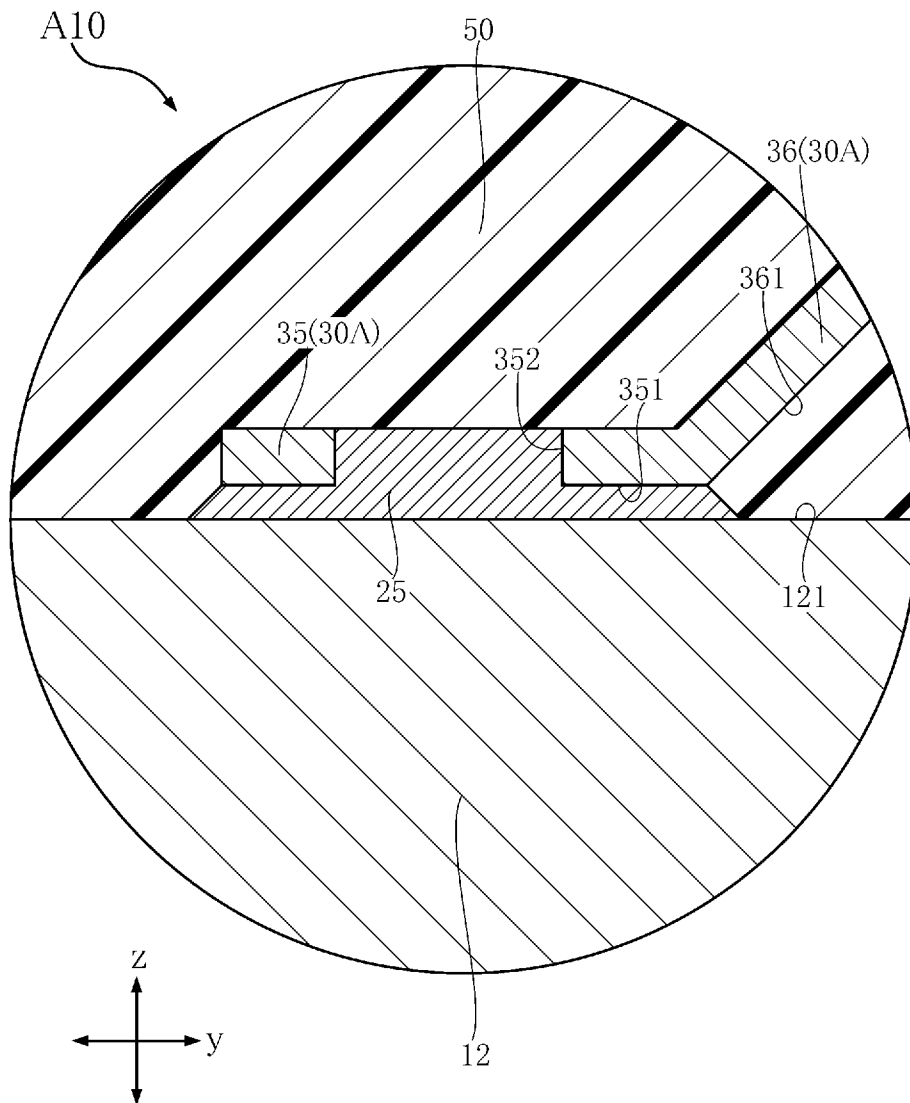
[図13]
FIG.13

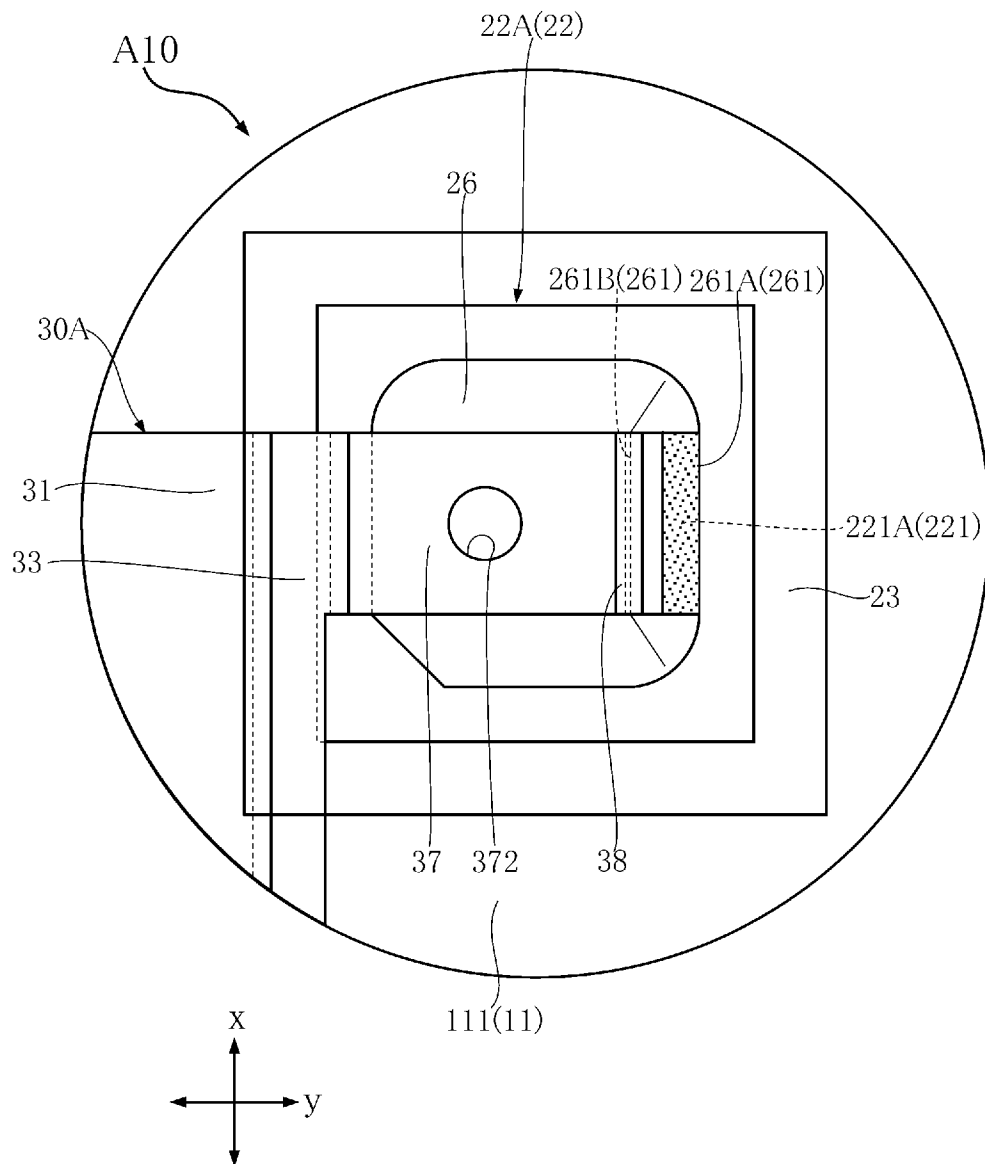


[図15]
FIG.15

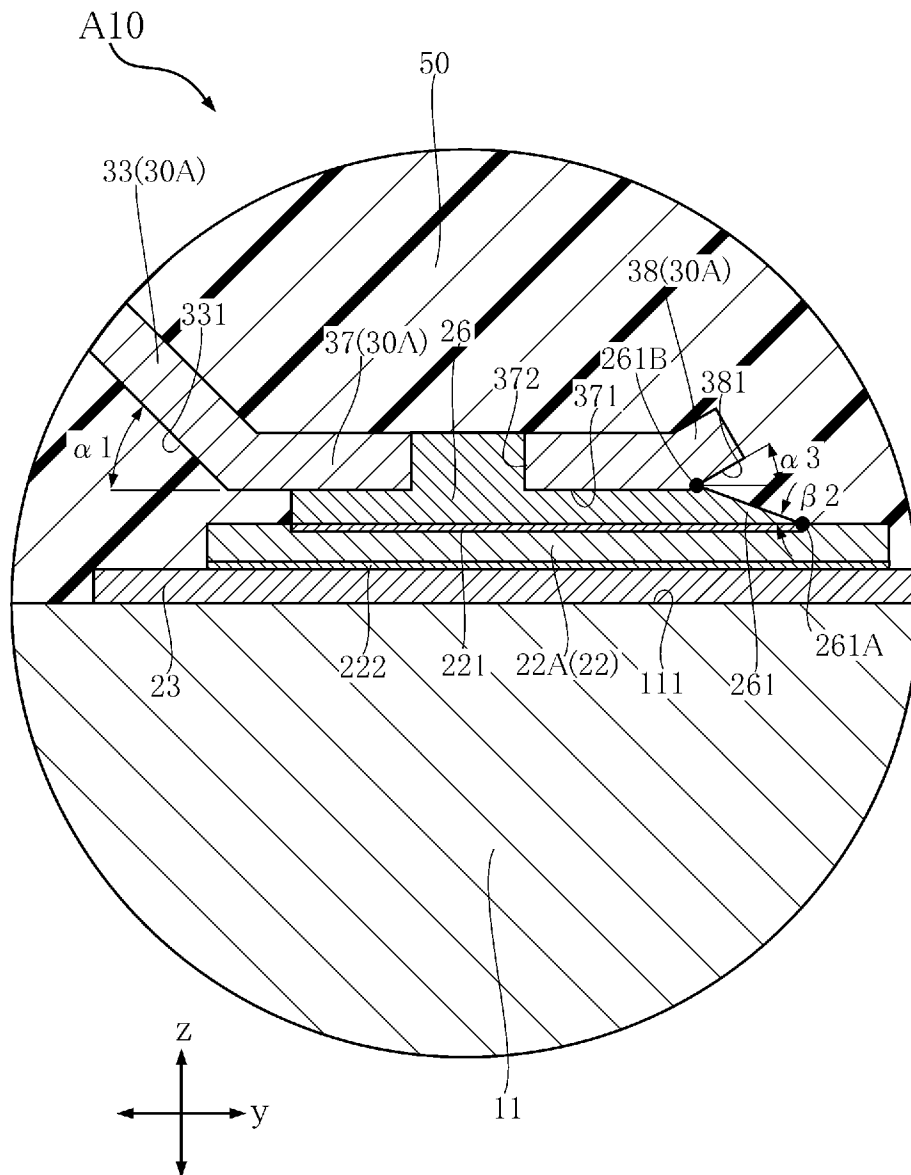


[図16]
FIG.16

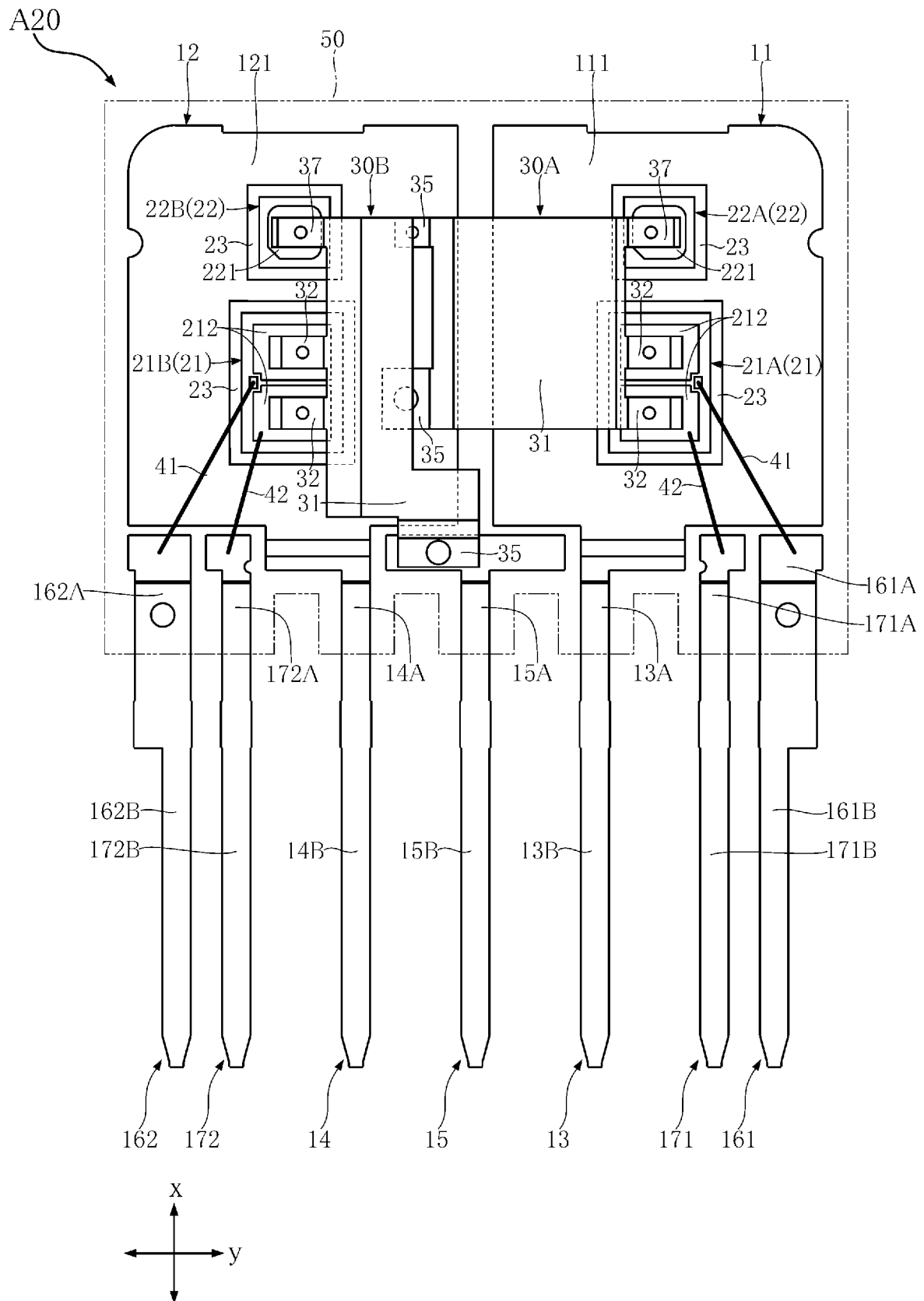


[図17]
FIG.17

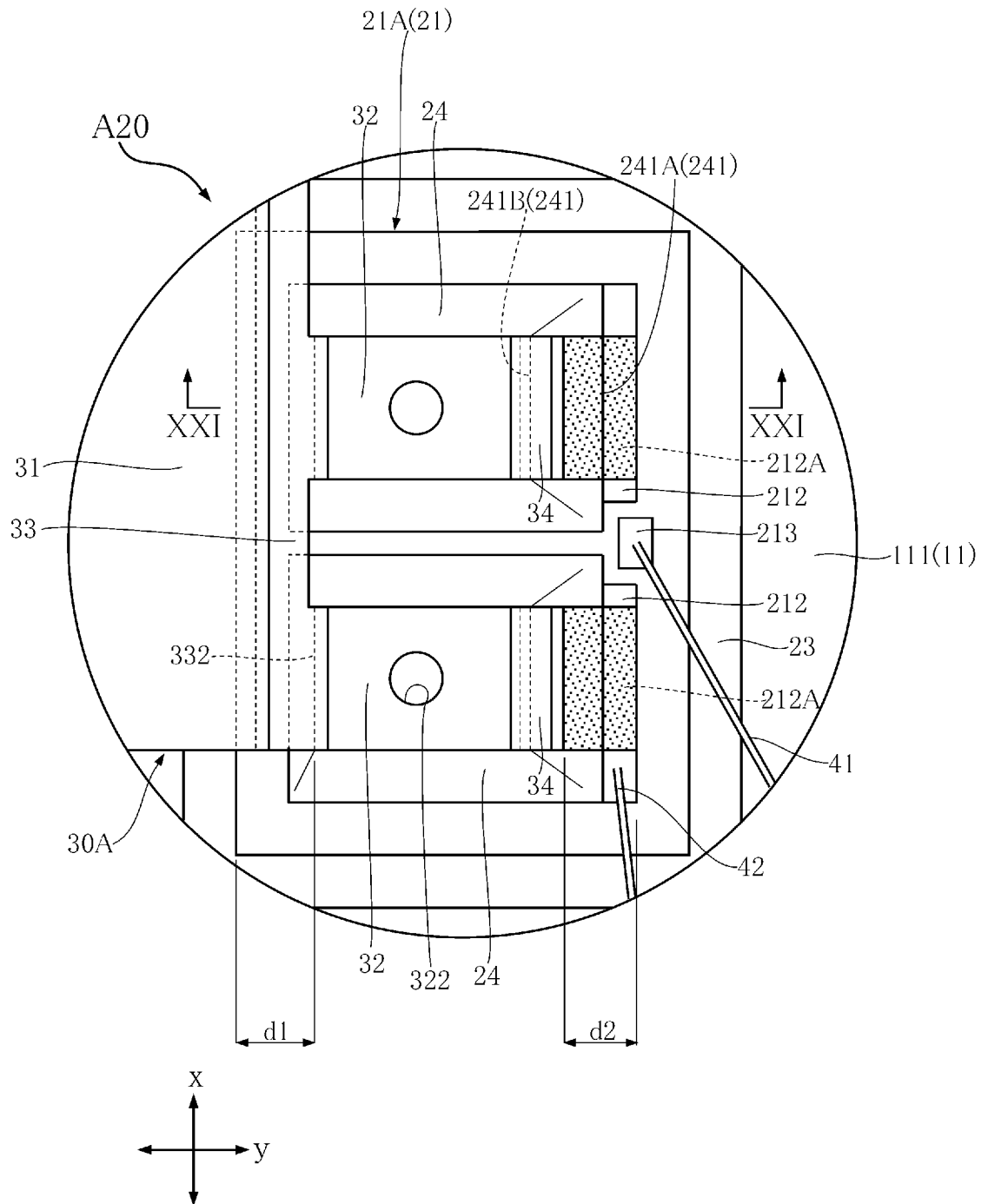
[図18]
FIG.18



[図19]
FIG.19



[図20]
FIG.20



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/023325

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L23/48 (2006.01) i, H01L21/60 (2006.01) i
FI: H01L23/48 G, H01L21/60 321E

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L23/48, H01L21/60

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2021

Registered utility model specifications of Japan 1996-2021

Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2016-076670 A (MITSUBISHI ELECTRIC CORP.) 12 May 2016 (2016-05-12)	1-15
A	JP 2016-167480 A (MITSUBISHI ELECTRIC CORP.) 15 September 2016 (2016-09-15)	1-15
A	JP 2016-134540 A (MITSUBISHI ELECTRIC CORP.) 25 July 2016 (2016-07-25)	1-15
A	JP 2015-207675 A (MITSUBISHI ELECTRIC CORP.) 19 November 2015 (2015-11-19)	1-15
A	WO 2016/067414 A1 (MITSUBISHI ELECTRIC CORP.) 06 May 2016 (2016-05-06)	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
05.08.2021

Date of mailing of the international search report
17.08.2021

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2021/023325

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2016-076670 A	12.05.2016	US 2016/0104651 A1 DE 102015212831 A1 CN 105514054 A	
JP 2016-167480 A	15.09.2016	(Family: none)	
JP 2016-134540 A	25.07.2016	(Family: none)	
JP 2015-207675 A	19.11.2015	DE 102014223863 A1	
WO 2016/067414 A1	06.05.2016	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/48(2006.01)i; H01L 21/60(2006.01)i FI: H01L23/48 G; H01L21/60 321E		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L23/48; H01L21/60		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2016-076670 A（三菱電機株式会社）12.05.2016（2016-05-12）	1-15
A	JP 2016-167480 A（三菱電機株式会社）15.09.2016（2016-09-15）	1-15
A	JP 2016-134540 A（三菱電機株式会社）25.07.2016（2016-07-25）	1-15
A	JP 2015-207675 A（三菱電機株式会社）19.11.2015（2015-11-19）	1-15
A	WO 2016/067414 A1（三菱電機株式会社）06.05.2016（2016-05-06）	1-15
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 05.08.2021		国際調査報告の発送日 17.08.2021
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 宇多川 勉 5F 3125 電話番号 03-3581-1101 内線 3559

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/023325

引用文献			公表日	パテントファミリー文献	公表日
JP	2016-076670	A	12.05.2016	US 2016/0104651 A1 DE 102015212831 A1 CN 105514054 A	
JP	2016-167480	A	15.09.2016	(ファミリーなし)	
JP	2016-134540	A	25.07.2016	(ファミリーなし)	
JP	2015-207675	A	19.11.2015	DE 102014223863 A1	
WO	2016/067414	A1	06.05.2016	(ファミリーなし)	