

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 11 月 25 日 (25.11.2021)



(10) 国际公布号
WO 2021/232230 A1

(51) 国际专利分类号:
G09G 3/00 (2006.01)

(21) 国际申请号: PCT/CN2020/091017

(22) 国际申请日: 2020 年 5 月 19 日 (19.05.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: 京东方科技集团股份有限公司
(**BOE TECHNOLOGY GROUP CO., LTD.**) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号,
Beijing 100015 (CN)。成都京东方光电科技
有限公司(**CHENGDU BOE OPTOELECTRONICS
TECHNOLOGY CO., LTD.**) [CN/CN]; 中国四川
省成都市高新区(西区)合作路 1188
号, Sichuan 611731 (CN)。

(72) 发明人: 韩林宏 (**HAN, Linhong**); 中国北京市北京
经济技术开发区地泽路 9 号, Beijing 100176
(CN)。张猛(**ZHANG, Meng**); 中国北京市北京经
济技术开发区地泽路 9 号, Beijing 100176 (CN)。
张毅(**ZHANG, Yi**); 中国北京市北京经济技术
开发区地泽路 9 号, Beijing 100176 (CN)。于鹏
飞(**YU, Pengfei**); 中国北京市北京经济技术开
发区地泽路 9 号, Beijing 100176 (CN)。秦世开
(**QIN, Shikai**); 中国北京市北京经济技术开
发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 中国国际贸易促进委员会专利商标
事务所(**CCPIT PATENT AND TRADEMARK LAW
OFFICE**); 中国北京市西城区阜成门外大街 2 号
万通新世界广场 8 层, Beijing 100037 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

(54) **Title:** DISPLAY PANEL, DISPLAY APPARATUS, TESTING METHOD, AND CRACK DETECTION METHOD

(54) 发明名称: 显示面板、显示装置、测试方法和裂纹检测方法

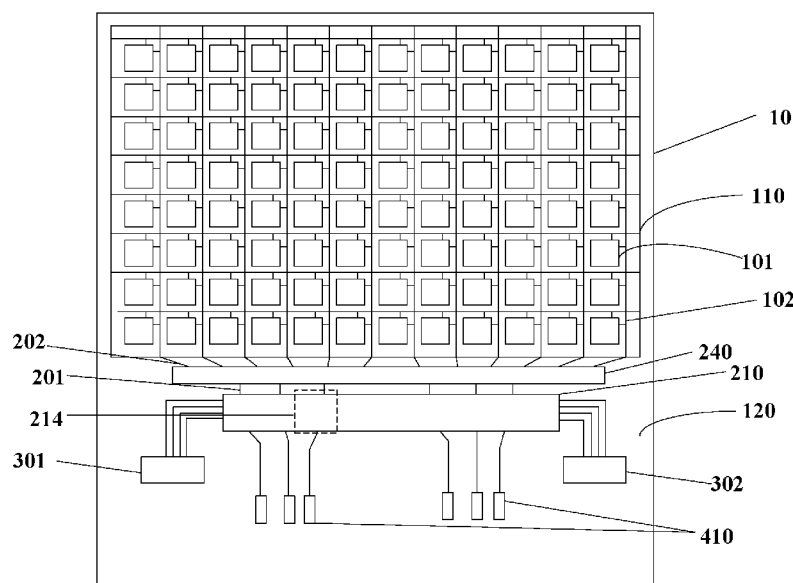


图 1A

(57) **Abstract:** A display panel, a display apparatus, a testing method, and a crack detection method. The display panel comprises: a base substrate (10), comprising a display region (110) and a peripheral region (120); a plurality of subpixels (101), located on the display region (110); a plurality of data signal lines (102), positioned on the display region (110) and electrically connected to the plurality of subpixels (101); a plurality of signal transmission lines (202), located on the peripheral region (120) and electrically connected to the plurality of data signal lines (102); a plurality of multiplexers (240), located on the peripheral region (120); and a first testing circuit (210), located on the side of the plurality of multiplexers (240) away from the plurality of subpixels (101). The first testing circuit (210) comprises a plurality of testing assemblies (214), and each assembly among at least a portion of the plurality of testing assemblies (214)

BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

is connected to at least two multiplexers (240). Each testing assembly (214) comprises a first testing sub-circuit (221), a second testing sub-circuit (222), and a third testing sub-circuit (223).

(57) 摘要: 一种显示面板、显示装置、测试方法和裂纹检测方法。显示面板包括: 衬底基板 (10), 包括显示区域 (110) 和周边区域 (120); 多个子像素 (101), 位于显示区域 (110); 多条数据信号线 (102), 位于显示区域 (110) 且与多个子像素 (101) 电连接; 多条信号传输线 (202), 位于周边区域 (120) 且与多条数据信号线 (102) 电连接; 多个多路复用器 (240) 位于周边区域 (120); 和第一测试电路 (210), 位于多个多路复用器 (240) 远离多个子像素 (101) 的一侧。第一测试电路 (210) 包括多个测试组件 (214), 多个测试组件 (214) 的至少一部分中的每一个电连接到至少两个多路复用器 (240)。每个测试组件 (214) 包括第一测试子电路 (221)、第二测试子电路 (222) 和第三测试子电路 (223)。

显示面板、显示装置、测试方法和裂纹检测方法

技术领域

本公开涉及显示技术领域，特别涉及一种显示面板、显示装置、测试方法和裂纹
5 检测方法。

背景技术

目前，多路复用器被逐渐应用到显示屏中，其优势在于可以降低数据信号线的数量，从而降低成本。多路复用器通常位于测试电路的远离显示区域的一侧。如此，当
10 测试电路进行检测操作时，多路复用器不被启用。当显示模组被点亮时，多路复用器可以起到传输数据信号的作用。

发明内容

根据本公开实施例的一个方面，提供了一种显示面板，包括：衬底基板，包括显示区域和位于所述显示区域的至少一侧的周边区域；多个子像素，位于所述衬底基板
15 的一侧且位于所述显示区域；多条数据信号线，位于所述显示区域且与所述多个子像素电连接；多条信号传输线，位于所述周边区域且与所述多条数据信号线电连接；多个多路复用器，位于所述周边区域且位于所述多条信号传输线远离所述多个子像素的一侧，所述多个多路复用器中的至少一个分别电连接到至少两条信号传输线；以及第
20 一测试电路，位于所述周边区域，且位于所述多个多路复用器远离所述多个子像素的一侧，所述第一测试电路包括多个测试组件，所述多个测试组件的至少一部分中的每个测试组件电连接至所述多个多路复用器中的至少两个，所述每个测试组件包括第一测试子电路、第二测试子电路和第三测试子电路，所述第二测试子电路位于所述第一测试子电路与所述第三测试子电路之间，所述第一测试子电路位于所述第二测试子电
25 路的远离所述多个子像素的一侧。

在一些实施例中，所述显示面板还包括：所述第一测试子电路在所述衬底基板上的正投影呈中心对称。

在一些实施例中，相邻两个多路复用器与所述多个测试组件中的一个通过两条连接导线电连接。

30 在一些实施例中，所述多个多路复用器包括第一多路复用器和第二多路复用器；

所述第一测试子电路包括：第一晶体管，所述第一晶体管的第一电极被配置为接收第一数据信号，所述第一晶体管的第二电极电连接至所述第一多路复用器的输入端，所述第一晶体管的控制电极被配置为接收第一测试开关信号；和第二晶体管，所述第二晶体管的第一电极被配置为接收第二数据信号，所述第二晶体管的第二电极电连接至
5 所述第二多路复用器的输入端，所述第二晶体管的控制电极被配置为接收第二测试开关信号；所述第二测试子电路包括：第三晶体管，所述第三晶体管的第一电极被配置为接收第三数据信号，所述第三晶体管的第二电极电连接至所述第一多路复用器的输入端，所述第三晶体管的控制电极被配置为接收第三测试开关信号；和第四晶体管，所述第四晶体管的第一电极被配置为接收第四数据信号，所述第四晶体管的第二电极
10 电连接至所述第一多路复用器的输入端，所述第四晶体管的控制电极被配置为接收第四测试开关信号；以及所述第三测试子电路包括：第五晶体管，所述第五晶体管的第一电极被配置为接收第五数据信号，所述第五晶体管的第二电极电连接至所述第二多路复用器的输入端，所述第五晶体管的控制电极被配置为接收第五测试开关信号；和第六晶体管，所述第六晶体管的第一电极被配置为接收第六数据信号，所述第六晶体
15 管的第二电极电连接至所述第二多路复用器的输入端，所述第六晶体管的控制电极被配置为接收第六测试开关信号。

在一些实施例中，所述显示面板还包括：第一控制线，分别与所述第一晶体管的控制电极和所述第二晶体管的控制电极电连接，被配置为传输所述第一测试开关信号和所述第二测试开关信号，所述第一测试开关信号与所述第二测试开关信号相同；第
20 一数据线，与所述第一晶体管的第一电极电连接，被配置为传输第一数据信号；以及第二数据线，与所述第二晶体管的第一电极电连接，被配置为传输所述第二数据信号；其中，所述第一控制线在所述衬底基板上的正投影位于所述第一数据线在所述衬底基板上的正投影与所述第二数据线在所述衬底基板上的正投影之间。

在一些实施例中，所述两条连接导线包括第一连接导线和第二连接导线；所述第
25 一晶体管的第二电极电连接至所述第一连接导线，所述第二晶体管的第二电极电连接至所述第二连接导线；所述第一晶体管的控制电极在所述衬底基板上的正投影位于所述第一晶体管的第一电极在所述衬底基板上的正投影和所述第一晶体管的第二电极在所述衬底基板上的正投影之间；所述第二晶体管的控制电极在所述衬底基板上的正投影位于所述第二晶体管的第一电极在所述衬底基板上的正投影和所述第二晶体
30 管的第二电极在所述衬底基板上的正投影之间；所述第一晶体管的第一电极在所述衬底

基板上的正投影和所述第二晶体管的第一电极在所述衬底基板上的正投影位于所述第一晶体管的控制电极在所述衬底基板上的正投影与所述第二晶体管的控制电极在所述衬底基板上的正投影之间。

5 在一些实施例中，所述第三晶体管包括两个第一电极、一个第二电极和两个控制电极，所述第四晶体管包括两个第一电极、一个第二电极和两个控制电极；所述显示面板还包括：第二控制线，与所述第三晶体管的两个控制电极电连接，被配置为传输所述第三测试开关信号；第三数据线，与所述第三晶体管的两个第一电极中的一个电连接，被配置为传输所述第三数据信号；第四数据线，与所述第三晶体管的两个第一电极中的另一个电连接，被配置为传输所述第三数据信号；第三控制线，与所述第四晶体管的两个控制电极电连接，被配置为传输所述第四测试开关信号；第五数据线，与
10 所述第四晶体管的两个第一电极中的一个电连接，被配置为传输所述第四数据信号；以及第六数据线，与所述第四晶体管的两个第一电极中的另一个电连接，被配置为传输所述第四数据信号；其中，所述第二控制线在所述衬底基板上的正投影位于所述第三控制线在所述衬底基板上的正投影与所述第六数据线在所述衬底基板上的正投影之间；所述第三控制线在所述衬底基板上的正投影位于所述第二控制线在所述衬底基板上的正投影与所述第三数据线在所述衬底基板上的正投影之间；所述第三数据线在所述衬底基板上的正投影和所述第六数据线在所述衬底基板上的正投影位于所述第三晶体管在所述衬底基板上的正投影与所述第四晶体管在所述衬底基板上的正投影之间。

20 在一些实施例中，所述第三晶体管的第二电极和所述第四晶体管的第二电极均电连接至所述第一连接导线；所述第三晶体管的两个控制电极中的一个在所述衬底基板上的正投影位于所述第三晶体管的两个第一电极中的一个在所述衬底基板上的正投影与所述第三晶体管的第二电极在所述衬底基板上的正投影之间，所述第三晶体管的两个控制电极中的另一个在所述衬底基板上的正投影位于所述第三晶体管的两个第一电极中的另一个在所述衬底基板上的正投影与所述第三晶体管的第二电极在所述衬底基板上的正投影之间；以及所述第四晶体管的两个控制电极中的一个在所述衬底基板上的正投影位于所述第四晶体管的两个第一电极中的一个在所述衬底基板上的正投影与所述第四晶体管的第二电极在所述衬底基板上的正投影之间，所述第四晶体管的两个控制电极中的另一个在所述衬底基板上的正投影位于所述第四晶体管的两个第一电极中的另一个在所述衬底基板上的正投影与所述第四晶体管的第二电极在
25 30

所述衬底基板上的正投影之间。

在一些实施例中，所述第五晶体管包括两个第一电极、一个第二电极和两个控制电极，所述第六晶体管包括两个第一电极、一个第二电极和两个控制电极；所述显示面板还包括：第四控制线，与所述第五晶体管的两个控制电极电连接，被配置为传输所述第五测试开关信号；第七数据线，与所述第五晶体管的两个第一电极中的一个电连接，被配置为传输所述第五数据信号；以及第八数据线，与所述第五晶体管的两个第一电极中的另一个电连接，被配置为传输所述第五数据信号；第五控制线，与所述第六晶体管的两个控制电极电连接，被配置为传输所述第六测试开关信号；第九数据线，与所述第六晶体管的两个第一电极中的一个电连接，被配置为传输所述第六数据信号；以及第十数据线，与所述第六晶体管的两个第一电极中的另一个电连接，被配置为传输所述第六数据信号；其中，所述第四控制线在所述衬底基板上的正投影位于所述第五控制线在所述衬底基板上的正投影与所述第九数据线在所述衬底基板上的正投影之间；所述第五控制线在所述衬底基板上的正投影位于所述第四控制线在所述衬底基板上的正投影与所述第七数据线在所述衬底基板上的正投影之间；所述第七数据线在所述衬底基板上的正投影和所述第九数据线在所述衬底基板上的正投影位于所述第五晶体管在所述衬底基板上的正投影与所述第六晶体管在所述衬底基板上的正投影之间。

在一些实施例中，所述第五晶体管的第二电极和所述第六晶体管的第二电极均电连接至第二连接导线；所述第五晶体管的两个控制电极中的一个在所述衬底基板上的正投影位于所述第五晶体管的两个第一电极中的一个在所述衬底基板上的正投影与所述第五晶体管的第二电极在所述衬底基板上的正投影之间，所述第五晶体管的两个控制电极中的另一个在所述衬底基板上的正投影位于所述第五晶体管的两个第一电极中的另一个在所述衬底基板上的正投影与所述第五晶体管的第二电极在所述衬底基板上的正投影之间；以及所述第六晶体管的两个控制电极中的一个在所述衬底基板上的正投影位于所述第六晶体管的两个第一电极中的一个在所述衬底基板上的正投影与所述第六晶体管的第二电极在所述衬底基板上的正投影之间，所述第六晶体管的两个控制电极中的另一个在所述衬底基板上的正投影位于所述第六晶体管的两个第一电极中的另一个在所述衬底基板上的正投影与所述第六晶体管的第二电极在所述衬底基板上的正投影之间。

在一些实施例中，每个多路复用器包括第七晶体管和第八晶体管，所述第七晶体

管和所述第八晶体管共用一个第一电极，所述第一电极作为所述多路复用器的输入端，所述第七晶体管的第二电极电连接至所述至少两条信号传输线中的一个，第七晶体管的控制电极被配置为接收第一选择信号，所述第八晶体管的第二电极电连接至所述至少两条信号传输线中的另一个，所述第八晶体管的控制电极被配置为接收第二选择信号。

在一些实施例中，至少一个子像素包括第九晶体管和电容器；所述第九晶体管包括：有源层；覆盖所述有源层的第一绝缘层；在所述第一绝缘层的远离所述有源层的一侧的栅极；覆盖所述栅极的第二绝缘层；在所述第二绝缘层的远离所述栅极的一侧的层间绝缘层；以及在所述层间绝缘层的远离所述第二绝缘层的一侧的源极和漏极，其中，所述源极和所述漏极分别与所述有源层电连接；所述电容器包括：与所述栅极处于同一层的第一导电层，其中，所述第二绝缘层还覆盖所述第一导电层；以及在所述第二绝缘层的远离所述第一导电层的一侧的第二导电层，其中，所述层间绝缘层还覆盖所述第二导电层。

在一些实施例中，所述至少一个子像素还包括：覆盖在所述源极和所述漏极上的第三绝缘层；在所述第三绝缘层的远离所述源极和所述漏极的一侧的平坦化层；在所述平坦化层的远离所述第三绝缘层的一侧的阳极层，其中，所述阳极层与所述源极或所述漏极电连接；在所述平坦化层的远离所述第三绝缘层的一侧的具有开口的像素界定层，所述开口露出所述阳极层的至少一部分；至少在所述开口内且与所述阳极层连接的功能层；以及在所述功能层的远离所述阳极层的一侧的阴极层。

在一些实施例中，所述第一连接导线与所述第二导电层处于同一层，所述第二连接导线与所述栅极处于同一层；所述第一控制线至所述第五控制线、以及所述第一数据线至所述第十数据线均与所述源极或所述漏极处于同一层；所述第一晶体管至所述第六晶体管的控制电极与所述栅极处于同一层，所述第一晶体管至所述第六晶体管的有源层与所述第九晶体管的有源层处于同一层，所述第一晶体管至所述第六晶体管的第二电极均与所述源极或所述漏极处于同一层，所述第一晶体管至所述第六晶体管的第二电极与所述源极或所述漏极处于同一层。

在一些实施例中，所述显示面板还包括：第二测试电路，包括多个第十晶体管，所述多个第十晶体管与所述多个多路复用器一一对应地电连接；所述第十晶体管的第一电极被配置为接收检测电压信号，所述第十晶体管的第二电极电连接至与相应的多路复用器的输入端，所述第十晶体管的控制电极被配置为接收第七测试开关信号。

在一些实施例中，所述显示面板还包括：第一信号接入端组，位于所述周边区域，在沿所述显示区域与所述周边区域之间的边界的延伸方向上位于所述第一测试电路的一侧，并电连接至所述第一测试电路；和第二信号接入端组，位于所述周边区域，在沿所述显示区域与所述周边区域之间的边界的延伸方向上位于所述第一测试电路
5 远离所述第一信号接入端组的一侧，并电连接至所述第一测试电路。

根据本公开实施例的另一个方面，提供了一种显示装置，包括：如前所述的显示面板。

根据本公开实施例的另一个方面，提供了一种用于如前所述的显示面板的测试方法，包括：每个测试组件在测试开关信号的控制下，将数据信号传输到与该测试组件
10 电连接的多路复用器；以及所述多路复用器在选择信号的控制下，将所述数据信号传输到对应的子像素。

根据本公开实施例的另一个方面，提供了一种用于如前所述的显示面板的裂纹检测方法，包括：向每个第十晶体管提供所述检测电压信号和所述第七测试开关信号；向所述第七晶体管提供所述第一选择信号，并向所述第八晶体管提供所述第二选择信
15 号；以及在所述显示面板显示亮线的情况下确定所述显示面板存在裂纹。

在一些实施例中，确定所述显示面板存在裂纹的步骤包括：在所述第一选择信号和所述第二选择信号使得所述第七晶体管和所述第八晶体管交替导通的情况下，若所述显示面板显示白色亮线，则确定所述显示面板存在裂纹；在所述第一选择信号使得所述第七晶体管截止且所述第二选择信号使得所述第八晶体管导通的情况下，若所述
20 显示面板显示绿色亮线，则确定所述显示面板存在裂纹；或者在所述第一选择信号使得所述第七晶体管导通且所述第二选择信号使得所述第八晶体管截止的情况下，若所述显示面板显示品红色亮线，则确定所述显示面板存在裂纹。

通过以下参照附图对本公开的示例性实施例的详细描述，本公开的其它特征及其优点将会变得清楚。

附图说明

构成说明书的一部分的附图描述了本公开的实施例，并且连同说明书一起用于解释本公开的原理。

参照附图，根据下面的详细描述，可以更加清楚地理解本公开，其中：

图 1A 是示出根据本公开一个实施例的显示面板的俯视示意图；

图 1B 是示出根据本公开一个实施例的显示面板的截面示意图；

图 2 是示出根据本公开一个实施例的第一测试电路的布局 (layout) 的俯视图；

图 3 是示出根据本公开一个实施例的第一测试电路与多路复用器的电路连接图；

图 4 是示出根据本公开一些实施例的开关信号的时序图；

5 图 5 是示出根据本公开一个实施例的图 2 中的第一测试子电路 221 的放大示意图；

图 6 是示出根据本公开一个实施例的图 2 中的第二测试子电路 222 的放大示意图；

图 7 是示出根据本公开一个实施例的图 2 中的第三测试子电路 223 的放大示意图；

图 8 是示出根据本公开一个实施例的子像素的截面示意图；

10 图 9 是示出根据本公开一个实施例的第一测试子电路沿着图 5 中的线 A-A' 截取的结构的截面图；

图 10 是示出根据本公开一个实施例的第二测试子电路沿着图 6 中的线 B-B' 截取的结构的截面图；

图 11 是示出根据本公开一个实施例的第三测试子电路沿着图 7 中的线 C-C' 截取的结构的截面图；

15 图 12 是示出根据本公开一个实施例的多路复用器的布局示意图；

图 13 是示出根据本公开一个实施例的第一测试电路和第二测试电路的布局的俯视图；

图 14 是示出根据本公开一个实施例的第二测试电路的电路连接图；

图 15 是示出根据本公开一个实施例的第二测试电路的检测原理示意图；

20 图 16 是示出根据本公开一个实施例的第二测试电路的布局的俯视示意图；

图 17 是示出根据本公开一个实施例的用于显示面板的测试方法的流程图；

图 18 是示出根据本公开一个实施例的用于显示面板的裂纹检测方法的流程图。

应当明白，附图中所示出的各个部分的尺寸并不必须按照实际的比例关系绘制。此外，相同或类似的参考标号表示相同或类似的构件。

25

具体实施方式

现在将参照附图来详细描述本公开的各种示例性实施例。对示例性实施例的描述仅仅是说明性的，决不作为对本公开及其应用或使用的任何限制。本公开可以以许多不同的形式实现，不限于这里所述的实施例。提供这些实施例是为了使本公开透彻且
30 完整，并且向本领域技术人员充分表达本公开的范围。应注意到：除非另外具体说明，

否则在这些实施例中阐述的部件和步骤的相对布置、材料的组分、数字表达式和数值应被解释为仅仅是示例性的，而不是作为限制。

本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的部分。“包括”或者“包含”等类似的词语意指在该词前的要素涵盖在该词后列举的要素，并不排除也涵盖其他要素的可能。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也可能相应地改变。

在本公开中，当描述到特定器件位于第一器件和第二器件之间时，在该特定器件与第一器件或第二器件之间可以存在居间器件，也可以不存在居间器件。当描述到特定器件连接其它器件时，该特定器件可以与所述其它器件直接连接而不具有居间器件，也可以不与所述其它器件直接连接而具有居间器件。

本公开使用的所有术语（包括技术术语或者科学术语）与本公开所属领域的普通技术人员理解的含义相同，除非另外特别定义。还应当理解，在诸如通用字典中定义的术语应当被解释为具有与它们在相关技术的上下文中的含义相一致的含义，而不应应用理想化或极度形式化的意义来解释，除非这里明确地这样定义。

对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论，但在适当情况下，所述技术、方法和设备应当被视为说明书的一部分。

本公开的发明人发现，在相关技术中，多路复用器通常位于测试电路的远离显示区的一侧，并且该多路复用器与集成电路处于同一平面。在显示模组被点亮的过程中，多路复用器需要频繁切换。例如，多路复用器需要在例如 4.17 微秒或 5.3 微秒等时间内就切换一次。多路复用器的高频切换会在空间产生电磁辐射。由于多路复用器与集成电路接近，因此，多路复用器由于高频切换而产生的电磁辐射会对集成电路产生电磁干扰问题，从而影响集成电路的运行。

鉴于此，本公开的实施例提供了一种显示面板，以减小多路复用器与集成电路的电磁干扰问题。

图 1A 是示出根据本公开一个实施例的显示面板的俯视示意图。图 2 是示出根据本公开一个实施例的第一测试电路的布局（layout）的俯视图。

如图 1A 所示，该显示面板包括：衬底基板 10、多个子像素 101、多条数据信号线 102、多条信号传输线 202、多个多路复用器 240 和第一测试电路 210。衬底基板 10 包括显示区域 110 和位于显示区域 110 的至少一侧的周边区域 120。所述多个子像

素 101 位于衬底基板的一侧且位于显示区域 110。多条数据信号线 102 位于显示区域 110 且与所述多个子像素 101 电连接。例如，多条数据信号线 102 与多列子像素 101 一一对应地电连接。多条信号传输线 202 位于周边区域 120 且与多条数据信号线 102 电连接。例如，该多条信号传输线 202 与该多条数据信号线 102 一一对应地电连接。

5 多个多路复用器 240 位于周边区域且位于所述多条信号传输线 202 远离所述多个子像素 101 的一侧。所述多个多路复用器 240 中的至少一个分别电连接到至少两条信号传输线 202。

如图 1A 所示，第一测试电路 210 位于周边区域 120，且位于所述多个多路复用器 240 远离所述多个子像素 101 的一侧。第一测试电路 210 包括多个测试组件（例如可以称为第一测试组件）214。该多个测试组件 214 的至少一部分中的每个测试组件电连接至所述多个多路复用器 240 中的至少两个。例如，相邻两个多路复用器与所述多个测试组件中的一个通过两条连接导线 201 电连接。

如图 2 所示，每个测试组件 214 包括第一测试子电路 221、第二测试子电路 222 和第三测试子电路 223。第二测试子电路 222 位于第一测试子电路 221 与第三测试子电路 223 之间。第一测试子电路 221 位于第二测试子电路 222 的远离所述多个子像素的一侧。例如，如图 2 所示，第一测试子电路 221 在衬底基板上的正投影呈中心对称。

至此，提供了根据本公开一些实施例的显示面板。在该显示面板中，所述多个多路复用器被设置在第一测试电路与多个子像素（或者说显示区域）之间。这样在将显示面板弯曲后，多路复用器与集成电路处于不同的平面，可以减小多路复用器与集成电路的电磁干扰问题。再者，在该实施例中，还提供了第一测试电路的结构。即，第一测试电路包括多个测试组件。所述多个测试组件的至少一部分中的每个测试组件电连接至多个多路复用器中的至少两个。每个测试组件包括第一测试子电路、第二测试子电路和第三测试子电路。第二测试子电路位于第一测试子电路与第三测试子电路之间。第一测试子电路位于第二测试子电路的远离所述多个子像素的一侧。

25 在一些实施例中，如图 1A 所示，该显示面板还可以包括第一信号接入端组 301 和第二信号接入端组 302。第一信号接入端组 301 位于周边区域 120。第一信号接入端组 301 在沿显示区域与周边区域之间的边界的延伸方向上位于第一测试电路 210 的一侧。第一信号接入端组 301 例如通过引线电连接至第一测试电路 210。该第一信号接入端组 301 被配置为向第一测试电路 210 传输测试开关信号和数据信号。第二信号接入端组 302 位于周边区域 120。第二信号接入端组 302 在沿显示区域与周边区域之

间的边界的延伸方向上位于第一测试电路 210 远离第一信号接入端组 301 的一侧。第二信号接入端组 302 例如通过引线电连接至第一测试电路 210。该第二信号接入端组 302 被配置为向第一测试电路 210 传输测试开关信号和数据信号。这样可以实现对第一测试电路的控制。

5 在一些实施例中,如图 1A 所示,该显示面板还可以包括多个连接盘区 410,例如焊盘区。该多个连接盘区 410 与多条数据传输线电连接。每个连接盘区被配置为向多个子像素传输驱动信号,例如数据信号。

10 在一些实施例中,每两个多路复用器可以与一个测试组件 214 通过两条连接导线 201 电连接。例如,如图 2 所示,该两条连接导线 201 可以包括第一连接导线 2011 和第二连接导线 2012。例如,如图 2 所示,该多个多路复用器 240 可以包括第一多路复用器 241 和第二多路复用器 242。第一多路复用器 241 通过第一连接导线 2011 电连接至测试组件 214,第二多路复用器 242 通过第二连接导线 2012 电连接至测试组件 214。在这样的情况下,每个测试组件 214 可以电连接至至少四条信号传输线 202。

15 图 1B 是示出根据本公开一个实施例的显示面板的截面示意图。图 1B 中除了示出了衬底基板 10、子像素 101、信号传输线 202、多路复用器 240、第一测试电路 210 和连接盘区 410 之外,还示出了弯折区 250。从图 1B 可以看出,在将显示面板弯曲后,多路复用器 240 与连接盘区 410 处于不同的平面。连接盘区 410 可以与集成电路电连接。因此,上述设计可以减小多路复用器与集成电路的电磁干扰问题。

20 在一些实施例中,如图 2 所示,第一多路复用器 241 与两列子像素电连接。第二多路复用器 242 与另外两列子像素电连接。如图 2 所示,在与每个多路复用器电连接的两列子像素中,一列子像素为红色子像素 R 与蓝色子像素 B 交替排列的子像素,另一列子像素均为绿色子像素 G。

图 3 是示出根据本公开一个实施例的第一测试电路与多路复用器的电路连接图。

25 如图 3 所示,第一测试子电路 221 包括第一晶体管 T1 和第二晶体管 T2。该第一晶体管 T1 的第一电极被配置为接收第一数据信号 S_{CTD1} 。该第一晶体管 T1 的第二电极电连接至第一多路复用器 241 的输入端。第一晶体管 T1 的控制电极被配置为接收第一测试开关信号 S_{CTSW1} 。第二晶体管 T2 的第一电极被配置为接收第二数据信号 S_{CTD2} 。第二晶体管 T2 的第二电极电连接至第二多路复用器 242 的输入端。第二晶体管 T2 的控制电极被配置为接收第二测试开关信号 S_{CTSW2} 。

30 如图 3 所示,第二测试子电路 222 包括第三晶体管 T3 和第四晶体管 T4。第三晶

晶体管 T3 的第一电极被配置为接收第三数据信号 S_{CTD3} 。第三晶体管 T3 的第二电极电连接至所述第一多路复用器 241 的输入端。第三晶体管 T3 的控制电极被配置为接收第三测试开关信号 S_{CTSW3} 。第四晶体管 T4 的第一电极被配置为接收第四数据信号 S_{CTD4} 。第四晶体管 T4 的第二电极电连接至第一多路复用器 241 的输入端。第四晶体管 T4 的控制电极被配置为接收第四测试开关信号 S_{CTSW4} 。

第三测试子电路 223 包括第五晶体管 T5 和第六晶体管 T6。第五晶体管 T5 的第一电极被配置为接收第五数据信号 S_{CTD5} 。第五晶体管 T5 的第二电极电连接至第二多路复用器 242 的输入端。第五晶体管 T5 的控制电极被配置为接收第五测试开关信号 S_{CTSW5} 。第六晶体管 T6 的第一电极被配置为接收第六数据信号 S_{CTD6} 。第六晶体管 T6 的第二电极电连接至第二多路复用器 242 的输入端。第六晶体管 T6 的控制电极被配置为接收第六测试开关信号 S_{CTSW6} 。

在一些实施例中，第五测试开关信号 S_{CTSW5} 与第三测试开关信号 S_{CTSW3} 相同，第六测试开关信号 S_{CTSW6} 与第四测试开关信号 S_{CTSW4} 相同。

如图 3 所示，每个多路复用器包括第七晶体管和第八晶体管。例如，第一多路复用器 241 包括第七晶体管 T7 和第八晶体管 T8，第二多路复用器 242 包括第七晶体管 T7' 和第八晶体管 T8'。

下面以第一多路复用器 241 为例描述。第七晶体管 T7 和第八晶体管 T8 共用一个第一电极，该第一电极作为该多路复用器的输入端。第七晶体管 T7 的第二电极电连接至所述至少两条信号传输线中的一个。例如，该一个信号传输线电连接至红色子像素 R 与蓝色子像素 B 交替排列的子像素列。第七晶体管 T7 的控制电极被配置为接收第一选择信号 S_{MUX1} 。第八晶体管 T8 的第二电极电连接至所述至少两条信号传输线中的另一个。例如，该另一个信号传输线电连接至绿色子像素列 G。第八晶体管 T8 的控制电极被配置为接收第二选择信号 S_{MUX2} 。

在一些实施例中，如图 3 所示，第一晶体管至第八晶体管均为 PMOS (positive channel Metal Oxide Semiconductor, P 型沟道金属氧化物半导体) 晶体管。当然本公开实施例的范围并不仅限于此，例如，第一晶体管至第八晶体管也可以均为 NMOS (Negative channel Metal Oxide Semiconductor, N 型沟道金属氧化物半导体) 晶体管。

在本公开的实施例中，可以通过上述各个测试开关信号、各个数据信号以及各个选择信号来实现对各个测试子电路和多路复用器的控制，从而可以实现对显示面板的

显示测试。

图 4 是示出根据本公开一些实施例的开关信号的时序图。下面结合图 3 和图 4 详细描述根据本公开一些实施例的对显示面板的测试过程。

需要说明的是, GCK 信号和 GCB 信号是栅极驱动电路的时钟控制信号。GCK 信号、GCB 信号以及其他信号被输入到栅极驱动电路中, 使得栅极驱动电路输出栅极控制信号 $G_{out}(i)$ 或 $G_{out}(i+1)$, 这里 i 为正整数。这样栅极驱动电路以行扫描的方式驱动子像素的像素驱动电路工作。这些信号是本领域技术人员已知的信号, 这里不再详细描述。

这里, 以第一晶体管至第八晶体管均为 PMOS 晶体管为例进行说明。

例如, 当需要显示面板显示红色画面来进行测试时, 可以执行如下方法:

如图 4 所示, 在第一阶段 t_1 , $G_{out}(i)$ 信号为低电平, 导致第 i 行的栅极驱动电路工作; $G_{out}(i+1)$ 信号为高电平, 导致第 $i+1$ 行的栅极驱动电路不工作。这里 i 为正整数。

例如, 在第一阶段 t_1 的前半段时间内, 当第一选择信号 S_{MUX1} 为低电平时, 第七晶体管 T_7 和 T_7' 导通。这时第三测试开关信号 S_{CTSW3} 和第五测试开关信号 S_{CTSW5} 也均为低电平, 导致第三晶体管 T_3 和第五晶体管 T_5 也均导通。这样第三数据信号 S_{CTD3} 可以被输入到第 i 行的红色子像素 R , 第五数据信号 S_{CTD5} 可以被输入到第 i 行的蓝色子像素 B 。在需要显示红色画面的过程中, 第三数据信号 S_{CTD3} 是使得红色子像素发光的数据信号, 而第五数据信号 S_{CTD5} 是不能使得蓝色子像素发光的数据信号。这样后续该第 i 行的红色子像素发光, 而该第 i 行的蓝色子像素不发光。

接下来, 在该第一阶段 t_1 的后半段时间内, 第一选择信号 S_{MUX1} 、第三测试开关信号 S_{CTSW3} 和第五测试开关信号 S_{CTSW5} 均由低电平变为高电平, 导致第七晶体管 T_7 和 T_7' 、第三晶体管 T_3 和第五晶体管 T_5 均截止。第二选择信号 S_{MUX2} 由高电平变为低电平, 导致第八晶体管 T_8 和 T_8' 导通。这时, 第一测试开关信号 S_{CTSW1} 和第二测试开关信号 S_{CTSW2} 也均变为低电平, 导致第一晶体管 T_1 和第二晶体管 T_2 均导通。这样第一数据信号 S_{CTD1} 和第二数据信号 S_{CTD2} 被输入到第 i 行的绿色子像素 G 。但是在需要显示红色画面的过程中, 第一数据信号 S_{CTD1} 和第二数据信号 S_{CTD2} 均是不能使得绿色子像素发光的数据信号, 因此后续该第 i 行的绿色子像素不发光。

接下来, 如图 4 所示, 在第二阶段 t_2 , $G_{out}(i)$ 信号由低电平变为高电平, 导致第 i 行的栅极驱动电路不工作。 $G_{out}(i+1)$ 信号由高电平变为低电平, 导致第 $i+1$

行的栅极驱动电路工作。

例如,在该第二阶段 t_2 的前半段时间内,当第一选择信号 S_{MUX1} 为低电平时,第七晶体管 T_7 和 T_7' 导通。这时第四测试开关信号 S_{CTSW4} 和第六测试开关信号 S_{CTSW6} 也均为低电平,导致第四晶体管 T_4 和第六晶体管 T_6 也均导通。这样第四数据信号 S_{CTD4} 被输入到第 $i+1$ 行的蓝色子像素 B,第六数据信号 S_{CTD6} 被输入到第 $i+1$ 行的红色子像素 R。在需要显示红色画面的过程中,第四数据信号 S_{CTD4} 是不能使得蓝色子像素发光的数据信号,第六数据信号 S_{CTD6} 是使得红色子像素发光的数据信号。这样在后续,该第 $i+1$ 行的红色子像素发光,而该第 $i+1$ 行的蓝色子像素不发光。

接下来,在该第二阶段 t_2 的后半段时间内,第一选择信号 S_{MUX1} 、第四测试开关信号 S_{CTSW4} 和第六测试开关信号 S_{CTSW6} 均由低电平变为高电平,导致第七晶体管 T_7 和 T_7' 、第四晶体管 T_4 和第六晶体管 T_6 均截止。第二选择信号 S_{MUX2} 由高电平变为低电平,导致第八晶体管 T_8 和 T_8' 导通。这时,第一测试开关信号 S_{CTSW1} 和第二测试开关信号 S_{CTSW2} 也均变为低电平,导致第一晶体管 T_1 和第二晶体管 T_2 均导通。这样第一数据信号 S_{CTD1} 和第二数据信号 S_{CTD2} 被输入到第 $i+1$ 行的绿色子像素 G。但是在需要显示红色画面的过程中,第一数据信号 S_{CTD1} 和第二数据信号 S_{CTD2} 均是不能使得绿色子像素发光的数据信号,因此后续该第 $i+1$ 行的绿色子像素不发光。

至此,描述了显示面板测试红色画面的过程。在需要显示红色画面的过程中,显示面板的所有红色子像素被输入使得红色子像素发光的数据信号。虽然蓝色子像素和绿色子像素也被输入了相应的数据信号,但是由于这些数据信号不能使得蓝色子像素和绿色子像素发光,因此在测试的过程中可以显示出红色画面。

在另一些实施例中,当需要显示面板显示蓝色画面来进行测试时,可以执行与上述方法类似的方法。所不同的是:在需要显示蓝色画面的过程中,输入到所有蓝色子像素的数据信号(包括第四数据信号 S_{CTD4} 和第五数据信号 S_{CTD5})是能够使得蓝色子像素发光的信号,而输入到红色子像素的数据信号(包括第三数据信号 S_{CTD3} 和第六数据信号 S_{CTD6})是不能使得红色子像素发光的数据信号,以及输入到绿色子像素的数据信号(包括第一数据信号 S_{CTD1} 和第二数据信号 S_{CTD2} 均)是不能使得绿色子像素发光的数据信号,因此,显示面板可以显示出蓝色画面。

在另一些实施例中,在需要显示绿色画面的过程中,输入到所有绿色子像素的数据信号(包括第一数据信号 S_{CTD1} 和第二数据信号 S_{CTD2})是能够使得绿色子像素发光的信号,而输入到红色子像素的数据信号(包括第三数据信号 S_{CTD3} 和第六数据信号 S_{CTD6})

是不能使得红色子像素发光的数据信号，以及输入到蓝色子像素的数据信号（包括第四数据信号 S_{CTD4} 和第五数据信号 S_{CTD5} ）是不能使得蓝色子像素发光的数据信号，因此，显示面板可以显示出绿色画面。

至此，实现了根据本公开一些实施例的显示面板的测试过程。在该测试过程中，每个测试组件在测试开关信号的控制下，将数据信号传输到与该测试组件电连接的多路复用器；以及多路复用器在选择信号的控制下，将该数据信号传输到对应的子像素。这可以比较方便地对显示面板进行测试。

图 5 是示出根据本公开一个实施例的图 2 中的第一测试子电路 221 的放大示意图。

在一些实施例中，第一测试子电路在衬底基板上的正投影呈中心对称。这可以减小第一测试电路的布局空间。

在一些实施例中，如图 2 和图 5 所示，该显示面板还可以包括第一控制线 LC1、第一数据线 LD1 和第二数据线 LD2。该第一控制线 LC1 分别与第一晶体管 T1 的控制电极 510 和第二晶体管 T2 的控制电极 520 电连接。例如，第一控制线 LC1 通过导电通孔和第一连接件 514 与第一晶体管 T1 的控制电极 510 电连接，并且该第一控制线 LC1 通过导电通孔和第二连接件 524 与第二晶体管 T2 的控制电极 520 电连接。该第一控制线 LC1 被配置为传输第一测试开关信号 S_{CTSW1} 和第二测试开关信号 S_{CTSW2} 。该第一测试开关信号与该第二测试开关信号相同。第一数据线 LD1 与第一晶体管 T1 的第一电极 511 电连接。第一数据线 LD1 被配置为传输第一数据信号 S_{CTD1} 。第二数据线 LD2 与第二晶体管 T2 的第一电极 521 电连接。第二数据线 LD2 被配置为传输所述第二数据信号 S_{CTD2} 。第一控制线 LC1 在衬底基板上的正投影位于第一数据线 LD1 在衬底基板上的正投影与第二数据线 LD2 在衬底基板上的正投影之间。另外，图 5 中还示出了第一晶体管 T1 的第一有源层 513 和第二晶体管 T2 的第二有源层 523。

如图 5 所示，第一晶体管 T1 的第二电极 512 电连接至第一连接导线 2011。第一晶体管 T1 的第二电极 512 通过导电通孔电连接至第一连接导线 2011。第二晶体管 T2 的第二电极 522 电连接至第二连接导线 2012。例如，第二晶体管 T2 的第二电极 522 通过导电通孔（后面将描述）电连接至第二连接导线 2012。

在一些实施例中，第一晶体管 T1 的控制电极 510 在衬底基板上的正投影位于第一晶体管 T1 的第一电极 511 在衬底基板上的正投影和第一晶体管 T1 的第二电极 512 在衬底基板上的正投影之间。第二晶体管 T2 的控制电极 520 在衬底基板上的正投影位于第二晶体管 T2 的第一电极 521 在衬底基板上的正投影和第二晶体管 T2 的第二电

极 522 在衬底基板上的正投影之间。第一晶体管 T1 的第一电极 511 在衬底基板上的正投影和第二晶体管 T2 的第一电极 521 在衬底基板上的正投影位于第一晶体管 T1 的控制电极 510 在衬底基板上的正投影与第二晶体管 T2 的控制电极 520 在衬底基板上的正投影之间。

5 至此，描述了第一测试子电路的布局结构。

图 6 是示出根据本公开一个实施例的图 2 中的第二测试子电路 222 的放大示意图。

在一些实施例中，如图 6 所示，第三晶体管 T3 可以包括两个第一电极 5311 和 5312、一个第二电极 532 和两个控制电极 5301 和 5302。第四晶体管 T4 可以包括两个第一电极 5411 和 5412、一个第二电极 542 和两个控制电极 5401 和 5402。另外，图 6 中还
10 示出了第三晶体管 T3 的第三有源层 533 和第四晶体管 T4 的第四有源层 543。例如，第三有源层 533 包括第一子有源层 5331 和第二子有源层 5332，第四有源层 543 包括第三子有源层 5431 和第四子有源层 5432。

在一些实施例中，如图 6 所示，显示面板还可以包括第二控制线 LC2、第三数据线 LD3、第四数据线 LD4、第三控制线 LC3、第五数据线 LD5 和第六数据线 LD6。

15 第二控制线 LC2 与第三晶体管 T3 的两个控制电极 5301 和 5302 电连接。例如第二控制线 LC2 可以通过第三连接件 534 和导电通孔与第三晶体管 T3 的两个控制电极 5301 和 5302 电连接。第二控制线 LC2 被配置为传输第三测试开关信号 S_{CTSW3} 。

第三数据线 LD3 与第三晶体管 T3 的两个第一电极中的一个第一电极 5311 电连接。第三数据线 LD3 被配置为传输第三数据信号 S_{CTD3} 。

20 第四数据线 LD4 与第三晶体管 T3 的两个第一电极中的另一个第一电极 5312 电连接。第四数据线 LD4 被配置为传输第三数据信号 S_{CTD3} 。

第三控制线 LC3 与第四晶体管 T4 的两个控制电极 5401 和 5402 电连接。例如，第三控制线 LC3 可以通过第四连接件 544 和导电通孔与第四晶体管 T4 的两个控制电极 5401 和 5402 电连接。第三控制线 LC3 被配置为传输第四测试开关信号 S_{CTSW4} 。

25 第五数据线 LD5 与第四晶体管 T4 的两个第一电极中的一个第一电极 5411 电连接。第五数据线 LD5 被配置为传输第四数据信号 S_{CTD4} 。

第六数据线 LD6 与第四晶体管 T4 的两个第一电极中的另一个第一电极 5412 电连接。第六数据线 LD6 被配置为传输第四数据信号 S_{CTD4} 。

30 在一些实施例中，第二控制线 LC2 在衬底基板上的正投影位于第三控制线 LC3 在衬底基板上的正投影与第六数据线 LD6 在衬底基板上的正投影之间。第三控制线 LC3

在衬底基板上的正投影位于第二控制线 LC2 在衬底基板上的正投影与第三数据线 LD3 在衬底基板上的正投影之间。第三数据线 LD3 在衬底基板上的正投影和第六数据线 LD6 在衬底基板上的正投影位于第三晶体管 T3 在衬底基板上的正投影与第四晶体管 T4 在衬底基板上的正投影之间。

5 如图 6 所示, 第三晶体管 T3 的第二电极 532 和第四晶体管 T4 的第二电极 542 均电连接至第一连接导线 2011。例如, 第三晶体管 T3 的第二电极 532 和第四晶体管 T4 的第二电极 542 可以分别通过导电通孔 (后面将描述) 电连接至第一连接导线 2011。

10 在一些实施例中, 第三晶体管 T3 的两个控制电极中的一个控制电极 5301 在衬底基板上的正投影位于第三晶体管 T3 的两个第一电极中的一个第一电极 5311 在衬底基板上的正投影与第三晶体管 T3 的第二电极 532 在衬底基板上的正投影之间。第三晶体管 T3 的两个控制电极中的另一个控制电极 5302 在衬底基板上的正投影位于第三晶体管 T3 的两个第一电极中的另一个第一电极 5312 在衬底基板上的正投影与第三晶体管 T3 的第二电极 532 在衬底基板上的正投影之间。

15 在一些实施例中, 第四晶体管 T4 的两个控制电极中的一个控制电极 5401 在衬底基板上的正投影位于第四晶体管 T4 的两个第一电极中的一个第一电极 5411 在衬底基板上的正投影与第四晶体管 T4 的第二电极 542 在衬底基板上的正投影之间。第四晶体管 T4 的两个控制电极中的另一个控制电极 5402 在衬底基板上的正投影位于第四晶体管 T4 的两个第一电极中的另一个第一电极 5412 在衬底基板上的正投影与第四晶体管 T4 的第二电极 542 在衬底基板上的正投影之间。

20 图 7 是示出根据本公开一个实施例的图 2 中的第三测试子电路 223 的放大示意图。

25 在一些实施例中, 如图 7 所示, 第五晶体管 T5 可以包括两个第一电极 5511 和 5512、一个第二电极 552 和两个控制电极 5501 和 5502。第六晶体管 T6 可以包括两个第一电极 5611 和 5612、一个第二电极 562 和两个控制电极 5601 和 5602。另外, 图 7 中还示出了第五晶体管 T5 的第五有源层 553 和第六晶体管 T6 的第六有源层 563。例如, 第五有源层 553 包括第五子有源层 5531 和第六子有源层 5532, 第六有源层 563 包括第七子有源层 5631 和第八子有源层 5632。

在一些实施例中, 如图 7 所示, 显示面板还可以包括第四控制线 LC4、第七数据线 LD7、第八数据线 LD8、第五控制线 LC5、第九数据线 LD9 和第十数据线 LD10。

30 第四控制线 LC4 与第五晶体管 T5 的两个控制电极 5501 和 5502 电连接。例如, 第四控制线 LC4 可以通过第五连接件 554 和导电通孔与第五晶体管 T5 的两个控制电

极 5501 和 5502 电连接。第四控制线 LC4 被配置为传输第五测试开关信号 S_{CTSW5} 。

第七数据线 LD7 与第五晶体管 T5 的两个第一电极中的一个第一电极 5511 电连接。第七数据线 LD7 被配置为传输第五数据信号 S_{CTD5} 。

第八数据线 LD8 与第五晶体管 T5 的两个第一电极中的另一个第一电极 5512 电连接。第八数据线 LD8 被配置为传输第五数据信号 S_{CTD5} 。

第五控制线 LC5 与第六晶体管 T6 的两个控制电极 5601 和 5602 电连接。例如，第五控制线 LC5 可以通过第六连接件 564 和导电通孔与第六晶体管 T6 的两个控制电极 5601 和 5602 电连接。第五控制线 LC5 与被配置为传输第六测试开关信号 S_{CTSW6} 。

第九数据线 LD9 与第六晶体管 T6 的两个第一电极中的一个第一电极 5611 电连接。第九数据线 LD9 被配置为传输第六数据信号 S_{CTD6} 。

第十数据线 LD10 与第六晶体管 T6 的两个第一电极中的另一个第一电极 5612 电连接。第十数据线 LD10 被配置为传输第六数据信号 S_{CTD6} 。

在一些实施例中，第四控制线 LC4 在衬底基板上的正投影位于第五控制线 LC5 在衬底基板上的正投影与第九数据线 LD9 在衬底基板上的正投影之间。第五控制线 LC5 在衬底基板上的正投影位于第四控制线 LC4 在衬底基板上的正投影与第七数据线 LD7 在衬底基板上的正投影之间。第七数据线 LD7 在衬底基板上的正投影和第九数据线 LD9 在衬底基板上的正投影位于第五晶体管 T5 在衬底基板上的正投影与第六晶体管 T6 在衬底基板上的正投影之间。

在一些实施例中，如图 7 所示，第五晶体管 T5 的第二电极 552 和第六晶体管 T6 的第二电极 562 均电连接至第二连接导线 2012。例如，第五晶体管 T5 的第二电极 552 和第六晶体管 T6 的第二电极 562 可以分别通过导电通孔（后面将描述）电连接至第二连接导线 2012。

在一些实施例中，第五晶体管 T5 的两个控制电极中的一个控制电极 5501 在衬底基板上的正投影位于第五晶体管 T5 的两个第一电极中的一个第一电极 5511 在衬底基板上的正投影与第五晶体管 T5 的第二电极 552 在衬底基板上的正投影之间。第五晶体管 T5 的两个控制电极中的另一个控制电极 5502 在衬底基板上的正投影位于第五晶体管 T5 的两个第一电极中的另一个第一电极 5512 在衬底基板上的正投影与第五晶体管 T5 的第二电极 552 在衬底基板上的正投影之间。

在一些实施例中，第六晶体管 T6 的两个控制电极中的一个控制电极 5601 在衬底基板上的正投影位于第六晶体管 T6 的两个第一电极中的一个第一电极 5611 在衬底基

板上的正投影与第六晶体管 T6 的第二电极 562 在衬底基板上的正投影之间。第六晶体管 T6 的两个控制电极中的另一个控制电极 5602 在衬底基板上的正投影位于第六晶体管 T6 的两个第一电极中的另一个第一电极 5612 在衬底基板上的正投影与第六晶体管 T6 的第二电极 562 在衬底基板上的正投影之间。

5 至此,描述了根据本公开一些实施例的第一晶体管 T1 至第六晶体管 T6 的布局图。但是本领域技术人员能够理解,上述布局图仅是示例性的,本公开实施例的范围并不仅限于此。例如,在布局图中,第三晶体管 T3 和第四晶体管 T4 的位置可以互换,第五晶体管 T5 和第六晶体管 T6 的位置也可以互换。

图 8 是示出根据本公开一个实施例的子像素的截面示意图。如图 8 所示,至少一个子像素包括第九晶体管 T9 和电容器 C0。

如图 8 所示,该第九晶体管 T9 包括有源层(例如可以称为第七有源层)802。例如,该有源层 802 可以位于缓冲层 801 上。该缓冲层 801 在衬底基板 10 上。例如,该有源层 802 包括半导体层。例如,该有源层 802 的材料可以包括多晶硅和非晶硅等中的至少一种。

15 如图 8 所示,该第九晶体管 T9 还包括覆盖有源层 802 的第一绝缘层 811。例如,第一绝缘层 811 可以为无机绝缘层。例如,第一绝缘层 811 的材料可以包括二氧化硅或氮化硅等。

如图 8 所示,该第九晶体管 T9 还包括在第一绝缘层 811 的远离有源层 802 的一侧的栅极 803。例如,该栅极 803 的材料可以包括诸如钼(Mo)等金属。

20 如图 8 所示,该第九晶体管 T9 还包括覆盖栅极 803 的第二绝缘层 812。例如,第二绝缘层 812 为无机绝缘层。例如第二绝缘层 812 的材料可以包括二氧化硅或氮化硅等。

如图 8 所示,该第九晶体管 T9 还包括在第二绝缘层 812 的远离栅极 803 的一侧的层间绝缘层 815。例如,层间绝缘层 815 为无机绝缘层。例如,层间绝缘层 815 的材料可以包括二氧化硅或氮化硅等。

25 如图 8 所示,该第九晶体管 T9 还包括在层间绝缘层 815 的远离第二绝缘层 812 的一侧的源极 804 和漏极 805。例如该源极 804 和该漏极 805 的材料可以包括钛(Ti)和铝(Al)中的至少一种。例如,该源极 804 和该漏极 805 可以分别包括 Ti 层/Al 层/Ti 层这样的三层结构。源极 804 和漏极 805 分别与有源层 802 电连接。例如,该源极 804 通过穿过第一绝缘层 811、第二绝缘层 812 和层间绝缘层 815 的一个导电通孔

与有源层 802 电连接，该漏极 805 通过穿过第一绝缘层 811、第二绝缘层 812 和层间绝缘层 815 的另一个导电通孔与有源层 802 电连接。

至此，描述了根据本公开一些实施例的用于子像素的第九晶体管。

在一些实施例中，如图 8 所示，电容器 C0 包括与栅极 803 处于同一层的第一导电层 821。例如，该第一导电层 821 的材料可以与栅极 803 的材料相同。这样可以方便显示面板的制造。第二绝缘层 812 还覆盖该第一导电层 821。如图 8 所示，电容器 C0 还包括与在第二绝缘层 812 的远离第一导电层 821 的一侧的第二导电层 822。层间绝缘层 815 还覆盖第二导电层 822。例如，该第一导电层 821 和该第二导电层 822 的材料可以均包括诸如钼等金属。该电容器 C0 可以起到存储数据的作用。

需要说明的是，本公开实施例的“同一层”可以指的是处于相同结构层上的膜层。或者例如，处于同一层的膜层可以是采用同一成膜工艺形成用于形成特定图形的膜层，然后利用同一掩模板通过一次构图工艺对该膜层图案化所形成的层结构。根据特定图形的不同，一次构图工艺可能包括多次曝光、显影或刻蚀工艺，而形成的层结构中的特定图形可以是连续的也可以是不连续的。这些特定图形还可能处于不同的高度或者具有不同的厚度。

例如，第一导电层 821 与栅极 803 处于同一层。该第一导电层 821 与该栅极 803 均处于第一绝缘层 811 上。例如，该第一导电层 821 与该栅极 803 可以通过同一构图工艺形成。

在一些实施例中，如图 8 所示，子像素还可以包括覆盖在源极 804 和漏极 805 上的第三绝缘层 813。例如，第三绝缘层 813 的材料可以包括二氧化硅或氮化硅等。

如图 8 所示，子像素还可以包括在第三绝缘层 813 的远离源极 804 和漏极 805 的一侧的平坦化层 817。例如，平坦化层 817 的材料可以包括有机绝缘材料。

如图 8 所示，子像素还可以包括在平坦化层 817 的远离第三绝缘层 813 的一侧的阳极层 831。阳极层 831 与源极 804 或漏极 805 电连接。例如，该阳极层 831 通过穿过平坦化层 817 和第三绝缘层 813 的导电通孔电连接至漏极 805。

如图 8 所示，子像素还可以包括在平坦化层 817 的远离第三绝缘层 813 的一侧的具有开口 8401 的像素界定层 840。该开口 8401 露出阳极层 831 的至少一部分。

如图 8 所示，子像素还可以包括至少在开口 8401 内且与阳极层 831 连接的功能层 832。例如，该功能层 832 可以包括发光层等。

如图 8 所示，子像素还可以包括在像素界定层 840 的远离平坦化层 817 的一侧的

隔垫物层 819。例如，该隔垫物层 819 的材料可以包括无机绝缘材料或有机绝缘材料等。

如图 8 所示，子像素还可以包括在功能层 832 的远离阳极层 831 的一侧的阴极层 833。该阴极层 833 可以覆盖隔垫物层 819 和功能层 832。在本公开的实施例中，发光器件包括阳极层 831、功能层 832 和阴极层 833。

在一些实施例中，如图 8 所示，该子像素还可以包括在阴极层 833 的远离功能层 832 的一侧的封装层。例如，该封装层可以包括覆盖阴极层的第一无机封装层 851、在第一无机封装层 851 的远离阴极层 833 的有机封装层 850 和在该有机封装层 850 的远离第一无机封装层 851 的一侧的第二无机封装层 852。

至此，描述了根据本公开一些实施例的子像素的结构。

在一些实施例中，第一连接导线 2011 与第二导电层 822 处于同一层，第二连接导线 2012 与栅极 803 处于同一层。在另一些实施例中，第一连接导线 2011 与栅极 803 处于同一层，第二连接导线 2012 与第二导电层 822 处于同一层。

在一些实施例中，第一控制线 LC1 至第五控制线 LC5、以及第一数据线 LD1 至第十数据线 LD10 均与源极 804 或漏极 805 处于同一层。

在一些实施例中，第一晶体管 T1 至第六晶体管 T6 的控制电极与栅极 803 处于同一层。第一晶体管 T1 至第六晶体管 T6 的有源层与第九晶体管 T9 的有源层 802 处于同一层。第一晶体管 T1 至第六晶体管 T6 的第一电极均与源极 804 或漏极 805 处于同一层。第一晶体管 T1 至第六晶体管 T6 的第二电极与源极 804 或漏极 805 处于同一层。

图 9 是示出根据本公开一个实施例的第一测试子电路沿着图 5 中的线 A-A' 截取的结构截面图。

如图 9 所示，第二晶体管 T2 的第一电极 521 和第二电极 522 位于层间绝缘层 815 上。如图 5 和图 9 所示，第二晶体管 T2 的第一电极 521 通过第一导电通孔 V1 与第二有源层 523 电连接。第二晶体管 T2 的第二电极 522 通过第二导电通孔 V2 与第二有源层 523 电连接。第二晶体管 T2 的第二电极 522 还通过第三导电通孔 V3 与第二连接导线 2012 电连接。例如，第二晶体管 T2 的控制电极 520 与第二连接导线 2012 处于同一层。

第一晶体管 T1 的结构与第二晶体管 T2 的结构基基本类似，这里不再详细描述。与第二晶体管 T2 的结构相比，第一晶体管 T1 的结构不同之处在于：第一晶体管 T1 的第二电极 512 通过导电通孔电连接至第一连接导线 2011。

图 10 是示出根据本公开一个实施例的第二测试子电路沿着图 6 中的线 B-B' 截取的结构截面图。

如图 10 所示,第三晶体管 T3 的两个第一电极 5311 和 5312 以及一个第二电极 532 位于层间绝缘层 815 上。如图 6 和图 10 所示,第三晶体管 T3 的一个第一电极 5311 通过第四导电通孔 V4 与第一子有源层 5331 电连接。第三晶体管 T3 的另一个第一电极 5312 通过第五导电通孔 V5 与第二子有源层 5332 电连接。第三晶体管 T3 的第二电极 532 通过第六导电通孔 V6 与第一子有源层 5331 电连接。第三晶体管 T3 的第二电极 532 还通过第七导电通孔 V7 与第二子有源层 5332 电连接。第三晶体管 T3 的第二电极 532 还通过第八导电通孔 V8 和第九导电通孔 V9 与第一连接导线 2011 电连接。例如,第一连接导线 2011 与第二导电层 822 处于同一层。

第四晶体管 T4 的结构与第三晶体管 T3 的结构类似,这里不再详细描述。

图 11 是示出根据本公开一个实施例的第三测试子电路沿着图 7 中的线 C-C' 截取的结构截面图。

如图 11 所示,第五晶体管 T5 的两个第一电极 5511 和 5512 以及一个第二电极 552 位于层间绝缘层 815 上。如图 7 和图 11 所示,第五晶体管 T5 的一个第一电极 5511 通过第十导电通孔 V10 与第五子有源层 5531 电连接。第五晶体管 T5 的另一个第一电极 5512 通过第十一导电通孔 V11 与第六子有源层 5532 电连接。第五晶体管 T5 的第二电极 552 通过第十二导电通孔 V12 与第五子有源层 5531 电连接。第五晶体管 T5 的第二电极 552 还通过第十三导电通孔 V13 与第六子有源层 5532 电连接。第五晶体管 T5 的第二电极 552 还通过第十四导电通孔 V14 和第十五导电通孔 V15 与第二连接导线 2012 电连接。例如,第二连接导线 2012 与栅极 803 处于同一层。

第六晶体管 T6 的结构与第五晶体管 T5 的结构类似,这里不再详细描述。

图 12 是示出根据本公开一个实施例的多路复用器的布局示意图。

这里,以第一多路复用器 241 为例结合图 12 描述多路复用器的结构。图 12 中示出了第七晶体管 T7 和第八晶体管 T8。例如,第七晶体管 T7 (或第八晶体管 T8) 包括有源层(可以称为第八有源层)2321、栅极 2322、两个第一电极 2323 和第二电极 2324。在一些实施例中,第七晶体管 T7 和第八晶体管 T8 共用一个第一电极 2323,如此可以减小多路复用器占用的空间。该第一电极 2323 电连接至第一连接导线 2011。另外,图 12 中还示出了电源总线 38。

该栅极 2322 包括间隔开的第一栅极部 2322a 和第二栅极部 2322b,第一栅极部

2322a 和第二栅极部 2322b 电连接至多条控制信号线 36 中的一条控制信号线 36。

第二电极 2324 电连接的一条信号传输线 202。第二电极 2324 在衬底基板上的正投影位于两个第一电极 2323 在衬底基板上的正投影之间。在一些实施例中，第二电极 2324 和第一电极 2323 位于同一层。

5 在一些实施例中，如图 12 所示，第七晶体管 T7（或第八晶体管 T8）还包括电极连接部 2325 和栅极连接部 2326 中的至少一个。例如，两个第一电极 2323 和电极连接部 2325 一体设置。例如，第一栅极部 2322a、第二栅极部 2322b 和栅极连接部 2326 一体设置。

10 电极连接部 2325 在衬底基板上的正投影位于有源层 2321 在衬底基板上的正投影和多条控制信号线 36 在衬底基板上的正投影之间。两个第一电极 2323 经由电极连接部 2325 电连接至第一连接导线 2011。

栅极连接部 2326 在衬底基板上的正投影位于有源层 2321 在衬底基板上的正投影和电极连接部 2325 在衬底基板上的正投影之间。第一栅极部 2322a 和第二栅极部 2322b 经由栅极连接部 2326 电连接至一条控制信号线 36。

15 上述实施例中，第七晶体管 T7（或第八晶体管 T8）还包括电极连接部 2325 和栅极连接部 2326 中的至少一个。这样的结构便于实现第一连接导线 2011 和第一电极 2323 之间的电连接，以及控制信号线 36 和栅极 2322 之间的电连接。

20 在一些实施例中，第一栅极部 2322a 在衬底基板上的正投影位于两个第一电极 2323 中的一个在衬底基板上的正投影与第二电极 2324 在衬底基板上的正投影之间，第二栅极部 2322b 在衬底基板上的正投影位于两个第一电极 2323 中的另一个在衬底基板上的正投影与第二电极 2324 在衬底基板上的正投影之间。这样的结构有利于减小多路复用器占用的空间。

25 在一些实施例中，如图 12 所示，有源层 2321 包括彼此间隔开的第一有源部 2321a 和第二有源部 2321b。第二有源部 2321b 位于第一有源部 2321a 和显示区域之间。每个第一电极 2323 和第二电极 2324 分别通过多个第十六导电通孔 V16 与第一有源部 2321a 电连接，每个第一电极 2323 和第二电极 2324 分别通过多个第十七导电通孔 V17 与第二有源部 2321b 电连接。在该实施例中，有源层 2321 包括彼此间隔开的第一有源部 2321a 和第二有源部 2321b。这样的结构有利于晶体管散发热量，可以提高多路复用器的可靠性。

30 图 13 是示出根据本公开一个实施例的第一测试电路和第二测试电路的布局的俯

视图。图 14 是示出根据本公开一个实施例的第二测试电路的电路连接图。

在一些实施例中，如图 13 所示，显示面板还可以包括第二测试电路 701。该第二测试电路 701 位于第一测试电路的远离所述多个子像素的一侧。该第二检测电路被配置为检测显示面板是否存在裂纹。如图 14 所示，第二测试电路 701 包括多个第十晶体管 T10 和 T10'。该多个第十晶体管与多个多路复用器一一对应地电连接。第十晶体管 T10（或 T10'）的第一电极被配置为接收检测电压信号 S_{CTD7} （或者 S'_{CTD7} ）。第十晶体管 T10（或 T10'）的第二电极电连接至与相应的多路复用器的输入端。第十晶体管 T10（或 T10'）的控制电极被配置为接收第七测试开关信号 S_{CTSW7} 。图 15 是示出根据本公开一个实施例的第二测试电路的检测原理示意图。

如图 15 所示，该显示面板还包括与第十晶体管 T10 的第一电极电连接的第一检测线 LT1 和与该第一检测线 LT1 电连接的信号输入端子 610。该信号输入端子 610 用于向第十晶体管输出检测电压信号 S_{CTD7} 。该第一检测线 LT1 和该信号输入端子 610 位于周边区域 120。

下面结合图 11 描述第二测试电路检测显示面板是否存在裂纹的原理。这里，以晶体管 T7'、T8' 和 T10' 为例进行说明。

向第十晶体管 T10' 提供第七测试开关信号使得第十晶体管 T10' 导通，并向第十晶体管 T10' 提供检测电压信号 S'_{CTD7} （例如高电平）。向第七晶体管 T7' 提供第一选择信号 S_{MUX1} ，并向第八晶体管 T8' 提供所述第二选择信号 S_{MUX2} 。

在显示面板没有裂纹的情况下，第一检测线 LT1 没有断裂，则高电平（例如 6V）的检测电压信号 S'_{CTD7} 通过第十晶体管 T10' 和第七晶体管 T7'（或第八晶体管 T8'）被输入到相应的子像素，使得流过该子像素的发光器件（例如 OLED）的电流比较小。该发光器件几乎不发光。这样显示面板显示黑色画面。因此，若显示面板显示黑色画面，则表明显示面板没有裂纹。

在显示面板有裂纹的情况下，第一检测线 LT1 断裂，则第十晶体管 T10' 的第一电极悬置，可以认为此时的检测电压信号近似为 0V。该 0V 电压通过第十晶体管 T10' 和第七晶体管 T7'（或第八晶体管 T8'）被输入到相应列的子像素，使得流过该列子像素的发光器件的电流比较大，导致发光器件发光。这样显示面板显示出亮线。

因此，在第一选择信号和第二选择信号使得第七晶体管和第八晶体管交替导通的情况下，如果显示面板存在裂纹，则红色子像素 R、绿色子像素 G 和蓝色子像素 B 均发光则导致显示面板显示白色亮线。因此，在这样的情况下，若显示面板显示白色亮

线，则确定显示面板存在裂纹。

在第一选择信号使得第七晶体管截止且第二选择信号使得第八晶体管导通的情况下，如果显示面板存在裂纹，则绿色子像素 G 发光，而红色子像素 R 和蓝色子像素 B 不发光，则导致显示面板显示绿色亮线。因此，在这样的情况下，若显示面板显示绿色亮线，则确定显示面板存在裂纹。

在第一选择信号使得第七晶体管导通且第二选择信号使得第八晶体管截止的情况下，如果显示面板存在裂纹，则红色子像素 R 和蓝色子像素 B 发光，而绿色子像素 G 不发光。这里，红色子像素 R 和蓝色子像素 B 发光，则导致显示面板显示品红色亮线。因此，在这样的情况下，若显示面板显示品红色亮线，则确定显示面板存在裂纹。

至此，描述了第二测试电路检测显示面板是否存在裂纹的原理。该检测方法比较简单，方便检测。

图 16 是示出根据本公开一个实施例的第二测试电路的布局的俯视示意图。

如图 16 所示，第二测试电路可以包括多个测试组件（例如可以称为第二测试组件）。每个第二测试组件包括两个第十晶体管。例如，第二测试组件 710 包括两个第十晶体管 T10 和 T10'。

如图 16 所示，第十晶体管 T10 包括控制电极 10010、第一电极 10011 和第二电极 10012。第十晶体管 T10 的控制电极 10010 与通过第七连接件 10014 和导电通孔与第六控制线 LC6 电连接。该第六控制线 LC6 被配置为传输第七测试开关信号 $S_{CTS\#7}$ 。第十晶体管 T10 的第一电极 10011 电连接至第二检测线 LT2。该第二检测线 LT2 被配置为传输一个检测电压信号 S_{CTD7} 。第十晶体管 T10 的第二电极 10012 电连接至第一连接导线 2011。

如图 16 所示，第十晶体管 T10' 包括控制电极 10010'、第一电极 10011' 和第二电极 10012'。第十晶体管 T10' 的控制电极 10010' 与通过第七连接件 10014 和导电通孔与第六控制线 LC6 电连接。第十晶体管 T10' 的第一电极 10011' 电连接至第一检测线 LT1。该第一检测线 LT1 被配置为传输另一个检测电压信号 S'_{CTD7} 。第十晶体管 T10' 的第二电极 10012' 电连接至第二连接导线 2012。

在一些实施例中，第六控制线 LC6、第一检测线 LT1 和第二检测线 LT2 在衬底基板上的正投影位于第二测试组件的两个第十晶体管 T10 和 T10' 在衬底基板上的正投影之间。

另外，图 16 中还示出了第三检测线 LT3 和第四检测线 LT4。该第三检测线 LT3 和

该第四检测线 LT4 分别被配置为向其他的第二测试组件的第十晶体管提供检测电压信号。

在本公开的实施例中，还提供了一种显示装置。该显示装置可以包括如前所述的显示面板。例如，该显示装置可以为：手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

图 17 是示出根据本公开一个实施例的用于显示面板的测试方法的流程图。如图 17 所示，该测试方法包括步骤 S1702 至 S1704。

在步骤 S1702，每个测试组件（即第一测试电路的每个测试组件）在测试开关信号的控制下，将数据信号传输到与该测试组件电连接的多路复用器。

例如，测试开关信号可以包括第一测试开关信号至第六测试开关信号中的至少一个。

在步骤 S1704，多路复用器在选择信号的控制下，将数据信号传输到对应的子像素。

例如，选择信号可以包括第一选择信号和第二选择信号中的至少一个。

至此，提供了根据本公开一些实施例的测试方法。该测试方法包括：第一测试电路的每个测试组件在测试开关信号的控制下，将数据信号传输到与该测试组件电连接的多路复用器；以及多路复用器在选择信号的控制下，将数据信号传输到对应的子像素，从而实现了显示面板的测试。

图 18 是示出根据本公开一个实施例的用于显示面板的裂纹检测方法的流程图。如图 18 所示，该裂纹检测方法包括步骤 S1802 至 S1806。

在步骤 S1802，向每个第十晶体管提供检测电压信号和第七测试开关信号。

在步骤 S1804，向第七晶体管提供第一选择信号，并向第八晶体管提供第二选择信号。

在步骤 S1806，在显示面板显示亮线的情况下确定显示面板存在裂纹。

在一些实施例中，该步骤 S1806 可以包括：在第一选择信号和第二选择信号使得第七晶体管和第八晶体管交替导通的情况下，若显示面板显示白色亮线，则确定显示面板存在裂纹；在第一选择信号使得第七晶体管截止且第二选择信号使得第八晶体管导通的情况下，若显示面板显示绿色亮线，则确定显示面板存在裂纹；或者在第一选择信号使得第七晶体管导通且第二选择信号使得第八晶体管截止的情况下，若显示面板显示品红色亮线，则确定显示面板存在裂纹。

至此，提供了根据本公开一些实施例的裂纹检测方法。该裂纹检测方法包括：向每个第十晶体管提供检测电压信号和第七测试开关信号；向第七晶体管提供第一选择信号，并向第八晶体管提供第二选择信号；以及在显示面板显示亮线的情况下确定显示面板存在裂纹。这样实现了对显示面板的裂纹检测。至此，已经详细描述了本公开的各实施例。为了避免遮蔽本公开的构思，没有描述本领域所公知的一些细节。本领域技术人员根据上面的描述，完全可以明白如何实施这里公开的技术方案。

虽然已经通过示例对本公开的一些特定实施例进行了详细说明，但是本领域的技术人员应该理解，以上示例仅是为了进行说明，而不是为了限制本公开的范围。本领域的技术人员应该理解，可在不脱离本公开的范围和精神的情况下，对以上实施例进行修改或者对部分技术特征进行等同替换。本公开的范围由所附权利要求来限定。

权 利 要 求

1、一种显示面板，包括：

衬底基板，包括显示区域和位于所述显示区域的至少一侧的周边区域；

多个子像素，位于所述衬底基板的一侧且位于所述显示区域；

多条数据信号线，位于所述显示区域且与所述多个子像素电连接；

多条信号传输线，位于所述周边区域且与所述多条数据信号线电连接；

多个多路复用器，位于所述周边区域且位于所述多条信号传输线远离所述多个子像素的一侧，所述多个多路复用器中的至少一个分别电连接到至少两条信号传输线；
以及

第一测试电路，位于所述周边区域，且位于所述多个多路复用器远离所述多个子像素的一侧，所述第一测试电路包括多个测试组件，所述多个测试组件的至少一部分中的每个测试组件电连接至所述多个多路复用器中的至少两个，所述每个测试组件包括第一测试子电路、第二测试子电路和第三测试子电路，所述第二测试子电路位于所述第一测试子电路与所述第三测试子电路之间，所述第一测试子电路位于所述第二测试子电路的远离所述多个子像素的一侧。

2、根据权利要求 1 所述的显示面板，还包括：

所述第一测试子电路在所述衬底基板上的正投影呈中心对称。

3、根据权利要求 1 或 2 所述的显示面板，其中，

相邻两个多路复用器与所述多个测试组件中的一个通过两条连接导线电连接。

4、根据权利要求 3 所述的显示面板，其中，所述多个多路复用器包括第一多路复用器和第二多路复用器；

所述第一测试子电路包括：第一晶体管，所述第一晶体管的第一电极被配置为接收第一数据信号，所述第一晶体管的第二电极电连接至所述第一多路复用器的输入端，所述第一晶体管的控制电极被配置为接收第一测试开关信号；和第二晶体管，所述第二晶体管的第一电极被配置为接收第二数据信号，所述第二晶体管的第二电极电连接至所述第二多路复用器的输入端，所述第二晶体管的控制电极被配置为接收第二测试

开关信号；

所述第二测试子电路包括：第三晶体管，所述第三晶体管的第一电极被配置为接收第三数据信号，所述第三晶体管的第二电极电连接至所述第一多路复用器的输入端，所述第三晶体管的控制电极被配置为接收第三测试开关信号；和第四晶体管，所述第四晶体管的第一电极被配置为接收第四数据信号，所述第四晶体管的第二电极电连接至所述第一多路复用器的输入端，所述第四晶体管的控制电极被配置为接收第四测试开关信号；以及

所述第三测试子电路包括：第五晶体管，所述第五晶体管的第一电极被配置为接收第五数据信号，所述第五晶体管的第二电极电连接至所述第二多路复用器的输入端，所述第五晶体管的控制电极被配置为接收第五测试开关信号；和第六晶体管，所述第六晶体管的第一电极被配置为接收第六数据信号，所述第六晶体管的第二电极电连接至所述第二多路复用器的输入端，所述第六晶体管的控制电极被配置为接收第六测试开关信号。

5、根据权利要求4所述的显示面板，还包括：

第一控制线，分别与所述第一晶体管的控制电极和所述第二晶体管的控制电极电连接，被配置为传输所述第一测试开关信号和所述第二测试开关信号，所述第一测试开关信号与所述第二测试开关信号相同；

第一数据线，与所述第一晶体管的第一电极电连接，被配置为传输第一数据信号；
以及

第二数据线，与所述第二晶体管的第一电极电连接，被配置为传输所述第二数据信号；

其中，所述第一控制线在所述衬底基板上的正投影位于所述第一数据线在所述衬底基板上的正投影与所述第二数据线在所述衬底基板上的正投影之间。

6、根据权利要求5所述的显示面板，其中，

所述两条连接导线包括第一连接导线和第二连接导线；

所述第一晶体管的第二电极电连接至所述第一连接导线，所述第二晶体管的第二电极电连接至所述第二连接导线；

所述第一晶体管的控制电极在所述衬底基板上的正投影位于所述第一晶体管的

第一电极在所述衬底基板上的正投影和所述第一晶体管的第二电极在所述衬底基板上的正投影之间；

所述第二晶体管的控制电极在所述衬底基板上的正投影位于所述第二晶体管的所述第一电极在所述衬底基板上的正投影和所述第二晶体管的第二电极在所述衬底基板上的正投影之间；

所述第一晶体管的第一电极在所述衬底基板上的正投影和所述第二晶体管的第一电极在所述衬底基板上的正投影位于所述第一晶体管的控制电极在所述衬底基板上的正投影与所述第二晶体管的控制电极在所述衬底基板上的正投影之间。

7、根据权利要求6所述的显示面板，其中，

所述第三晶体管包括两个第一电极、一个第二电极和两个控制电极，所述第四晶体管包括两个第一电极、一个第二电极和两个控制电极；

所述显示面板还包括：

第二控制线，与所述第三晶体的两个控制电极电连接，被配置为传输所述第三测试开关信号；

第三数据线，与所述第三晶体的两个第一电极中的一个电连接，被配置为传输所述第三数据信号；

第四数据线，与所述第三晶体的两个第一电极中的另一个电连接，被配置为传输所述第三数据信号；

第三控制线，与所述第四晶体的两个控制电极电连接，被配置为传输所述第四测试开关信号；

第五数据线，与所述第四晶体的两个第一电极中的一个电连接，被配置为传输所述第四数据信号；以及

第六数据线，与所述第四晶体的两个第一电极中的另一个电连接，被配置为传输所述第四数据信号；

其中，所述第二控制线在所述衬底基板上的正投影位于所述第三控制线在所述衬底基板上的正投影与所述第六数据线在所述衬底基板上的正投影之间；所述第三控制线在所述衬底基板上的正投影位于所述第二控制线在所述衬底基板上的正投影与所述第三数据线在所述衬底基板上的正投影之间；所述第三数据线在所述衬底基板上的正投影和所述第六数据线在所述衬底基板上的正投影位于所述第三晶体管在所述衬

底基板上的正投影与所述第四晶体管在所述衬底基板上的正投影之间。

8、根据权利要求 7 所述的显示面板，其中，

所述第三晶体管的第二电极和所述第四晶体管的第二电极均电连接至所述第一连接导线；

所述第三晶体管的两个控制电极中的一个在所述衬底基板上的正投影位于所述第三晶体管的两个第一电极中的一个在所述衬底基板上的正投影与所述第三晶体管的第二电极在所述衬底基板上的正投影之间，所述第三晶体管的两个控制电极中的另一个在所述衬底基板上的正投影位于所述第三晶体管的两个第一电极中的另一个在所述衬底基板上的正投影与所述第三晶体管的第二电极在所述衬底基板上的正投影之间；以及

所述第四晶体管的两个控制电极中的一个在所述衬底基板上的正投影位于所述第四晶体管的两个第一电极中的一个在所述衬底基板上的正投影与所述第四晶体管的第二电极在所述衬底基板上的正投影之间，所述第四晶体管的两个控制电极中的另一个在所述衬底基板上的正投影位于所述第四晶体管的两个第一电极中的另一个在所述衬底基板上的正投影与所述第四晶体管的第二电极在所述衬底基板上的正投影之间。

9、根据权利要求 8 所述的显示面板，其中，

所述第五晶体管包括两个第一电极、一个第二电极和两个控制电极，所述第六晶体管包括两个第一电极、一个第二电极和两个控制电极；

所述显示面板还包括：

第四控制线，与所述第五晶体管的两个控制电极电连接，被配置为传输所述第五测试开关信号；

第七数据线，与所述第五晶体管的两个第一电极中的一个电连接，被配置为传输所述第五数据信号；以及

第八数据线，与所述第五晶体管的两个第一电极中的另一个电连接，被配置为传输所述第五数据信号；

第五控制线，与所述第六晶体管的两个控制电极电连接，被配置为传输所述第六测试开关信号；

第九数据线，与所述第六晶体管的两个第一电极中的一个电连接，被配置为传输所述第六数据信号；以及

第十数据线，与所述第六晶体管的两个第一电极中的另一个电连接，被配置为传输所述第六数据信号；

其中，所述第四控制线在所述衬底基板上的正投影位于所述第五控制线在所述衬底基板上的正投影与所述第九数据线在所述衬底基板上的正投影之间；所述第五控制线在所述衬底基板上的正投影位于所述第四控制线在所述衬底基板上的正投影与所述第七数据线在所述衬底基板上的正投影之间；所述第七数据线在所述衬底基板上的正投影和所述第九数据线在所述衬底基板上的正投影位于所述第五晶体管在所述衬底基板上的正投影与所述第六晶体管在所述衬底基板上的正投影之间。

10、根据权利要求 9 所述的显示面板，其中，

所述第五晶体管的第二电极和所述第六晶体管的第二电极均电连接至所述第二连接导线；

所述第五晶体管的两个控制电极中的一个在所述衬底基板上的正投影位于所述第五晶体管的两个第一电极中的一个在所述衬底基板上的正投影与所述第五晶体管的第二电极在所述衬底基板上的正投影之间，所述第五晶体管的两个控制电极中的另一个在所述衬底基板上的正投影位于所述第五晶体管的两个第一电极中的另一个在所述衬底基板上的正投影与所述第五晶体管的第二电极在所述衬底基板上的正投影之间；以及

所述第六晶体管的两个控制电极中的一个在所述衬底基板上的正投影位于所述第六晶体管的两个第一电极中的一个在所述衬底基板上的正投影与所述第六晶体管的第二电极在所述衬底基板上的正投影之间，所述第六晶体管的两个控制电极中的另一个在所述衬底基板上的正投影位于所述第六晶体管的两个第一电极中的另一个在所述衬底基板上的正投影与所述第六晶体管的第二电极在所述衬底基板上的正投影之间。

11、根据权利要求 1 至 10 任意一项所述的显示面板，其中，

每个多路复用器包括第七晶体管和第八晶体管，所述第七晶体管和所述第八晶体管共用一个第一电极，所述第一电极作为所述多路复用器的输入端，所述第七晶体管

的第二电极电连接至所述至少两条信号传输线中的一个，第七晶体管的控制电极被配置为接收第一选择信号，所述第八晶体管的第二电极电连接至所述至少两条信号传输线中的另一个，所述第八晶体管的控制电极被配置为接收第二选择信号。

12、根据权利要求 10 所述的显示面板，其中，至少一个子像素包括第九晶体管和电容器；

所述第九晶体管包括：

有源层；

覆盖所述有源层的第一绝缘层；

在所述第一绝缘层的远离所述有源层的一侧的栅极；

覆盖所述栅极的第二绝缘层；

在所述第二绝缘层的远离所述栅极的一侧的层间绝缘层；以及

在所述层间绝缘层的远离所述第二绝缘层的一侧的源极和漏极，其中，所述源极和所述漏极分别与所述有源层电连接；

所述电容器包括：

与所述栅极处于同一层的第一导电层，其中，所述第二绝缘层还覆盖所述第一导电层；以及

在所述第二绝缘层的远离所述第一导电层的一侧的第二导电层，其中，所述层间绝缘层还覆盖所述第二导电层。

13、根据权利要求 12 所述的显示面板，其中，所述至少一个子像素还包括：

覆盖在所述源极和所述漏极上的第三绝缘层；

在所述第三绝缘层的远离所述源极和所述漏极的一侧的平坦化层；

在所述平坦化层的远离所述第三绝缘层的一侧的阳极层，其中，所述阳极层与所述源极或所述漏极电连接；

在所述平坦化层的远离所述第三绝缘层的一侧的具有开口的像素界定层，所述开口露出所述阳极层的至少一部分；

至少在所述开口内且与所述阳极层连接的功能层；以及

在所述功能层的远离所述阳极层的一侧的阴极层。

14、根据权利要求 13 所述的显示面板，其中，

所述第一连接导线与所述第二导电层处于同一层，所述第二连接导线与所述栅极处于同一层；

所述第一控制线至所述第五控制线、以及所述第一数据线至所述第十数据线均与所述源极或所述漏极处于同一层；

所述第一晶体管至所述第六晶体管的控制电极与所述栅极处于同一层，所述第一晶体管至所述第六晶体管的有源层与所述第九晶体管的有源层处于同一层，所述第一晶体管至所述第六晶体管的第一电极均与所述源极或所述漏极处于同一层，所述第一晶体管至所述第六晶体管的第二电极与所述源极或所述漏极处于同一层。

15、根据权利要求 11 所述的显示面板，还包括：

第二测试电路，包括多个第十晶体管，所述多个第十晶体管与所述多个多路复用器一一对应地电连接；

所述第十晶体管的第一电极被配置为接收检测电压信号，所述第十晶管的第二电极电连接至与相应的多路复用器的输入端，所述第十晶管的控制电极被配置为接收第七测试开关信号。

16、根据权利要求 1 至 15 任意一项所述的显示面板，还包括：

第一信号接入端组，位于所述周边区域，在沿所述显示区域与所述周边区域之间的边界的延伸方向上位于所述第一测试电路的一侧，并电连接至所述第一测试电路；
和

第二信号接入端组，位于所述周边区域，在沿所述显示区域与所述周边区域之间的边界的延伸方向上位于所述第一测试电路远离所述第一信号接入端组的一侧，并电连接至所述第一测试电路。

17、一种显示装置，包括：如权利要求 1 至 16 任意一项所述的显示面板。

18、一种用于如权利要求 1 所述的显示面板的测试方法，包括：

每个测试组件在测试开关信号的控制下，将数据信号传输到与该测试组件电连接的多路复用器；以及

所述多路复用器在选择信号的控制下，将所述数据信号传输到对应的子像素。

19、一种用于如权利要求 15 所述的显示面板的裂纹检测方法，包括：

向每个第十晶体管提供所述检测电压信号和所述第七测试开关信号；

向所述第七晶体管提供所述第一选择信号，并向所述第八晶体管提供所述第二选择信号；以及

在所述显示面板显示亮线的情况下确定所述显示面板存在裂纹。

20、根据权利要求 19 所述的裂纹检测方法，其中，确定所述显示面板存在裂纹的步骤包括：

在所述第一选择信号和所述第二选择信号使得所述第七晶体管和所述第八晶体管交替导通的情况下，若所述显示面板显示白色亮线，则确定所述显示面板存在裂纹；

在所述第一选择信号使得所述第七晶体管截止且所述第二选择信号使得所述第八晶体管导通的情况下，若所述显示面板显示绿色亮线，则确定所述显示面板存在裂纹；或者

在所述第一选择信号使得所述第七晶体管导通且所述第二选择信号使得所述第八晶体管截止的情况下，若所述显示面板显示品红色亮线，则确定所述显示面板存在裂纹。

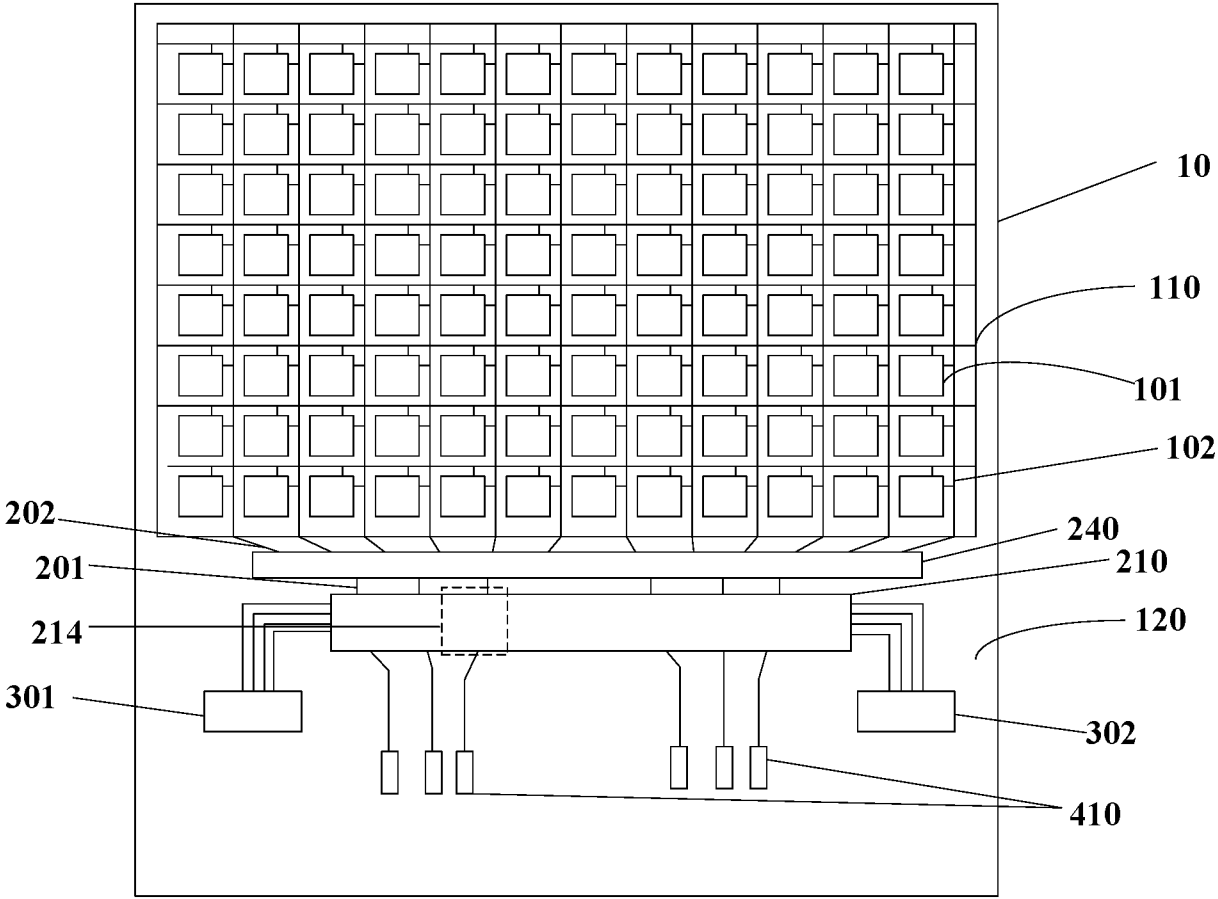


图 1A

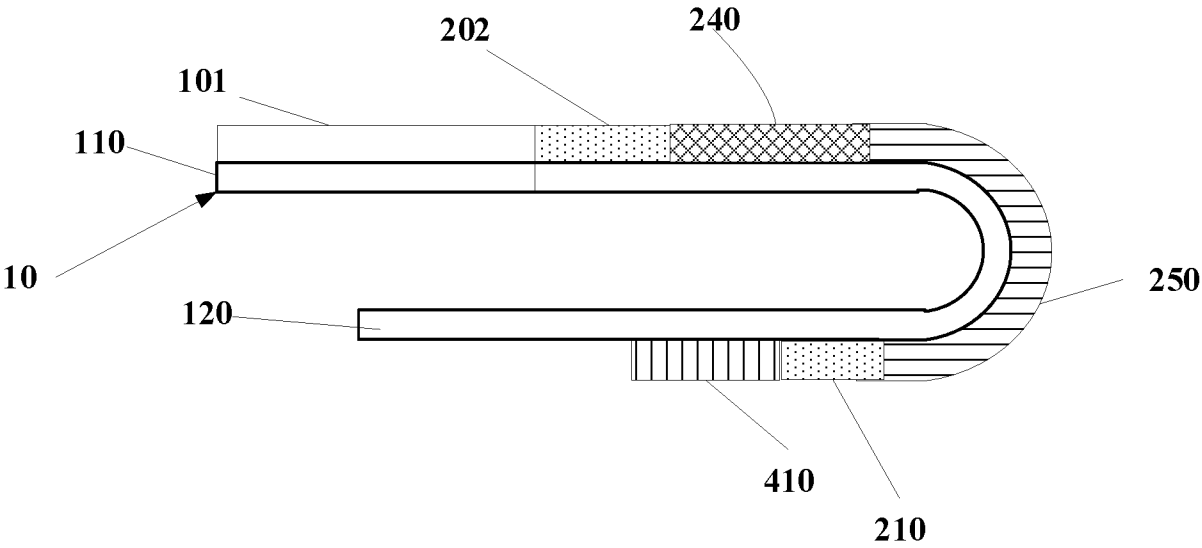


图 1B

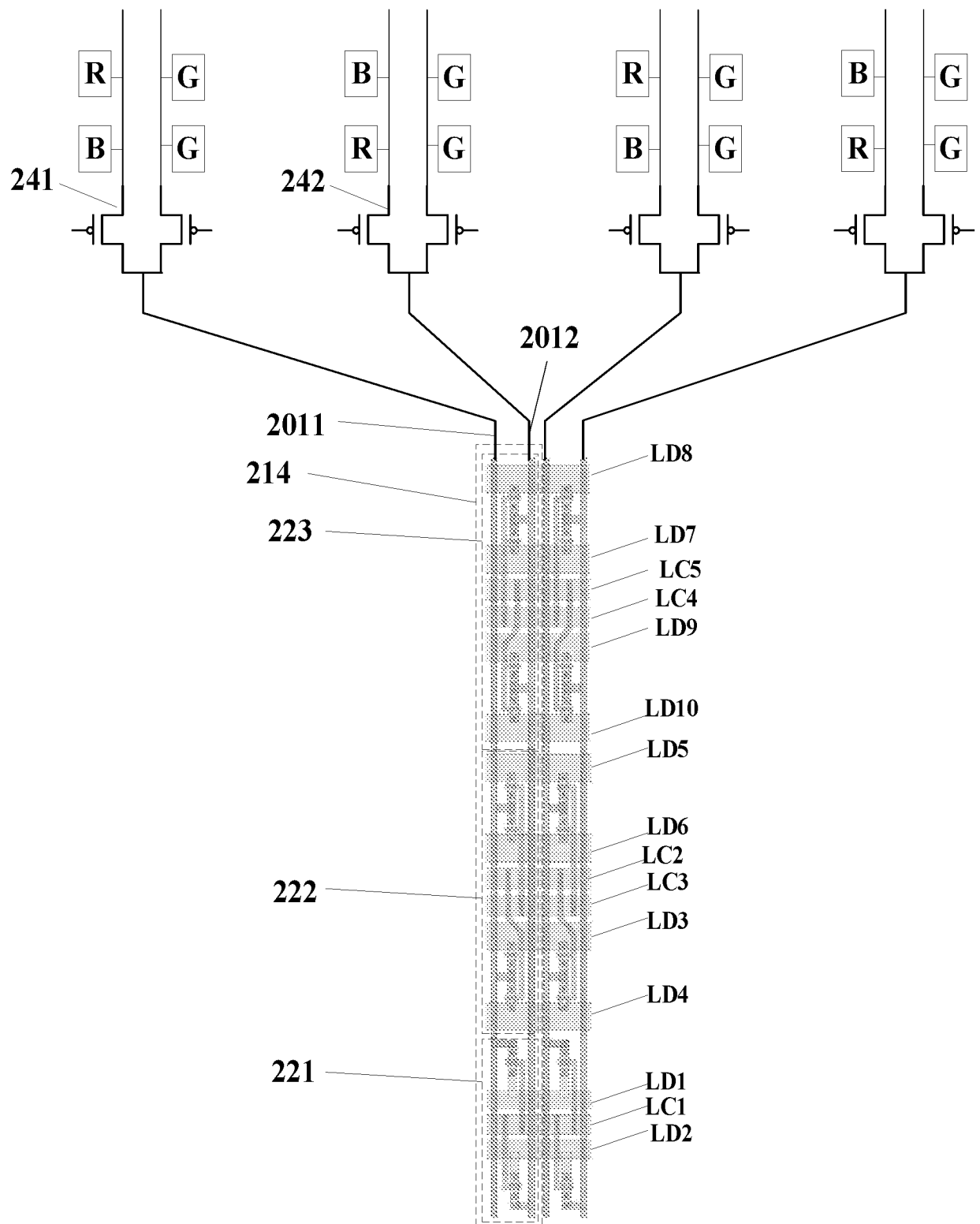


图 2

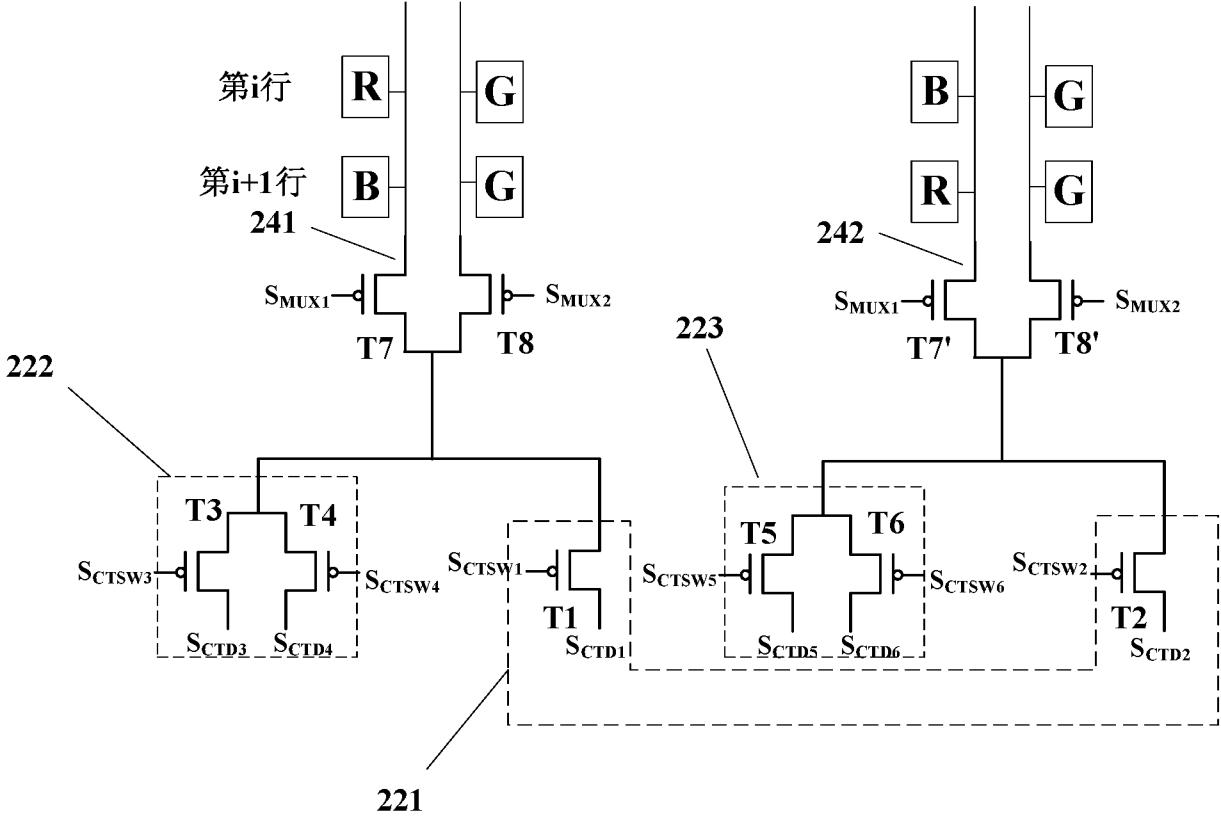


图 3

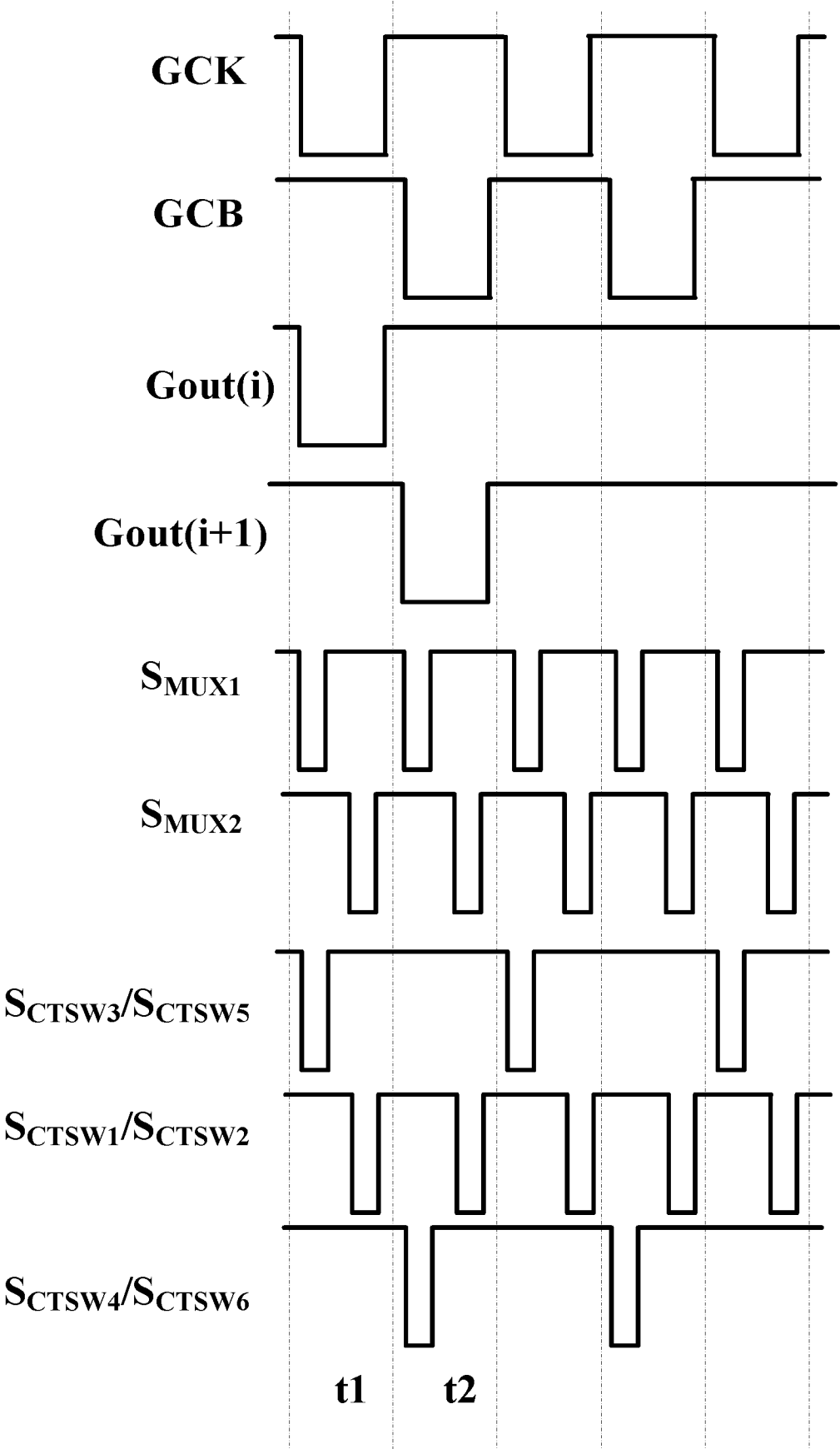


图 4

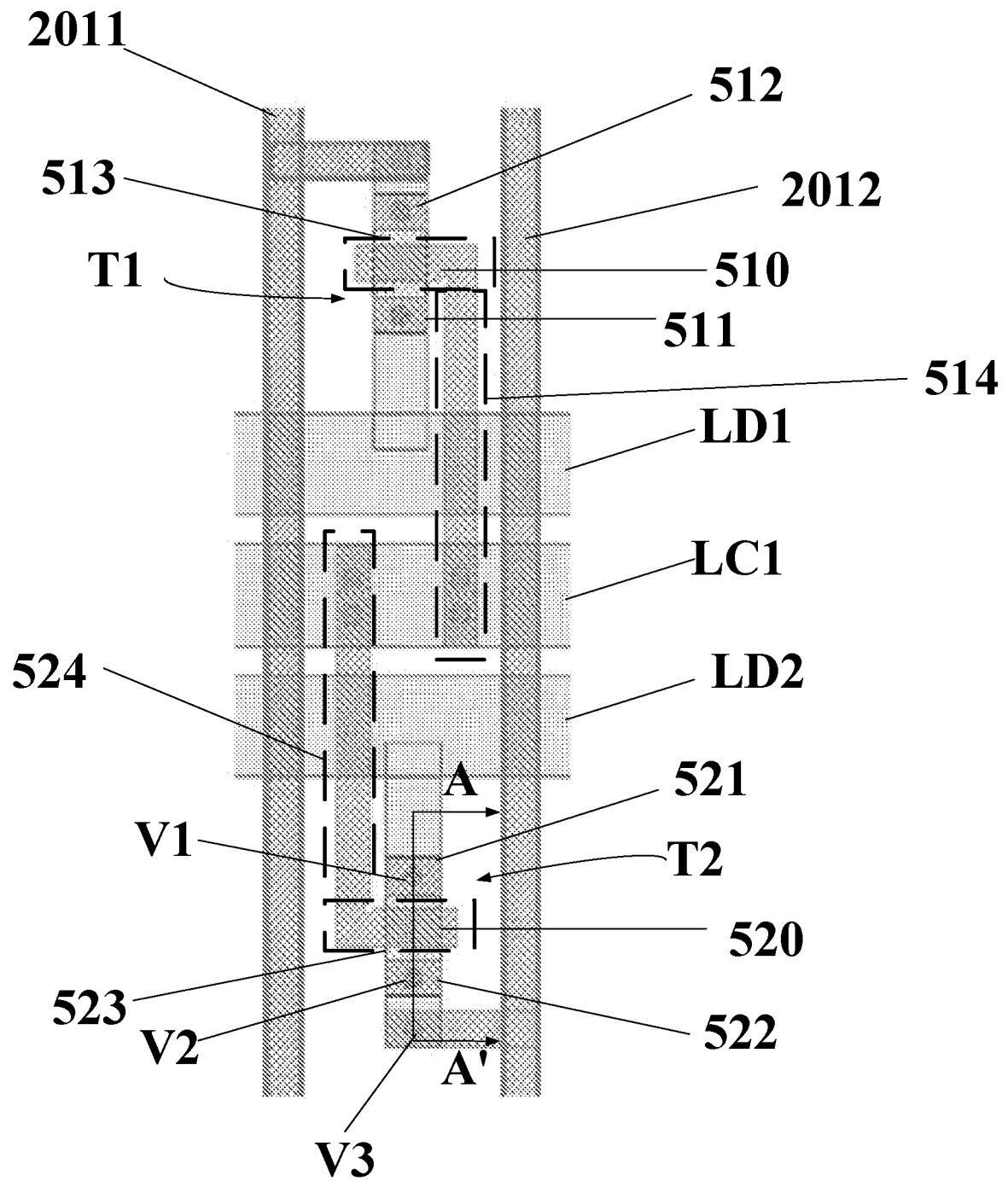


图 5

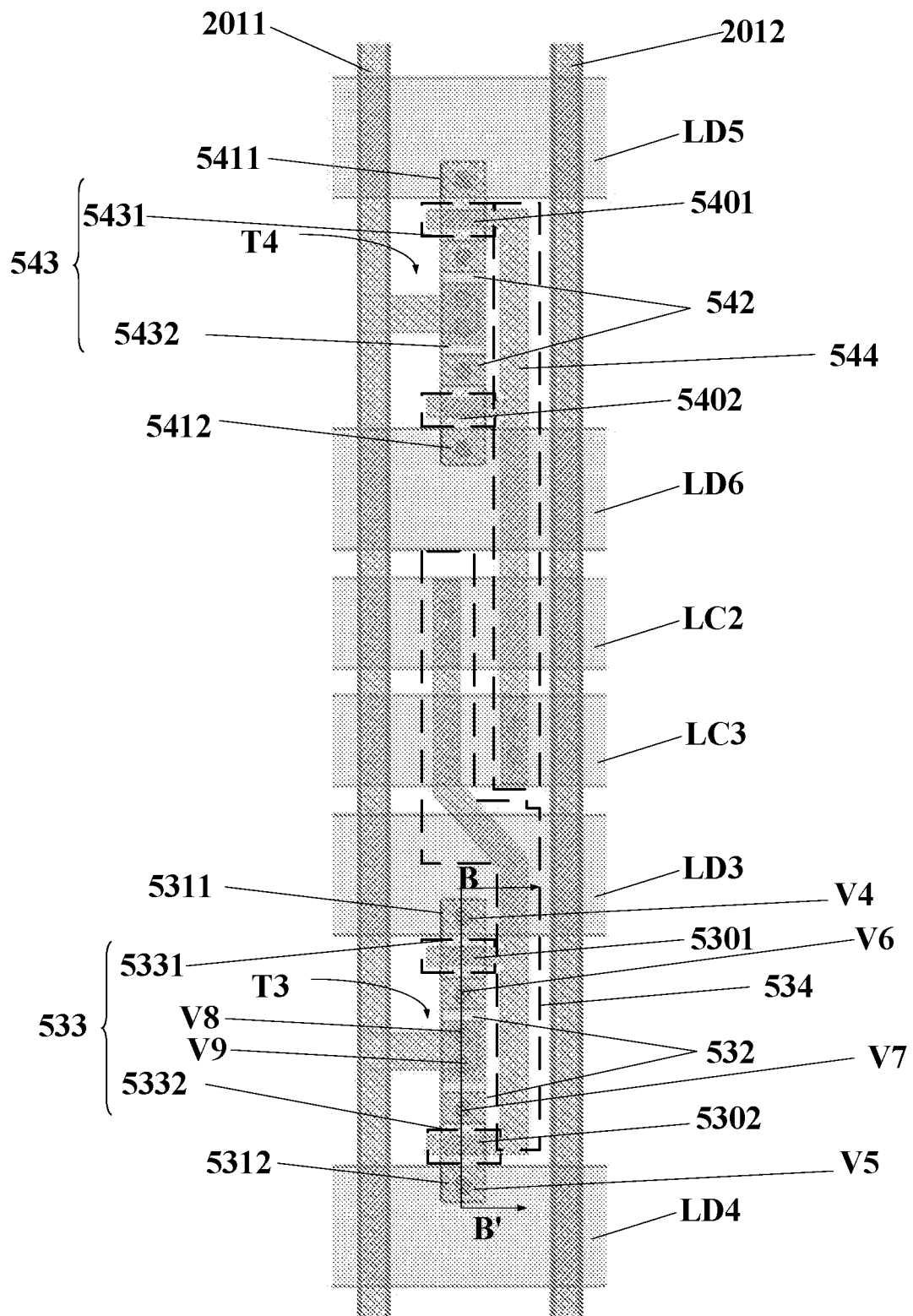


图 6

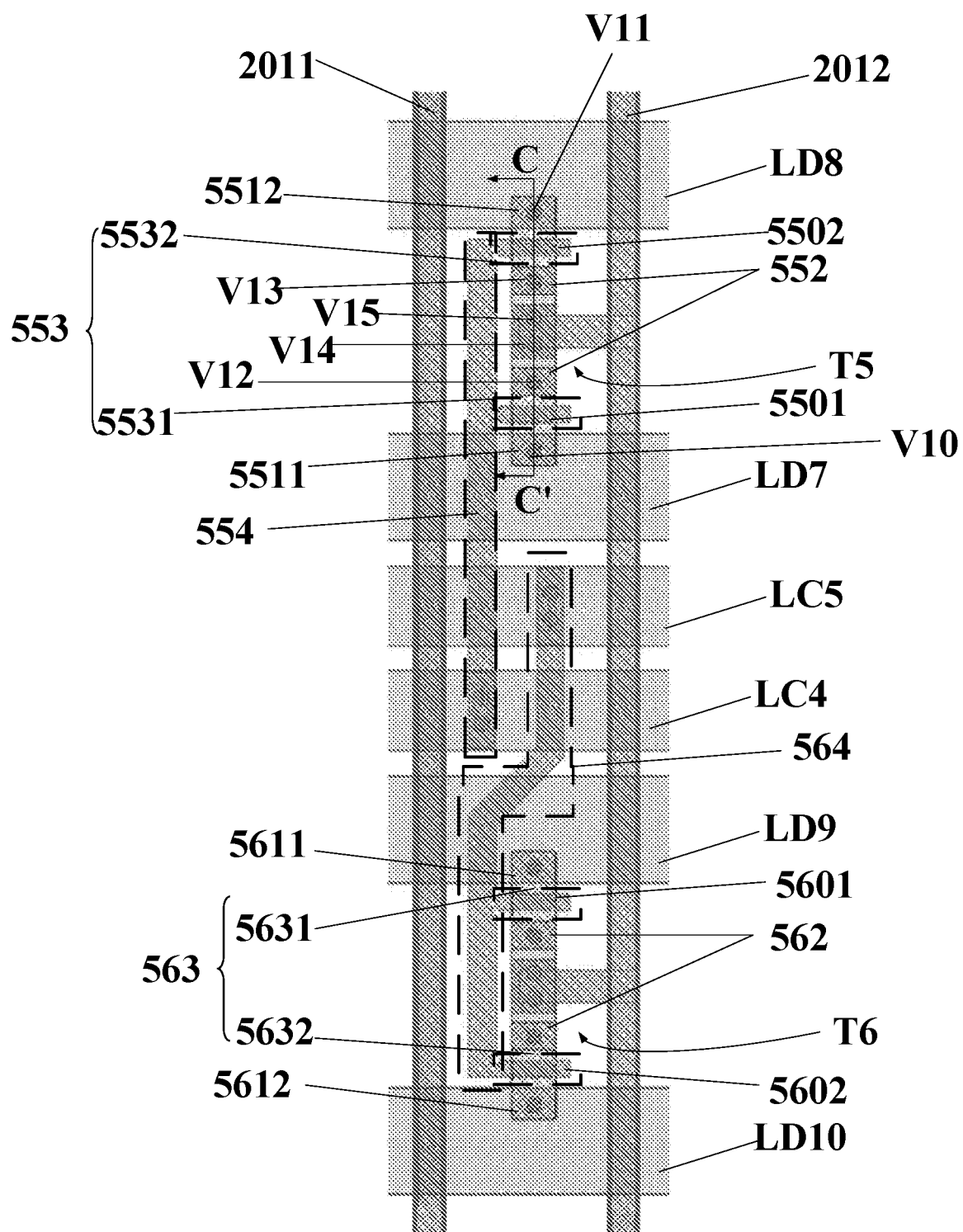


图 7

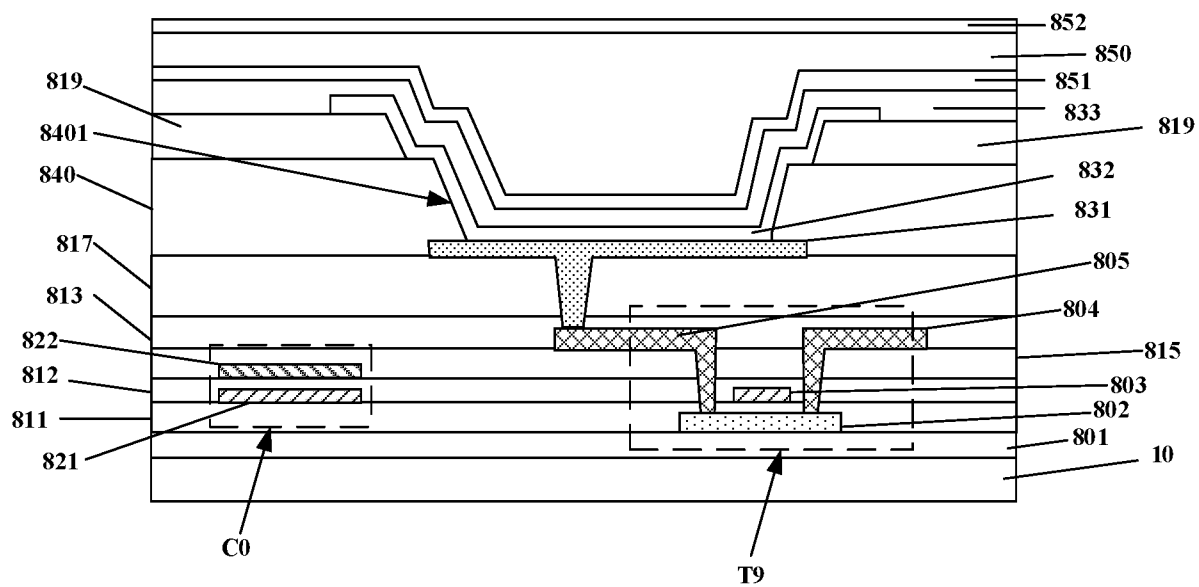


图 8

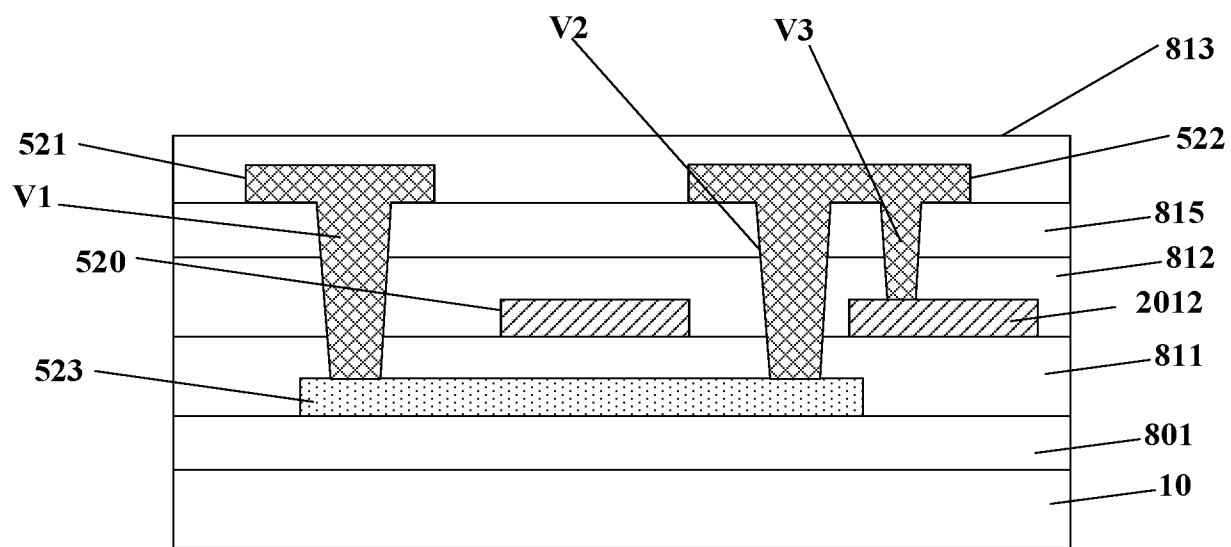


图 9

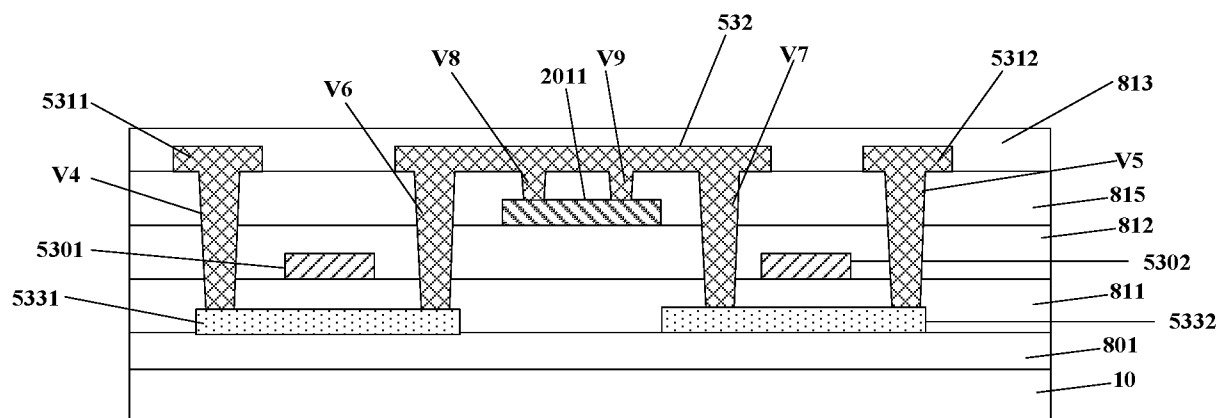


图 10

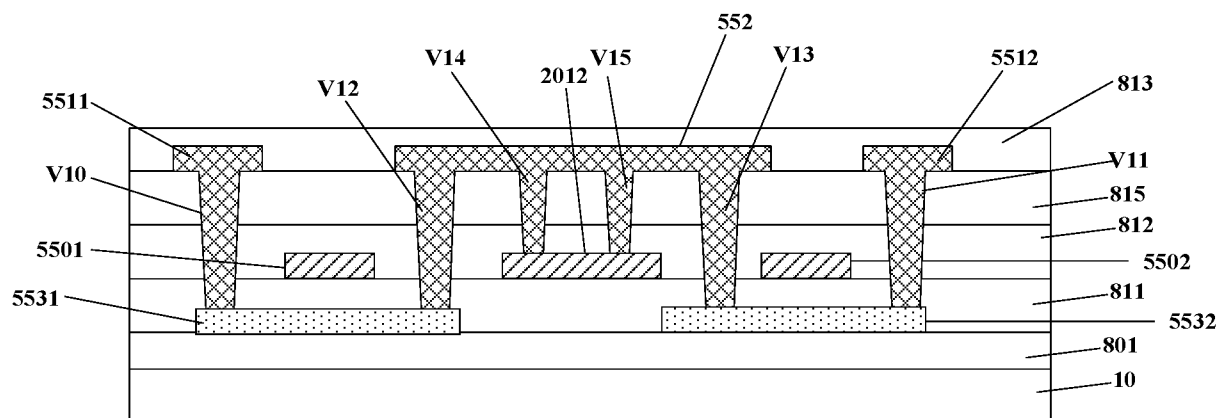


图 11

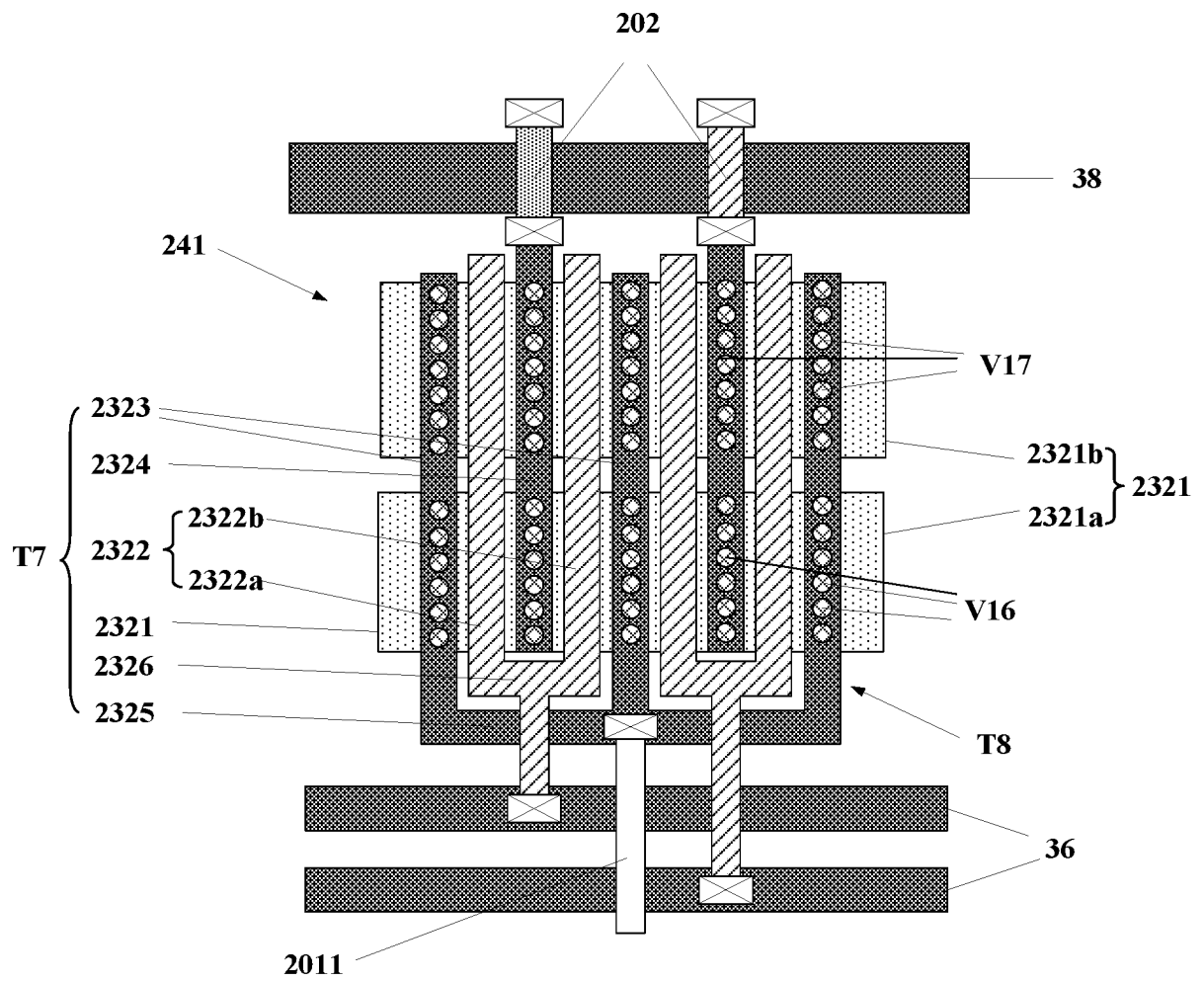


图 12

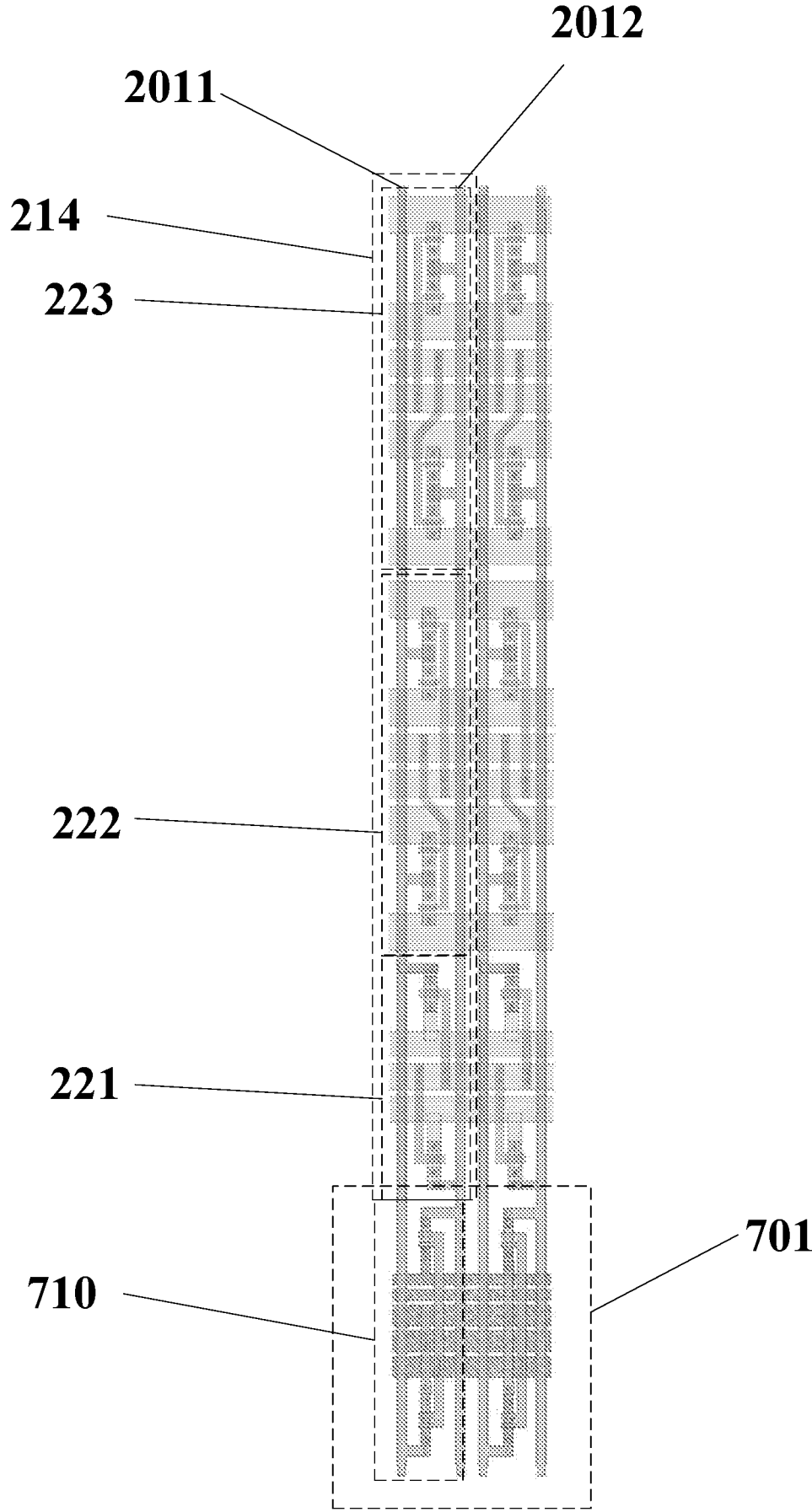


图 13

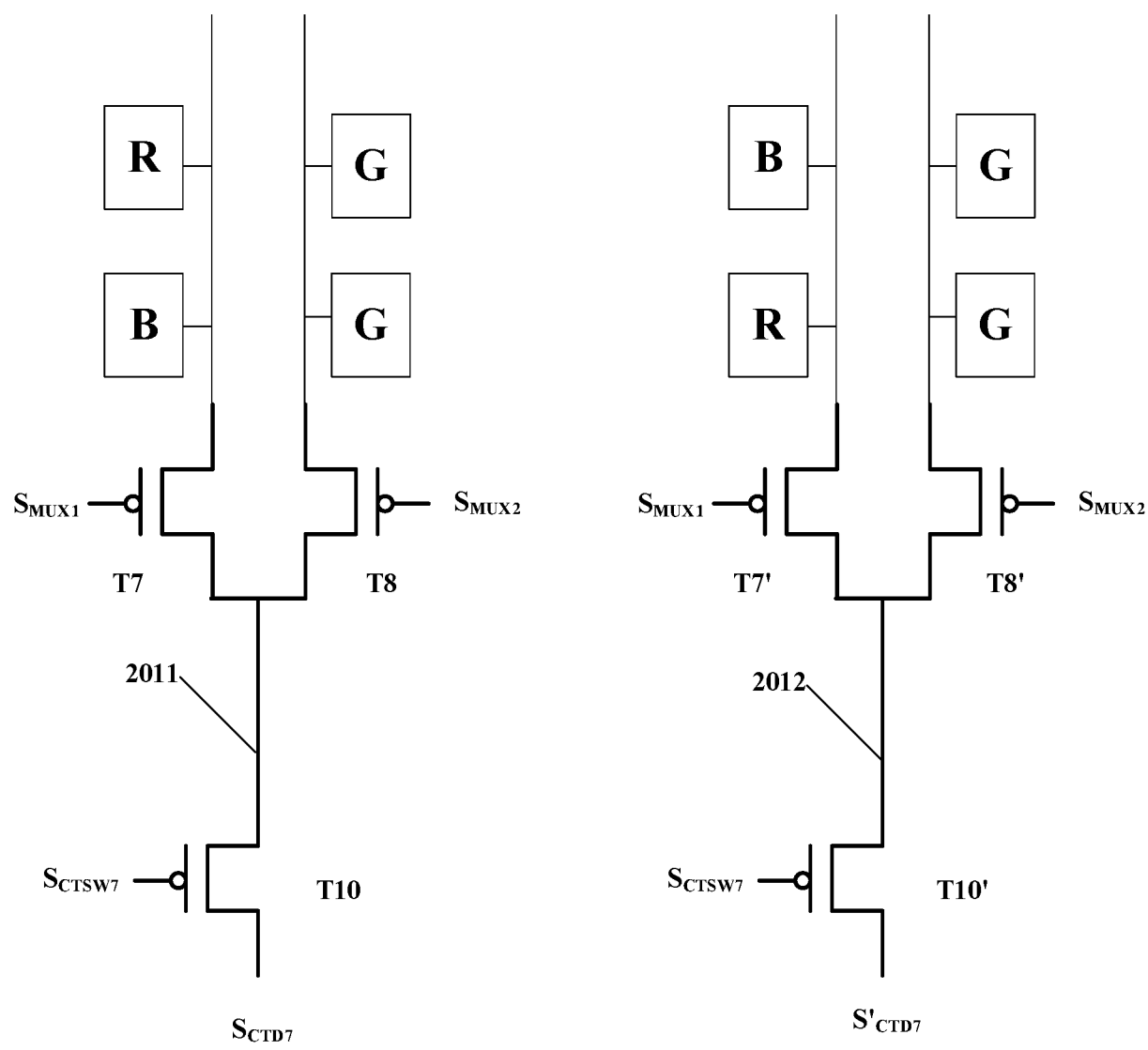


图 14

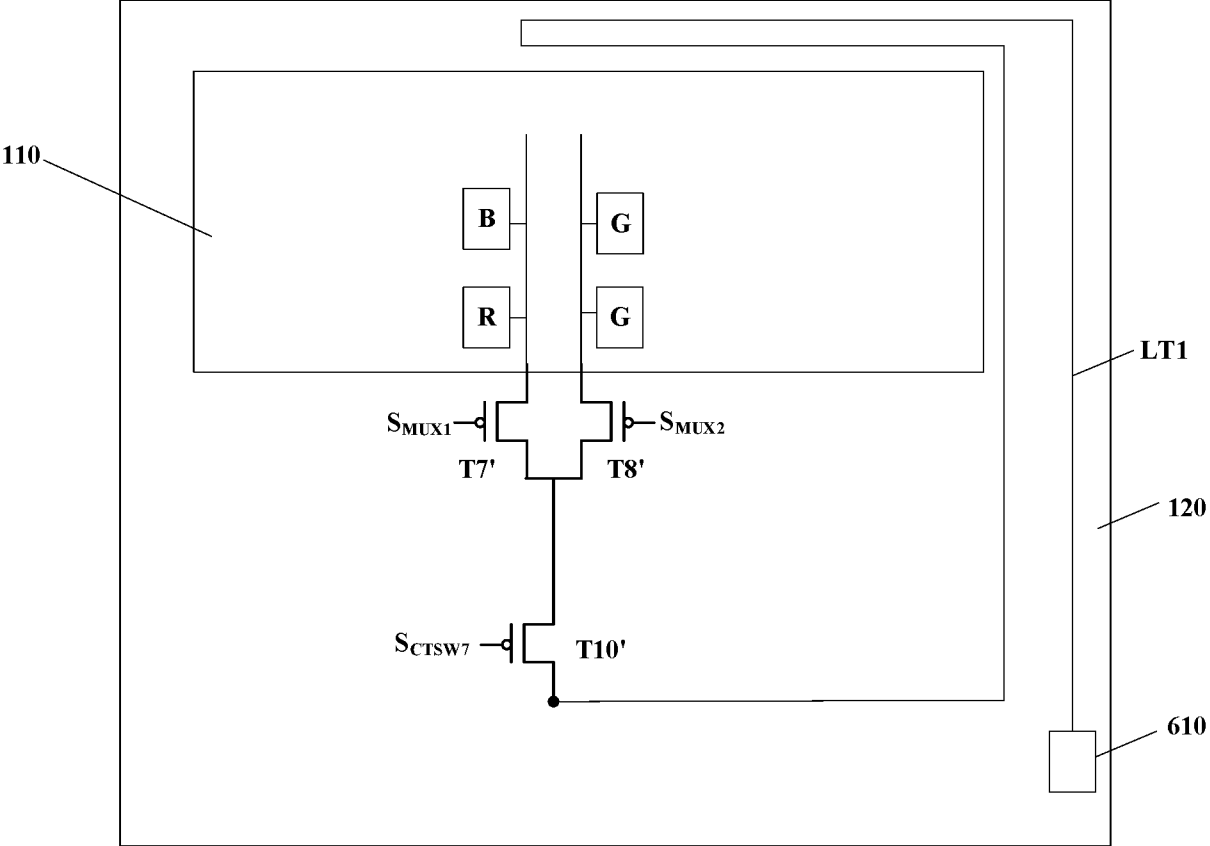


图 15

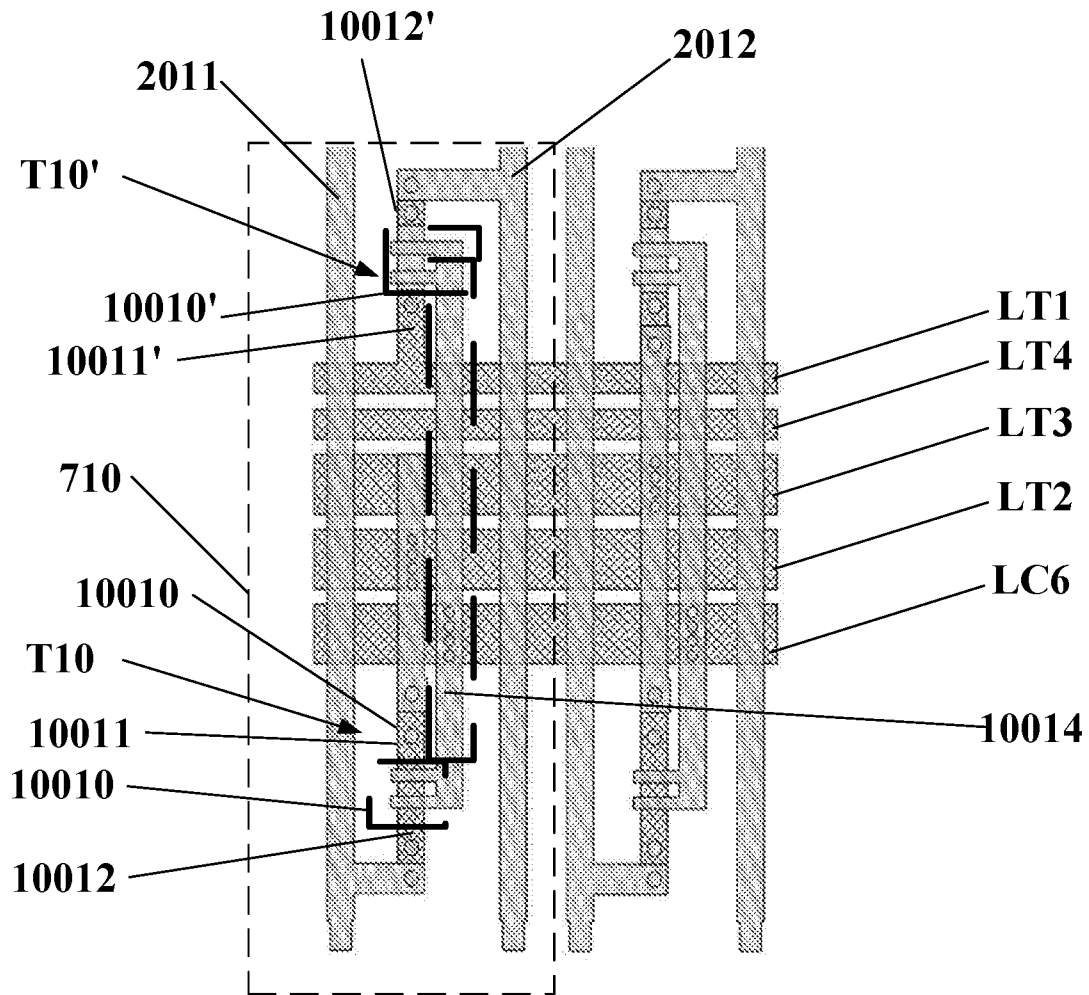


图 16

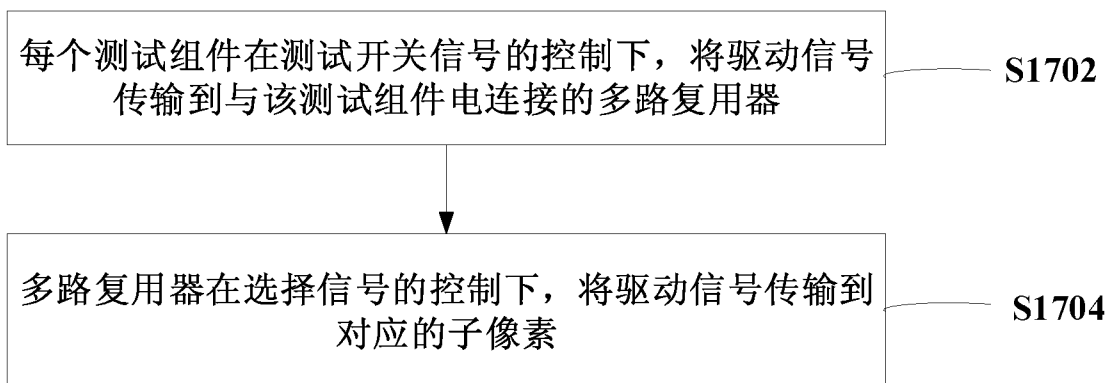


图 17

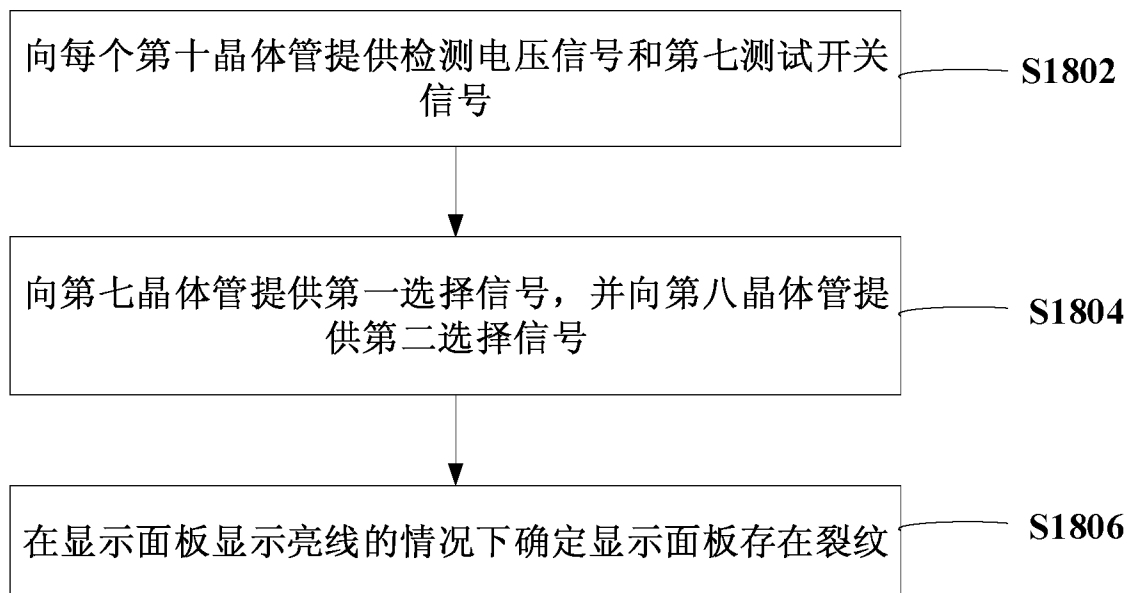


图 18

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/091017

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNKI, CNPAT, Web of Knowledge: 多路复用器, 多工器, 多路选择器, 测试, 干扰, multiplex+, mux, multi, path, selector, test+, disturb+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 110379346 A (SHANGHAI TIANMA ORGANIC LUMINESCENT DISPLAY TECHNOLOGY CO., LTD.) 25 October 2019 (2019-10-25) description paragraphs 0069-0151, figure 4 and figure 14	1-20
A	CN 101038300 A (CHUNGHWA PICTURE TUBES LTD.) 19 September 2007 (2007-09-19) entire document	1-20
A	CN 101425247 A (CHENG YUE TECHNOLOGY INC.) 06 May 2009 (2009-05-06) entire document	1-20
A	CN 102968946 A (AU OPTRONICS CORPORATION) 13 March 2013 (2013-03-13) entire document	1-20
A	CN 101419345 A (HIMAX TECHNOLOGIES, INC.) 29 April 2009 (2009-04-29) entire document	1-20
A	KR 20170113869 A (SAMSUNG DISPLAY CO., LTD.) 13 October 2017 (2017-10-13) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

29 January 2021

Date of mailing of the international search report

20 February 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/091017

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110379346	A	25 October 2019	None			
CN	101038300	A	19 September 2007	CN	100523824	C	05 August 2009
CN	101425247	A	06 May 2009	None			
CN	102968946	A	13 March 2013	TW	I435093	B	21 April 2014
				CN	102968946	B	08 July 2015
				TW	201409044	A	01 March 2014
CN	101419345	A	29 April 2009	CN	101419345	B	29 September 2010
KR	20170113869	A	13 October 2017	None			

国际检索报告

国际申请号

PCT/CN2020/091017

A. 主题的分类 G09G 3/00 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) WPI, EPDOC, CNKI, CNPAT, Web of Knowledge: 多路复用器, 多工器, 多路选择器, 测试, 干扰, multiplex+, mux, multi, path, selector, test+, disturb+		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 110379346 A (上海天马有机发光显示技术有限公司) 2019年 10月 25日 (2019 - 10 - 25) 说明书第0069-0151段, 附图4和附图14	1-20
A	CN 101038300 A (中华映管股份有限公司) 2007年 9月 19日 (2007 - 09 - 19) 全文	1-20
A	CN 101425247 A (成越科技股份有限公司) 2009年 5月 6日 (2009 - 05 - 06) 全文	1-20
A	CN 102968946 A (友达光电股份有限公司) 2013年 3月 13日 (2013 - 03 - 13) 全文	1-20
A	CN 101419345 A (奇景光电股份有限公司) 2009年 4月 29日 (2009 - 04 - 29) 全文	1-20
A	KR 20170113869 A (SAMSUNG DISPLAY CO., LTD.) 2017年 10月 13日 (2017 - 10 - 13) 全文	1-20
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2021年 1月 29日		国际检索报告邮寄日期 2021年 2月 20日
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 淡美俊 电话号码 86-(10)-53962588

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/091017

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	110379346	A	2019年 10月 25日	无	
CN	101038300	A	2007年 9月 19日	CN 100523824	C 2009年 8月 5日
CN	101425247	A	2009年 5月 6日	无	
CN	102968946	A	2013年 3月 13日	TW 1435093	B 2014年 4月 21日
				CN 102968946	B 2015年 7月 8日
				TW 201409044	A 2014年 3月 1日
CN	101419345	A	2009年 4月 29日	CN 101419345	B 2010年 9月 29日
KR	20170113869	A	2017年 10月 13日	无	