

(19) DANMARK



(12) FREMLÆGGESESSKRIFT

(11) 163627 B

Patentdirektoratet
TAASTRUP

(21) Patentansøgning nr.: 3091/85

(51) Int.Cl.5

H 04 L 27/22

(22) Indleveringsdag: 05 jul 1985

H 04 J 3/06

(41) Alm. tilgængelig: 08 jan 1986

(44) Fremlagt: 16 mar 1992

(86) International ansøgning nr.: -

(30) Prioritet: 07 jul 1984 DE 3425069

(71) Ansøger: *TELEFUNKEN FERNSEH UND RUNDFUNK GMBH; Göttinger Chaussee 76; 3000 Hannover 91, DE

(72) Opfinder: Otto *Klank; DE, Dieter *Rottmann; DE

(74) Fuldmægtig: Internationalt Patent-Bureau

(54) **Digitalt signaloverføringssystem, navnlig til satellitradio**

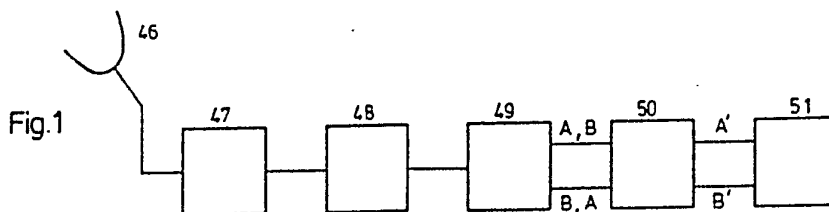
(56) Fremdragne publikationer

3091-85

(57) Sammen drag

I et digitalt signaloverføringssystem med D-PSK-modulerede højfrekvenssignaler er en ombytning af de digitale overføringskanaler (A,B) mulig som følge af de anvendte blandingskoblinger. Der angives en automatisk korrektionskobling, som detekterer overføringskanalernes (A,B) forskellige synkroniseringsord og derudfra afleder en korrekt tilknytning til overføringskanalerne.

3091-85



Opfindelsen angår et digitalt signaloverførings-system som angivet i krav 1's indledning.

Ved satellitradio kendes digitalt kodede overføringsprincipper såsom kohærent eller differens-4PSK-modulation. En ulempe ved den kohærente 4PSK-modulation er flertydigheden ved demodulationen. En ulempe ved differens-4PSK-modulationen er forekomsten af dobbeltfejl. Ved differens-4PSK-modulationen konstateres imidlertid i modsætning til den kohærente 4PSK-demodulation korrekt
10 polede bitstrømme. Der kan imidlertid forekomme en usikkerhed med hensyn til kanaltilknytningen, hvis der anvendes frekvensomsættende blandingstrin, i hvilke blandingsskatorfrekvensen er højere end nyttefrekvensen. Der sker en spektrumvending af det modtagne signal, hvis
15 der anvendes et ulige antal blandingstrin med en blandingsskatorfrekvens, som er større end nyttefrekvensen.

Opfindelsen har til opgave uafhængigt af antallet af anvendte blandingstrin og af størrelsen af blandingsskatorfrekvenserne at opnå en entydig tilknytning
20 mellem de to simultane overføringskanaler og de tilhørende delrammer.

Denne opgave løses med de i den kendetegnende del af krav 1 angivne midler. Fordelagtige videreudviklinger
25 af opfindelsen er angivet i underkravene.

Ved løsningen ifølge opfindelsen anvendes til de to overføringskanaler forskellige synkroniseringsord, efter hvilke der søges under en rammelængde. Da der ved differens-4PSK-demodulation frembringes to bitstrømme
30 med korrekt poling, som imidlertid stadig kan være ombyttede, kan der efter mindst én søgeproces drages slutninger om beliggenheden af de ankomende delrammer, og disse kan, eventuelt ombyttet, tilføres de efterfølgende bearbejdningskoblinger.

35 Et udførelseseksempel ifølge opfindelsen er i det følgende forklaret nærmere med henvisning til tegningen, hvor

fig. 1 viser et blokdiagram over en 4PSK-modtager,

fig. 2 en synkroniseringsorddekoderkobling med kanalomskifter, og

5 fig. 3 en yderligere synkroniseringsorddekoderkobling.

Den efterfølgende tabel anskueliggør flertydigheden ved den kohærente og ved differens-4PSK-demodulation. De første fire udgangssignaler opstår ved et vil-

10 kårligt antal blandingstrin på den nævnte overføringsstrækning, som enten ikke forårsager nogen spektrumvending eller indeholder et lige antal spektrumvendende blandingstrin. De andre fire udgangssignaler opstår ved et ulige antal spektrumvendende blandingstrin.

15 Tabel

Overføring	Oscillatorens indfangningstil- stand	Relativ fase- beliggenhed ved demodulator	Udgangssignaler ved	
			kohærent demodulat I Q	Differens- demodulat I Q
20	$\varphi_0 = 0$		A B	A B
	$\varphi_0 = \frac{\pi}{2}$		$\bar{B}$ A	
	$\varphi_0 = \pi$		$\bar{A}$ $\bar{B}$	
	$\varphi_0 = \frac{3}{2} \pi$		B $\bar{A}$	
25	Tilfælde 1 Spektrum normal be- liggenhed			
30	Tilfælde 2 Inverteret spektrum			
	$\varphi_0 = 0$		B A	B A
	$\varphi_0 = \frac{\pi}{2}$		$\bar{A}$ B	
	$\varphi_0 = \pi$		$\bar{B}$ $\bar{A}$	
$\varphi_0 = \frac{3}{2} \pi$		A $\bar{B}$		
35				

Som synkroniseringsord anvendes til den første delramme A et Barkerkodeord med bitsekvensen

"111 0001 0010". Til den anden delramme B anvendes dette synkroniseringsord inverteret med bitsekvensen "000 1110 1101".

Fig. 1 viser et principdiagram over en 4-PSK-modtager. Et 4-PSK-moduleret højfrekvenssignal bliver over en antenne 46 tilført en frekvensomsætter 47. Derefter følger en mellemfrekvensforstærker 48, hvis udgangssignal tilføres en 4-PSK-demodulator 49. Her kan den forannævnte flertydighed af udgangssignalerne optræde. En efterfølgende korrektionskobling 50 eliminerer denne flertydighed. Kredsløbseksempler er vist i figurerne 2 og 3. Derefter følger digitale signalbearbejdningsstrin 51 for de to simultane overføringskanaler A', B'.

Fig. 2 viser en synkroniseringsorddetektorkobling med en kanalomskifter 23. Delrammerne A, B tilføres indgangene 21, 22 på hvert sit n-trins skiftereregister 1,4, idet længden af skifteregistrene 1,4 stemmer overens med synkroniseringsordenes længde. Ved søgeprocessens begyndelse tilbagesættes skifteregistrene 1,4 samt to D-flip-floppe 11,12 ved hjælp af en impuls MCR. Skifteregistrene 1,4 har n udgangsledninger. De n udgangsledninger fra skifteregistret 1 hhv. 4 er parallelforbundet med dekoderkoblinger 2,3 hhv. 5,6. Dekoderkoblingerne 2 og 5 undersøger de skifteregistrene 1,4 gennemløbende delrammer A, B med hensyn til det første synkroniseringsord, og dekoderkoblingerne 3 og 6 undersøger med hensyn til det andet synkroniseringsord. Så snart de to tidsmæssigt ens optrædende synkroniseringsord er fundet, aktiveres enten en port 7 eller en port 8. Udgangen på portene 7 og 8 er over porte 9, 10 forbundet med taktindgangene CK10 på D-flip-flopperne 11,12. Den inverterende udgang Q på D-flip-floppen 11 og takten CK er forbundet med yderligere indgange på porten 10. Hvis der ikke er sket nogen ombytning af delrammerne A, B,

bliver udgangssignalet fra porten 7 overtaget af D-flip-floppen 12 med den næste takt CK. D-flip-floppen 12 indstilles og gennemkobler med sin udgangsinformation logisk "1" delrammen A over porte 14, 18
 5 og delrammen B over porte 17, 19 til udgangene A', B' på kanalomskifteren 23.

Hvis delrammerne A, B detekteres ombyttet, bliver D-flip-floppen 12 ikke indstillet. Der når da en high-impuls fra port 8 over port 9 til en indgang
 10 på porten 10. D-flip-floppen 11's indgang 25 er fast tilsluttet logisk "1". Dens inverterende udgang Q ligger ved søgeprocessens begyndelse på logisk "1". Ved den næste taktimpuls CK aktiveres porten 10, og D-flip-floppen 11 indstilles. På D-flip-floppen 11's
 15 udgang Q ligger der således et logisk "0", som vedblivende blokerer porten 10.

D-flip-floppen 12 foranlediges af tælleimpulsen CK10 til overtagelse af niveauet fra port 7, således at der på D-flip-floppen 12's udgang ligger et logisk
 20 "0". Over en inverter 13 gennemkobles nu portene 15, 18 hhv. 16, 19. Delrammen A når frem til udgangen B' på kanalomskifteren 23, og delrammen B når frem til udgangen A'.

Fig. 3 viser en yderligere synkroniseringsordde-
 25 koderkobling med kanalomskifter 24. Ved tilkobling af modtageren tilbagestilles ved hjælp af en impuls MCR skiftereregistre 32, 33, 39, 43 og en tæller 40. Delrammen A tilføres indgange på portene 26, 29, og delrammen B tilføres indgange på portene 27, 30. Den
 30 anden indgang på portene 26, 30 er forbundet med en udgang $\overline{Q}_q$ på et q-trins skifteregister 43, fortrinsvis med $q = 1$, og den anden indgang på portene 27, 29 er forbundet med denne udgang $\overline{Q}_q$ over en inverter 44. Da skifteregistret 43 til at begynde med blev tilbage-
 35 stillet ved hjælp af impulsen MCR, ligger der på skifteregistret 43's udgang $\overline{Q}_q$ et logisk "1". Porten 26

er åben for delrammen A, og porten 30 er åben for delrammen B. Delrammerne A, B føres videre over portene 28, 31 til udgange A', B' og til skifterregistre 32, 33. Disse n bit lange skifterregistre 32, 33, 5 hvis cifferantal svarer til synkroniseringsordenes cifferantal, har n udgangsledninger, som fører til dekoderne 34, 35, idet dekoderen 34 afkoder delrammen A's synkroniseringsord, og dekoderen 35 afkoder delrammen B's synkroniseringsord.

10 Så snart dekoderne 34, 35 har fundet et synkroniseringsord, bliver deres udgange logisk "1". Hvis der i begge delrammer A, B samtidigt findes et synkroniseringsord, gennemkobler en port 36 og lader ved den næste optrædende takt CK en tæller 40 med en forudbestemt værdi, fortrinsvis "0". Endvidere lades over en 15 port 37, hvis anden indgang er tilsluttet takten CK, skifterregistret 39, fortrinsvis et tottrins, med en værdi logisk "1". Skifterregistret 39's indgang 38 ligger fast på logisk "1". Skifterregistret 39's inverterende udgang $\bar{Q}_p$ ligger ved søgeprocessens begyndelse på logisk "1". Tælleren 40's udgang er forbundet 20 med en dekoder 41, som detekterer en tællerstilling, der ligger mindst tre takter efter ladeimpulsen.

Med detekteringen af tælleren 40's tællerstilling gennemkobles porten 42 af dekoderen 41's udgangssignal, og det tilbagekoblede skifterregister 43 25 lades. Derved bliver skifterregistret 43's inverterede udgang $\bar{Q}_q$ logisk "0". Inverteren 44 bevirker en omkobling af delrammerne A, B på indgangene på portene 30 27, 29. Delrammen B's synkroniseringsord afkodes nu i dekoderen 34 og delrammen A's synkroniseringsord i dekoderen 35. Hvis der ikke findes noget synkroniseringsord, leveres efter en rammelængde, f.eks. 320 takter, af dekoderen 41 et logisk "1", og over det tilbagekoblede skifterregister 43 gives igen en omkoblingsordre. Ved denne test, der kan foretages flere 35

gange, findes den rigtige tilknytning mellem de ankom-
mende delrammer A, B og de viderebearbejdende kob-
lingsdele 51.

Hvis der under kontrollen i begge delrammer sam-
5 tidigt endnu engang optræder et synkroniseringsord, la-
des skifteregistret 39 igen med værdien logisk "1".
Antallet af kontroller retter sig efter længden af dette
skifteregister 39. Hvis det på indgangen 38 liggende
signal som følge af den flere gange med held gennemførte
10 kontrol er forskudt gennem skifteregistret 39 til ud-
gangen $\bar{Q}_p$, blokeres porten 42 varigt. Samtidigt lig-
ger der på udgangen ST over en inverter 45 et styre-
signal, som foranlediger den efterfølgende kobling 51
til at viderebearbejde halvrammerne A,B, som er gen-
15 nemkoblet til udgangene A', B'.

Til bitstrømtilpasning af delrammerne A,B ef-
ter omkoblingsprocessen kan der indføjes forsinkelses-
led. Eksempelvis kan der dertil anvendes andre udgange
på skifteregistrene 1,4; 32, 33.

20

P A T E N T K R A V

1. Digitalt signaloverføringssystem, navnlig til
satellitradio, hvor der over to simultane overføringska-
25 naler (I,Q) inden for hver sin delramme (A,B) overføres
datafølger tidsmæssigt efter hinanden og ved begyndelsen
af en delramme (A,B) overføres et synkroniseringsord
med flere bit, og hvor delrammerne (A,B) kan optræde
forbyttet i forhold til overføringskanalerne (I,Q) som
30 følge af forskellige løsningsveje ved op- og/eller ned-
blandingen af de D-PSK-modulerede HF-signaler, k e n -
d e t e g n e t ved, at der til den første delramme (A)
anvendes et første synkroniseringsord og til den anden
delramme (B) anvendes et andet synkroniseringsord, at
35 der i modtageren ved en søgeproces med en synkronise-
ringsorddekoderkobling (1,2,3;4,5,6) frembringes et ka-

naltilhørigheden karakteriserende styresignal, og at delrammerne (A,B) over en kanalomskifter (23;24) tilføres de tilhørende efterfølgende digitale signalbearbejdningsstrinnene (51).

5 2. System ifølge krav 1, k e n d e t e g n e t ved, at der som første synkroniseringsord anvendes et Barkerkodeord med bitfølgen "111 0001 0010".

 3. System ifølge krav 1, k e n d e t e g n e t ved, at der som andet synkroniseringsord anvendes et
10 inverteret Barkerkodeord med bitfølgen "000 1110 1101".

 4. System ifølge et eller flere af de foregående krav, k e n d e t e g n e t ved, at hver delramme (A,B) tilføres to dekodere (2,3;5,6).

 5. System ifølge krav 4, k e n d e t e g n e t
15 ved, at en første dekode (2,5) afkoder efter det første synkroniseringsord, og den anden dekode (3,6) afkoder efter det andet synkroniseringsord.

 6. System ifølge krav 5, k e n d e t e g n e t ved, at dekoederresultatet fastholdes i et lager (12), og
20 at lagerets (12) udgang styrer kanalomskiftertrinnet (23).

 7. System ifølge krav 6, k e n d e t e g n e t ved, at lageret (12) indstilles ved tidsmæssigt overensstemmende optræden af synkroniseringsord på dekoederindgangene.
25

 8. System ifølge krav 7, k e n d e t e g n e t ved, at samtidigt med lagringen af dekoederresultatet i lageret (12) lades et yderligere lager (11) med en konstant værdi (25), og at udgangen på dette lager (11)
30 over en port (10) forhindrer en yderligere omkobling.

 9. System ifølge et eller flere af kravene 1-3, k e n d e t e g n e t ved, at de to delrammer (A,B) tilføres en kanalomskifter (24), og at der i tilslutning til denne findes en detekteringskobling for synkroniseringsordene.
35

 10. System ifølge krav 9, k e n d e t e g n e t ved, at der for hvert synkroniseringsord kun findes én

dekoder (34,35), og at hver dekode (34,35) er forbundet over udgangene på hver sit med hver sin udgang på kanalomskifteren (24) forbundne skiftereregister (32,33).

11. System ifølge krav 10, k e n d e t e g n e t
5 ved, at en tæller (40) og et skiftereregister (39) lades ved optræden af begge dekoderes (34,35) dekode resultater ved tidsmæssigt overensstemmende optræden af begge delrammers (A,B) synkroniseringsord og disses rigtige tilknytning til udgangene (A',B').

12. System ifølge krav 11, k e n d e t e g n e t
10 ved, at tællerens (40) tællerresultat maksimalt er m, hvorhos m stemmer overens med en delrammes (A,B) rammelængde.

13. System ifølge krav 12, k e n d e t e g n e t
15 ved, at en efter tælleren (40) følgende dekode (41) afkoder en bestemt tællerstilling, som har en afstand til tællerens (40) ladeværdi.

14. System ifølge krav 13, k e n d e t e g n e t
20 3. ved, at afstanden fra tællerens (40) ladeværdi mindst er

15. System ifølge krav 14, k e n d e t e g n e t
ved, at dekode (41) udgangssignal over en port (42), som er forbundet med skiftereregistrets (39) udgang, taktstyrer et tilbagekoblet q-bit skiftereregister (43).

25 16. System ifølge krav 15, k e n d e t e g n e t
ved, at skiftereregistret (43) styrer kanalomskifteren (24).

17. System ifølge krav 16, k e n d e t e g n e t
30 ved, at skiftereregistrets (39) udgangssignal efter mindst to indgangstakter blokerer porten (42) og forhindrer en yderligere omkobling af omskifteren (24).

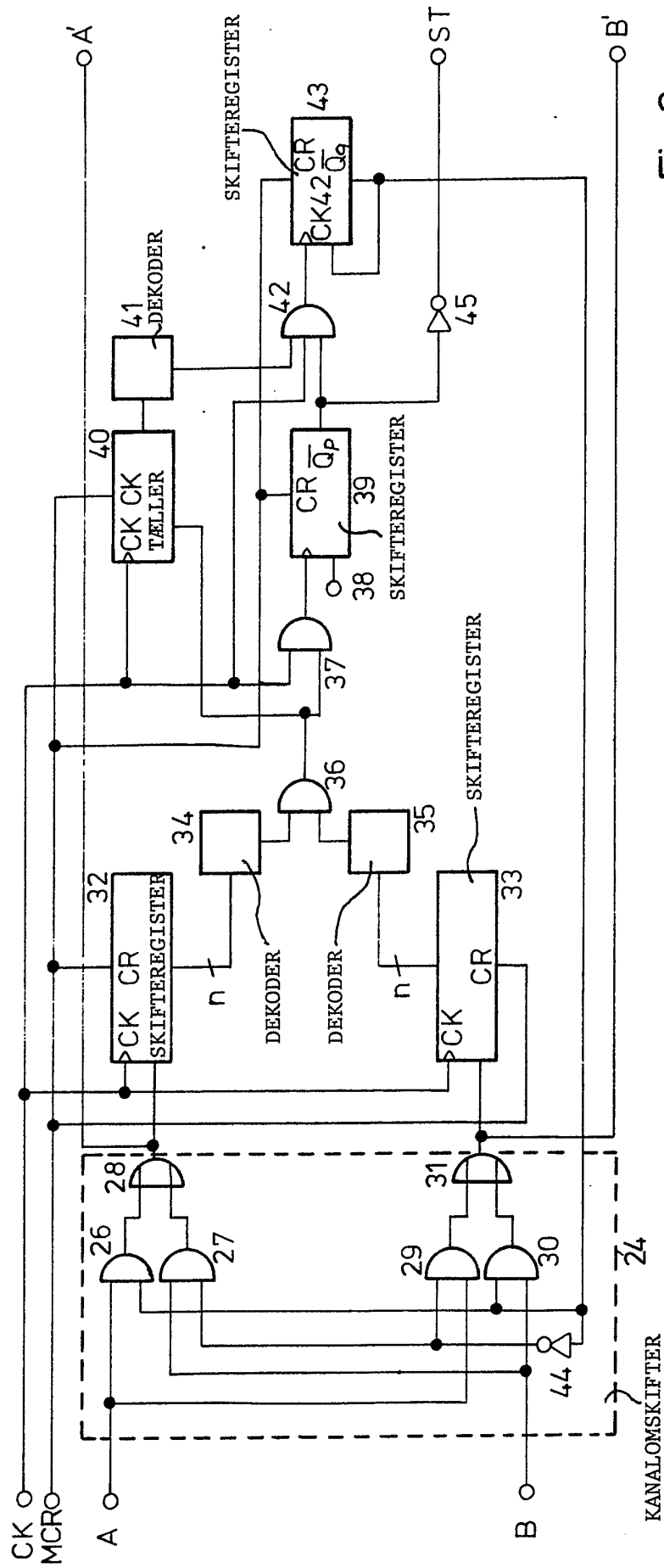


Fig.3

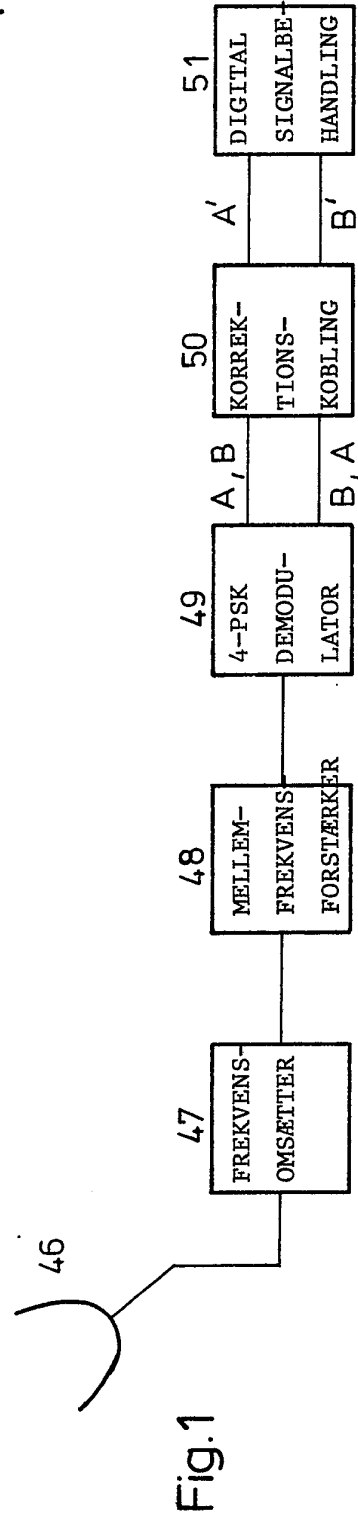


Fig.1

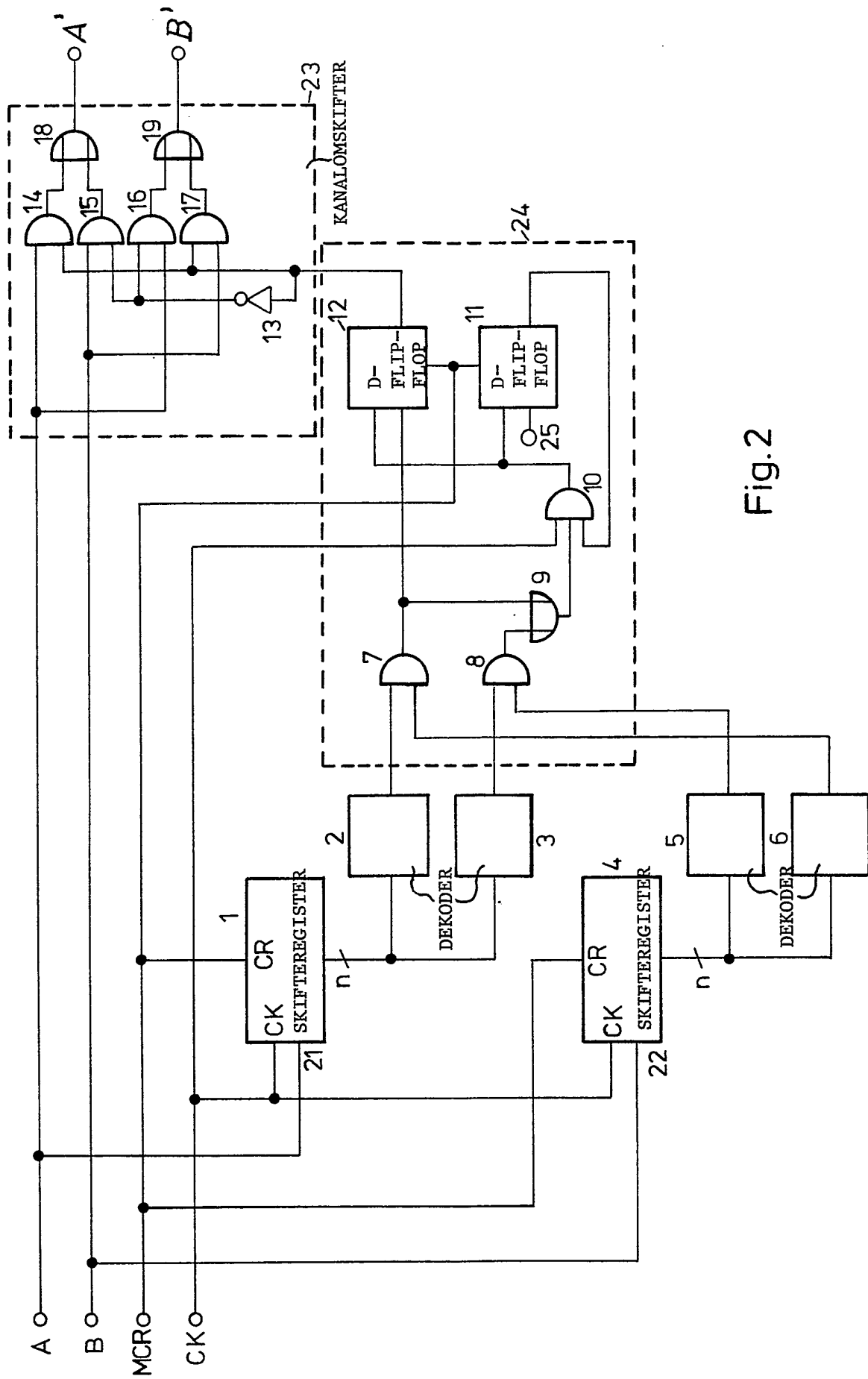


Fig. 2