

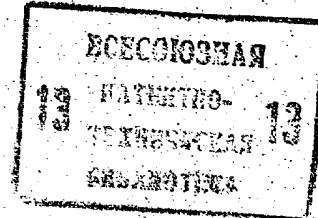


3 (5D) Н 04 L 7/04

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

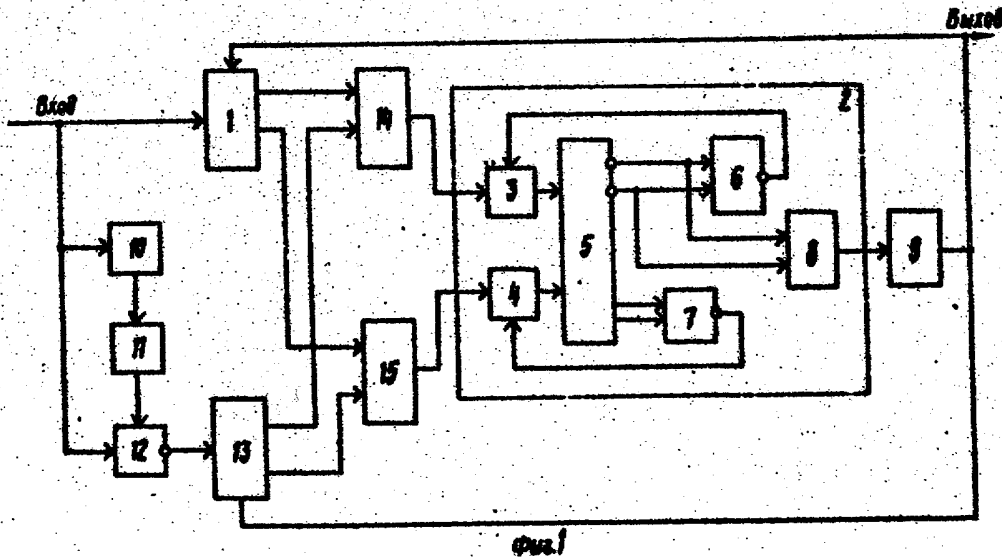
# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (61) 803115
- (21) 3401287/18-09
- (22) 22.02.82.
- (46) 30.05.83. Бюл. № 20
- (72) С. А. Корниенко
- (53) 621.394.662(088.8)
- (56) 1. Авторское свидетельство СССР № 803115, кл. Н 04 L 7/04, 1979 (прототип).
- (54)(57) УСТРОЙСТВО ДИСКРЕТНОГО ФАЗИРОВАНИЯ по авт. св. № 803115, отличающееся тем, что, с целью повышения помехоустойчивости путем исключения ложной подстройки час-

тоты генератора, введены последовательно соединенные блок задержки, инвертор, элемент И-НЕ и дополнительный фазовый дискриминатор, а также два элемента ИЛИ, к первым входам которых подключены выходы фазового дискриминатора, к вторым входам элементов ИЛИ подключены выходы дополнительного фазового дискриминатора, к второму входу которого подключен выход генератора, а выходы элементов ИЛИ подключены ко входам блока управления, при этом вход блока задержки и второй вход элемента И-НЕ объединены и являются входом устройства.



Изобретение относится к автоматике и радиоэлектронике и может использоваться в высокоскоростной аппаратуре передачи данных.

По основному авт. св. № 803115 известно устройство дискретного фазирования, содержащее последовательно соединенные генератор, фазовый дискриминатор и блок управления, выход которого подключен к входу генератора, при этом блок управления выполнен в виде двух элементов И, реверсивного счетчика, двух элементов И-НЕ и преобразователя код-аналог, причем выход первого и второго элементов И через реверсивный счетчик подключены соответственно к входам первого и второго элементов И-НЕ, выходы которых соответственно подключены к входам первого и второго элементов И, а входы первого элемента И-НЕ соединены с входами преобразователя код-аналог при этом другие входы элементов И и выход преобразователя код-аналог являются соответственно входами и выходом блока управления [1].

Однако известное устройство имеет низкую помехоустойчивость.

Цель изобретения — повышение помехоустойчивости путем исключения ложной подстройки частоты генератора.

Указанная цель достигается тем, что устройство дискретного фазирования, содержащее последовательно соединенные генератор, фазовый дискриминатор и блок управления, выход которого подключен к входу генератора, при этом блок управления выполнен в виде двух элементов И, реверсивного счетчика, двух элементов И-НЕ и преобразователя код-аналог, причем выход первого и второго элементов И через реверсивный счетчик подключены соответственно к входам первого и второго элементов И-НЕ, выходы которых соответственно подключены к входам первого и второго элементов И, а входы первого элемента И-НЕ соединены с входами преобразователя код-аналог, при этом другие входы элементов И и выход преобразователя код-аналог являются соответственно входами и выходом блока управления, введены последовательно соединенные блок задержки, инвертор, элемент И-НЕ и дополнительный фазовый дискриминатор, а также два элемента ИЛИ, к первым входам которых подключены выходы фазового дискриминатора, к вторым входам элементов ИЛИ подключены выходы дополнительного фазового дискриминатора, к второму входу которого

подключен выход генератора, а выходы элементов ИЛИ подключены ко входам блока управления, при этом вход блока задержки и второй вход элемента И-НЕ объединены и являются входом устройства.

На фиг. 1 представлена структурная электрическая схема устройства; на фиг. 2 и 3 — временные диаграммы, поясняющие его работу.

Устройство дискретного фазирования содержит фазовый дискриминатор 1, блок 2 управления, выполненный из элементов И 3 и 4, реверсивного счетчика 5, элементов И-НЕ 6 и 7, преобразователь 8 код-аналог, генератор 9, блок 10 задержки, инвертор 11, элемент И-НЕ 12, дополнительный фазовый дискриминатор 13, элементы ИЛИ 14 и 15.

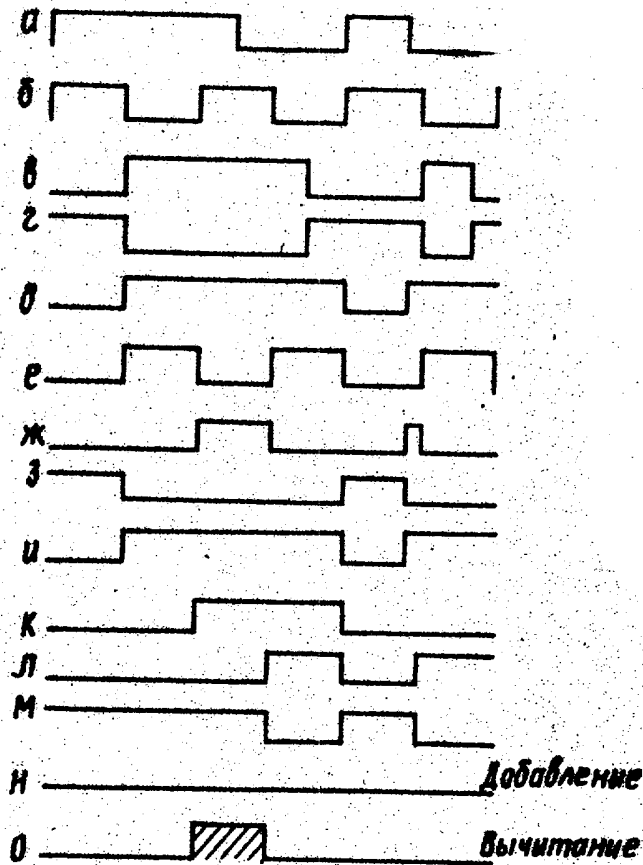
Устройство работает следующим образом.

При передаче сигналов по каналам связи часто имеют место искажения типа преобладаний, т. е. принимаемые посылки искажены и расстояние между границами не кратны периоду следования сигналов генератора (фиг. 2 а, б).

В случае, когда сигналы, поступившие с канала связи, искажены (фиг. 2 б) и находятся в фазе с сигналами генератора 9 (фиг. 2), может появиться ложный сигнал, выводящий систему из синхронизма (фиг. 2 м).

На фиг. 2 а показано — неискаженный принимаемый сигнал; б — искаженный принимаемый сигнал; в — сигнал генератора, сфазированный с принимаемым искаженным сигналом (фиг. 2 б); г — инверсный сигнал генератора 9; д — результат совпадения принимаемого искаженного сигнала и инверсного; е — результат совпадения принимаемого искаженного сигнала и сигнала генератора, сфазированного с принимаемым искаженным сигналом; ж — инверсный сигнал принимаемого искаженного сигнала; з — инверсный результат совпадения сигналов инверсного (фиг. 2 б) и сигнала генератора, сфазированного с принимаемым искаженным сигналом, является сигналом установки триггеров в нуль; и — обработка первого триггера по сигналу, изображенному на фиг. 2 д с учетом сигнала установки в нуль (фиг. 2 з); к — результат обработки второго триггера по сигналу, изображенному на фиг. 2 е, с учетом сигнала установки в нуль (фиг. 2 з); м — совпадения сигналов, изображенных на фиг. 2 е и к; н — результат совпадения сигналов, изображенных на фиг.





Фиг. 3

Редактор В. Пилюпенко      Составитель Г. Лерантович      Техред Т. Фанта      Корректор В. Буяга  
 Заказ 3921/50      Тираж 677      Подписное  
 ВНИИПИ Государственного комитета СССР  
 по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4