

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7678670号
(P7678670)

(45)発行日 令和7年5月16日(2025.5.16)

(24)登録日 令和7年5月8日(2025.5.8)

(51)国際特許分類

C 2 3 C	16/503 (2006.01)	F I	C 2 3 C	16/503
H 0 1 L	21/31 (2006.01)		H 0 1 L	21/31
H 0 1 L	21/314 (2006.01)		H 0 1 L	21/314

C

A

請求項の数 15 (全16頁)

(21)出願番号 特願2020-559532(P2020-559532)
 (86)(22)出願日 平成31年3月27日(2019.3.27)
 (65)公表番号 特表2021-522415(P2021-522415
 A)
 (43)公表日 令和3年8月30日(2021.8.30)
 (86)国際出願番号 PCT/US2019/024430
 (87)国際公開番号 WO2019/209453
 (87)国際公開日 令和1年10月31日(2019.10.31)
 審査請求日 令和2年12月21日(2020.12.21)
 審判番号 不服2023-19265(P2023-19265/J
 1)
 審判請求日 令和5年11月13日(2023.11.13)
 (31)優先権主張番号 15/965,621
 (32)優先日 平成30年4月27日(2018.4.27)
 (33)優先権主張国・地域又は機関 最終頁に続く

(73)特許権者 390040660
 アプライド マテリアルズ インコーポレ
 イテッド
 A P P L I E D M A T E R I A L S ,
 I N C O R P O R A T E D
 アメリカ合衆国 カリフォルニア 9 5 0
 5 4 , サンタ クララ , パワーズ ア
 ヴェニュー 3 0 5 0
 3 0 5 0 B o w e r s A v e n u e
 S a n t a C l a r a C A 9 5 0 5 4
 U . S . A .
 (74)代理人 110002077
 園田・小林弁理士法人
 (72)発明者 チャン, ケルヴィン
 アメリカ合衆国 カリフォルニア 9 4 5
 最終頁に続く

(54)【発明の名称】 周期的高電圧バイアスを用いたプラズマ化学気相堆積

(57)【特許請求の範囲】**【請求項1】**

基板を処理する方法であって、
 1つ以上のソースガスを処理チャンバに流すこと；
 第1のモードで動作するプラズマ源を用いて前記ソースガスからプラズマを誘導すること；
 第2のモードで動作し、第1の電圧及び第2の電圧の交互パルスを提供するパルスDC電源を用いて、前記基板にバイアスをかけること；並びに
 前記基板上に膜を堆積すること
 を含み、

前記パルスDC電源のパルス周波数が1kHzから100kHzの間であり、前記第1の電圧及び前記第2の電圧が1kVから20kVの間であり、

前記基板の温度が200未満である、方法。

【請求項2】

前記第1のモードが、第1の周波数と第1のデューティサイクルとを含み、前記第2のモードが、第2の周波数と第2のデューティサイクルとを含むパルスマードである、請求項1に記載の方法。

【請求項3】

前記第1の周波数が前記第2の周波数に等しい、請求項2に記載の方法。

【請求項4】

前記第1のデューティサイクルが前記第2のデューティサイクルに等しい、請求項3に記載の方法。

【請求項5】

前記第1のデューティサイクルが前記第2のデューティサイクルとは異なる、請求項3に記載の方法。

【請求項6】

前記第1の周波数が前記第2の周波数とは異なる、請求項2に記載の方法。

【請求項7】

前記第1のデューティサイクルが前記第2のデューティサイクルと同じである、請求項6に記載の方法。 10

【請求項8】

前記第1のデューティサイクルが前記第2のデューティサイクルとは異なる、請求項6に記載の方法。

【請求項9】

前記第2のデューティサイクルが1%から99%の間である、請求項2に記載の方法。

【請求項10】

前記第2のモードが、前記第1の電圧及び前記第2の電圧を含む、請求項1に記載の方法。

【請求項11】

基板を処理する方法であつて、

20

1つ以上のソースガスを処理チャンバに流すこと；

プラズマ源を用いて前記ソースガスからプラズマを誘導すること；

第1の電圧及び第2の電圧の交互パルスを提供するパルスDC電源を用いて、前記基板にバイアスをかけること；並びに

前記基板上に膜を堆積すること

を含み、

前記パルスDC電源のパルス周波数が1kHzから100kHzの間であり、前記第1の電圧及び前記第2の電圧が1kVから20kVの間であり、

前記基板の温度が200未満である、方法。

【請求項12】

30

前記1つ以上のソースガスが、アセチレン、メタン、プロピレン、エチレン、シクロプロパン、エタン、プロパン、及び任意の他のC_xH_yガスのうちの1つ以上を含み、前記基板上に炭素膜が堆積される、請求項1_1に記載の方法。

【請求項13】

前記1つ以上のソースガスが、シラン、ジシラン、トリシラン、テトラシラン、オルトケイ酸テトラエチル(TEOS)、N₂O、O₂、及びH₂、並びに1つ以上の不活性ガスのうちの1つ以上を含み、前記基板上にケイ素膜又は酸化ケイ素膜が堆積される、請求項1_1に記載の方法。

【請求項14】

前記1つ以上のソースガスが、シラン、NH₃、N₂、及びH₂、並びに1つ以上の不活性ガスのうちの1つ以上を含み、前記基板上に窒化ケイ素膜が堆積される、請求項1_1に記載の方法。 40

【請求項15】

前記第1の電圧が2kVであり、前記第2の電圧が8kVである、請求項1に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本願は、その内容全体がここに参照することによって本明細書に援用される、2018年4月27日出願の米国特許出願第15/965,621号の優先権を主張するものであ

50

る。

【0002】

実施形態は、半導体処理装置の分野に関し、特定の実施形態では、基板にパルス高電圧バイアスを印加するプラズマ化学気相堆積のための処理ツールに関する。

【背景技術】

【0003】

炭素膜は通常、プラズマ化学気相堆積(CVD)プロセスによって形成される。プラズマ化学気相堆積プロセスによって生成されるプラズマは、容量結合プラズマ(CCP)、誘導結合プラズマ(ICP)、マイクロ波プラズマなどでありうる。しかしながら、これらのようなプラズマ源を使用するプラズマ化学気相堆積プロセスには、幾つかの欠点がある。1つの欠点は、プラズマ化学気相堆積は通常、高品質の膜を形成するために、高い基板温度で実施する必要があることである。例えば、基板温度は通常、500 を超える。

10

【0004】

既存のプラズマ化学気相堆積プロセスのもう1つの欠点は、プラズマの密度とプラズマの最大イオンエネルギーの両方が、プラズマ出力の増加にともなって増加することである。特に、プラズマ密度及び最大イオンエネルギーは独立しておらず、最大イオンエネルギーは大きくない。例えば、このようなプラズマ化学気相堆積プロセスの典型的なイオンエネルギーは、通常、1,000 eV以下である。加えて、プラズマ化学気相堆積は、振動するRFシーズ電位に起因して、広いイオンエネルギー分布を有する。したがって、所与のイオンエネルギーでのイオンの集団の制御による堆積プロセスの最適化は不可能である。イオンエネルギーの広い分布により、プロセスの結果の予測が困難となる。したがって、プラズマ化学気相堆積プロセスを調整して、望ましい高品質の膜特性を提供することは困難である。

20

【発明の概要】

【0005】

実施形態は、基板を処理する方法を含む。一実施形態では、本方法は、1つ以上のソースガスを処理チャンバに流すこと、及び第1のモードで動作するプラズマ源を用いてソースガスからプラズマを誘導することを含む。一実施形態では、本方法は、第2のモードで動作するDC電源を用いて基板にバイアスをかけることをさらに含みうる。一実施形態では、本方法は、基板上に膜を堆積することをさらに含みうる。

30

【0006】

実施形態はまた、1つ以上のソースガスを処理チャンバに流すこと、及びプラズマ源を用いてソースガスからプラズマを誘導することを含む、基板を処理する方法も含みうる。一実施形態では、本方法はまた、パルスDC電源を用いて基板にバイアスをかけることも含みうる。一実施形態では、パルスDC電源は、少なくとも第1の電圧及び第2の電圧のパルスを提供する。一実施形態では、本方法は、基板上に膜を堆積することをさらに含む。

【0007】

実施形態はまた、ワークピース上に膜を堆積させるための処理ツールも含みうる。一実施形態では、処理ツールはチャンバ本体を含む。一実施形態では、処理ツールはプラズマ源をさらに含む。一実施形態では、プラズマ源は第1のモードで動作し、プラズマ源は、チャンバ本体に流入する1つ以上の処理ガスからプラズマを誘導する。一実施形態では、処理ツールは、ワークピースを支持するためのチャンバ本体内のチャックをさらに含む。一実施形態では、チャックはDC電源に電気的に結合されており、DC電源は第2のモードで動作する。一実施形態では、膜は、1つ以上の処理ガスのみの構成要素を含む。

40

【0008】

上記要約は、すべての実施形態の網羅的なリストを含んでいるわけではない。上に要約されたさまざまな実施形態のすべての適切な組合せ、並びに以下の詳細な説明に開示され、本願とともに提出された特許請求の範囲で特に指摘されたものから実施することができる、すべてのシステム及び方法が含まれることが企図されている。このような組合せは、上記要約に具体的に列挙されていない特定の利点を有している。

50

【図面の簡単な説明】

【0 0 0 9】

【図1】一実施形態による、R F電力と実効D C電圧のグラフ

【図2】一実施形態による、2つの異なる電圧における膜密度及び膜応力のグラフ

【図3】一実施形態による、D C電源に電気的に結合されたチャックを含む処理ツールの断面図

【図4 A】一実施形態による、ピンがD C電源に電気的に結合されている、基板の裏面に接觸するためのピンを含むチャックの断面図

【図4 B】一実施形態による、D C電源に電気的に結合された、埋め込まれた導電性メッシュを含むチャックの断面図

【図4 C】一実施形態による、D C電源に電気的に結合された導電性コーティングを含むチャックの断面図

【図5】一実施形態による、D Cバイアスチャックを使用する基板処理レシピのプロセスフロー図

【図6】一実施形態による、1より多い電圧でD Cバイアスチャックを使用する基板処理レシピのプロセスフロー図

【図7】一実施形態による、D Cバイアスチャックを含む処理ツールと組み合わせて使用することができる例示的なコンピュータシステムのブロック図

【発明を実施するための形態】

【0 0 1 0】

本明細書に記載される実施形態によるデバイスは、プラズマ化学気相堆積(C V D)処理ツールを含む。特定の実施形態では、プラズマ化学気相堆積処理ツールのチャックは、パルス高電圧D C電源でバイアスされる。以下の説明には、実施形態の完全な理解を提供するために、多数の特定の詳細が示されている。これらの特定の詳細なしで実施形態を実施することができることは、当業者にとって明らかであろう。他の事例では、実施形態を不必要に曖昧にしないために、周知の態様については詳細に説明されていない。さらには、添付の図面に示されているさまざまな実施形態は例示的な表現であり、必ずしも一定の縮尺で描かれているわけではないものと理解されたい。

【0 0 1 1】

上記のように、従来のプラズマ化学気相堆積(P E C V D)プロセスでは、該プロセスを調整して高品質の膜特性を提供する能力は提供されていない。高品質の膜特性は、高密度、高屈折率、及び低い膜応力を指しうる。したがって、本明細書に記載される実施形態は、処理される基板に適用されるパルスD Cバイアスをさらに含む、P E C V D処理ツールを含みうる。パルスD Cバイアスを使用することにより、膜特性を向上させることができる。例えば、本明細書に記載されるプロセスで形成された炭素膜は、 2.0 g/cm^3 以上の密度、 2.0 以上の屈折率、及び 500 MPa 未満の膜応力の大きさを有しうる。このような膜特性は、約 200 未満などの低温処理によっても得ることができる。

【0 0 1 2】

基板上のプラズマシース全体に周期的な電圧を印加するパルスD Cバイアスにより、プラズマからのイオンを基板に対して高エネルギー(例えば、最大 20 keV)で加速させることができる。これにより、その場での注入効果がもたらされ、膜密度の増加を生じる。さらには、プラズマシースのパルスD Cバイアスは、基板に衝突する実質的にすべてのイオンが同じエネルギーであることを確保できることが認識されるべきである。これは、前述のように、イオンエネルギーの分布をもたらす振動R Fシース電位に対する大幅な改善である。したがって、イオンエネルギー分布は、単一のエネルギー(例えば、約 1 keV から 20 keV)に調整することができる。例えば、 6 kV のパルス電圧は、基板への主に 6 keV のイオンのフラックスをもたらしうる。幾つかの実施形態では、膜特性における特定の結果を提供するために、パルス電圧は、第1の電圧と第2の電圧との間で交互になりうる。例えば、 2 kV の第1のパルス電圧と 8 kV の第2のパルス電圧とを交互にして、所望の膜特性を得ることができる。

10

20

30

40

50

【 0 0 1 3 】

バイアスは R F 電源を用いて基板に適用する（すなわち、基板上に実効 D C バイアスを提供する）ことができるが、本明細書に記載されるようなパルス D C 電源が、改善された膜特性を提供することが見出された。特に、R F 電源を使用して基板にバイアスをかけるには、必要とされる実効 D C バイアスを得るために、はるかに多くの電力が必要である。図 1 に示されるように、R F 電力が増加すると、実効 D C 電圧はフラットになる。したがって、本明細書に開示されている高い D C 電圧（例えば、1 k V を超える）を得るためにには、はるかに多くの R F 電力が必要とされる。このような高電力でプロセスを実行するコストに加えて、電力の大部分は最終的に基板を加熱することとなる。そのため、本明細書に開示されているような低温 P E C V D プロセスは実行不可能になる。

10

【 0 0 1 4 】

P E C V D によって製造された膜では、膜品質と膜応力との間にトレードオフが存在する。関係の一例が図 2 に示されている。図示されるように、膜の密度 ρ が増加すると、膜の応力 σ も増加する。したがって、膜応力 σ も増加するため、高品質の膜（すなわち、高密度 ρ を有する膜）を得るためににはトレードオフが存在する。しかしながら、膜応力 σ の大きさは、基板に D C 電圧を印加することによって低減することができる。例えば、 V_2 を表す線は、 V_1 を表す線よりも所与の膜密度 ρ に対する膜応力 σ の大きさがより小さくなり、 V_2 は V_1 よりも大きくなる。

【 0 0 1 5 】

次に、図 3 を参照すると、一実施形態による、処理ツール 3 0 0 の断面図が示されている。一実施形態では、処理ツール 3 0 0 はチャンバ本体 3 8 0 を含みうる。チャンバ本体 3 8 0 は、1 つ以上の基板 3 5 0 の処理に対応するように、任意のサイズの任意の適切な真空チャンバでありうる。一実施形態では、チャンバ本体 3 8 0 は蓋 3 4 1 を含みうる。一実施形態では、蓋 3 4 1 は、シャワーヘッドなどのガス分配プレート 3 4 0 を支持することができる。一実施形態では、ガス分配プレート 3 4 0 は R F 電源 3 6 5 に電気的に結合されうる。幾つかの実施形態では、R F 電源 3 6 5 は、ガス分配プレート 3 4 0 から分離した電極に電気的に結合されうる。図示されてはいないが、1 つ以上の排気口もまた、チャンバ本体 3 8 0 を通して形成されうることが認識されるべきである。一実施形態では、チャンバ本体 3 8 0 内の圧力は、実施されるプロセスに応じて、約 1 mTorr から 5 0 0 mTorr の間に維持されうる。

20

【 0 0 1 6 】

一実施形態では、チャンバ本体 3 8 0 内の基板 3 5 0 は、チャック 3 5 2 によって支持されうる。チャック 3 5 2 は、幾つかの実施形態では、静電チャックでありうる。一実施形態では、チャック 3 5 2 は、処理中に所望の基板温度を提供するための加熱及び／又は冷却システムを含みうる。例えば、加熱及び／又は冷却システムは、8 0 0 未満の基板温度を維持することができる。幾つかの実施形態では、基板温度は 2 0 0 未満に維持されうる。実施形態は、約 - 2 5 0 から 8 0 0 の間の基板温度を含みうる。処理キット 3 3 0 は、基板 3 5 0 の外縁の周りでチャック 3 5 2 に結合されうる。一実施形態では、チャック 3 5 2 は、チャンバ本体 3 8 0 の外にポートを含むペデスタル 3 5 4 に結合されうる。

30

【 0 0 1 7 】

一実施形態では、チャック 3 5 2 は D C 電源 3 6 0 に電気的に結合されうる。一実施形態では、D C 電源 3 6 0 はパルス D C 電源でありうる。実施形態は、約 1 k Hz から 1 0 0 k Hz の間のパルス周波数を有するパルス D C 電源 3 6 0 を含みうる。一実施形態では、D C 電源 3 6 0 は、- 2 0 k V から 2 0 k V の間でありうる。実施形態はまた、約 - 2 0 k V から 2 0 k V の間の異なる電圧に調整可能な D C 電源 3 6 0 も含みうる。幾つかの実施形態では、複数のパルス D C 電源 3 6 0 が、チャック 3 5 2 に電気的に結合されうる。一実施形態では、パルス D C 電源は、1 % から 1 0 0 % の間のデューティサイクルを有しうる。例えば、周波数 1 k Hz の 1 % デューティサイクルでは、D C 電源は 0 . 0 1 秒間オンになり、0 . 9 9 秒間オフになる。幾つかの実施形態では、D C 電源は常にオンで

40

50

ありうる。

【 0 0 1 8 】

一実施形態では、電源 3 6 0 からの D C 電圧は、電気接触ピン、接触メッシュ、チャック 3 5 2 のバイアスされた表面との直接接触を介して基板に結合されてもよく、あるいは、チャック 3 5 2 を介して容量結合されてもよい。さまざまな結合の実施形態のより詳細な説明が、図 4 A ~ 4 C に関して以下に説明される。

【 0 0 1 9 】

上述の処理ツール 3 0 0 は本質的に例示的なものであり、本明細書に記載される実施形態と併せて多くの異なる処理ツールの構成を使用することができる事が理解されるべきである。例えば、処理ツール 3 0 0 は、容量結合プラズマ（ C C P ）源、誘導結合プラズマ（ I C P ）源、又はマイクロ波プラズマ源を含みうる。実施形態はまた、プラズマが上部発射される、底部発射される、又はその両方である、処理ツールの構成も含む。
10

【 0 0 2 0 】

一実施形態では、パルス D C 電源 3 6 0 によるプラズマシースの D C バイアスは、 D C バイアスを常にオンに保ちつつ、ソースプラズマが連続波モードであるか、 D C バイアスパルスと同期するか、 D C バイアスパルスと非同期であるか、又はパルスマードで、実施することができる。一実施形態では、 D C バイアスのデューティサイクルは、プラズマ源のデューティサイクルと一致する。一実施形態では、プラズマ源のデューティサイクルは、 D C バイアスのデューティサイクルとは異なる。例えば、 D C バイアスとソースプラズマとが同時にオンになってもよく、 D C バイアス又はソースプラズマの一方が他方より前にオフになりうる。一実施形態では、ソースプラズマ及びパルス D C バイアスは、異なる周波数及び同じデューティサイクルを有しうる。一実施形態では、ソースプラズマ及びパルス D C バイアスは、異なる周波数及び異なるデューティサイクルを有しうる。
20

【 0 0 2 1 】

次に図 4 A を参照すると、一実施形態による、基板 1 5 0 を支持しているチャック 4 5 2 の断面図が示されている。例示された実施形態では、チャック 4 5 2 は、パルス D C 電源 4 6 0 に電気的に結合されうる。特定の実施形態では、チャック 4 5 2 は、複数の導電ピン 4 6 1 を含みうる。複数の導電ピン 4 6 1 は、 D C 電源 4 6 0 に電気的に結合されうる。一実施形態では、導電ピン 4 6 1 は、基板 4 5 0 の裏面に直接接触しうる。したがって、 D C バイアスパルスは、基板 4 5 0 に直接結合されうる。一実施形態では、ピン 4 6 1 は任意の適切な導電性材料で形成されうる。一実施形態では、ピンはアルミニウムでありうる。実施形態はまた、複数の材料の層を含む導電ピン 4 6 1 も含みうる。
30

【 0 0 2 2 】

例示された実施形態では、導電ピン 4 6 1 は、チャック 4 5 2 の上面より上に延びるものとして示されている。このような実施形態では、基板 4 5 0 は導電ピン 4 5 2 によって完全に支持されうる。追加の実施形態では、導電ピン 4 6 1 の上面は、チャック 4 5 2 の上面と実質的に同一平面上にありうる。このような実施形態では、基板 4 5 0 は、導電ピン 4 6 1 及びチャック 4 5 2 によって支持されうる。

【 0 0 2 3 】

導電ピン 4 6 1 は、長方形の断面を有するものとして示されているが、実施形態は、任意の形状の導電ピンを含みうることが認識されるべきである。幾つかの実施形態では、導電ピン 4 6 1 は、実質的に平面的でありうる。このような実施形態は、ピンではなく導電性パッドと見なすことができる。さらには、実施形態は、 D C 電源 4 6 0 に電気的に結合されたチャック 4 5 2 の表面上に形成された複数の導電性トレースを含みうる。
40

【 0 0 2 4 】

次に、図 4 B を参照すると、一実施形態による、基板 1 5 0 を支持しているチャック 4 5 2 の断面図が示されている。例示された実施形態では、チャック 4 5 2 内に埋め込まれた導電性メッシュ 4 6 2 が、 D C 電源 4 6 0 に電気的に結合されうる。このような実施形態では、導電性メッシュ 4 6 2 は、チャック 4 5 2 によって支持された基板 4 5 0 に電気的に結合されうる。導電性メッシュ 4 6 2 を埋め込むことにより、導電性メッシュが処理
50

環境から完全に保護されることから、他の実施形態に対して利点を提供することができる。加えて、導電性メッシュ 462 を埋め込むことにより、基板 450 は、それらの間に任意の他の構成要素なしに、チャック 452 によって完全に支持可能になる。

【0025】

一実施形態では、導電性メッシュ 462 は、一又は複数の任意の適切な導電性材料を含みうる。一実施形態では、導電性メッシュは、銅、アルミニウムなどでありうる。一実施形態では、導電性メッシュ 462 は、任意の所望の密度を有しうる。幾つかの実施形態では、導電性メッシュ 462 は、任意選択的に、チャック 452 内に埋め込まれた、導電性プレート及び / 又は導電性トレースのネットワークでありうる。

【0026】

次に、図 4C を参照すると、一実施形態による、基板 150 を支持しているチャック 452 の断面図が示されている。例示された実施形態では、導電性コーティング 463 は、チャック 452 の表面上に形成される。導電性コーティング 463 は、DC 電源 460 に電気的に結合されうる。一実施形態では、導電性コーティング 463 は、任意の適切な導電性材料、又は導電性材料の層でありうる。一実施形態では、導電性コーティング 463 はアルミニウムを含みうる。

【0027】

例示された実施形態では、導電性コーティング 463 は、チャック 452 のすべての表面上に形成されている。しかしながら、導電性コーティング 463 は、チャック 452 の一部の表面上に形成されてもよいことが認識されるべきである。例えば、導電性コーティング 463 は、任意選択的に、チャック 452 の表面上にのみ形成されうる。このような実施形態では、基板 450 は、導電性コーティング 463 上に完全に載せることができる。導電性コーティング 463 は、DC 電源 460 を基板 450 に電気的に結合することができる。

【0028】

追加の実施形態では、チャックが導電性材料を含む場合、導電性コーティングは省略することができる。例えば、チャック 452 の導電性材料は、DC 電源 460 に電気的に結合されうる。このような実施形態では、チャック 452 自体によって DC 電源 460 を基板 450 に電気的に結合することができる。

【0029】

次に、図 5 を参照すると、一実施形態によるプラズマ化学気相堆積 (PECVD) プロセス 590 のプロセスフロー図が示されている。一実施形態では、PECVD プロセス 590 は、基板にバイアスをかけるためのパルス DC 電源を含む処理ツールを用いて実施することができる。例えば、上述の処理ツール 300 を使用して、PECVD プロセス 590 を実施することができる。

【0030】

一実施形態では、PECVD プロセス 590 は、処理ガスを処理チャンバに流すことを行う動作 591 を含みうる。1つ以上の処理ガスを処理チャンバに流して、所望の供給原料を提供し、特定の膜を形成することができることが認識されるべきである。例えば、炭素膜を形成するための PECVD プロセス 590 では、処理ガスは、アセチレン、メタン、プロピレン、エチレン、シクロプロパン、エタン、プロパン、化学式 C_xH_y を有するガス、及び他の炭素含有ソースガスのうちの1つ以上を含むことができる。ケイ素膜が所望される実施形態では、処理ガスは、シリコン、ジシリコン、トリシリコン、テトラシリコン、水素、及び任意の不活性ガスのうちの1つ以上を含むことができる。酸化ケイ素膜が所望される実施形態では、処理ガスは、シリコン、オルトケイ酸テトラエチル (TEOS) のうちの1つ以上を含むことができ、窒化物膜が所望される実施形態では、処理ガスは、シリコン、 NH_3 、 N_2 、 H_2 、及び任意の不活性ガスのうちの1つ以上を含むことができる。 CH_xF_y 膜が所望される実施形態では、処理ガスは、(CH_xF_y 膜を形成するために) 1つ以上のフルオロカーボンを含むことができる。金属又は金属酸化物膜が所望される実施形態では、処理ガスは、1つ以上の有機金属化合物を含むことができる。実施形態はまた、

10

20

30

40

50

酸素含有ソースガス、及び／又は不活性ガスなど、反応を可能にするために必要とされる他のソースガスも含みうる。一実施形態では、基板上に堆積された膜は、1つ以上のソースガスに由来する構成成分のみを含みうる。例えば、形成された膜は、基板上に堆積された別個の膜であり、基板上の既存の膜又は材料の単なる表面改質ではない。

【0031】

次に動作592を参照すると、PECVDプロセス590は、プラズマ源を用いて処理チャンバ内でプラズマを励起することを含みうる。一実施形態では、プラズマ源は、CCP源、ICP源、マイクロ波プラズマ源、又は任意の他の供給源でありうる。一実施形態では、ソースプラズマ周波数は、100kHzから100GHzの間でありうる。一実施形態では、プラズマ源は、上部発射される、下部発射される、又はその両方でありうる。後述するように、プラズマ源は、パルスモードで動作させることができる。パルスモードで動作させる場合、パルスの周波数は、放出される電磁放射の周波数とは異なる周波数であることが認識されるべきである。例えば、パルス周波数は、1kHzから100kHzの間であってよく、ソースプラズマによって放出される電磁放射は、約100kHzから100GHzの間でありうる。

【0032】

次に、動作593を参照すると、PECVDプロセス590は、パルスDCバイアスを用いて基板にバイアスをかけることを含みうる。一実施形態では、パルスDCバイアスは、約1kVから20kVの間でありうる。一実施形態では、パルスの周波数は、1kHzから100kHzの間でありうる。パルスDCバイアスは、イオンエネルギーを特定のレベルに調整可能にすることが認識されるべきである。例えば、パルスDCバイアスを使用すると、すべてが実質的に同じイオンエネルギーを有する、基板へと向かうイオンのフラックスが生じる。さらには、高いイオンエネルギー（例えば、最大約20keV）に起因して、イオン衝撃効果が得られる。イオン衝撃効果により、密度が高く、光学特性が向上し、膜応力が比較的低い膜がもたらされる。加えて、イオンエネルギーが主にDCバイアスに由来することから、PECVDプロセス590は、イオンエネルギーとプラズマ密度との独立した制御を可能にする。

【0033】

一実施形態では、プラズマ源は、第1のモードで動作させることができ、DC電源は、第2のモードで動作させることができる。一実施形態では、第1のモードは、第1の周波数と第1のデューティサイクルとを含み、第2のモードは、第2の周波数と第2のデューティサイクルとを含むパルスモードである。一実施形態では、PECVDプロセス590は、第2の周波数に等しい第1の周波数と、第2のデューティサイクルに等しい第1のデューティサイクルとを含みうる。一実施形態では、PECVDプロセス590は、第2の周波数に等しい第1の周波数と、第2のデューティサイクルとは異なる第1のデューティサイクルとを含みうる。一実施形態では、PECVDプロセス590は第2の周波数とは異なる第1の周波数を含むことができ、第1のデューティサイクルは第2のデューティサイクルと等しくなりうる。一実施形態では、PECVDプロセス590は第2の周波数とは異なる第1の周波数を含むことができ、第1のデューティサイクルは第2のデューティサイクルとは異なりうる。一実施形態では、第1及び第2のデューティサイクルは、1%から99%の間でありうる。

【0034】

一実施形態では、DCバイアスは、パルスを含む第2のモードで動作させることができ、ソースプラズマは、連続波モードを含む第1のモードで動作させることができる。一実施形態では、DCバイアスパルスは、ソースプラズマが常にオンの状態で動作させることができる。一実施形態では、DCバイアスパルスは、ソースプラズマがDCバイアスパルスと同期していない状態で動作させることができる。一実施形態では、DCバイアスパルスは、DCバイアスを常にオンに保ちつつ、ソースプラズマがパルスマードにある状態で動作させることができる。

【0035】

10

20

30

40

50

実施形態によれば、P E C V D プロセス 590 は、低い基板温度を用いて実施することができる。例えば、P E C V D プロセス 590 は、約 -250 から 800 の間の基板温度を用いて実施することができる。特定の実施形態では、基板温度は 200 未満でありうる。R F のみのプラズマシステムを用いたこのような低温プロセスは、本明細書に記載される実施形態によって可能になるものに匹敵する高品質の膜を形成することができないことに留意されたい。例えば、最大イオンエネルギーを増加させることによって R F C C P 膜の品質を高めるためには、図 1 に示されるように、R F 電力を大幅に増加させることが必要とされる。例えば、7.5 kV の実効 D C バイアスを実現するには、約 17 kW の R F 電力が必要とされうる。プラズマに印加される電力源が基板を加熱することから、このような低温プロセスは、現在、既存の R F のみの P E C V D プロセスでは実現不可能である。

10

【 0036 】

P E C V D プロセス 590 によって形成された膜は、D C バイアスでパルス化された基板を使用することなく、同様の P E C V D プロセスと比較して優れた膜品質を示している。例えば、パルス D C 電源からの 1 kV の基板バイアスの有無にかかわらず、100W から 1,000W の電源 (162 MHz の上部発射 C C P) を使用して 2 m Torr から 15 m Torr の間のプラズマを形成するアセチレン又はメタンのソースガスを使用することにより、P E C V D プロセス 590 によって形成された膜の優れた膜品質が実証された。D C バイアスのない膜では、屈折率は 1.9、密度は 1.5 g / cm³、応力は -300 MPa であった。P E C V D プロセス 590 によって形成された膜では、屈折率は 2.5、密度は 2.0 g / cm³、膜応力の大きさは約 500 MPa であった。特に、改善された膜品質は、少なくとも一部には、基板の表面にイオン衝撃をもたらす、特異的な高イオンエネルギーでのイオンの大きいフラックスに起因することに留意されたい。

20

【 0037 】

本明細書に記載される実施形態は、イオンエネルギーを正確に調整する能力を含む P E C V D プロセスを含む。したがって、本明細書に記載される実施形態による P E C V D プロセスは、交互のイオンエネルギーのイオンフラックスを用いた膜の形成を可能にする。このような P E C V D プロセス 690 の一例が、図 6 のフロー図に関して説明される。

【 0038 】

一実施形態では、P E C V D プロセス 690 は、処理ガスを処理チャンバに流すことを行う動作 691 を含みうる。1 つ以上の処理ガスを処理チャンバに流して、所望の供給原料を提供し、特定の膜を形成することができる事が認識されるべきである。例えば、炭素膜を形成する P E C V D プロセス 690 では、処理ガスは、アセチレン、メタン、又は他の炭素含有ソースガスのうちの 1 つ以上を含みうる。他の膜が望ましい実施形態では、処理ガスは、オルトケイ酸テトラエチル (T E O S) (ケイ素又は酸化ケイ素膜を形成)、シラン及び窒素 (Si N 膜を形成)、フルオロカーボン (C H x F y 膜を形成)、又は有機金属化合物 (金属又は金属酸化物膜を形成) のうちの 1 つ以上を含みうる。実施形態はまた、酸素含有ソースガス、及び / 又は不活性ガスなど、反応を可能にするために必要とされる他のソースガスも含みうる。

30

【 0039 】

次に動作 692 を参照すると、P E C V D プロセス 690 は、プラズマ源を用いて処理チャンバ内でプラズマを励起することを含みうる。一実施形態では、プラズマ源は、C C P 源、I C P 源、マイクロ波プラズマ源、又は任意の他の供給源でありうる。一実施形態では、ソースプラズマ周波数は、100 kHz から 100 GHz の間でありうる。一実施形態では、プラズマ源は、上部発射される、下部発射される、又はその両方でありうる。

40

【 0040 】

次に、動作 693 を参照すると、P E C V D プロセス 690 は、第 1 の電圧でパルス D C バイアスを用いて基板にバイアスをかけることを含みうる。一実施形態では、第 1 のパルス D C バイアスは、約 -20 kV から 20 kV の間でありうる。一実施形態では、パルスの周波数は、1 kHz から 100 kHz の間でありうる。パルス D C バイアスは、イオ

50

ンエネルギーを特定のレベルに調整可能にすることが認識されるべきである。例えば、パルスDCバイアスを使用することにより、すべてが実質的に同じ第1のイオンエネルギーを有する、基板へと向かうイオンのフラックスが生じる。

【0041】

次に、動作694を参照すると、PECVDプロセス690は、第2の電圧でパルスDCバイアスを用いて基板にバイアスをかけることを含みうる。一実施形態では、第2のパルスDCバイアスは、約-20kVから20kVの間でありうる。一実施形態では、パルスの周波数は、1kHzから100kHzの間でありうる。パルスDCバイアスは、イオンエネルギーを特定のレベルに調整可能にすることが認識されるべきである。例えば、パルスDCバイアスを使用することにより、すべてが実質的に同じ第2のイオンエネルギーを有する、基板へと向かうイオンのフラックスが生じる。一実施形態では、第2の電圧は第1の電圧とは異なりうる。一実施形態では、第1の電圧は2kVとすることができる、第2の電圧は8kVとすることができる。

10

【0042】

一実施形態では、第1のパルスDC電圧は、第1の期間パルス化することができ、第2のパルスDC電圧は、第2の期間パルス化することができる。幾つかの実施形態では、PECVDプロセス690は、第2の期間の後、第1のパルスDC電圧を繰り返さずに、終了することができる。他の実施形態では、パルスDC電圧は、第1のパルスDC電圧と第2のパルスDC電圧との間で任意の回数、交互に行うことができる。一実施形態では、2より多いパルスDC電圧をPECVDプロセス690で使用することができる。例えば、第1のパルスDC電圧、第2のパルスDC電圧、及び第3のパルスDC電圧を使用して、PECVDプロセス690中に、基板にバイアスをかけることができる。実施形態はまた、0Vの第1の電圧、第2の電圧、第3の電圧なども含みうることが認識されるべきである。例えば、第1の電圧は、-20kVと20kVの間であってよく、第2の電圧は0Vでありうる。

20

【0043】

本明細書の実施形態に記載されるPECVDプロセスは、任意の順序で動作させることができることが認識されるべきである。例えば、PECVDプロセス590は、3つの別個の処理動作(591、592、及び593)mを含み、PECVDプロセス690は、4つの別個の処理動作(691、692、693、及び694)を含む。しかしながら、処理動作は任意の順序で実施することができ、逐次的に実施する必要はないことが認識されるべきである。例えば、2つ以上の処理動作は、同時に、又は少なくとも部分的に同時に実施することができる。

30

【0044】

次に図7を参照すると、一実施形態による、処理ツールの例示的なコンピュータシステム760のブロック図が示されている。一実施形態では、コンピュータシステム760は、処理ツールに結合され、処理ツール内の処理を制御する。コンピュータシステム760は、ローカルエリアネットワーク(LAN)、イントラネット、エクストラネット、又はインターネットにおいて、他のマシンに接続(例えば、ネットワーク化)されうる。コンピュータシステム760は、クライアント-サーバネットワーク環境ではサーバ又はクライアントマシンの能力で、あるいは、ピア・ツー・ピア(又は分散)ネットワーク環境ではピアマシンとして、動作することができる。コンピュータシステム760は、パーソナルコンピュータ(PC)、タブレットPC、セットトップボックス(STB)、携帯情報端末(PDA)、携帯電話、ウェブアプライアンス、サーバ、ネットワークルータ、スイッチ又はブリッジ、若しくは、そのマシンによって実行されるアクションを指定する一連の命令(逐次的又はその他)を実行することができる任意のマシンでありうる。さらには、コンピュータシステム760について単一のマシンのみが示されているが、「機械/マシン」という用語はまた、本明細書に記載される方法論のうちのいずれか1つ以上を実行するための命令の(又は複数の)セットを個別に又は共同で実行するマシン(例えば、コンピュータ)の集合を含むと解釈されるものとする。

40

50

【 0 0 4 5 】

コンピュータシステム 760 は、該コンピュータシステム 760 (又は他の電子デバイス) をプログラムして、実施形態によるプロセスを実行するために用いることができる、命令を格納した非一時的な機械可読媒体を有するコンピュータプログラム製品又はソフトウェア 722 を含みうる。機械可読媒体は、マシン (例えば、コンピュータ) によって可読な形式で情報を格納又は送信するための任意の機構を含む。例えば、機械可読 (例えば、コンピュータ可読) 媒体は、機械 (例えば、コンピュータ) 可読記憶媒体 (例えば、読み出し専用メモリ ('ROM'))、ランダムアクセスメモリ ('RAM')、磁気ディスク記憶媒体、光記憶媒体、フラッシュメモリデバイスなど)、機械 (例えば、コンピュータ) 可読伝送媒体 (電気、光、音響、又は他の形態の伝播信号 (例えば、赤外線信号、デジタル信号など)) などを含む。

10

【 0 0 4 6 】

一実施形態では、コンピュータシステム 760 は、バス 730 を介して互いに通信する、システムプロセッサ 702、メインメモリ 704 (例えば、読み出し専用メモリ (ROM)、フラッシュメモリ、同期DRAM (SDRAM) 又はランバスDRAM (RDRAM) などのダイナミックランダムアクセスメモリ (DRAM) など)、スタティックメモリ 706 (例えば、フラッシュメモリ、スタティックランダムアクセスメモリ (SRAM) など) 及び、二次メモリ 718 (例えば、データ記憶装置) を含む。

20

【 0 0 4 7 】

システムプロセッサ 702 は、マイクロシステムプロセッサ、中央処理装置などといった 1 つ以上の汎用処理デバイスを表している。より具体的には、システムプロセッサは、複合命令セットコンピューティング (CISC) マイクロシステムプロセッサ、縮小命令セットコンピューティング (RISC) マイクロシステムプロセッサ、超長命令語 (VLIW) マイクロシステムプロセッサ、他の命令セットを実行するシステムプロセッサ、又は命令セットの組合せを実行するシステムプロセッサでありうる。システムプロセッサ 702 はまた、特定用途向け集積回路 (ASIC)、フィールドプログラマブルゲートアレイ (FPGA)、デジタル信号システムプロセッサ (DSP)、ネットワークシステムプロセッサなどといった 1 つ以上の専用処理デバイスでありうる。システムプロセッサ 702 は、本明細書に記載される動作を実行するための処理論理 726 を実行するように構成される。

30

【 0 0 4 8 】

コンピュータシステム 760 は、他のデバイス又はマシンと通信するためのシステムネットワークインターフェースデバイス 708 をさらに含みうる。コンピュータシステム 760 はまた、ビデオディスプレイユニット 710 (例えば、液晶ディスプレイ (LCD)、発光ダイオードディスプレイ (LED)、又は陰極線管 (CRT))、英数字入力デバイス 712 (例えば、キーボード)、カーソル制御デバイス 714 (例えば、マウス)、及び信号生成デバイス 716 (例えば、スピーカー) も含みうる。

【 0 0 4 9 】

二次メモリ 718 は、本明細書に記載される方法論又は機能のうちのいずれか 1 つ以上を具現化する 1 つ以上の命令セット (例えば、ソフトウェア 722) が格納される機械アクセス可能記憶媒体 731 (又は、より具体的にはコンピュータ可読記憶媒体) を含みうる。ソフトウェア 722 はまた、コンピュータシステム 760 によるその実行中に、メインメモリ 704 内及び / 又はシステムプロセッサ 702 内に、完全に又は少なくとも部分的に存在してよく、メインメモリ 704 及びシステムプロセッサ 702 はまた、機械可読記憶媒体も構成しうる。ソフトウェア 722 はさらに、システムネットワークインターフェースデバイス 708 を介してネットワーク 720 で送信又は受信されうる。

40

【 0 0 5 0 】

例示的な実施形態では、機械アクセス可能記憶媒体 731 は単一の媒体であるものとして示されているが、「機械可読記憶媒体」という用語は、1 つ以上の命令セットを格納する単一の媒体又は複数の媒体 (例えば、集中型又は分散型データベース、及び / 又は関連

50

するキャッシュ及びサーバ)を含むと解釈されるべきである。「機械可読記憶媒体」という用語はまた、機械によって実行するための命令セットを記憶又は符号化することができ、機械にいずれか1つ以上の方法論を実行させる、任意の媒体を含むと解釈されるものとする。したがって、「機械可読記憶媒体」という用語は、限定はしないが、固体メモリ、並びに光媒体及び磁気媒体を含むと解釈されるものとする。

【0051】

前述の明細書では、特定の例示的な実施形態が説明されてきた。以下の特許請求の範囲から逸脱することなく、それにさまざまな修正を加えることは明らかであろう。したがって、明細書及び図面は、限定を意味するよりも、例示を意味すると見なされるべきである。

10

20

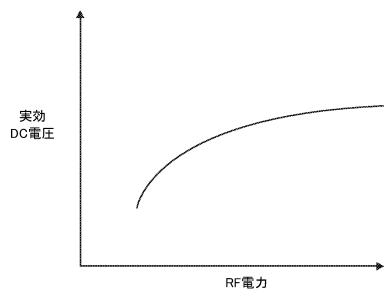
30

40

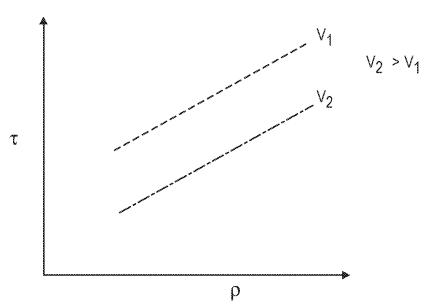
50

【図面】

【図 1】

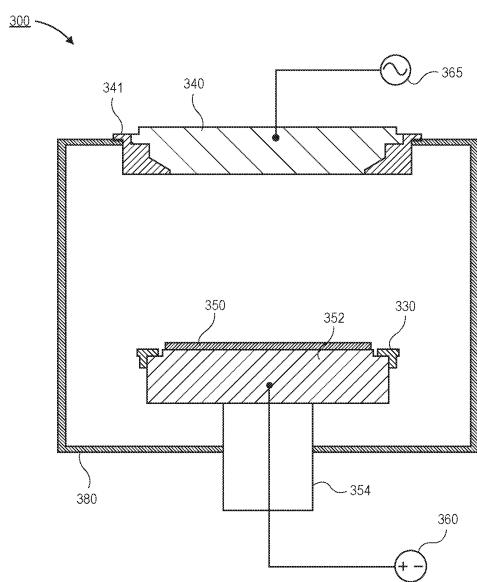


【図 2】

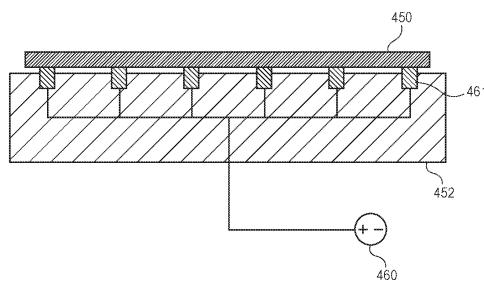


10

【図 3】



【図 4 A】



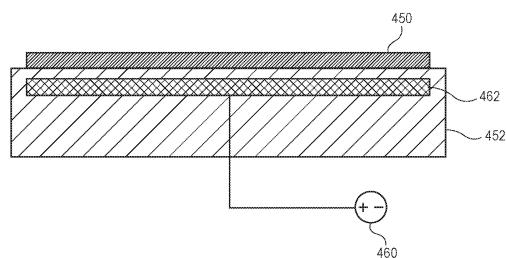
20

30

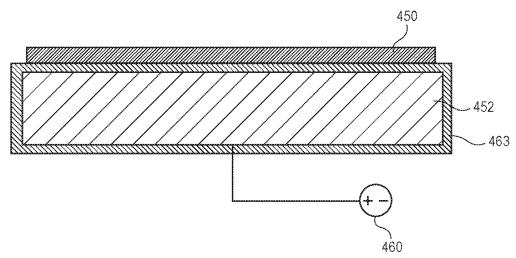
40

50

【図 4 B】

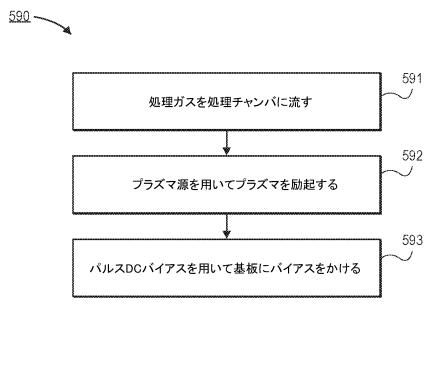


【図 4 C】

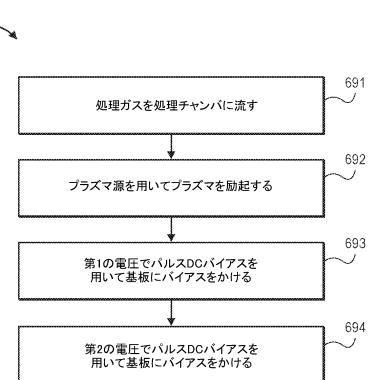


10

【図 5】



【図 6】



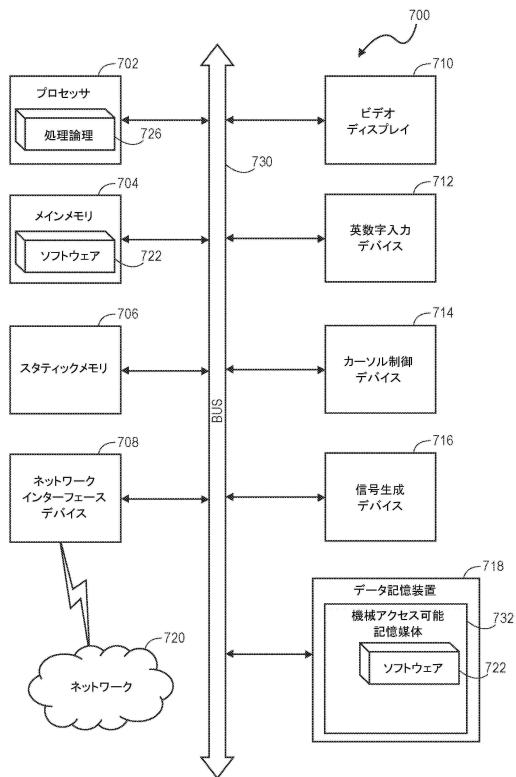
20

30

40

50

【図 7】



10

20

30

40

50

フロントページの続き

米国(US)

82, サンラモン, ブレイクスリー ドライブ 1740

(72)発明者 コー, トラヴィス

アメリカ合衆国 カリフォルニア 94085, サニーヴェール, ウエスト イーグルウッド ア
ヴェニュー 311

(72)発明者 ファン, シモン

アメリカ合衆国 カリフォルニア 95008, キャンベル, ネイディーン ドライブ 1175

(72)発明者 クラウス, フィリップ アレン

アメリカ合衆国 カリフォルニア 95125, サンノゼ, ブロードウェイ アヴェニュー 1006

合議体

審判長 粟野 正明

審判官 池渕 立

審判官 土屋 知久

(56)参考文献 特開平06-314660号公報(JP, A)

特開平07-118860号公報(JP, A)

特開2012-104382号公報(JP, A)

特開平10-204636号公報(JP, A)