

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4339521号
(P4339521)

(45) 発行日 平成21年10月7日(2009.10.7)

(24) 登録日 平成21年7月10日(2009.7.10)

(51) Int. Cl.		F I	
HO4L 27/00	(2006.01)	HO4L 27/00	B
HO3M 13/09	(2006.01)	HO3M 13/09	
HO3M 13/27	(2006.01)	HO3M 13/27	
HO3M 13/29	(2006.01)	HO3M 13/29	
HO4B 14/04	(2006.01)	HO4B 14/04	D

請求項の数 30 (全 24 頁) 最終頁に続く

(21) 出願番号	特願2000-586057 (P2000-586057)	(73) 特許権者	502086784
(86) (22) 出願日	平成11年10月15日 (1999.10.15)		エリクソン インコーポレイテッド
(65) 公表番号	特表2002-532007 (P2002-532007A)		ERICSSON INC.
(43) 公表日	平成14年9月24日 (2002.9.24)		アメリカ合衆国 テキサス州 75024
(86) 国際出願番号	PCT/US1999/024170		, プラノ, レガシー ドライブ 6300
(87) 国際公開番号	W02000/033527		6300 Legacy Drive, P
(87) 国際公開日	平成12年6月8日 (2000.6.8)		lano, Texas 75024, U.
審査請求日	平成18年10月10日 (2006.10.10)		S. A.
(31) 優先権主張番号	09/201, 651	(74) 代理人	100076428
(32) 優先日	平成10年11月30日 (1998.11.30)		弁理士 大塚 康徳
(33) 優先権主張国	米国 (US)	(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘

最終頁に続く

(54) 【発明の名称】 符号化ビットおよび非符号化ビットを含む変調された信号をマルチパス復調を用いて受信するためのシステムおよび方法

(57) 【特許請求の範囲】

【請求項1】

1つのデータ・フレームからの第1のサブセット・ビットに対応する符号化ビットおよび同データ・フレームからの第2のサブセット・ビットに対応する非符号化ビットを表すシンボルを含む逐次的に送信される複数のスロットを含む変調された信号を受信するための方法であって、

第1スロットを受信する工程(100)、

前記第1スロットを復調して、符号化ビット位置および非符号化ビット位置を有する第1スロット推定値を提供する工程(102)、

前記第1スロット推定値の前記符号化ビット位置を復号して、第1の復号ビット推定値を提供する工程(108)、

を含み、次の

前記第1スロットをトレリス制約付き復調して、符号化ビット位置および非符号化ビット位置を有する第2スロット推定値を提供する工程(114)であって、符号化ビット位置の前記第2スロット推定値が前記第1の復号ビット推定値に従って、少なくとも次の1つによって制約される工程、

(a) 前記第1スロットの前記符号化ビット位置の1つに対応する場所にビット推定値を有し、それが前記第1の復号ビット位置の関連するものとは異なっている少なくとも1つのビット経路候補を、前記ビット推定値が前記第1の復号ビット推定値の前記関連するものと異なっているという判定に応じて、復調の間に無視する工程、および

10

20

(b) 前記第1スロットの前記符号化ビット位置の1つに対応する場所にビット推定値を有し、それが前記第1の復号ビット位置の関連するものとは異なっている少なくとも1つのビット経路候補のメトリックをバイアスし、前記ビット推定値が前記第1の復号ビット推定値の前記関連するものと異なっているとする判定に応じて前記少なくとも1つのビット経路候補を敬遠する工程、

前記第2スロット推定値の前記符号化ビット位置を復号して、第2の復号ビット推定値を提供する工程(118)、および

前記第2の復号ビット推定値を前記第2スロット推定値の前記非符号化ビット位置と組み合わせて、受信データ・フレーム推定値を提供する工程(120)、を含むことを特徴とする方法。

10

【請求項2】

請求項1記載の方法であって、更に、前記第1スロット推定値の前記符号化ビット位置を復号する前記工程(108)の後に、前記第1の復号ビット推定値中で誤りを検出する前記工程(110)が続き、また前記第2スロット推定値の前記符号化ビット位置を復号する前記工程(118)が、前記誤り検出工程で誤りが検出された場合に、前記第1スロット推定値の前記符号化ビット位置を復号することによって第2の復号ビット推定値を提供する前記工程を含んでいることを特徴とする方法。

【請求項3】

請求項2記載の方法であって、更に、前記第1の復号ビット推定値が少なくとも1つの誤り検出ビットを含んでおり、また前記検出工程(110)が、前記少なくとも1つの誤り検出ビットに基づいて前記第1の復号ビット推定値中で誤りを検出する前記工程を含んでいることを特徴とする方法。

20

【請求項4】

請求項1記載の方法であって、更に、前記第1スロットをトレリス制約付き復調する前記工程(114)が、前記第1スロットの前記符号化ビット位置の1つに対応する場所にビット推定値を有し、それが前記第1の復号ビット位置の関連するものとは異なっている少なくとも1つのビット経路候補を、前記ビット推定値が前記第1の復号ビット推定値の前記関連するものと異なっているとする判定に応じて、復調の間に無視することによって、前記第1スロットをトレリス制約付き復調する前記工程を含んでいることを特徴とする方法。

30

【請求項5】

請求項4記載の方法であって、更に、前記第1スロットをトレリス制約付き復調する前記工程(114)が、前記第1スロットの前記符号化ビット位置の1つに対応する場所に1つのビット推定値を有し、それが前記第1の復号ビット推定値の関連するものとは異なっている任意のビット経路候補を復調時に無視する前記工程を含んでいることを特徴とする方法。

【請求項6】

請求項1記載の方法であって、更に、前記第1スロットをトレリス制約付き復調する前記工程(114)が、前記第1スロットの前記符号化ビット位置の1つに対応する場所に1つのビット推定値を有し、それが前記第1の復号ビット推定値の関連するものとは異なっている少なくとも1つのビット経路候補のメトリックをバイアスし、前記ビット推定値が前記第1の復号ビット推定値の関連するものと異なっているとする判定に応じて前記少なくとも1つのビット経路候補を敬遠する前記工程を含んでいることを特徴とする方法。

40

【請求項7】

請求項6記載の方法であって、更に、前記第1スロット推定値の前記符号化ビット位置を復号する前記工程(108)が、各々関連する軟信頼値を有する第1の復号ビット推定値を提供するための前記第1スロット推定値の前記符号化ビット位置を復号する前記工程を含んでおり、また前記第1スロットをトレリス制約付き復調する前記工程(114)が、前記第1スロットの前記符号化ビット位置の1つに対応する場所に1つのビット推定値を有し、それが前記第1の復号ビット推定値の関連するものとは異なっている前記少なくと

50

も1つのビット経路候補のメトリックを、前記第1の復号ビット推定値の前記関連する1つの前記関連する軟信頼値に基づいてバイアスする前記工程を含んでいることを特徴とする方法。

【請求項8】

請求項4または請求項6記載の方法であって、更に、前記第2スロット推定値の前記符号化ビット位置を復号する前記工程(118)の後に、前記制約付き復調を制約するために最近の復号工程からの前記復号ビット位置を使用して、カウンタが終了するまで前記第2スロット推定値の前記符号化ビット位置を制約付き復調および復号する前記工程を反復する前記工程が続いており、また前記組み合わせる工程が、前記反復的な工程からの復号ビット推定値の最終的な組を前記反復的な工程からの最終的なスロット推定値の前記非符号化ビット推定値と組み合わせる前記受信フレーム推定値を提供する前記工程を含んでいることを特徴とする方法。

10

【請求項9】

請求項4または請求項6記載の方法であって、前記第2スロット推定値の前記符号化ビット位置を復号する前記工程(118)の後に、前記制約付き復調を制約するために最近の復号工程からの前記復号ビット位置を使用して、信頼性基準が満たされるまで前記第2スロット推定値の前記符号化ビット位置を制約付き復調および復号する前記工程を反復する前記工程が続いており、また前記組み合わせる工程が、前記反復的な工程からの復号ビット推定値の最終的な組を前記反復的な工程からの最終的なスロット推定値の前記非符号化ビット推定値と組み合わせる前記受信されたフレーム推定値を提供する前記工程を含んでいることを特徴とする方法。

20

【請求項10】

請求項4または請求項6記載の方法であって、更に、前記第1スロットを復調する前記工程(102)が、差動復号器を用いて前記第1スロットを復調する前記工程を含んでいることを特徴とする方法。

【請求項11】

請求項4または請求項6記載の方法であって、更に、前記第1スロットを復調する前記工程(102)が、信頼性基準が満たされる場合には差動復号器を使用して前記第1スロットを復調し、また信頼性変化の基準が満たされない場合には前記第1スロットを畳み込み復調する前記工程を含んでいることを特徴とする方法。

30

【請求項12】

請求項4または請求項6記載の方法であって、更に、制約付き復調する前記工程(114)が、生き残り当り処理(per-survivor process)を使用して制約付き復調する前記工程を含んでいることを特徴とする方法。

【請求項13】

請求項4または請求項6記載の方法であって、更に、前記第1スロットを復調する前記工程(102)が前記第1スロット推定値を第1のメモリ場所(56')に記憶する前記工程を含んでおり、また制約付き復調する前記工程(114)が前記第2スロット推定値を前記第1メモリ場所(56')に記憶する前記工程を含んでいることを特徴とする方法。

40

【請求項14】

請求項1記載の方法であって、更に、インターリーブされたデータ送信を提供するために、前記データ・フレームからの第1セグメント・ビットが前記第1スロットに含まれ、また前記データ・フレームからの第2セグメント・ビットが第2スロット中に含まれていることを特徴とする方法。

【請求項15】

請求項14記載の方法であって、更に、前記第1スロットが前記第2スロットの前に受信され、また前記トレリス制約付き復調工程(114)の前に、前記復号ビット位置、前記第1スロット推定値の前記非符号化ビット位置からのビット、および前記第2セグメント・ビットに対応する未知のビットを組み合わせる再生スロットを提供するための前記工程が先行しており、更に前記トレリス制約付き復調工程が、復調時のトレリス遷移を制限す

50

るために前記再生スロットを使用してトレリス制約付き復調する前記工程を含んでいることを特徴とする方法。

【請求項 16】

請求項 15 記載の方法であって、更に、前記第 1 スロットをトレリス制約付き復調する前記工程 (114) が、前記第 1 スロットの前記復号ビット位置の 1 つに対応する場所にビット推定値を有し、それが前記再生スロット中の前記第 1 復号ビット推定値の関連するものと異なっている少なくとも 1 つのビット経路を候補のメトリックをバイアスし、前記ビット推定値が前記第 1 の復号ビット推定値の前記関連するものと異なっていると判断に応じて前記少なくとも 1 つのビット経路候補を敬遠する前記工程を含んでいることを特徴とする方法。

10

【請求項 17】

請求項 15 記載の方法であって、更に、前記第 1 スロット推定値の前記符号化ビット位置を復号する前記工程 (108) が、前記第 1 スロット推定値の前記符号化ビット位置を復号して、各々関連する軟信頼値を有する第 1 の復号ビット推定値を提供するための前記工程を含んでおり、また前記第 1 スロットをトレリス制約付き復調する前記工程 (114) が、前記再生スロットに基づいて、また前記関連する軟信頼値の関連する 1 つに基づいて、選ばれたビット経路候補のメトリックをバイアスすることによって復調時のトレリス遷移を制限する前記工程を含んでいることを特徴とする方法。

【請求項 18】

請求項 15 記載の方法であって、更に、前記トレリス制約付き復調工程 (114) が、生き残り当り処理を使用して制約付き復調する前記工程を含んでいることを特徴とする方法。

20

【請求項 19】

請求項 14 記載の方法であって、更に、前記受信工程 (100) が前記第 1 スロットおよび前記第 2 スロットを受信する前記工程を含んでおり、また前記復調工程 (102) が前記第 1 スロットおよび前記第 2 スロットを復調して各々前記データ・フレームに対応する符号化ビット位置および非符号化ビット位置を有する第 1 スロット推定値および第 2 スロット推定値を提供する前記工程を含んでおり、また前記第 1 スロットを復号する前記工程 (108) が前記第 1 および第 3 のスロット推定値をデインターリーブし (106)、前記データ・フレームに対応する前記符号化ビット位置を復号して (108) 第 1 の復号ビット推定値を提供する前記工程を含んでいることを特徴とする方法。

30

【請求項 20】

請求項 19 記載の方法であって、更に、前記受信工程 (100) が、前記第 2 スロットを受信し、その後に前記第 1 スロットを受信する前記工程を含んでいることを特徴とする方法。

【請求項 21】

請求項 4 または請求項 6 記載の方法であって、更に、前記第 1 スロットをトレリス制約付き復調する前記工程 (114) が、複数のトレリス・ステージを有する M アルゴリズムを使用して前記第 1 スロットをトレリス制約付き復調する前記工程を含んでいることを特徴とする方法。

40

【請求項 22】

請求項 21 記載の方法であって、更に、トレリス制約付き前記復調工程 (114) が前記複数のトレリス・ステージの少なくとも 1 つに対して複数の生き残り状態を指定する前記工程を含んでいることを特徴とする方法。

【請求項 23】

請求項 22 記載の方法であって、更に、複数の生き残り状態を指定する前記工程が、許容できる経路のみを生き残り状態として継続するように前記複数のトレリス・ステージの前記複数の生き残り状態を指定する前記工程を含んでいることを特徴とする方法。

【請求項 24】

請求項 4 または請求項 6 記載の方法であって、更に、前記第 2 スロット推定値を復号する

50

先行工程（ 1 1 8 ）からの前記第 2 復号ビット推定値を後続の制約付き復調工程（ 1 1 4 ）のために使用して、前記第 2 スロット推定値に対する前記制約付き復調工程（ 1 1 4 ）および前記復号工程（ 1 1 8 ）を再帰的に反復する前記工程を特徴とする方法。

【請求項 2 5】

請求項 2 4 記載の方法であって、更に、前記再帰的反復工程が、カウンタが終了するまで前記第 2 スロット推定値の前記制約付き復調（ 1 1 4 ）および復号（ 1 1 8 ）を再帰的に反復する前記工程を含んでいることを特徴とする方法。

【請求項 2 6】

請求項 2 4 記載の方法であって、更に、前記再帰的反復工程が、信頼性基準が満たされるまで前記第 2 スロット推定値の前記制約付き復調（ 1 1 4 ）および復号（ 1 1 8 ）を再帰的に反復する前記工程を含んでいることを特徴とする方法。

10

【請求項 2 7】

1 つのデータ・フレームからの第 1 サブセット・ビットに対応する符号化ビットおよび同データ・フレームからの第 2 サブセット・ビットに対応する非符号化ビットを表すシンボルを含む逐次的に送信される複数のスロットを含む変調された信号を受信するための受信機システム（ 3 0 , 3 0 ' ）であって、

前記送信されたスロットを受信するように構成された受信機（ 3 2 , 5 0 , 5 2 , 3 4 ）

、
前記受信機（ 3 2 ）へつながれて、受信したスロットから第 1 スロット推定値を生成するように構成された第 1 復調器（ 5 4 ）

20

前記復調器（ 5 4 ）へつながれて前記第 1 スロット推定値および制約スロットから第 1 の復号ビット推定値を提供する第 1 復号器（ 6 2 ）

を含み、前記システムが

前記制約スロットに基づいて第 2 スロット推定値を生成するように構成されたトレリス制約付き復調器（ 5 4 ）、であって符号化ビット位置の前記第 2 スロット推定値が少なくとも次の 1 つによって、前記第 1 の復号ビット推定値に従って制約されるようになっており

（ a ）前記第 1 スロットの前記符号化ビット位置の 1 つに対応する場所にビット推定値を有し、それが前記第 1 の復号ビット位置の関連するものとは異なっている少なくとも 1 つのビット経路候補を、前記ビット推定値が前記第 1 の復号ビット推定値の前記関連するものと異なるとする判定に応じて、復調の間に無視する工程、および

30

（ b ）前記第 1 スロットの前記符号化ビット位置の 1 つに対応する場所にビット推定値を有し、それが前記第 1 の復号ビット位置の関連するものとは異なっている少なくとも 1 つのビット経路候補のメトリックをバイアスし、前記ビット推定値が前記第 1 の復号ビット推定値の前記関連するものと異なるとする判定に応じて前記少なくとも 1 つのビット経路候補を敬遠する工程、

前記制約付き復調器（ 5 4 ）へつながれて、前記第 2 スロット推定値から第 2 の復号ビット推定値を提供する第 2 復号器（ 6 2 ）、および

前記第 2 スロット推定値の第 2 の復号ビット推定値と非符号化ビット位置とを組み合わせる受信データ・フレーム推定値を提供する手段（ 6 4 , 6 4 ' , 6 5 ）、
を特徴とする受信機システム（ 3 0 , 3 0 ' ）。

40

【請求項 2 8】

請求項 2 7 記載の受信機システム（ 3 0 , 3 0 ' ）であって、更に、前記復調器（ 5 4 ）が差動復号器であることを特徴とする受信機システム（ 3 0 , 3 0 ' ）。

【請求項 2 9】

請求項 2 7 記載の受信機システム（ 3 0 , 3 0 ' ）であって、更に、前記第 1 スロット推定値および前記第 2 スロット推定値を記憶するように構成されたバッファ・メモリ（ 5 6 , 5 6 ' , 5 7 ）を含むことを特徴とする受信機システム（ 3 0 , 3 0 ' ）。

【請求項 3 0】

請求項 2 9 記載の受信機システム（ 3 0 , 3 0 ' ）であって、更に、前記バッファ・メモ

50

リ(56')が前記第1スロット推定値および前記第2スロット推定値を前記同じ記憶場所に記憶するように構成されていることを特徴とする受信機システム(30,30')。

【発明の詳細な説明】

【0001】

(発明の分野)

本発明は電気通信システムに関するものであって、更に詳細には変調された信号を受信するためのシステムおよび方法に関する。

【0002】

(発明の背景)

加入者へ音声およびデータ通信を提供するために公衆無線電話システムが広く採用されている。例えば、AMPS、ETACS、NMT-450、およびNMT-900と表記されるようなアナログ式のセルラ無線電話システムが世界中で成功裏に展開してから久しい。北米標準規格IS-54および欧州標準規格GSMに従うようなデジタル式のセルラ無線電話システムが1990年代初期からサービスを開始している。より最近では、広くPCS(パーソナル通信サービス)と呼ばれる多様な無線式デジタル・サービスが導入されてきており、その中には、IS-136やIS-95などの標準規格に従う先進的なデジタル式セルラ・システム、DECT(デジタル・エンハーンスト・コードレス電話)のような低電力システム、およびCDPD(セルラ・デジタル・パケット・データ)のようなデータ通信サービスが含まれる。これらおよびその他のシステムについては、CRCプレス出版のギブソン(Gibson)著“移動通信ハンドブック(The Mobile Communications Handbook)”(1996年)に記述されている。

【0003】

セルラ無線電話システムのような無線電気通信システムは、第1のトランシーバ(例えば基地局)と第2のトランシーバ(例えば移動端末)との間に確立される複数の通信チャネルを含むのが普通である。通信チャネルは一般に、多重経路フェージングおよび干渉(雑音)のような特性を劣化させる環境効果に晒される。フェージング効果には、送信された信号(主光線)が、同時に受信機に到着する送信信号の反射と相互作用することによって生ずる平坦フェージングが含まれる。別のタイプのフェージングである時間分散は、主光線が時間的に遅延した主光線の反射と相互作用することによって生ずる。干渉効果は、所望の送信信号源以外の信号源によって信号媒体中で発生する非直交信号の相互作用によって生ずる。最尤系列推定法(MLSE)などの等化法を用いて時間分散を補償することができる。干渉は、望まない信号の受信を減らすようにアンテナ・ビームを調節することによって減らすことができる。

【0004】

フェージングは一般に電気通信システム中の復調器の特性を劣化させる主因である。移動端末の受信機は、最尤系列推定器(MLSE)復調器(あるいはイコライザ)のようなコヒーレント復調器である復調器を含むのが普通である。受信した信号を信頼性高く復調するために、復調器には付随チャネル・トラックが設けられるのが普通である。送信された信号を受信機で取得した後で、チャネル・トラックは、復調器と受信信号との間のコヒーレントな相関を与えるためのチャネル推定値を保持する。

【0005】

復号器から復調器へフィードバックすることによって復調と復号とを組み合わせる方法は受信機特性を改善する1つのやり方である。これはマルチパス(multi-pass)復調によって実現されよう。情報理論によれば、最適な受信機は復調と復号の操作を結合させて実行する。そのような操作の複雑さは、特にシステム中でインターリーブが行なわれる場合に顕著である。しかし、復号器から復調器へのフィードバックを行なうことによって、分離した復調および復号と結合した復調および復号との間のギャップの一部を橋渡しすることは可能である。これがマルチパス復調の背後にある概念である。

【0006】

10

20

30

40

50

そのようなマルチパス復調の例がデント (Dent) による米国特許第 5,673,291 号に述べられている。この第 291 号の特許は、まず受信した信号を復調し、次にコード化シンボルを復号して、その後、復号器出力を再符号化することによって得られる情報を復調器へ供給することによって非コード化シンボルを優れた特性で再復調することについて述べている。再符号化されたシンボルは優れた特性を持つ既知のシンボルとして活用される。再符号化されたシンボルは、送信の前にデータ中に挿入された真に既知のシンボルである同期シンボルをそれが活用するのと同じように、復調器によって既知のシンボルとして活用される。この第 291 号特許の方法およびシステムは一般に、送信された信号ストリーム中に配置するシンボルの順序についての受信機の知識に部分的に基づいており、また任意の既知の同期シンボルの配置に基づいている。別のやり方では、ガー (Garr) 等は、復調器への軟帰還によって完全に符号化されたビット・ストリーム用マルチパス復調器を提案している。ガー (Garr) 等が 1988 年 3 月、プリンストン大学での情報科学およびシステムに関する会議で発表した “GSM 信号の繰り返し復号 (Iterative Decoding of GSM Signals)”。更に別の提案方式が、例えば、1993 年 IEEE 国際通信会議の会議録のページ 1064 - 1070 に発表されたベロウ (Berrou) 等による “近シャノン限界誤り訂正符号化および復号：ターボ符号 (1) (Near Shannon Limit Error-correcting Coding and Decoding: Turbo-codes (1))” に述べられているが、それは 2 つの再帰的畳み込み符号の並列接続を用いたターボ符号の使用を提案している。同様に、2 つの再帰的畳み込み符号の直列接続が、1996 年 8 月 15 日にイタリア国トリノ大学での TDA プログレス・レポート 42 - 126 にベネデット (Benedetto) 等が発表した “インターリーブ符号の直列接続：特性解析、設計、および繰り返し復号 (Serial Concatenation of Interleaved Codes: performance Analysis, Design and Iterative Decoding)” に提案されている。

【0007】

第 291 号の特許に提案されているものや、非符号化ビット・クラスを含む通信システムに関しては問題がある。現在提案されている各種の電気通信標準規格に関連するそのようなコードの例が図 1 A および 1 B に示されている。図 1 A は IS - 136 規格用に記述された一例の音声コード化システムを示す。図 1 B は IS - 641 規格用の同様なフォーマットを示す。図 1 A に示すように、コード化システム 10 は 1 つのデータ・フレームとして 159 ビットを出力するベクトル和励起線形予測 (VSELP) ボコーダを含む。これらのビットは 3 種類のコード化クラス、すなわちクラス 1 A、クラス 1 B、およびクラス 2 に分類される。クラス 1 A に属する 12 ビットがまず CRC 誤り検出コード 14 へ送られ、それらを畳み込み符号化器 16 へ送る前に 12 ビットのクラス 1 A ビットに対して周期的冗長検査 (CRC) 誤り検出符号を追加する。クラス 1 B として分類される付加的な 65 ビットが誤り検出コード化なしで畳み込み符号化器 16 へ直接送られる。最後に、クラス 2 に属するビットである 82 ビットが誤り検出または訂正符号化なしでインターリーバ 18 へ直接送られる。畳み込み符号化器 16 の出力および保護なしクラス 2 のビットが 2 スロット式インターリーバ 18 へ送られる。インターリーバ 18 は元のデータ・フレームを 2 つのフレームに分割して、各フレームが元の情報の半分を有するようにし、また各フレームがスロット・フォーマット 19 によって 2 つの隣接するスロット (すなわち、逐次的送信窓) の 1 つに配置されて、復調器 (図示されていない) によって送信できるようにする。

【0008】

ここで図 1 B を参照しながら、IS - 641 標準規格のコード化構造について説明しよう。コード化システム 20 の適応符号励起線形予測 (ACELP) ボコーダ 22 は 148 ビットのデータ・フレームを供給する。このうち 48 ビットはクラス 1 A に分類され CRC 誤り検出コード 24 へ送られて、そこで誤り検出符号がビットに追加される。148 ビット・データ・フレームのうちの付加的な 48 ビットはクラス 1 B として分類され、誤り検

10

20

30

40

50

出コード化なしで畳み込みコード 26 へ供給される。残りの 52 ビットはクラス 2 として扱われ、コード化なしでインターリーブ 28 へ直接供給される。クラス 1A および 1B のビットは畳み込み符号化器 26 を通過して、次に回路 27 によってパンクチャされて、52 個のクラス 2 ビットと組み合わせた時に 2 スロット式インターリーブ 28 に対して合計で 260 ビットを供給するようにされる。図 1A に関して上で説明したのと同じように、インターリーブ 28 およびスロット・フォーマット 29 は信号源 22 からの 148 ビットを、送信のために復調器へ供給される 2 つの分離したスロットに分割することによってインターリーブを実行する。

欧州特許出願第 EP 0 802 656 号、国際公開第 WO 98 / 48517 号および米国ピスカタウェイ、米国 IEEE サービス・センター発行の IEEE 通信レター (IEEE Communications Letters) 1997 年 3 月 1 日付け第 1 巻、第 2 号、ページ 49 - 51 に掲載された K. R. ナラヤナン (Narayanan) 等による “ターボ符号化原理を利用した新規な ARQ 技術 (A Novel ARQ Technique Using the Turbo Coding Principle)”、XP000687091 およびミラノ、AEI、IT 発行の電気通信および関連技術に関する欧州紀要 (European Transactions on Telecommunications and Related Technologies) 1995 年 9 月 1 日付け第 6 巻、第 5 号ページ 507 - 511 に掲載された C. ドーイラード (Douillard) 等による “シンボル間干渉のインタラクティブ修正：ターボ等化 (Interactive Correction of Intersymbol Interference: Turbo-Equalization)” XP002055352 は通信システムにおける受信信号の復号に一般的に関連している。ドイツ国特許出願第 DE 195 47 018 A1 号は、トレーニング系列、保護されたビットおよび保護されないビットを備えた送信バーストを受信するための受信機に関連しており、保護されたビットを復号し、次に保護されないビットの受信を改善するように、判定されたチャネル減衰特性を改善するためにそれを用いるようになっている。

【0009】

これら各種の方式は進歩した信号受信を実現する可能性を秘めているものの、符号化および非符号化データを含む変調された信号用の受信機の性能を改善する必要性は引き続き存在する。更に別の要求として、そのような改善は既存の通信プロトコル標準規格と一緒に使用できなければならない。

【0010】

(発明の概要)

従って、本発明の 1 つの目的は、無線通信システムにおける受信誤りの問題を、符号化ビットおよび非符号化ビットを含む変調された信号を、マルチパス復調器を用いて受信するための方法およびシステムを提供することによって解決することである。

【0011】

本発明の付加的な目的は、既存の通信プロトコル標準規格と一緒に使用できるそのようなシステムおよび方法を提供することである。

【0012】

本発明の更に別の目的は、硬および軟の両出力情報を提供する MLSE タイプの復調器と一緒に有利に使用できるそのようなシステムおよび方法を提供することである。

【0013】

本発明の更に別の目的は、復調器における M アルゴリズムの複雑さの減少を、マルチパス復調のフィードバック情報と組み合わせることによって効率的な高性能受信機を得ることである。

【0014】

これらおよびその他の目的は、本発明に従って、1 つのデータ (例えば音声) フレームから符号化および非符号化の両ビットを表すシンボルを含む変調された信号を受信するための、まず受信された 1 つのスロットを復調し、符号化ビットを復号する方法およびシステ

10

20

30

40

50

ムを提供することによって提供される。復号されたビットは次に、受信された1スロットの第2の復調時の復調を制約するために用いられる。制約された第2復調からの符号化ビット位置は、次に符号化されて、受信されたスロットに対するビット推定値を生成する。この情報は非符号化ビットの制約された第2復調の出力と組み合わせられて、符号化および非符号化の両ビットの高い信頼性を提供することが明らかにされた受信データ・フレーム推定値を提供する。

【0015】

特に、1つのデータ・フレームからの第1サブセット・ビットに対応する符号化ビットおよび同データ・フレームからの第2サブセット・ビットに対応する非符号化ビットを表すシンボルを含む逐次的に送信される複数のスロットを含む変調された信号を受信するための方法が提供される。第1スロットが受信され復調されて、符号化ビット位置および非符号化ビット位置を有する第1スロット推定値が提供される。第1スロット推定値の符号化ビット位置が復号されて、第1の復号ビット推定値が提供される。第1スロットは次に、好ましくは畳み込みによって制約付き復調されて、符号化ビット位置および非符号化ビット位置を有し、符号化ビット位置の第2スロット推定値が第1の復号ビット推定値に従って制約されている第2スロット推定値が提供される。第2スロット推定値の符号化ビット位置が復号されて第2復号ビット推定値が提供され、それは第2スロット推定値の非符号化ビット位置と組み合わせられて受信データ・フレーム推定値が提供される。

10

【0016】

本発明の方法の別の実施の形態に従えば、第1スロット推定値を得るための復号の後で、第1復号ビット推定値中で何らかの誤りの検出が行なわれ、誤りが検出された場合には、第2復号ビット推定値を生成するために第2スロット推定値の符号化ビット位置は使用されない。誤り検出は、CRCビットのような少なくとも1つの誤り検出ビットを第1復号ビット推定値中に含め、その少なくとも1つの誤り検出ビットに基づいて第1復号ビット推定値中で誤り検出を行なうことによって提供されよう。

20

【0017】

本発明の実施の形態に従う制約付き復調操作は、第1スロットの符号化ビット位置の1つに対応する場所にビット推定値を有し、それが第1の復号ビット推定値の関連するものとは異なっている任意のビット経路候補を復調時に無視することを含むことができる。あるいは、第1スロットの符号化ビット位置の1つに対応する場所にビット推定値を有し、それが第1の復号ビット推定値の関連するものとは異なっている任意のビット経路候補のメトリックをバイアスしてそのビット経路候補を敬遠することができる。更に、復号器は第1復号ビット推定値の各々に対して付随する軟信頼値を出力することができ、それによってその第1スロットは、第1スロットの符号化ビット位置の1つに対応する場所にビット推定値を有し、それが第1の復号ビット推定値の関連するものとは異なっている任意のビット経路候補のメトリックを、第1復号ビット推定値の関連するものに付随する軟信頼値に基づいてバイアスすることによって、畳み込み方式で制約付き復調されよう。

30

【0018】

本発明の別の実施の形態では、制約付き復調の繰り返し、最近の復号工程からの復号ビット推定値を用いて再帰カウンタが上限に到達するまで制約付き復調を制約するために第2スロット推定値の符号化ビット位置を復号する操作、および最後のスロット推定値の復号ビット推定値と非符号化ビット推定値との最終的な組を組み合わせることによる受信フレーム推定値の提供によってマルチパス復調が再帰的に提供される。あるいは、再帰的操作は信頼性基準が満たされるまで継続されよう。信頼性基準は性能でよい。

40

【0019】

別の態様では、差動復号器を用いて第1の復調操作を行なう。あるいは、信頼性基準が満たされる場合には差動復号器が用いられ、そうでない場合は畳み込み復号器が使用されよう。本発明は、制約付き復調操作において、生き残り当り処理(per-survivor process)と一緒に用いても良い。更に、復調のパス毎に別々のバッファ・メモリを使用してもよいし、あるいは単一のバッファ・メモリをパス毎に上書きするように

50

してもよい。

【0020】

別の実施の形態における本発明の利点は、送信スロットにインターリーブされたデータ送信が含まれる場合に実現されよう。第1スロットが第2スロットの前に受信されよう。第1復号ビット推定値、第1スロット推定値の非符号化ビット位置からのビット、および第2セグメント・ビットに対応する未知のビットが組み合わされて再生スロットが提供され、復調時にトレリス遷移を制限するようにこの再生スロットを用いることによって制約付き復調操作が制約されよう。あるいは、復調時のトレリス遷移の制約は、選ばれたビット経路候補のメトリックを、再生されたスロットに基づいてバイアスすることによって行なわれよう。

10

【0021】

本発明の別の実施の形態では、複数のトレリス・ステージを有するMアルゴリズムを用いて、第1スロットがトレリス制約付きで復調される。複数のトレリス・ステージの少なくとも1つに対する生き残り状態の数が指定されよう。また、複数のトレリス・ステージに対する生き残り状態の数は、許容できる経路のみが生き残り状態として生き残ることを許されるように指定されよう。

【0022】

本発明の別の態様では、逐次的に送信される複数のスロットを含む変調信号を受信するための方法が提供される。第1スロットが受信され復調されて、第1スロット推定値が提供される。第1スロット推定値が復号されて、第1復号ビット推定値が提供される。第1スロットは次に制約付き復調されて、第2スロット推定値が提供され、そこでは第2スロット推定値中の複数のビット位置が第1復号ビット推定値中の対応するものに等しくなるように制約される。第2スロット推定値が復号されて、受信データ・フレーム推定値が提供される。第2スロット推定値に対する制約付き復調操作および復号操作は、制約付き復調工程を制約するためのデータ・フレーム推定値を用いて再帰的に繰り返される。

20

【0023】

本発明のシステム的な態様では、1つのデータ・フレームからの第1サブセット・ビットに対応する符号化ビットおよび同データ・フレームからの第2サブセット・ビットに対応する非符号化ビットを表すシンボルを含む逐次的に送信される複数のスロットを含む変調信号を受信するための受信機が提供される。本受信機は、送信されたスロットを受信するように構成された受信機回路、および前記受信機につながれて、受信スロットから第1スロット推定値を生成するように構成された第1復調器を含む。前記復調器には第1復号器がつながれて、前記第1スロット推定値および制約スロットから第1復号ビット推定値を提供するようになっている。前記制約スロットに基づいて第2スロット推定値を生成するように構成された制約付き復調器もまた提供される。制約付き復調器につながれて、前記第2スロット推定値から第2復号ビット推定値を提供するようになった第2復号器が提供される。前記第2復号ビット推定値と前記第2スロット推定値の非符号化ビット位置とを組み合わせることで受信データ・フレーム推定値を提供するための手段も含まれる。

30

【0024】

本発明は以上のように主として方法態様に関して説明してきたが、本発明は本発明の方法を実行するように構成されるシステムを含むシステム態様をも包含することを理解すべきである。このように、本発明は、進歩した受信機性能を提供するマルチパス復調への新たなアプローチを提供する。

40

【0025】

(発明の詳細な説明)

ここで本発明について、本発明の好適な実施の形態を示している添付図面を参照しながらより完全に説明する。しかし、本発明は数多くの形態で実施できるものであって、ここに提示する実施の形態に限定されると理解すべきではなく、むしろこれらの実施の形態は本開示が完全な体をなしており、本発明のスコップを当業者に完全に伝えるために提供されている。当業者には理解されるであろうが、本発明は方法として、あるいは装置として実

50

施できる。従って、本発明はハードウェアとしての実施の形態、ソフトウェアとしての実施の形態、あるいはソフトウェアおよびハードウェアの両形態を組み合わせた実施の形態を取ることができる。

【0026】

本発明の動作は、ここに主として、ACELP形式の音声フレーム（上で図1Bに関して述べたIS-641標準規格に指定されたような）で動作し、符号化および非符号化ビットを含む移動端末に関して説明する。しかし、本発明の利点は、雑音、フェージング、およびその他のチャネル効果に晒されるチャネル上を送信される変調信号を用いるその他の通信システムで稼動する移動端末においても実現できる。

【0027】

図2は本発明に従う受信機の実施の形態を示す。図2の実施の形態に示すように、受信機30は、移動端末のような装置のアンテナなどの信号源からの信号を受信およびフィルタリングする受信機フィルタ32を含む。受信機フィルタ32からの出力信号は、復調のために、イコライザ（復調器）36へ連続的なスロットを提供する同期回路34へ供給される。

【0028】

ACELPで規定されるようなインターリーブ式の通信形式に関して、イコライザ36からの出力スロット推定値は次にデインターリーブ/アンフォーマット回路38へ供給される。符号化ビットがインターリーブ38から、畳み込み式の復号器でよい第1復号器40へ送られる。復号器40からの出力ビット推定値は次に、復号器40によって復号された“既知の”ビット出力を、同期回路34から受信したスロットに対応する適切な場所へ正しく配置するリフォーマッタ/リインターリーブ42へ供給される。復号器はまた、符号化ビットの推定値を生成し、それは次にリインターリーブ42へ送られる。正しい場所にあるこれらの“既知の”ビットは次に、イコライザ44のような制約付き復調器によって、受信機フィルタ32から受信したスロットの第2パス復調のために用いられる。

【0029】

第2の制約付き復調器44からの出力コード化ビットは回路46によってデインターリーブおよびアンフォーマットされて、復号のために第2復号器48へ供給される。第2パス復調器44からの非符号化ビット（クラス2のビット）は次に、組合せ回路（図示されていない）によって第2復号器48からの復号ビット推定値と組み合わせられて、移動端末のような受信機30を含む装置が使用するためのデータ・フレーム推定値を提供する。

【0030】

理解すべきことは、図示されていないが、復号器48および復号器40の出力は更に以下で詳しく説明するように、誤りビットの検出のためのテストを施されることである。更に理解すべきことは、2パス復調しか示していないが、本発明の利点は2パスより多い復調においても利用できる、すなわち、引き続く復号パスの結果から益々信頼性が高まる既知のビット推定値を再帰的に使用することによって、マルチパス復調器における引き続く復調パスを更に制約して信頼性を高めることができる。

【0031】

本発明の理解を促進するために、ここで2パス復調について一般的に説明する。送信機において、音声フレームnのコード化および非コード化ビットが変調器バーストnおよびn+1に亘ってインターリーブされる。受信機では、パス1において、バーストn+1が復調され、次にデインターリーブの後でバーストnおよびn+1に関するパス1の復調器出力を用いてフレームnのコード化ビットが復号される。パス2に関しては、復号器出力が再符号化およびリインターリーブされて、バーストn+1中に既知のシンボルが生成される。次に、バーストn+1が再復調されて、バーストnに関するパス1の復調器出力とバーストn+1に関するパス2の復調器出力とがデインターリーブされる等々である。あるいは最初のパスにおいて、バーストn+1に関するパス1の復調器出力と、バーストnに関するパス2の復調器出力がデインターリーブされる等々である。第2パスでは、バーストn+1に関するパス2の復調器出力およびバーストnに関するパス2の復調器出力がデ

10

20

30

40

50

インターリーブされる等々である。

【 0 0 3 2 】

本発明の発明人によって、図 2 の例示実施の形態に従う受信機を使用することによってクラス 1 およびクラス 2 の両ビットに関する誤り特性が改善されることが立証された。この改善は部分的には、改善されたクラス 2 のビットを再検出されたクラス 1 のビットと一緒に畳み込み式復号器を二度目に通すことによって得られている。本発明の実施の形態のテストでは、クラス 2 のビット誤り率について、各種のチャネル条件下で 1 から 2 . 5 d B への改善が観測された。更に、クラス 1 の誤り率については、0 . 5 から 1 d B への改善が立証された。クラス 1 のフレーム・誤り率に関する対応する改善もまた、音声品質の改善に対応して立証されている。図 2 の受信機 3 0 の代替となる 2 つの実施の形態が図 3 および 4 に非常に詳しく示されている。

10

【 0 0 3 3 】

ここで図 3 を参照すると、受信機 3 0 のベース・バンド・セクションが示されている。図 3 の実施の形態では、デインターリーブ 5 8 および畳み込み式復号器 6 2 は第 1 および第 2 パスのバッファ 5 6 , 5 7 の出力を独立したデータ・ストリームとして取り扱う。言い換えれば、畳み込み式復号器は、ここに述べるように、第 2 パス許可信号が活性化場合には第 2 パスのバッファのみに対して動作する。しかし、イコライザの軟出力

$$E_n^1$$

(すなわち、第 1 パスのスロット推定値) は、CRC が第 1 パスをチェックしない場合には

20

$$E_n^2$$

(すなわち、第 2 パスのスロット推定値) 用に割当てられたスペースへコピーされる。

【 0 0 3 4 】

ここで図 3 を参照すると、受信機フィルタ 3 2 はデータ・フレーム源からの信号を受信して、それらの信号をアナログ・デジタル・インタフェース 5 0 へ供給する。インタフェース 5 0 から出力される受信スロットは次に、同期回路 3 4 からのタイミング同期入力に基づいてバッファ 5 2 へ記憶される。バッファ 5 2 からの受信スロットは次に復調のために復調器 (イコライザ) 5 4 へ送られる。

30

【 0 0 3 5 】

図 3 および 4 の実施の形態から明らかなように、受信機構成はマルチパス復調の 2 つのパスのそれぞれに対して 1 つのイコライザおよび復号器を使用するようになっている。マルチパス復調の各パスは、バッファ 5 2 に受信された受信情報の同じ第 1 スロットに対して作用する。更に、2 つのパスしか示していないが、当業者には理解されるように、出力を受け入れ後続の受信スロットを処理する判断がなされるまで、単純に再復調操作を再帰的に継続することによって、例示した実施の形態について示された構成で以ってマルチパス復調の付加的な繰り返しが容易に実行できる。

【 0 0 3 6 】

図 3 の実施の形態に関して、第 1 パス復調からのイコライザ 5 4 出力は第 1 パスのバッファ 5 6 に置かれる。バッファ 5 6 からの受信第 1 スロットの推定値は次にデインターリーブ/アンフォーマッタ 5 8 へ供給される。デインターリーブされた情報は第 1 パスのデインターリーブ・バッファ 6 0 に置かれる。第 1 パスのバッファ 6 0 からのデインターリーブされた第 1 スロット推定値は次に、畳み込み復号器 6 2 に送られて復号され、第 1 復号ビット推定値が提供されて、それは第 1 パスのバッファ 6 4 に記憶される。次に、CRC 検出器回路 6 6 が復号器 6 2 および第 1 パスのバッファ 6 4 の出力をチェックして、何らかの誤りが検出されたかどうかを判定する。もし誤りが検出されなければ、CRC 回路 6 6 は許可信号を介して第 2 パス (あるいは、より大きい繰り返し数の実施の形態では、次のパス) を許可する。

40

【 0 0 3 7 】

50

もし第2パスが許可されれば、畳み込み復号器62の出力はリフォーマッタ/リインターリーバ68にも供給されて、それは第2パス復調の間にイコライザ54の正しい遷移ステージを制約するためのリフォーマットされた情報を出力する。第2パスの間、イコライザ54の出力は第2パスのバッファ57に置かれ、それは次に回路58によってデインターリーブおよびアンフォーマットされ、その後第2パスのバッファ61に置かれる。第2パスのバッファ61からのリフォーマットされた第2スロット推定値は畳み込み復号器62へ供給され、第2スロット推定値の復号によって第2復号ビット推定値を提供し、それを第2パスのバッファ65に置く。CRC検出器回路66によって、第2パスのバッファ出力中に誤りが検出されなければ、復調され復号された信号は、例えば音声復号器による後処理のために次へ送られる。CRC検出回路66によって第1パスのバッファ64中に誤りが検出されれば、イコライザの軟出力

10

$$E_n^1$$

が、

$$E_n^2$$

用に割当てられたスペースへコピーされて(すなわち、第1パスのバッファ56の内容が第2パスのバッファ57へ移される)、復調を制約するために潜在的な誤りビットを用いることなく、マルチパス操作継続を許可することができる。

【0038】

20

図4は図2の受信機30の代替的な実施の形態30'を示す。図4に示す実施の形態は本質的に図3に関して説明した受信機構造の簡略化した実施例であり、ストリーム

$$E_n^2 \text{ と } E_n^1$$

が同じバッファ空間を共有している。図4の同様な参照符号は図3の類似要素を示しており、本質的に同じように機能する。しかし、図4の実施の形態ではバッファに対する要求に違いがある。イコライザ54の第2パスの出力は、第2パス復調過程が許可された時には、バッファ56'中の対応する第1パス出力に置き換わる。同様に、引き続くパス中の復号された音声フレームも、対応する共有バッファ64'へコピーされる。図4の実施の形態は、この構成が各ブロックへの入力において実現できる最大の信号対雑音比(SNR)を実現するものであり、そのため進歩した性能が得られると信じられる点で好ましい。

30

【0039】

当業者には明らかなように、図2ないし4に示す本発明の上述の態様はハードウェア、ソフトウェア、あるいはそれらの組合せによって提供されよう。受信機30, 30'の各種部品を個別部品として図示しているが、それらは実際には、入力および出力ポートを含み、ソフトウェア・コードを実行するマイクロコントローラを用いて、特注のまたはハイブリッド・チップによって、個別部品によって、あるいはそれらの組合せによって、集積された形で実現することもできる。例えば、アナログ・デジタル・インタフェース50以降のすべての部品はマイクロプロセッサ、またはデジタル信号プロセッサ、あるいはその他の特定用途向け集積回路(ASIC)を用いて実現されよう。同様に、図面中に分離したブロックとして示される受信機30, 30'の各種の動作はプロセッサ上で実行されるコードとして実現することができる。

40

【0040】

本発明の態様に従う例示的動作についてここで図5のフローチャートに関して説明する。このフローチャート図の各ブロック、およびフローチャートに示したブロックの組合せはコンピュータのプログラム命令によって実現することが可能であることを理解されよう。それらのプログラム命令はプロセッサに与えられてマシンを構成し、それによってプロセッサ上で実行される命令はフローチャートの1つのブロックまたは複数ブロックで指定される関数を実現するための手段を生成する。コンピュータのプログラム命令はプロセッサによって実行され、一連の演算工程がプロセッサによって実行されることによってコンピ

50

ュータに組み込まれたプロセスを生成し、それによってプロセッサ上で実行される命令はフローチャートの1ブロックまたは複数ブロックに指定される関数を実現するための工程を提供する。

【0041】

従って、フローチャート図のブロックは指定された関数を実行するための手段の組合せ、指定された関数を実行するための工程の組合せ、および指定された関数を実行するためのプログラム命令手段をサポートする。理解されるように、フローチャート図の各ブロック、フローチャート図のブロックの組合せは、指定された関数または工程を実現する特別な目的のハードウェアに基づくシステムによって、あるいは特別な目的のハードウェアおよびコンピュータ命令の組合せによって実現することが可能である。

10

【0042】

図5は、本発明の実施の形態に従って、1つのデータ・フレームからの第1サブセット・ビットに対応する符号化ビットおよび同データ・フレームからの第2のサブセット・ビットに対応する非符号化ビットを表すシンボルを含む逐次的に送信される複数のスロットを含む変調された信号を受信するための動作を示している。ブロック100で、第1スロットが受信機30によって受信される。受信されたスロットは次に、ブロック102に示すように第1パスの復調を施され、符号化ビット位置および非符号化ビットの位置を有する第1スロット推定値が提供される。1つのデータ・フレームからのビットが第1スロットと第2スロットの両方に含まれるインターリーブを用いるプロトコルに対して、スロット推定値はブロック106に示すようにデインターリーブされて、第1スロット推定値の符号化ビット位置はブロック108で復号されて第1の復号ビット推定値が提供される。

20

【0043】

ブロック110では、復号ビット推定値はCRC誤り検出法によるなどして誤りがテストされる。もしブロック108からのビット推定値に誤りが見つければ、ブロック112において第1スロット推定値がバッファ・メモリ中へ再ロードされて、第1パスからの誤りを含む復号結果に基づいて第2パスの復調を実際に制限することなしに、マルチパス動作が通常の動作フローを継続することが許可される。あるいは、もし誤りが検出されなければ、動作はブロック114へ移動して、そこにおいて符号化ビット位置をブロック108からの第1の復号ビット推定値に等しいように制約する制約付き復調によって第2スロット推定値を提供するように第1スロットが再び復調される。復調は、第1の復号ビット推定値を第1スロットの推定値の非符号化ビット位置からのビットと組み合わせること、および再生されたスロットを提供するために、インターリーブ法の結果として受信されなかったデータ・フレームのビット・セグメントに対応する未知のビットを挿入することによって制約されよう。この再生されたスロットは、ブロック114において制約付き復調の間にトレリス遷移を制限するために使用されよう。

30

【0044】

ブロック116では、ブロック114における制約付き復調の出力がデインターリーブされる。ブロック118では、制約付き復調からのデインターリーブ出力符号化ビットが復号されて第2の符号化ビット推定値が提供される。ブロック118において第2パスの復号からの出力に誤りがない場合には、ブロック118からの第2の復号ビット推定値およびブロック114からの第2スロット推定値の非符号化ビット位置が組み合わせられて受信機30からの受信データ・フレーム推定値が提供される。

40

【0045】

既に述べたように、本発明は2パスのマルチパス復調のみに限定されず、信頼性を高めるために付加的なパスを含むことができる。第1の実施の形態では、制約付き復調(ブロック114)および復号(ブロック118)の操作は、例えばカウンタが終了するまで、最近の復号工程からの復号ビット推定値を制約付き復調を制約するように再帰的に用いることによって反復することができる。次に、ブロック120における組み合わせる工程は、カウンタが終了する前の最後のパスからの復号ビット推定値の最終的な組を組み合わせることによって受信データ・フレームの推定値を提供する。あるいは、信頼性変化の基準が

50

満たされるまで、操作を再帰的に続けることができる。例えば、マルチパス操作は、後続のパスでの信頼性変化が先行するパスに対する最小デルタ・レベル以下になるまで繰り返し継続することができる。

【 0 0 4 6 】

図 6 は本発明の実施の形態に従って処理されるときに、音声フレームに起こることを模式的に示している。送信装置では、CRCコードに従って符号化された音声フレーム F_n は畳み込み符号化およびインターリーブを受けてスロット S_n を形成し、現在の音声フレーム F_n および前の音声フレーム F_{n-1} から現在の S_n が形成される。これらスロットはチャネル上を送信され、受信機 30, 30' によって受信される。

【 0 0 4 7 】

受信されたスロット R_n はバッファに記憶される。そのスロットは同期化され、イコライザ（復調器）を通して、畳み込み復号およびデインターリーブが前の音声フレーム F_{n-1} に対応する再構築音声フレーム

$$F_{n-1}^R$$

を生成する前に、イコライザの軟出力 E_n を形成する。音声フレーム

$$F_{n-1}^R$$

はCRC検出を施されて、もしCRCがチェックすればリフォーマット手順へ送られる。もしCRCがチェックしなければ、音声フレームは、コンフォート・ノイズの挿入、前の音声フレームの反復、あるいは音声復号器への前の入力を与えられた場合には現在の音声フレームの予測によるなどして不良フレーム・マスキング操作を施される。

【 0 0 4 8 】

引き続き再構成音声フレーム

$$F_n^R = U_n$$

は、従来の受信機に関して遅延が増えないことを保証するために未知であると仮定される。更に、復号された音声フレーム

$$F_{n-1}^R$$

に対応するクラス2のビット

$$C_{n-1}^2 R$$

もまた未知であることが仮定され、再構成音声フレーム

$$F_{n-1}^R$$

中で

$$U_{n-1}^2 R$$

と表記される未知のタグで置き換えられる。この仮定のもとで、検出スロット

$$S_n^R$$

が再生される。再生された

$$S_n^R$$

は受信スロット R_n の第 2 等化の間にトレリス遷移を制限するために使用され、新しいイコライザの軟出力

$$E_n^2$$

が生成される。この軟出力スロットはデインターリーバおよび畳み込み復号器を二度目に通されて、更新された音声フレーム

$$F_{n-1}^2$$

を生じ、それは CRC 検出器を通される。もし CRC がパスすれば、このフレームは音声復号器へ送られる。

【 0 0 4 9 】

第 2 パスの間に、イコライザは、畳み込み復号器の第 1 パスの出力から再構成されたスロットを受信する。図 6 で、それは、音声フレーム F_{n-1} および未知の音声フレーム U_n に対応する既知のクラス 1 ビット

$$C_{n-1}^{1R}$$

および未知のクラス 2 ビット

$$U_{n-1}^{2R}$$

の接続として示されている。この接続はインターリーブされて仮のスロット

$$S_n^D$$

が形成され、それを用いて、ここに示すやり方でイコライザのトレリス遷移が制限される。

【 0 0 5 0 】

IS - 136 タイプの電話に関するイコライザのトレリスは 2 つのトップ・チャンネルから形成されよう。従って、差動符号化された単一シンボルによって状態が形成され、1 つの状態から別の状態への遷移は符号化前に情報シンボルによって決まる。このブランチ・ラベルは、受信された標本に対応するそのブランチでの白色化整合フィルタの出力と、そのブランチ遷移を引き起こした差動符号化コンステレーション・ポイント (constellation point) に対する白色化フィルタの応答との間のユークリッド距離の自乗によって与えられる。そのような状態遷移表が表 1 に示されている。

【 0 0 5 1 】

【表 1】

10

20

30

40

表1：状態遷移表

		情報ビット（遷移）			
		00 (1)	01 (j)	11 (-1)	10 (-j)
現在の状態	チャンネル・シンボル	次の状態			
		0	1	0	1
1	j	1	2	3	0
2	-1	2	3	0	1
3	-j	3	0	1	2

10

【0052】

仮のビットは、次のような任意の組合せで構成される4シンボルで構成される。

- 1．両ビットが既知；1状態からの1つのトレリス遷移出力のみが有効
- 2．2ビットの1つが既知；可能な4つのうち2つのトレリス遷移出力が有効
- 3．両ビットが未知；すべてのトレリス遷移が有効

【0053】

ここで図7に戻ると、本発明の実施の形態に従う、トレリス遷移を制約するために用いられる簡略化法が模式的に示されている。図7は、簡略化後の第2パスによって分かるようにイコライザ・トレリスの2つのステージを示しており、第1のものは第1パス復調後に4シンボルのうちの両ビットが未知の場合である。これらの未知のビットはトレリスの上

20

にタグuというラベルを付けてある。第2ステージは1つの既知のビット0および1つの未知のビットuに対応しており、トレリスの上に(0, u)を用いて示されている。差動コンステレーション・ポイントに対応するトレリス状態は

$$e^{j p \pi / 2}$$

中の指数 $p = \{0, 1, 2, 3\}$ によって記述される。ブランチ・ラベルはトレリス線図の左側に示されており、トップ・ブランチから出発して、1つの状態から導き出されるトレリス・ブランチに対応している。トレリス線図を調べれば、ブランチ・ラベルが第1の位置にビット0を有するすべての経路を第2ステージが含んでいることが分かる。

【0054】

トレリス遷移は、無効な遷移を禁止するか、あるいはブランチのメトリック計算に大きなバイアスを与えることによって簡略化することができ、それによってその遷移の子は判定プロセスにおいて強制的に排除される。

30

【0055】

疑似コード表現がそれに続き、

$$S_n^D$$

で表される仮判定が、現在の状態を *Current State*、次のステージを *next State*、シンボルを *symbol* と表現した三次元メトリック・バイアス行列 *metric Bias* を構成するために用いられることを示している。

40

【0056】

```

for all stages of the trellis (cnt = 1 through 161) {
  identify bits of the reformatted buffer using
  {int ref0 = reformatbuf [(2*cnt)];
   int ref1 = reformatbuf [(2*cnt + 1)];}
  for all nextState (0 through 3) {
    for all currentState (0 through 3) {
      determine the branch symbol and convert to bits using
      {int syb = (nextState - currentState + 4) / % 4;
       int bit0;
       int bit1;
       Diff2Bits (syb, &bit0, &bit1);
       // 0 goes to -1 -1,
       // and 1 to -1 1
       // and 2 to 1 1
       // and 3 to 1 -1 }
    }
    if ref0 is unknown {
      if ref1 is unknown { // no bias
        metricBias [currentState] [nextState][cnt] = 0.0;
      } else { // ref0 is unknown and ref1 is known
        if ref1 equals bit1 { // no bias
          metricBias [currentState][nextState][cnt] = 0.0;
        } else { // invalid transition
          // bias the metric
          metricBias [currentState][nextState][cnt] = BIGVALUE;
        }
      }
    } else { // ref0 is known
      if ref0 equals bit0 {
        if ref1 is unknown {
          // ref0 = bit0 and ref1 is unknown
          // no bias
          metricBias [currentState][nextState][cnt] = 0.0;
        } else {
          // ref0 = bit0 and ref1 is known
          if ref1 equals bit1 { // no bias
            metricBias [currentState][nextState][nextState][cnt] = 0.0;
          } else { // ref1 does not equal bit1
            // invalid transition
            metricBias [currentState][nextState][cnt] = BIGVALUE;
          }
        }
      } else { // ref0 does not equal bit0
        metricBias [currentState][nextState][cnt] = BIGVALUE;
      }
    }
  }
}

```

【 0 0 5 7 】

ブランチ・メトリックの計算毎に、そのメトリックに対して、次の式を使って擬似コードによって定義されるバイアスが加えられる。

【 0 0 5 8 】

$$\text{metric} [\text{nextstate}][\text{transition}] = \text{metric} [\text{oldState}][\text{survivor}] + \\ \text{deltaMetric} [\text{nextState}][\text{oldState}][\text{trellisStage}] + \\ \text{metricBias} [\text{oldState}][\text{newState}][\text{trellisStage}];$$

【 0 0 5 9 】

IS - 136 標準規格のようなプロトコルと一緒に本発明を使用すれば、クラス 1 A およびクラス 1 B ビットに対する仮判定に基づくクラス 2 のビット誤り率特性は改善される。いくつかのチャネル条件では、この結果のクラス 2 の誤り特性はクラス 1 B の誤り特性よりも優れたものとなる。従って、或る条件下では、仮判定に対して異なるビット組を使用する第 3 および後続のパスによって、進歩した特性が提供されることになる。すなわち、

10

クラス 1 A およびクラス 2 のビットに対してクラス 1 B の誤り特性が改善される。更に、各種クラスのビットに対する判定の変更はマルチパスに亘って実行することができ、その結果、パス毎に誤り特性が徐々に向上することになる。そのような変更は本発明のスコ

【 0 0 6 0 】

既に述べたように、強制的なメトリック値を使用して変調に対する第 2 パスの制約を扱うことができる。しかし、理解すべきことは、別のやり方として、スロットの符号化ビット位置の 1 つに対応する場所にビット推定値を有し、それがその場所に対応する第 1 パスでの復号ビット推定値とは異なっている任意のビット経路候補を復調時に無視することによっても同じ結果が実現できるということである。第 1 パスにおける復調器および復号器からの硬出力に対しては、第 1 スロットの符号化ビット位置の 1 つに対応する場所にビット推定値を有し、それが第 1 パスの復号ビット推定値の関連するものとは異なっている任意のビット経路候補のメトリックをバイアスする代替法としてこの方式を利用することができる。

20

【 0 0 6 1 】

本発明はまた、軟出力と一緒にビタビ (V i t e r b i) アルゴリズムを用いて、あるいは復号ビット推定値に対応する信頼性を提供するその他のタイプのアルゴリズムを用いて有利に実現することができる。それらの信頼性推定値は、引き続くパスで復調器によって使用される増分メトリックをバイアスするために使用されることが好ましい。メトリックに供給されるバイアスの大きさは、制約付き復調トレリスの各ステージに関する第 1 の復号ビット推定値の 1 つに付随する関連軟信頼値に基づいて決められよう。例えば、メトリックのバイアスは、指定された出力の信頼値に比例して増大されよう。これも述べたように、マルチパス操作は、カウンタが終了するまで、あるいは信頼性のそれ以上の改善が見込めなくなるまで繰り返されよう。

30

【 0 0 6 2 】

本発明の別の態様では、第 1 パスの復調はイコライザ・タイプの復調器ではなく、差動復号器によって実行されよう。これは受信機動作の電力を節約し、更に、特にチャネル分散が低い条件下で、許容できる結果をもたらす。あるいは、差動復号器方式とイコライザ方式との間の切り替えは後続パスにおける改善の大きさに基づいて判定される。言い換えれば、第 2 パスで大きな改善が検出されれば、第 1 パスでは差動復号器よりもイコライザを使うように切り替えるのが好ましいであろう。これは、大きい改善が、第 1 パスの復調を差動復号器に依存するにはチャネル特性が不十分であることを示すためである。

40

【 0 0 6 3 】

更に理解すべきことは、チャネル・トラッカ・タイプの復調器が本発明での使用に適しているということである。復調器のチャネル・トラッキングを制約することによって制約付き復調のフィードバックが提供されよう。チャネル・トラッカ用の復調器構造には 2 つのものがあって、一般に、状態当たり、または生き残り当たり 1 チャネルのモデル (C M S) 形と、単一チャネルのモデル (S C M) 形と呼ばれていることが知られている。本発明の利点は生き残り当たり (すなわち、C M S) 構造を使用した場合に最も発揮されることが分かった。しかし、これが本発明を実施する好適な方式であるものの、本発明の利点は

50

単一チャンネル・モデル・タイプの復調器でも同様に実現できる。

【 0 0 6 4 】

本発明はビタビ・アルゴリズムの変形の基づく復調器と一緒に使用することができる。例えば、Mアルゴリズムは、ソース符号化、チャンネル復号、および復調で使用されてきたツリー状探索法である。Mアルゴリズムは、ビタビ・アルゴリズムを使用して実現される、最尤系列推定 (MLSE) の複雑さを減らした近似法であるとみなすことができよう。L = 2^l として、Lに関する変調方式についてこのアルゴリズムを説明する。ここで1ビットが1つの変調シンボルsにマッピングされる。受信機では、長さDシンボルのシンボル間干渉を取り扱うことのできる $2^{l(D-1)}$ 状態のトレリスを考える。各状態は各々、異なるシンボルでラベルを付けられた 2^l ブランチのファン・アウトと、すべて同じシンボルでラベルを付けられた 2^l ブランチのファン・インを有する。

10

【 0 0 6 5 】

IS - 136では、例えば、 $l = 2$ で、従って $L = 4$ である。Dの値は典型的にはビタビ・アルゴリズムに対して、その複雑さを管理できるように保つために2に選ばれる。その結果、トレリスは4状態を取るようになる。しかし、Dに対して3や4のようなもっと大きい値を選び、端数間隔のチャンネル分散によって引き起こされるシンボル間干渉および受信機フィルタ作用をより多く考慮することによって、より優れた結果を得ることもできる。

【 0 0 6 6 】

Mアルゴリズムは典型的には次のように働く：典型的には $2^{l(D-1)}$ の小部分である何らかのM値に対して、トレリスの $n - 1$ ステージにおいて、 $1_{n-1}, \dots, M_{n-1}$ と表記されるM個の生き残り状態がある。それらの累積メトリックは $c^1_{n-1}, \dots, c^M_{n-1}$ で表記される。各状態から、 2^l の出力ブランチがある。このように、ステージnにおいて到達する個別状態数Vは変数であり、それは 2^l から $M 2^l$ の範囲にある。更に、到達した各状態は1および 2^l ブランチの間のファン・インfを有する。f個の経路メトリック候補があり、各々がそのブランチの開始状態の経路メトリックにブランチ・メトリックを加えたものに等しくなっている。その状態に関して最も小さいメトリック候補を見つけるためには、f個の比較が必要である。(アルゴリズムの構造を単純化するために、第1のメトリック候補と大きい公称値との些細な比較を含む)。最小メトリックに対応する経路はここで生き残り経路であり、その状態で終了する。すべての状態を考慮すると、比較の数は $M 2^l$ となる。また、すべての状態について、 $M 2^l$ のブランチ・メトリック計算(各々が複数の加算および/または乗算を要する)と $M 2^l$ の加算がある。最後に、もし $V > M$ であれば、V状態のうちで、最小の累積メトリック $c^1_{n-1}, \dots, c^M_{n-1}$ を有するM状態 $1_n, \dots, M_n$ がステージnにおいて生き残る。(複雑な推定値を管理可能に保つように、常にM個の生き残り状態があることが仮定されている。この結果、複雑さが過大推定される。)

20

30

【 0 0 6 7 】

参考までに、ビタビ・アルゴリズムにおいて、一般に状態毎に 2^l のブランチ・メトリック計算があり、合計で $2^{l(D-1)} 2^l$ となる。各状態は典型的には、合計で $2^{l(D-1)} 2^l$ の経路メトリック候補を生成するために 2^l の加算を必要とする。

40

【 0 0 6 8 】

復調からのフィードバックは本発明に従ってMアルゴリズムを修正するために使用されよう。例えばD = 3の場合に、IS - 136では、完全なトレリスは16状態を有する。特性にできるだけ影響しないように、できるだけ小さいM値として4を選ぶことができる。

【 0 0 6 9 】

1つの実施の形態では、第1パス復号器からのフィードバックは硬判定の形で行われる。すなわち、復号器は復調器に対して、特殊なビット(例えば104)が既知であることを伝える。復調器はこの知識を利用して、それが出力できる可能なシーケンス組を制限する。これを行う効率的な方法は、復調器からのフィードバックに従って、発生できないブランチを簡略化することによってトレリスを制約するものである。

50

【 0 0 7 0 】

Mアルゴリズムは、本発明に従う制約されたトレリスを有利に実現することができる。上述のように、トレリスの制約されないステージに対して各状態は 2^i ブランチのファン・アウトを有する。そのステージについての1個のうち*i*ビットが既知であれば、各ファン・アウトは 2^{i-1} に削減される。従って、 $M \cdot 2^{i-1}$ の比較、 $M \cdot 2^{i-1}$ のブランチ・メトリック計算、および $M \cdot 2^{i-1}$ の加算が行われよう。もしこのステージの最初に $M \cdot 2^i$ の生き残り状態が存在していれば、これらの数字は初期の数字へ押し戻すことができる。トレリス・ステージの制約は予め分かっているので、本発明の方法に従って制約付き復調を実現するように各ステージに対する生き残り状態の数を指定することができる。

【 0 0 7 1 】

生き残りステージの数を 2^i だけ増やす効果は、探索空間が復号器からのフィードバックに照らして許容できると考えられるシーケンスに亘って成長することを許容されることを意味する。事実、Mアルゴリズムと復号器フィードバックとの組合せは許容できるシーケンスに亘って適用されるMアルゴリズムとして理解されよう。これはコード化および非コード化変調方式に直接的に適用される。それは更に、内側のコードが復調の役目を果たすようになったカスケード・コードを用いる方式にも適用される。更に、上の説明のコード化方式は畳み込みまたはブロック式のコードでよく、2進数でよく、あるいはより大きな文字集団に亘って動作することができる。本発明は、IS - 136標準規格のようにトラッキング付きの、あるいはGSM標準規格のようにトラッキングなしのコヒーレント復調と互換性を持つ。

【 0 0 7 2 】

図面および説明の中で、本発明の典型的な好適な実施の形態が開示され、また特殊な用語が用いられているが、それらは一般的な意味で、また説明の便宜上のためであって限定的な意味を持たない。本発明のスコープは特許請求の範囲に定義される。

【 図面の簡単な説明 】

【 図 1 A 】 IS - 136標準規格に従う音声コード化システムのブロック図。

【 図 1 B 】 IS - 641標準規格に従う音声コード化システムのブロック図。

【 図 2 】 本発明の実施の形態に従う受信機のブロック図。

【 図 3 】 図3の受信機の第1の実施の形態の詳細なブロック図。

【 図 4 】 図3の受信機の第2の実施の形態の詳細なブロック図。

【 図 5 】 本発明の実施の形態に従って変調信号を受信するための操作を示すフローチャート。

【 図 6 】 本発明に従うマルチパス受信機の実施の形態に関するプロセス・フローを示す模式図。

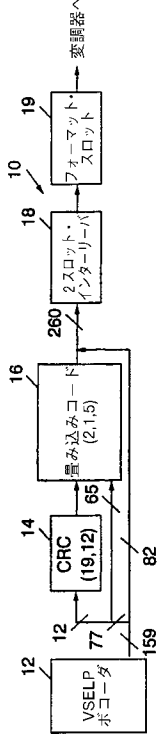
【 図 7 】 本発明の実施の形態に従う復調器トレリスの簡略化を示す模式図。

10

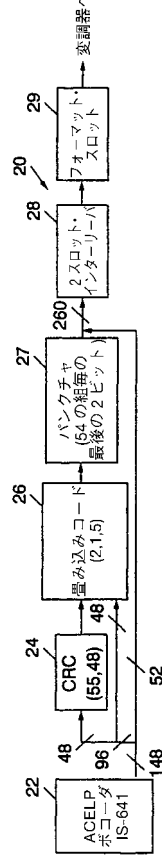
20

30

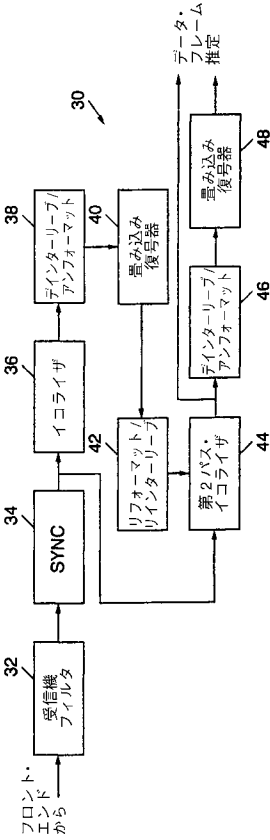
【図1A】



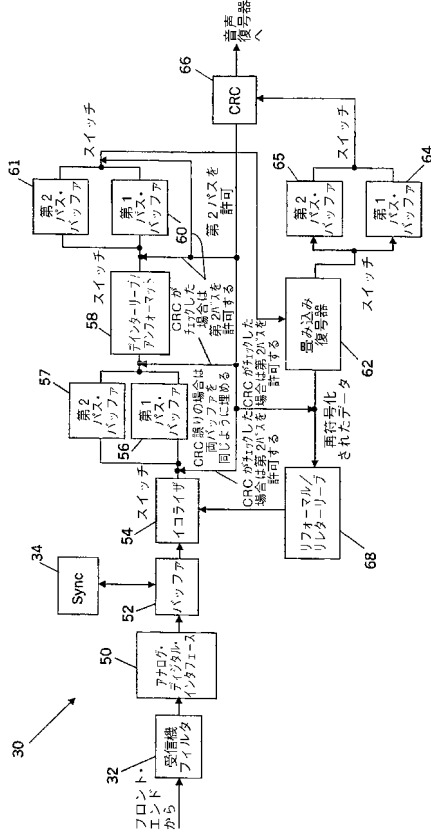
【図1B】



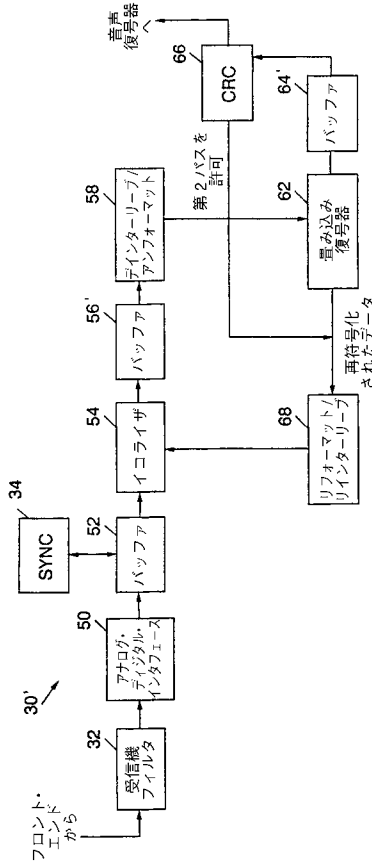
【図2】



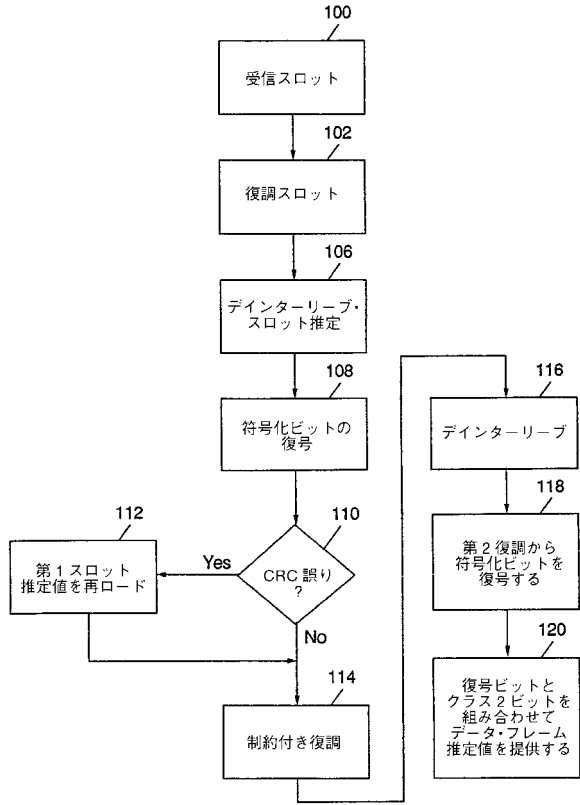
【図3】



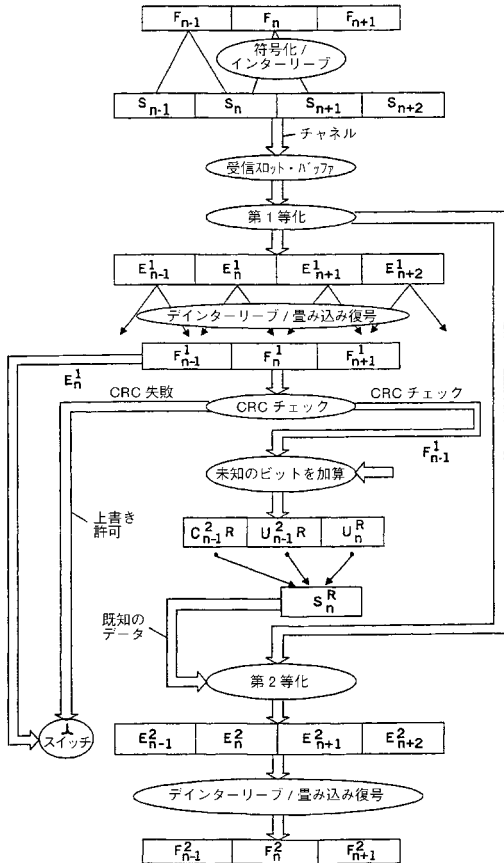
【図4】



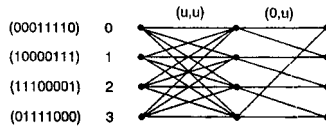
【図5】



【図6】



【図7】



フロントページの続き

(51)Int.Cl. F I
 H 0 4 L 1/00 (2006.01) H 0 4 L 1/00 B

(74)代理人 100116894

弁理士 木村 秀二

(74)代理人 100130409

弁理士 下山 治

(74)代理人 100134175

弁理士 永川 行光

(74)代理人 100134186

弁理士 川畑 洋平

(74)代理人 100134430

弁理士 加藤 卓士

(74)代理人 100134474

弁理士 坂田 恭弘

(74)代理人 100091339

弁理士 清水 邦明

(74)代理人 100094673

弁理士 林 銘三

(72)発明者 バラチャンドラン、クマール

アメリカ合衆国 ノースカロライナ、ケアリー、ラベンストーン ドライブ 302

(72)発明者 クハイラー、アリ

アメリカ合衆国 ノースカロライナ、アペックス、ストリームビュー ドライブ 113

審査官 彦田 克文

(56)参考文献 特開平10-190486(JP,A)

特開平08-288967(JP,A)

特開平08-032632(JP,A)

欧州特許出願公開第802656(EP,A2)

国際公開第98/48517(WO,A1)

(58)調査した分野(Int.Cl.,DB名)

H04L 27/00

H03M 13/09

H03M 13/27

H03M 13/29

H04B 14/04

H04L 1/00