



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2020년02월06일

(11) 등록번호 10-2074216

(24) 등록일자 2020년01월31일

(51) 국제특허분류(Int. Cl.)

H04W 72/04 (2009.01) H04L 27/26 (2006.01)

H04W 52/14 (2009.01) H04W 72/08 (2009.01)

(52) CPC특허분류

H04W 72/0473 (2013.01)

H04L 27/2691 (2013.01)

(21) 출원번호 10-2019-0071331

(22) 출원일자 2019년06월17일

심사청구일자 2019년06월17일

(56) 선행기술조사문헌

Hongwu Liu, et al., "Rate Splitting for Asynchronous Uplink NOMA Systems with Cyclic Prefixed Single Carrier", 2019 IEEE ICC Workshops, May 2019.

(뒷면에 계속)

(73) 특허권자

인하대학교 산학협력단

인천광역시 미추홀구 인하로 100(용현동, 인하대학교)

(72) 발명자

곽경섭

인천광역시 연수구 해돋이로84번길 10(송도동, 송도풍림아이원6단지아파트)

류홍무

인천광역시 남구 인하로 100, 인하대학교 하이테크 400(용현동, 인하대, 인하공전, 정석항공고)

(74) 대리인

양성보

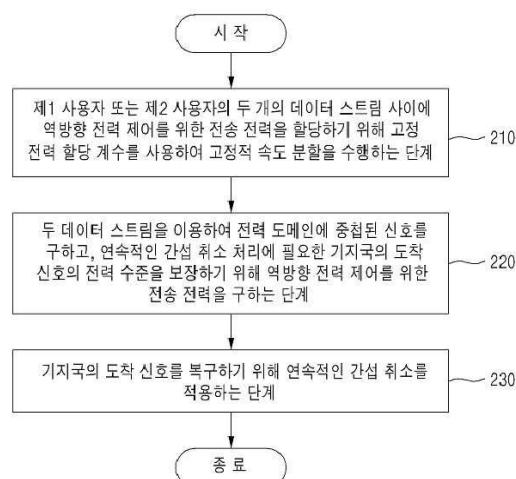
전체 청구항 수 : 총 7 항

심사관 : 최종화

(54) 발명의 명칭 상향링크 비직교 다중접속 시스템을 위한 고정적 속도 분할 방법 및 시스템

(57) 요약

상향링크 비직교 다중접속 시스템을 위한 고정적 속도 분할 방법 및 시스템이 제시된다. 본 발명에서 제안하는 상향링크 비직교 다중접속 시스템을 위한 고정적 속도 분할 방법은 제1 사용자 또는 제2 사용자의 두 개의 데이터 스트림 사이에 역방향 전력 제어를 위한 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용하여 고정적 속도 분할(Fixed Rate Splitting; FRS)을 수행하는 단계, 상기 두 데이터 스트림을 이용하여 전력 도메인에 중첩된 신호를 구하고, 연속적인 간섭 취소(Successive Interference Cancellation; SIC) 처리에 필요한 기지국의 도착 신호의 전력 수준을 보장하기 위해 역방향 전력 제어를 위한 전송 전력을 구하는 단계 및 기지국의 도착 신호를 복구하기 위해 연속적인 간섭 취소를 적용하는 단계를 포함한다.

대표도 - 도2

(52) CPC특허분류

H04W 52/146 (2013.01)

H04W 72/082 (2013.01)

(56) 선행기술조사문헌

US9363766 B2

KR1020120029704 A

KR1020020066424 A

KR1020170073138 A

KR101936019 B1

KR1020030087036 A

이 발명을 지원한 국가연구개발사업

과제고유번호 1711086535(세부과제번호: 59801-1)

부처명 과학기술정보통신부

연구관리전문기관 한국연구재단

연구사업명 중견연구

연구과제명 [Ezbaro] 나노 인체영역네트워크 핵심기술 연구: 분자-전자파 나노통신 하이브리드 메카니

즘 규명

기 여 율 9/10

주관기관 인하대학교

연구기간 2019.03.01 ~ 2020.02.29

이 발명을 지원한 국가연구개발사업

과제고유번호 1711093227(세부과제번호: 60423-1)

부처명 과학기술정보통신부

연구관리전문기관 정보통신기획평가원

연구사업명 대학 IT연구센터 육성·지원(협동연구비)

연구과제명 스마트한 주파수 이용을 위한 스펙트럼 및 전파기술(6차년도)

기 여 율 1/10

주관기관 인하대학교 산학협력단

연구기간 2019.01.01 ~ 2019.12.31

공지예외적용 : 있음

명세서

청구범위

청구항 1

제1 사용자 또는 제2 사용자의 두 개의 데이터 스트림 사이에 역방향 전력 제어를 위한 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용하여 고정적 속도 분할(Fixed Rate Splitting; FRS)을 수행하는 단계;

상기 두 데이터 스트림을 이용하여 전력 도메인에 중첩된 신호를 구하고, 연속적인 간섭 취소(Successive Interference Cancellation; SIC) 처리에 필요한 기지국의 도착 신호의 전력 수준을 보장하기 위해 역방향 전력 제어를 위한 전송 전력을 구하는 단계; 및

기지국의 도착 신호를 복구하기 위해 연속적인 간섭 취소를 적용하는 단계를 포함하는 고정적 속도 분할 방법.

청구항 2

제1항에 있어서,

제1 사용자 또는 제2 사용자의 두 개의 데이터 스트림 사이에 역방향 전력 제어를 위한 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용하여 고정적 속도 분할을 수행하는 단계는,

소스 정보를 프로세싱하여 정보 신호를 변조하고, 제1 사용자 또는 제2 사용자에게 대한 정보 신호는 각각 제1 가상 사용자 및 제2 가상 사용자에게 해당하는 두 개의 데이터 스트림으로 분할되는

고정적 속도 분할 방법.

청구항 3

제1항에 있어서,

상기 두 데이터 스트림을 이용하여 전력 도메인에 중첩된 신호를 구하고, 연속적인 간섭 취소 처리에 필요한 기지국의 도착 신호의 전력 수준을 보장하기 위해 역방향 전력 제어를 위한 전송 전력을 구하는 단계는,

제1 사용자 또는 제2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림에 해당하는 제1 가상 사용자, 및 제2 가상 사용자를 고려하여 기지국에서의 검출 명령을 분류하는

고정적 속도 분할 방법.

청구항 4

제1항에 있어서,

기지국의 도착 신호를 복구하기 위해 연속적인 간섭 취소를 적용하는 단계는,

기지국의 도착 신호인 제1 사용자 또는 제2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림을 복구하기 위해 연속적인 간섭 취소를 적용하고,

제1 사용자 또는 제2 사용자의 정보 신호, 및 두 개의 데이터 스트림을 검출하기 위해 검출 성능이 좋은 순서대로 상기 정보 신호, 및 상기 두 개의 데이터 스트림을 검출하고,

제1 사용자 및 제2 사용자의 정보 신호를 검출하기 위한 SNR 임계값을 구하는

고정적 속도 분할 방법.

청구항 5

제1 사용자 또는 제2 사용자의 두 개의 데이터 스트림 사이에 역방향 전력 제어를 위한 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용하여 고정적 속도 분할(Fixed Rate Splitting; FRS)을 수행하고, 상기 두 데이터 스트림을 이용하여 전력 도메인에 중첩된 신호를 구하고, 연속적인 간섭 취소(Successive Interference

Cancellation; SIC) 처리에 필요한 기지국의 도착 신호의 전력 수준을 보장하기 위해 역방향 전력 제어를 위한 전송 전력을 구하는 고정적 속도 분할 전송부; 및

기지국의 도착 신호를 복구하기 위해 연속적인 간섭 취소를 적용하는 기지국의 SIC 프로세싱부를 포함하는 고정적 속도 분할 시스템.

청구항 6

제5항에 있어서,

고정적 속도 분할 전송부는,

소스 정보를 프로세싱하여 정보 신호를 변조하고, 제1 사용자 또는 제2 사용자에게 대한 정보 신호는 각각 제1 가상 사용자 및 제2 가상 사용자에게 해당하는 두 개의 데이터 스트림으로 분할되고,

제1 사용자 또는 제2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림에 해당하는 제1 가상 사용자, 및 제2 가상 사용자를 고려하여 기지국에서의 검출 명령을 분류하는

고정적 속도 분할 시스템.

청구항 7

제5항에 있어서,

기지국의 SIC 프로세싱부는,

기지국의 도착 신호인 제1 사용자 또는 제2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림을 복구하기 위해 연속적인 간섭 취소를 적용하고,

제1 사용자 또는 제2 사용자의 정보 신호, 및 두 개의 데이터 스트림을 검출하기 위해 검출 성능이 좋은 순서대로 상기 정보 신호, 및 상기 두 개의 데이터 스트림을 검출하고,

제1 사용자 및 제2 사용자의 정보 신호를 검출하기 위한 SNR 임계값을 구하는

고정적 속도 분할 시스템.

발명의 설명

기술 분야

[0001] 본 발명은 상향링크 비직교 다중접속 시스템을 위한 고정적 속도 분할 방법 및 시스템에 관한 것이다.

배경 기술

[0002] 스펙트럼 효율이 높은 대규모의 연결을 제공할 수 있는 비직교 다중 접속(Non-Orthogonal Multiple Access; NOMA)은 5세대(5G) 네트워크 및 다중 접속 패러다임 변화로 간주되어 왔다. 전력 도메인 중첩 코딩 및 연속적인 간섭 취소(Successive Interference Cancellation; SIC)의 도움으로, 전력 도메인 비직교 다중접속(Non-Orthogonal Multiple Access; NOMA) 시스템에서 시간, 주파수 및/또는 코드 축을 따라 동일한 직교 자원 블록에서 복수의 사용자가 서비스된다. 여러 사용자에게 서로 다른 유형의 서비스 메시지를 전달하는 기능과 관련하여, 속도 분할(Rate Splitting; RS) 기법은 최근 많은 주목을 받고 있다. 특히 속도 분할 송신기는 개인 정보를 공통 메시지와 개인 메시지로 분할하여 모든 수신자가 공통 메시지를 디코딩할 수 있도록 한다. 상향링크 비직교 다중접속 시스템의 경우, 전력 도메인 중첩 코딩과 속도 분할 모두에 관한 복잡한 전력 할당 때문에 속도 분할을 구현하기 어렵다. 또한, 복잡한 시스템 설정 때문에 상향링크 비직교 다중접속 시스템의 속도 분할 성능 분석을 실시하기 어렵다.

선행기술문헌

특허문헌

(특허문헌 0001) 한국 공개특허공보 10-2016-0005273호(2016.01.15.)

발명의 내용

해결하려는 과제

[0003] 본 발명이 이루고자 하는 기술적 과제는 근접 사용자와 멀리 있는 사용자가 전력 도메인 비직교 다중접속(Non-Orthogonal Multiple Access; NOMA)를 사용하여 기지국(Base Station; BS)과 통신하는 상향링크 비직교 다중접속 시스템에 대해 고정적 속도 분할(Fixed Rate Splitting; FRS) 방법 및 시스템을 제공하는데 있다. 역방향 전력 제어에 따른 상향링크 비직교 다중접속 시스템에 대한 고정적 속도 분할 방식을 통해 분할된 데이터 스트림 사이에 전력 할당을 수행하여 정전 확률을 감소시키고자 한다.

과제의 해결 수단

[0004] 일 측면에 있어서, 본 발명에서 제안하는 상향링크 비직교 다중접속 시스템을 위한 고정적 속도 분할 방법은 제 1 사용자 또는 제 2 사용자의 두 개의 데이터 스트림 사이에 역방향 전력 제어를 위한 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용하여 고정적 속도 분할(Fixed Rate Splitting; FRS)을 수행하는 단계, 상기 두 데이터 스트림을 이용하여 전력 도메인에 중첩된 신호를 구하고, 연속적인 간섭 취소(Successive Interference Cancellation; SIC) 처리에 필요한 기지국의 도착 신호의 전력 수준을 보장하기 위해 역방향 전력 제어를 위한 전송 전력을 구하는 단계 및 기지국의 도착 신호를 복구하기 위해 연속적인 간섭 취소를 적용하는 단계를 포함한다.

[0005] 제1 사용자 또는 제2 사용자의 두 개의 데이터 스트림 사이에 역방향 전력 제어를 위한 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용하여 고정적 속도 분할을 수행하는 단계는 소스 정보를 프로세싱하여 정보 신호를 변조하고, 제1 사용자 또는 제2 사용자에게 대한 정보 신호는 각각 제1 가상 사용자 및 제2 가상 사용자에게 해당하는 두 개의 데이터 스트림으로 분할된다.

[0006] 상기 두 데이터 스트림을 이용하여 전력 도메인에 중첩된 신호를 구하고, 연속적인 간섭 취소 처리에 필요한 기지국의 도착 신호의 전력 수준을 보장하기 위해 역방향 전력 제어를 위한 전송 전력을 구하는 단계는 제1 사용자 또는 제2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림에 해당하는 제1 가상 사용자, 및 제2 가상 사용자를 고려하여 기지국에서의 검출 명령을 분류한다.

[0007] 또 다른 일 측면에 있어서, 본 발명에서 제안하는 상향링크 비직교 다중접속 시스템을 위한 고정적 속도 분할 시스템은 기지국의 도착 신호를 복구하기 위해 연속적인 간섭 취소를 적용하는 단계는 기지국의 도착 신호인 제 1 사용자 또는 제 2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림을 복구하기 위해 연속적인 간섭 취소를 적용하고, 제1 사용자 또는 제2 사용자의 정보 신호, 및 두 개의 데이터 스트림을 검출하기 위해 검출 성능이 좋은 순서대로 상기 정보 신호, 및 상기 두 개의 데이터 스트림을 검출하고, 제1 사용자 및 제2 사용자의 정보 신호를 검출하기 위한 SNR 임계값을 구한다.

[0008] 제1 사용자 또는 제2 사용자의 두 개의 데이터 스트림 사이에 역방향 전력 제어를 위한 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용하여 고정적 속도 분할(Fixed Rate Splitting; FRS)을 수행하고, 상기 두 데이터 스트림을 이용하여 전력 도메인에 중첩된 신호를 구하고, 연속적인 간섭 취소(Successive Interference Cancellation; SIC) 처리에 필요한 기지국의 도착 신호의 전력 수준을 보장하기 위해 역방향 전력 제어를 위한 전송 전력을 구하는 고정적 속도 분할 전송부 및 기지국의 도착 신호를 복구하기 위해 연속적인 간섭 취소를 적용하는 기지국의 SIC 프로세싱부를 포함한다.

[0009] 고정적 속도 분할 전송부는 소스 정보를 프로세싱하여 정보 신호를 변조하고, 제1 사용자 또는 제2 사용자에게 대한 정보 신호는 각각 제1 가상 사용자 및 제2 가상 사용자에게 해당하는 두 개의 데이터 스트림으로 분할되고, 제 1 사용자 또는 제 2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림에 해당하는 제1 가상 사용자, 및 제2 가상 사용자를 고려하여 기지국에서의 검출 명령을 분류한다.

[0010] 기지국의 SIC 프로세싱부는 기지국의 도착 신호인 제1 사용자 또는 제2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림을 복구하기 위해 연속적인 간섭 취소를 적용하고, 제1 사용자 또는 제2 사용자의 정보 신호, 및 두 개의 데이터 스트림을 검출하기 위해 검출 성능이 좋은 순서대로 상기 정보 신호, 및 상기 두 개의 데이터 스트림을 검출하고, 제1 사용자 및 제2 사용자의 정보

신호를 검출하기 위한 SNR 임계값을 구한다.

발명의 효과

[0011] 본 발명의 실시예들에 따르면 역방향 전력 제어를 고려했을 때, 한 사용자의 정보 신호는 상향링크 전송을 위한 두 데이터 스트림으로 분할된다. 다른 사용자의 경우 속도 분할 없이 전송된다. 고정 전력 할당 계수는 데이터 스트림 사이에 전송 전력을 할당하기 위해 한 사용자에게 적용된다. 기지국 수신기에서는 모든 데이터 스트림을 복구하기 위해 연속적인 간섭 취소가 적용된다. 제안하는 고정적 속도 분할 기술은 종래의 상향링크 NOMA 전송 체계에 비해 우수한 정전 성능을 달성하는 것으로 나타난다. 역방향 전력 제어에 따른 상향링크 비직교 다중접속 시스템에 대한 고정적 속도 분할 방식을 통해 분할된 데이터 스트림 사이에 전력 할당을 수행하여 정전 확률을 감소시키는 데 최적화될 수 있다.

도면의 간단한 설명

[0012] 도 1은 본 발명의 일 실시예에 따른 상향링크 NOMA 시스템을 나타내는 개략도이다.
 도 2는 본 발명의 일 실시예에 따른 상향링크 비직교 다중접속 시스템을 위한 고정적 속도 분할 방법을 설명하기 위한 흐름도이다.
 도 3은 본 발명의 일 실시예에 따른 고정적 속도 분할 전송부에서의 동작 과정을 설명하기 위한 도면이다.
 도 4는 본 발명의 일 실시예에 따른 기지국의 SIC 프로세싱부의 동작 과정을 설명하기 위한 도면이다.
 도 5는 본 발명의 일 실시예에 따른 상향링크 비직교 다중접속 시스템을 위한 고정적 속도 분할 시스템의 구성을 나타내는 도면이다.
 도 6은 본 발명의 일 실시예에 따른 목표 도착 SNR 대비 정전 확률을 나타내는 그래프이다.
 도 7은 본 발명의 일 실시예에 따른 정전 확률에 대한 표적 속도를 나타내는 그래프이다.
 도 8은 본 발명의 일 실시예에 따른 정전 확률에 대한 목표 속도 분할 계수를 나타내는 그래프이다.
 도 9는 본 발명의 일 실시예에 따른 전력 할당 계수가 고정적 속도 분할 기술의 정전 성능에 미치는 영향을 나타내는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0013] 이하, 본 발명의 실시 예를 첨부된 도면을 참조하여 상세하게 설명한다.

[0015] 도 1은 본 발명의 일 실시예에 따른 상향링크 NOMA 시스템을 나타내는 개략도이다.

[0016] 본 발명에서는 기지국(Base Station; BS)과 제1 사용자(U_1), 제2 사용자(U_2)로 구성된 상향링크 비직교 다중접속(Non-Orthogonal Multiple Access; NOMA) 시스템을 고려한다. 일반성의 손실 없이, 제1 사용자(U_1), 제2 사용자(U_2)는 각각 근접 사용자 및 먼 사용자라고 가정한다. $U_i(i=1$ 또는 $2)$ 에서 기지국으로의 채널은 $h_i(i=1$ 또는 $2)$ 로 나타낸다. 또한 경로 손실 구성요소 $L_i(i=1$ 또는 $2)$ 는 대규모 페이딩을 나타내기 위해 h_i 와 연관된다. U_i 의 정보 신호는 $x_i(i=1$ 또는 $2)$ 에 의해 표시되며, 이는 0의 평균과 단위 분산을 가진 분포를 따른다.

[0017] 이 발명에서, 속도 분할(Rate Splitting; RS)은 근접 사용자나 먼 사용자 둘 중 한 명에게서 실현될 수 있다. 역방향 전력 제어를 감안하여 근접한 사용자 또는 원거리 사용자의 두 데이터 스트림 사이에 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용한다. 사용자에게 속도 분할을 적용할 때 사용자 송신기의 블록 구조가 도 3에 나타나 있다. 도 2에서는 근접 사용자에게 속도 분할이 적용되는 고정적 속도 분할 기술만을 제시한다. 속도 분할이 먼 사용자에게 적용되는 고정적 속도 분할은 근접 사용자에게 적용되는 속도 분할 기술 체계와 유사하다.

[0019] 도 2는 본 발명의 일 실시예에 따른 상향링크 비직교 다중접속 시스템을 위한 고정적 속도 분할 방법을 설명하기 위한 흐름도이다.

[0020] 제1 사용자 또는 제2 사용자의 두 개의 데이터 스트림 사이에 역방향 전력 제어를 위한 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용하여 고정적 속도 분할을 수행하는 단계(210), 상기 두 데이터 스트림을 이용

하여 전력 도메인에 중첩된 신호를 구하고, 연속적인 간섭 취소(Successive Interference Cancellation; SIC) 처리에 필요한 기지국의 도착 신호의 전력 수준을 보장하기 위해 역방향 전력 제어를 위한 전송 전력을 구하는 단계(220) 및 기지국의 도착 신호를 복구하기 위해 연속적인 간섭 취소를 적용하는 단계(230)를 포함한다.

[0021] 단계(210)에서, 제1 사용자 또는 제2 사용자의 두 개의 데이터 스트림 사이에 역방향 전력 제어를 위한 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용하여 고정적 속도 분할을 수행한다. 이때, 소스 정보를 프로세싱하여 정보 신호를 변조하고, 제1 사용자 또는 제2 사용자에게 대한 정보 신호는 각각 제1 가상 사용자 및 제2 가상 사용자에게 해당하는 두 개의 데이터 스트림으로 분할된다.

[0022] 단계(220)에서, 두 데이터 스트림을 이용하여 전력 도메인에 중첩된 신호를 구하고, 연속적인 간섭 취소 처리에 필요한 기지국의 도착 신호의 전력 수준을 보장하기 위해 역방향 전력 제어를 위한 전송 전력을 구한다.

[0023] 제1 사용자 또는 제2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림에 해당하는 제1 가상 사용자, 및 제2 가상 사용자를 고려하여 기지국에서의 검출 명령을 분류한다.

[0025] 도 3은 본 발명의 일 실시예에 따른 고정적 속도 분할 전송부에서의 동작 과정을 설명하기 위한 도면이다.

[0026] 앞서 설명된 바와 같이, 본 발명에서는 기지국과 제1 사용자(U_1), 제2 사용자(U_2)로 구성된 상향링크 비직교 다중접속(Non-Orthogonal Multiple Access; NOMA) 시스템을 고려한다. 일반성의 손실 없이, 제1 사용자(U_1), 제2 사용자(U_2)는 각각 근접 사용자 및 먼 사용자라고 가정한다. 먼저, 소스 정보를 프로세싱(310)하여 정보 신호를 변조(320)하고, 제1 사용자(U_1) 또는 제2 사용자(U_2)에 대한 정보 신호는 각각 제1 가상 사용자 및 제2 가상 사용자에게 해당하는 두 개의 데이터 스트림으로 분할된다. 여기서, 근접 사용자에게 속도 분할이 적용되는 고정적 속도 분할 기술만을 제시한다. 속도 분할이 먼 사용자에게 적용되는 고정적 속도 분할은 근접 사용자에게 적용되는 속도 분할 기술 체계와 유사하다.

[0027] 근접 사용자의 경우, 그것의 정보 신호 x_1 는 각각 데이터 스트림 x_{11} 와 x_{12} 로 분할(330)되며, 이는 각각 두 개의 가상 사용자 U_{11} 와 U_{12} 에 해당한다. 이후, 전력 도메인에 중첩된 신호(330)는 $\sqrt{\alpha P_1}x_{11} + \sqrt{(1-\alpha)P_1}x_{12}$ 로 생성되며, 여기서 P_1 은 U_1 의 전송 전력이다. 따라서 기지국에서 수신된 신호는 다음과 같이 쓸 수 있다.

[0028]
$$y = \sqrt{\alpha P_1}h_1x_{11} + \sqrt{(1-\alpha)P_1}h_1x_{12} + \sqrt{P_2}h_2x_2 + n$$
 수학식(1)

[0029] 여기서 $\bar{P}_i = P_i L_i$ 과 α 는 전력 할당 계수이다. 연속적인 간섭 취소(Successive Interference Cancellation; SIC)에 필요한 도착 신호의 다양한 전력 수준을 보장하기 위해 역방향 전력 제어, 즉 U_1 의 전송 전력은 다음과 같이 부여된다.

[0030]
$$P_i = P_t - (i-1)\tilde{\epsilon} - 10\log_{10}(L_i)$$
 수학식(2)

[0031] 여기서 P_t 는 기지국에서 수신된 신호의 목표 도달 전력이고 $\tilde{\epsilon}$ 는 전력 스텝 레벨($\tilde{\epsilon} \geq 0\text{dB}$)이다. 이후, 주파수 상향 변환 및 RF 프로세싱(340)을 거쳐 전송 안테나(341)를 통해 기지국으로 전송된다.

[0033] 다시 도 2를 참조하면, 단계(230)에서 기지국의 도착 신호를 복구하기 위해 연속적인 간섭 취소를 적용한다. 기지국의 도착 신호인 제1 사용자 또는 제2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림을 복구하기 위해 연속적인 간섭 취소를 적용한다. 제1 사용자 또는 제2 사용자의 정보 신호, 및 두 개의 데이터 스트림을 검출하기 위해 검출 성능이 좋은 순서대로 상기 정보 신호, 및 상기 두 개의 데이터 스트림을 검출한다. 이후, 제1 사용자 및 제2 사용자의 정보 신호를 검출하기 위한 SNR 임계값을 구한다.

[0035] 도 4는 본 발명의 일 실시예에 따른 기지국의 SIC 프로세싱부의 동작 과정을 설명하기 위한 도면이다.

[0036] U_{11} , U_{12} , U_2 세 명의 사용자들을 고려하여, 기지국에서의 탐지 명령은 여러 종류로 분류할 수 있다. 수신 안테나(411)을 통해 수신 받은 기지국의 도착 신호를 이용하여 원하는 신호 x_{11} , x_{12} , x_2 를 복구하기 위해 연속적인 간섭 취소(SIC)를 적용한다. 본 발명에서는 탐지 순서 중 한 종류, 즉 타 탐지 순서에 비해 가장 탐지 성능이 좋

은 $x_{11} \rightarrow x_2 \rightarrow x_{12}$ 만을 고려한다. 연속적인 간섭 취소 처리 과정을 도 4를 통해 나타내었다.

[0037] RF 및 주파수 하향 변환(410)을 거쳐, x_{11} 에 대한 검출 및 복조(420)를 통해 x_{11} 를 예측(421)한다. 수학적식(1)에 근거하여 x_{11} 탐지 SINR을 다음과 같이 도출할 수 있다.

$$\gamma_{11} = \frac{\alpha \rho |h_1|^2}{(1-\alpha)\rho |h_1|^2 + \varepsilon \rho |h_2|^2 + 1} \quad \text{수학적식(3)}$$

[0039] 여기서 $\rho = P_1 L_1 / \sigma^2$ 이고 $0 < \varepsilon \leq 1$ 을 만족하는 $\varepsilon = 10^{-\varepsilon/10}$ 이다.

[0040] 이후, x_2 에 대한 검출 및 복조(430)를 통해 x_2 를 예측(431)한다.

[0041] x_{11} 를 복구하고 수학적식(1)에서 해당 재구성 신호를 뺀 후 x_2 를 탐지하기 위한 나머지 신호를 다음과 같이 생성할 수 있다.

$$y = \sqrt{\bar{P}_2} h_2 x_2 + \sqrt{(1-\alpha)\bar{P}_1} h_1 x_{12} + n \quad \text{수학적식(4)}$$

[0043] 이후, x_{12} 에 대한 검출 및 복조(440)를 통해 x_{12} 를 예측(441)한다.

[0044] 따라서 x_2 탐지에 대해 수신된 SINR은 다음과 같이 도출할 수 있다.

$$\gamma_2 = \frac{\varepsilon \rho |h_2|^2}{(1-\alpha)\rho |h_1|^2 + 1} \quad \text{수학적식(5)}$$

[0046] 연속적인 간섭 취소 처리의 도움으로 x_{12} 를 탐지하기 위한 나머지 신호는 다음에 의해 주어진다.

$$y = \sqrt{(1-\alpha)\bar{P}_1} h_1 x_{12} + n \quad \text{수학적식(6)}$$

[0048] x_{12} 탐지를 위해 수신된 SNR은 다음과 같이 도출할 수 있다.

$$\gamma_{12} = (1-\alpha)\rho |h_1|^2 \quad \text{수학적식(7)}$$

[0050] U_1 과 U_2 의 목표 전송 속도는 각각 $\hat{R}_1$ 과 $\hat{R}_2$ 로 표시된다. x_1 과 x_2 의 성공적인 탐지에 필요한 SNR 임계값은 각각 $\hat{\gamma}_1 = 2^{\hat{R}_1} - 1$ 과 $\hat{\gamma}_2 = 2^{\hat{R}_2} - 1$ 로 표현할 수 있다. 분할 데이터 스트림 x_{11} 과 x_{12} 의 경우, 분할 목표 속도는 $\hat{R}_{11} = \beta \hat{R}_1$ 와 $\hat{R}_{12} = (1-\beta)\hat{R}_1$ 로 설정되며, 여기서 β 는 목표 속도 분할 계수가 된다. 기지국에서 연속적인 간섭 취소 처리 후 얻은 x_{11} 과 x_{12} 추정치는 x_1 를 복구하는 데 사용한다.

[0052] 도 5는 본 발명의 일 실시예에 따른 상향링크 비직교 다중접속 시스템을 위한 고정적 속도 분할 시스템의 구성을 나타내는 도면이다.

[0053] 본 실시예에 따른 고정적 속도 분할 방법 및 시스템(500)은 프로세서(510), 버스(520), 네트워크 인터페이스(530), 메모리(540) 및 데이터베이스(550)를 포함할 수 있다. 메모리(540)는 운영체제(541) 및 고정적 속도 분할 루틴(542)을 포함할 수 있다. 프로세서(510)는 고정적 속도 분할 전송부(511) 및 기지국의 SIC 프로세싱부(560)를 포함할 수 있다. 다른 실시예들에서 고정적 속도 분할 방법 및 시스템(500)은 도 5의 구성요소들보다 더 많은 구성요소들을 포함할 수도 있다. 그러나, 대부분의 종래기술적 구성요소들을 명확하게 도시할 필요성은 없다. 예를 들어, 고정적 속도 분할 방법 및 시스템(500)은 디스플레이나 트랜시버(transceiver)와 같은 다른 구성요소들을 포함할 수도 있다.

[0054] 메모리(540)는 컴퓨터에서 판독 가능한 기록 매체로서, RAM(random access memory), ROM(read only memory) 및 디스크 드라이브와 같은 비소멸성 대용량 기록장치(permanent mass storage device)를 포함할 수 있다. 또한, 메모리(540)에는 운영체제(541)와 고정적 속도 분할 루틴(542)을 위한 프로그램 코드가 저장될 수 있다. 이리

한 소프트웨어 구성요소들은 드라이브 메커니즘(drive mechanism, 미도시)을 이용하여 메모리(540)와는 별도의 컴퓨터에서 판독 가능한 기록 매체로부터 로딩될 수 있다. 이러한 별도의 컴퓨터에서 판독 가능한 기록 매체는 플로피 드라이브, 디스크, 테이프, DVD/CD-ROM 드라이브, 메모리 카드 등의 컴퓨터에서 판독 가능한 기록 매체(미도시)를 포함할 수 있다. 다른 실시예에서 소프트웨어 구성요소들은 컴퓨터에서 판독 가능한 기록 매체가 아닌 네트워크 인터페이스(530)를 통해 메모리(540)에 로딩될 수도 있다.

- [0055] 버스(520)는 고정적 속도 분할 방법 및 시스템(500)의 구성요소들간의 통신 및 데이터 전송을 가능하게 할 수 있다. 버스(520)는 고속 시리얼 버스(high-speed serial bus), 병렬 버스(parallel bus), SAN(Storage Area Network) 및/또는 다른 적절한 통신 기술을 이용하여 구성될 수 있다.
- [0056] 네트워크 인터페이스(530)는 고정적 속도 분할 방법 및 시스템(500)을 컴퓨터 네트워크에 연결하기 위한 컴퓨터 하드웨어 구성요소일 수 있다. 네트워크 인터페이스(530)는 고정적 속도 분할 방법 및 시스템(500)을 무선 또는 유선 커넥션을 통해 컴퓨터 네트워크에 연결시킬 수 있다.
- [0057] 데이터베이스(550)는 고정적 속도 분할을 위해 필요한 모든 정보를 저장 및 유지하는 역할을 할 수 있다. 확장된 글로벌 상품 분류 체계를 마스터데이터로서 저장한다. 도 5에서는 고정적 속도 분할 방법 및 시스템(500)의 내부에 데이터베이스(550)를 구축하여 포함하는 것으로 도시하고 있으나, 이에 한정되는 것은 아니며 시스템 구현 방식이나 환경 등에 따라 생략될 수 있고 혹은 전체 또는 일부의 데이터베이스가 별개의 다른 시스템 상에 구축된 외부 데이터베이스로서 존재하는 것 또한 가능하다.
- [0058] 프로세서(510)는 기본적인 산술, 로직 및 고정적 속도 분할 방법 및 시스템(500)의 입출력 연산을 수행함으로써, 컴퓨터 프로그램의 명령을 처리하도록 구성될 수 있다. 명령은 메모리(540) 또는 네트워크 인터페이스(530)에 의해, 그리고 버스(520)를 통해 프로세서(510)로 제공될 수 있다. 프로세서(510)는 고정적 속도 분할 전송부(511) 및 기지국의 SIC 프로세싱부(560)를 위한 프로그램 코드를 실행하도록 구성될 수 있다. 이러한 프로그램 코드는 메모리(540)와 같은 기록 장치에 저장될 수 있다.
- [0059] 고정적 속도 분할 전송부(511) 및 기지국의 SIC 프로세싱부(560)는 도 2의 단계들(210~230)을 수행하기 위해 구성될 수 있다.
- [0060] 고정적 속도 분할 방법 및 시스템(500)은 고정적 속도 분할 전송부(511) 및 기지국의 SIC 프로세싱부(560)를 포함할 수 있다.
- [0061] 고정적 속도 분할 전송부(511)는 제1 사용자 또는 제2 사용자의 두 개의 데이터 스트림 사이에 역방향 전력 제어를 위한 전송 전력을 할당하기 위해 고정 전력 할당 계수를 사용하여 고정적 속도 분할(Fixed Rate Splitting; FRS)을 수행한다. 소스 정보를 프로세싱하여 정보 신호를 변조하고, 제1 사용자 또는 제2 사용자에게 대한 정보 신호는 각각 제1 가상 사용자 및 제2 가상 사용자에게 해당하는 두 개의 데이터 스트림으로 분할된다.
- [0062] 고정적 속도 분할 전송부(511)는 상기 두 데이터 스트림을 이용하여 전력 도메인에 중첩된 신호를 구한다. 이후, 연속적인 간섭 취소(Successive Interference Cancellation; SIC) 처리에 필요한 기지국의 도착 신호의 전력 수준을 보장하기 위해 역방향 전력 제어를 위한 전송 전력을 구한다. 제1 사용자 또는 제2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림에 해당하는 제1 가상 사용자, 및 제2 가상 사용자를 고려하여 기지국에서의 검출 명령을 분류한다.
- [0063] 기지국의 SIC 프로세싱부(560)는 기지국의 도착 신호를 복구하기 위해 연속적인 간섭 취소를 적용한다. 기지국의 도착 신호인 제1 사용자 또는 제2 사용자의 정보 신호, 제1 사용자 또는 제2 사용자의 정보 신호에 대해 분할된 두 개의 데이터 스트림을 복구하기 위해 연속적인 간섭 취소를 적용한다.
- [0064] 기지국의 SIC 프로세싱부(560)는 제1 사용자 또는 제2 사용자의 정보 신호, 및 두 개의 데이터 스트림을 검출하기 위해 검출 성능이 좋은 순서대로 상기 정보 신호, 및 상기 두 개의 데이터 스트림을 검출하고, 제1 사용자 및 제2 사용자의 정보 신호를 검출하기 위한 SNR 임계값을 구한다.
- [0066] 도 6은 본 발명의 일 실시예에 따른 목표 도착 SNR 대비 정전 확률을 나타내는 그래프이다.
- [0067] 본 발명에서 제안하는 고정적 속도 분할 기술에 의해 달성된 우수한 정전 성능을 검증하기 위한 시뮬레이션 결과를 제시한다. 시뮬레이션에서는 U_1 에서 속도 분할이 실현되는 고정적 속도 분할만을 고려한다. 여기서 U_2 에서 속도 분할이 실현될 때의 결과는 무시된다. 기지국에서 근접 사용자와 먼 사용자까지의 거리가 각각 50미터와 100미터라고 가정하고, 대규모 페이딩 L_1 은 종래기술에서의 역방향 전력 제어와 같이 설정한다. 또한 목표 도착

SNR은 $\rho_t = P_t / \sigma^2$ 로 정의한다.

[0068] 목표 도착 SNR 대비 정전 확률은 도 6에 나타내었다. $\hat{R}_1 = 1.5$ bps/Hz, $\hat{R}_2 = 0.5$ bps/Hz, $\tilde{\epsilon} = 5$ dB, $\beta = 0.01$, $\alpha = 0.9$ 로 설정했다. 도 6의 결과는 고정적 속도 분할 기술이 ρ_t 가 증가함에 따라 각각에 대한 정전 확률을 감소시킨다는 것을 보여준다. 고정적 속도 분할 기술은 속도 분할(도 6에서 "NOMA"로 표시됨)를 채택하지 않고 역방향 저전력 제어 지원 NOMA보다 낮거나 중간 SNR 영역에서 더 높은 U_1 의 정전 확률을 달성하지만, 제안된 고정적 속도 분할 기술은 높은 SNR 영역에서 더 작은 정전 확률을 달성한다. U_2 의 경우, 고정적 속도 분할 기술은 전체 SNR 영역에서 "NOMA"의 확률보다 더 작은 정전 확률을 달성한다.

[0070] 도 7은 본 발명의 일 실시예에 따른 정전 확률에 대한 표적 속도를 나타내는 그래프이다.

[0071] $\rho_t = 20$ dB, $\beta = 0.01$, $\tilde{\epsilon} = 5$ dB 및 고정 $\hat{R}_2 = 0.2$ bps/Hz라 설정하고 정전 확률에 대한 표적 속도의 영향을 조사한다. 그림 5에서 볼 수 있듯이 고정적 속도 분할 기술은 전체 $\hat{R}_1$ 영역에서 "NOMA"보다 더 작은 정전 확률을 달성한다.

[0073] 도 8은 본 발명의 일 실시예에 따른 정전 확률에 대한 목표 속도 분할 계수를 나타내는 그래프이다.

[0074] $\rho_t = 20$ dB, $\hat{R}_1 = 1.5$ bps/Hz, $\hat{R}_2 = 0.5$ bps/Hz, $\tilde{\epsilon} = 5$ dB, $\alpha = 0.9$ 로 설정하고 정전 확률에 대한 목표 속도 분할 계수 β 의 영향을 도 8에 나타냈다. 고정적 속도 분할 기술의 경우, U_1 과 U_2 의 정전 확률은 낮거나 중간인 β 영역의 "NOMA"의 확률보다 더 작다. 고정적 속도 분할 기술에 의해 달성되는 U_1 정전 확률은 β 가 증가하면 먼저 감소하고 β 가 임계값을 초과하면 증가한다.

[0076] 도 9는 본 발명의 일 실시예에 따른 전력 할당 계수가 고정적 속도 분할 기술의 정전 성능에 미치는 영향을 나타내는 그래프이다.

[0077] 도 9에서는 전력 할당 계수가 고정적 속도 분할 기술의 정전 성능에 미치는 영향을 조사한다. 도 9에서 $\hat{R}_1 = 1.5$ bps/Hz, $\hat{R}_2 = 0.5$ bps/Hz, $\beta = 0.1$, $\tilde{\epsilon} = 5$ dB, $\rho_t = 30$ dB으로 설정한다. 도 9의 결과는 전력 할당 계수가 고정적 속도 분할 기술을 적용할 때 U_1 과 U_2 의 정전 확률에 서로 다른 영향을 미친다는 것을 보여준다. U_1 의 경우 α 가 증가할수록 정전 확률이 먼저 감소하며, α 가 임계값에 접근하면 α 가 증가할수록 정전 확률은 증가한다. U_2 의 경우 α 가 증가할수록 정전 확률은 항상 감소한다. 고정적 속도 분할 기술에서, U_1 과 U_2 의 정전 확률은 큰 α 영역에서 "NOMA"의 확률보다 작다.

[0078] 본 발명에서는 역방향 전력 제어 하에 있는 상향링크 NOMA 시스템에 대한 고정적 속도 분할 기술을 제안하였다. 양측 사용자가 기지국과 통신할 때 한 명의 사용자에게 속도 분할을 통해, 기지국은 원하는 신호를 복구하기 위해 연속적인 간섭 취소를 적용한다. 고정적 속도 분할 기술은 종래의 상향링크 NOMA 기술에 비해 우수한 정전 성능을 달성하는 것으로 나타났다.

[0080] 이상에서 설명된 장치는 하드웨어 구성요소, 소프트웨어 구성요소, 및/또는 하드웨어 구성요소 및 소프트웨어 구성요소의 조합으로 구현될 수 있다. 예를 들어, 실시예들에서 설명된 장치 및 구성요소는, 예를 들어, 프로세서, 콘트롤러, ALU(arithmetic logic unit), 디지털 신호 프로세서(digital signal processor), 마이크로컴퓨터, FPA(field programmable array), PLU(programmable logic unit), 마이크로프로세서, 또는 명령(instruction)을 실행하고 응답할 수 있는 다른 어떠한 장치와 같이, 하나 이상의 범용 컴퓨터 또는 특수 목적 컴퓨터를 이용하여 구현될 수 있다. 처리 장치는 운영 체제(OS) 및 상기 운영 체제 상에서 수행되는 하나 이상의 소프트웨어 애플리케이션을 수행할 수 있다. 또한, 처리 장치는 소프트웨어의 실행에 응답하여, 데이터를 접근, 저장, 조작, 처리 및 생성할 수도 있다. 이해의 편의를 위하여, 처리 장치는 하나가 사용되는 것으로 설명된 경우도 있지만, 해당 기술분야에서 통상의 지식을 가진 자는, 처리 장치가 복수 개의 처리 요소(processing element) 및/또는 복수 유형의 처리 요소를 포함할 수 있음을 알 수 있다. 예를 들어, 처리 장치

는 복수 개의 프로세서 또는 하나의 프로세서 및 하나의 컨트롤러를 포함할 수 있다. 또한, 병렬 프로세서(parallel processor)와 같은, 다른 처리 구성(processing configuration)도 가능하다.

[0081] 소프트웨어는 컴퓨터 프로그램(computer program), 코드(code), 명령(instruction), 또는 이들 중 하나 이상의 조합을 포함할 수 있으며, 원하는 대로 동작하도록 처리 장치를 구성하거나 독립적으로 또는 결합적으로(collectively) 처리 장치를 명령할 수 있다. 소프트웨어 및/또는 데이터는, 처리 장치에 의하여 해석되거나 처리 장치에 명령 또는 데이터를 제공하기 위하여, 어떤 유형의 기계, 구성요소(component), 물리적 장치, 가상 장치(virtual equipment), 컴퓨터 저장 매체 또는 장치에 구체화(embody)될 수 있다. 소프트웨어는 네트워크로 연결된 컴퓨터 시스템 상에 분산되어서, 분산된 방법으로 저장되거나 실행될 수도 있다. 소프트웨어 및 데이터는 하나 이상의 컴퓨터 판독 가능 기록 매체에 저장될 수 있다.

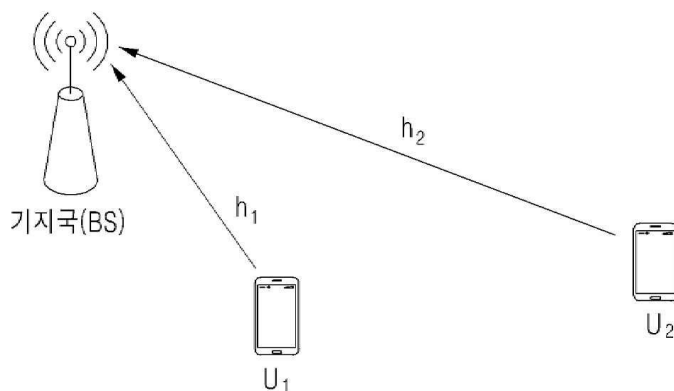
[0082] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다.

[0083] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

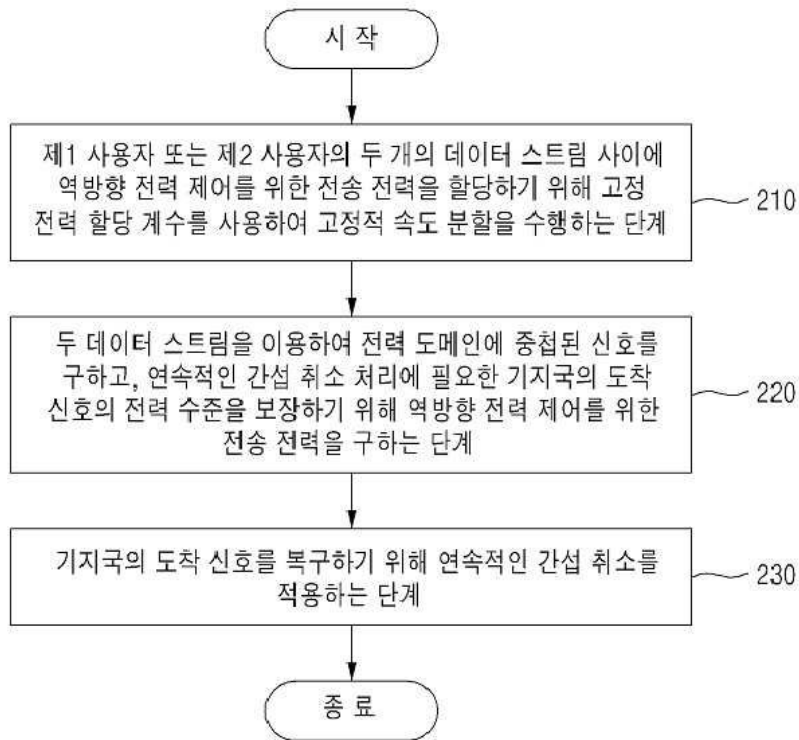
[0084] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

도면

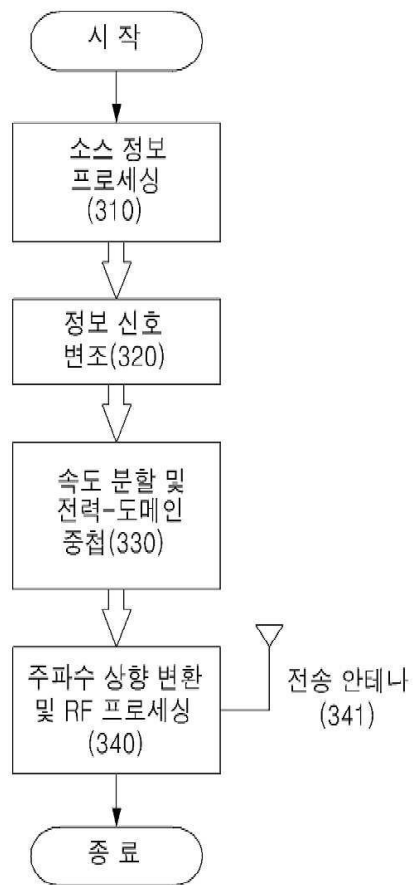
도면1



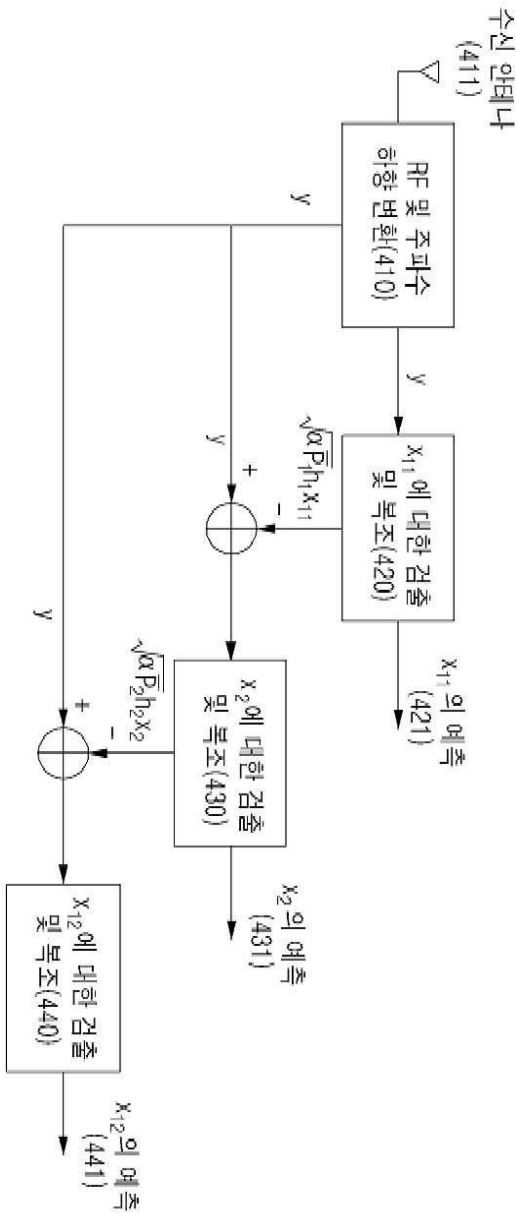
도면2



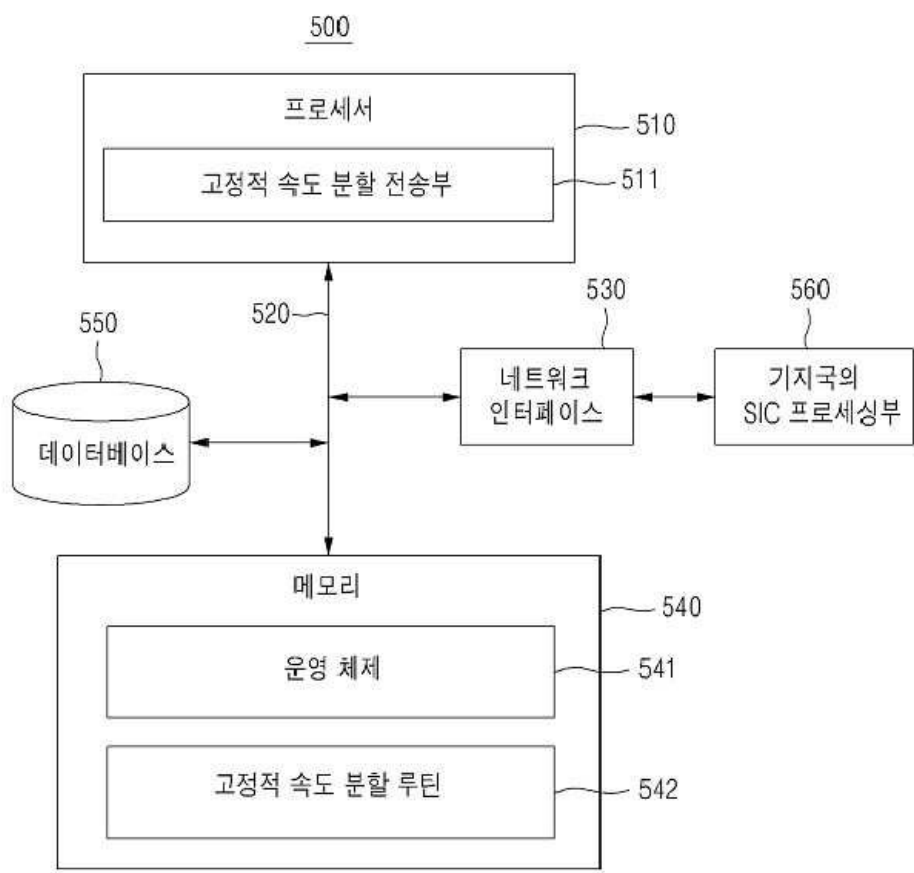
도면3



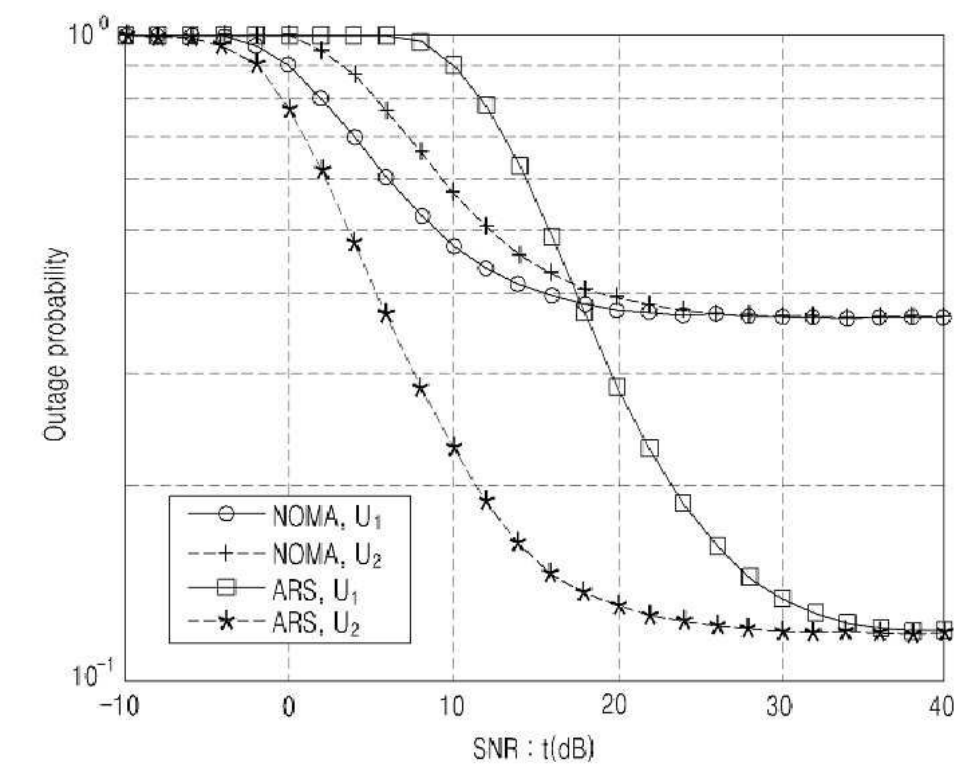
도면4



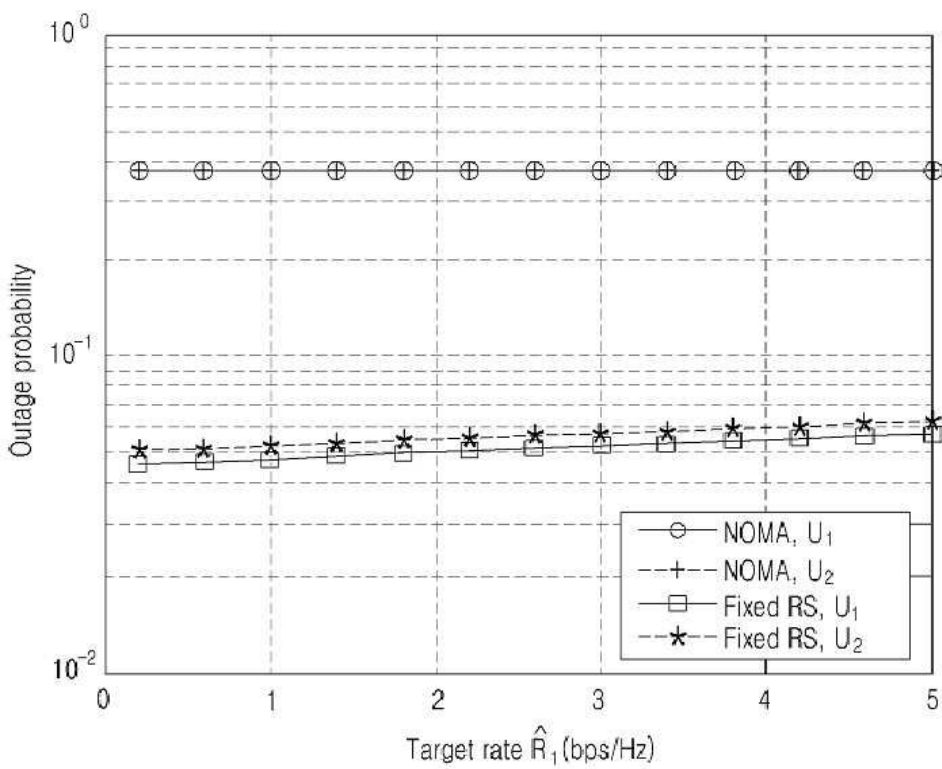
도면5



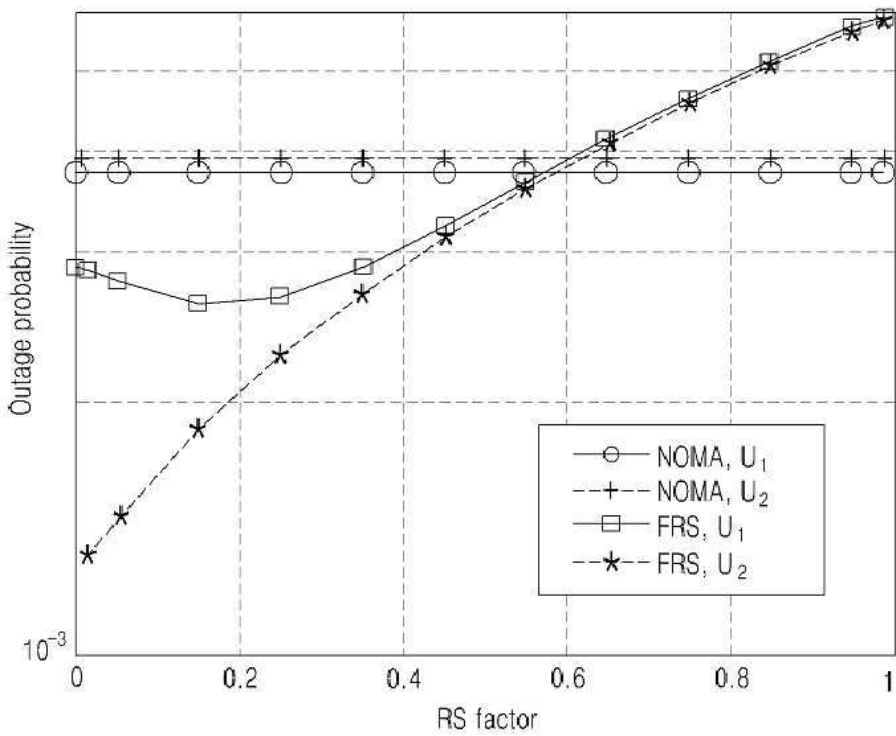
도면6



도면7



도면8



도면9

