

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和4年11月14日(2022.11.14)

【公開番号】特開2022-99720(P2022-99720A)

【公開日】令和4年7月5日(2022.7.5)

【年通号数】公開公報(特許)2022-121

【出願番号】特願2020-213686(P2020-213686)

【国際特許分類】

H 01 L 23/29(2006.01)

10

【F I】

H 01 L 23/36 A

【手続補正書】

【提出日】令和4年11月3日(2022.11.3)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

20

【特許請求の範囲】

【請求項1】

半導体パッケージであって、

複数の半導体素子(1)と、

1つまたは複数の前記半導体素子が搭載される実装部(21)と、前記実装部から独立した被接続部(22)とを有するリードフレーム(2)と、

前記半導体素子のうち前記実装部に接続される一面(1a)とは反対側の他面(1b)、および前記被接続部に接続され、前記半導体素子と前記被接続部とを電気的に接続する架橋部材(5)と、

前記リードフレームの一部、複数の前記半導体素子および前記架橋部材を覆うと共に、電気絶縁性を有する封止樹脂(6)と、を備え、

複数の前記半導体素子のうち少なくとも1つの前記半導体素子は、他の前記半導体素子とは素子サイズまたは駆動時の消費電力が異なっており、

前記半導体素子は、矩形板状であり、

前記架橋部材は、前記半導体素子よりも幅が広く、前記半導体素子の角部のうち少なくとも隣接する2つの前記角部を覆う配置とされている、半導体パッケージ。

【請求項2】

複数の前記半導体素子は、前記実装部および前記架橋部材の少なくとも一方を介して電気的に接続されている、請求項1に記載の半導体パッケージ。

【請求項3】

前記封止樹脂は、2つの前記半導体素子を覆っており、

2つの前記半導体素子は、トランジスタであって、前記実装部または前記架橋部材を介して直列接続され、ハーフブリッジ回路を構成している、請求項1または2に記載の半導体パッケージ。

【請求項4】

前記リードフレームは、独立した2つの前記実装部を有し、

2つの前記半導体素子は、ドレイン電極(11)を前記一面に、ソース電極(12)およびゲート電極(13)を前記他面に、それぞれ有すると共に、互いに異なる前記実装部に搭載され、

2つの前記半導体素子のうちハイサイドトランジスタは、Nチャネル型であり、

50

2つの前記半導体素子のうちローサイドトランジスタは、Nチャネル型である、請求項3に記載の半導体パッケージ。

【請求項5】

2つの前記半導体素子は、ドレイン電極(11)を前記一面に、ソース電極(12)およびゲート電極(13)を前記他面に、それぞれ有すると共に、1つの前記実装部に搭載され、

2つの前記半導体素子のうちハイサイドトランジスタは、Pチャネル型であり、

2つの前記半導体素子のうちローサイドトランジスタは、Nチャネル型である、請求項3に記載の半導体パッケージ。

【請求項6】

前記リードフレームは、独立した2つの前記実装部を有し、

2つの前記半導体素子は、ドレイン電極(11)を前記一面に、ソース電極(12)およびゲート電極(13)を前記他面に、それぞれ有し、互いに異なる前記実装部に搭載されると共に、共通の前記架橋部材が接続されており、

2つの前記半導体素子のうちハイサイドトランジスタは、Nチャネル型であり、

2つの前記半導体素子のうちローサイドトランジスタは、Pチャネル型である、請求項3に記載の半導体パッケージ。

【請求項7】

前記リードフレームは、独立した2つの前記実装部を有し、

2つの前記半導体素子は、ソース電極(12)およびゲート電極(13)を前記一面に、ドレイン電極(11)を前記他面に、それぞれ有すると共に、互いに異なる前記実装部に搭載され、

2つの前記半導体素子のうちハイサイドトランジスタは、Nチャネル型であり、

2つの前記半導体素子のうちローサイドトランジスタは、Nチャネル型である、請求項3に記載の半導体パッケージ。

【請求項8】

前記リードフレームは、独立した2つの前記実装部を有し、

2つの前記半導体素子は、ソース電極(12)およびゲート電極(13)を前記一面に、ドレイン電極(11)を前記他面に、それぞれ有し、互いに異なる前記実装部に搭載されると共に、共通の前記架橋部材が接続されており、

2つの前記半導体素子のうちハイサイドトランジスタは、Pチャネル型であり、

2つの前記半導体素子のうちローサイドトランジスタは、Nチャネル型である、請求項3に記載の半導体パッケージ。

【請求項9】

2つの前記半導体素子は、ソース電極(11)およびゲート電極(12)を前記一面に、ドレイン電極(13)を前記他面に、それぞれ有すると共に、1つの前記実装部に搭載され、

2つの前記半導体素子のうちハイサイドトランジスタは、Nチャネル型であり、

2つの前記半導体素子のうちローサイドトランジスタは、Pチャネル型である、請求項3に記載の半導体パッケージ。

【請求項10】

半導体パッケージであって、

矩形板状の半導体素子(1)と、

前記半導体素子が搭載される実装部(21)と、前記実装部から独立した被接続部(22)とを有するリードフレーム(2)と、

前記半導体素子のうち前記実装部に接続される一面(1a)とは反対側の他面(1b)、および前記被接続部に接続され、前記半導体素子と前記被接続部とを電気的に接続する架橋部材(5)と、

前記リードフレームの一部、前記半導体素子および前記架橋部材を覆うと共に、電気絶縁性を有する封止樹脂(6)と、を備え、

10

20

30

40

50

前記架橋部材は、前記半導体素子よりも幅が広く、前記半導体素子の角部のうち少なくとも隣接する2つの前記角部を覆う配置とされている、半導体パッケージ。

【請求項11】

前記封止樹脂の外表面のうち前記実装部の厚み方向に沿った面を側面(6c)として、前記架橋部材は、一部が前記側面において外部に露出している、請求項1ないし10のいずれか1つに記載の半導体パッケージ。

【請求項12】

前記半導体素子は、60V以下の外部電源に接続され、60V以下の電圧で駆動する、請求項1ないし11のいずれか1つに記載の半導体パッケージ。

【請求項13】

前記実装部のうち前記半導体素子が搭載される面を実装面とし、前記実装面に対する法線方向における前記実装面との距離を高さとして、前記架橋部材は、前記封止樹脂に覆われる部材の中で最も前記高さが大きい、請求項1ないし12のいずれか1つに記載の半導体パッケージ。

【請求項14】

前記封止樹脂のうち少なくとも前記架橋部材を覆う表層部(61)の熱伝導率が2.2W/m·K以上である、請求項1ないし13のいずれか1つに記載の半導体パッケージ。

【請求項15】

素子サイズまたは駆動時の消費電力が異なる複数の半導体素子(1)と、1つまたは複数の前記半導体素子が搭載される実装部(21)と、前記実装部から独立した被接続部(22)とを有するリードフレーム(2)と、前記半導体素子のうち前記実装部に接続される一面(1a)とは反対側の他面(1b)、および前記被接続部に接続され、前記半導体素子と前記被接続部とを電気的に接続する架橋部材(5)と、前記リードフレームの一部、複数の前記半導体素子および前記架橋部材を覆うと共に、電気絶縁性を有する封止樹脂(6)と、を備え、前記半導体素子は矩形板状であり、前記架橋部材は、前記半導体素子よりも幅が広く、前記半導体素子の角部のうち少なくとも隣接する2つの前記角部を覆う配置とされている、半導体パッケージ(P1~P9)と、

前記半導体パッケージが搭載される回路基板(10)と、

前記半導体パッケージを挟んで前記回路基板とは反対側に配置され、外部に熱を拡散する放熱部材(30)と、

前記封止樹脂のうち前記架橋部材を覆う側の面であって、前記放熱部材と向き合う上面(6a)に配置され、前記半導体パッケージと前記放熱部材との隙間を充填する放熱層(20)と、を備える、電子装置。

【請求項16】

前記回路基板には、複数の前記半導体パッケージが搭載されており、

前記放熱部材は、複数の前記半導体パッケージを覆う配置となっている、請求項15に記載の電子装置。

【請求項17】

前記半導体パッケージは、前記回路基板に搭載された複数の電子部品の1つであって、前記上面の前記回路基板に対する高さが複数の前記電子部品の中で最も大きい、請求項15または16に記載の電子装置。

【請求項18】

前記半導体パッケージは、前記上面とは反対側の下面(6b)が前記回路基板と接合され、

前記放熱部材は、前記回路基板よりも熱伝導率が大きい、請求項15ないし17のいずれか1つに記載の電子装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

10

20

30

40

50

【補正の内容】**【0009】**

上記目的を達成するため、請求項1に記載の半導体パッケージは、複数の半導体素子(1)と、1つまたは複数の半導体素子が搭載される実装部(21)と、実装部から独立した被接続部(22)とを有するリードフレーム(2)と、半導体素子のうち実装部に接続される一面(1a)とは反対側の他面(1b)、および被接続部に接続され、半導体素子と被接続部とを電気的に接続する架橋部材(5)と、リードフレームの一部、複数の半導体素子および架橋部材を覆うと共に、電気絶縁性を有する封止樹脂(6)と、を備え、複数の半導体素子のうち少なくとも1つの半導体素子は、他の半導体素子とは素子サイズまたは駆動時の消費電力が異なっており、半導体素子は、矩形板状であり、架橋部材は、半導体素子よりも幅が広く、半導体素子の角部のうち少なくとも隣接する2つの角部を覆う配置とされている。10

【手続補正3】**【補正対象書類名】明細書****【補正対象項目名】0010****【補正方法】変更****【補正の内容】****【0010】**

これによれば、1つまたは複数の半導体素子の一面が実装部に搭載され、半導体素子の他面に架橋部材が接続されると共に、架橋部材が電気絶縁性を有する封止樹脂に覆われた上面放熱構造の半導体パッケージとなる。そして、架橋部材は、矩形板状の半導体素子よりも幅が広く、半導体素子の角部のうち少なくとも隣接する2つの角部を覆う配置とされている。この半導体パッケージは、架橋部材が電気絶縁性の封止樹脂に覆われ、外部に露出していないため、放熱部位である架橋部材と外部との絶縁性が確保される。また、この半導体パッケージは、架橋部材により半導体素子の広範囲が覆われ、架橋部材を介して半導体素子の熱を外部に拡散しやすい配置となっているため、放熱性も確保されている。また、複数の半導体素子の少なくとも1つが他の半導体素子とは素子サイズまたは駆動時の消費電力が異なることで、半導体素子間の発熱量が不均一ととなり、半導体パッケージ内における熱拡散の有効領域が増加するため、放熱特性が向上する。よって、小型化された場合であっても、上面における絶縁性確保および放熱性確保を両立することが可能な半導体パッケージとなる。20

【手続補正4】**【補正対象書類名】明細書****【補正対象項目名】0011****【補正方法】変更****【補正の内容】****【0011】**

請求項1_0に記載の半導体パッケージは、矩形板状の半導体素子(1)と、半導体素子が搭載される実装部(21)と、実装部から独立した被接続部(22)とを有するリードフレーム(2)と、半導体素子のうち実装部に接続される一面(1a)とは反対側の他面(1b)、および被接続部に接続され、半導体素子と被接続部とを電気的に接続する架橋部材(5)と、リードフレームの一部、半導体素子および架橋部材を覆うと共に、電気絶縁性を有する封止樹脂(6)と、を備え、架橋部材は、半導体素子よりも幅が広く、半導体素子の角部のうち少なくとも隣接する2つの角部を覆う配置とされている。40

【手続補正5】**【補正対象書類名】明細書****【補正対象項目名】0012****【補正方法】変更****【補正の内容】****【0012】**

10

20

30

40

50

これによれば、半導体素子の一面が実装部に搭載され、半導体素子の他面に当該半導体素子よりも幅広の架橋部材が接続されると共に、架橋部材が電気絶縁性を有する封止樹脂に覆われた上面放熱構造の半導体パッケージとなる。そして、架橋部材は、矩形板状の半導体素子よりも幅が広く、半導体素子の角部のうち少なくとも隣接する2つの角部を覆う配置とされている。この半導体パッケージは、架橋部材が電気絶縁性の封止樹脂に覆われ、外部に露出していないため、放熱部位である架橋部材と外部との絶縁性が確保される。また、この半導体パッケージは、架橋部材により半導体素子の広範囲が覆われ、架橋部材を介して半導体素子の熱を外部に拡散しやすい配置となっているため、放熱性も確保されている。また、封止樹脂により架橋部材と外部との絶縁性を確保しているため、架橋部材を半導体素子よりも幅広とし、放熱の有効面積を大きくすることができる。よって、小型化された場合であっても、上面における絶縁性確保および放熱性確保を両立することが可能な半導体パッケージとなる。

10

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

請求項15に記載の電子装置は、素子サイズまたは駆動時の消費電力が異なる複数の半導体素子(1)と、1つまたは複数の半導体素子が搭載される実装部(21)と、実装部から独立した被接続部(22)とを有するリードフレーム(2)と、半導体素子のうち実装部に接続される一面(1a)とは反対側の他面(1b)、および被接続部に接続され、半導体素子と被接続部とを電気的に接続する架橋部材(5)と、リードフレームの一部、複数の半導体素子および架橋部材を覆うと共に、電気絶縁性を有する封止樹脂(6)と、を備え、半導体素子は矩形板状であり、架橋部材は、半導体素子よりも幅が広く、半導体素子の角部のうち少なくとも隣接する2つの角部を覆う配置とされている、半導体パッケージ(P1～P9)と、半導体パッケージが搭載される回路基板(10)と、半導体パッケージを挟んで回路基板とは反対側に配置され、外部に熱を拡散する放熱部材(30)と、封止樹脂のうち架橋部材を覆う側の面であって、放熱部材と向き合う上面(6a)に配置され、放熱部材に当接する放熱層(20)と、を備える。

20

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

これによれば、矩形板状の半導体素子に接続された架橋部材が封止樹脂により覆われ、半導体素子よりも幅が広い架橋部材が、半導体素子のうち少なくとも隣接する2つの角部を覆う、上面放熱構造の半導体パッケージを、放熱層を介して放熱部材に接続した電子装置となる。半導体パッケージは、架橋部材が電気絶縁性を有し、かつ半導体素子が所定以上の広範囲において架橋部材に覆われ、外部に露出していないため、小型化された場合であっても、上面における絶縁性確保および放熱性確保が両立可能な構造である。また、この半導体パッケージを用いて構成された電子装置は、半導体パッケージと放熱部材との隙間に配置される放熱層の厚みが薄くされ、熱抵抗が小さくされることが可能であり、従来よりも放熱特性が向上する。また、この電子装置は、半導体パッケージの上面と他の部材との絶縁性が確保されているため、信頼性も向上する。

40

50