

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成19年9月13日(2007.9.13)

【公表番号】特表2007-509493(P2007-509493A)

【公表日】平成19年4月12日(2007.4.12)

【年通号数】公開・登録公報2007-014

【出願番号】特願2006-535492(P2006-535492)

【国際特許分類】

H 01 L	21/8234	(2006.01)
H 01 L	27/088	(2006.01)
H 01 L	29/78	(2006.01)
H 01 L	27/095	(2006.01)
H 01 L	27/06	(2006.01)
H 01 L	21/8232	(2006.01)
H 01 L	21/8222	(2006.01)
H 01 L	21/8248	(2006.01)
H 01 L	21/822	(2006.01)
H 01 L	27/04	(2006.01)
H 02 M	3/28	(2006.01)

【F I】

H 01 L	27/08	1 0 2 A
H 01 L	29/78	3 0 1 J
H 01 L	29/80	E
H 01 L	27/06	1 0 2 A
H 01 L	27/06	F
H 01 L	27/06	1 0 1 U
H 01 L	27/06	1 0 1 D
H 01 L	27/04	R
H 02 M	3/28	B

【手続補正書】

【提出日】平成19年6月28日(2007.6.28)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

高電圧マルチ出力電流装置を形成する方法において、

第1導電タイプの基板を提供する段階と、

前記基板の第1部分上に第2導電タイプの第1ドープ領域を形成する段階であって、中心および第1周囲(77)を有する第1の閉じた幾何学的形状としての前記第1ドープ領域(73)を形成する段階を含み、前記第1周囲の第1部分は第1輪郭を有し、また、前記第1周囲の第2部分は第2輪郭を有し、さらに、前記第1ドープ領域(73)は、J-FETトランジスタ(13)のドレインおよびソース、第1MOSトランジスタ(14)のドレイン、および、第2MOSトランジスタ(15)のドレインを含む、段階と、

前記基板上に第2周囲を有する前記第2導電タイプの第2ドープ領域(84)を形成する段階であって、前記第2周囲の一部分は前記第1周囲(77)の前記第1部分と並置さ

れ、また、前記第1輪郭と同一に形成された第3輪郭を有し、さらに、前記第2ドープ領域は前記第1MOSトランジスタ(14)のソースである、段階と、

前記基板上に第3周囲を有する前記第2導電タイプの第3ドープ領域(85)を形成する段階であって、前記第3周囲の一部分は前記第1周囲の前記第2部分と並置され、また、前記第2輪郭と同一に形成された第4輪郭を有し、さらに、前記第3ドープ領域は前記第2MOSトランジスタのソースである、段階と、

から構成されることを特徴とする方法。

#### 【請求項2】

第1導電タイプの基板と、

前記基板の第1部分上の第2導電タイプの第1ドープ領域(73)であって、前記第1ドープ領域は、中心および第1周囲を有する第1の閉じた幾何学的形状として形成され、前記第1周囲の第1部分は第1輪郭を有し、また、前記第1周囲の第2部分は第2輪郭を有し、さらに、前記第1ドープ領域は、J-FETトランジスタのドレインおよびソース、第1MOSトランジスタのドレイン、および、第2MOSトランジスタのドレインである、第1ドープ領域と、

前記基板上の前記第2導電タイプの第2ドープ領域(84)であって、第2周囲を有し、前記第2周囲の一部分は前記第1周囲の前記第1部分と並置され、また、前記第1輪郭と同一形状である第3輪郭を有し、さらに、前記第2ドープ領域は前記第1MOSトランジスタ(14)のソースである、第2ドープ領域と、

前記基板上の前記第2導電タイプの第3ドープ領域(86)であって、第3周囲を有し、前記第3周囲の一部分は前記第1周囲の前記第2部分と並置され、また、前記第2輪郭と同一形状である第4輪郭を有し、さらに、前記第3ドープ領域は前記第2MOSトランジスタ(15)のソースである、第3ドープ領域と、

から構成されることを特徴とする高電圧マルチ出力電流装置。

#### 【請求項3】

出力電圧の第1値(初期値)に応答するシステム・コントローラ(50)の出力(48)で第1出力電流(21)を生成する段階と、

前記第1出力電流の生成を抑止するために電圧リターン(58)に前記出力を結合する段階と、

から構成されることを特徴とする電源制御システム抑止方法。

#### 【請求項4】

高電圧マルチ出力電流装置において、

第1導電タイプの基板と、

前記基板の第1部分上の第2導電タイプの第1領域であって、前記第1領域は形状および第1周囲を有し、前記第1周囲の第1部分は第1輪郭を有し、また、前記第1周囲の第2部分は第2輪郭を有し、さらに、前記第1領域は、J-FETトランジスタのドレインおよびソース、第1MOSトランジスタのドレイン、および、第2MOSトランジスタのドレインである、第1領域と、

前記基板上に第2周囲を有する前記第2導電タイプの第2領域であって、前記第2周囲の一部分は前記第1周囲の前記第1部分と並置され、また、前記第1輪郭と同一の形状である第3輪郭を有し、さらに、前記第2領域は前記第1MOSトランジスタのソースである、第2領域と、

前記基板上に第3周囲を有する前記第2導電タイプの第3領域であって、前記第3周囲の一部分は前記第1周囲の前記第2部分と並置され、また、前記第2輪郭と同一の形状である第4輪郭を有し、さらに、前記第3領域は前記第2MOSトランジスタのソースである、第3領域と、

を含むことを特徴とする高電圧マルチ出力電流装置。