

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本発明は、半導体装置に関する。

背景技術

[0002] 従来から、種々の半導体装置の一つとしてIPM (Intelligent Power Module) と称される電源制御用の半導体装置がある。

このような半導体装置は、大きな電力を制御することが多く発熱し易いので、複数の半導体チップと、複数のダイパッド部と、放熱板となる金属層と、接合層と、封止樹脂と、を備える。複数の半導体チップは複数のダイパッド部にそれぞれ配置されている。各ダイパッド部は、接合層を介して金属層に接合されている。封止樹脂は、複数の半導体チップと複数のダイパッド部と放熱板と接合層とを覆っている。IPMと称される半導体装置は、たとえば、特許文献1に記載されている。

[0003] このような半導体装置は基板（回路基板）に実装される。半導体装置が基板に実装されている状態においては、放熱板は、半導体装置外部の比較的大きい放熱部材に正対させられる。接合層が封止樹脂の外部にまで漏れてしまうと、金属層と放熱部材との間に隙間が生じるおそれがある。このことは、半導体チップからの熱を放熱部材に効率よく伝達することの妨げとなっている。

[0004] 放熱層と封止樹脂とは、互いの材質が異なる。このため、放熱層の外縁と封止樹脂との境界が剥離するおそれがある。この剥離が封止樹脂の内方に伝播すると半導体チップの放熱が妨げられたり、半導体チップが腐食するといった不具合が生じうる。

[0005] アルミニウムからなるワイヤをボンディングする場合、ワイヤに対して圧力と振動とを加える。この圧力および振動は、ダイパッド部やワイヤボンディング部にも負荷される。ダイパッド部やワイヤボンディング部が揺れたり、

変形したりすると、ワイヤを適切にボンディングすることができない。

[0006] このような半導体装置は基板（回路基板）に実装される。半導体装置が基板に実装されている状態においては、放熱板は、半導体装置外部の比較的大きい放熱部材に正対させられる。また、ダイパッド部の上に複数の半導体チップをはんだペーストを介して搭載するとともに、大電流を流せるようにより太くて堅いアルミニウム等のワイヤを用いて各半導体チップとリードとを電氣的に接続するようにしている。

[0007] 上述のような半導体装置では、複数の半導体チップの取り付け時に、隣接する半導体チップ間のはんだペーストが繋がってしまうことがある。また、はんだペーストの一部のみがダイパッド部の端部に達してしまうはんだ食われが生じるおそれがある。あるいは、はんだペーストの表面張力等によって各半導体チップの位置が所望の位置からずれてしまうことがある。各半導体チップの搭載位置がずれると堅いワイヤによるボンディングが難しくなる場合があった。また、この問題を避けるために、半導体チップ間の距離を大きくとることにより、半導体装置の外形が大きくなってしまうという問題があった。

先行技術文献

特許文献

[0008] 特許文献1：特開2009-105389号公報

発明の概要

発明が解決しようとする課題

[0009] 本発明は、上記した事情のもとで考え出されたものであって、より効率よく半導体チップからの熱を放熱することのできる半導体装置を提供することをその課題とする。

課題を解決するための手段

[0010] 本発明の第1の側面によって提供される半導体装置は、互いに反対方向を向く主面および裏面を有するダイパッド部と、上記ダイパッド部の上記主面に

搭載された半導体チップと、上記ダイパッド部の上記裏面を露出させる凹部が形成され、且つ、上記ダイパッド部および上記半導体チップを覆う封止樹脂部と、上記凹部に配置された放熱層と、を備え、上記凹部は、上記裏面が広がる方向において上記ダイパッド部よりも外側に位置し、且つ、上記裏面よりも上記主面側に位置する部分を有する溝を有しており、上記放熱層は、一部が上記溝に充填され、且つ、上記ダイパッド部の上記裏面に接する接合層を有することを特徴としている。

[0011] 本発明の好ましい実施の形態においては、上記放熱層は、上記接合層に対して上記ダイパッド部とは反対側に積層された金属層を有する。

[0012] 本発明の好ましい実施の形態においては、上記金属層は、Cuからなる。

[0013] 本発明の好ましい実施の形態においては、上記接合層は、樹脂からなる。

[0014] 本発明の好ましい実施の形態においては、上記金属層の一部は、その厚さ方向において上記凹部から突出している。

[0015] 本発明の好ましい実施の形態においては、上記溝は、上記裏面が広がる方向において上記金属層に対して外側に位置する。

[0016] 本発明の好ましい実施の形態においては、上記凹部は、上記金属層と上記溝との間に位置する部分を有する底面を有する。

[0017] 本発明の好ましい実施の形態においては、上記溝は、上記裏面が広がる方向において上記ダイパッド部から離間するほど、上記ダイパッド部の厚さ方向において上記裏面側から上記主面側に位置するように傾斜している。

[0018] 本発明の好ましい実施の形態においては、上記凹部は、上記裏面が広がる方向において上記ダイパッド部よりも外側に位置し、上記底面に繋がる第1側面、上記第1側面に繋がり、上記裏面が向く方向を向く支持面、上記支持面に繋がり、上記裏面が広がる方向において上記ダイパッド部と上記第1側面との間に位置する第2側面、を有しており、上記金属層は、上記裏面が広がる方向において少なくとも一部が上記第1側面と上記第2側面との間に位置する外縁を有し、上記ダイパッド部の厚さ方向において上記第1側面と重なっている。

[0019] 本発明の好ましい実施の形態においては、上記支持面と上記金属層との間に、上記接合層の一部が介在する。

[0020] 本発明の第2の側面によって提供される半導体装置は、互いに反対方向を向く主面および裏面を有する複数のダイパッド部と、上記複数のダイパッド部の上記主面に格別に搭載された複数の半導体チップと、上記各ダイパッド部の内の少なくとも一部の上記各裏面を共通に露出させる凹部が形成され、且つ、上記各ダイパッド部および上記各半導体チップを共通に覆う封止樹脂部と、上記凹部に配置された放熱層と、を備え、上記凹部は、上記裏面側において上記各ダイパッド部よりも外側に位置し、且つ、上記裏面よりも上記主面側に位置するように形成された溝を有しており、上記放熱層は、一部が上記溝に充填され、且つ、上記各ダイパッド部の上記裏面に共通に接する接合層を有することを特徴としている。

[0021] 本発明の第3の側面によって提供される半導体装置は、互いに反対方向を向く主面および裏面を有するダイパッド部と、上記ダイパッド部の上記主面に搭載された半導体チップと、樹脂底面から凹んでいるとともに上記ダイパッド部の上記裏面を露出させる凹部が形成され、且つ、上記ダイパッド部および上記半導体チップを覆う封止樹脂部と、上記凹部に配置された放熱層と、を備え、上記凹部は、上記裏面が広がる方向において上記ダイパッド部よりも外側に位置し、上記樹脂底面に繋がる第1側面、上記第1側面に繋がり、上記裏面が向く方向を向く支持面、上記支持面に繋がり、上記裏面が広がる方向において上記ダイパッド部と上記第1側面との間に位置する第2側面、を有しており、上記放熱層は、上記裏面が広がる方向において少なくとも一部が上記第1側面と上記第2側面との間に位置する外縁を有し、上記ダイパッド部の厚さ方向において上記第1側面と重なる放熱層、および上記放熱層と上記ダイパッド部との間に介在する接合層、を有することを特徴としている。

[0022] 本発明の好ましい実施の形態においては、上記放熱層は、金属からなる。

[0023] 本発明の好ましい実施の形態においては、上記金属は、Cuである。

- [0024] 本発明の好ましい実施の形態においては、上記接合層は、樹脂からなる。
- [0025] 本発明の好ましい実施の形態においては、上記支持面と上記放熱層との間に、上記接合層の一部が介在する。
- [0026] 本発明の好ましい実施の形態においては、上記凹部は、上記裏面が広がる方向において上記ダイパッド部よりも外側に位置し、且つ、上記裏面よりも上記主面側に位置する部分を有する溝を有しており、上記接合層は、一部が上記溝に充填されている。
- [0027] 本発明の好ましい実施の形態においては、上記放熱層の一部は、その厚さ方向において上記凹部から突出している。
- [0028] 本発明の好ましい実施の形態においては、上記溝は、上記裏面が広がる方向において上記放熱層に対して外側に位置する。
- [0029] 本発明の好ましい実施の形態においては、上記凹部は、上記放熱層と上記溝との間に位置する部分を有する凹部底面を有する。
- [0030] 本発明の好ましい実施の形態においては、上記凹部は、上記裏面が広がる方向において上記ダイパッド部から離間するほど、上記ダイパッド部の厚さ方向において上記裏面側から上記主面側に位置するように傾斜している。
- [0031] 本発明の第4の側面によって提供される半導体装置は、互いに反対方向を向く主面および裏面を有する複数のダイパッド部と、上記複数のダイパッド部の上記主面に各別に搭載された複数の半導体チップと、樹脂底面から凹んでいるとともに上記ダイパッド部の内の少なくとも一部の上記各裏面を共通に露出させる凹部が形成され、且つ、上記各ダイパッド部および上記各半導体チップを共通に覆う封止樹脂部と、上記凹部に配置された放熱層と、を備え、上記凹部は、上記裏面側において上記各ダイパッド部よりも外側に位置し、上記樹脂底面に繋がる第1側面、上記第1側面に繋がり、上記裏面が向く方向を向く支持面、上記支持面に繋がり、上記裏面が広がる方向において上記ダイパッド部と上記第1側面との間に位置する第2側面、を有しており、上記放熱層は、上記裏面が広がる方向において少なくとも一部が上記第1側面と上記第2側面との間に位置する外縁を有し、上記ダイパッド部の厚さ方

向において上記第1側面と重なる放熱層、および上記放熱層と上記各ダイパッド部との間に介在する接合層、を有することを特徴としている。

[0032] 本発明の第5の側面によって提供される半導体装置は、互いに反対方向を向くダイパッド主面およびダイパッド裏面を有するダイパッド部と、上記ダイパッド主面に搭載された半導体チップと、底面から凹んでいるとともに上記ダイパッド裏面を露出させる凹部が形成され、且つ、上記ダイパッド部および上記半導体チップを覆う封止樹脂部と、上記凹部に配置され、上記ダイパッド裏面に対面する放熱層主面およびこの放熱層主面とは反対側にある放熱層裏面を有し、且つ、上記ダイパッド部に接合された放熱層と、を備え、上記放熱層は、上記ダイパッド裏面が広がる方向において上記ダイパッド部よりも外側に位置し、上記放熱層裏面に繋がる第1側面、上記第1側面に繋がり、上記放熱層主面が向く方向を向く中間面、上記中間面に繋がり、上記ダイパッド裏面が広がる方向において上記ダイパッド部と上記第1側面との間に位置する第2側面、を有することを特徴としている。

[0033] 本発明の好ましい実施の形態においては、上記放熱層は、セラミックスからなる。

[0034] 本発明の好ましい実施の形態においては、上記第1側面、上記中間面、および上記第2側面は、上記封止樹脂部に接している。

[0035] 本発明の好ましい実施の形態においては、上記放熱層の上記放熱層裏面は、上記封止樹脂部の上記底面と面一とされている。

[0036] 本発明の好ましい実施の形態においては、上記第1側面と上記中間面とは、第1角部を形成している。

[0037] 本発明の好ましい実施の形態においては、上記中間面と上記第2側面とは、第2角部を形成している。

[0038] 本発明の好ましい実施の形態においては、上記第1角部および第2角部の少なくともいずれかは、直角である。

[0039] 本発明の好ましい実施の形態においては、上記第1側面の上記放熱層の厚さ方向寸法は、上記第2側面の上記放熱層の厚さ方向寸法より

も大である。

[0040] 本発明の好ましい実施の形態においては、上記放熱層と上記ダイパッド部とは、接合層を介して接合されている。

[0041] 本発明の好ましい実施の形態においては、上記放熱層の上記放熱層主面には、上記放熱層の厚さ方向に対して直角である方向に延びる複数の溝が形成されている。

[0042] 本発明の好ましい実施の形態においては、上記各溝は、断面矩形状である。

[0043] 本発明の好ましい実施の形態においては、上記複数の溝のいずれかは、上記接合層に接している。

[0044] 本発明の好ましい実施の形態においては、上記複数の溝のいずれかは、上記封止樹脂部に接している。

[0045] 本発明の第6の側面によって提供される半導体装置は、互いに反対方向を向くダイパッド主面およびダイパッド裏面を有する複数のダイパッド部と、上記複数のダイパッド主面に各別に搭載された複数の半導体チップと、底面から凹んでいるとともに上記各ダイパッド裏面を共通に露出させる凹部が形成され、且つ、上記各ダイパッド部および上記各半導体チップを共通に覆う封止樹脂部と、上記凹部に配置され、上記ダイパッド裏面に対面する放熱層主面およびこの放熱層主面とは反対側にある放熱層裏面を有し、且つ、上記各ダイパッド部に共通に接合された放熱層と、を備え、上記放熱層は、上記ダイパッド裏面が広がる方向において上記各ダイパッド部よりも外側に位置し、上記放熱層裏面に繋がる第1側面、上記第1側面に繋がり、上記放熱層主面が向く方向を向く中間面、上記中間面に繋がり、上記ダイパッド裏面が広がる方向において上記ダイパッド部と上記第1側面との間に位置する第2側面、を有することを特徴としている。

[0046] 本発明の第7の側面によって提供されるワイヤボンディング方法は、1対の押さえ片を、ボンディング対象物の互いに離間した2か所に押圧した状態で、上記ボンディング対象物のうち上記1対の押さえ片が離間する方向におい

て上記 1 対の押さえ片の間に位置する部位にワイヤをボンディングするワイヤボンディング工程を有することを特徴としている。

[0047] 本発明の好ましい実施の形態においては、上記ワイヤボンディング工程においては、上記ボンディング対象物のうち上記 1 対の押さえ片を結ぶ直線と交差する部位に上記ワイヤをボンディングする。

[0048] 本発明の好ましい実施の形態においては、上記ボンディング対象物は、金属板からなるダイパッド部と、このダイパッド部に搭載され、1 以上の電極を有する半導体チップと、を含み、上記ワイヤボンディング工程においては、上記ダイパッド部のうち上記半導体チップを挟む位置に上記 1 対の押さえ片を押圧した状態で、上記電極に対してワイヤをボンディングする。

[0049] 本発明の好ましい実施の形態においては、上記半導体チップは、複数の電極を有しており、上記ワイヤボンディング工程においては、上記複数の電極を挟む位置に上記 1 対の押さえ片を押圧した状態で、上記複数の電極に対して個別にワイヤをボンディングする。

[0050] 本発明の好ましい実施の形態においては、上記ボンディング対象物は、金属板からなるワイヤボンディング部を含み、上記ワイヤボンディング工程においては、上記ワイヤボンディング部に対して上記 1 対の押さえ片を押圧した状態で、上記ワイヤボンディング部にワイヤをボンディングする。

[0051] 本発明の好ましい実施の形態においては、上記ボンディング対象物は、金属板からなるダイパッド部と、このダイパッド部に搭載され、1 以上の電極を有する半導体チップと、上記ダイパッド部と離間したワイヤボンディング部と、を含み、上記ワイヤボンディング工程においては、上記ダイパッド部のうち上記半導体チップを挟む位置に上記 1 対の押さえ片を押圧した状態で、上記電極に対してワイヤをボンディングし、上記ワイヤボンディング工程の後に、上記ワイヤボンディング部に対して追加の 1 対の押さえ片を押圧した状態で、上記ワイヤボンディング部にワイヤをボンディングする追加のワイヤボンディング工程を有する。

[0052] 本発明の好ましい実施の形態においては、上記半導体チップは、複数の電極

を有しており、上記ワイヤボンディング工程においては、上記複数の電極を挟む位置に上記１対の押さえ片を押圧した状態で、上記複数の電極に対して個別にワイヤをボンディングする。

[0053] 本発明の好ましい実施の形態においては、上記ワイヤは、アルミからなる。

[0054] 本発明の好ましい実施の形態においては、上記ワイヤボンディング工程においては、上記ワイヤに対して圧力および振動を加える。

[0055] 本発明の第８の側面によって提供される半導体装置は、互いに反対方向を向く主面および裏面を有するダイパッド部と、上記ダイパッド部の上記主面に搭載されており、１以上の電極を有する半導体チップと、上記ダイパッド部および上記半導体チップを覆う封止樹脂部と、を備え、上記ダイパッド部には、互いに離間する１対の押さえ痕が形成されており、上記電極のうち上記１対の押さえ痕が離間する方向において上記１対の押さえ痕の間に位置する部位にワイヤの一端がボンディングされていることを特徴としている。

[0056] 本発明の好ましい実施の形態においては、上記ワイヤの一端は、上記電極のうち上記１対の押さえ痕を結ぶ直線と交差する部位にボンディングされている。

[0057] 本発明の好ましい実施の形態においては、上記ダイパッド部に対して離間したワイヤボンディング部をさらに備えており、上記ワイヤボンディング部には、互いに離間する追加の１対の押さえ痕が形成されており、上記ワイヤボンディング部のうち上記追加の１対の押さえ痕が離間する方向において上記追加の１対の押さえ痕の間に位置する部位に上記ワイヤの他端がボンディングされている。

[0058] 本発明の好ましい実施の形態においては、上記ワイヤの他端は、上記ワイヤボンディング部のうち上記追加の１対の押さえ痕を結ぶ直線と交差する部位にボンディングされている。

[0059] 本発明の第９の側面によって提供される半導体装置は、互いに反対方向を向く主面および裏面を有するダイパッド部と、上記ダイパッド部の上記主面に

搭載されており、１以上の電極を有する半導体チップと、上記半導体チップとワイヤを介して電氣的に接続されるリードと、上記ダイパッド部、上記半導体チップおよび上記リードの一部を覆う封止樹脂部と、を備え、上記リードの上記ワイヤの一端がボンディングされている接続部を挟む上記リードの表面には、互いに離間する１対の押さえ痕が形成されていることを特徴としている。

- [0060] 本発明の好ましい実施の形態においては、上記押さえ痕を有するリードは、押さえ痕のないリードよりも幅広の部分有する。
- [0061] 本発明の好ましい実施の形態においては、上記ワイヤは太さの異なる種類を有し、上記押さえ痕は太さの太い上記ワイヤの接続部の近くのみに形成されている。
- [0062] 本発明の好ましい実施の形態においては、上記半導体チップは複数あり、上記太さの太いワイヤは一部の上記半導体チップと上記リードとの間のみを電氣的に接続する。
- [0063] 本発明の好ましい実施の形態においては、上記半導体チップを挟む上記ダイパッドの表面には、上記半導体チップを挟んで互いに離間する１対の押さえ痕が形成されている。
- [0064] 本発明の好ましい実施の形態においては、上記半導体チップは、複数あり、かつ、出力トランジスタとその制御用の半導体チップとを含み、上記リードの押さえ痕は、上記出力トランジスタと接続された上記リードの接続部を挟んで互いに離間するように形成されている。
- [0065] 本発明の第１０の側面によって提供される半導体装置の製造方法は、ダイパッド部の主面に導電性接合ペーストを塗布する塗布工程と、上記主面が向く方向視における大きさが、上記導電性接合ペーストが塗布された領域よりも大である半導体チップの裏面を、上記主面が向く方向視において上記導電性接合ペーストが塗布された領域を内方に含むように上記導電性接合ペーストに接しさせる載置工程と、上記導電性接合ペーストを軟化させた後に硬化させることにより導電性接合材を形成する接合工程と、を備えることを特徴と

している。

[0066] 本発明の好ましい実施の形態においては、上記導電性接合ペーストは、はんだペーストである。

[0067] 本発明の好ましい実施の形態においては、上記塗布工程においては、開口を有するマスクによって上記主面を覆った後に、上記開口に上記導電性接合ペーストを埋める。

[0068] 本発明の好ましい実施の形態においては、上記半導体チップの上記裏面は、上記ダイパッド部の上記主面よりも上記導電性接合ペーストに対する濡れ性が高い。

[0069] 本発明の好ましい実施の形態においては、上記半導体チップの上記裏面は、A g、A u、N iまたはこれらの金属を含む合金からなり、上記ダイパッド部の上記主面は、C u、F e N i 合金、F eのいずれかからなる。

[0070] 本発明の第11の側面によって提供される半導体装置は、主面を有するダイパッド部と、裏面を有する半導体チップと、上記ダイパッド部の上記主面および上記半導体チップの上記裏面の間に介在し、上記ダイパッド部と上記半導体チップとを接合する導電性接合材と、を備えており、上記半導体チップの上記裏面と上記導電性接合材との接合面積は、上記ダイパッド部の上記主面と上記導電性接合材との接合面積よりも大であることを特徴としている。

[0071] 本発明の好ましい実施の形態においては、上記導電性接合材は、はんだである。

[0072] 本発明の好ましい実施の形態においては、上記半導体チップの上記裏面は、上記ダイパッド部の上記主面よりも上記導電性接合ペーストに対する濡れ性が高い。

[0073] 本発明の好ましい実施の形態においては、上記半導体チップの上記裏面は、A g、A u、N iまたはこれらの金属を含む合金からなり、上記ダイパッド部の上記主面は、C u、F e N i 合金、F eのいずれかからなる。

[0074] 本発明の第12の側面によって提供される半導体装置は、互いに反対方向を

向く主面および裏面を有するダイパッド部と、上記ダイパッド部の上記主面に搭載される複数の半導体チップと、上記ダイパッド部の主面および上記複数の半導体チップのそれぞれの裏面との間に介在し、上記ダイパッド部と上記複数の半導体チップとを接合する導電性接合材と、を備えており、上記複数の半導体チップのそれぞれの裏面と上記導電性接合材との接合面積は、上記ダイパッド部の主面に上記半導体チップに対応してそれぞれ形成された上記導電性接合材との接合面積よりも大であることを特徴としている。

[0075] 本発明の好ましい実施の形態においては、上記半導体チップは、複数の出力トランジスタとその制御用の半導体チップとを有し、上記複数の出力トランジスタにて、上記接合面積の関係を有する。

[0076] 本発明の好ましい実施の形態においては、上記複数の出力トランジスタの出力を外部にそれぞれ取り出すための複数のリードと、上記出力トランジスタと上記リードとをそれぞれ接続する複数のワイヤを更に有し、上記ワイヤはアルミニウムである。

[0077] 本発明のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなろう。

図面の簡単な説明

[0078] [図1]本発明の第1 A実施形態に基づく半導体装置の実装構造を示す断面図である。

[図2]本発明の第1 A実施形態に基づく半導体装置のリードを折り曲げる前の平面図（一部構成省略）である。

[図3]本発明の第1 A実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。

[図4]図2のI V-I V線に沿う断面図である。

[図5]図4の要部拡大断面図である。

[図6]本発明の第1 A実施形態に基づく半導体装置の製造方法の一工程を示す平面図である。

[図7]図6に続く一工程を示す断面図である。

[図8]図7に続く一工程を示す断面図である。

[図9]図8に続く一工程を示す断面図である。

[図10]本発明の第2A実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。

[図11]図10のX I - X I 線に沿う要部拡大断面図である。

[図12]本発明の第1B実施形態に基づく半導体装置の実装構造を示す断面図である。

[図13]本発明の第1B実施形態に基づく半導体装置のリードを折り曲げる前の平面図（一部構成省略）である。

[図14]本発明の第1B実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。

[図15]図13のX V - X V 線に沿う断面図である。

[図16]図15の要部拡大断面図である。

[図17]本発明の第1B実施形態に基づく半導体装置の製造方法の一工程を示す平面図である。

[図18]図17に続く一工程を示す断面図である。

[図19]図18に続く一工程を示す断面図である。

[図20]図19に続く一工程を示す断面図である。

[図21]本発明の第2B実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。

[図22]図21のX X I I - X X I I 線に沿う要部拡大断面図である。

[図23]本発明の第1C実施形態に基づく半導体装置の実装構造を示す断面図である。

[図24]本発明の第1C実施形態に基づく半導体装置のリードを折り曲げる前の平面図（一部構成省略）である。

[図25]本発明の第1C実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。

[図26]図24のX X V I - X X V I 線に沿う断面図である。

[図27]図26の要部拡大断面図である。

[図28]本発明の第1C実施形態に基づく半導体装置の製造方法の一工程を示す平面図である。

[図29]図28に続く一工程を示す断面図である。

[図30]本発明の第2C実施形態に基づく半導体装置を示す断面図である。

[図31]図30に示す半導体装置の放熱層を示す平面図である。

[図32]本発明の第1D実施形態に基づく半導体装置の実装構造を示す断面図である。

[図33]本発明の第1D実施形態に基づく半導体装置のリードを折り曲げる前の平面図（一部構成省略）である。

[図34]本発明の第1D実施形態に基づく半導体装置の要部平面図である。

[図35]本発明の第1D実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。

[図36]図33のXXXV I－XXXV I線に沿う断面図である。

[図37]本発明の第1D実施形態に基づく半導体装置の製造方法の一工程を示す平面図である。

[図38]本発明に係るワイヤボンディング方法に用いられるボンディング装置の一例を示す側面図である。

[図39]本発明の第1D実施形態に基づく半導体装置の製造方法の一工程を示す要部斜視図である。

[図40]図39に続く一工程を示す要部斜視図である。

[図41]図40に続く一工程を示す要部斜視図である。

[図42]図41に続く一工程を示す要部斜視図である。

[図43]図42に続く一工程を示す要部斜視図である。

[図44]図42に続く一工程を示す要部平面図である。

[図45]図42に続く一工程を示す平面図である。

[図46]図45に続く一工程を示す断面図である。

[図47]図46に続く一工程を示す断面図である。

[図48]図47に続く一工程を示す断面図である。

[図49]本発明の第1E実施形態に基づく半導体装置の実装構造を示す断面図である。

[図50]本発明の第1E実施形態に基づく半導体装置のリードを折り曲げる前の平面図（一部構成省略）である。

[図51]本発明の第1E実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。

[図52]図50のL11-L11線に沿う断面図である。

[図53]図52の要部拡大断面図である。

[図54]本発明の第1E実施形態に基づく半導体装置の製造方法の一工程を示す平面図である。

[図55]図54に続く一工程を示す要部拡大断面図である。

[図56]図55に続く一工程を示す要部拡大断面図である。

[図57]図56に続く一工程を示す要部拡大断面図である。

[図58]図57に続く一工程を示す要部拡大断面図である。

[図59]図58に続く一工程を示す要部拡大断面図である。

[図60]図59に続く一工程を示す平面図である。

[図61]図60に続く一工程を示す平面図である。

[図62]図61に続く一工程を示す断面図である。

[図63]図62に続く一工程を示す断面図である。

[図64]図63に続く一工程を示す断面図である。

発明を実施するための形態

[0079] 以下、本発明の好ましい実施の形態につき、図面を参照して具体的に説明する。

[0080] 図1は、本発明の第1A実施形態に基づく半導体装置が用いられた実装構造を示す断面図である。

[0081] 図1に示す半導体装置の実装構造801は、半導体装置101Aと、基板807と、放熱部材808とを備える。

[0082] 基板 807 は、複数の電子部品が実装されるものである。基板 807 は絶縁性の材料よりなる。基板 807 には図示しない配線パターンが形成されている。基板 807 には、複数の孔 809 が形成されている。放熱部材 808 は、熱伝導率の比較的大きな材料、たとえば、アルミニウムなどの金属よりなる。放熱部材 808 は、図示しない支持部材によって基板 807 に対し固定されている。半導体装置 101A は、基板 807 に実装されている。本実施形態において半導体装置 101A は、IPM (Intelligent Power Module) と称される製品である。半導体装置 101A は、たとえば、エアコンディショナーやモータ制御機器などの電源制御等の用途に用いられる。

[0083] 図 2 は、本発明の第 1 A 実施形態に基づく半導体装置のリードを折り曲げる前の平面図（一部構成省略）である。図 3 は、本発明の第 1 A 実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。図 4 は、図 2 の I-V-I 線に沿う断面図である。図 5 は、図 4 の要部拡大断面図である。なお、図 1 は、図 2 の I-I 線に沿う断面に相当する。図 4 においては理解の便宜上、各構成を模式化して示している。

[0084] これらの図に示す半導体装置 101A は、複数の第 1 電極部 1、第 2 電極部 2、および、第 3 電極部 3 と、複数の半導体チップ 41、42 と、受動部品チップ 43 と、放熱層 6 と、封止樹脂部 7 と、ワイヤ 8 と、を備える。図 2 においては、放熱層 6 を点線で示し、封止樹脂部 7 を仮想線で示している。

[0085] 封止樹脂部 7 は、複数の第 1 電極部 1、第 2 電極部 2、および、第 3 電極部 3 と、半導体チップ 41、42 と、受動部品チップ 43 と、を覆っている。封止樹脂部 7 は、たとえば、黒色のエポキシ樹脂よりなる。図 3、図 4 に示すように、封止樹脂部 7 は、樹脂主面 71 と、樹脂底面 72 と、樹脂側面 73 と、を有する。

[0086] 樹脂主面 71 は、方向 z1 を向き、且つ、xy 平面に沿う平坦な面である。樹脂底面 72 は、方向 z1 とは反対側の方向 z2 を向き、且つ、xy 平面に

沿う平坦な面である。樹脂側面 7 3 は、 x y 平面視において半導体チップ 4 1, 4 2 および受動部品チップ 4 3 を囲む形状である。樹脂側面 7 3 は、樹脂主面 7 1 と樹脂底面 7 2 とにつながる。

[0087] 図 4 によく表れているように、封止樹脂部 7 には凹部 7 5 が形成されている。凹部 7 5 は樹脂底面 7 2 から凹む。凹部 7 5 は、凹部底面 7 5 1、凹部側面 7 5 2、および凹部溝 7 5 3 を有する。凹部底面 7 5 1 は x y 平面に沿う形状である。凹部側面 7 5 2 は、樹脂底面 7 2 につながる。凹部側面 7 5 2 は、おおむね方向 z に沿っている。

[0088] 凹部溝 7 5 3 は、凹部底面 7 5 1 と凹部側面 7 5 2 との間に位置しており、本実施形態においては、凹部 7 5 の z 方向視外縁に沿って矩形環状に配置されている。図 5 に示すように、凹部溝 7 5 3 は、凹部底面 7 5 1 から z 1 方向に凹んでいる。本実施形態においては、凹部溝 7 5 3 は、 z 方向視において金属層 6 5 の外側に配置されている。また、凹部溝 7 5 3 は、凹部底面 7 5 1 から x 方向において離間するほど z 1 方向に位置するように傾斜している。凹部溝 7 5 3 の最深部の深さは、たとえば $50\ \mu\text{m}$ 程度である。

[0089] 図 2 に示すように、半導体チップ 4 1, 4 2 および受動部品チップ 4 3 は平面視矩形状を呈する。半導体チップ 4 1 は、たとえば、IGBT, MOS, ダイオードなどのパワーチップである。半導体チップ 4 2 は、コントロール IC などの LSI チップである。受動部品チップ 4 3 は、たとえば、抵抗もしくはコンデンサなどの受動部品である。

[0090] 図 2 ~ 4 に示す第 1 電極部 1、第 2 電極部 2、および、第 3 電極部 3 は、いずれも導電性材料よりなる。このような導電性材料としては、たとえば銅が挙げられる。なお、図 2 の右下に記載の電極部はグランド接続される。

[0091] 複数（本実施形態では 4 つ）の第 1 電極部 1 はそれぞれ、ダイパッド部 1 1（図 1、図 2、図 4 参照）と、接続部 1 2（図 1、図 2 参照）と、ワイヤボンディング部 1 3（図 1、図 2 参照）と、リード 1 4（図 1 ~ 図 3 参照）と、を含む。複数の第 1 電極部 1 は、方向 x において互いに離間している。

[0092] 各ダイパッド部 1 1 は、 x y 平面に沿う板状である。ダイパッド部 1 1 には

半導体チップ41が配置されている。図4に示すように、ダイパッド部11と半導体チップ41との間には、接合層991が介在している。接合層991は、導電性材料よりなる。このような導電性材料は、たとえばハンダもしくは銀ペーストである。ハンダは熱伝導率が比較的大きい。接合層991としてハンダを用いると、半導体チップ41からダイパッド部11に熱を効率よく伝えることができる。複数のダイパッド部11はいずれも、凹部底面751から露出している。

[0093] 各ダイパッド部11は、ダイパッド主面111とダイパッド裏面112とを有する。ダイパッド主面111は方向 z 1を向き、ダイパッド裏面112は方向 z 2を向く。すなわちダイパッド主面111およびダイパッド裏面112は互いに反対側を向く。ダイパッド主面111には、半導体チップ41が配置されている。ダイパッド主面111と半導体チップ41との間には接合層991が介在している。ダイパッド裏面112は、凹部底面751に対し、ダイパッド部11の厚さ方向（方向 z ）において、同位置に位置している。ダイパッド裏面112は、凹部底面751よりも、凹部75が開口する方向側に位置していてもよい。

[0094] 図2に示すように、各接続部12は、ダイパッド部11とワイヤボンディング部13との間に位置し且つダイパッド部11とワイヤボンディング部13とにつながる。図1に示すように、接続部12は、 x - y 平面に傾斜する面に沿う形状である。接続部12は、ダイパッド部11から離間するにつれ方向 z 1に向かうように x - y 平面に対し傾斜している。

[0095] 図1、図2に示す各ワイヤボンディング部13は x - y 平面に沿う形状である。各ワイヤボンディング部13は、方向 z において、ダイパッド部11よりも方向 z 1側に位置する。一のワイヤボンディング部13と一の半導体チップ41とには、ワイヤ8がボンディングされている。これにより、一のワイヤボンディング部13と一の半導体チップ41とが導通している。リード14は、ワイヤボンディング部13につながる。各リード14は方向 y に沿って延びる。リード14は、封止樹脂部7の樹脂側面73から突出する部位を

有する。本実施形態にてリード１４は挿入実装用のものである。図１に示すように、半導体装置１０１Ａの基板８０７への実装時において、リード１４は折れ曲げられ、孔８０９に挿入される。リード１４を基板８０７に固定するために、孔８０９にハンダ層８１０が充填されている。

[0096] 図２に示すように、複数（本実施形態では３つ）の第２電極部２はそれぞれ、ワイヤボンディング部２３と、リード２４と、を含む。複数の第２電極部２は、方向 x において互いに離間している。

[0097] 各ワイヤボンディング部２３は x y 平面に沿う形状である。各ワイヤボンディング部２３は、方向 z において、ダイパッド部１１よりも方向 z １側に位置する。一のワイヤボンディング部２３と一の半導体チップ４１とは、ワイヤ８がボンディングされている。これにより、一のワイヤボンディング部２３と一の半導体チップ４１とが導通している。リード２４は、ワイヤボンディング部２３につながる。各リード２４は方向 y に沿って延びる。リード２４は、封止樹脂部７の樹脂側面７３から突出する部位を有する。本実施形態にてリード２４は挿入実装用のものである。図示しないが、リード１４と同様に、半導体装置１０１Ａの基板８０７への実装時においてリード２４は孔８０９に挿入される。

[0098] 図１、図２に示す第３電極部３は、複数の制御用ダイパッド部３１と、複数のリード３２とを含む。制御用ダイパッド部３１およびリード３２はいずれも、方向 z において同じ位置に配置されている。各制御用ダイパッド部３１には、半導体チップ４２もしくは受動部品チップ４３が配置されている。制御用ダイパッド部３１と半導体チップ４２との間、および、制御用ダイパッド部３１と受動部品チップ４３との間には、接合層（図示略）が介在している。制御用ダイパッド部３１の裏面は、放熱層６と対向していなくても良いし、露出していなくても良い。

[0099] 各リード３２は、封止樹脂部７の樹脂側面７３から突出する部位を有する。本実施形態にてリード３２は挿入実装用のものである。図１に示すように、

半導体装置 101A の基板 807 への実装時においてリード 32 は孔 809 に挿入される。リード 14 に関して述べたように、リード 32 を基板 807 に固定するために、孔 809 にハンダ層 810 が充填されている。一のリード 32 と一の半導体チップ 42 とには、ワイヤ 8 がボンディングされている。これにより、一のリード 32 と一の半導体チップ 42 とが導通している。また、ワイヤ 8 は、一の半導体チップ 42 と一の受動部品チップ 43 とにもボンディングされている。

[0100] 放熱層 6 は、図 4 に示すように、封止樹脂部 7 における凹部 75 に配置されている。放熱層 6 は、凹部側面 752 に囲まれている。本実施形態において、放熱層 6 は、 x y 平面に沿う板状である。本実施形態においては、放熱層 6 は、金属層 65 および接合層 66 からなる。金属層 65 は、 z 2 方向側にあり、たとえば厚さが $105\text{ }\mu\text{m}$ 程度の Cu やアルミニウムやセラミックスからなる。接合層 66 は、金属層 65 に対して z 1 方向側にあり、金属層 65 を複数のダイパッド部 11 のダイパッド裏面 112 に接合する機能を果たす。接合層 66 は、たとえば絶縁性の樹脂からなり、その厚さがたとえば $250\text{ }\mu\text{m}$ 程度である。この樹脂は、半導体装置 101A の製造工程において、圧力および振動を加えられることにより軟化する材質である。接合層 66 は、半導体チップ 41 が搭載される複数のダイパッド部 11 のいずれにも直接接している。金属層 65 は、樹脂底面 72 から若干突出している部位を有してもよい。図 5 に示すように、接合層 66 の一部は、凹部溝 753 を埋めている。また、接合層 66 は、凹部側面 752 に接している。

[0101] 放熱層 6 は、半導体チップ 41 にて発生した熱を速やかに半導体装置 101A の外部に放出するために、設けられている。半導体チップ 41 にて発生した熱を速やかに半導体装置 101A の外部に放出するには、放熱層 6 を構成する材料の熱伝導率は大きければ大きいほど良いが、封止樹脂部 7 と熱膨張係数が大きく異なると、金属層 65 が剥離し易くなる等の問題を生じるおそれがある。好ましくは、放熱層 6 は、封止樹脂部 7 を構成する材料の熱伝導率よりも熱伝導率が大きく、熱膨張係数が封止樹脂部 7 に近い材料よりなる

。放熱層 6 は、複数のダイパッド部 1 1 のいずれにも正対している。図 3 に示すように、放熱層 6 は、 $x-y$ 平面視（放熱層 6 の厚さ方向視）において、各ダイパッド部 1 1 の全体に重なる。

[0102] 図 3、図 4 に示すように、放熱層 6 は放熱層主面 6 1 と放熱層裏面 6 2 とを有する。放熱層主面 6 1 は方向 z_1 を向く。放熱層主面 6 1 は、 $x-y$ 平面視において、各ダイパッド部 1 1 のダイパッド裏面 1 1 2 と、凹部底面 7 5 1 とに重なる。放熱層主面 6 1 は、ダイパッド裏面 1 1 2 および凹部底面 7 5 1 に直接接する。放熱層裏面 6 2 は放熱層主面 6 1 の向く方向とは反対方向である方向 z_2 を向く。放熱層裏面 6 2 は封止樹脂部 7 に覆われておらず、封止樹脂部 7 から露出している。

[0103] 次に、半導体装置 1 0 1 A の製造方法について説明する。製造方法の説明にて用いる図では、上述と同一の構成については、同一の符号を付している。

[0104] まず、図 6 に示すように、複数のダイパッド部 1 1、3 1 を含むリードフレーム 3 0 0 と、複数の半導体チップ 4 1、4 2 と、受動部品チップ 4 3 とを用意する。次に、同図に示すように、接合層（図示略）を介して、各半導体チップ 4 1 を複数のダイパッド部 1 1 のいずれか一つに配置する。同様に、各半導体チップ 4 2 および受動部品チップ 4 3 を、接合層（図示略）を介して、複数の制御用ダイパッド部 3 1 のいずれか一つに配置する。次に、同図に示すように、ワイヤ 8 を各半導体チップ 4 1、4 2 等にボンディングする。

[0105] 次に、図 7、図 8 に示すように、封止樹脂部 7 を形成する。図 7 に示すように、封止樹脂部 7 は、金型 8 8 1 を用いたモールド成型により形成する。同図に示すように、金型 8 8 1 で複数のダイパッド部 1 1 などを押さえつける。次に、金型 8 8 1 内に樹脂材を注入し、当該樹脂材を硬化させる。当該樹脂材が硬化すると、図 8 に示すように、金型 8 8 1 を複数のダイパッド部 1 1 などから取り外す。これにより、封止樹脂部 7 を形成できる。封止樹脂部 7 を形成する工程においては、複数のダイパッド部 1 1 を露出させる凹部 7

5を封止樹脂部7に形成する。

[0106] 次に、図9に示すように、封止樹脂部7の凹部75に放熱層6をはめ込む。

そして、放熱層6に圧力および振動を加える。さらに、放熱層6を加熱してもよい。これらの加圧、加振、加熱により、放熱層6の接合層66が軟化する。軟化した接合層66は、凹部75内を移動し、その一部が凹部溝753に充填される。また接合層66は、凹部側面752に接する。

[0107] 次に、図6に示したリードフレーム300を適宜切断することにより、図2等に示した半導体装置101Aが製造される。

[0108] 次に、本実施形態の作用効果について説明する。

[0109] 半導体装置101Aにおいて、接合層66の一部が凹部溝753を埋めている。この埋めている分だけ、半導体装置101Aの製造工程において、凹部75から接合層66があふれることを抑制することができる。したがって、接合層66が金属層65よりも外側にあふれ出すことによって放熱層6と放熱部材808との間に隙間が生じることを阻止可能であり、半導体チップ41、42からの熱を効率よく放熱することができる。

[0110] 凹部溝753を金属層65の外側に配置することにより、金属層65と凹部溝753との間に意図しない空隙が生じることを防止することができる。空隙を排除することは、放熱をより高め、且つ、金属層65の剥離を生じ難くするのに適している。

[0111] 凹部溝753をテーパ形状とすることにより、金属層65のx方向またはy方向位置が万が一ずれても、z方向視において金属層65と重なる凹部溝753の容積を縮小することが可能である。これは、上述した空隙の排除に好ましい。

[0112] 図10および図11は、本発明の第2A実施形態に基づく半導体装置を示している。なお、これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付している。本実施形態の半導体装置102Aにおいては、凹部75の構成が上述した半導体装置101Aと異なっている。

- [0113] 本実施形態においては、凹部 7 5 は、複数の凹部溝 7 5 3 を有しており、さらに複数ずつの凹部第 1 側面 7 5 4、凹部第 2 側面 7 5 5、および凹部支持面 7 5 6 を有している。図 1 0 に示すように、複数の凹部溝 7 5 3 と複数ずつの凹部第 1 側面 7 5 4、凹部第 2 側面 7 5 5、および凹部支持面 7 5 6 とは、凹部 7 5 の外縁に沿って交互に配置されている。凹部 7 5 の四隅に相当する部分には、凹部第 1 側面 7 5 4、凹部第 2 側面 7 5 5、および凹部支持面 7 5 6 が配置されている。
- [0114] 図 1 1 に示すように、凹部第 1 側面 7 5 4 は、樹脂底面 7 2 に繋がっており、おおむね z 方向に沿っている。凹部第 1 側面 7 5 4 は、z 方向視においてダイパッド部 1 1 の外側に位置している。凹部第 2 側面 7 5 5 は、凹部底面 7 5 1 に繋がっており、おおむね z 方向に沿っている。凹部第 2 側面 7 5 5 は、z 方向視においてダイパッド部 1 1 と凹部第 1 側面 7 5 4 との間に位置している。凹部支持面 7 5 6 は、凹部第 1 側面 7 5 4 と凹部第 2 側面 7 5 5 とを繋いでおり、おおむね z 2 方向を向いている。
- [0115] 本実施形態においては、凹部第 2 側面 7 5 5 に囲まれた領域は、接合層 6 6 によって埋められている。また、金属層 6 5 と凹部支持面 7 5 6 との間に、接合層 6 6 の一部が介在している。
- [0116] 半導体装置 1 0 2 A においては、半導体装置 1 0 1 A によって奏される効果に加えて、凹部支持面 7 5 6 によって金属層 6 5 が少なくとも間接的に支持されることとなる。このため、金属層 6 5 が樹脂底面 7 2 に対して不当に傾いてしまったり、凹んでしまうことを防止することが可能である。したがって、金属層 6 5 に対し密着させるように取り付けられる放熱部材 8 0 8 との間に隙間が生じることを抑制可能であり、半導体チップ 4 1、4 2 からの放熱を高めることができる。
- [0117] 金属層 6 5 と凹部支持面 7 5 6 との間に接合層 6 6 を介在させることにより、金属層 6 5 を封止樹脂部 7 に対して確実に固定することができる。金属層 6 5 の端部に接合層 6 6 がいきわたっていないと、その部分から金属層 6 5 の剥離が伝播するおそれがある。本実施形態においては、そのようなおそれ

は少ない。

[0118] 本発明は、上述した実施形態に限定されるものではない。本発明の各部の具体的な構成は、種々に設計変更自在である。例えば、封止樹脂の裏面から金属層が露出している半導体装置で有れば、挿入実装ではなく、表面実装用の端子の場合も同様に使用できる。また、上述したIPM装置だけでなく、半導体チップとアイランドとがそれぞれ1つしかなく、封止樹脂の裏面から金属層が露出している駆動素子を封止する半導体装置にも適用できる。

[0119] 図12は、本発明の第1B実施形態に基づく半導体装置が用いられた実装構造を示す断面図である。

[0120] 図12に示す半導体装置の実装構造801は、半導体装置101Bと、基板807と、放熱部材808とを備える。

[0121] 基板807は、複数の電子部品が実装されるものである。基板807は絶縁性の材料よりなる。基板807には図示しない配線パターンが形成されている。基板807には、複数の孔809が形成されている。放熱部材808は、熱伝導率の比較的大きな材料、たとえば、アルミニウムなどの金属よりなる。放熱部材808は、図示しない支持部材によって基板807に対し固定されている。半導体装置101Bは、基板807に実装されている。本実施形態において半導体装置101Bは、IPM(Intelligent Power Module)と称される製品である。半導体装置101Bは、たとえば、エアコンディショナーやモータ制御機器などの電源制御等の用途に用いられる。

[0122] 図13は、本発明の第1B実施形態に基づく半導体装置のリードを折り曲げる前の平面図（一部構成省略）である。図14は、本発明の第1B実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。図15は、図13のXV-XV線に沿う断面図である。図16は、図15の要部拡大断面図である。なお、図12は、図13のXII-XII線に沿う断面に相当する。図15においては理解の便宜上、各構成を模式化して示している。

[0123] これらの図に示す半導体装置 101B は、複数の第 1 電極部 1、第 2 電極部 2、および、第 3 電極部 3 と、複数の半導体チップ 41、42 と、受動部品チップ 43 と、放熱層 6 と、封止樹脂部 7 と、ワイヤ 8 と、を備える。図 13 においては、放熱層 6 を点線で示し、封止樹脂部 7 を仮想線で示している。

[0124] 封止樹脂部 7 は、複数の第 1 電極部 1、第 2 電極部 2、および、第 3 電極部 3 と、半導体チップ 41、42 と、受動部品チップ 43 と、を覆っている。封止樹脂部 7 は、たとえば、黒色のエポキシ樹脂よりなる。図 14、図 15 に示すように、封止樹脂部 7 は、樹脂主面 71 と、樹脂底面 72 と、樹脂側面 73 と、を有する。

[0125] 樹脂主面 71 は、方向 z_1 を向き、且つ、 xy 平面に沿う平坦な面である。樹脂底面 72 は、方向 z_1 とは反対側の方向 z_2 を向き、且つ、 xy 平面に沿う平坦な面である。樹脂側面 73 は、 xy 平面視において半導体チップ 41、42 および受動部品チップ 43 を囲む形状である。樹脂側面 73 は、樹脂主面 71 と樹脂底面 72 とにつながる。

[0126] 図 15 によく表れているように、封止樹脂部 7 には凹部 75 が形成されている。凹部 75 は樹脂底面 72 から凹む。凹部 75 は、凹部底面 751、凹部第 1 側面 754、凹部第 2 側面 755、および凹部支持面 756 を有する。凹部底面 751 は xy 平面に沿う形状である。凹部側面 752 は、樹脂底面 72 につながる。

[0127] 図 16 に示すように、凹部第 1 側面 754 は、樹脂底面 72 に繋がっており、おおむね z 方向に沿っている。凹部第 1 側面 754 は、 z 方向視においてダイパッド部 11 の外側に位置している。凹部第 2 側面 755 は、凹部底面 751 に繋がっており、おおむね z 方向に沿っている。凹部第 2 側面 755 は、 z 方向視においてダイパッド部 11 と凹部第 1 側面 754 との間に位置している。凹部支持面 756 は、凹部第 1 側面 754 と凹部第 2 側面 755 とを繋いでおり、おおむね z_2 方向を向いている。

[0128] 図 13 に示すように、半導体チップ 41、42 および受動部品チップ 43 は

平面視矩形状を呈する。半導体チップ41は、たとえば、IGBT、MOS、ダイオードなどのパワーチップである。半導体チップ42は、コントロールICなどのLSIチップである。受動部品チップ43は、たとえば、抵抗もしくはコンデンサなどの受動部品である。

[0129] 図13～4に示す第1電極部1、第2電極部2、および、第3電極部3は、いずれも導電性材料よりなる。このような導電性材料としては、たとえば銅が挙げられる。なお、図13の右下に記載の電極部はグランド接続される。

[0130] 複数（本実施形態では4つ）の第1電極部1はそれぞれ、ダイパッド部11（図12、図13、図15参照）と、接続部12（図12、図13参照）と、ワイヤボンディング部13（図12、図13参照）と、リード14（図12～図14参照）と、を含む。複数の第1電極部1は、方向xにおいて互いに離間している。

[0131] 各ダイパッド部11は、xy平面に沿う板状である。ダイパッド部11には半導体チップ41が配置されている。図15に示すように、ダイパッド部11と半導体チップ41との間には、接合層991が介在している。接合層991は、導電性材料よりなる。このような導電性材料は、たとえばハンダもしくは銀ペーストである。ハンダは熱伝導率が比較的大きい。接合層991としてハンダを用いると、半導体チップ41からダイパッド部11に熱を効率よく伝えることができる。複数のダイパッド部11はいずれも、凹部底面751から露出している。

[0132] 各ダイパッド部11は、ダイパッド主面111とダイパッド裏面112とを有する。ダイパッド主面111は方向z1を向き、ダイパッド裏面112は方向z2を向く。すなわちダイパッド主面111およびダイパッド裏面112は互いに反対側を向く。ダイパッド主面111には、半導体チップ41が配置されている。ダイパッド主面111と半導体チップ41の間には接合層991が介在している。ダイパッド裏面112は、凹部底面751に対し、ダイパッド部11の厚さ方向（方向z）において、同位置に位置している。

。ダイパッド裏面 112 は、凹部底面 751 よりも、凹部 75 が開口する方向側に位置していてもよい。

[0133] 図 13 に示すように、各接続部 12 は、ダイパッド部 11 とワイヤボンディング部 13 との間に位置し且つダイパッド部 11 とワイヤボンディング部 13 とにつながる。図 12 に示すように、接続部 12 は、 xy 平面に傾斜する面に沿う形状である。接続部 12 は、ダイパッド部 11 から離間するにつれ方向 z 1 に向かうように xy 平面に対し傾斜している。

[0134] 図 12、図 13 に示す各ワイヤボンディング部 13 は xy 平面に沿う形状である。各ワイヤボンディング部 13 は、方向 z において、ダイパッド部 11 よりも方向 z 1 側に位置する。一のワイヤボンディング部 13 と一の半導体チップ 41 とには、ワイヤ 8 がボンディングされている。これにより、一のワイヤボンディング部 13 と一の半導体チップ 41 とが導通している。リード 14 は、ワイヤボンディング部 13 につながる。各リード 14 は方向 y に沿って延びる。リード 14 は、封止樹脂部 7 の樹脂側面 73 から突出する部位を有する。本実施形態にてリード 14 は挿入実装用のものである。図 12 に示すように、半導体装置 101B の基板 807 への実装時において、リード 14 は折れ曲げられ、孔 809 に挿入される。リード 14 を基板 807 に固定するために、孔 809 にハンダ層 810 が充填されている。

[0135] 図 13 に示すように、複数（本実施形態では 3 つ）の第 2 電極部 2 はそれぞれ、ワイヤボンディング部 23 と、リード 24 と、を含む。複数の第 2 電極部 2 は、方向 x において互いに離間している。

[0136] 各ワイヤボンディング部 23 は xy 平面に沿う形状である。各ワイヤボンディング部 23 は、方向 z において、ダイパッド部 11 よりも方向 z 1 側に位置する。一のワイヤボンディング部 23 と一の半導体チップ 41 とには、ワイヤ 8 がボンディングされている。これにより、一のワイヤボンディング部 23 と一の半導体チップ 41 とが導通している。リード 24 は、ワイヤボンディング部 23 につながる。各リード 24 は方向 y に沿って延びる。リード 24 は、封止樹脂部 7 の樹脂側面 73 から突出する部位を有する。本実施形

態にてリード２４は挿入実装用のものである。図示しないが、リード１４と同様に、半導体装置１０１Ｂの基板８０７への実装時においてリード２４は孔８０９に挿入される。

[0137] 図１２、図１３に示す第３電極部３は、複数の制御用ダイパッド部３１と、複数のリード３２とを含む。制御用ダイパッド部３１およびリード３２はいずれも、方向ｚにおいて同じ位置に配置されている。各制御用ダイパッド部３１には、半導体チップ４２もしくは受動部品チップ４３が配置されている。制御用ダイパッド部３１と半導体チップ４２との間、および、制御用ダイパッド部３１と受動部品チップ４３との間には、接合層（図示略）が介在している。制御用ダイパッド部３１の裏面は、放熱層６と対向していなくても良いし、露出していなくても良い。

[0138] 各リード３２は、封止樹脂部７の樹脂側面７３から突出する部位を有する。本実施形態にてリード３２は挿入実装用のものである。図１２に示すように、半導体装置１０１Ｂの基板８０７への実装時においてリード３２は孔８０９に挿入される。リード１４に関して述べたように、リード３２を基板８０７に固定するために、孔８０９にハンダ層８１０が充填されている。一のリード３２と一の半導体チップ４２とには、ワイヤ８がボンディングされている。これにより、一のリード３２と一の半導体チップ４２とが導通している。また、ワイヤ８は、一の半導体チップ４２と一の受動部品チップ４３ともボンディングされている。

[0139] 放熱層６は、図１５に示すように、封止樹脂部７における凹部７５に配置されている。放熱層６は、凹部第１側面７５４および凹部第２側面７５５に囲まれている。本実施形態において、放熱層６は、 x - y 平面に沿う板状である。本実施形態においては、放熱層６は、金属層６５および接合層６６からなる。金属層６５は、 z ２方向側にあり、たとえば厚さが１０５ μ m程度のＣｕやアルミニウムやセラミックスからなる。金属層６５は、本発明でいう放熱層の一例に相当する。接合層６６は、金属層６５に対して z １方向側にあり、金属層６５を複数のダイパッド部１１のダイパッド裏面１１２に接合す

る機能を果たす。接合層 66 は、たとえば絶縁性の樹脂からなり、その厚さがたとえば $250\ \mu\text{m}$ 程度である。この樹脂は、半導体装置 101B の製造工程において、圧力および振動を加えられることにより軟化する材質である。接合層 66 は、半導体チップ 41 が搭載される複数のダイパッド部 11 のいずれにも直接接している。金属層 65 は、樹脂底面 72 から若干突出している部位を有してもよい。図 16 に示すように、接合層 66 の一部は、凹部第 2 側面 755 によって囲まれた領域を埋めている。また、本実施形態においては、接合層 66 の一部が凹部支持面 756 と金属層 65 との間に介在している。

[0140] 放熱層 6 は、半導体チップ 41 にて発生した熱を速やかに半導体装置 101B の外部に放出するために、設けられている。半導体チップ 41 にて発生した熱を速やかに半導体装置 101B の外部に放出するには、放熱層 6 を構成する材料の熱伝導率は大きければ大きいほど良いが、封止樹脂部 7 と熱膨張係数が大きく異なると、金属層 65 の剥離し易くなる等の問題を生じるおそれがある。好ましくは、放熱層 6 は、封止樹脂部 7 を構成する材料の熱伝導率よりも熱伝導率が大きく、熱膨張係数が封止樹脂部 7 に近い材料よりなる。放熱層 6 は、複数のダイパッド部 11 のいずれにも正対している。図 14 に示すように、放熱層 6 は、 $x\ y$ 平面視（放熱層 6 の厚さ方向視）において、各ダイパッド部 11 の全体に重なる。

[0141] 図 14、図 15 に示すように、放熱層 6 は放熱層主面 61 と放熱層裏面 62 とを有する。放熱層主面 61 は方向 $z\ 1$ を向く。放熱層主面 61 は、 $x\ y$ 平面視において、各ダイパッド部 11 のダイパッド裏面 112 と、凹部底面 751 とに重なる。放熱層主面 61 は、ダイパッド裏面 112 および凹部底面 751 に直接接する。放熱層裏面 62 は放熱層主面 61 の向く方向とは反対方向である方向 $z\ 2$ を向く。放熱層裏面 62 は封止樹脂部 7 に覆われておらず、封止樹脂部 7 から露出している。

[0142] 次に、半導体装置 101B の製造方法について説明する。製造方法の説明にて用いる図では、上述と同一の構成については、同一の符号を付している。

[0143] まず、図 17 に示すように、複数のダイパッド部 11、31 を含むリードフレーム 300 と、複数の半導体チップ 41、42 と、受動部品チップ 43 とを用意する。次に、同図に示すように、接合層（図示略）を介して、各半導体チップ 41 を複数のダイパッド部 11 のいずれか一つに配置する。同様に、各半導体チップ 42 および受動部品チップ 43 を、接合層（図示略）を介して、複数の制御用ダイパッド部 31 のいずれか一つに配置する。次に、同図に示すように、ワイヤ 8 を各半導体チップ 41、42 等にボンディングする。

[0144] 次に、図 18、図 19 に示すように、封止樹脂部 7 を形成する。図 18 に示すように、封止樹脂部 7 は、金型 881 を用いたモールド成型により形成する。同図に示すように、金型 881 で複数のダイパッド部 11 などを押さえつける。次に、金型 881 内に樹脂材を注入し、当該樹脂材を硬化させる。当該樹脂材が硬化すると、図 19 に示すように、金型 881 を複数のダイパッド部 11 などから取り外す。これにより、封止樹脂部 7 を形成できる。封止樹脂部 7 を形成する工程においては、複数のダイパッド部 11 を露出させる凹部 75 を封止樹脂部 7 に形成する。

[0145] 次に、図 20 に示すように、封止樹脂部 7 の凹部 75 に放熱層 6 をはめ込む。そして、放熱層 6 に圧力および振動を加える。さらに、放熱層 6 を加熱してもよい。これらの加圧、加振、加熱により、放熱層 6 の接合層 66 が軟化する。軟化した接合層 66 は、凹部 75 内を移動し、その一部が凹部第 2 側面 755 に囲まれた領域に充填される。また接合層 66 の一部が、凹部支持面 756 と金属層 65 との間に入り込む。

[0146] 次に、図 17 に示したリードフレーム 300 を適宜切断することにより、図 13 等に示した半導体装置 101B が製造される。

[0147] 次に、本実施形態の作用効果について説明する。

[0148] 半導体装置 101B においては、凹部支持面 756 によって金属層 65 が少

なくとも間接的に支持されることとなる。このため、金属層 6 5 が樹脂底面 7 2 に対して不当に傾いてしまったり、凹んでしまうことを防止することが可能である。したがって、接合層 6 6 が金属層 6 5 よりも外側にあふれ出すことによって金属層 6 5 と放熱部材 8 0 8 との間に隙間が生じることを抑制可能であり、半導体チップ 4 1, 4 2 からの放熱を高め、且つ、金属層 6 5 の剥離を生じ難くすることができる。

[0149] 金属層 6 5 と凹部支持面 7 5 6 との間に接合層 6 6 を介在させることにより、金属層 6 5 を封止樹脂部 7 に対して確実に固定することができる。金属層 6 5 の端部に接合層 6 6 がいきわたっていないと、その部分から金属層 6 5 の剥離が伝播するおそれがある。本実施形態においては、そのようなおそれは少ない。

[0150] 図 2 1 および図 2 2 は、本発明の第 2 B 実施形態に基づく半導体装置を示している。なお、これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付している。本実施形態の半導体装置 1 0 2 B においては、凹部 7 5 の構成が上述した半導体装置 1 0 1 B と異なっている。

[0151] 本実施形態においては、凹部 7 5 は、複数ずつの凹部第 1 側面 7 5 4、凹部第 2 側面 7 5 5、および凹部支持面 7 5 6 を有しており、さらに複数ずつの凹部側面 7 5 2 および凹部溝 7 5 3 を有している。図 2 1 に示すように、複数の凹部溝 7 5 3 と複数ずつの凹部第 1 側面 7 5 4、凹部第 2 側面 7 5 5、および凹部支持面 7 5 6 とは、凹部 7 5 の外縁に沿って交互に配置されている。凹部 7 5 の四隅に相当する部分には、凹部第 1 側面 7 5 4、凹部第 2 側面 7 5 5、および凹部支持面 7 5 6 が配置されている。

[0152] 図 2 2 に示すように、凹部溝 7 5 3 は、凹部底面 7 5 1 と凹部側面 7 5 2 との間に位置しており、本実施形態においては、凹部 7 5 の z 方向視外縁に沿って矩形環状に配置されている。図 2 2、に示すように、凹部溝 7 5 3 は、凹部底面 7 5 1 から z 1 方向に凹んでいる。本実施形態においては、凹部溝 7 5 3 は、凹部底面 7 5 1 から x 方向において離間するほど z 1 方向に位置

するように傾斜している。凹部溝 753 の最深部の深さは、たとえば $50\ \mu\text{m}$ 程度である。

[0153] 本実施形態においては、接合層 66 の一部は、凹部溝 753 を埋めている。

また、接合層 66 は、凹部側面 752 に接している。

[0154] 半導体装置 102B においては、半導体装置 101B によって奏される効果に加えて、接合層 66 の一部が凹部溝 753 を埋めている。この埋めている分だけ、半導体装置 101B の製造工程において、凹部 75 から接合層 66 があふれることを抑制することができる。したがって、放熱層 6 に対し密着させるように取り付けられる放熱部材 808 との間に隙間が生じることを阻止可能であり、半導体チップ 41, 42 からの熱を効率よく放熱することができる。

[0155] 凹部溝 753 を金属層 65 の外側に配置することにより、金属層 65 と凹部溝 753 との間に意図しない空隙が生じることを防止することができる。空隙を排除することは、放熱をより高めるのに適している。

[0156] 凹部溝 753 をテーパ形状とすることにより、金属層 65 の x 方向または y 方向位置が万が一ずれても、z 方向視において金属層 65 と重なる凹部溝 753 の容積を縮小することが可能である。これは、上述した空隙の排除に好ましい。

[0157] 本発明は、上述した実施形態に限定されるものではない。本発明の各部の具体的な構成は、種々に設計変更自在である。例えば、封止樹脂の裏面から金属層が露出している半導体装置で有れば、挿入実装ではなく、表面実装用の端子の場合も同様に使用できる。また、上述した I PM 装置だけでなく、半導体チップとアイランドとがそれぞれ 1 つしかなく、封止樹脂の裏面から金属層が露出している駆動素子を封止する半導体装置にも適用できる。

[0158] 〔付記 1〕 互いに反対方向を向く主面および裏面を有するダイパッド部と、 上記ダイパッド部の上記主面に搭載された半導体チップと、 樹脂底面から凹んでいるとともに上記ダイパッド部の上記裏面を露出させる凹部が形成され、且つ、上記ダイパッド部および上記半導体チップを覆う封止樹脂部

と、 上記凹部に配置された放熱層と、を備え、 上記凹部は、上記裏面が広がる方向において上記ダイパッド部よりも外側に位置し、上記樹脂底面に繋がる第1側面、上記第1側面に繋がり、上記裏面が向く方向を向く支持面、上記支持面に繋がり、上記裏面が広がる方向において上記ダイパッド部と上記第1側面との間に位置する第2側面、を有しており、 上記放熱層は、上記裏面が広がる方向において少なくとも一部が上記第1側面と上記第2側面との間に位置する外縁を有し、上記ダイパッド部の厚さ方向において上記第1側面と重なる放熱層、および上記放熱層と上記ダイパッド部との間に介在する接合層、を有することを特徴とする、半導体装置。〔付記2〕 上記放熱層は、金属からなる、付記1に記載の半導体装置。〔付記3〕 上記金属は、Cuである、付記2に記載の半導体装置。〔付記4〕 上記接合層は、樹脂からなる、付記2または3に記載の半導体装置。〔付記5〕 上記支持面と上記放熱層との間に、上記接合層の一部が介在する、付記4に記載の半導体装置。〔付記6〕 上記凹部は、上記裏面が広がる方向において上記ダイパッド部よりも外側に位置し、且つ、上記裏面よりも上記主面側に位置する部分を有する溝を有しており、 上記接合層は、一部が上記溝に充填されている、付記1ないし5のいずれかに記載の半導体装置。〔付記7〕 上記放熱層の一部は、その厚さ方向において上記凹部から突出している、付記6に記載の半導体装置。〔付記8〕 上記溝は、上記裏面が広がる方向において上記放熱層に対して外側に位置する、付記6または7に記載の半導体装置。〔付記9〕 上記凹部は、上記放熱層と上記溝との間に位置する部分を有する凹部底面を有する、付記8に記載の半導体装置。〔付記10〕 上記溝は、上記裏面が広がる方向において上記ダイパッド部から離間するほど、上記ダイパッド部の厚さ方向において上記裏面側から上記主面側に位置するように傾斜している、付記6ないし9のいずれかに記載の半導体装置。〔付記11〕 互いに反対方向を向く主面および裏面を有する複数のダイパッド部と、 上記複数のダイパッド部の上記主面に各別に搭載された複数の半導体チップと、 樹脂底面から凹んでいるとともに上記ダイパッド部の内の少

なくとも一部の上記各裏面を共通に露出させる凹部が形成され、且つ、上記各ダイパッド部および上記各半導体チップを共通に覆う封止樹脂部と、上記凹部に配置された放熱層と、を備え、上記凹部は、上記裏面側において上記各ダイパッド部よりも外側に位置し、上記樹脂底面に繋がる第１側面、上記第１側面に繋がり、上記裏面が向く方向を向く支持面、上記支持面に繋がり、上記裏面が広がる方向において上記ダイパッド部と上記第１側面との間に位置する第２側面、を有しており、上記放熱層は、上記裏面が広がる方向において少なくとも一部が上記第１側面と上記第２側面との間に位置する外縁を有し、上記ダイパッド部の厚さ方向において上記第１側面と重なる放熱層、および上記放熱層と上記各ダイパッド部との間に介在する接合層、を有することを特徴とする、半導体装置。

[0159] 図２３は、本発明の第１Ｃ実施形態に基づく半導体装置が用いられた実装構造を示す断面図である。

[0160] 図２３に示す半導体装置の実装構造８０１は、半導体装置１０１Ｃと、基板８０７と、放熱部材８０８とを備える。

[0161] 基板８０７は、複数の電子部品が実装されるものである。基板８０７は絶縁性の材料よりなる。基板８０７には図示しない配線パターンが形成されている。基板８０７には、複数の孔８０９が形成されている。放熱部材８０８は、熱伝導率の比較的大きな材料、たとえば、アルミニウムなどの金属よりなる。放熱部材８０８は、図示しない支持部材によって基板８０７に対し固定されている。半導体装置１０１Ｃは、基板８０７に実装されている。本実施形態において半導体装置１０１Ｃは、ＩＰＭ（Ｉｎｔｅｌｌｉｇｅｎｔ　Ｐｏｗｅｒ　Ｍｏｄｕｌｅ）と称される製品である。半導体装置１０１Ｃは、たとえば、エアコンディショナーやモータ制御機器などの電源制御等の用途に用いられる。

[0162] 図２４は、本発明の第１Ｃ実施形態に基づく半導体装置のリードを折り曲げる前の平面図（一部構成省略）である。図２５は、本発明の第１Ｃ実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。図２６は、図

24のⅠⅠⅤⅠーⅠⅠⅤⅠ線に沿う断面図である。図27は、図26の要部拡大断面図である。なお、図23は、図24のXXⅠⅠⅠーXXⅠⅠⅠ線に沿う断面に相当する。図26においては理解の便宜上、各構成を模式化して示している。

[0163] これらの図に示す半導体装置101Cは、複数の第1電極部1、第2電極部2、および、第3電極部3と、複数の半導体チップ41、42と、受動部品チップ43と、放熱層6と、封止樹脂部7と、ワイヤ8と、を備える。図24においては、放熱層6を点線で示し、封止樹脂部7を仮想線で示している。

[0164] 封止樹脂部7は、複数の第1電極部1、第2電極部2、および、第3電極部3と、半導体チップ41、42と、受動部品チップ43と、を覆っている。封止樹脂部7は、たとえば、黒色のエポキシ樹脂よりなる。図25、図26に示すように、封止樹脂部7は、樹脂主面71と、樹脂底面72と、樹脂側面73と、を有する。

[0165] 樹脂主面71は、方向z1を向き、且つ、xy平面に沿う平坦な面である。樹脂底面72は、方向z1とは反対側の方向z2を向き、且つ、xy平面に沿う平坦な面である。樹脂側面73は、xy平面視において半導体チップ41、42および受動部品チップ43を囲む形状である。樹脂側面73は、樹脂主面71と樹脂底面72とにつながる。

[0166] 図26によく表れているように、封止樹脂部7には凹部75が形成されている。凹部75は樹脂底面72から凹む。凹部75は、凹部底面751を有する。凹部底面751はxy平面に沿う形状である。

[0167] 図24に示すように、半導体チップ41、42および受動部品チップ43は平面視矩形状を呈する。半導体チップ41は、たとえば、IGBT、MOS、ダイオードなどのパワーチップである。半導体チップ42は、コントロールICなどのLSIチップである。受動部品チップ43は、たとえば、抵抗もしくはコンデンサなどの受動部品である。

[0168] 図24～4に示す第1電極部1、第2電極部2、および、第3電極部3は、

いずれも導電性材料よりなる。このような導電性材料としては、たとえば銅が挙げられる。なお、図24の右下に記載の電極部はグランド接続される。

[0169] 複数（本実施形態では4つ）の第1電極部1はそれぞれ、ダイパッド部11（図23、図24、図26参照）と、接続部12（図23、図24参照）と、ワイヤボンディング部13（図23、図24参照）と、リード14（図23～図25参照）と、を含む。複数の第1電極部1は、方向xにおいて互いに離間している。

[0170] 各ダイパッド部11は、xy平面に沿う板状である。ダイパッド部11には半導体チップ41が配置されている。図26に示すように、ダイパッド部11と半導体チップ41の間には、接合層991が介在している。接合層991は、導電性材料よりなる。このような導電性材料は、たとえばハンダもしくは銀ペーストである。ハンダは熱伝導率が比較的大きい。接合層991としてハンダを用いると、半導体チップ41からダイパッド部11に熱を効率よく伝えることができる。複数のダイパッド部11はいずれも、凹部底面751から露出している。

[0171] 各ダイパッド部11は、ダイパッド主面111とダイパッド裏面112とを有する。ダイパッド主面111は方向z1を向き、ダイパッド裏面112は方向z2を向く。すなわちダイパッド主面111およびダイパッド裏面112は互いに反対側を向く。ダイパッド主面111には、半導体チップ41が配置されている。ダイパッド主面111と半導体チップ41の間には接合層991が介在している。ダイパッド裏面112は、凹部底面751に対し、ダイパッド部11の厚さ方向（方向z）において、同位置に位置している。ダイパッド裏面112は、凹部底面751よりも、凹部75が開口する方向側に位置していてもよい。

[0172] 図24に示すように、各接続部12は、ダイパッド部11とワイヤボンディング部13との間に位置し且つダイパッド部11とワイヤボンディング部13とにつながる。図23に示すように、接続部12は、xy平面に傾斜する

面に沿う形状である。接続部 12 は、ダイパッド部 11 から離間するにつれ方向 z 1 に向かうように x y 平面に対し傾斜している。

[0173] 図 23、図 24 に示す各ワイヤボンディング部 13 は x y 平面に沿う形状である。各ワイヤボンディング部 13 は、方向 z において、ダイパッド部 11 よりも方向 z 1 側に位置する。一のワイヤボンディング部 13 と一の半導体チップ 41 とには、ワイヤ 8 がボンディングされている。これにより、一のワイヤボンディング部 13 と一の半導体チップ 41 とが導通している。リード 14 は、ワイヤボンディング部 13 につながる。各リード 14 は方向 y に沿って延びる。リード 14 は、封止樹脂部 7 の樹脂側面 73 から突出する部位を有する。本実施形態にてリード 14 は挿入実装用のものである。図 23 に示すように、半導体装置 101C の基板 807 への実装時において、リード 14 は折れ曲げられ、孔 809 に挿入される。リード 14 を基板 807 に固定するために、孔 809 にハンダ層 810 が充填されている。

[0174] 図 24 に示すように、複数（本実施形態では 3 つ）の第 2 電極部 2 はそれぞれ、ワイヤボンディング部 23 と、リード 24 と、を含む。複数の第 2 電極部 2 は、方向 x において互いに離間している。

[0175] 各ワイヤボンディング部 23 は x y 平面に沿う形状である。各ワイヤボンディング部 23 は、方向 z において、ダイパッド部 11 よりも方向 z 1 側に位置する。一のワイヤボンディング部 23 と一の半導体チップ 41 とには、ワイヤ 8 がボンディングされている。これにより、一のワイヤボンディング部 23 と一の半導体チップ 41 とが導通している。リード 24 は、ワイヤボンディング部 23 につながる。各リード 24 は方向 y に沿って延びる。リード 24 は、封止樹脂部 7 の樹脂側面 73 から突出する部位を有する。本実施形態にてリード 24 は挿入実装用のものである。図示しないが、リード 14 と同様に、半導体装置 101C の基板 807 への実装時においてリード 24 は孔 809 に挿入される。

[0176] 図 23、図 24 に示す第 3 電極部 3 は、複数の制御用ダイパッド部 31 と、複数のリード 32 とを含む。制御用ダイパッド部 31 およびリード 32 はい

ずれも、方向 z において同じ位置に配置されている。各制御用ダイパッド部31には、半導体チップ42もしくは受動部品チップ43が配置されている。制御用ダイパッド部31と半導体チップ42との間、および、制御用ダイパッド部31と受動部品チップ43との間には、接合層（図示略）が介在している。制御用ダイパッド部31の裏面は、放熱層6と対向していなくても良いし、露出していなくても良い。

[0177] 各リード32は、封止樹脂部7の樹脂側面73から突出する部位を有する。本実施形態にてリード32は挿入実装用のものである。図23に示すように、半導体装置101Cの基板807への実装時においてリード32は孔809に挿入される。リード14に関して述べたように、リード32を基板807に固定するために、孔809にハンダ層810が充填されている。一のリード32と一の半導体チップ42とには、ワイヤ8がボンディングされている。これにより、一のリード32と一の半導体チップ42とが導通している。また、ワイヤ8は、一の半導体チップ42と一の受動部品チップ43とにもボンディングされている。なお、制御用の半導体チップ42や受動部品チップ43に繋がるワイヤは、ワイヤ8よりも細く柔らかいアルミニウムや金の細線を用いることが多い。

[0178] 放熱層6は、図26に示すように、封止樹脂部7における凹部75に配置されている。本実施形態において、放熱層6は、 xy 平面に沿う板状である。本実施形態においては、放熱層6は、セラミックスやCuやアルミニウムからなる。放熱層6は、放熱層主面61、放熱層裏面62、第1側面631、中間面632、および第2側面633を有する。

[0179] 放熱層主面61は方向 z_1 を向く。放熱層主面61は、 xy 平面視において、各ダイパッド部11のダイパッド裏面112と、凹部底面751とに重なる。放熱層裏面62は放熱層主面61の向く方向とは反対方向である方向 z_2 を向く。放熱層裏面62は封止樹脂部7に覆われておらず、封止樹脂部7から露出している。放熱層6の放熱層主面61は、複数のダイパッド部11のダイパッド裏面112に対して接合層69によって接合されている。接合

層 6 9 は、たとえば樹脂からなる。

[0180] 図 2 6 および図 2 7 に示すように、第 1 側面 6 3 1 は、放熱層裏面 6 2 に繋がっており、おおむね z 方向に沿っている。第 1 側面 6 3 1 は、 z 方向視においてダイパッド部 1 1 の外側に位置している。第 2 側面 6 3 3 は、放熱層主面 6 1 に繋がっており、おおむね z 方向に沿っている。第 2 側面 6 3 3 は、 z 方向視においてダイパッド部 1 1 と第 1 側面 6 3 1 との間に位置している。中間面 6 3 2 は、第 1 側面 6 3 1 と第 2 側面 6 3 3 とを繋いでおり、おおむね z 2 方向を向いている。本願が意図する効果を奏するには、第 1 側面 6 3 1 の z 方向寸法が第 2 側面 6 3 3 の z 方向寸法よりも大であることが好ましい。

[0181] 第 1 側面 6 3 1、中間面 6 3 2、および第 2 側面 6 3 3 は、いずれも封止樹脂部 7 に接している。また、放熱層裏面 6 2 は、封止樹脂部 7 の樹脂底面 7 2 と面一とされている。また、図 2 7 に示すように、第 1 側面 6 3 1 と中間面 6 3 2 とは、第 1 角部 6 3 4 を構成している。中間面 6 3 2 と第 2 側面 6 3 3 とは、第 2 角部 6 4 5 を構成している。本実施形態においては、第 1 角部 6 3 4 および第 2 角部 6 4 5 は、いずれも直角であるが、面取りされていても構わない。

[0182] 放熱層 6 は、半導体チップ 4 1 にて発生した熱を速やかに半導体装置 1 0 1 C の外部に放出するために、設けられている。そのためには、放熱層 6 を構成する材料の熱伝導率は大きければ大きいほど良いが、封止樹脂部 7 と熱膨張係数が大きく異なると、放熱層 6 の剥離し易くなる等の問題を生じるおそれがある。好ましくは、放熱層 6 は、封止樹脂部 7 を構成する材料の熱伝導率よりも熱伝導率が大きく、熱膨張係数が封止樹脂部 7 に近い材料よりなる。放熱層 6 は、複数のダイパッド部 1 1 のいずれにも正対している。図 2 5 に示すように、放熱層 6 は、 $x y$ 平面視（放熱層 6 の厚さ方向視）において、各ダイパッド部 1 1 の全体に重なる。

[0183] 次に、半導体装置 1 0 1 C の製造方法について説明する。製造方法の説明にて用いる図では、上述と同一の構成については、同一の符号を付している。

[0184] まず、図 28 に示すように、複数のダイパッド部 11, 31 を含むリードフレーム 300 と、複数の半導体チップ 41, 42 と、受動部品チップ 43 とを用意する。次に、同図に示すように、接合層（図示略）を介して、各半導体チップ 41 を複数のダイパッド部 11 のいずれか一つに配置する。同様に、各半導体チップ 42 および受動部品チップ 43 を、接合層（図示略）を介して、複数の制御用ダイパッド部 31 のいずれか一つに配置する。次に、同図に示すように、ワイヤ 8 を各半導体チップ 41, 42 等にボンディングする。

[0185] 次に、図 29 に示すように、封止樹脂部 7 を形成する。この封止樹脂部 7 の形成に先立ち、複数のダイパッド部 11 に放熱層 6 を接合層 69 によって接合しておく。放熱層 6 の形成は、たとえばセラミックスからなる板状材料に対して比較的幅が広いブレードを用いて溝を形成する。次いで、比較的幅が狭いブレードを用いて上記溝の中央を分断するように、上記板状材料を切断する。これにより、第 1 側面 631、中間面 632、および第 2 側面 633 を有する放熱層 6 を形成することができる。

[0186] 封止樹脂部 7 は、金型 881 を用いたモールド成型により形成する。図 29 に示すように、金型 881 で放熱層 6 などを押さえつける。次に、金型 881 内に樹脂材を注入し、当該樹脂材を硬化させる。当該樹脂材が硬化すると、封止樹脂部 7 が得られる。

[0187] 次に、図 28 に示したリードフレーム 300 を適宜切断することにより、図 24 等に示した半導体装置 101C が製造される。

[0188] 次に、本実施形態の作用効果について説明する。

[0189] 半導体装置 101C においては、放熱層 6 と樹脂底面 72 との間に剥離が生じて、その剥離の進行が第 1 側面 631 内でとどまり、中間面 632 以降には進展しにくい。このため、剥離の発生後においても、少なくとも第 2 側面 633 が放熱層 6 と封止樹脂部 7 との接合に寄与しうる。したがって、放熱層 6 と封止樹脂部 7 との間に放熱層主面 61 に至るような過大な隙間が生じ

てしまうことを抑制することができる。

[0190] 直角に形成された第1角部634は、剥離の進展を阻止するのに適している。さらに、第1角部634の奥方に直角に形成された第2角部645を設けることにより、剥離の進展をより確実に阻止することができる。

[0191] 第1側面631のz方向寸法（深さ）を第2側面633のz方向寸法（深さ）よりも大としておくことは、剥離が中間面632に到達しにくくすることに寄与し、剥離の進展防止に有利である。

[0192] 図30および図31は、本発明の第2C実施形態に基づく半導体装置を示している。なお、これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付している。本実施形態の半導体装置102Cにおいては、放熱層6の構成が上述した半導体装置101Cと異なっている。

[0193] 本実施形態においては、放熱層6は、複数の溝611を有している。複数の溝611は、放熱層主面61に形成されている。複数の溝611は、y方向に沿って延びており、互いに等ピッチで配置されている。各溝611は、断面矩形状である。複数の溝611のいずれかには、接合層69の一部が入り込んでいる。また、複数の溝611のいずれかには、封止樹脂部7の一部が入り込んでいる。

[0194] 複数の溝611は、上述した放熱層6の形成工程において形成される。たとえば、上記板状材料を切断する前に、複数の平行なブレードやレーザを用いて、上記板状材料に複数の平行な溝を形成する。これらの溝が、放熱層6の複数の溝611となる。

[0195] 半導体装置102Cにおいては、半導体装置101Cによって奏される効果を奏し得る。また、複数の溝611が形成されていることにより、溝611に接合層69の一部や封止樹脂部7の一部が入り込む格好となっている。これは、放熱層6と接合層69との接合強度や放熱層6と封止樹脂部7との接合強度を高める、いわゆるアンカー効果が期待できる。溝611の断面形状を矩形状とすることは、アンカー効果を高めるのに適している。

[0196] 本発明は、上述した実施形態に限定されるものではない。本発明の各部の具体的な構成は、種々に設計変更

自在である。例えば、封止樹脂の裏面から放熱層が露出している半導体装置で有れば、挿入実装ではなく、表面実装用の端子の場合も同様に使用できる。また、上述したIPM装置だけでなく、半導体チップとアイランドとがそれぞれ1つしかなく、封止樹脂の裏面から放熱層が露出している駆動素子を封止する半導体装置にも適用できる。

[0197] 〔付記1〕 互いに反対方向を向くダイパッド主面およびダイパッド裏面を有するダイパッド部と、 上記ダイパッド主面に搭載された半導体チップと、 底面から凹んでいるとともに上記ダイパッド裏面を露出させる凹部が形成され、且つ、上記ダイパッド部および上記半導体チップを覆う封止樹脂部と、 上記凹部に配置され、上記ダイパッド裏面に対面する放熱層主面およびこの放熱層主面とは反対側にある放熱層裏面を有し、且つ、上記ダイパッド部に接合された放熱層と、を備え、 上記放熱層は、上記ダイパッド裏面が広がる方向において上記ダイパッド部よりも外側に位置し、上記放熱層裏面に繋がる第1側面、上記第1側面に繋がり、上記放熱層主面が向く方向を向く中間面、上記中間面に繋がり、上記ダイパッド裏面が広がる方向において上記ダイパッド部と上記第1側面との間に位置する第2側面、を有することを特徴とする、半導体装置。〔付記2〕 上記放熱層は、セラミックスからなる、付記1に記載の半導体装置。〔付記3〕 上記第1側面、上記中間面、および上記第2側面は、上記封止樹脂部に接している、付記1または2に記載の半導体装置。〔付記4〕 上記放熱層の上記放熱層裏面は、上記封止樹脂部の上記底面と面一とされている、付記3に記載の半導体装置。〔付記5〕 上記第1側面と上記中間面とは、第1角部を形成している、付記1ないし4のいずれかに記載の半導体装置。〔付記6〕 上記中間面と上記第2側面とは、第2角部を形成している、付記1ないし5のいずれかに記載の半導体装置。〔付記7〕 上記第1角部および第2角部の少なくともいずれかは、直角である、付記6に記載の半導体装置。〔付記8〕 上記第1側面

の上記放熱層の厚さ方向寸法は、上記第２側面の上記放熱層の厚さ方向寸法よりも大である、付記１ないし７のいずれかに記載の半導体装置。〔付記９〕 上記放熱層と上記ダイパッド部とは、接合層を介して接合されている、１ないし８のいずれかに記載の半導体装置。〔付記１０〕 上記放熱層の上記放熱層主面には、上記放熱層の厚さ方向に対して直角である方向に延びる複数の溝が形成されている、付記９に記載の半導体装置。〔付記１１〕 上記各溝は、断面矩形状である、付記１０に記載の半導体装置。〔付記１２〕

上記複数の溝のいずれかは、上記接合層に接している、付記１０または１１に記載の半導体装置。〔付記１３〕 上記複数の溝のいずれかは、上記封止樹脂部に接している、付記１０ないし１２のいずれかに記載の半導体装置。〔付記１４〕 互いに反対方向を向くダイパッド主面およびダイパッド裏面を有する複数のダイパッド部と、 上記複数のダイパッド主面に各別に搭載された複数の半導体チップと、 底面から凹んでいるとともに上記各ダイパッド裏面を共通に露出させる凹部が形成され、且つ、上記各ダイパッド部および上記各半導体チップを共通に覆う封止樹脂部と、 上記凹部に配置され、上記ダイパッド裏面に対面する放熱層主面およびこの放熱層主面とは反対側にある放熱層裏面を有し、且つ、上記各ダイパッド部に共通に接合された放熱層と、を備え、 上記放熱層は、上記ダイパッド裏面が広がる方向において上記各ダイパッド部よりも外側に位置し、上記放熱層裏面に繋がる第１側面、上記第１側面に繋がり、上記放熱層主面が向く方向を向く中間面、上記中間面に繋がり、上記ダイパッド裏面が広がる方向において上記ダイパッド部と上記第１側面との間に位置する第２側面、を有することを特徴とする、半導体装置。

[0198] 図３２は、本発明の第１Ｄ実施形態に基づく半導体装置が用いられた実装構造を示す断面図である。

[0199] 図３２に示す半導体装置の実装構造８０１は、半導体装置１０１Ｄと、基板８０７と、放熱部材８０８とを備える。

[0200] 基板８０７は、複数の電子部品が実装されるものである。基板８０７は絶縁

性の材料よりなる。基板 807 には図示しない配線パターンが形成されている。基板 807 には、複数の孔 809 が形成されている。放熱部材 808 は、熱伝導率の比較的大きな材料、たとえば、アルミニウムなどの金属よりなる。放熱部材 808 は、図示しない支持部材によって基板 807 に対し固定されている。半導体装置 101D は、基板 807 に実装されている。本実施形態において半導体装置 101D は、IPM (Intelligent Power Module) と称される製品である。半導体装置 101D は、たとえば、エアコンディショナーやモータ制御機器などの電源制御等の用途に用いられる。

[0201] 図 33 および図 34 は、本発明の第 1 D 実施形態に基づく半導体装置のリードを折り曲げる前の平面図（一部構成省略）である。図 35 は、本発明の第 1 D 実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。図 36 は、図 33 の XXXV I - XXXV I 線に沿う断面図である。なお、図 32 は、図 33 の XXX I I - XXX I I 線に沿う断面に相当する。図 36 においては理解の便宜上、各構成を模式化して示している。

[0202] これらの図に示す半導体装置 101D は、複数の第 1 電極部 1、第 2 電極部 2、および、第 3 電極部 3 と、複数の半導体チップ 41、42 と、受動部品チップ 43 と、放熱層 6 と、封止樹脂部 7 と、ワイヤ 8 と、を備える。図 33 においては、放熱層 6 を点線で示し、封止樹脂部 7 を仮想線で示している。

[0203] 封止樹脂部 7 は、複数の第 1 電極部 1、第 2 電極部 2、および、第 3 電極部 3 と、半導体チップ 41、42 と、受動部品チップ 43 と、を覆っている。封止樹脂部 7 は、たとえば、黒色のエポキシ樹脂よりなる。図 35、図 36 に示すように、封止樹脂部 7 は、樹脂主面 71 と、樹脂底面 72 と、樹脂側面 73 と、を有する。

[0204] 樹脂主面 71 は、方向 z1 を向き、且つ、xy 平面に沿う平坦な面である。樹脂底面 72 は、方向 z1 とは反対側の方向 z2 を向き、且つ、xy 平面に沿う平坦な面である。樹脂側面 73 は、xy 平面視において半導体チップ 4

1, 42および受動部品チップ43を囲む形状である。樹脂側面73は、樹脂主面71と樹脂底面72とにつながる。

[0205] 図36によく表れているように、封止樹脂部7には凹部75が形成されている。凹部75は樹脂底面72から凹む。凹部75は、凹部底面751、凹部側面752を有する。凹部底面751は x y 平面に沿う形状である。凹部側面752は、樹脂底面72につながる。凹部側面752は、おおむね方向 z に沿っている。

[0206] 図33に示すように、半導体チップ41, 42および受動部品チップ43は平面視矩形状を呈する。半導体チップ41は、たとえば、IGBT, MOS, ダイオードなどのパワーチップ、あるいは出力トランジスタである。半導体チップ42は、コントロールICなどのLSIチップであり、あるいは、半導体チップ41を制御する。受動部品チップ43は、たとえば、抵抗もしくはコンデンサなどの受動部品である。半導体チップ41は、電極411を有する。また、半導体チップ42も電極411と同様の電極を有しており、その説明は、以下の電極411についての説明と同様である。

[0207] 図33～4に示す第1電極部1、第2電極部2、および、第3電極部3は、いずれも導電性材料よりなる。このような導電性材料としては、たとえば銅が挙げられる。なお、図33の右下に記載の電極部はグランド接続される。

[0208] 複数（本実施形態では4つ）の第1電極部1はそれぞれ、ダイパッド部11（図32～図34、図36参照）と、接続部12（図32～図34参照）と、ワイヤボンディング部13（図32～図34参照）と、リード14（図32～図35参照）と、を含む。複数の第1電極部1は、方向 x において互いに離間している。

[0209] 各ダイパッド部11は、 x y 平面に沿う板状である。ダイパッド部11には半導体チップ41が配置されている。図36に示すように、ダイパッド部11と半導体チップ41との間には、接合層991が介在している。接合層991は、導電性材料よりなる。このような導電性材料は、たとえばハンダも

しくは銀ペーストである。ハンダは熱伝導率が比較的大きい。接合層 991 としてハンダを用いると、半導体チップ 41 からダイパッド部 11 に熱を効率よく伝えることができる。複数のダイパッド部 11 はいずれも、凹部底面 751 から露出している。

[0210] 各ダイパッド部 11 は、ダイパッド主面 111 とダイパッド裏面 112 とを有する。ダイパッド主面 111 は方向 z 1 を向き、ダイパッド裏面 112 は方向 z 2 を向く。すなわちダイパッド主面 111 およびダイパッド裏面 112 は互いに反対側を向く。ダイパッド主面 111 には、半導体チップ 41 が配置されている。ダイパッド主面 111 と半導体チップ 41 との間には接合層 991 が介在している。ダイパッド裏面 112 は、凹部底面 751 に対し、ダイパッド部 11 の厚さ方向（方向 z ）において、同位置に位置している。ダイパッド裏面 112 は、凹部底面 751 よりも、凹部 75 が開口する方向側に位置していてもよい。

[0211] 図 33 に示すように、各接続部 12 は、ダイパッド部 11 とワイヤボンディング部 13 との間に位置し且つダイパッド部 11 とワイヤボンディング部 13 とにつながる。図 32 に示すように、接続部 12 は、 x y 平面に傾斜する面に沿う形状である。接続部 12 は、ダイパッド部 11 から離間するにつれ方向 z 1 に向かうように x y 平面に対し傾斜している。

[0212] 図 32 ～図 34 に示す各ワイヤボンディング部 13 は x y 平面に沿う形状である。各ワイヤボンディング部 13 は、方向 z において、ダイパッド部 11 よりも方向 z 1 側に位置する。一のワイヤボンディング部 13 と一の半導体チップ 41 とには、ワイヤ 8 がボンディングされている。これにより、一のワイヤボンディング部 13 と一の半導体チップ 41 とが導通している。リード 14 は、ワイヤボンディング部 13 につながる。各リード 14 は方向 y に沿って延びる。リード 14 は、封止樹脂部 7 の樹脂側面 73 から突出する部位を有する。本実施形態にてリード 14 は挿入実装用のものである。図 32 に示すように、半導体装置 101D の基板 807 への実装時において、リード 14 は折れ曲げられ、孔 809 に挿入される。リード 14 を基板 807 に

固定するために、孔 809 にハンダ層 810 が充填されている。半導体チップ 41 とワイヤボンディング部 13 とに接続されたワイヤ 8 は、アルミニウムからなる。

[0213] 図 34 に示すように、ダイパッド部 11 には、1 対の押さえ痕 113 が形成されている。1 対の押さえ痕 113 は、後述するワイヤ 8 のボンディング工程において形成される。押さえ痕 113 は、ダイパッド部 11 のダイパッド主面 111 からわずかに凹む傷状の形態を呈する。本実施形態において、1 対の押さえ痕 113 は、x 方向に互いに離間しており、半導体チップ 41 を挟んでいる。半導体チップ 41 に形成された 3 つの電極 411 は、x 方向に並んでおり、1 対の押さえ痕 113 の間に配置されている。各電極 411 にボンディングされたワイヤ 8 のファーストボンディング部 81 は、1 対の押さえ痕 113 を結ぶ直線と交差している。

[0214] ワイヤボンディング部 13 には、1 対の押さえ痕 131 が形成されている。1 対の押さえ痕 131 は、後述するワイヤ 8 のボンディング工程において形成される。押さえ痕 131 は、ワイヤボンディング部 13 の表面からわずかに凹む傷状の形態を呈する。本実施形態において、1 対の押さえ痕 131 は、x 方向に互いに離間している。ワイヤボンディング部 13 にボンディングされたワイヤ 8 のセカンドボンディング部 82 は、1 対の押さえ痕 131 を結ぶ直線と交差している。ワイヤボンディング部 13 に形成された 1 対の押さえ痕 131 と同様の押さえ痕が、後述のワイヤボンディング部 23 にも形成されている。

[0215] 図 33 に示すように、複数（本実施形態では 3 つ）の第 2 電極部 2 はそれぞれ、ワイヤボンディング部 23 と、リード 24 と、を含む。複数の第 2 電極部 2 は、方向 x において互いに離間している。

[0216] 各ワイヤボンディング部 23 は x y 平面に沿う形状である。各ワイヤボンディング部 23 は、方向 z において、ダイパッド部 11 よりも方向 z 1 側に位置する。一のワイヤボンディング部 23 と一の半導体チップ 41 とには、ワイヤ 8 がボンディングされている。これにより、一のワイヤボンディング部

23と一の半導体チップ41とが導通している。リード24は、ワイヤボンディング部23につながる。各リード24は方向yに沿って延びる。リード24は、封止樹脂部7の樹脂側面73から突出する部位を有し、リード14と同様に加工され、基板807の孔809に挿入される。半導体チップ41とワイヤボンディング部23とに接続されたワイヤ8は、アルミニウムからなる。

[0217] 図32、図33に示す第3電極部3は、複数の制御用ダイパッド部31と、複数のリード32とを含む。制御用ダイパッド部31およびリード32はいずれも、方向zにおいて同じ位置に配置されている。各制御用ダイパッド部31には、半導体チップ42もしくは受動部品チップ43が配置されている。制御用ダイパッド部31と半導体チップ42との間、および、制御用ダイパッド部31と受動部品チップ43との間には、接合層（図示略）が介在している。制御用ダイパッド部31の裏面は、放熱層6と対向していなくても良いし、露出していなくても良い。

[0218] 各リード32は、封止樹脂部7の樹脂側面73から突出する部位を有し、リード14と同様に加工され、基板807の孔809に挿入される。一のリード32と一の半導体チップ42の所定の電極との間には、ワイヤ8がボンディングされている。これにより、一のリード32と一の半導体チップ42とが導通している。また、ワイヤ8は、一の半導体チップ42の所定の電極と一の受動部品チップ43ともボンディングされている。なお、制御用の半導体チップ42や受動部品チップ43に繋がるワイヤは、ワイヤ8よりも細く柔らかいアルミニウムや金の細線を用いることが多い。

[0219] 放熱層6は、セラミックスやCuやアルミニウムからなり、図36に示すように、封止樹脂部7における凹部75に配置されている。放熱層6は、凹部側面752に囲まれている。本実施形態において、放熱層6は、xy平面に沿う板状である。本実施形態においては、放熱層6は、金属層65および接合層66からなる。金属層65は、z2方向側にあり、たとえば厚さが105 μ m程度のCuからなる。接合層66は、金属層65に対してz1方向側

にあり、金属層 6 5 を複数のダイパッド部 1 1 のダイパッド裏面 1 1 2 に接合する機能を果たす。接合層 6 6 は、たとえば絶縁性の樹脂からなり、その厚さがたとえば $250\text{ }\mu\text{m}$ 程度である。この樹脂は、半導体装置 1 0 1 D の製造工程において、圧力および振動を加えられることにより軟化する材質である。半導体チップ 4 1 が搭載される複数のダイパッド部 1 1 のいずれにも直接接している。金属層 6 5 は、樹脂底面 7 2 から若干突出している部位を有してもよい。接合層 6 6 は、凹部側面 7 5 2 に接している。

[0220] 放熱層 6 は、半導体チップ 4 1 にて発生した熱を速やかに半導体装置 1 0 1 D の外部に放出するために、設けられている。そのためには、放熱層 6 を構成する材料の熱伝導率は大きければ大きいほど良いが、封止樹脂部 7 と熱膨張係数が大きく異なると、金属層 6 5 の剥離し易くなる等の問題を生じるおそれがある。好ましくは、放熱層 6 は、封止樹脂部 7 を構成する材料の熱伝導率よりも熱伝導率が大きく、熱膨張係数が封止樹脂部 7 に近い材料よりなる。放熱層 6 は、複数のダイパッド部 1 1 のいずれにも正対している。図 3 5 に示すように、放熱層 6 は、 $x\text{ }y$ 平面視（放熱層 6 の厚さ方向視）において、各ダイパッド部 1 1 の全体に重なる。

[0221] 図 3 5、図 3 6 に示すように、放熱層 6 は放熱層主面 6 1 と放熱層裏面 6 2 とを有する。放熱層主面 6 1 は方向 $z\text{ }1$ を向く。放熱層主面 6 1 は、 $x\text{ }y$ 平面視において、各ダイパッド部 1 1 のダイパッド裏面 1 1 2 と、凹部底面 7 5 1 とに重なる。放熱層主面 6 1 は、ダイパッド裏面 1 1 2 および凹部底面 7 5 1 に直接接する。放熱層裏面 6 2 は放熱層主面 6 1 の向く方向とは反対方向である方向 $z\text{ }2$ を向く。放熱層裏面 6 2 は封止樹脂部 7 に覆われておらず、封止樹脂部 7 から露出している。

[0222] 次に、半導体装置 1 0 1 D の製造方法について説明する。製造方法の説明にて用いる図では、上述と同一の構成については、同一の符号を付している。

[0223] まず、図 3 7 に示すように、複数のダイパッド部 1 1、3 1 を含むリードフレーム 3 0 0 と、複数の半導体チップ 4 1、4 2 と、受動部品チップ 4 3 と

を用意する。次に、同図に示すように、接合層（図示略）を介して、各半導体チップ4 1を複数のダイパッド部1 1のいずれか一つに配置する。同様に、各半導体チップ4 2および受動部品チップ4 3を、接合層（図示略）を介して、複数の制御用ダイパッド部3 1のいずれか一つに配置する。

[0224] 次いで、ワイヤ8のボンディングを行う。図3 8は、アルミニウムからなるワイヤ8をボンディングするためのボンディング装置の一例を示している。図示されたボンディング装置8 5は、キャピラリ8 5 1、ガイド8 5 2、カッタ8 5 3、ベース8 5 4、アーム8 5 5、ワイヤリール8 5 6を備えている。ワイヤリール8 5 6には、ワイヤ8が巻かれている。アーム8 5 5は、ベース8 5 4に対して超音波発生機構などの振動を発生させる機構を介して取り付けられている。ワイヤリール8 5 6から送り出されたワイヤ8は、ガイド8 5 2によってキャピラリ8 5 1の先端へと送られる。キャピラリ8 5 1は、ワイヤ8をボンディング対象物に振動を加えながら押し付ける（「ウェッジボンディング」という）ためのものである。カッタ8 5 3は、ボンディングされたワイヤを切断する機能を果たす。

[0225] 図3 9に示すように、ダイパッド部1 1に搭載された半導体チップ4 1とこのダイパッド部1 1の隣に位置するダイパッド部1 1に繋がるワイヤボンディング部1 3とにワイヤ8をボンディングする工程を例に説明するが、他のアルミからなるワイヤ8のボンディング工程も同様である。ワイヤ8のボンディング工程に先立ち、リードフレーム3 0 0をたとえば治具8 6 0にセットする。治具8 6 0は、リードフレーム3 0 0の形状に合わせて形成されており、支持面8 6 1、8 6 2を有する。支持面8 6 1は、ダイパッド部1 1を支持し、支持面8 6 2は、ワイヤボンディング部1 3を支持する。

[0226] 次いで、図4 0に示すように、1対の押さえ片8 3 1および1対の押さえ片8 3 2を用意する。1対の押さえ片8 3 1および1対の押さえ片8 3 2は、互いに対となったたとえば細い金属棒によって構成されている。1対の押さえ片8 3 1をダイパッド部1 1に押し付ける。このとき、1対の押さえ片8 3 1をx方向に離間させ、1対の押さえ片8 3 1の間に半導体チップ4 1の

3つの電極411を位置させる。また、1対の押さえ片832を図示されたワイヤボンディング部13に押し付ける。1対の押さえ片832どうしは、x方向に互いに離間させる。

[0227] 次いで、図41に示すように、ワイヤ8のファーストボンディング工程を行う。ワイヤ8が添えられたキャピラリ851の先端を、半導体チップ41の電極411に当接させる。そして、キャピラリ851からワイヤ8に圧力と超音波振動を付与することにより、ワイヤ8を電極411に接合する。

[0228] 次いで、図42に示すように、ワイヤ8のセカンドボンディング工程を行う。キャピラリ851の先端を半導体チップ41の電極411からワイヤボンディング部13に移動させる。そして、キャピラリ851からワイヤ8に圧力と超音波振動を付与することにより、ワイヤ8をワイヤボンディング部13に接合する。また、この接合の後に、図38に示したカッタ853によってワイヤ8を切断する。

[0229] 以上のファーストボンディング工程およびセカンドボンディング工程を経ることにより、図43および図44に示すように、ファーストボンディング部81において半導体チップ41の電極411に接合され、セカンドボンディング部82においてワイヤボンディング部13に接合された、ワイヤ8を得る。図44に示すように、ダイパッド部11のうち1対の押さえ片831が押し付けられていた部位には、1対の押さえ痕113が形成される。また、ワイヤボンディング部13のうち1対の押さえ片832が押し付けられていた部位には、1対の押さえ痕131が形成される。ファーストボンディング部81は、1対の押さえ痕113を結ぶ直線と交差している。また、セカンドボンディング部82は、1対の押さえ痕131を結ぶ直線と交差している。同様のボンディング作業を繰り返すことにより、図45に示すように、複数のワイヤ8が各半導体チップ41、42等にボンディングされた状態のリードフレーム300を得る。なお、半導体チップ42と第3電極部3とを接続するワイヤ8'は、上述の方法と同様に押さえ片831を使用しても良いが、ボールボンディングを用いるとともに押さえ片831を用いないように

しても良い。

[0230] 次に、図４６、図４７に示すように、封止樹脂部７を形成する。図４６に示すように、封止樹脂部７は、金型８８１を用いたモールド成型により形成する。同図に示すように、金型８８１で複数のダイパッド部１１などを押さえつける。次に、金型８８１内に樹脂材を注入し、当該樹脂材を硬化させる。当該樹脂材が硬化すると、図４７に示すように、金型８８１を複数のダイパッド部１１などから取り外す。これにより、封止樹脂部７を形成できる。封止樹脂部７を形成する工程においては、複数のダイパッド部１１を露出させる凹部７５を封止樹脂部７に形成する。

[0231] 次に、図４８に示すように、封止樹脂部７の凹部７５に放熱層６をはめ込む。そして、放熱層６に圧力および振動を加える。さらに、放熱層６を加熱してもよい。これらの加圧、加振、加熱により、放熱層６の接合層６６が軟化する。軟化した接合層６６は、凹部７５に充填される。また接合層６６は、凹部側面７５２に接する。

[0232] 次に、リードフレーム３００を適宜切断することにより、図３３等に示した半導体装置１０１Ｄが製造される。

[0233] 次に、本実施形態の作用効果について説明する。

[0234] １対の押さえ片８３１，８３２によってワイヤ８がボンディングされる部位である電極４１１もしくはワイヤボンディング部１３を挟んだ位置を押さえることにより、ワイヤ８のボンディングに伴う加圧や加振によってダイパッド部１１やワイヤボンディング部１３が不当に揺れたり変形したりすることを防止することができる。したがって、ワイヤ８を適切にボンディングすることができる。

[0235] ファーストボンディング部８１を１対の押さえ痕１１３（１対の押さえ片８３１の先端）を結ぶ直線の上に位置させることにより、ファーストボンディング工程においてキャピラリ８５１から加えられる圧力および振動によってダイパッド部１１が揺れたり変形したりすることを好適に防止することができる。

- [0236] セカンドボンディング部 8 2 を 1 対の押さえ痕 1 3 1 （1 対の押さえ片 8 3 2 の先端）を結ぶ直線の間に位置させることにより、セカンドボンディング工程においてキャピラリ 8 5 1 から加えられる圧力および振動によってワイヤボンディング部 1 3 が揺れたり変形したりすることを好適に防止することができる。
- [0237] 半導体チップ 4 1 に形成された複数の電極 4 1 1 のすべてを 1 対の押さえ片 8 3 1 によって挟む姿勢で、ファーストボンディング工程を行っている。これにより、複数の電極 4 1 1 に対するファーストボンディング工程を行う間、1 対の押さえ片 8 3 1 を動かす必要がない。したがって、ボンディング工程を効率よく行うことができる。
- [0238] 本発明は、上述した実施形態に限定されるものではない。本発明の各部の具体的な構成は、種々に設計変更自在である。例えば、封止樹脂の裏面から金属層が露出している半導体装置で有れば、挿入実装ではなく、表面実装用の端子の場合も同様に使用できる。また、上述した I P M 装置だけでなく、半導体チップとアイランドとがそれぞれ 1 つしかなく、封止樹脂の裏面から金属層が露出している駆動素子を封止する半導体装置にも適用できる。
- [0239] 〔付記 1〕 1 対の押さえ片を、ボンディング対象物の互いに離間した 2 か所に押圧した状態で、上記ボンディング対象物のうち上記 1 対の押さえ片が離間する方向において上記 1 対の押さえ片の間に位置する部位にワイヤをボンディングするワイヤボンディング工程を有することを特徴とする、ワイヤボンディング方法。〔付記 2〕 上記ワイヤボンディング工程においては、上記ボンディング対象物のうち上記 1 対の押さえ片を結ぶ直線と交差する部位に上記ワイヤをボンディングする、付記 1 に記載のワイヤボンディング方法。〔付記 3〕 上記ボンディング対象物は、金属板からなるダイパッド部と、このダイパッド部に搭載され、1 以上の電極を有する半導体チップと、を含み、上記ワイヤボンディング工程においては、上記ダイパッド部のうち上記半導体チップを挟む位置に上記 1 対の押さえ片を押圧した状態で、上記電極に対してワイヤをボンディングする、付記 1 または 2 に記載のワイヤ

ボンディング方法。〔付記４〕 上記半導体チップは、複数の電極を有しており、 上記ワイヤボンディング工程においては、上記複数の電極を挟む位置に上記１対の押さえ片を押圧した状態で、上記複数の電極に対して個別にワイヤをボンディングする、付記３に記載のワイヤボンディング方法。〔付記５〕 上記ボンディング対象物は、金属板からなるワイヤボンディング部を含み、 上記ワイヤボンディング工程においては、上記ワイヤボンディング部に対して上記１対の押さえ片を押圧した状態で、上記ワイヤボンディング部にワイヤをボンディングする、付記１または２に記載のワイヤボンディング方法。〔付記６〕 上記ボンディング対象物は、金属板からなるダイパッド部と、このダイパッド部に搭載され、１以上の電極を有する半導体チップと、上記ダイパッド部と離間したワイヤボンディング部と、を含み、 上記ワイヤボンディング工程においては、上記ダイパッド部のうち上記半導体チップを挟む位置に上記１対の押さえ片を押圧した状態で、上記電極に対してワイヤをボンディングし、 上記ワイヤボンディング工程の後に、上記ワイヤボンディング部に対して追加の１対の押さえ片を押圧した状態で、上記ワイヤボンディング部にワイヤをボンディングする追加のワイヤボンディング工程を有する、付記１または２に記載のワイヤボンディング方法。〔付記７〕 上記半導体チップは、複数の電極を有しており、 上記ワイヤボンディング工程においては、上記複数の電極を挟む位置に上記１対の押さえ片を押圧した状態で、上記複数の電極に対して個別にワイヤをボンディングする、付記６に記載のワイヤボンディング方法。〔付記８〕 上記ワイヤは、アルミニウムからなる、付記１ないし７のいずれかに記載のワイヤボンディング方法。〔付記９〕 上記ワイヤボンディング工程においては、上記ワイヤに対して圧力および振動を加える、 付記８に記載のワイヤボンディング方法。〔付記１０〕 互いに反対方向を向く主面および裏面を有するダイパッド部と、 上記ダイパッド部の上記主面に搭載されており、１以上の電極を有する半導体チップと、 上記ダイパッド部および上記半導体チップを覆う封止樹脂部と、を備え、 上記ダイパッド部には、互いに離間する１対の押

さえ痕が形成されており、 上記電極のうち上記 1 対の押さえ痕が離間する方向において上記 1 対の押さえ痕の間に位置する部位にワイヤの一端がボンディングされていることを特徴とする、半導体装置。〔付記 1 1〕 上記ワイヤの一端は、上記電極のうち上記 1 対の押さえ痕を結ぶ直線と交差する部位にボンディングされている、付記 1 0 に記載の半導体装置。〔付記 1 2〕

上記ダイパッド部に対して離間したワイヤボンディング部をさらに備えており、 上記ワイヤボンディング部には、互いに離間する追加の 1 対の押さえ痕が形成されており、 上記ワイヤボンディング部のうち上記追加の 1 対の押さえ痕が離間する方向において上記追加の 1 対の押さえ痕の間に位置する部位に上記ワイヤの他端がボンディングされている、付記 1 0 または 1 1 に記載の半導体装置。〔付記 1 3〕 上記ワイヤの他端は、上記ワイヤボンディング部のうち上記追加の 1 対の押さえ痕を結ぶ直線と交差する部位にボンディングされている、付記 1 2 に記載の半導体装置。〔付記 1 4〕 互いに反対方向を向く主面および裏面を有するダイパッド部と、 上記ダイパッド部の上記主面に搭載されており、 1 以上の電極を有する半導体チップと、

上記半導体チップとワイヤを介して電氣的に接続されるリードと、 上記ダイパッド部、上記半導体チップおよび上記リードの一部を覆う封止樹脂部と、を備え、 上記リードの上記ワイヤの一端がボンディングされている接続部を挟む上記リードの表面には、互いに離間する 1 対の押さえ痕が形成されていることを特徴とする、半導体装置。〔付記 1 5〕 上記押さえ痕を有するリードは、押さえ痕のないリードよりも幅広の部分を有する、付記 1 1 に記載の半導体装置。〔付記 1 6〕 上記ワイヤは太さの異なる種類を有し、 上記押さえ痕は太さの太い上記ワイヤの接続部の近くのみに形成されている、付記 1 1 または 1 2 に記載の半導体装置。〔付記 1 7〕 上記半導体チップは複数あり、 上記太さの太いワイヤは一部の上記半導体チップと上記リードとの間のみを電氣的に接続する、付記 1 3 に記載の半導体装置。〔付記 1 8〕 上記半導体チップを挟む上記ダイパッドの表面には、上記半導体チップを挟んで互いに離間する 1 対の押さえ痕が形成されている、付記 1

１ないし１４のいずれかに記載の半導体装置。〔付記１９〕 上記半導体チップは、複数あり、かつ、出力トランジスタとその制御用の半導体チップとを含み、 上記リードの押さえ痕は、上記出力トランジスタと接続された上記リードの接続部を挟んで互いに離間するように形成されている、付記１１ないし１５のいずれかに記載の半導体装置。

[0240] 図４９は、本発明の第１Ｅ実施形態に基づく半導体装置が用いられた実装構造を示す断面図である。

[0241] 図４９に示す半導体装置の実装構造８０１は、半導体装置１０１Ｅと、基板８０７と、放熱部材８０８とを備える。

[0242] 基板８０７は、複数の電子部品が実装されるものである。基板８０７は絶縁性の材料よりなる。基板８０７には図示しない配線パターンが形成されている。基板８０７には、複数の孔８０９が形成されている。放熱部材８０８は、熱伝導率の比較的大きな材料、たとえば、アルミニウムなどの金属よりなる。放熱部材８０８は、図示しない支持部材によって基板８０７に対し固定されている。半導体装置１０１Ｅは、基板８０７に実装されている。本実施形態において半導体装置１０１Ｅは、ＩＰＭ（Ｉｎｔｅｌｌｉｇｅｎｔ Ｐｏｗｅｒ Ｍｏｄｕｌｅ）と称される製品である。半導体装置１０１Ｅは、たとえば、エアコンディショナーやモータ制御機器などの電源制御等の用途に用いられる。

[0243] 図５０は、本発明の第１Ｅ実施形態に基づく半導体装置のリードを折り曲げる前の平面図（一部構成省略）である。図５１は、本発明の第１Ｅ実施形態に基づく半導体装置のリードを折り曲げる前の底面図である。図５２は、図５０のＬＩＩ－ＬＩＩ線に沿う断面図である。図５３は、図５２の要部拡大断面図である。なお、図４９は、図５０のＩＬＩＸ－ＩＬＩＸ線に沿う断面に相当する。図５２においては理解の便宜上、各構成を模式化して示している。

[0244] これらの図に示す半導体装置１０１Ｅは、複数の第１電極部１、第２電極部２、および、第３電極部３と、複数の半導体チップ４１、４２と、受動部品

チップ43と、放熱層6と、封止樹脂部7と、ワイヤ8と、を備える。図50においては、放熱層6を点線で示し、封止樹脂部7を仮想線で示している。

[0245] 封止樹脂部7は、複数の第1電極部1、第2電極部2、および、第3電極部3と、半導体チップ41、42と、受動部品チップ43と、を覆っている。封止樹脂部7は、たとえば、黒色のエポキシ樹脂よりなる。図51、図52に示すように、封止樹脂部7は、樹脂主面71と、樹脂底面72と、樹脂側面73と、を有する。

[0246] 樹脂主面71は、方向z1を向き、且つ、xy平面に沿う平坦な面である。樹脂底面72は、方向z1とは反対側の方向z2を向き、且つ、xy平面に沿う平坦な面である。樹脂側面73は、xy平面視において半導体チップ41、42および受動部品チップ43を囲む形状である。樹脂側面73は、樹脂主面71と樹脂底面72とにつながる。

[0247] 図52によく表れているように、封止樹脂部7には凹部75が形成されている。凹部75は樹脂底面72から凹む。凹部75は、凹部底面751および凹部側面752を有する。凹部底面751はxy平面に沿う形状である。凹部側面752は、樹脂底面72につながる。凹部側面752は、おおむね方向zに沿っている。

[0248] 図50に示すように、半導体チップ41、42および受動部品チップ43は平面視矩形状を呈する。半導体チップ41は、たとえば、IGBT、MOS、ダイオードなどのパワーチップであり、あるいは、出力トランジスタである。半導体チップ42は、コントロールICなどのLSIチップであり、あるいは、半導体チップ41の制御用である。受動部品チップ43は、たとえば、抵抗もしくはコンデンサなどの受動部品である。

[0249] 図50～4に示す第1電極部1、第2電極部2、および、第3電極部3は、いずれも導電性材料よりなる。このような導電性材料としては、たとえば銅が挙げられる。なお、図50の右下に記載の電極部はグランド接続される。

[0250] 複数（本実施形態では４つ）の第１電極部１はそれぞれ、ダイパッド部１１（図４９、図５０、図５２参照）と、接続部１２（図４９、図５０参照）と、ワイヤボンディング部１３（図４９、図５０参照）と、リード１４（図４９～図５１参照）と、を含む。複数の第１電極部１は、方向ｘにおいて互いに離間している。

[0251] 各ダイパッド部１１は、ｘｙ平面に沿う板状である。ダイパッド部１１には半導体チップ４１が配置されている。図５２に示すように、ダイパッド部１１と半導体チップ４１の間には、はんだ９９１が介在している。はんだ９９１は、本発明で言う導電性接合材の一例であり、はんだ９９１に代えてＡｇペーストを用いてもよい。はんだは熱伝導率が比較的大きい。はんだ９９１は、半導体チップ４１からダイパッド部１１に熱を効率よく伝えることができる。複数のダイパッド部１１はいずれも、凹部底面７５１から露出している。

[0252] 図５３に示すように、半導体チップ４１には、裏面電極４１３が形成されている。裏面電極４１３は、たとえばＡｇ、Ａｕ、Ｎｉまたはこれらの金属を含む合金などのはんだ濡れ性が比較的高い材質からなる。本実施形態においては、半導体チップ４１の裏面４１２が裏面電極４１３によって構成されている。

[0253] 各ダイパッド部１１は、ダイパッド主面１１１とダイパッド裏面１１２とを有する。ダイパッド主面１１１は方向ｚ１を向き、ダイパッド裏面１１２は方向ｚ２を向く。すなわちダイパッド主面１１１およびダイパッド裏面１１２は互いに反対側を向く。ダイパッド主面１１１には、半導体チップ４１が配置されている。ダイパッド主面１１１と半導体チップ４１の間にははんだ９９１が介在している。ダイパッド裏面１１２は、凹部底面７５１に対し、ダイパッド部１１の厚さ方向（方向ｚ）において、同位置に位置している。ダイパッド裏面１１２は、凹部底面７５１よりも、凹部７５が開口する方向側に位置していてもよい。

[0254] ダイパッド部１１は、たとえばＣｕ、ＦｅＮｉ合金、Ｆｅのいずれかから

なり、ダイパッド主面 111 は、比較的是んだ濡れ性が低い面となっている。本実施形態においては、はんだ 991 と半導体チップ 41 の裏面 412 との接合面積は、はんだ 991 とダイパッド主面 111 との接合面積よりも大となっている。

[0255] 図 50 に示すように、各接続部 12 は、ダイパッド部 11 とワイヤボンディング部 13 との間に位置し且つダイパッド部 11 とワイヤボンディング部 13 とにつながる。図 49 に示すように、接続部 12 は、 xy 平面に傾斜する面に沿う形状である。接続部 12 は、ダイパッド部 11 から離間するにつれ方向 z 1 に向かうように xy 平面に対し傾斜している。

[0256] 図 49、図 50 に示す各ワイヤボンディング部 13 は xy 平面に沿う形状である。各ワイヤボンディング部 13 は、方向 z において、ダイパッド部 11 よりも方向 z 1 側に位置する。一のワイヤボンディング部 13 と一の半導体チップ 41 とには、ワイヤ 8 がボンディングされている。これにより、一のワイヤボンディング部 13 と一の半導体チップ 41 とが導通している。リード 14 は、ワイヤボンディング部 13 につながる。各リード 14 は方向 y に沿って延びる。リード 14 は、封止樹脂部 7 の樹脂側面 73 から突出する部位を有する。本実施形態にてリード 14 は挿入実装用のものである。図 49 に示すように、半導体装置 101E の基板 807 への実装時において、リード 14 は折れ曲げられ、孔 809 に挿入される。リード 14 を基板 807 に固定するために、孔 809 にはんだ層 810 が充填されている。

[0257] 図 50 に示すように、複数（本実施形態では 3 つ）の第 2 電極部 2 はそれぞれ、ワイヤボンディング部 23 と、リード 24 と、を含む。複数の第 2 電極部 2 は、方向 x において互いに離間している。

[0258] 各ワイヤボンディング部 23 は xy 平面に沿う形状である。各ワイヤボンディング部 23 は、方向 z において、ダイパッド部 11 よりも方向 z 1 側に位置する。一のワイヤボンディング部 23 と一の半導体チップ 41 とには、ワイヤ 8 がボンディングされている。これにより、一のワイヤボンディング部 23 と一の半導体チップ 41 とが導通している。リード 24 は、ワイヤボン

ディング部23につながる。各リード24は方向yに沿って延びる。リード24は、封止樹脂部7の樹脂側面73から突出する部位を有する。本実施形態にてリード24は挿入実装用のものである。図示しないが、リード14と同様に、半導体装置101Eの基板807への実装時においてリード24は孔809に挿入される。

[0259] 図49、図50に示す第3電極部3は、複数の制御用ダイパッド部31と、複数のリード32とを含む。制御用ダイパッド部31およびリード32はいずれも、方向zにおいて同じ位置に配置されている。各制御用ダイパッド部31には、半導体チップ42もしくは受動部品チップ43が配置されている。制御用ダイパッド部31と半導体チップ42との間、および、制御用ダイパッド部31と受動部品チップ43との間には、接合層（図示略）が介在している。制御用ダイパッド部31の裏面は、放熱層6と対向していなくても良いし、露出していなくても良い。

[0260] 各リード32は、封止樹脂部7の樹脂側面73から突出する部位を有する。本実施形態にてリード32は挿入実装用のものである。図49に示すように、半導体装置101Eの基板807への実装時においてリード32は孔809に挿入される。リード14に関して述べたように、リード32を基板807に固定するために、孔809にはんだ層810が充填されている。一のリード32と一の半導体チップ42とには、ワイヤ8がボンディングされている。これにより、一のリード32と一の半導体チップ42とが導通している。また、ワイヤ8は、一の半導体チップ42と一の受動部品チップ43ともボンディングされている。

[0261] 放熱層6は、図52に示すように、封止樹脂部7における凹部75に配置されている。放熱層6は、凹部側面752に囲まれている。本実施形態において、放熱層6は、xy平面に沿う板状である。本実施形態においては、放熱層6は、金属層65および接合層66からなる。金属層65は、z2方向側にあり、たとえば厚さが105 μ m程度のCuやアルミニウムやセラミックスからなる。接合層66は、金属層65に対してz1方向側にあり、金属層

65を複数のダイパッド部11のダイパッド裏面112に接合する機能を果たす。接合層66は、たとえば絶縁性の樹脂からなり、その厚さがたとえば $250\mu\text{m}$ 程度である。この樹脂は、半導体装置101Eの製造工程において、圧力および振動を加えられることにより軟化する材質である。半導体チップ41が搭載される複数のダイパッド部11のいずれにも直接接している。金属層65は、樹脂底面72から若干突出している部位を有してもよい。接合層66は、凹部側面752に接している。

[0262] 放熱層6は、半導体チップ41にて発生した熱を速やかに半導体装置101Eの外部に放出するために、設けられている。半導体チップ41にて発生した熱を速やかに半導体装置101Eの外部に放出するには、放熱層6を構成する材料の熱伝導率は大きければ大きいほど良いが、封止樹脂部7と熱膨張係数が大きく異なると、金属層65が剥離し易くなる等の問題を生じるおそれがある。好ましくは、放熱層6は、封止樹脂部7を構成する材料の熱伝導率よりも熱伝導率が大きく、熱膨張係数が封止樹脂部7に近い材料よりなる。放熱層6は、複数のダイパッド部11のいずれにも正対している。図51に示すように、放熱層6は、 $x-y$ 平面視（放熱層6の厚さ方向視）において、各ダイパッド部11の全体に重なる。

[0263] 図51、図52に示すように、放熱層6は放熱層主面61と放熱層裏面62とを有する。放熱層主面61は方向 z_1 を向く。放熱層主面61は、 $x-y$ 平面視において、各ダイパッド部11のダイパッド裏面112と、凹部底面751とに重なる。放熱層主面61は、ダイパッド裏面112および凹部底面751に直接接する。放熱層裏面62は放熱層主面61の向く方向とは反対方向である方向 z_2 を向く。放熱層裏面62は封止樹脂部7に覆われておらず、封止樹脂部7から露出している。

[0264] 次に、半導体装置101Eの製造方法について説明する。製造方法の説明にて用いる図では、上述と同一の構成については、同一の符号を付している。

[0265] まず、図54に示すように、複数のダイパッド部11、31を含むリードフ

レーム 300 を用意する。そして、以下に説明する手順により、はんだペースト 991' を塗布する。はんだペースト 991' は、本発明で言う導電性接合ペーストの一例であり、はんだペースト 991' に代えて Ag ペーストやその他の金属と有機溶剤とからなるペーストを用いてもよい。本図に示されているように、はんだペースト 991' が塗布される領域は、半導体チップ 41, 42 や受動部品チップ 43 の平面視寸法よりも小であり、かつこれらの内方に含まれている。図 55 ~ 図 59 においては、ダイパッド部 11 へのはんだペースト 991' の塗布および半導体チップ 41 の接合を例として説明する。なお、放熱性を良くするために、ダイパッド部 11 の内 1 つの上に複数の半導体チップ 41 を搭載する部分のみに以下の方法を用いるようにし、他の部分の導電性接合ペーストは従来と同様な方法を用いるようにしても良い。

[0266] まず、図 55 に示すように、マスク 992 を用意する。マスク 992 には複数の開口 993 が形成されている。これらの開口 993 は、図 54 に示されたはんだペースト 991' の塗布領域に対応している。このマスク 992 によって、リードフレーム 300 を覆う。

[0267] 次に、図 56 に示すように、はんだペースト 991' を塗布する。この塗布は、マスク 992 の開口 993 にはんだペースト 991' を充てんすることによって行う。次に、図 57 に示すように、マスク 992 を取り外すと、所望の領域にはんだペースト 991' が塗布された状態となる。

[0268] 次に、半導体チップ 41 をはんだペースト 991' 上に載置する。はんだペースト 991' が塗布された領域は、半導体チップ 41 の平面視寸法よりも小である。このはんだペースト 991' を覆い隠すように、半導体チップ 41 を載置する。この際、前述した半導体チップ 42 や受動部品チップ 43 も載置する。

[0269] 次に、たとえばリフロー炉にリードフレーム 300 を挿入し加熱することにより、はんだペースト 991' を溶融させる。半導体チップ 41 の裏面 412 (裏面電極 413) は、比較的にはんだ濡れ性が高いたとえば Ag または

Auからなるため、溶融したはんだペースト991'がその全面に広がる。一方、ダイパッド部11の主面111は、比較的是んだ濡れ性が低いCu、FeNi合金、Feからなるため、溶融したはんだペースト991'が広がりにくい。これにより、リフロー炉による加熱を経ると、図59に示す形態のはんだ991が得られる。はんだ991は、半導体チップ41の裏面412との接合面積の方が、ダイパッド部11の主面111との接合面積よりも大となっている。図60は、リフロー炉から取り出されたリードフレーム300を示している。

[0270] 次いで、図61に示すようにワイヤ8を各半導体チップ41, 42等と対応するリードとの間にボンディングする。

[0271] 次に、図62、図63に示すように、封止樹脂部7を形成する。図62に示すように、封止樹脂部7は、金型881を用いたモールド成型により形成する。同図に示すように、金型881で複数のダイパッド部11などを押さえつける。次に、金型881内に樹脂材を注入し、当該樹脂材を硬化させる。当該樹脂材が硬化すると、図63に示すように、金型881を複数のダイパッド部11などから取り外す。これにより、封止樹脂部7を形成できる。封止樹脂部7を形成する工程においては、複数のダイパッド部11の裏面側を露出させる凹部75を封止樹脂部7に形成する。

[0272] 次に、図64に示すように、封止樹脂部7の凹部75に放熱層6をはめ込む。そして、放熱層6に圧力および振動を加える。さらに、放熱層6を加熱してもよい。これらの加圧、加振、加熱により、放熱層6の接合層66が軟化する。軟化した接合層66は、凹部75内に充填される。また接合層66は、凹部側面752に接する。

[0273] 次に、リードフレーム300を適宜切断することにより、図50等にした半導体装置101Eが製造される。

[0274] 次に、本実施形態の作用効果について説明する。

[0275] 本実施形態によれば、半導体チップ41の平面視寸法よりも小さい領域に、はんだペースト991'を塗布し、これを覆い隠すように半導体チップ41

を載置する。この状態ではんだペースト 991' を加熱すると、平面視において はんだ 991 が半導体チップ 41 内にとどまりやすい。したがって、隣り合う半導体チップ 41 をダイパッド主面 111 に接合するためのはんだ 991 同士が不当に接触したり、はんだペーストの一部のみがダイパッドの端部に達してしまうことを防止することができる。これにより、はんだ食われやはんだの表面張力等によって各半導体チップの位置が所定の位置からずれてしまうことがなくなり、半導体チップを所定の位置に配置できるようになり、ワイヤ作業が容易にできるようになる。また、隣接するチップ間距離を小さくすることができるようになるので、半導体装置の外形をより小型化できるようになる。

[0276] 半導体チップ 41 の裏面 412 を比較的是んだ濡れ性が高いものとして構成する一方、ダイパッド部 11 の主面 111 を比較的是んだ濡れ性が低いものとして構成することにより、はんだ 991 のはみ出し防止を好適に図ることができる。

[0277] マスク 992 を用いてはんだペースト 991' を塗布することは、意図する領域にはんだペースト 991' をより正確に塗布するのに適している。なお、はんだペースト 991' を塗布する手法として、マスク 992 を用いた手法のほかに、たとえばシリンジに充てんしたはんだペースト 991' を滴下することによって塗布してもよい。

[0278] 本発明は、上述した実施形態に限定されるものではない。本発明の各部の具体的な構成は、種々に設計変更自在である。例えば、アルミニウム等の太くて堅いワイヤを用いる半導体装置で有れば、説明した I PM 用の半導体装置だけでなく、半導体チップとアイランドとがそれぞれ 1 つしかないようなパワートランジスタ等の半導体装置にも適用できる。更には、挿入実装だけでなく、表面実装用の端子の半導体装置にも同様に使用できる。

[0279] 〔付記 1〕 ダイパッド部の主面に導電性接合ペーストを塗布する塗布工程と、 上記主面が向く方向視における大きさが、上記導電性接合ペーストが塗布された領域よりも大である半導体チップの裏面を、上記主面が向く方向

視において上記導電性接合ペーストが塗布された領域を内方に含むように上記導電性接合ペーストに接しさせる載置工程と、 上記導電性接合ペーストを軟化させた後に硬化させることにより導電性接合材を形成する接合工程と、を備えることを特徴とする、半導体装置の製造方法。〔付記 2〕 上記導電性接合ペーストは、はんだペーストである、付記 1 に記載の半導体装置の製造方法。〔付記 3〕 上記塗布工程においては、開口を有するマスクによって上記主面を覆った後に、上記開口に上記導電性接合ペーストを埋める、付記 2 に記載の半導体装置の製造方法。〔付記 4〕 上記半導体チップの上記裏面は、上記ダイパッド部の上記主面よりも上記導電性接合ペーストに対する濡れ性が高い、付記 1 ないし 3 のいずれかに記載の半導体装置の製造方法。〔付記 5〕 上記半導体チップの上記裏面は、A g、A u、N i またはこれらの金属を含む合金からなり、 上記ダイパッド部の上記主面は、C u、F e N i 合金、F e のいずれかからなる、付記 4 に記載の半導体装置の製造方法。〔付記 6〕 主面を有するダイパッド部と、 裏面を有する半導体チップと、 上記ダイパッド部の上記主面および上記半導体チップの上記裏面の間に介在し、上記ダイパッド部と上記半導体チップとを接合する導電性接合材と、を備えており、 上記半導体チップの上記裏面と上記導電性接合材との接合面積は、上記ダイパッド部の上記主面と上記導電性接合材との接合面積よりも大であることを特徴とする、半導体装置。〔付記 7〕 上記導電性接合材は、はんだである、付記 6 に記載の半導体装置。〔付記 8〕 上記半導体チップの上記裏面は、上記ダイパッド部の上記主面よりも上記導電性接合ペーストに対する濡れ性が高い、付記 6 に記載の半導体装置。〔付記 9〕 上記半導体チップの上記裏面は、A g、A u、N i またはこれらの金属を含む合金からなり、 上記ダイパッド部の上記主面は、C u、F e N i 合金、F e のいずれかからなる、付記 8 に記載の半導体装置。〔付記 10〕

互いに反対方向を向く主面および裏面を有するダイパッド部と、 上記ダイパッド部の上記主面に搭載される複数の半導体チップと、 上記ダイパッド部の主面および上記複数の半導体チップのそれぞれの裏面との間に介在し

、上記ダイパッド部と上記複数の半導体チップとを接合する導電性接合材と、を備えており、上記複数の半導体チップのそれぞれの裏面と上記導電性接合材との接合面積は、上記ダイパッド部の主面に上記半導体チップに対応してそれぞれ形成された上記導電性接合材との接合面積よりも大であることを特徴とする、半導体装置。〔付記１１〕上記半導体チップは、複数の出力トランジスタとその制御用の半導体チップとを有し、上記複数の出力トランジスタにおいて、上記接合面積の関係を有する、付記９に記載の半導体装置。〔付記１２〕上記複数の出力トランジスタの出力を外部にそれぞれ取り出すための複数のリードと、上記出力トランジスタと上記リードとをそれぞれ接続する複数のワイヤを更に有し、上記ワイヤはアルミニウムである、付記１０に記載の半導体装置。

符号の説明

[0280] １０１Ａ～１０１Ｅ，１０２Ａ～１０２Ｃ 半導体装置１ 第１電極部１１ ダイパッド部１１１ 主面１１１ ダイパッド主面１１２ ダイパッド裏面１１３ 押さえ痕１２ 接続部１３ ワイヤボンディング部１３１ （追加の）押さえ痕１４ リード２ 第２電極部２３ ワイヤボンディング部２４ リード３ 第３電極部３１ 制御用ダイパッド部３２ リード３００ リードフレーム４１ 半導体チップ４１１ 電極４１２ 裏面４１３ 裏面電極４２ 半導体チップ４３ 受動部品チップ６ 放熱層６１ 放熱層主面６１１ 溝６２ 放熱層裏面６３１ 第１側面６３２ 中間面６３３ 第２側面６３４ 第１角部６４５ 第２角部６５ 金属層６６ 接合層６９ 接合層７ 封止樹脂部７１ 樹脂主面７２ 樹脂底面７３ 樹脂側面７５ 凹部７５１ 凹部底面７５２ 凹部側面７５３ 凹部溝７５４ 凹部第１側面７５５ 凹部第２側面７５６ 凹部支持面８ ワイヤ８１ ファーストボンディング部８２ セカンドボンディング部８５ ボンディング装置８０１ 実装構造８０７ 基板８０８

放熱部材 809 孔 810 ハンダ層 810 はんだ層 831 押
さえ片 832 (追加の) 押さえ片 851 キャピラリ 852 ガイ
ド 853 カッタ 854 ベース 855 アーム 856 ワイヤリ
ール 860 治具 861 支持面 862 支持面 881 金型 99
1 はんだ (導電性接合材) 991 接合層 991' はんだペース
ト (導電性接合ペースト) 992 マスク 993 開口

請求の範囲

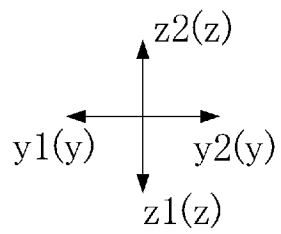
- [請求項1] 互いに反対方向を向く主面および裏面を有するダイパッド部と、 上記ダイパッド部の上記主面に搭載された半導体チップと、 上記ダイパッド部の上記裏面を露出させる凹部が形成され、 且つ、 上記ダイパッド部および上記半導体チップを覆う封止樹脂部と、 上記凹部に配置された放熱層と、 を備え、 上記凹部は、 上記裏面が広がる方向において上記ダイパッド部よりも外側に位置し、 且つ、 上記裏面よりも上記主面側に位置する部分を有する溝を有しており、 上記放熱層は、 一部が上記溝に充填され、 且つ、 上記ダイパッド部の上記裏面に接する接合層を有することを特徴とする、 半導体装置。
- [請求項2] 上記放熱層は、 上記接合層に対して上記ダイパッド部とは反対側に積層された金属層を有する、 請求項 1 に記載の半導体装置。
- [請求項3] 上記金属層は、 Cu からなる、 請求項 2 に記載の半導体装置。
- [請求項4] 上記接合層は、 樹脂からなる、 請求項 2 または 3 に記載の半導体装置。
- [請求項5] 上記金属層の一部は、 その厚さ方向において上記凹部から突出している、 請求項 2 ないし 4 のいずれかに記載の半導体装置。
- [請求項6] 上記溝は、 上記裏面が広がる方向において上記金属層に対して外側に位置する、 請求項 2 ないし 5 のいずれかに記載の半導体装置。
- [請求項7] 上記凹部は、 上記金属層と上記溝との間に位置する部分を有する底面を有する、 請求項 6 に記載の半導体装置。
- [請求項8] 上記溝は、 上記裏面が広がる方向において上記ダイパッド部から離間するほど、 上記ダイパッド部の厚さ方向において上記裏面側から上記主面側に位置するように傾斜している、 請求項 2 ないし 7 のいずれかに記載の半導体装置。
- [請求項9] 上記凹部は、 上記裏面が広がる方向において上記ダイパッド部よりも外側に位置し、 上記底面に繋がる第 1 側面、 上記第 1 側面に繋がり、 上記裏面が向く方向を向く支持面、 上記支持面に繋がり、 上記裏面が

広がる方向において上記ダイパッド部と上記第 1 側面との間に位置する第 2 側面、を有しており、 上記金属層は、上記裏面が広がる方向において少なくとも一部が上記第 1 側面と上記第 2 側面との間に位置する外縁を有し、上記ダイパッド部の厚さ方向において上記第 1 側面と重なっている、請求項 7 に記載の半導体装置。

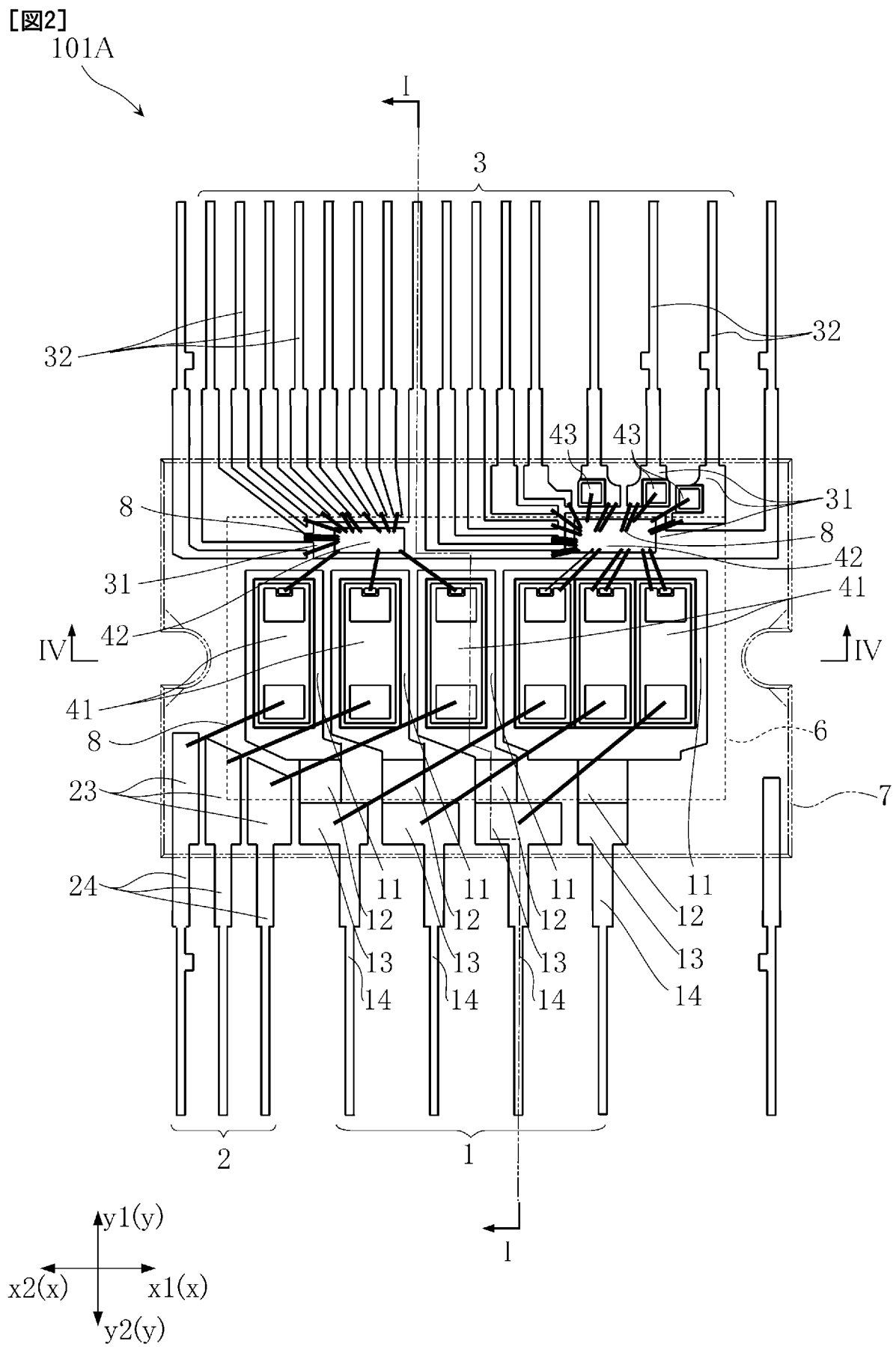
[請求項10] 上記支持面と上記金属層との間に、上記接合層の一部が介在する、請求項 9 に記載の半導体装置。

[請求項11] 互いに反対方向を向く主面および裏面を有する複数のダイパッド部と、 上記複数のダイパッド部の上記主面に格別に搭載された複数の半導体チップと、 上記各ダイパッド部の内の少なくとも一部の上記各裏面を共通に露出させる凹部が形成され、且つ、上記各ダイパッド部および上記各半導体チップを共通に覆う封止樹脂部と、 上記凹部に配置された放熱層と、を備え、 上記凹部は、上記裏面側において上記各ダイパッド部よりも外側に位置し、且つ、上記裏面よりも上記主面側に位置するように形成された溝を有しており、 上記放熱層は、一部が上記溝に充填され、且つ、上記各ダイパッド部の上記裏面に共通に接する接合層を有することを特徴とする、半導体装置。

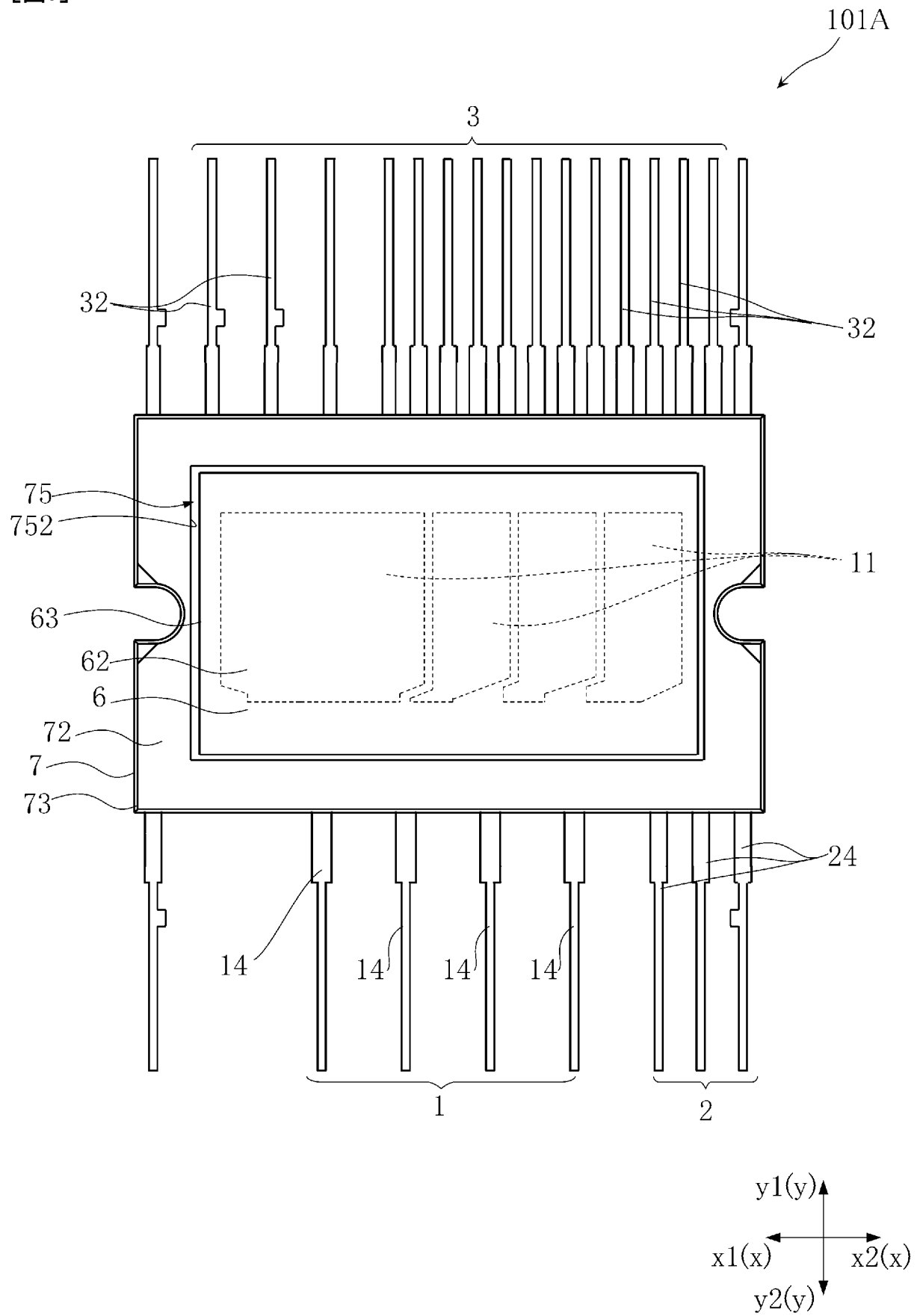
A cross-sectional view of a semiconductor device 801. The device features a substrate 810 with a central region 807. On top of region 807 is a layer 808, which contains a patterned layer 809. Below layer 808 is a layer 72, which is part of a stack 73. The stack 73 is supported by a base 6, which includes a layer 62. The base 6 is connected to a terminal 41. The terminal 41 is connected to a pad 3, which includes a layer 32 and a layer 31. The pad 3 is connected to a contact 7, which is part of a contact stack 1. The contact stack 1 includes layers 71, 11, 12, 13, and 14. The contact stack 1 is connected to a terminal 810. The device 801 is shown in a cross-sectional view, with various layers and structures labeled with reference numerals.



[図2]

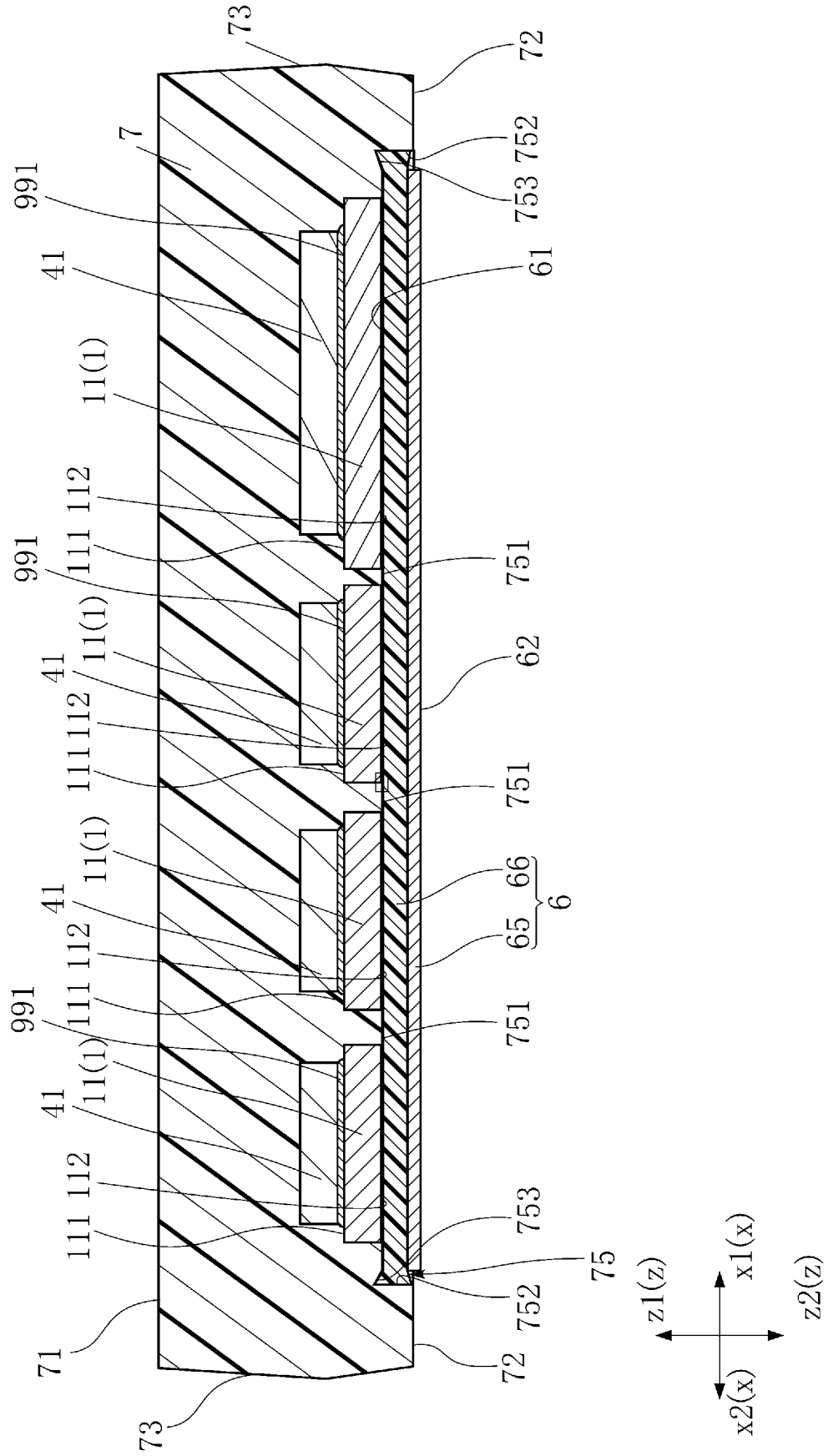


[図3]

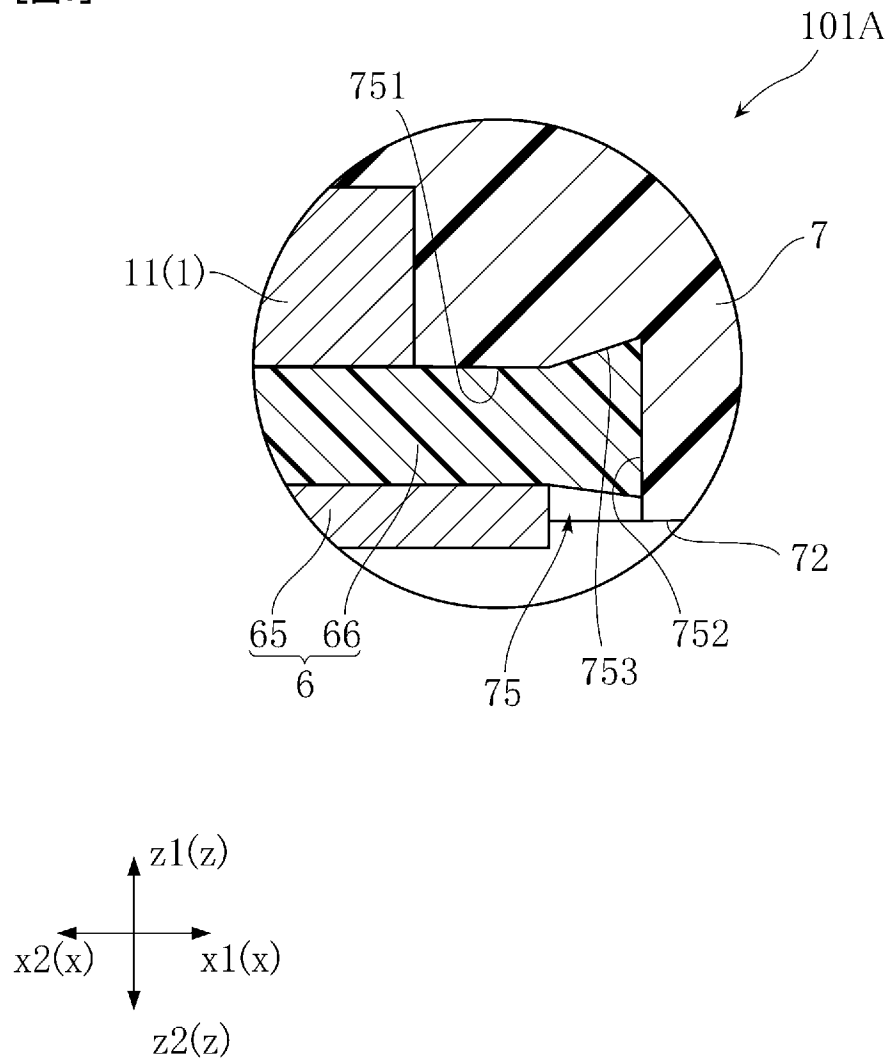


[図4]

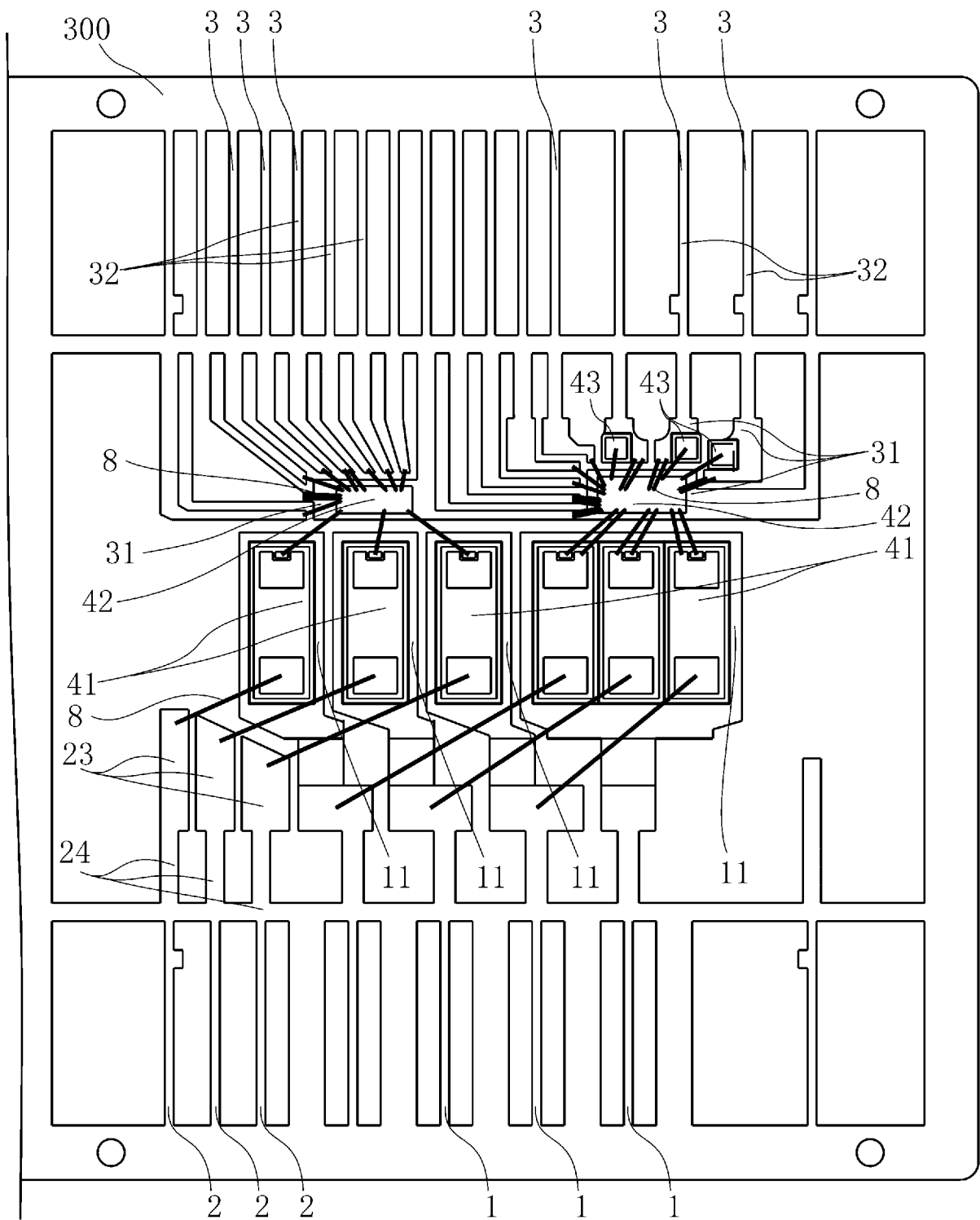
101A



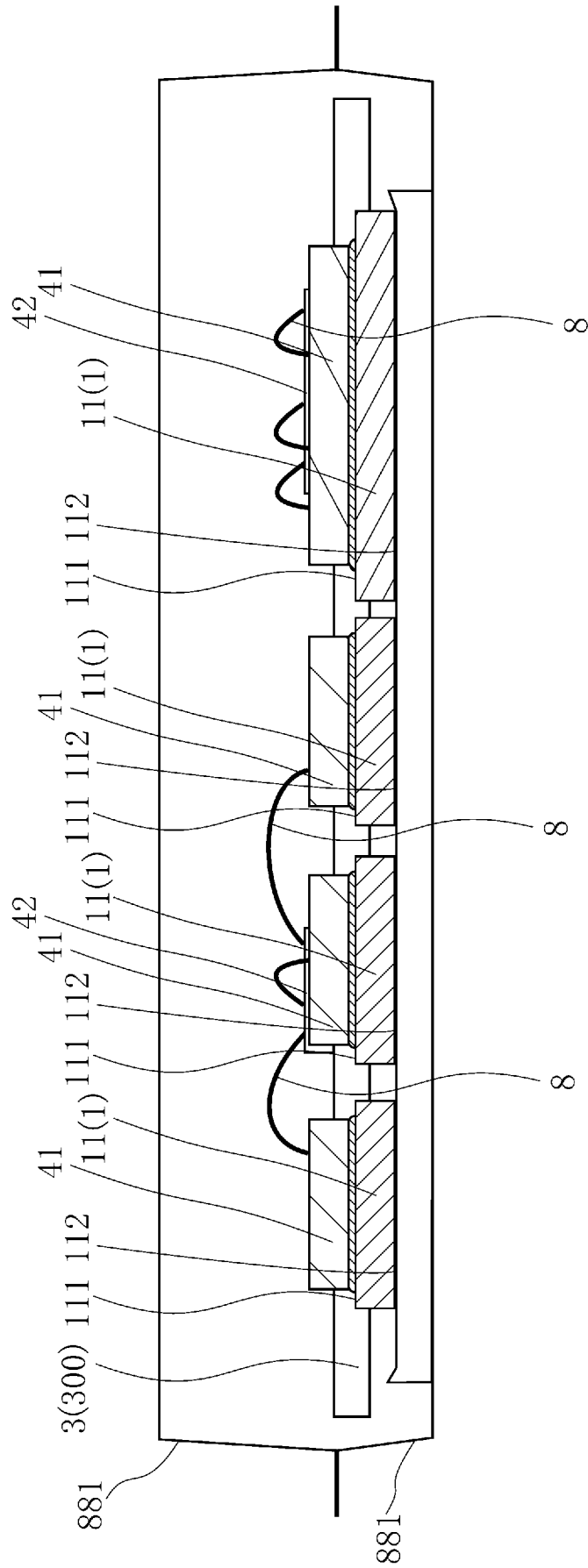
[図5]



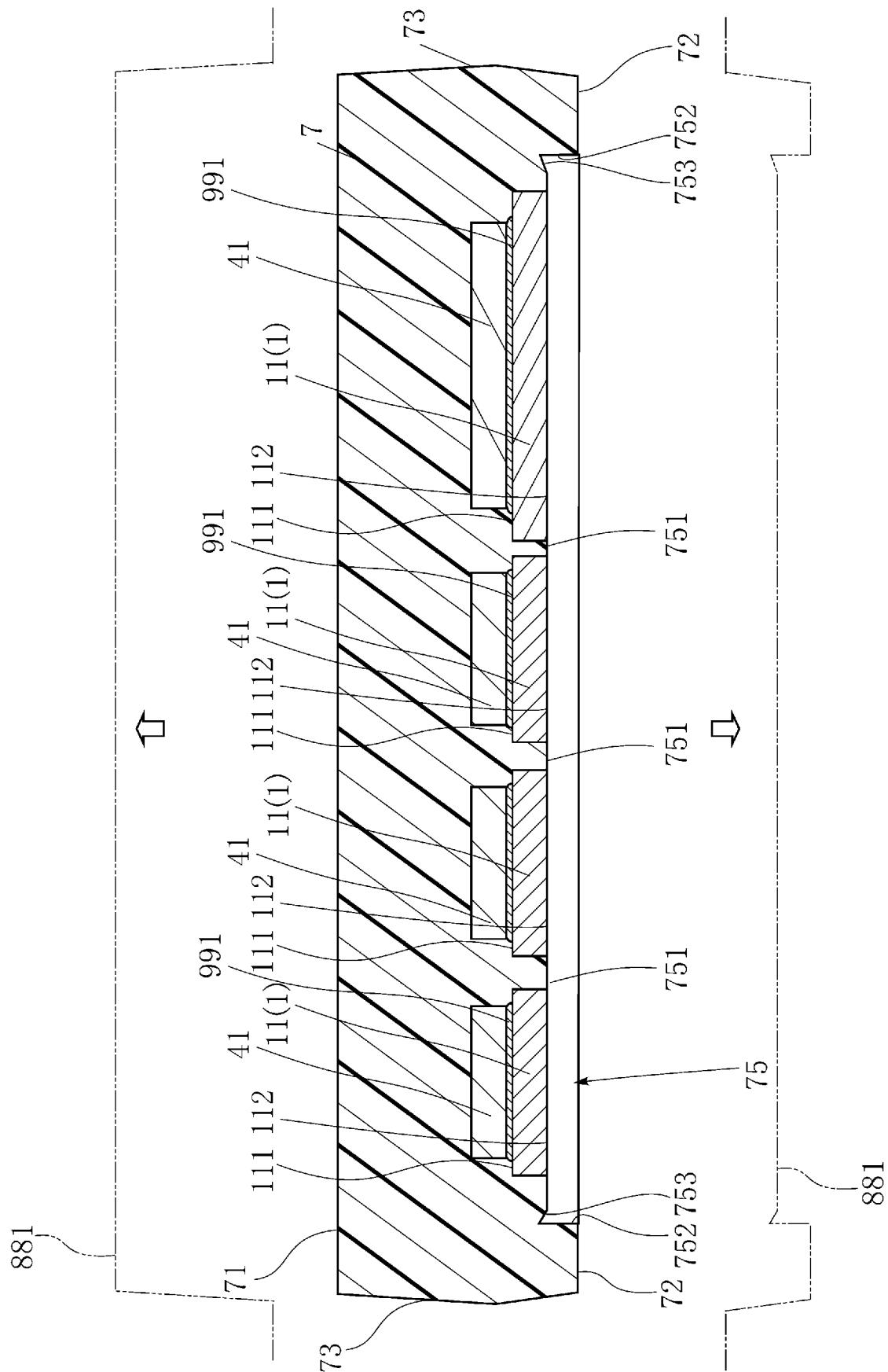
[図6]



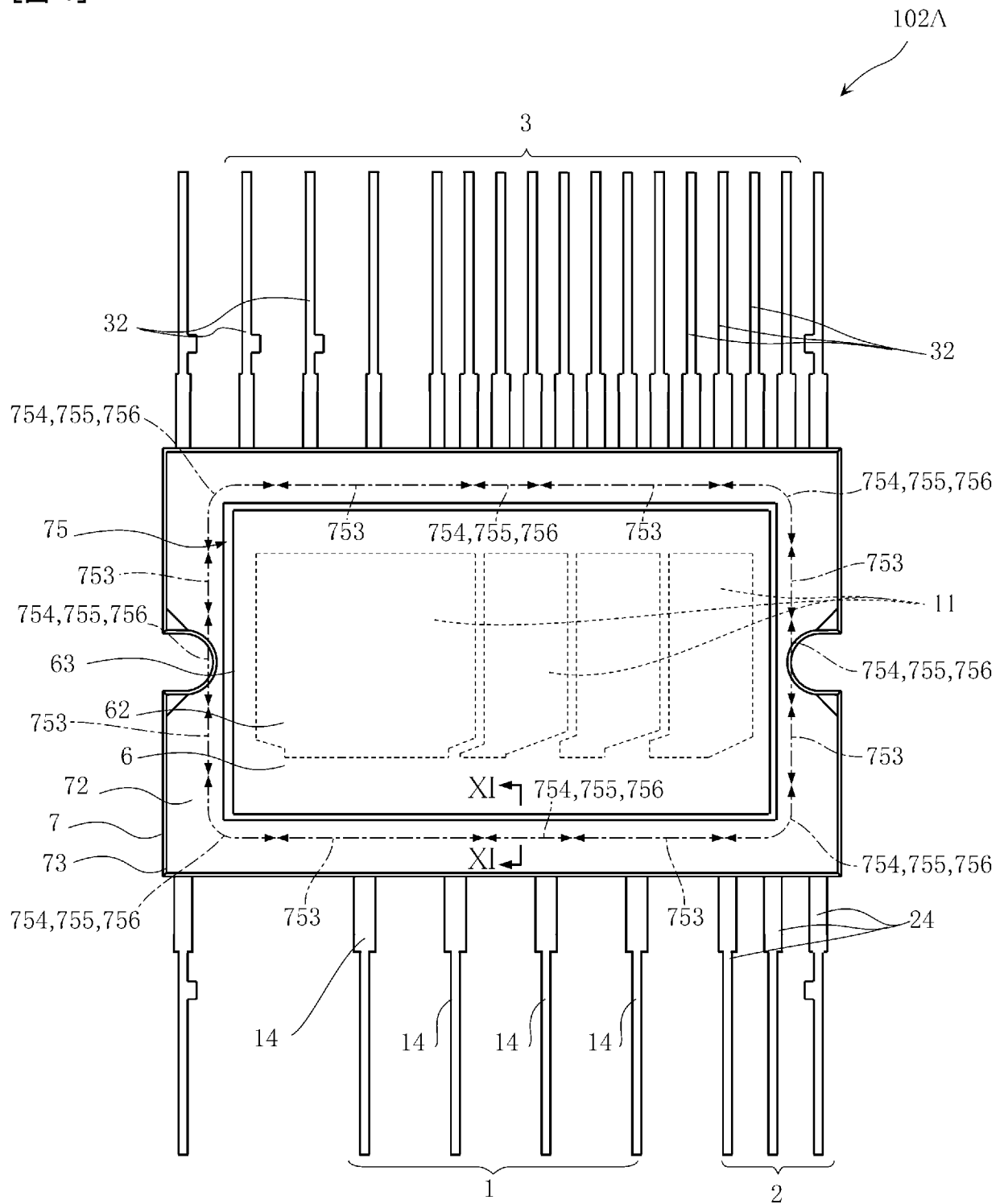
[図7]



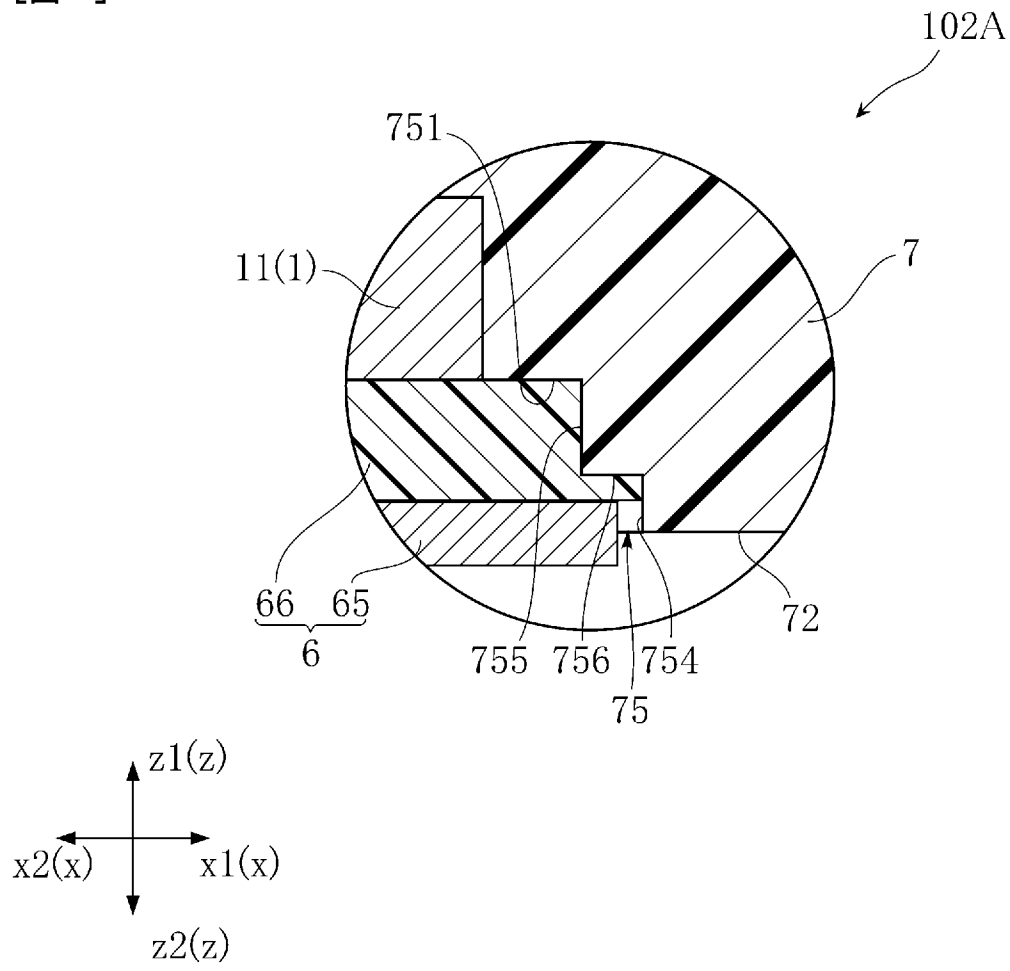
[図8]



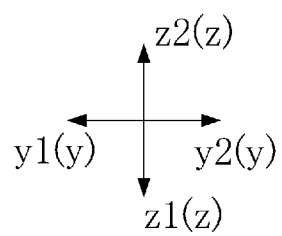
[図10]



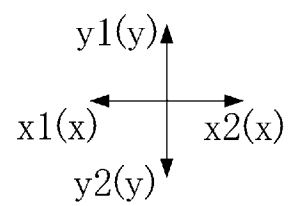
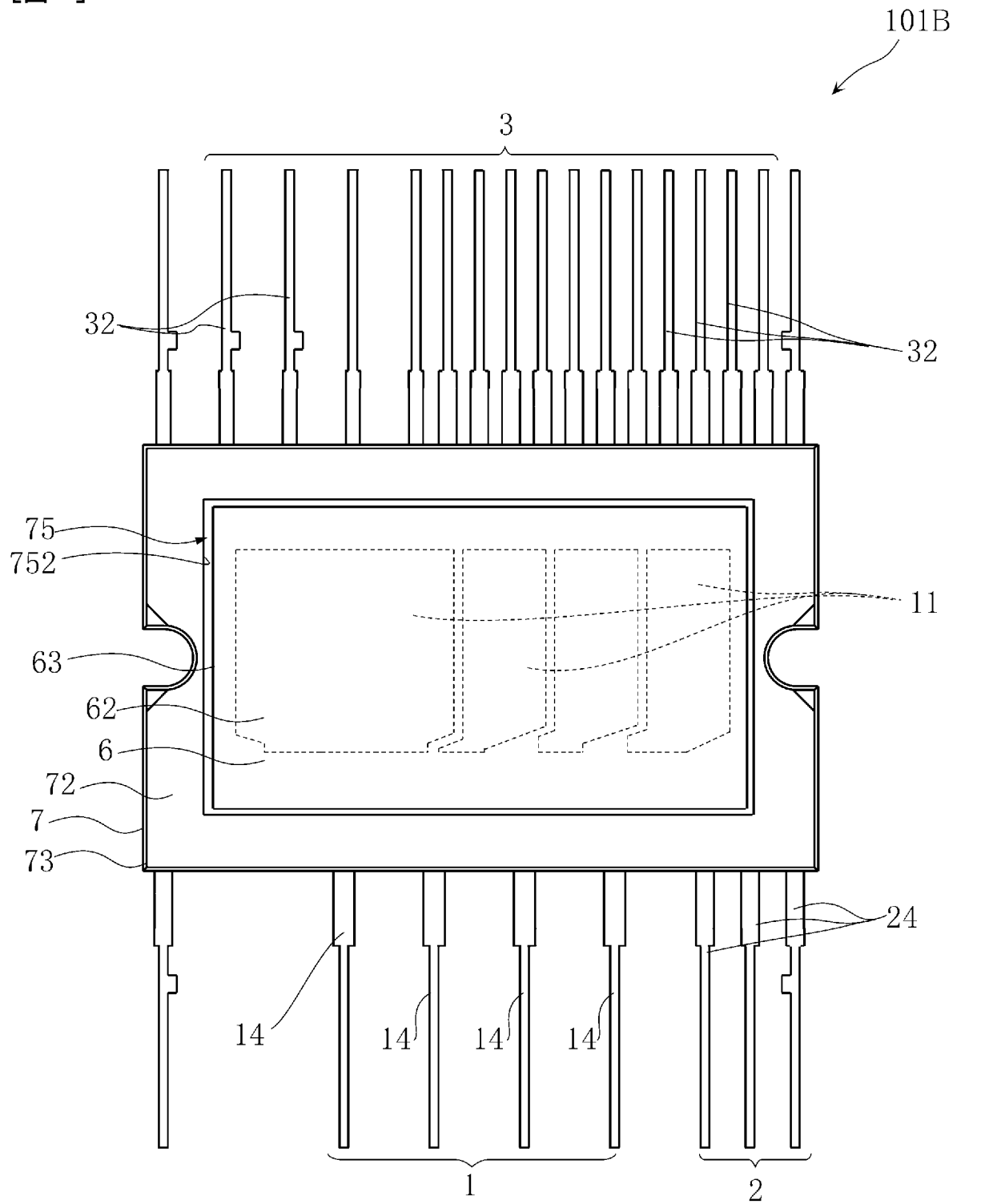
[図11]



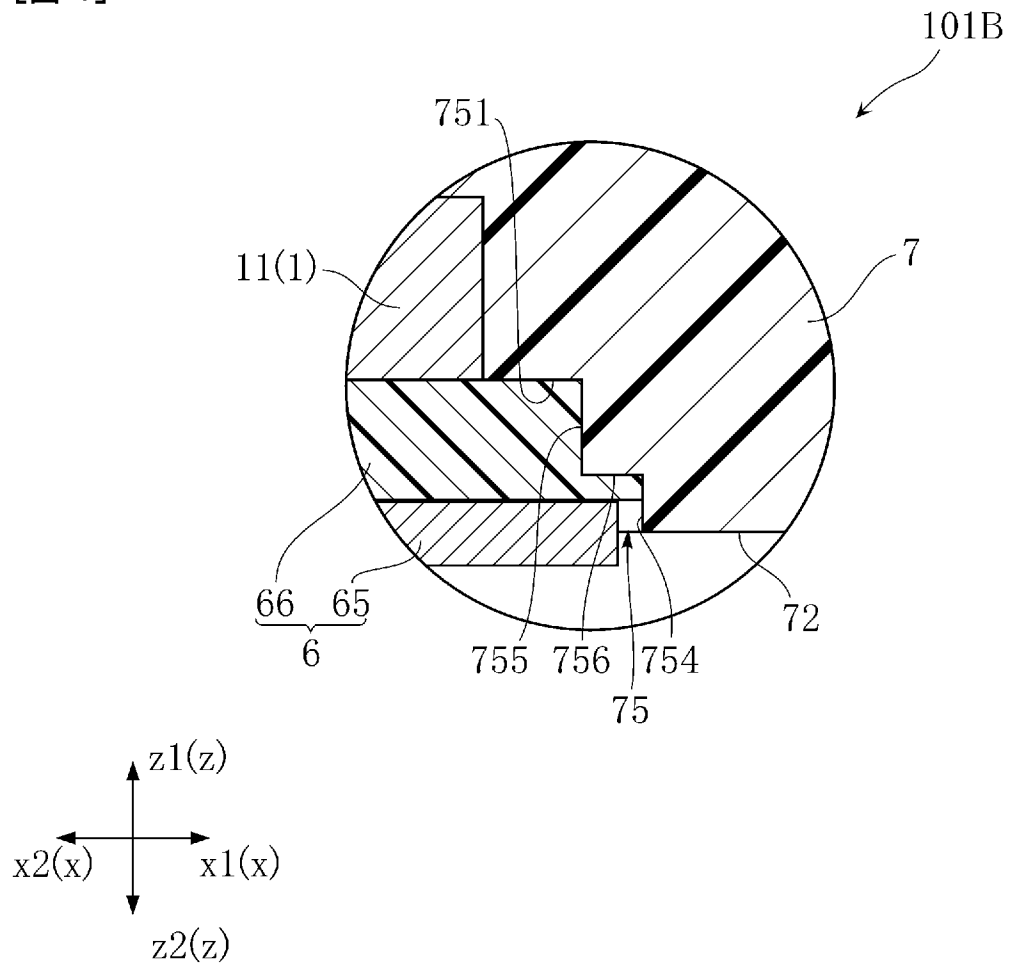
A cross-sectional view of a semiconductor device 801. The device is built on a substrate 810. A base layer 807 is formed on the substrate. On top of the base layer, there is a stack of layers: a first layer 3 (comprising sub-layers 31 and 32), a second layer 7 (comprising sub-layers 71 and 72), and a third layer 1 (comprising sub-layers 11, 12, 13, and 14). A gate stack 808 is formed on top of the first layer 3. The gate stack includes a gate dielectric layer 6 and a gate electrode layer 62. The gate stack is positioned over a channel region 41. The device is enclosed by a side wall 809. The label 101B points to the side wall 809. The label 801 points to the entire device structure.



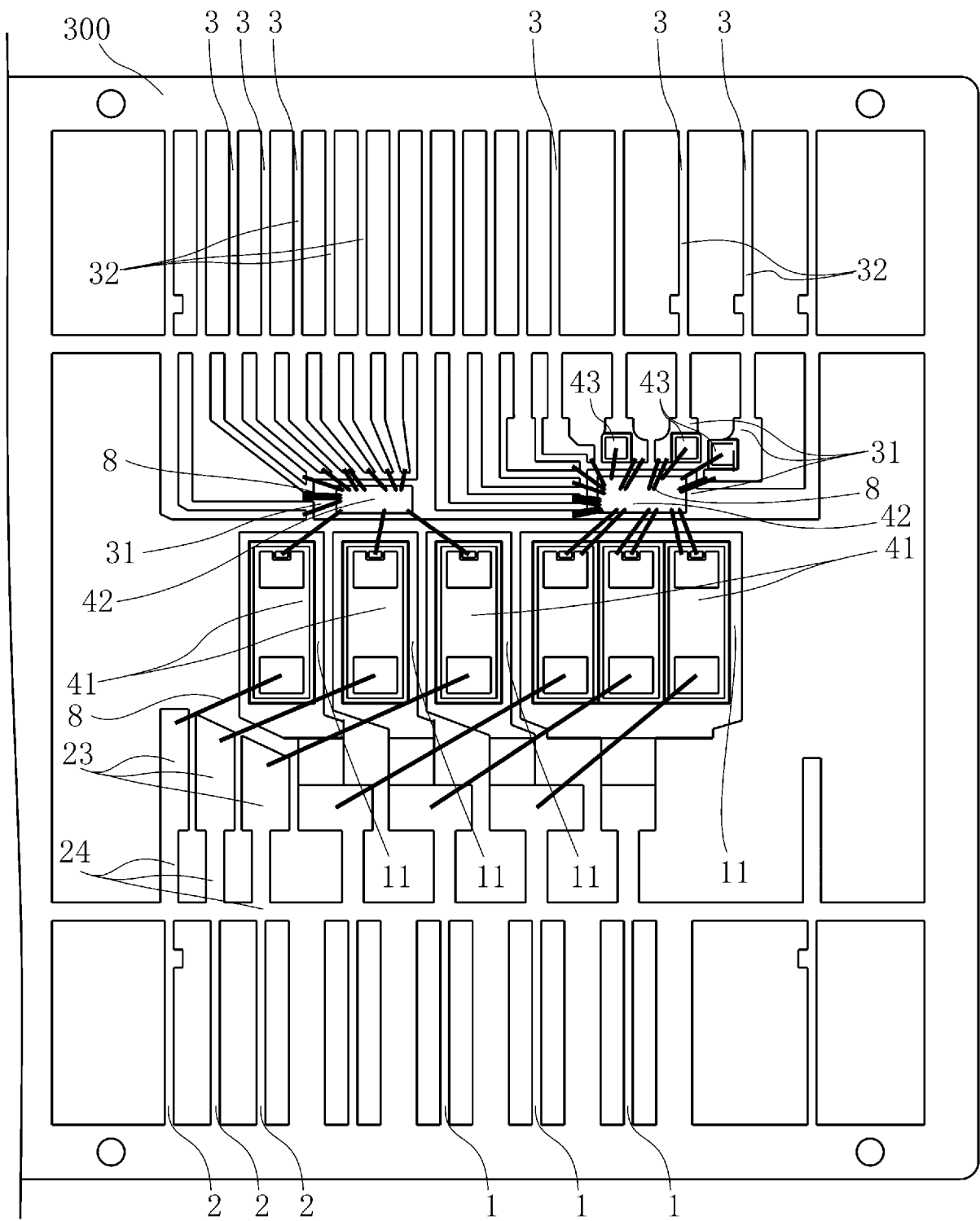
[図14]



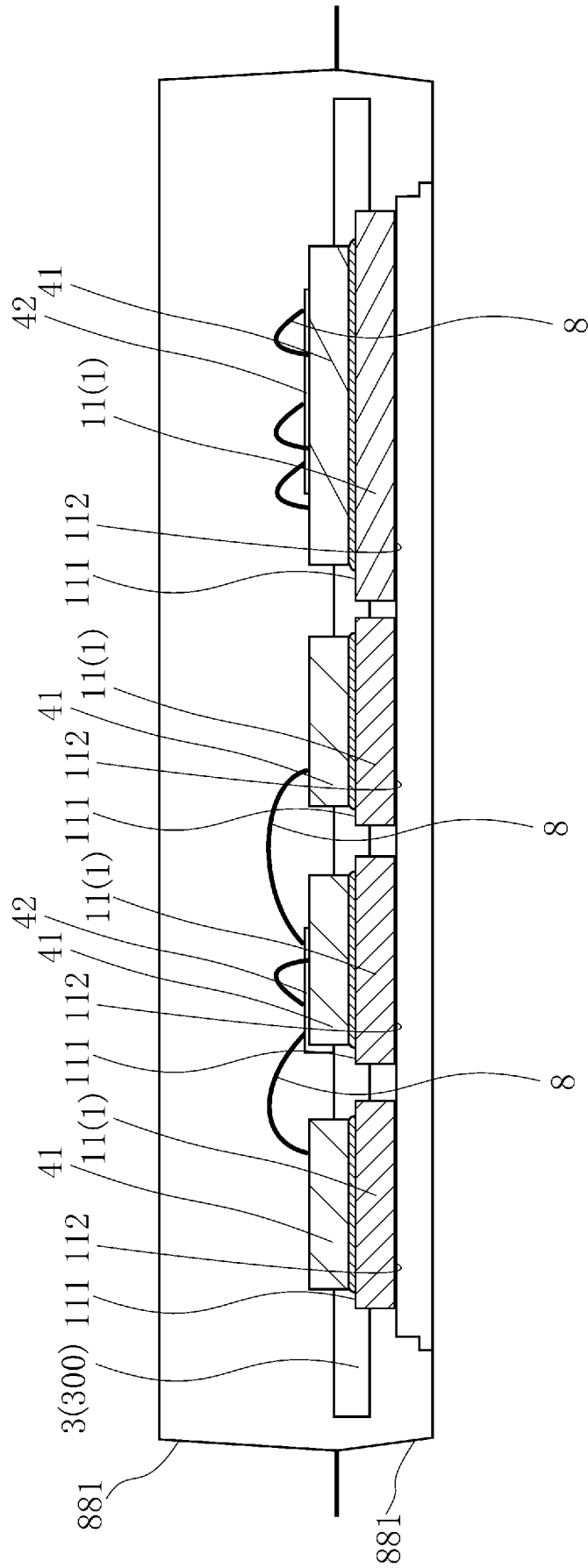
[図16]



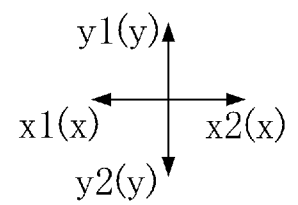
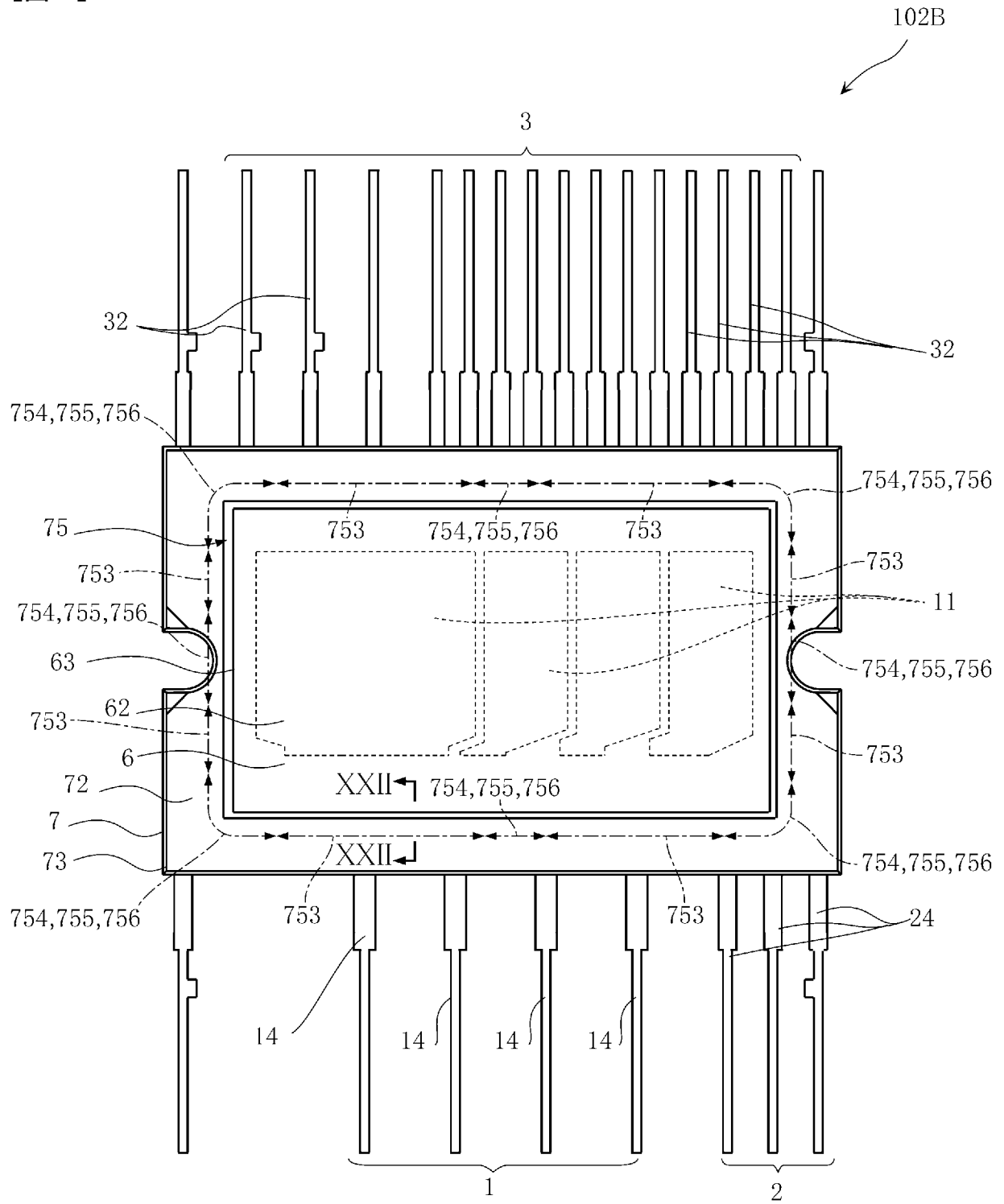
[図17]



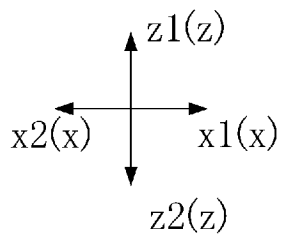
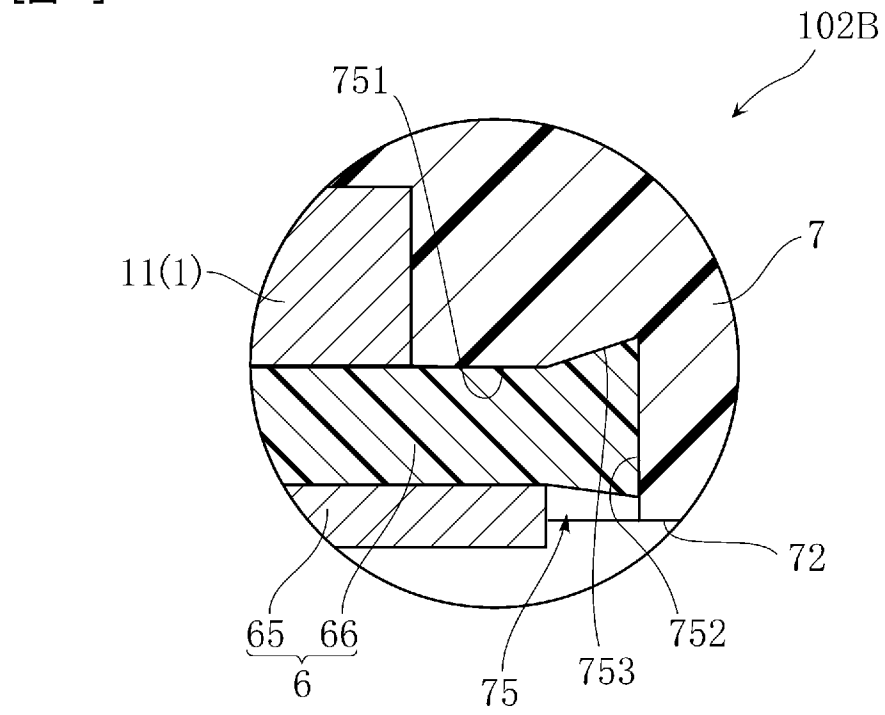
[図18]

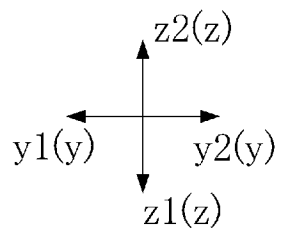


[図21]

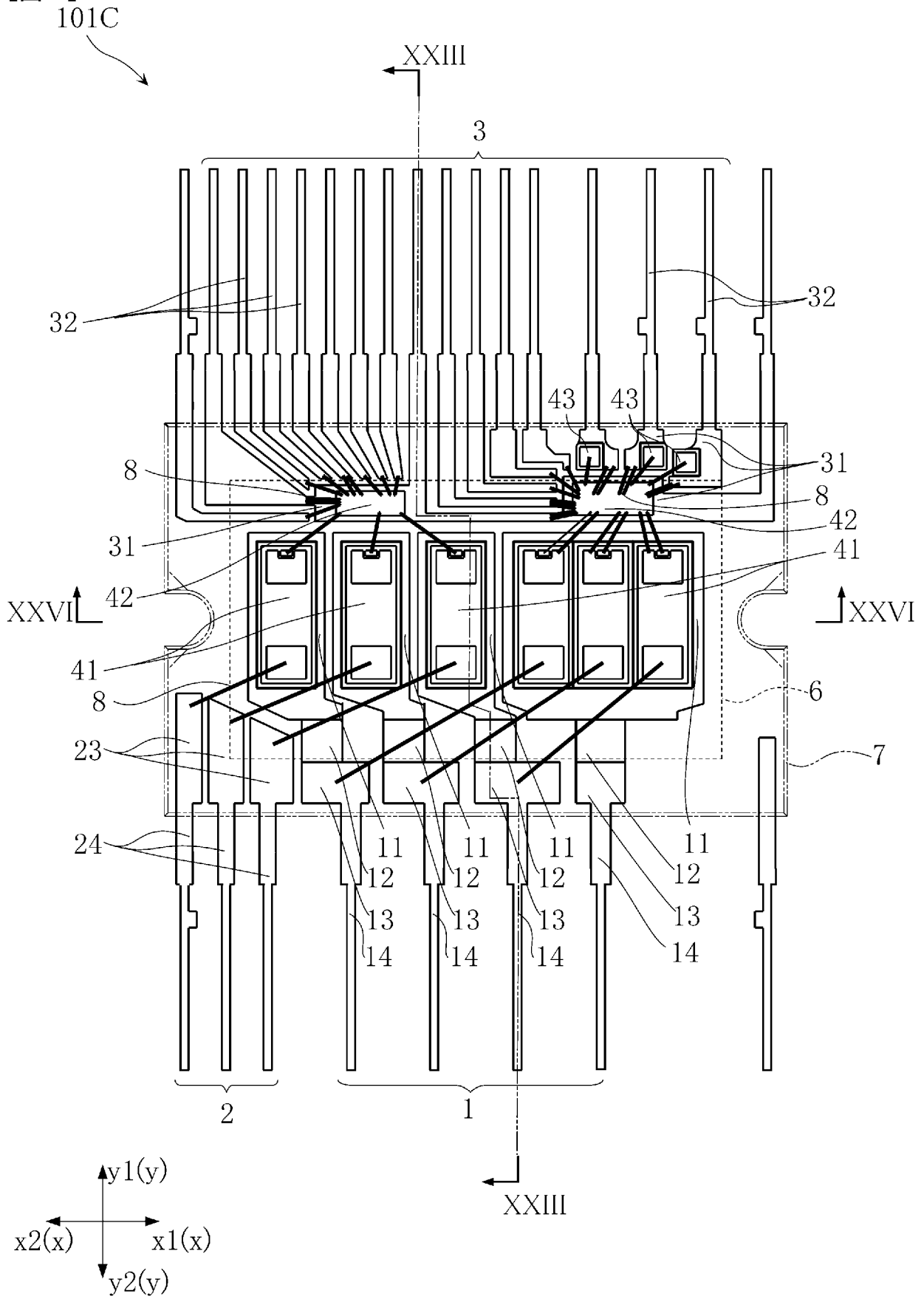


[図22]

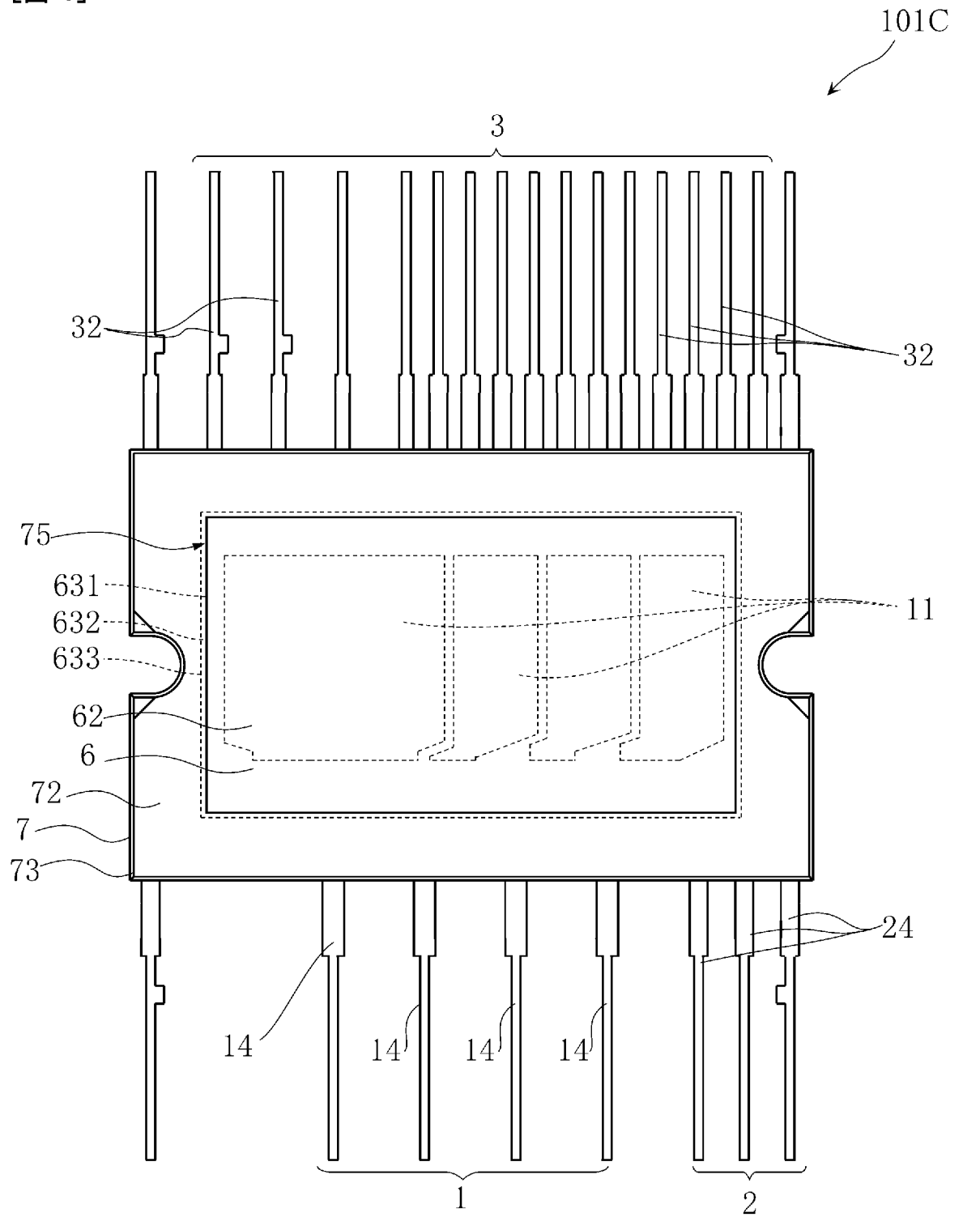


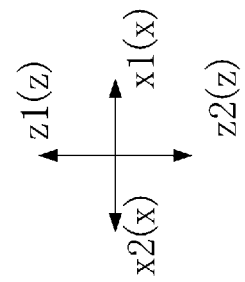
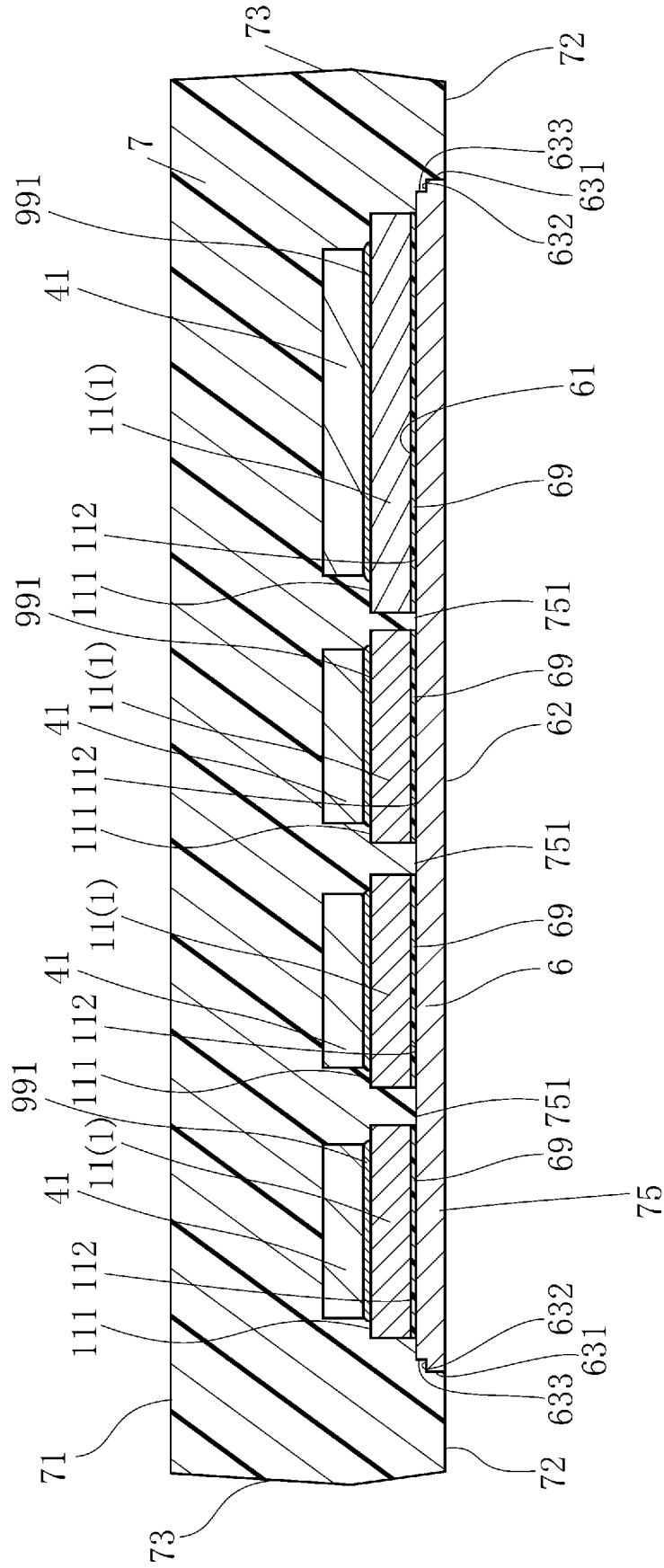
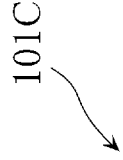
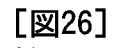
[illegible]

[図24]

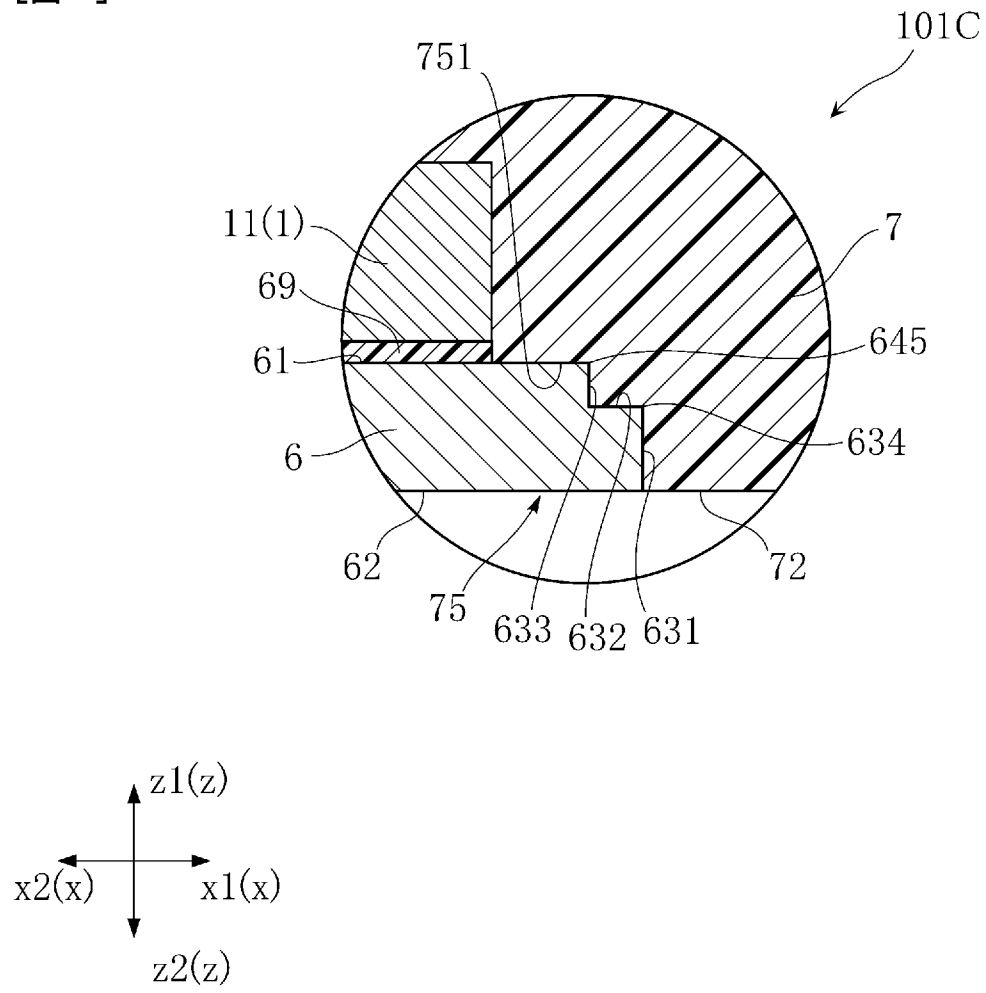


[図25]

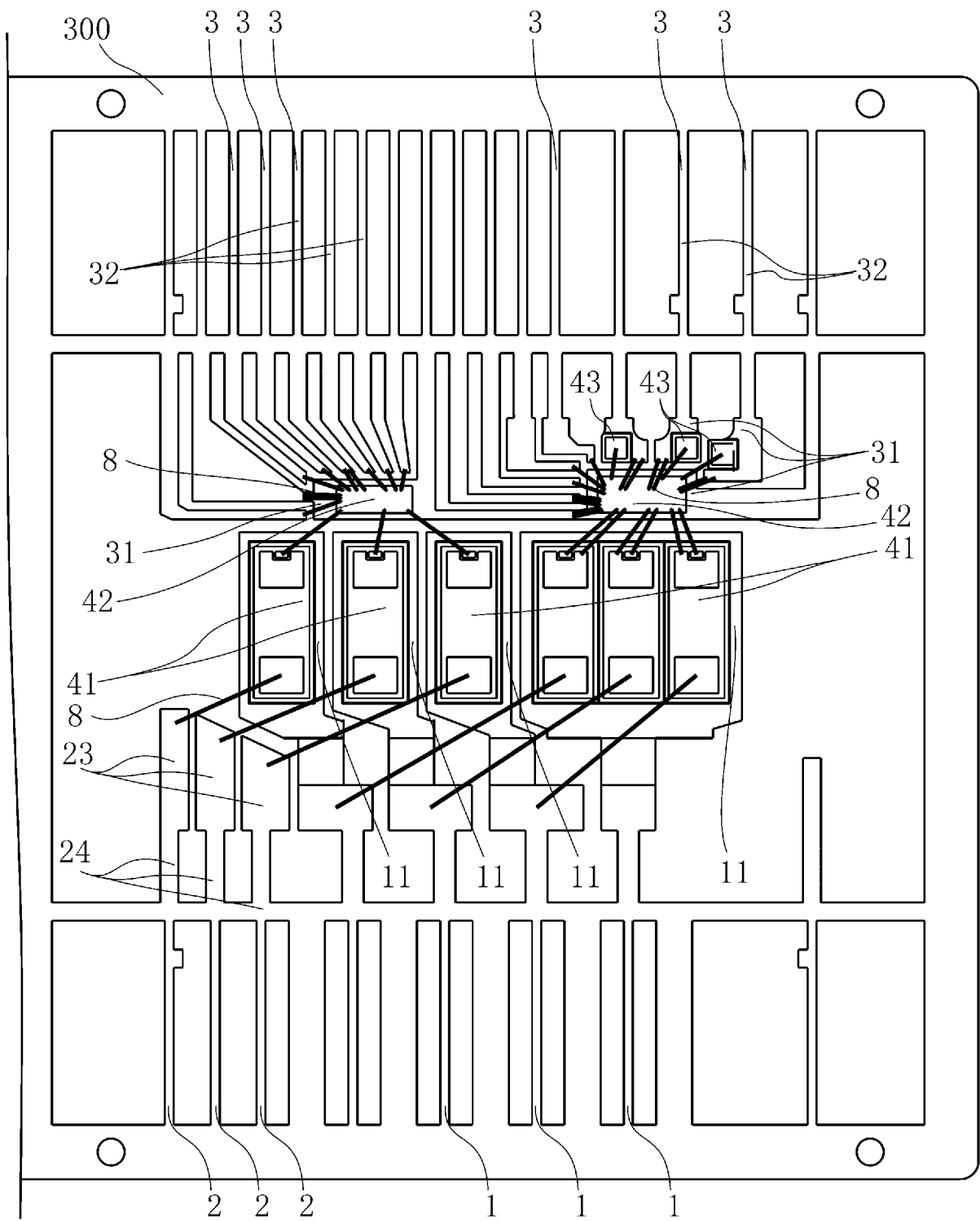




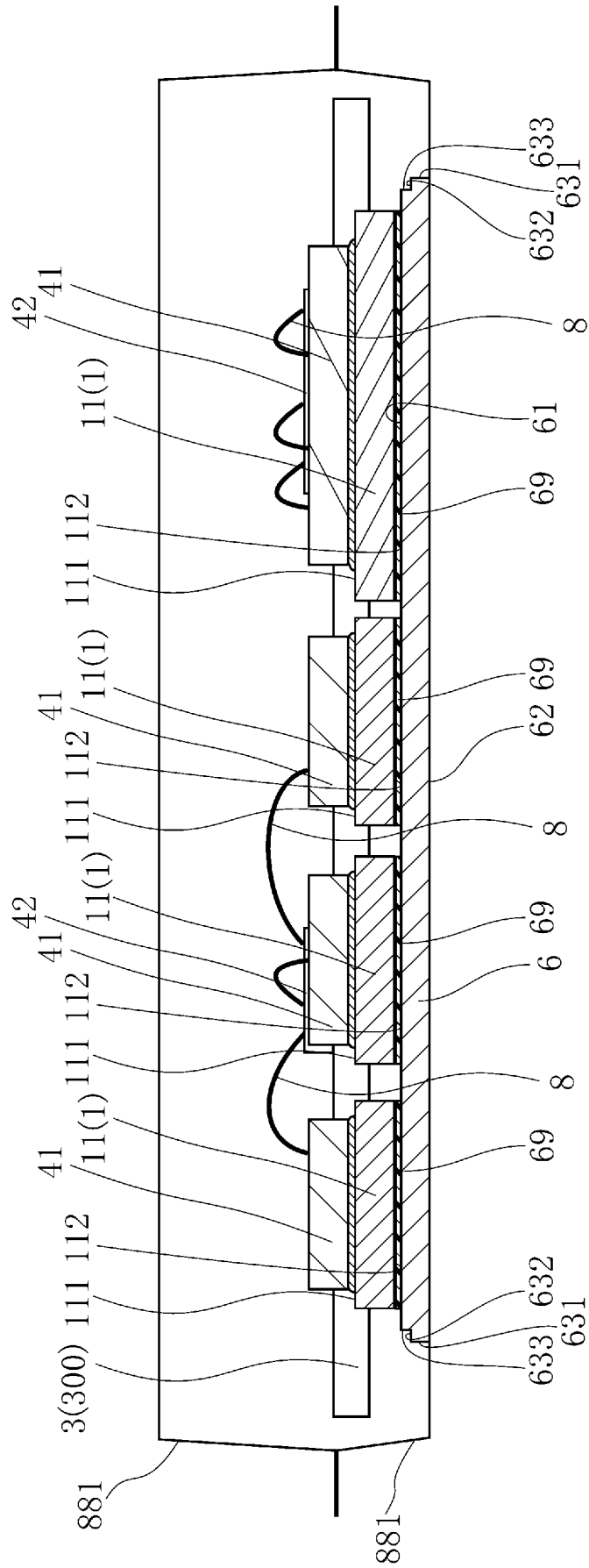
[図27]



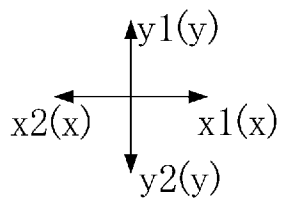
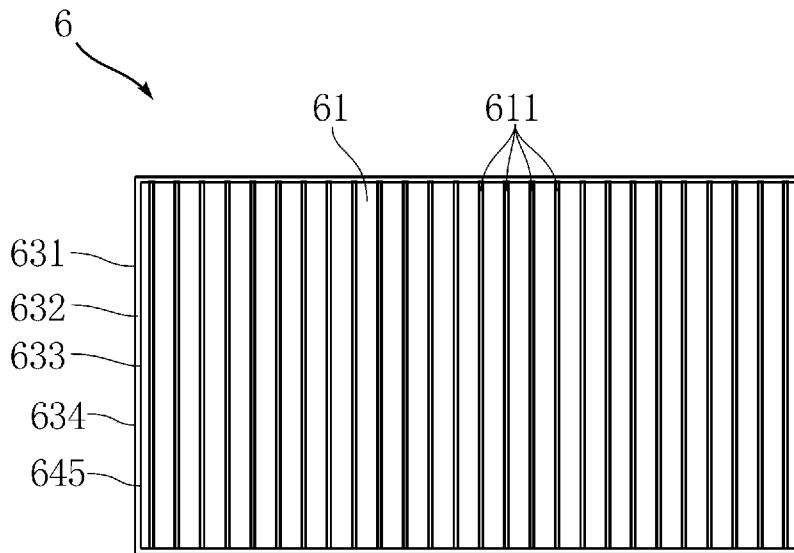
[図28]



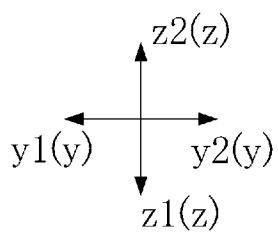
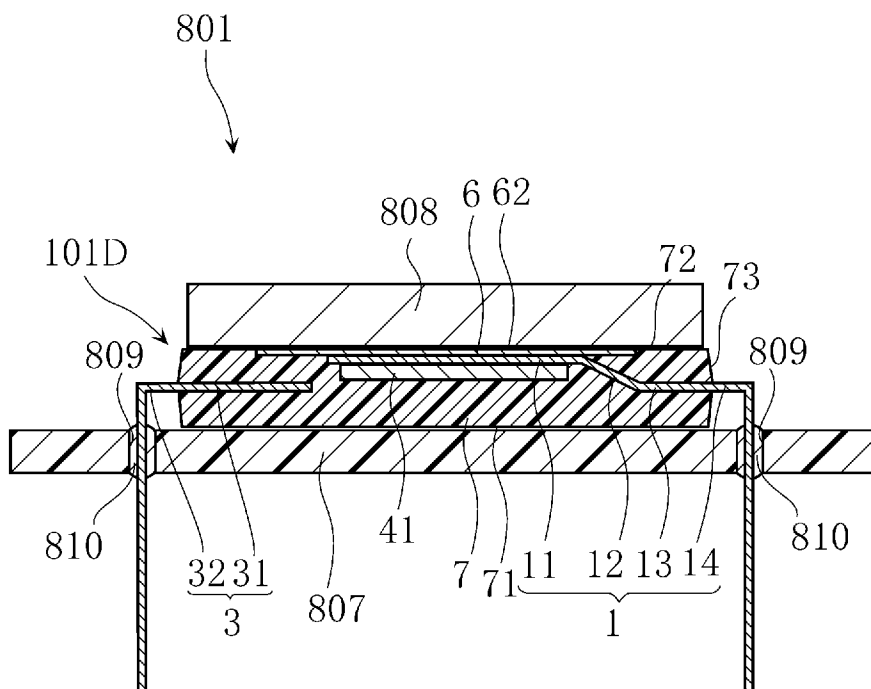
[図29]



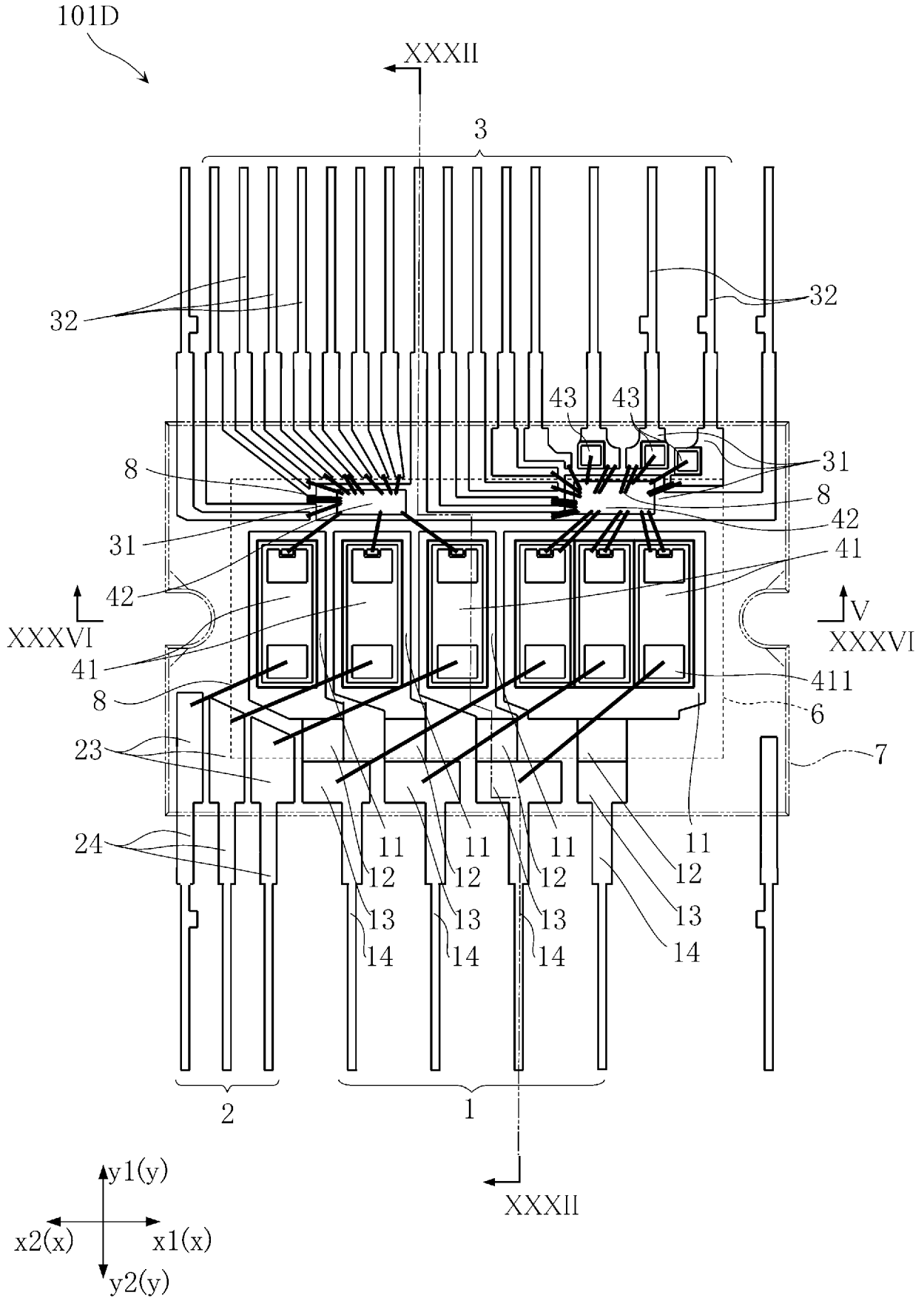
[図31]



[図32]



[図33]



101D

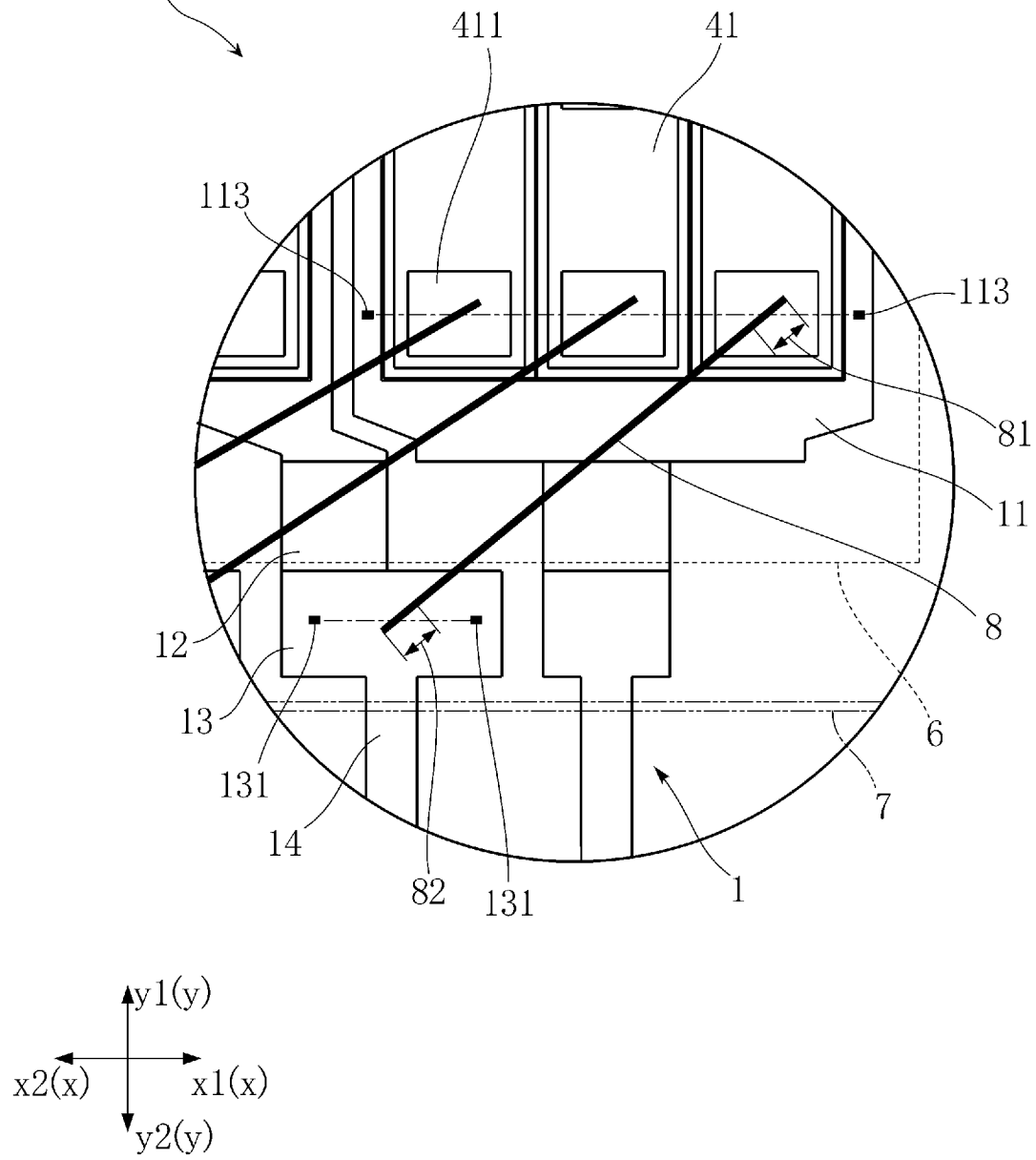
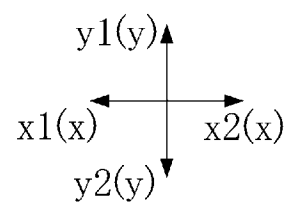
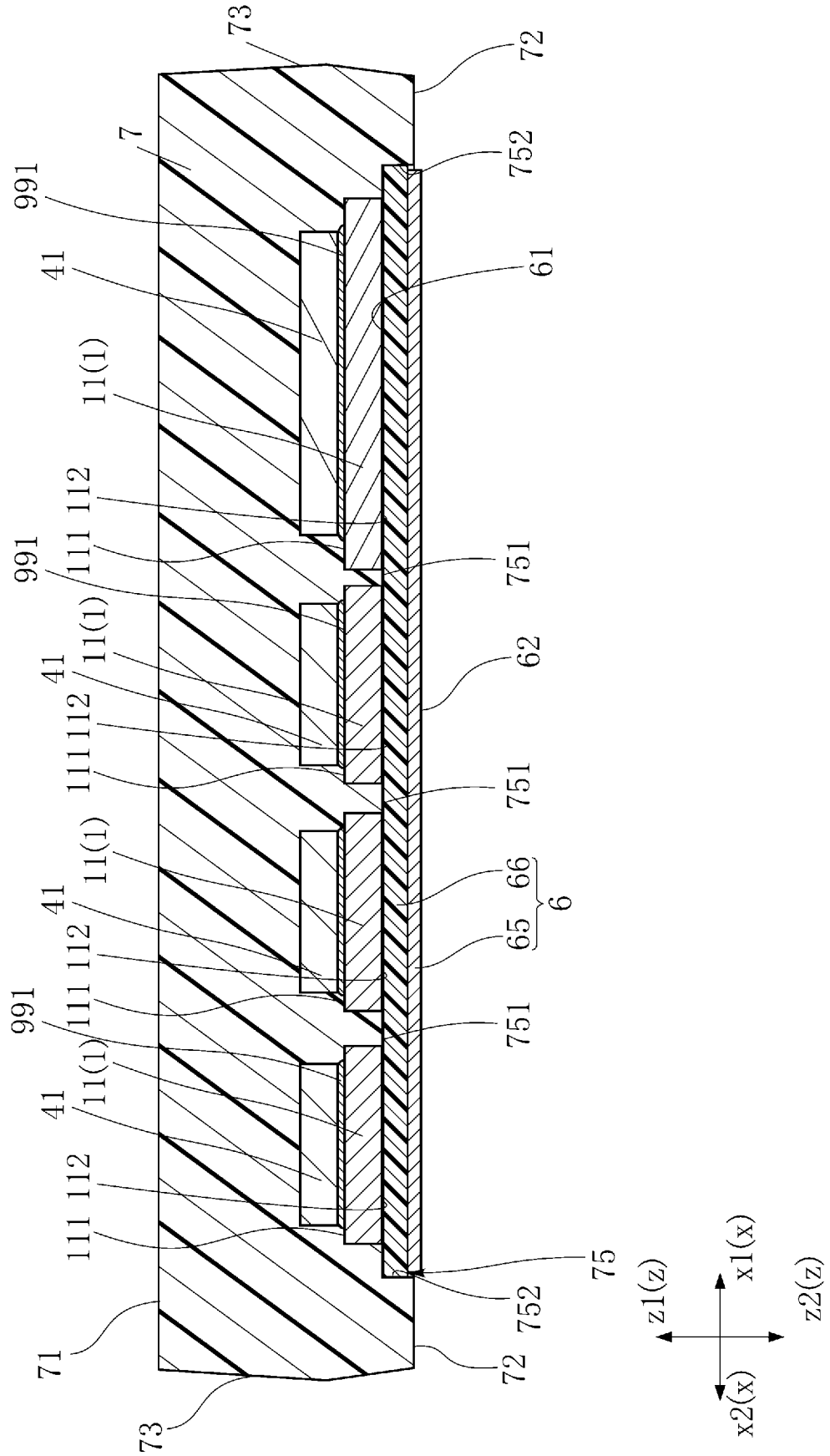


FIG. 10 is a schematic diagram of a semiconductor device 101D. The diagram shows a central rectangular area representing a chip or die, surrounded by a larger rectangular frame. Inside the central area, there are several dashed lines indicating internal structures or patterns. The central area is labeled with reference numerals 6, 7, 72, 73, 75, and 752. The surrounding frame is labeled with 32. Above the central area, there is a horizontal row of vertical bars, some of which are grouped by a bracket labeled 3. Below the central area, there is another horizontal row of vertical bars, some of which are grouped by a bracket labeled 1. To the right of the central area, there is a vertical column of vertical bars, some of which are grouped by a bracket labeled 2. The entire device is labeled 101D.

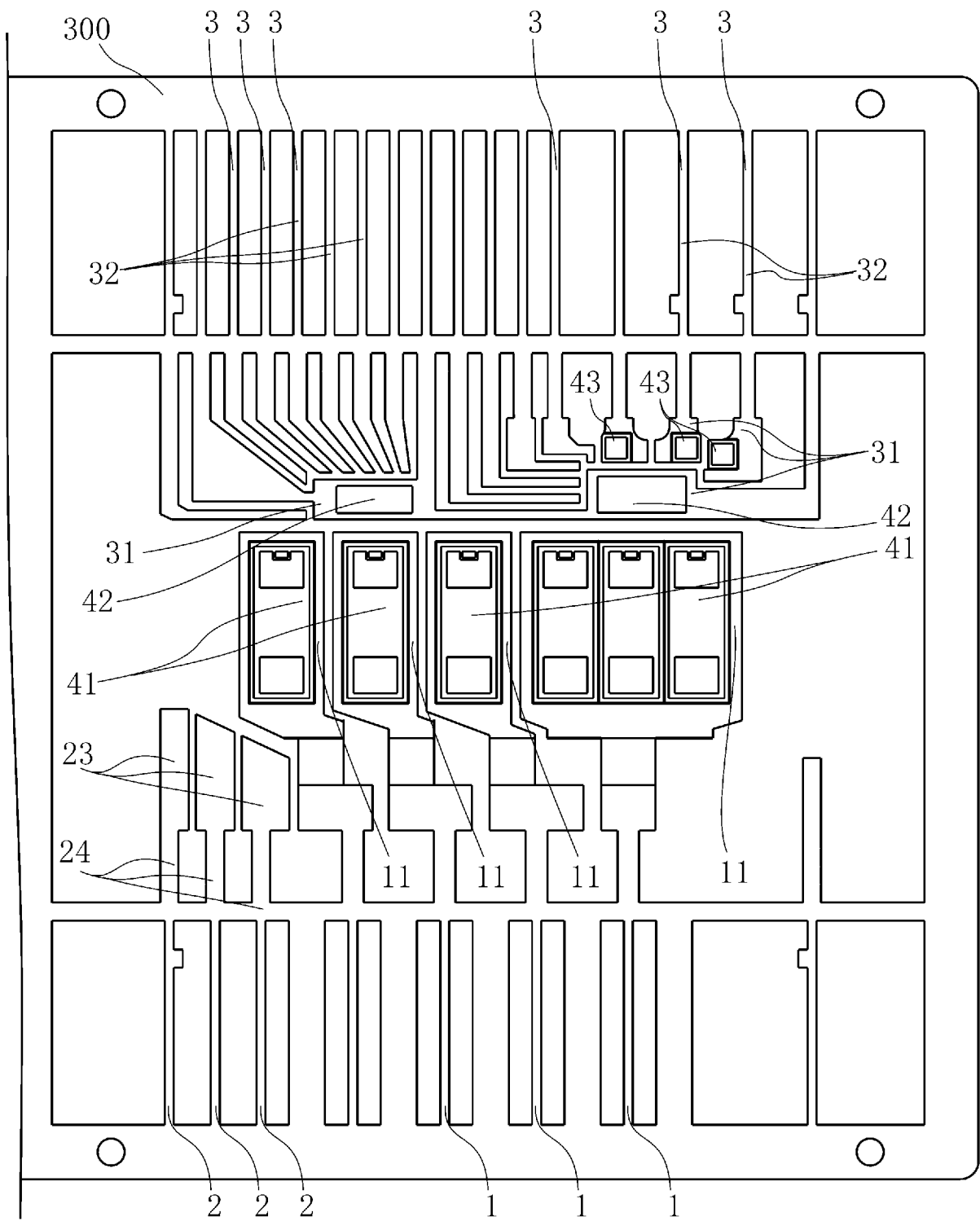


[図36]

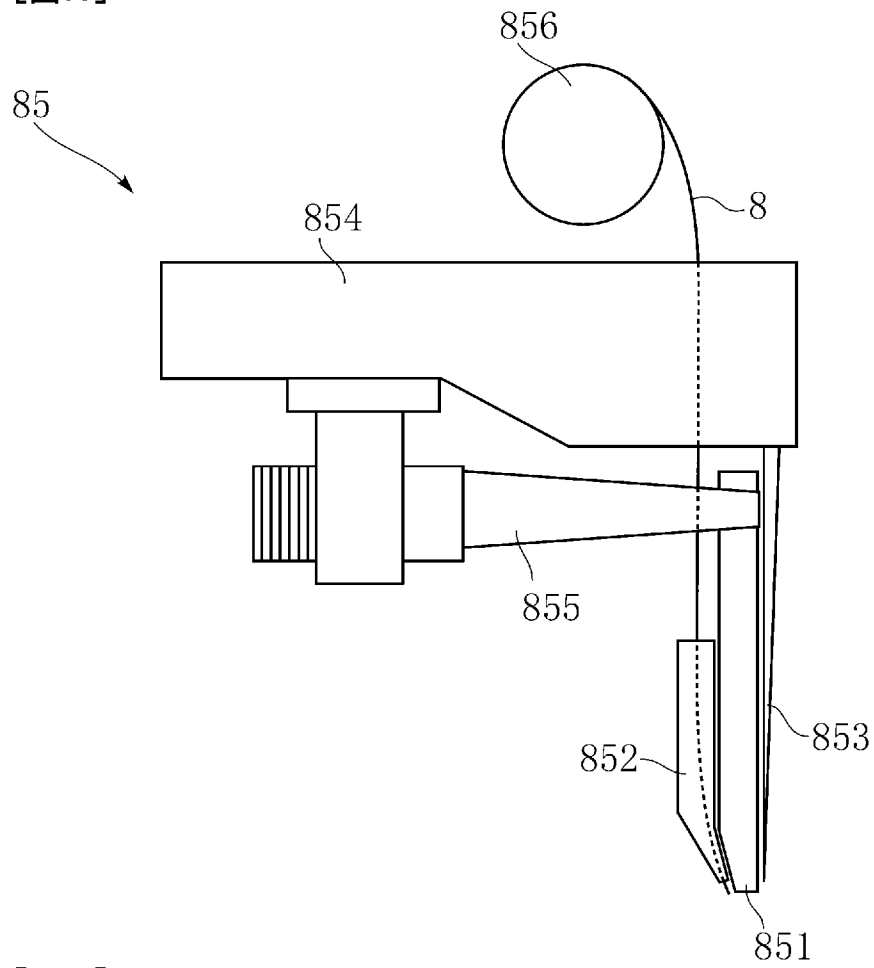
101D



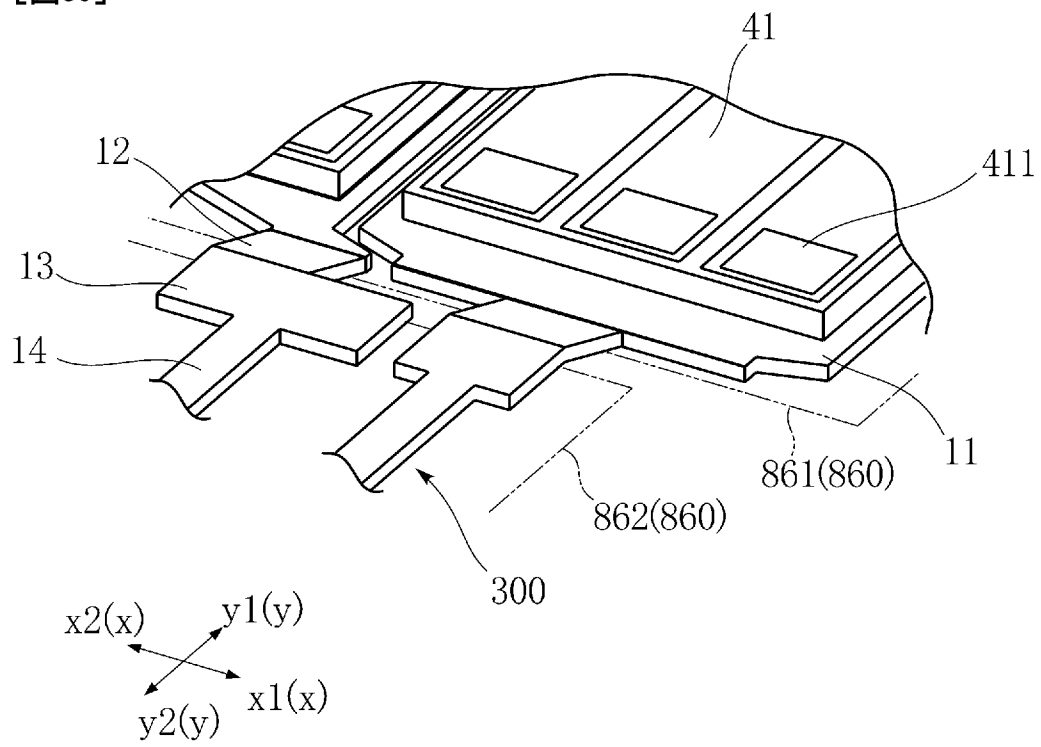
[図37]



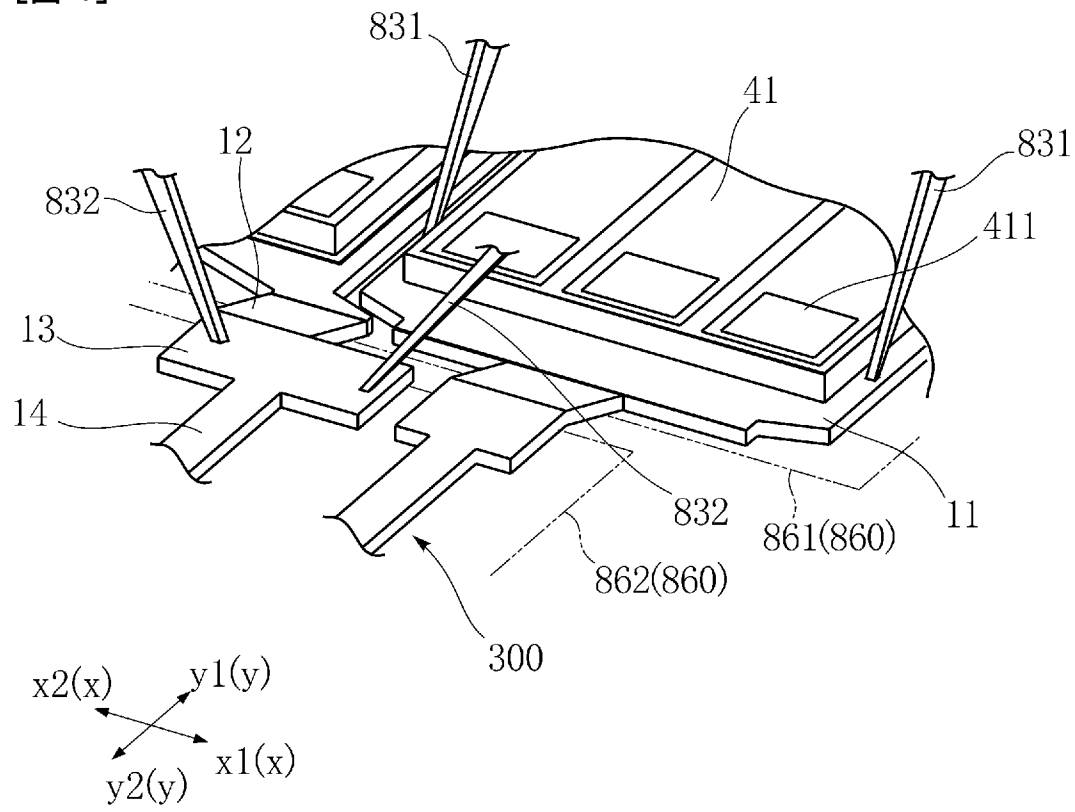
[図38]



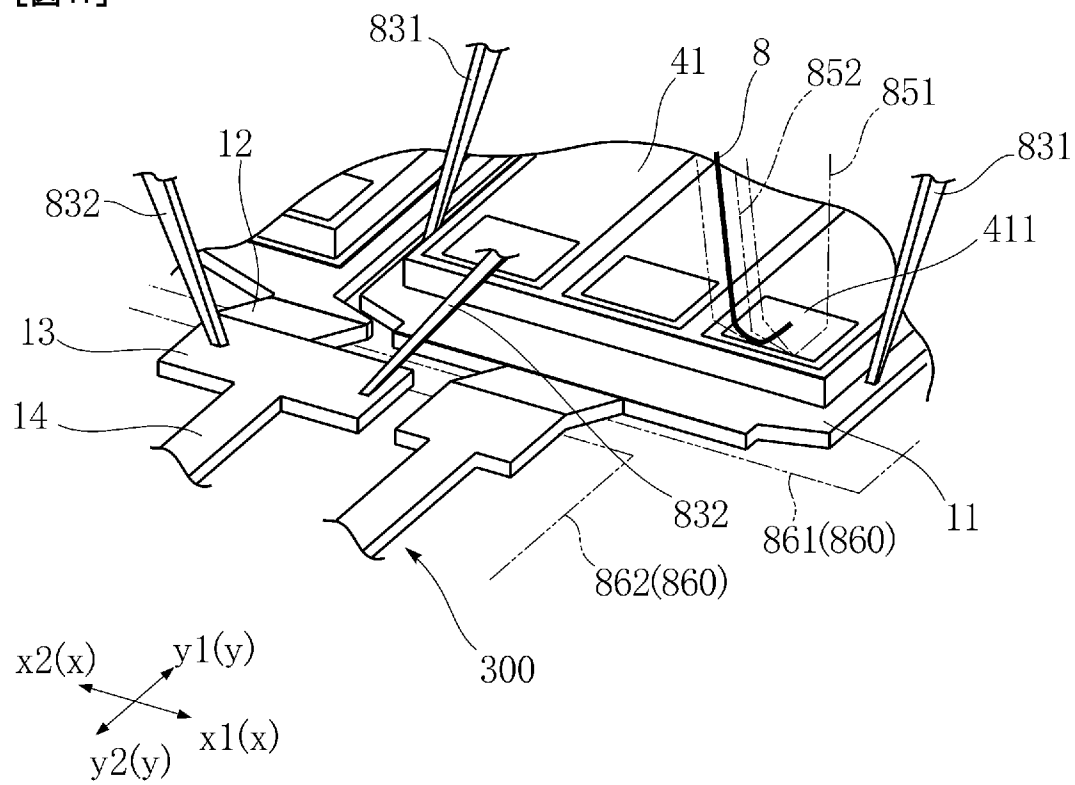
[図39]



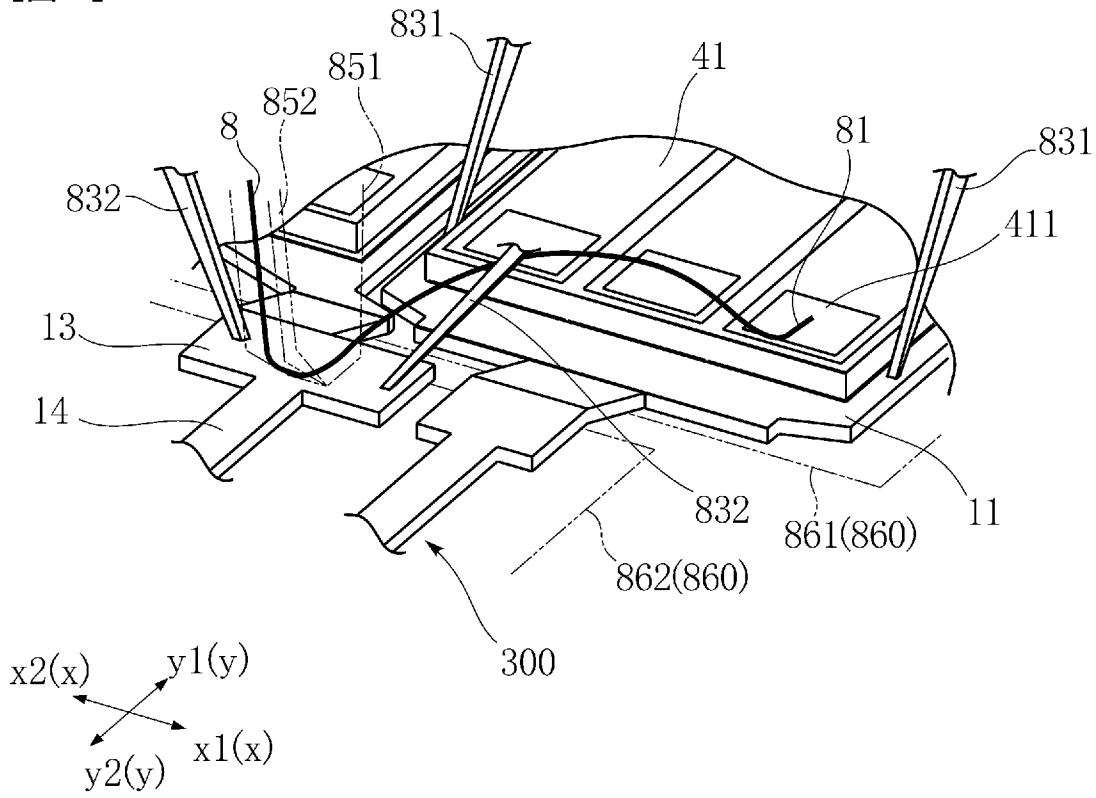
[図40]



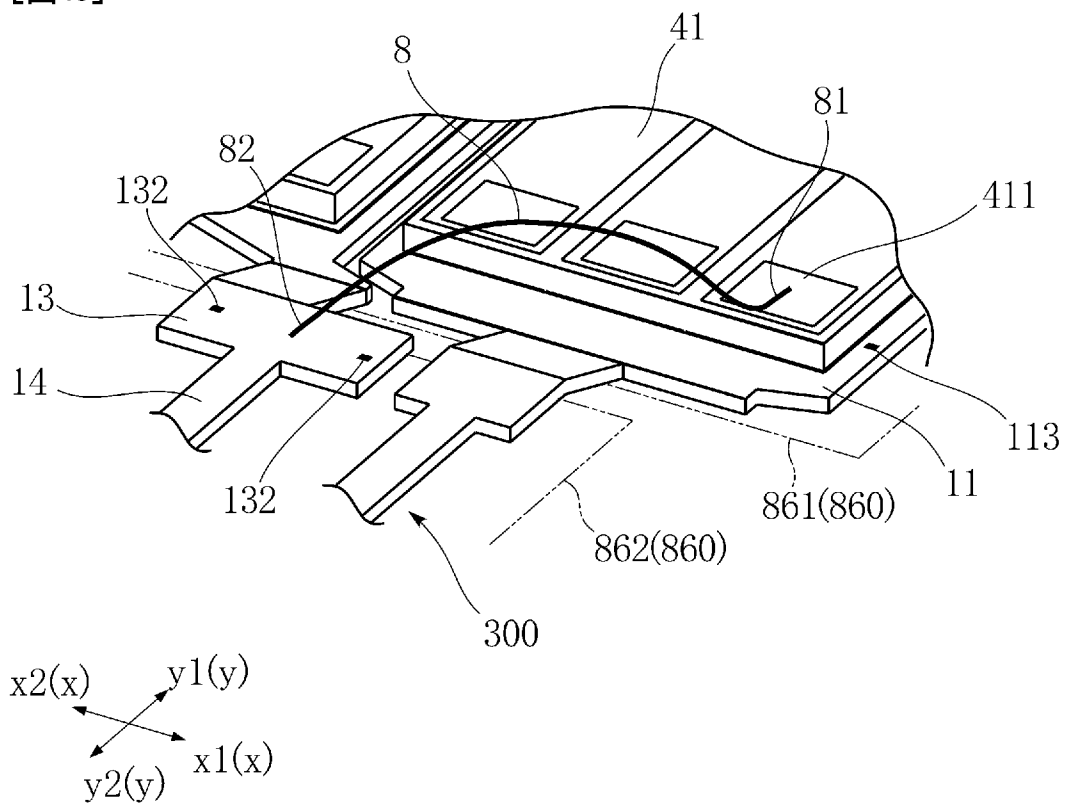
[図41]



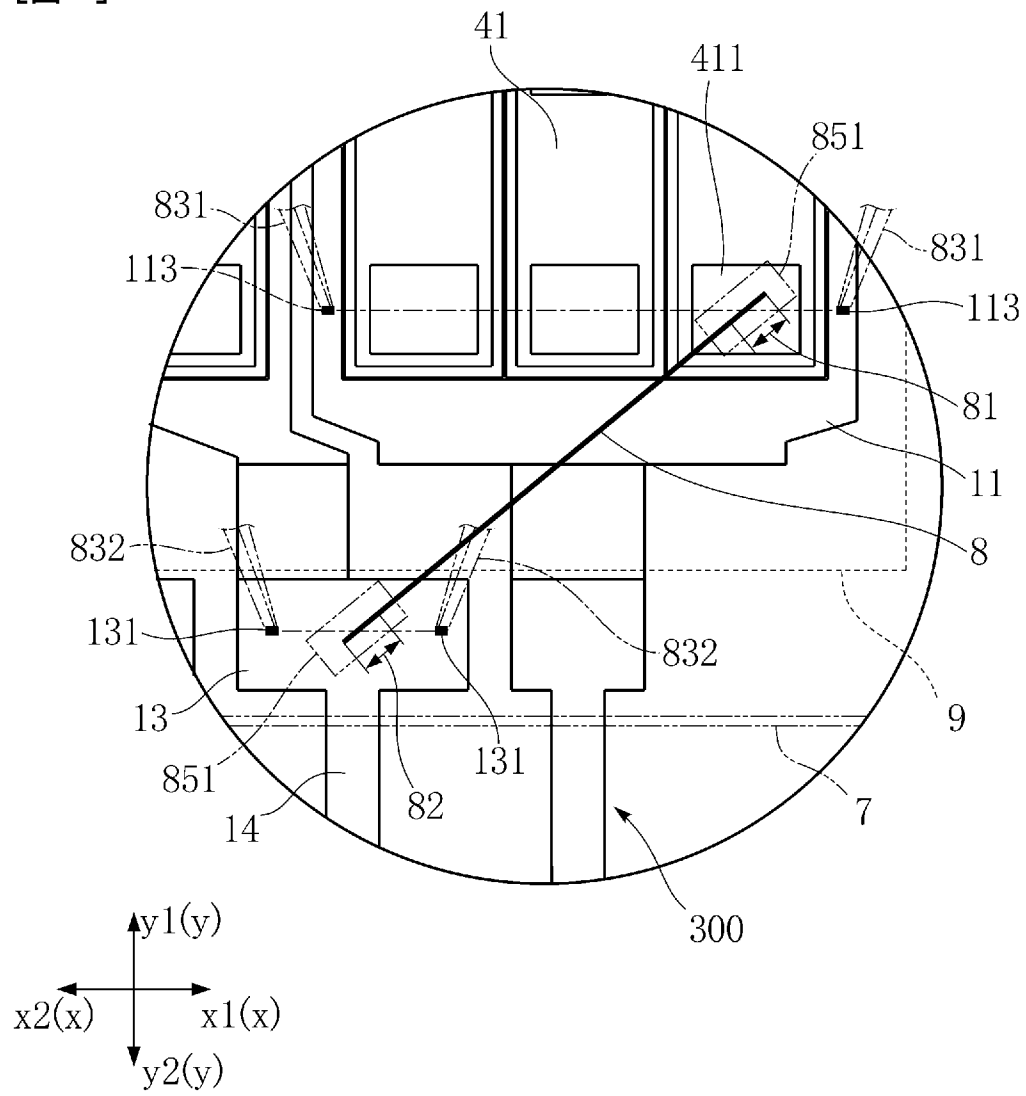
[図42]



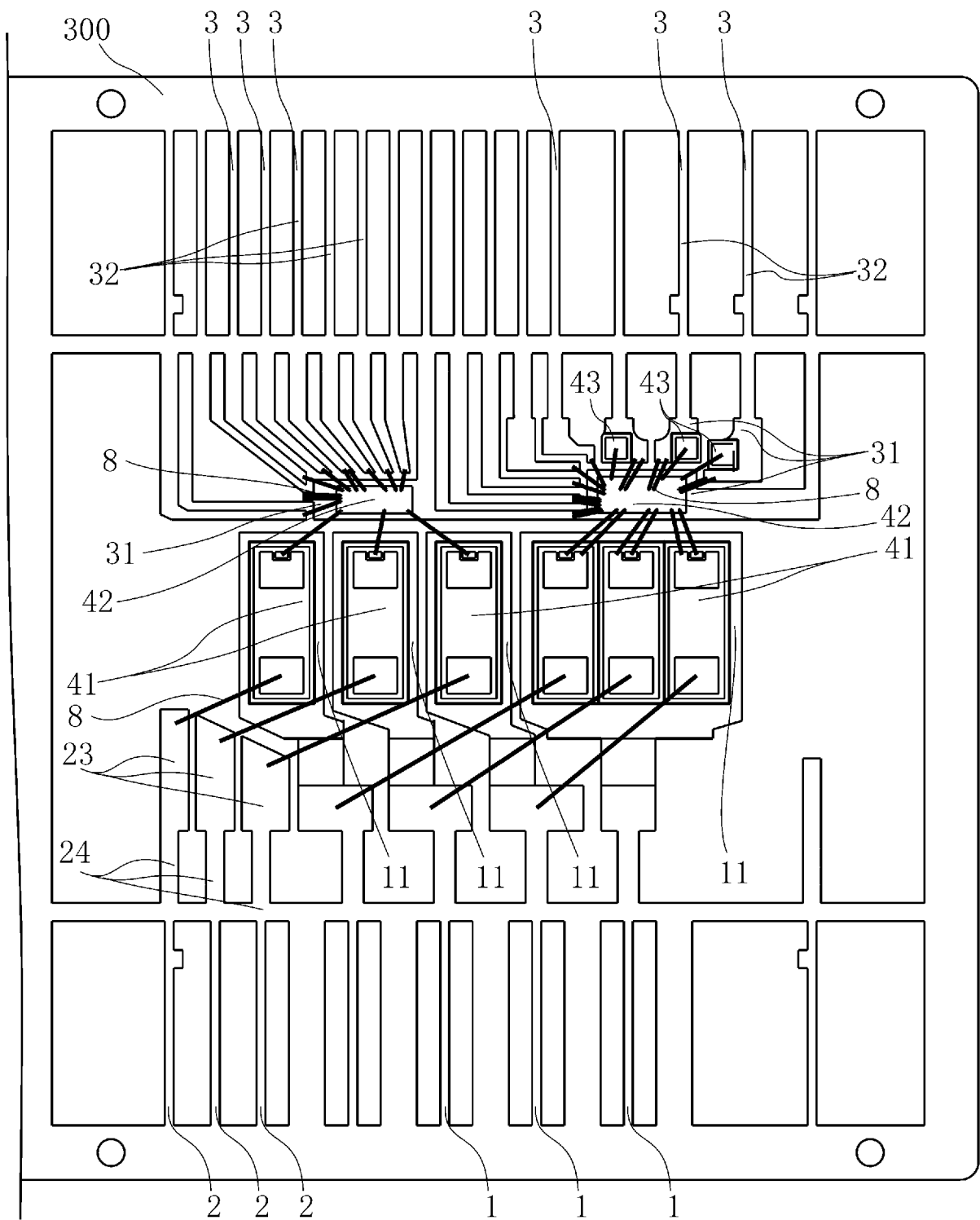
[図43]



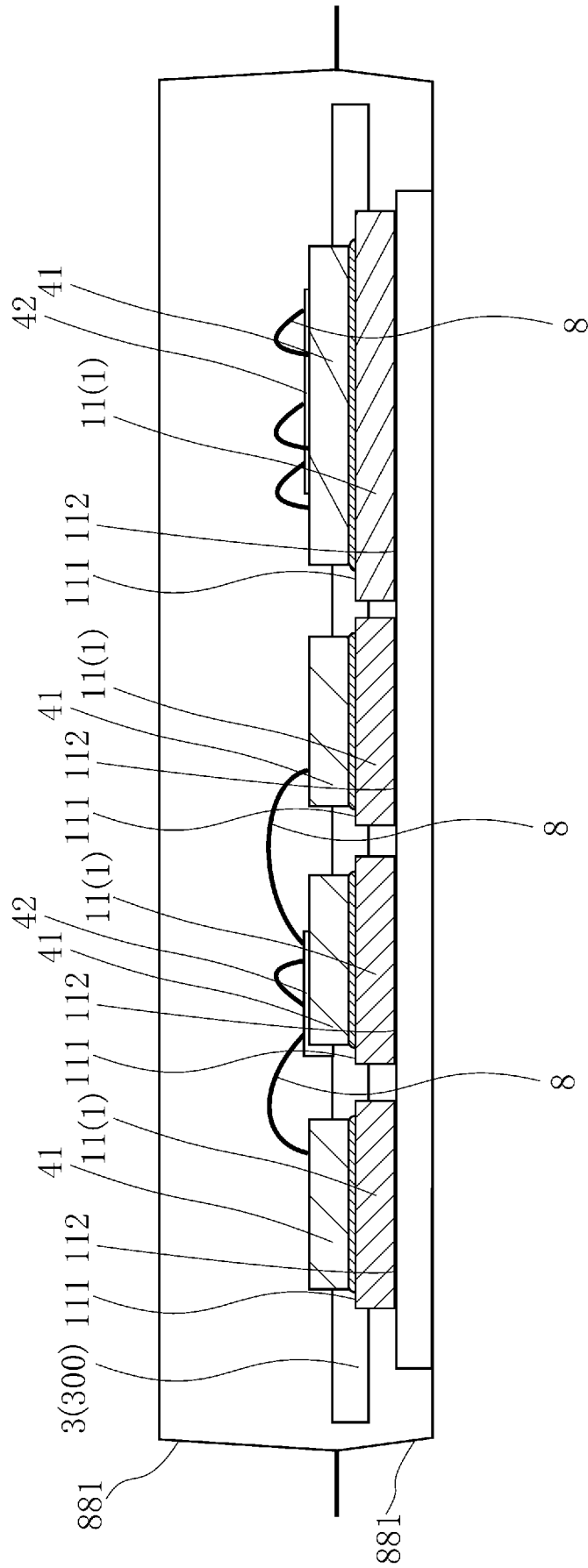
[図44]



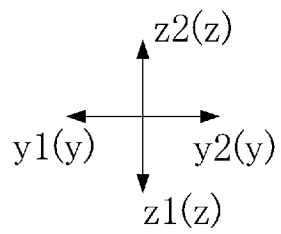
[図45]



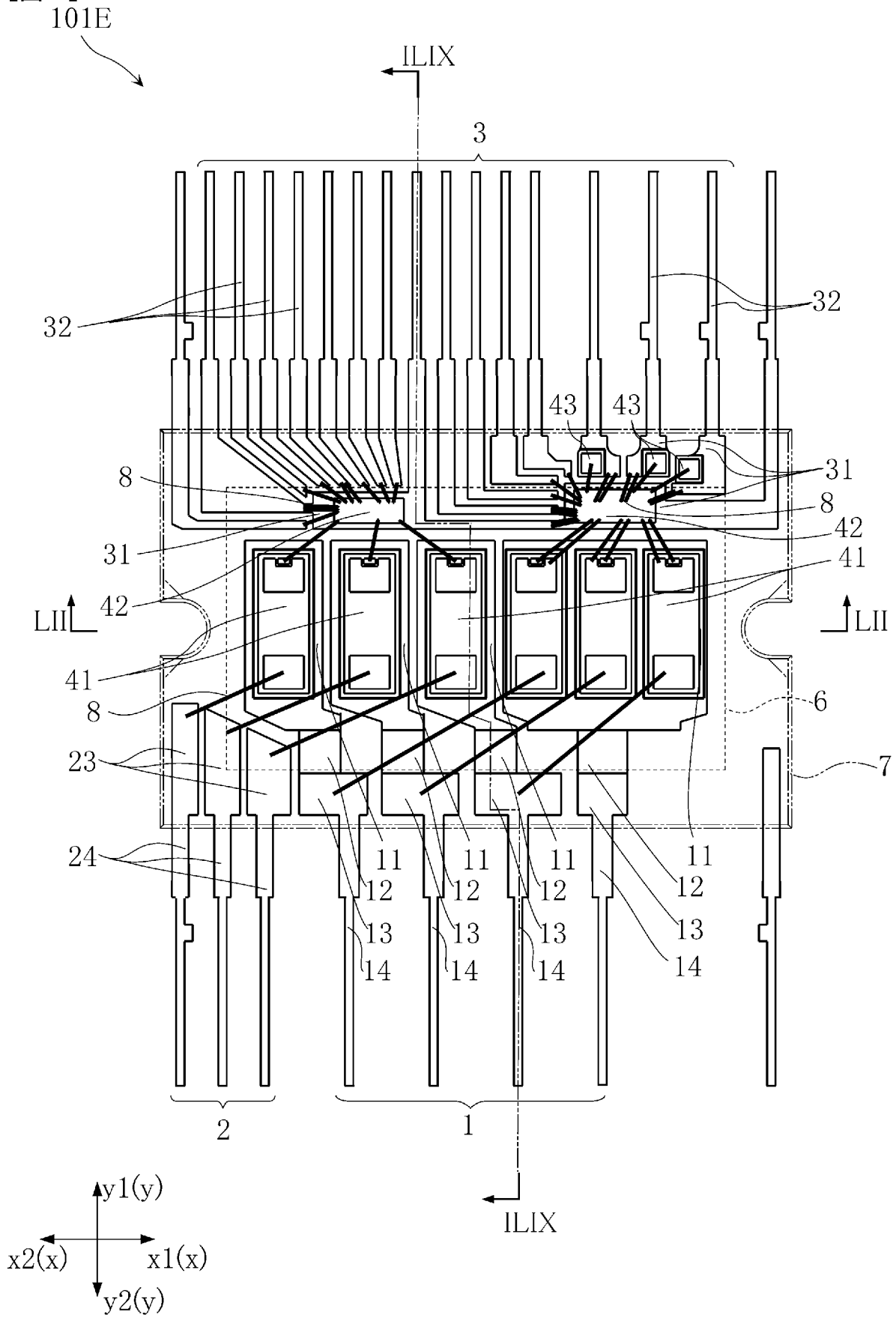
[図46]



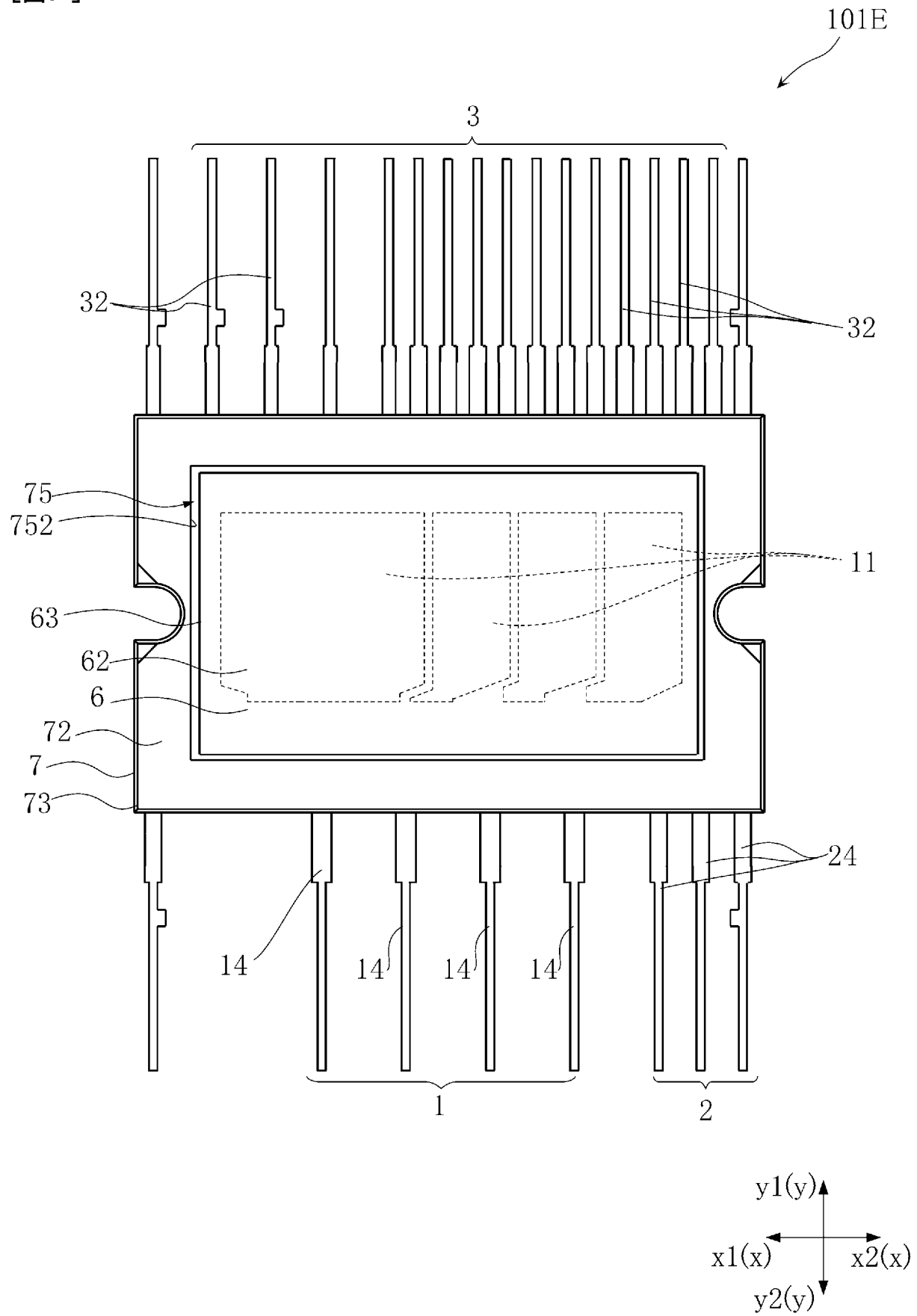
A cross-sectional view of a semiconductor device 801. The device features a substrate 810 with a central region 807. On top of the substrate, there is a layer 808. Within this layer, there are two main regions: a central region 6 and two side regions 62. The central region 6 contains a sub-region 72. The side regions 62 contain sub-regions 73 and 71. The central region 6 is further divided into sub-regions 11, 12, 13, and 14, which are collectively labeled as 1. The side regions 62 are further divided into sub-regions 32 and 31, which are collectively labeled as 3. The entire device is surrounded by a protective layer 809. The device is labeled 801 at the top.



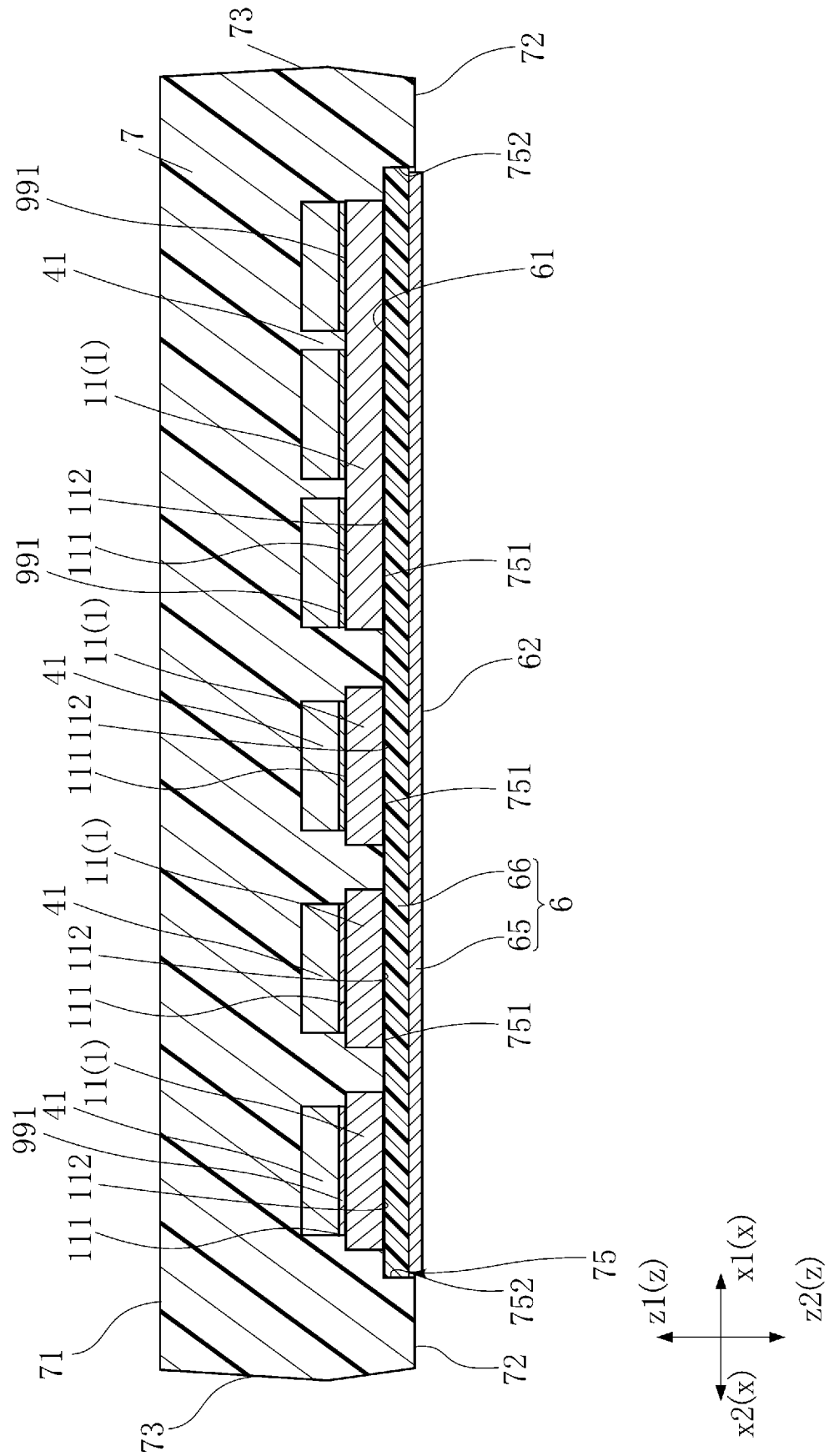
[図50]



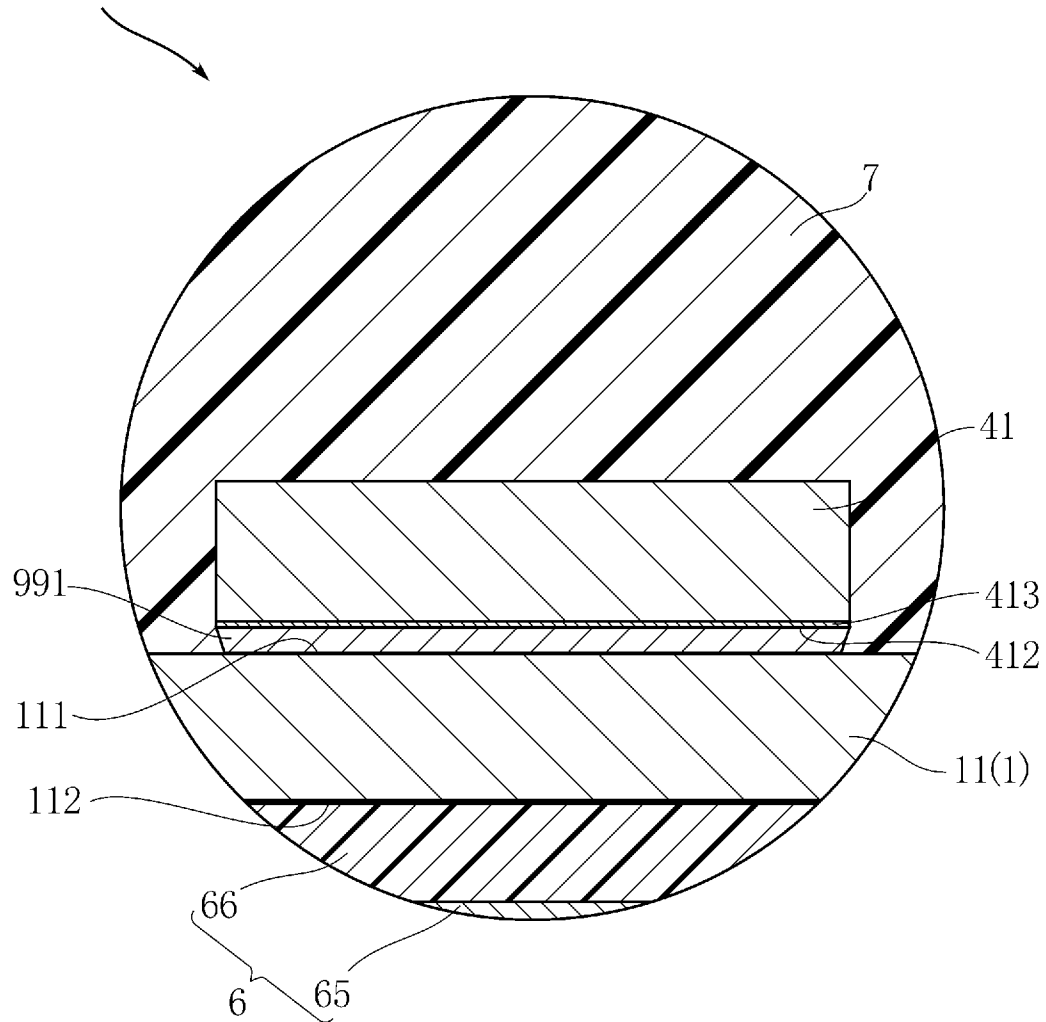
[図51]



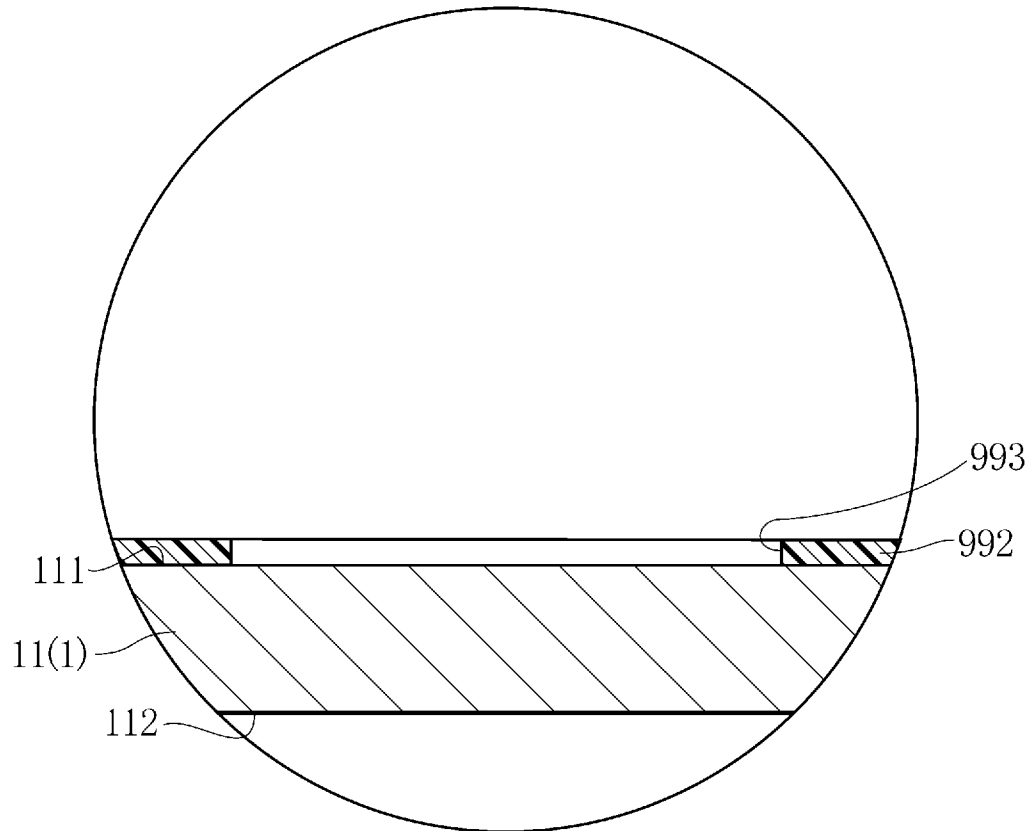
101E



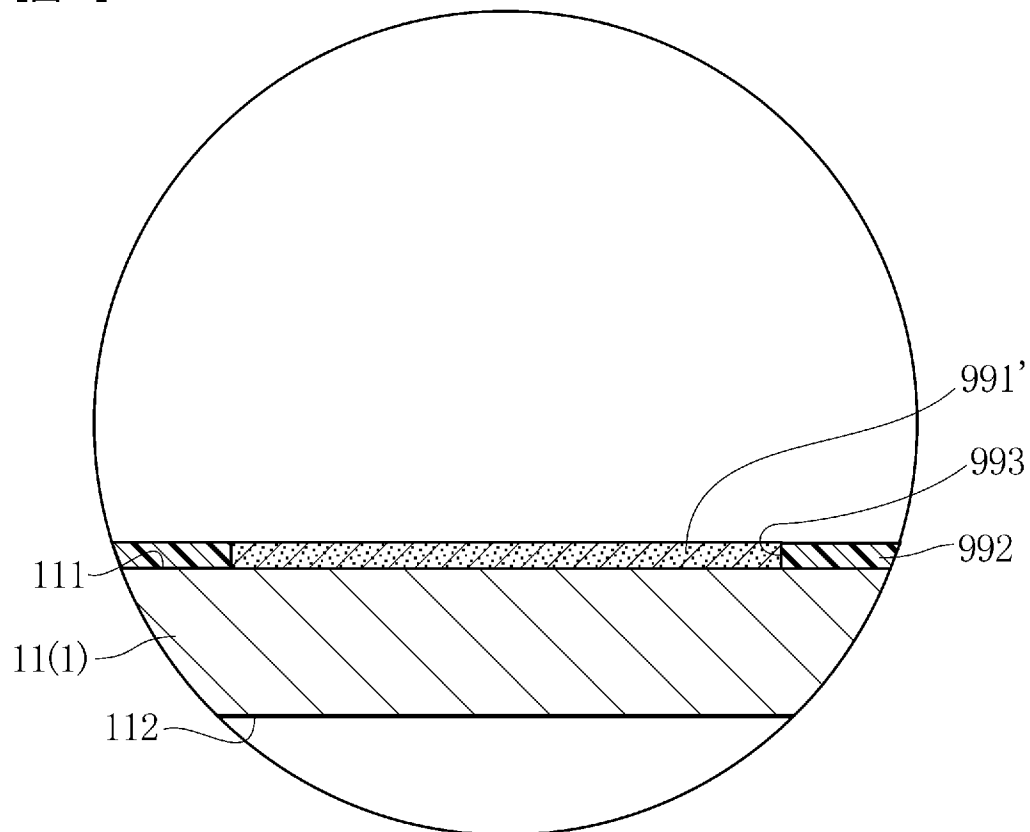
[図53]
101E



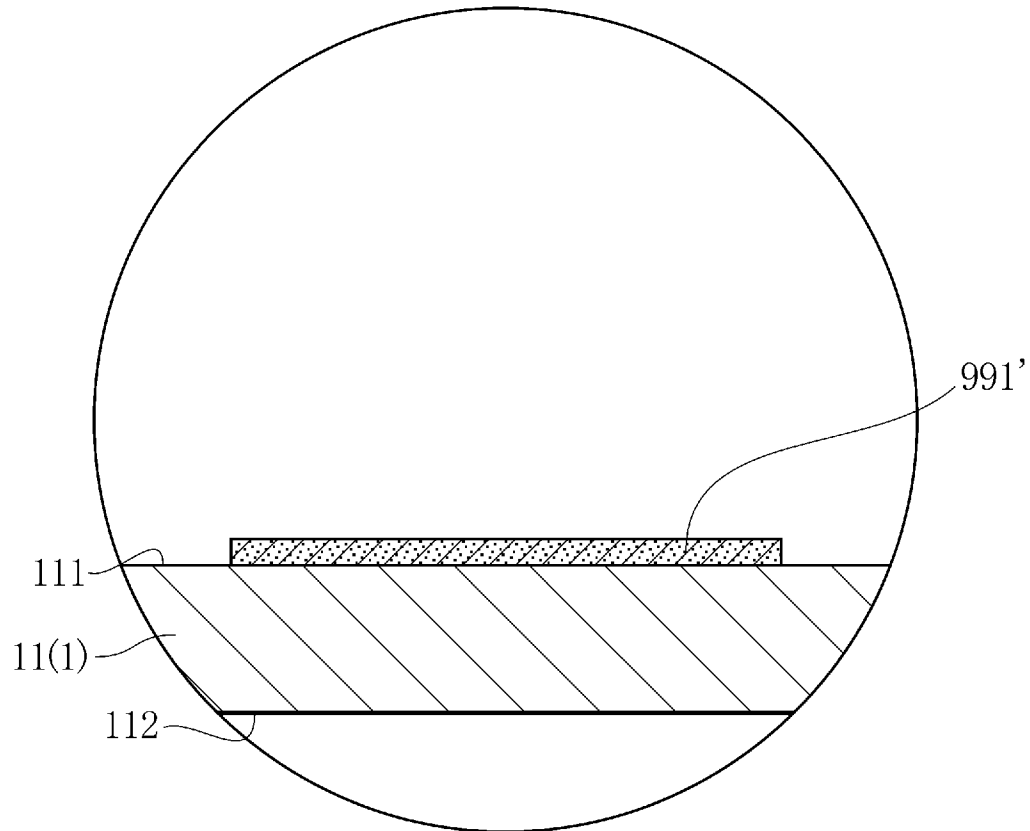
[図55]



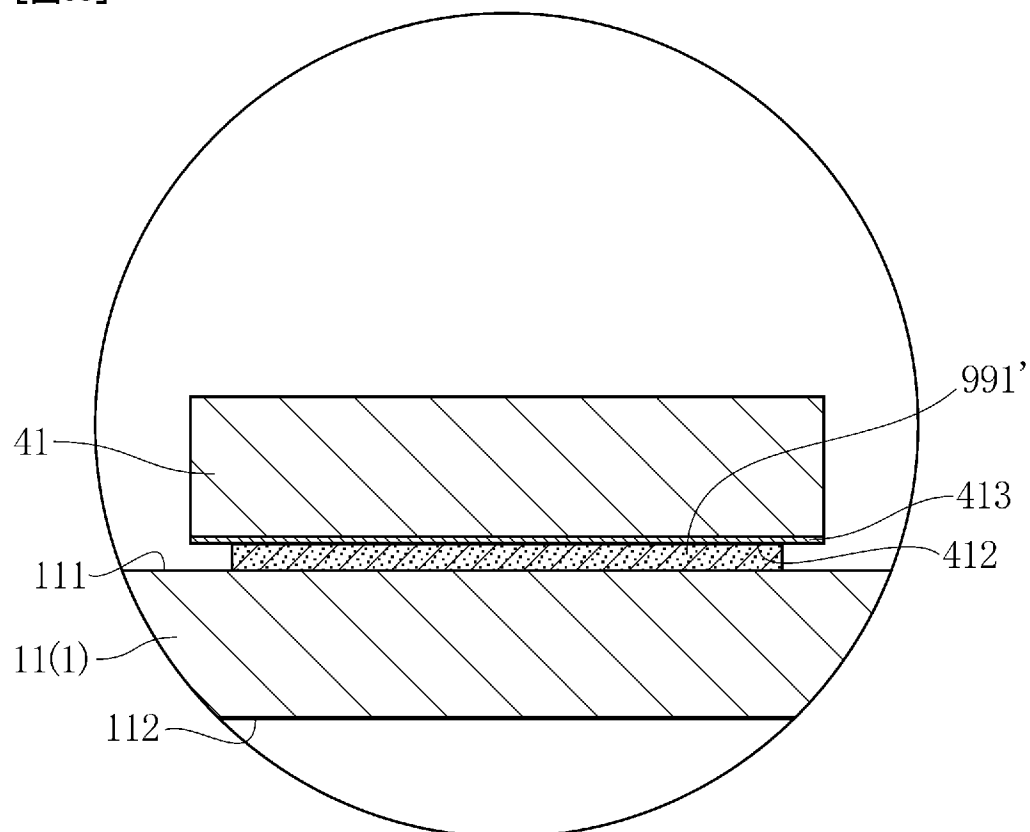
[図56]



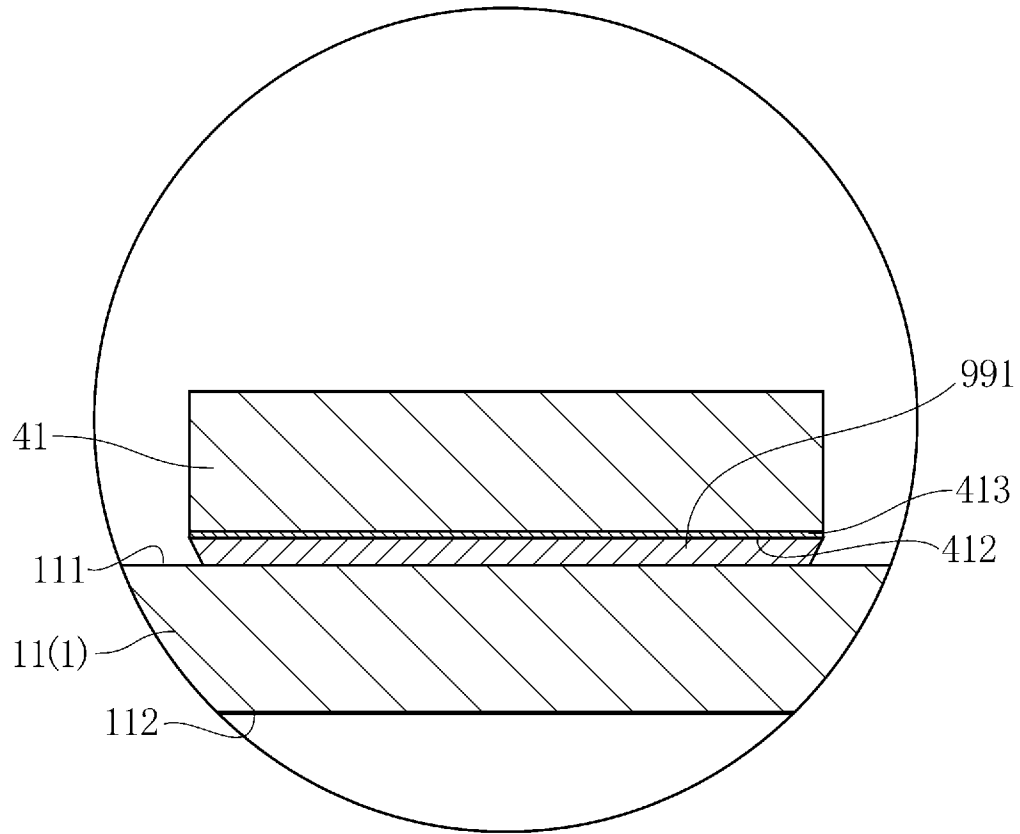
[図57]



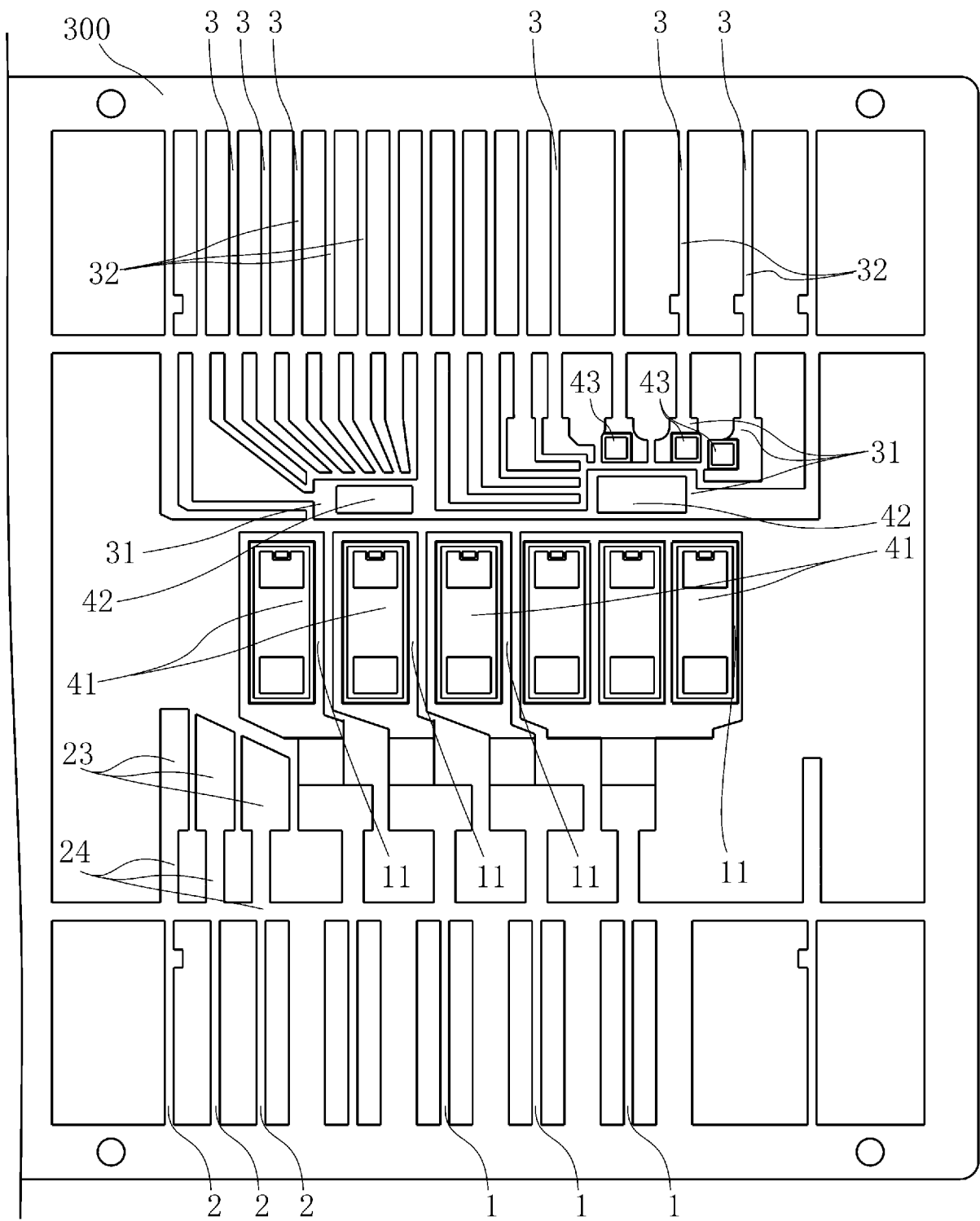
[図58]



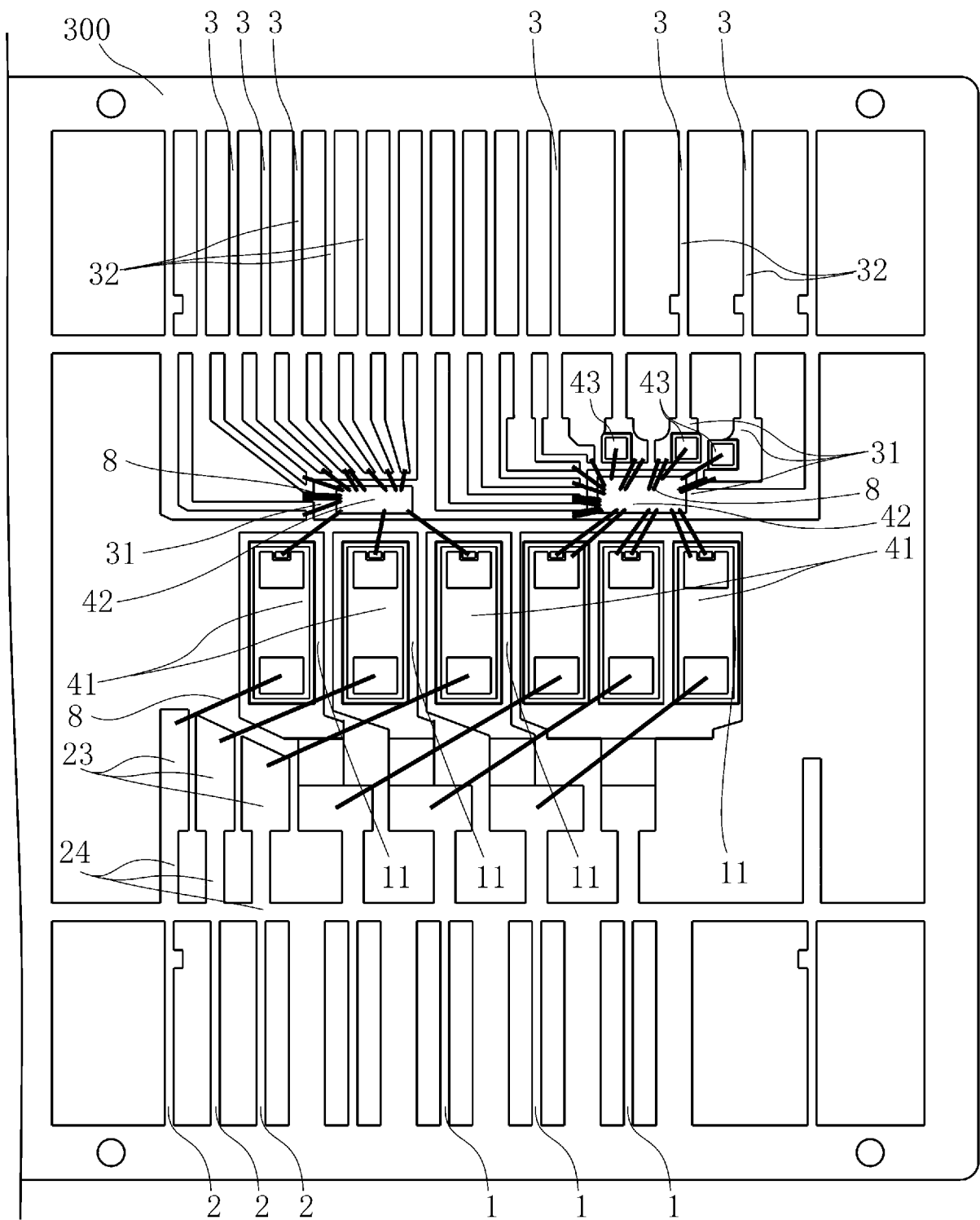
[図59]



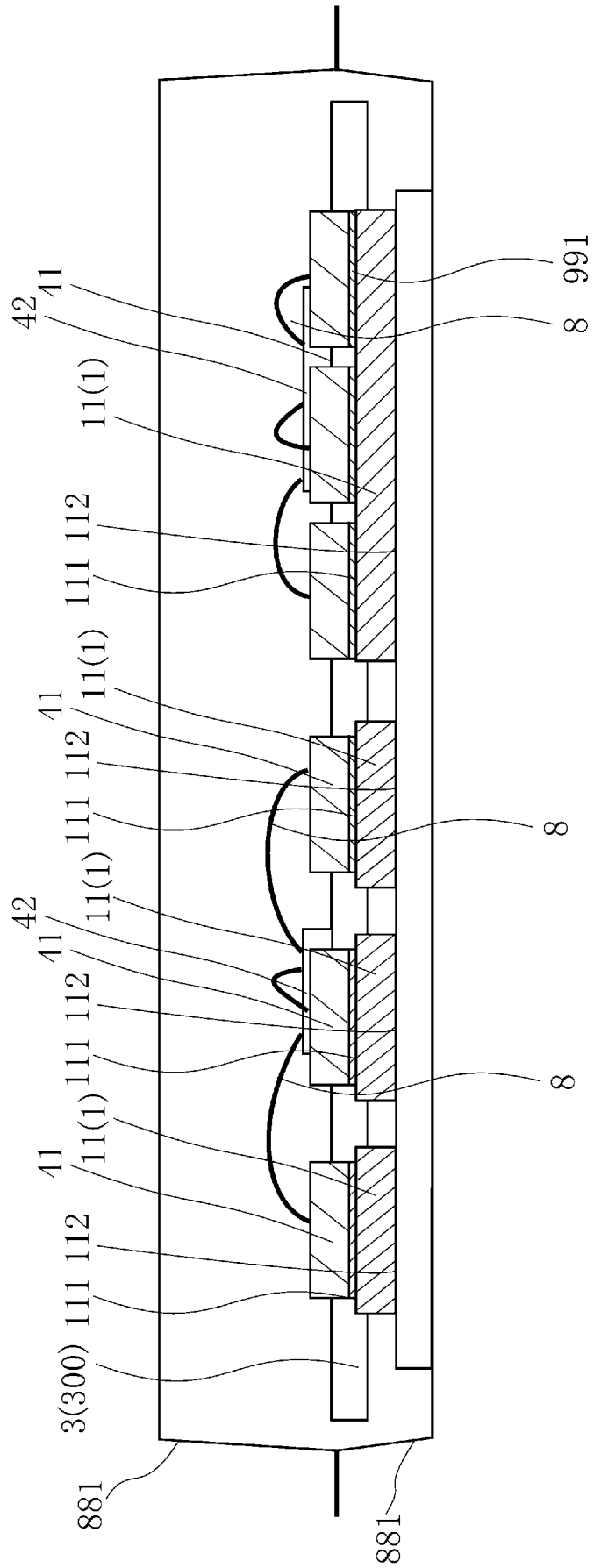
[図60]



[図61]



[図62]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/076685

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/28 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2013

Kokai Jitsuyo Shinan Koho 1971-2013 Toroku Jitsuyo Shinan Koho 1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2005-150595 A (Mitsubishi Electric Corp.), 09 June 2005 (09.06.2005), paragraphs [0007] to [0019]; fig. 1 to 3 (Family: none)	1-4, 11
Y	JP 59-010242 A (Hitachi, Ltd.), 19 January 1984 (19.01.1984), fig. 3 (Family: none)	1-5, 8, 11
Y	JP 2008-028011 A (Denso Corp.), 07 February 2008 (07.02.2008), paragraphs [0029] to [0068]; fig. 1 to 5 (Family: none)	1-5, 8, 11

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 January, 2013 (11.01.13)Date of mailing of the international search report
22 January, 2013 (22.01.13)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/076685

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2009/150995 A1 (Mitsubishi Electric Corp.), 17 December 2009 (17.12.2009), paragraphs [0039] to [0040]; fig. 6 & US 2011/0031612 A1 & EP 2293328 A1 & CN 102047414 A & KR 10-2010-0134766 A & TW 201003862 A	1-11
A	JP 2007-173272 A (Mitsubishi Electric Corp.), 05 July 2007 (05.07.2007), paragraphs [0064] to [0067]; fig. 19 & US 2007/0138624 A1 & DE 102006047989 A & CN 1988137 A & KR 10-2007-0065207 A	1-11

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/076685

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
(See extra sheet)

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/076685

Continuation of Box No.III of continuation of first sheet (2)

Document 1 (JP 2005-150595 A (Mitsubishi Electric Corp.), 09 June 2005 (09.06.2005), paragraphs [0007] to [0019]; fig. 1 to 3) has disclosed a semiconductor device characterized in that: the semiconductor device is provided with a die pad section having a main surface and a rear surface, which respectively face directions opposite to each other, a semiconductor chip mounted on the main surface of the die pad section, a sealing resin section, which has a recessed section having the rear surface of the die pad section exposed therefrom, and covers the die pad section and the semiconductor chip, and a heat dissipating layer disposed in the recessed section; the recessed section is positioned outside of the die pad section in the direction in which the rear surface expands, and has a trench having a portion positioned closer to the main surface side than the rear surface; and the heat dissipating layer has a part thereof applied in the trench, and has a bonding layer in contact with the rear surface of the die pad section.

Consequently, the invention of claim 1 pertains to an invention suggested in the document 1 and is not considered to have novelty, and therefore, the invention of claim 1 does not have a special technical feature.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L23/28(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L23/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2013年
日本国実用新案登録公報	1996-2013年
日本国登録実用新案公報	1994-2013年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2005-150595 A（三菱電機株式会社）2005.06.09, 段落【0007】－【0019】, 第1－3図（ファミリーなし）	1-4, 11
Y	JP 59-010242 A（株式会社日立製作所）1984.01.19, 第3図（ファミリーなし）	1-5, 8, 11
Y	JP 2008-028011 A（株式会社デンソー）2008.02.07, 段落【0029】－【0068】, 第1－5図（ファミリーなし）	1-5, 8, 11

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

11.01.2013

国際調査報告の発送日

22.01.2013

国際調査機関の名称及びあて先

日本国特許庁（I S A/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

萩原 周治

電話番号 03-3581-1101 内線 3471

4 R

9835

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2009/150995 A1 (三菱電機株式会社) 2009.12.17, 段落【0039】－【0040】, 第6図 & US 2011/0031612 A1 & EP 2293328 A1 & CN 102047414 A & KR 10-2010-0134766 A & TW 201003862 A	1-11
A	JP 2007-173272 A (三菱電機株式会社) 2007.07.05, 段落【0064】－【0067】, 第19図 & US 2007/0138624 A1 & DE 102006047989 A & CN 1988137 A & KR 10-2007-0065207 A	1-11

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

文献1（JP 2005-150595 A（三菱電機株式会社）2005.06.09，段落【0007】－【0019】，第1－3図）には、互いに反対方向を向く主面および裏面を有するダイパッド部と、上記ダイパッド部の上記主面に搭載された半導体チップと、上記ダイパッド部の上記裏面を露出させる凹部が形成され、且つ、上記ダイパッド部および上記半導体チップを覆う封止樹脂部と、上記凹部に配置された放熱層と、を備え、上記凹部は、上記裏面が広がる方向において上記ダイパッド部よりも外側に位置し、且つ、上記裏面よりも上記主面側に位置する部分を有する溝を有しており、上記放熱層は、一部が上記溝に充填され、且つ、上記ダイパッド部の上記裏面に接する接合層を有することを特徴とする、半導体装置が教示されている。

したがって、請求項1に係る発明は、文献1に教示されている発明であり、新規性が認められないから、特別な技術的特徴を有しない。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。