



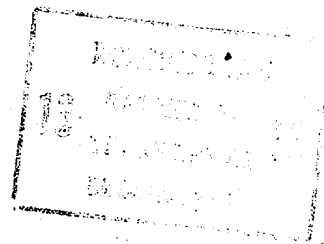
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1049867** **A**

3(51) G 05 B 19/18; G 06 F 9/02

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3470681/18-24

(22) 25.05.82

(46) 23.10.83. Бюл. № 39

(72) Н. В. Данильченко, М. Л. Ланцузский
и А. Ю. Черняк

(71) Воронежский филиал Всесоюзного государственного проектно-технологического института по механизации учета и вычислительных работ

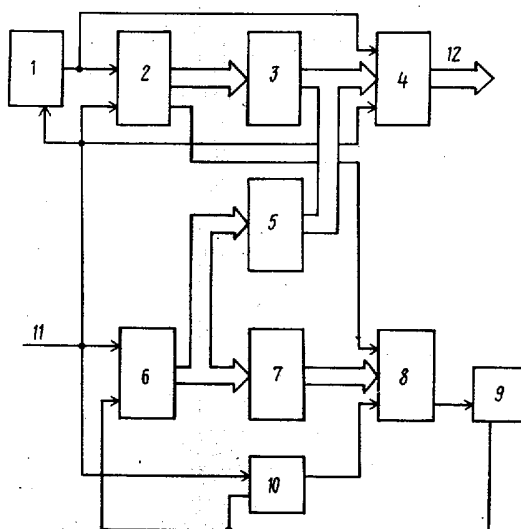
(53) 681.327.181 (088.8)

(56) 1. Авторское свидетельство СССР
№ 532860, кл. G 05 B 19/18, 1974.

7 Авторское свидетельство СССР
№ 737951, кл. G 05 F 9/00, 1977 (прототип).

(54) (57) УСТРОЙСТВО ДЛЯ ФОРМИРОВАНИЯ ПОСЛЕДОВАТЕЛЬНОСТЕЙ УПРАВЛЯЮЩИХ СИГНАЛОВ, содержащее включенные последовательно генератор импульсов, первый счетчик и первый блок памяти, выход которого соединен с информационными входами регистра, подключенного

выходами к выходам устройства и стробирующим входом — к выходу генератора импульсов, и включенные последовательно вторые счетчик и блок памяти, подключенный выходами к входам записи третьего счетчика, отличающееся тем, что, с целью упрощения устройства, оно содержит третий блок памяти, соединенный входами и выходами с выходами соответственно второго счетчика и первого блока памяти, одновибратор и элемент ИЛИ, подключенный выходом к управляющему входу третьего счетчика, выход старшего разряда которого соединен через одновибратор со счетным входом второго счетчика и одним входом элемента ИЛИ, подключенного другим входом к управляющему входу генератора импульсов, установочным входам первого и второго счетчиков и регистра и управляющему входу устройства, а выход старшего разряда первого счетчика соединен со счетным входом третьего счетчика.



Фиг.1

(19) **SU** (11) **1049867** **A**

Изобретение относится к вычислительной технике и может быть использовано в качестве устройства программного управления в каналах синхронизации и управления вычислительных устройств техники различного назначения, в частности, во внешних запоминающих устройствах на цилиндрических магнитных доменах.

Известно устройство для формирования импульсных последовательностей, содержащее последовательно соединенные генератор импульсов, первый элемент И, счетчик импульсов, блок набора программы, блок элементов И, исполнительные элементы, инвертор и несимметричный триггер [1].

Недостатком устройства является необходимость при формировании сложных последовательностей управляющих сигналов большого объема памяти блока набора программы.

Наиболее близким к изобретению по технической сущности является устройство для формирования последовательностей управляющих сигналов, содержащее включенные последовательно генератор импульсов, первый счетчик и первый блок памяти, выход которого соединен с информационными входами регистра, подключенного выходами к выходам устройства и стробирующим входом — к выходу генератора импульсов, и включенные последовательно второй счетчик и блок памяти, подключенный выходами к входам записи третьего счетчика [2].

Недостатком известного устройства является необходимость использования большого объема памяти при формировании последовательностей управляющих сигналов с большим периодом повторения и различной длительностью импульсов по каждому выходу, что требует больших аппаратных затрат и усложняет устройство.

Цель изобретения — упрощение устройства за счет сокращения общего используемого объема памяти при формировании сложных последовательностей управляющих сигналов.

Поставленная цель достигается тем, что устройство для формирования последовательностей управляющих сигналов, содержащее включенные последовательно генератор импульсов, первый счетчик и первый блок памяти, выход которого соединен с информационными входами регистра, подключенного выходами к выходам устройства и стробирующим входом — к выходу генератора импульсов, и включенные последовательно второй счетчик и блок памяти, подключенный выходами к входам записи третьего счетчика, введены третий блок памяти, соединенный входами и выходами с выходами соответственно второго счетчика и первого блока памяти, одновибратор и элемент ИЛИ, подключенный выходом к управляющему входу третьего счетчика, выход старшего раз-

ряда которого соединен через одновибратор со счетным входом второго счетчика и одним входом элемента ИЛИ, подключенного другим входом к управляющему входу генератора импульсов, установочным входам первого и второго счетчиков и регистра и управляющему входу устройства, а выход старшего разряда первого счетчика соединен со счетным входом третьего счетчика.

На фиг. 1 показана функциональная схема устройства; на фиг. 2 — временные диаграммы его работы.

Устройство содержит генератор 1 импульсов (управляемый), первый счетчик 2 (импульсов), первый блок 3 памяти (постоянное запоминающее устройство ПЗУ) регистр 4 (управляющих сигналов), третий блок 5 памяти (постоянное запоминающее устройство ПЗУ), второй счетчик 6 (импульсов), второй блок 7 памяти (постоянное запоминающее устройство ПЗУ), третий счетчик 8 (импульсов), одновибратор 9, элемент ИЛИ 10, управляющий вход 11 (шина), шины 12 выходных сигналов (выходы устройства).

На фиг. 2 приняты следующие обозначения: 13 — сигнал на входе 11 управления устройством; 14 — выходные импульсы генератора 1; 15 и 16 — выходные сигналы соответственно младшего и старшего разрядов первого счетчика 2; 17 — сигнал переполнения первого счетчика 2; 18 и 19 — выходные сигналы соответственно младшего и старшего разрядов третьего счетчика 8; 20 — сигнал переполнения третьего счетчика 8; 21 — выходной сигнал одновибратора 9; 22 — выходной сигнал элемента ИЛИ 10; 23 и 24 — выходные сигналы соответственно младшего и старшего разрядов второго счетчика 6; 25—27 — выходные управляющие сигналы.

Устройство работает следующим образом.

В исходном состоянии высокий уровень сигнала 13 на входе 11 запрещает выработку импульсов 14 генератора 1, устанавливает в нулевое состояние первый счетчик 2, второй счетчик 6 и регистр 4 управляющих сигналов, и через второй вход элемента ИЛИ 10 заносит из нулевой ячейки второго ПЗУ 7 дополнительный код длительности интервала 10 в третий счетчик 8, что соответствует двукратному повторению первой последовательности управляющих сигналов.

При подаче низкого уровня сигнала 13 генератор 1 начинает вырабатывать импульсы 14, по заднему фронту которых заносится информация в регистр 4, а по переднему — изменяется состояние первого счетчика 2. Сигналы 15 и 16 с выходов этого счетчика последовательно выбирают из первого ПЗУ 3 записанную в нем информацию: 000, 001, 111, 011. При этом второй счетчик

6 выбирает из третьего ПЗУ 5 по нулевому адресу код 010. Так как выходы первого ПЗУ 3 и третьего ПЗУ 5 соединены по схеме МОНТАЖНОЕ ИЛИ для низких уровней сигналов, что в нашем случае реализует операцию И, в регистр управляющих сигналов последовательно записываются коды 000 000, 010, 010, формируя в течение первых четырех тактов работы устройства выходную последовательность сигналов 25-27.

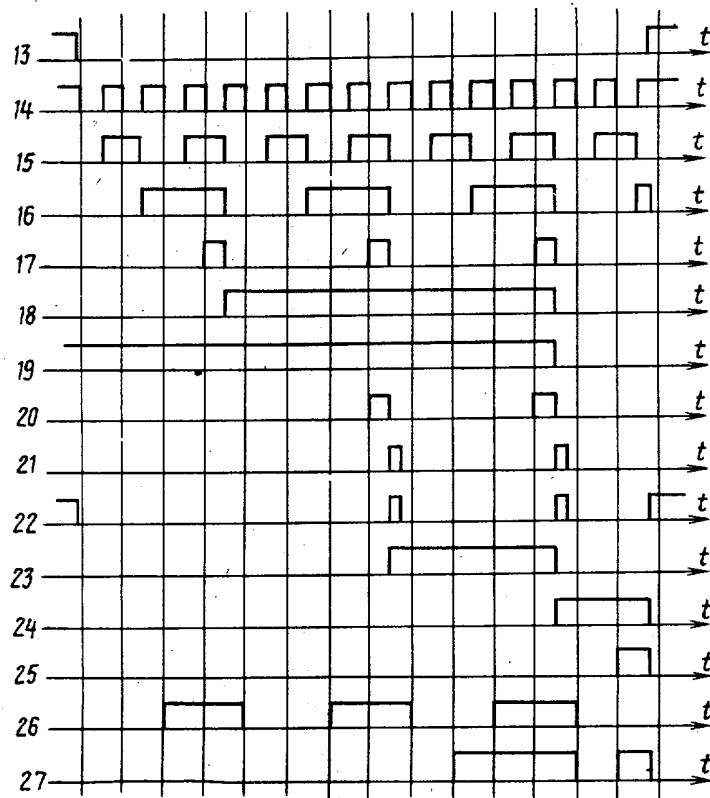
После третьего такта переполняется первый счетчик 2, выдавая сигнал 17, задний фронт которого наращивает третий счетчик 8. Так как сигнала переполнения третьего счетчика 8 нет, в течение следующих четырех тактов выходная последовательность остается прежней.

После седьмого такта вновь возникает сигнал 17 переполнения первого счетчика 2, вызывая сигнал 20 переполнения третьего счетчика 8. Задний фронт этого сигнала запускает одновибратор 9, выходной сигнал 21 которого передним фронтом наращивает второй счетчик 6, а задним фронтом через первый вход элемента ИЛИ 10 заносит из первой ячейки второго ПЗУ 7 дополнитель-

ный код длительности интервала 11 в третий счетчик 8, что соответствует однократному повторению второй последовательности управляющих сигналов. При этом из первой ячейки третьего ПЗУ 5 на схему МОНТАЖНОЕ ИЛИ поступает код 011. В течение следующих четырех тактов в регистр 4 последовательно записываются коды 000, 001, 011, 011, формируя выходную последовательность сигналов 25-27.

После одиннадцатого такта вновь возникают сигналы 17 и 20 переполнения соответственно первого счетчика 2 и третьего счетчика 8, и устройство работает аналогично до четырнадцатого такта, в котором сигнал 13 прекращает выработку импульсной последовательности и возвращает устройство в исходное состояние.

Таким образом, предлагаемое устройство позволяет формировать сложную последовательность управляющих сигналов с большим периодом повторения и различной длительностью импульсов по каждому выходу при существенном уменьшении общего объема памяти.



Фиг. 2

Редактор О. Юрковецкая
Заказ 8424/44

Составитель С. Хлебников
Техред И. Верес
Тираж 874

Корректор М. Демчик
Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5
Филиал ППП «Патент», г. Ужгород, ул. Проектная, 4