(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)公表番号
特表2025-513151
(P2025-513151A)
(43)公表日　令和7年4月24日(2025.4.24)

(51)国際特許分類	FI		テーマコード（参考）
H10F 39/18 (2025.01)	H10F 39/18	C	4M118

審査請求　未請求　予備審査請求　未請求　（全23頁）

(21)出願番号　特願2024-542354(P2024-542354)
(86)(22)出願日　令和4年4月28日(2022.4.28)
(85)翻訳文提出日　令和6年7月22日(2024.7.22)
(86)国際出願番号　PCT/CN2022/089699
(87)国際公開番号　WO2023/206185
(87)国際公開日　令和5年11月2日(2023.11.2)
(81)指定国・地域　AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,ME,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,B
最終頁に続く

(71)出願人　510280589
京東方科技集團股▲ふん▼有限公司
ＢＯＥ ＴＥＣＨＮＯＬＯＧＹ ＧＲＯＵＰ ＣＯ．，ＬＴＤ．
中華人民共和国１００００１５北京市朝陽區酒仙橋路１０號
Ｎｏ．１０ Ｊｉｕｘｉａｎｑｉａｏ Ｒｄ．，Ｃｈａｏｙａｎｇ Ｄｉｓｔｒｉｃｔ，Ｂｅｉｊｉｎｇ １００００１５，ＣＨＩＮＡ
(71)出願人　520177079
北京京▲東▼方▲伝▼感技▲術▼有限公司
ＢＥＩＪＩＮＧ ＢＯＥ ＳＥＮＳＯＲ ＴＥＣＨＮＯＬＯＧＹ ＣＯ．，ＬＴＤ．
最終頁に続く

(54)【発明の名称】　光電検出器及び電子デバイス

(57)【要約】
本開示は、光電検出器及び電子デバイスを提供し、フラットパネル検出器の技術分野に属する。本開示の光電検出器は、画素領域と前記画素領域を取り囲む周辺領域とに区分され、前記光電検出器は、ベース基板と、前記ベース基板上に配置され、且つ前記画素領域に位置する複数の画素ユニットとを含み、前記画素ユニットは、薄膜トランジスタ、フォトダイオード及び蓄積容量を含み、１つの前記画素ユニットに対して、前記薄膜トランジスタの第１極は前記フォトダイオードの第１電極と前記蓄積容量の第１電極板とに接続され、フォトダイオードの第２電極は第１バイアス信号線に接続され、前記蓄積容量の第２電極板は第２バイアス信号線に接続され、前記第１バイアス信号線と前記第２バイアス信号線とは電気的に接続され、且つ接続ノードが前記周辺領域に位置する。
【選択図】図２

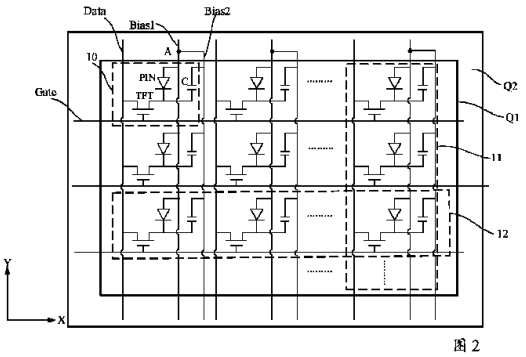


図２

【特許請求の範囲】
【請求項１】
画素領域と前記画素領域を取り囲む周辺領域とに区分された光電検出器であって、前記光電検出器は、ベース基板と、前記ベース基板上に配置され、且つ前記画素領域に位置する複数の画素ユニットとを含み、前記画素ユニットは、薄膜トランジスタ、フォトダイオード及び蓄積容量を含み、
１つの前記画素ユニットに対して、前記薄膜トランジスタの第１極は前記フォトダイオードの第１電極と前記蓄積容量の第１電極板とに接続され、フォトダイオードの第２電極は第１バイアス信号線に接続され、前記蓄積容量の第２電極板は第２バイアス信号線に接続され、前記第１バイアス信号線と前記第２バイアス信号線とは電気的に接続され、且つ接続ノードが前記周辺領域に位置する
光電検出器。
【請求項２】
前記複数の画素ユニットは、第１方向に沿って並んで配置された複数の第１画素グループと、第２方向に沿って並んで配置された複数の第２画素グループとを形成し、前記第１画素グループにおける各前記画素ユニットは、第２方向に沿って並んで配置され、前記第２画素グループにおける各前記画素ユニットは、前記第１方向に沿って並んで配置され、
１つの前記第２画素グループに対して、各前記薄膜トランジスタのゲート電極は同一のゲート線に接続され、
１つの前記第１画素グループに対して、各前記薄膜トランジスタの第２極は同一のデータ線に接続され、各前記フォトダイオードの第２電極は同一の前記第１バイアス信号線に接続され、各前記蓄積容量の第２電極板は同一の前記第２バイアス信号線に接続され、前記第１バイアス信号線と前記第２バイアス信号線とは電気的に接続されている
請求項１に記載の光電検出器。
【請求項３】
前記第１バイアス信号線は第１延長部及び第１接続部を含み、前記第１延長部は第２方向に沿って延長され、前記第１接続部は前記周辺領域に位置し、且つ前記第１延長部に接続され、前記第２バイアス信号線は第２延長部及び第２接続部を含み、前記第２延長部は前記第２方向に沿って延長され、前記第２接続部は前記周辺領域に位置し、且つ前記第２延長部に接続され、
同一の前記第１画素グループに電気的に接続された第１バイアス信号線及び第２バイアス信号線に対して、前記第１接続部と前記第２接続部とは、第１接続ビアを介して電気的に接続されている
請求項１又は２に記載の光電検出器。
【請求項４】
前記第１接続部、第２接続部及び前記第１接続ビアの、前記ベース基板上への正投影面積は、それぞれ第１面積、第２面積及び第３面積であり、前記第１面積と前記第３面積との比、及び前記第２面積と前記第３面積との比は、いずれも１６：９～４：１である
請求項３に記載の光電検出器。
【請求項５】
前記第１接続ビアの前記ベース基板上への正投影の中心は、当該第１接続ビアを介して電気的に接続された前記第１接続部及び前記第２接続部の前記ベース基板上への正投影の中心と重なる
請求項３に記載の光電検出器。
【請求項６】
前記ベース基板上への正投影の中心で重なる前記第１接続部、前記第２接続部及び前記第１接続ビアに対して、前記第１接続ビアと第１接続部の前記ベース基板上への正投影間の間隔を第１距離とし、前記第１接続ビアと第２接続部の前記ベース基板上への正投影間の間隔を第１距離とし、前記第１距離及び前記第２距離は、いずれも１．５～３μｍである

請求項５に記載の光電検出器。
【請求項７】
隣接して配置された前記第１接続部の少なくとも一部の間は、接続バーを介して接続されている
請求項３～６のいずれか一項に記載の光電検出器。
【請求項８】
前記第１接続部とこれに電気的に接続された接続バーは、一体構造として接続される
請求項７に記載の光電検出器。
【請求項９】
同一の前記第１画素グループに電気的に接続された前記第１バイアス信号線、前記第２バイアス信号線及び前記データ線に対して、前記第１延長部は前記第２延長部と前記データ線との間に位置する
請求項３～６のいずれか一項に記載の光電検出器。
【請求項１０】
前記第１方向における前記第１延長部と前記第２延長部との間の距離は、前記第１方向における前記第１延長部と前記データ線との間の距離よりも大きい
請求項９に記載の光電検出器。
【請求項１１】
前記光電検出器は、前記ベース基板上に順に配置された第１導電層、第１絶縁層及び第２導電層を含み、
前記薄膜トランジスタの第１極及び第２極、前記データ線、前記第２バイアス信号線、及び前記蓄積容量の第２電極板は、前記第１導電層に位置し、
前記蓄積容量の第１電極板は、前記第２導電層に位置し、且つ前記フォトダイオードの第１電極と共有され、前記第１絶縁層を貫通する第２接続ビアを介して前記薄膜トランジスタの第１極に電気的に接続される
請求項１～１０のいずれか一項に記載の光電検出器。
【請求項１２】
前記画素ユニットは、前記第１導電層に位置する第１接続電極をさらに含み、前記薄膜トランジスタの第１極は、前記第１接続電極に電気的に接続され、前記第１接続電極は、前記第２接続ビアを介して前記蓄積容量の第１電極板に電気的に接続される
請求項１１に記載の光電検出器。
【請求項１３】
前記フォトダイオードのＰＩＮ半導体層及び前記第２電極は、前記第２導電層の前記ベース基板から離れる側に順に配置され、前記光電検出器は、前記第２電極が配置される層の、前記ベース基板から離れる側に順に配置された第２絶縁層及び第３導電層をさらに含み、
前記第１バイアス信号線は、前記第３導電層に位置し、前記第１絶縁層を貫通する第３接続ビアを介して前記フォトダイオードの第２電極に電気的に接続される
請求項１１に記載の光電検出器。
【請求項１４】
前記画素ユニットは、前記第３導電層に位置する遮光パターンをさらに含み、
前記画素ユニットにおける前記遮光パターンの前記ベース基板上への正投影は、前記薄膜トランジスタが存在する領域を覆っている
請求項１３に記載の光電検出器。
【請求項１５】
前記第２絶縁層は、前記ベース基板から離れる方向に順に配置された第１無機絶縁層、有機絶縁層及び第２無機絶縁層を含む
請求項１３に記載の光電検出器。
【請求項１６】
請求項１～１５のいずれか一項に記載の光電検出器を含む電子デバイス。

【発明の詳細な説明】
【技術分野】
【０００１】
本開示は、フラットパネル検出器の技術分野に属し、具体的には光電検出器及び電子デバイスに関するものである。
【背景技術】
【０００２】
Ｘ線検査技術は、工業用非破壊検査、コンテナスキャン、回路基板検査、医療、セキュリティ、工業等の分野で広く応用され、幅広い応用が期待されている。従来のＸ－Ｒａｙ撮像技術は、アナログ信号撮像に属し、解像度が高くなく、画質が悪い。１９９０年代末に出現したＸ線デジタル画像化技術（Digital Radio Graphy,DR）は、Ｘ線光電検出器を用いてＸ線画像を直接デジタル画像に変換し、変換されたデジタル画像は鮮明で、解像度が高く、保存及び伝送が容易であるため、現在の研究のホットスポットとなっている。Ｘ線光電検出器は構造の違いにより、直接変換型（Direct DR）と間接変換型（Indirect DR）とに分けられる。そのうち、間接変換型Ｘ線光電検出器は技術がより成熟しており、コストが比較的低く、検出量子効率（Detective Quantum Efficiency,DQE）が高く、信頼性が高いなどの優位性があるため、広く開発され応用されている。
【０００３】
ＦＰＤは、一般的に、シンチレータと、イメージセンサ（Image Sensor）と、制御モジュールと、信号処理モジュールと、通信モジュールとを備える。シンチレータはＸ線を吸収して可視光に変換し、イメージセンサは、フォトダイオード（Photodiode）とＴＦＴスイッチ（Thin Film Transistor，薄膜トランジスタ）からなる画素アレイで構成され、制御回路の駆動下で、シンチレータで発生した可視光を電気信号に変換する。信号処理モジュールは、電気信号を増幅し、アナログデジタル変換器を通してデジタル信号に変換し、補正補償処理によって画像化する。
【０００４】
ＰＩＮ型Ｘ線光電検出器は、主にトランジスタ（Thin Film Transistor,TFT）とフォトダイオード（ＰＩＮ）を含む。Ｘ線の照射により、間接変換型Ｘ線光電検出器のシンチレータ層又は蛍光体層はＸ線光子を可視光に変換し、ＰＩＮの作用により可視光を電気信号に変換し、最終的にＴＦＴを通して電気信号を読み取り、電気信号を出力して表示画像を得る。
【０００５】
金属－半導体－金属（ＭＳＭ）構造の光電検出器は、ドーピングプロセスが不要であり、製造プロセスが簡単で、コストが低いなどの利点を有し、また充填率が比較的高く、応答速度が比較的速い。金属－半導体－金属（ＭＳＭ）構造の光電検出器は、薄膜トランジスタの製造プロセスと互換性があり、集積が容易であるため、金属－半導体－金属（ＭＳＭ）構造の光電検出器を用いた放射線検出器は、製造プロセスが簡単で、コストが低いという利点を有する。しかしながら、金属－半導体－金属（ＭＳＭ）構造の光電検出器は、暗電流が大きく、量子検出効率が低く（ＤＱＥ）、変調伝達関数（ＭＴＦ）が低い。
【０００６】
放射線検出器は、放射線を吸収し、放射エネルギーを光電センサによって検出可能な光に変換するシンチレータ（Scintillator）をさらに含む。なお、シンチレータは、実際の必要に応じて、Ｘ線、γ線又は他の放射線に対して感度を有するものを選択することができる。これにより、放射線検出器は、Ｘ線検出器、γ線検出器などの検出器として機能することができる。
【発明の概要】
【０００７】
本発明は、少なくとも従来技術に存在する技術課題の１つを解決するためになされたものであり、光電検出器及び電子デバイスを提供する。
【０００８】

第１態様において、本開示の実施例は、画素領域と前記画素領域を取り囲む周辺領域とに区分された光電検出器を提供し、前記光電検出器は、ベース基板と、前記ベース基板上に配置され、且つ前記画素領域に位置する複数の画素ユニットとを含み、
前記画素ユニットは、薄膜トランジスタ、フォトダイオード及び蓄積容量を含み、
１つの前記画素ユニットに対して、前記薄膜トランジスタの第１極は前記フォトダイオードの第１電極と前記蓄積容量の第１電極板とに接続され、フォトダイオードの第２電極は第１バイアス信号線に接続され、前記蓄積容量の第２電極板は第２バイアス信号線に接続され、前記第１バイアス信号線と前記第２バイアス信号線とは電気的に接続され、且つ接続ノードが前記周辺領域に位置する。

【０００９】

前記複数の画素ユニットは、第１方向に沿って並んで配置された複数の第１画素グループと、第２方向に沿って並んで配置された複数の第２画素グループとを形成し、前記第１画素グループにおける各前記画素ユニットは、第２方向に沿って並んで配置され、前記第２画素グループにおける各前記画素ユニットは、前記第１方向に沿って並んで配置され、
１つの前記第２画素グループに対して、各前記薄膜トランジスタのゲート電極は同一のゲート線に接続され、
１つの前記第１画素グループに対して、各前記薄膜トランジスタの第２極は同一のデータ線に接続され、各前記フォトダイオードの第２電極は同一の前記第１バイアス信号線に接続され、各前記蓄積容量の第２電極板は同一の前記第２バイアス信号線に接続され、前記第１バイアス信号線と前記第２バイアス信号線とは電気的に接続されている。

【００１０】

前記第１接続部、第２接続部及び前記第１接続ビアの、前記ベース基板上への正投影面積は、それぞれ第１面積、第２面積及び第３面積であり、前記第１面積と前記第３面積との比、及び前記第２面積と前記第３面積との比は、いずれも１６：９～４：１である。

【００１１】

前記第１接続ビアの前記ベース基板上への正投影の中心は、当該第１接続ビアを介して電気的に接続された前記第１接続部及び前記第２接続部の前記ベース基板上への正投影の中心と重なる。

【００１２】

前記ベース基板上への正投影の中心で重なる前記第１接続部、前記第２接続部及び前記第１接続ビアに対して、前記第１接続ビアと第１接続部の前記ベース基板上への正投影間の間隔を第１距離とし、前記第１接続ビアと第２接続部の前記ベース基板上への正投影間の間隔を第１距離とし、前記第１距離及び前記第２距離は、いずれも１．５～３μｍである。

【００１３】

隣接して配置された前記第１接続部の少なくとも一部の間は、接続バーを介して接続されている。

【００１４】

前記第１接続部とこれに電気的に接続された接続バーは、一体構造として接続される。

【００１５】

同一の前記第１画素グループに電気的に接続された前記第１バイアス信号線、前記第２バイアス信号線及び前記データ線に対して、前記第１延長部は前記第２延長部と前記データ線との間に位置する。

【００１６】

前記第１方向における前記第１延長部と前記第２延長部との間の距離は、前記第１方向における前記第１延長部と前記データ線との間の距離よりも大きい。

【００１７】

前記光電検出器は、前記ベース基板上に順に配置された第１導電層、第１絶縁層及び第２導電層を含み、
前記薄膜トランジスタの第１極及び第２極、前記データ線、前記第２バイアス信号線、及

び前記蓄積容量の第２電極板は、前記第１導電層に位置し、
前記蓄積容量の第１電極板は、前記第２導電層に位置し、且つ前記フォトダイオードの第１電極と共有され、前記第１絶縁層を貫通する第２接続ビアを介して前記薄膜トランジスタの第１極に電気的に接続される。
【００１８】
前記画素ユニットは、前記第１導電層に位置する第１接続電極をさらに含み、前記薄膜トランジスタの第１極は、前記第１接続電極に電気的に接続され、前記第１接続電極は、前記第２接続ビアを介して前記蓄積容量の第１電極板に電気的に接続される。
【００１９】
前記フォトダイオードのＰＩＮ半導体層及び前記第２電極は、前記第２導電層の前記ベース基板から離れる側に順に配置され、前記光電検出器は、前記第２電極が配置される層の、前記ベース基板から離れる側に順に配置された第２絶縁層及び第３導電層をさらに含み、
前記第１バイアス信号線は、前記第３導電層に位置し、前記第１絶縁層を貫通する第３接続ビアを介して前記フォトダイオードの第２電極に電気的に接続される。
【００２０】
前記画素ユニットは、前記第３導電層に位置する遮光パターンをさらに含み、
前記画素ユニットにおける前記遮光パターンの前記ベース基板上への正投影は、前記薄膜トランジスタが存在する領域を覆っている。
【００２１】
前記第２絶縁層は、前記ベース基板から離れる方向に順に配置された第１無機絶縁層、有機絶縁層及び第２無機絶縁層を含む。
【００２２】
第２態様において、本開示の実施例は、上記のいずれかに記載の光電検出器を含む電子デバイスを提供する。
【図面の簡単な説明】
【００２３】
【図１】図１は、例示的な光電検出器の概略図である。
【図２】図２は、本開示の実施例による光電検出器の概略図である。
【図３】図３は、本開示の実施例による光電検出器における１つの画素ユニットの部分断面図である。
【図４】図４は、本開示の実施例による光電検出器に第２バイアス信号線と蓄積容量の第２電極板を形成した層の平面図である。
【図５】図５は、本開示の実施例による光電検出器に第１バイアス信号線を形成した平面図である。
【図６】図６は、本開示の実施例による光電検出器にゲート金属層を形成した平面図である。
【図７】図７は、本開示の実施例による光電検出器に活性半導体層を形成した平面図である。
【図８】図８は、本開示の実施例による光電検出器に第１導電層を形成した平面図である。
【図９】図９は、本開示の実施例による光電検出器に第２導電層を形成した平面図である。
【図１０】図１０は、本開示の実施例による光電検出器に第２電極層を形成した平面図である。
【図１１】図１１は、本開示の実施例による光電検出器に第３導電層を形成した平面図である。
【図１２】図１２は、本開示の実施例による光電検出器における１つの画素ユニットのレイアウト図である。
【図１３】図１３は、本開示の実施例による電子デバイスの概略ブロック図である。

【具体的な実施形態】
【００２４】
当業者が本発明の技術案をよりよく理解するために、以下では図面及び具体的な実施形態を組み合わせて本発明をさらに詳細に説明する。
【００２５】
特に定義しない限り、本開示で使用される技術用語又は科学用語は本開示の属する分野内で当業者が理解する通常の意味であるべきである。本開示に使用される「第１」、「第２」及び類似する言葉はいかなる順序、数又は重要性を示すものでもなく、異なる構成部分を区別するためのものに過ぎない。同様に、「１つ」、「一」又は「当該」等の類似する言葉も数の制限を示すものではなく、少なくとも１つ存在することを示す。「備える」又は「含む」等の類似する言葉は、その前に記載された素子又は部材がその後に列挙した素子又は部材及びそれらと同等のものをカバーすることを指し、他の素子又は部材を排除しない。「接続」又は「連結」等の類似する言葉は物理的又は機械的な接続に限定されるのではなく、直接的又は間接的接続にかかわらず、電気的接続を含む場合がある。「上」、「下」、「左」、「右」等は相対的な位置関係を指すだけであり、説明された対象の絶対的な位置が変化すると、該相対的な位置関係も対応して変化する可能性がある。
【００２６】
図１は、例示的な光電検出器の概略図である。図１に示すように、当該光電検出器は、ベース基板と、ベース基板上に配置された複数の画素ユニット１０と、複数のゲート線Ｇａｔｅと、複数のデータ線Ｄａｔａと、複数の第１バイアス信号線Ｂｉａｓ１と、を備えている。複数の画素ユニット１０は、第１方向Ｘに沿って並んで配置された複数の第１画素グループ１１と、第２方向Ｙに沿って並んで配置された複数の第２画素グループ１２とを形成し、第１画素グループ１１における各画素ユニット１０は、第２方向Ｙに沿って並んで配置され、第２画素グループ１２における各画素ユニット１０は、第１方向Ｘに沿って並んで配置される。各画素ユニット１０は、薄膜トランジスタＴＦＴ、フォトダイオードＰＩＮ及び蓄積容量Ｃを含む。１つの画素ユニット１０に対して、薄膜トランジスタＴＦＴの第１極はフォトダイオードＰＩＮの第１電極と蓄積容量Ｃの第１電極板ＣＣ１とに電気的に接続され、蓄積容量Ｃの第２電極板ＣＣ２とフォトダイオードＰＩＮの第２電極とは電気的に接続されている。同一の第１画素グループ１１における各薄膜トランジスタＴＦＴの第２極は同一のデータ線Ｄａｔａに接続され、フォトダイオードＰＩＮの第２電極は同一の第１バイアス信号線Ｂｉａｓ１に接続されている。同一の第２画素グループ１２における各薄膜トランジスタＴＦＴのゲート電極は、同一のゲート線Ｇａｔｅに接続されている。
【００２７】
光電検出器の動作原理を明確に理解するために、そのうちの１つの画素ユニット１０の動作過程を説明する。画素ユニット１０におけるフォトダイオードＰＩＮは、受信した光信号を電気信号に変換するように配置され、ゲート線Ｇａｔｅに動作レベル信号を書き込むと、薄膜トランジスタＴＦＴがオンになり、データ線Ｄａｔａが薄膜トランジスタＴＦＴを介してフォトダイオードＰＩＮを読み取って電気信号を生成し、画像処理モジュールに出力し、これにより、画像処理モジュールが読み取られた電気信号に基づいて映像を生成し、表示装置による表示のために提供する。なお、各画素ユニット１０において蓄積容量Ｃを増加させるのは、画像の解像度に対する要求が高まるにつれて、光電検出器における画素ユニット１０の数が次第に増加し、フォトダイオードＰＩＮの有効面積が次第に減少し、即ち、フォトダイオードＰＩＮにおける容量の蓄積能力が次第に低下し、その際、フォトダイオードＰＩＮに容量を並列接続することによって蓄積電荷量を増加させ、ひいては、フォトダイオードＰＩＮのダイナミックレンジを増加させることができるからである。
【００２８】
発明者らは、画素ユニット１０において蓄積容量Ｃを増加させることは、画素ユニット１０のサイズを大きくすることにもなり、画像の高解像度を実現するには限界があること

を見出し、如何にして画素ユニット１０のサイズを増加させずに蓄積容量Ｃの電荷量を増加させるかが、解決すべき技術課題となっている。

【００２９】

上記の課題に対して、本開示の実施例では、以下の技術案を提供する。

【００３０】

第１態様において、図２は、本開示の実施例による光電検出器の概略図であり、図３は、本開示の実施例による光電検出器における１つの画素ユニットの部分断面図であり、図４は、本開示の実施例による光電検出器に第２バイアス信号線と蓄積容量の第２電極板を形成した層の平面図であり、図５は、本開示の実施例による光電検出器に第１バイアス信号線を形成した平面図である。図２～５に示すように、本開示の実施例は、画素領域Ｑ１と画素領域Ｑ１を取り囲む周辺領域とに区分された光電検出器を提供する。当該光電検出器は、ベース基板１００と、ベース基板１００上に配置された複数の画素ユニット１０と、複数のゲート線Ｇａｔｅと、複数のデータ線Ｄａｔａと、複数の第１バイアス信号線Ｂｉａｓ１と、複数の第２バイアス信号線Ｂｉａｓ２と、を備えている。いずれの画素ユニット１０も、薄膜トランジスタＴＦＴ、フォトダイオードＰＩＮ及び蓄積容量Ｃを含む。ここで、１つの画素ユニット１０に対して、薄膜トランジスタＴＦＴの第１極はフォトダイオードＰＩＮの第１電極５０１と蓄積容量Ｃの第１電極板ＣＣ１とに接続され、薄膜トランジスタＴＦＴの第２極はデータ線Ｄａｔａに接続され、薄膜トランジスタＴＦＴのゲート電極はゲート線Ｇａｔｅに接続され、フォトダイオードＰＩＮの第２電極５０５は第１バイアス信号線Ｂｉａｓ１に接続され、蓄積容量Ｃの第２電極板ＣＣ２は第２バイアス信号線Ｂｉａｓ２に接続され、第１バイアス信号線と第２バイアス信号線とは電気的に接続され、且つ接続ノードＡが周辺領域Ｑ２に位置している。このように、本開示の実施例による光電検出器は、画素領域Ｑ１の孔を減少して、フォトダイオードＰＩＮの第２電極５０５と蓄積容量Ｃの第２電極板ＣＣ２とを電気的に接続させることができ、画素ユニット１０における蓄積容量Ｃのサイズを大きくすることに役立ち、これにより、フォトダイオードＰＩＮの蓄積電荷量を増加させ、ひいては、フォトダイオードＰＩＮのダイナミックレンジを増加させることができる。

【００３１】

いくつかの例において、複数の画素ユニット１０は、いずれも画素領域Ｑ１に配置され、第１方向Ｘに沿って並んで配置された複数の第１画素グループ１１と、第２方向Ｙに沿って並んで配置された複数の第２画素グループ１２とを形成する。第１画素グループ１１における各画素ユニット１０は、第２方向Ｙに沿って並んで配置され、第２画素グループ１２における各画素ユニット１０は、第１方向Ｘに沿って並んで配置されている。１つの第２画素グループ１２に対して、各薄膜トランジスタＴＦＴのゲート電極１０１は同一のゲート線Ｇａｔｅに接続され、１つの第１画素グループ１１に対して、各薄膜トランジスタＴＦＴの第２極は同一のデータ線Ｄａｔａに接続され、各フォトダイオードＰＩＮの第２電極５０５は同一の第１バイアス信号線Ｂｉａｓ１に接続され、各蓄積容量Ｃの第２電極板ＣＣ２は同一の第２バイアス信号線Ｂｉａｓ２に接続され、第１バイアス信号線Ｂｉａｓ１と第２バイアス信号線Ｂｉａｓ２とは電気的に接続され、且つ接続ノードＡが周辺領域に位置している。

【００３２】

本開示の実施例において、一つの第１画素グループ１１における各フォトダイオードＰＩＮの第２電極５０５は同一の第１バイアス信号線Ｂｉａｓ１に接続され、各蓄積容量Ｃの第２電極板ＣＣ２は同一の第２バイアス信号線Ｂｉａｓ２に接続され、且つ第１バイアス信号線Ｂｉａｓ１と第２バイアス信号線Ｂｉａｓ２とは周辺領域で電気的に接続されており、即ち、フォトダイオードＰＩＮの第２電極５０５と蓄積容量Ｃの第２電極板ＣＣ２とに印加されるバイアス電圧は同じである。図１に示す光電検出器から分かるように、フォトダイオードＰＩＮの第２電極５０５と蓄積容量Ｃの第２電極板ＣＣ２とに同じバイアス電圧を印加することは、フォトダイオードＰＩＮの第２電極５０５と蓄積容量Ｃの第２電極板ＣＣ２とを直接電気的に接続することによって実現されるが、通常、フォトダイオ

ードＰＩＮの第２電極５０５と蓄積容量Ｃの第２電極板ＣＣ２は同一の層には存在せず、この場合、画素領域Ｑ１にビアホールを設けて両者を電気的に接続する必要がある。本開示の実施例において、第２バイアス線は、蓄積容量Ｃの第２電極板ＣＣ２に直接電気的に接続されてもよく、即ち、同一の層に配置されてもよく、このとき、第１バイアス信号線Ｂｉａｓ１と第２バイアス信号線Ｂｉａｓ２とを電気的に接続するために周辺領域に孔を開けるだけでよく、これにより、フォトダイオードＰＩＮの第２電極５０５と蓄積容量Ｃの第２電極板ＣＣ２とに同じバイアス電圧を印加することが可能になる。このように、本開示の実施例による光電検出器は、画素領域Ｑ１の孔の数を減らすことができるので、画素ユニット１０における蓄積容量Ｃのサイズを大きくすることに役立ち、これにより、フォトダイオードＰＩＮの蓄積電荷量を増加させ、ひいては、フォトダイオードＰＩＮのダイナミックレンジが増加する。

【００３３】

なお、第１バイアス信号線Ｂｉａｓ１及び第２バイアス信号線Ｂｉａｓ２が存在する層はいずれも導電層であり、２つの層構造が短絡することを避けるために、両者が存在する層の間に層間絶縁層が設けられているので、前述のいわゆる孔を開けるとは、層間絶縁層にビアホールをエッチングすることを意味する。

【００３４】

いくつかの実施例において、第１バイアス信号線Ｂｉａｓ１は第１延長部Ｂｉａｓ１１及び第１接続部Ｂｉａｓ１２を含み、第２バイアス信号線Ｂｉａｓ２は第２延長部Ｂｉａｓ２１及び第２接続部Ｂｉａｓ２２を含む。第１延長部Ｂｉａｓ１１及び第２延長部Ｂｉａｓ２１はいずれも第２方向Ｙに沿って延長され、第１接続部Ｂｉａｓ１２及び第２接続部Ｂｉａｓ２２はいずれも周辺領域に位置しており、第１接続部Ｂｉａｓ１２は第１延長部Ｂｉａｓ１１に電気的に接続され、第２接続部Ｂｉａｓ２２は第２延長部Ｂｉａｓ２１に電気的に接続されている。同一の第１画素グループ１１に電気的に接続された第１バイアス信号線Ｂｉａｓ１及び第２バイアス信号線Ｂｉａｓ２に対して、第１接続部Ｂｉａｓ１２と第２接続部Ｂｉａｓ２２とは、第１接続ビア６０１を介して電気的に接続されている。なお、同一の第１画素グループ１１に電気的に接続された第１バイアス信号線Ｂｉａｓ１と第２バイアス信号線Ｂｉａｓ２とは、それぞれ、一つの第１画素グループ１１に対して、その中の各フォトダイオードＰＩＮの第２電極５０５に接続された第１バイアス信号線Ｂｉａｓ１と、その中の各蓄積容量Ｃの第２電極板ＣＣ２に接続された第２バイアス信号線Ｂｉａｓ２を指す。本開示の実施例において、電気的に接続された第１バイアス信号線Ｂｉａｓ１及び第２バイアス信号線Ｂｉａｓ２は、第１接続部Ｂｉａｓ１２及び第２接続部Ｂｉａｓ２２を介して両者の電気的接続を実現し、接続の安定性を確保し、製品の歩留まりを向上させる。また、第１バイアス信号線Ｂｉａｓ１と第２バイアス信号線Ｂｉａｓ２は層をなして配置され、両者の間には層間絶縁層が設けられており、第１接続ビア６０１とは、層間絶縁層を貫通するビアホールを指す。

【００３５】

さらに、第１接続ビア６０１を介して電気的に接続された第１接続部Ｂｉａｓ１２及び第２接続部Ｂｉａｓ２２と、当該第１接続ビア６０１との三者は、ベース基板１００上に正投影された面積がそれぞれ第１面積、第２面積、第３面積である。ここで、第１面積と第３面積との比、及び第２面積と第３面積との比は、いずれも１６：９～４：１の範囲内である。この場合、第１接続部Ｂｉａｓ１２と第２接続部Ｂｉａｓ２２とを電気的に接続することで、両者間の第１接続ビア６０１を完全に覆うことができ、第１接続部Ｂｉａｓ１２と第２接続部Ｂｉａｓ２２との確実な接続が確保される。

【００３６】

さらに、第１接続ビア６０１を介して電気的に接続された第１接続部Ｂｉａｓ１２及び第２接続部Ｂｉａｓ２２と、当該第１接続ビア６０１との三者は、ベース基板１００上への正投影の中心が重なる。ベース基板１００上への正投影の中心で重なる第１接続部Ｂｉａｓ１２、第２接続部Ｂｉａｓ２２及び第１接続ビア６０１に対して、第１接続ビア６０１と第１接続部Ｂｉａｓ１２のベース基板１００上への正投影の間隔を第１距離とし、第

１接続ビア６０１と第２接続部Ｂｉａｓ２２のベース基板１００上への正投影の間隔を第２距離とし、第１距離及び第２距離はいずれも１．５～３μｍ程度である。ここで、第１距離と第２距離とは、値が等しくてもよいし、略等しくてもよいし、さらには、等しくなくてもよい。前述の配置方式により、第１接続部Ｂｉａｓ１２と第２接続部Ｂｉａｓ２２とを電気的に接続することで、両者間の第１接続ビア６０１を完全に覆うことができ、第１接続部Ｂｉａｓ１２と第２接続部Ｂｉａｓ２２との確実な接続が確保される。

【００３７】

いくつかの例において、第１バイアス信号線Ｂｉａｓ１の各々が、電気的に接続された第１延長部Ｂｉａｓ１１と第１接続部Ｂｉａｓ１２を含む場合、隣接して配置された第１接続部Ｂｉａｓ１２の少なくとも一部の間は、接続バー７０２を介して接続されている。例えば、任意の隣接して配置された第１接続部Ｂｉａｓ１２同士がショートバーを介して接続されている。これにより、第１バイアス信号線Ｂｉａｓ１にバイアス信号を供給する駆動チップのピン数を効果的に削減することができ、コストを低減することができる。

【００３８】

さらに、本開示の実施例において、第１バイアス信号線Ｂｉａｓ１の第１接続部Ｂｉａｓ１２と、これに接続された接続バー７０２は、一体構造として接続される。この場合、第１バイアス信号線Ｂｉａｓ１と接続バー７０２の作製は１プロセスで完了することができ、両者が一体構造として接続されて両者の接続の安定性を確保する。

【００３９】

いくつかの例において、図２を引き続き参照して、同一の第１画素グループ１１に電気的に接続された前記第１バイアス信号線Ｂｉａｓ１、第２バイアス信号線Ｂｉａｓ２及びデータ線Ｄａｔａに対して、第１バイアス信号線Ｂｉａｓ１の第１延長部Ｂｉａｓ１１は、第２バイアス信号線Ｂｉａｓ２の第２延長部Ｂｉａｓ２１とデータ線Ｄａｔａとの間に位置する。このような配置方式により、同じグループにおける薄膜トランジスタＴＦＴの第２極はデータ線Ｄａｔａに電気的に接続され、フォトダイオードＰＩＮの第２電極５０５は第１バイアス信号線Ｂｉａｓ１に電気的に接続され、蓄積容量Ｃの第２電極板ＣＣ２は第２バイアス信号線Ｂｉａｓ２に電気的に接続されることが容易となり、配線が容易となり、画素領域Ｑ１の配線の均一性が確保される。

【００４０】

さらに、同一の第１画素グループ１１の前記第１バイアス信号線Ｂｉａｓ１、第２バイアス信号線Ｂｉａｓ２及びデータ線Ｄａｔａを電気的に接続し、第１バイアス信号線Ｂｉａｓ１の第１延長部Ｂｉａｓ１１が第２バイアス信号線Ｂｉａｓ２の第２延長部Ｂｉａｓ２１とデータ線Ｄａｔａとの間に位置するとき、前記第１方向Ｘにおける第１延長部Ｂｉａｓ１１と第２延長部Ｂｉａｓ２１との間の距離は、前記第１方向Ｘにおける第１延長部Ｂｉａｓ１１とデータ線Ｄａｔａとの間の距離よりも大きい。図２を引き続き参照して、このように配置するのは、データ線Ｄａｔａと第１バイアス信号線Ｂｉａｓ１の第１延長部Ｂｉａｓ１１との間に薄膜トランジスタＴＦＴ及びフォトダイオードＰＩＮが配置されているが、第１バイアス信号線Ｂｉａｓ１の第１延長部Ｂｉａｓ１１と第２バイアス信号線Ｂｉａｓ２の第２延長部Ｂｉａｓ２１との間に蓄積容量Ｃのみが配置されているため、薄膜トランジスタＴＦＴ及びフォトダイオードＰＩＮの配置スペースを大きく確保する必要があるからである。

【００４１】

以下、本開示の実施例における光電検出器の具体的な膜層構造について説明する。なお、以下の説明では、光電検出器に用いられる薄膜トランジスタＴＦＴがボトムゲート型薄膜トランジスタＴＦＴであり、薄膜トランジスタＴＦＴの第１極と第２極がそれぞれソース電極３０１とドレイン電極３０２である場合を例に挙げて説明するにすぎないが、本開示の実施例の保護範囲を制限するものではないことを理解されたい。

【００４２】

１つの例において、本開示の実施例における光電検出器は、ベース基板１００から離れる方向にゲート金属層、ゲート絶縁層、活性半導体層、第１導電層、第１絶縁層、第２導

電層、Ｐ型半導体層、真性半導体層、Ｎ型半導体層、第２電極５０５層、第２絶縁層、及び第３導電層を順に含む。

【００４３】

図６は、本開示の実施例による光電検出器にゲート金属層を形成した平面図である。図６に示すように、ゲート金属層は、各薄膜トランジスタＴＦＴのゲート電極１０１と、ゲート線Ｇａｔｅとを含み、各薄膜トランジスタＴＦＴのゲート電極１０１とこれに電気的に接続されたゲート線Ｇａｔｅとが一体構造となっている。ゲート電極１０１の絶縁層は、ゲート金属層のベース基板１００から離れる側に形成されている。

【００４４】

図７は、本開示の実施例による光電検出器に活性半導体層を形成した平面図である。図７に示すように、活性半導体層は各薄膜トランジスタＴＦＴの活性層２０１を含む。例えば、活性半導体層は、非晶質シリコン、多結晶シリコン、酸化物半導体材料などを用いて形成することができる。なお、活性層２０１のソース電極３０１領域及びドレイン電極３０２領域は、ｎ型不純物又はｐ型不純物がドープされた領域であってもよい。活性層２０１の半導体層上は、絶縁層で覆われていてもよいし、絶縁層で覆われていなくてもよい。

【００４５】

図８は、本開示の実施例による光電検出器に第１導電層を形成した平面図である。図８に示すように、第１導電層は、薄膜トランジスタＴＦＴのソース電極３０１、ドレイン電極３０２、蓄積容量Ｃの第２電極板ＣＣ２、第２バイアス信号線Ｂｉａｓ２、及びデータ線Ｄａｔａを含む。ここで、薄膜トランジスタＴＦＴのソース電極３０１とドレイン電極３０２は、それぞれ活性層２０１のソース電極３０１領域とドレイン電極３０２領域に電気的に接続されている。蓄積容量Ｃの第２電極板ＣＣ２は第２バイアス信号線Ｂｉａｓ２に電気的に接続されている。データ線Ｄａｔａは薄膜トランジスタＴＦＴのドレイン電極３０２に電気的に接続されている。第１絶縁層は、第１導電層のベース基板１００から離れる側を覆い、第１絶縁層には各画素ユニット１０における第２接続ビア４０１が形成され、後に形成されるフォトダイオードＰＩＮの第１電極板ＣＣ１と薄膜トランジスタＴＦＴのソース電極３０１が電気的に接続されることを容易にする。

【００４６】

いくつかの例において、同一の第１画素グループ１１における蓄積容量Ｃの第２電極板ＣＣ２に電気的に接続された第２バイアス信号線Ｂｉａｓ２と、これに電気的に接続された容量の第２電極板ＣＣ２とは、一体構造となっている。例えば、第２バイアス信号線Ｂｉａｓ２は、第２方向Ｙに沿って延長する第２延長部Ｂｉａｓ２１と、当該第２延長部Ｂｉａｓ２１に電気的に接続された第２接続部Ｂｉａｓ２２とを含み、第２接続部Ｂｉａｓ２２が周辺領域に位置し、第２延長部Ｂｉａｓ２１が周辺領域と画素領域Ｑ１を貫通し、第２延長部Ｂｉａｓ２１が第１画素グループ１１における各蓄積容量Ｃの第２電極板ＣＣ２を貫通し、蓄積容量Ｃの第２電極板ＣＣ２に電気的に接続されている。

【００４７】

いくつかの例において、同一の第１画素グループ１１における薄膜トランジスタＴＦＴのドレイン電極３０２に電気的に接続されたデータ線Ｄａｔａと、これに電気的に接続されたデータ線Ｄａｔａとは、一体構造となっており、且つ当該データ線Ｄａｔａは、第２方向Ｙに沿って延長する。

【００４８】

いくつかの例において、図８を引き続き参照して、第１導電層は各画素ユニット１０における第１接続電極３０３をさらに含んでもよく、第１接続電極３０３は薄膜トランジスタＴＦＴのソース電極３０１に電気的に接続される。当該第１接続電極３０３は、後に形成される当該画素ユニット１０における蓄積容量Ｃの第２電極板ＣＣ２と、フォトダイオードＰＩＮの第１電極５０１にも電気的に接続される。

【００４９】

図９は、本開示の実施例による光電検出器に第２導電層を形成した平面図である。図９に示すように、第２導電層は、フォトダイオードＰＩＮの第１電極５０１と、蓄積容量Ｃ

の第２電極板ＣＣ２とを含む。各画素ユニット１０において、フォトダイオードＰＩＮの第１電極５０１と、蓄積容量Ｃの第２電極板ＣＣ２とは、一体構造となっていてもよく、第２接続ビア４０１を介して薄膜トランジスタＴＦＴのソース電極３０１に接続されている。

【００５０】

図１０は、本開示の実施例による光電検出器に第２電極層を形成した平面図である。図１０に示すように、Ｐ型半導体層、真性半導体層、Ｎ型半導体層、第２電極層は、第２導電層のベース基板１００から離れる側に順に配置されている。ここで、Ｐ型半導体層は各フォトダイオードＰＩＮのＰ型半導体パターン５０２を含み、真性半導体層は各フォトダイオードＰＩＮの真性半導体パターン５０３を含み、Ｎ型半導体層は各フォトダイオードＰＩＮのＮ型半導体パターン５０３を含み、第２電極層は各フォトダイオードＰＩＮの第２電極５０５を含む。各画素ユニット１０において、第１電極５０１、Ｐ型半導体パターン５０２、真性半導体パターン５０３、Ｎ型半導体パターン５０４及び第２電極５０５は積層して配置され、フォトダイオードＰＩＮを形成する。

【００５１】

第２電極５０５のベース基板１００から離れる側には第２絶縁層が覆われている。第２絶縁層は、ベース基板１００から離れる方向に順に配置された第１無機絶縁層、有機絶縁層及び第２無機絶縁層を含む。ここで、第１無機絶縁層及び第２無機絶縁層はパッシベーション層であってもよく、有機絶縁層は平坦化層であってもよく、平坦化層の厚さはパッシベーション層の厚さよりも大きい。

【００５２】

各画素ユニット１０には、周辺領域に位置する第１接続ビア６０１と、画素領域Ｑ１に位置する第３接続ビア６０２とがさらに含まれている。第１接続ビア６０１は、後に形成される第１バイアス信号線Ｂｉａｓ１と第２バイアス信号線Ｂｉａｓ２とを電気的に接続するためのものである。第３接続ビア６０２は、第１バイアス信号線Ｂｉａｓ１とフォトダイオードＰＩＮの第２電極５０５とを電気的に接続する。

【００５３】

図１１は、本開示の実施例による光電検出器に第３導電層を形成した平面図である。図１１に示すように、第３導電層は第１バイアス信号線Ｂｉａｓ１を含む。当該第１バイアス信号線Ｂｉａｓ１は、第１接続ビア６０１を介して第２バイアス信号線Ｂｉａｓ２に電気的に接続され、第３接続ビア６０２を介してフォトダイオードＰＩＮの第２電極５０５に電気的に接続される。

【００５４】

いくつかの例において、１つの第１画素グループ１１に対して、各画素ユニット１０におけるフォトダイオードＰＩＮの第２電極５０５は、同一の第２バイアス信号線Ｂｉａｓ２に接続される。

【００５５】

いくつかの例において、第２バイアス信号線Ｂｉａｓ２が第２延長部Ｂｉａｓ２１及び第２接続部Ｂｉａｓ２２を含む場合、第１バイアス信号線Ｂｉａｓ１は、第２方向Ｙに沿って延長する第１延長部Ｂｉａｓ１１と、この第１延長部Ｂｉａｓ１１に電気的に接続された第１接続部Ｂｉａｓ１２とを含んでもよく、同一の第１画素グループ１１に電気的に接続された第１バイアス信号線Ｂｉａｓ１及び第２バイアス信号線Ｂｉａｓ２に対して、第１バイアス信号線Ｂｉａｓ１の第１接続部Ｂｉａｓ１２は、第１接続ビア６０１を介して第２バイアス信号線Ｂｉａｓ２の第２接続部Ｂｉａｓ２２に電気的に接続される。第１バイアス信号線Ｂｉａｓ１の第１延長部Ｂｉａｓ１１は、第３接続ビア６０２を介してフォトダイオードＰＩＮの第２電極５０５に電気的に接続される。

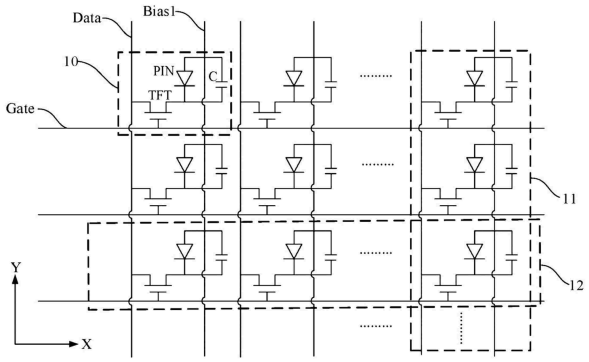
【００５６】

さらに、第１バイアス信号線Ｂｉａｓ１は、第１延長部Ｂｉａｓ１１に電気的に接続され、且つ画素ユニット１０に一対一で対応して配置された複数の第３接続部Ｂｉａｓ１３をさらに含んでもよく、１つの第３接続部Ｂｉａｓ１３が第３接続ビア６０２を介してフ

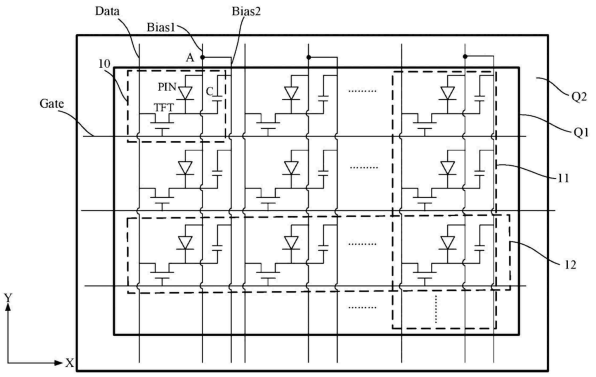
ォトダイオードＰＩＮの第２電極５０５に電気的に接続される。
【００５７】
さらに、第３導電層は、隣接して配置された第１接続部Ｂｉａｓ１２を電気的に接続する接続バー７０２をさらに含んでもよい。ここで、接続バー７０２は、第１方向Ｘに沿って延長することができる。
【００５８】
いくつかの例において、第３導電層には遮光パターン７０１がさらに含まれてもよい。画素ユニット１０における遮光パターン７０１のベース基板１００上への正投影は、薄膜トランジスタＴＦＴが存在する領域を覆っており、これにより、光が薄膜トランジスタＴＦＴに照射されて薄膜トランジスタＴＦＴの光学特性に影響を及ぼして光電検出器が不良となることを効果的に回避できる。
【００５９】
さらに、遮光パターン７０１は第１バイアス信号線Ｂｉａｓ１と一体構造として接続されていてもよい。
【００６０】
いくつかの例において、図１２は、本開示の実施例による光電検出器における１つの画素ユニットのレイアウト図である。図１２に示すように、ベース基板１００上への蓄積容量Ｃの第２電極板ＣＣ２の正投影は、ベース基板１００上への蓄積容量Ｃの第１電極板ＣＣ１の正投影内にある。
【００６１】
いくつかの例において、図１２を引き続き参照して、ベース基板１００上への蓄積容量Ｃの第２電極板ＣＣ２の正投影の輪郭は、第１線分Ｓ１を含み、ベース基板１００上へのフォトダイオードＰＩＮの第２電極５０５の正投影の輪郭は、第２線分Ｓ２を含み、第１線分Ｓ１と第２線分Ｓ２とは平行であり、即ち、任意の位置において両者の間隔が等しい。
【００６２】
もちろん、本開示の実施例による光電検出器は、第３導電層の、ベース基板１００から離れる側に順に配置された第３絶縁層及びシンチレータ層をさらに含んでもよい。シンチレータ層は、放射線を吸収し、放射線エネルギーを光電センサによって検出可能な光に変換する。なお、シンチレータ層は、実際の必要に応じて、Ｘ線、γ線又は他の放射線に対して感度を有するものを選択することができる。これにより、放射線検出器は、Ｘ線検出器、γ線検出器などの検出器として機能することができる。
【００６３】
第２態様において、図１３は、本開示の実施例による電子デバイスの概略ブロック図である。図１３に示すように、当該電子デバイス２００は、前述の実施例のいずれかに記載の光電検出器を含む。当該電子デバイス２００の例は、例えば、医療診断装置、産業用検査装置、地質探査装置等を含む。電子デバイス２００は、放射線検出器の実施例と同様の利点を有する。
【００６４】
なお、以上の実施形態は本開示の原理を説明するために用いた例示的なものに過ぎず、本発明はこれに限定されない。当業者にとって、本発明の精神と要旨を逸脱しない範囲で種々の変形と改良が可能であり、それらの変形と改良も本発明の保護範囲と見なされる。

【図面】

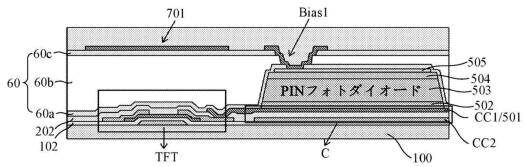
【図１】


Data
Bias1
10
PIN
C
TFT
Gate
11
12
Y
X

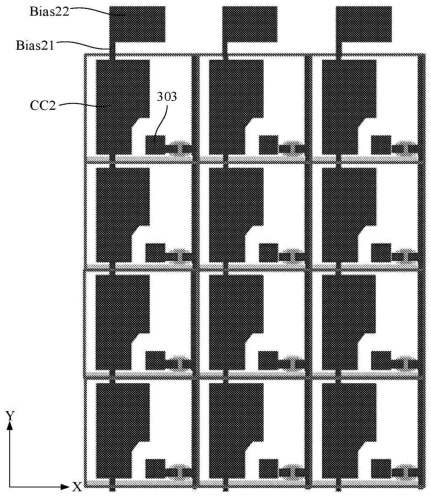
【図２】


Data
Bias1
Bias2
A
10
PIN
C
TFT
Gate
Q2
Q1
11
12
Y
X

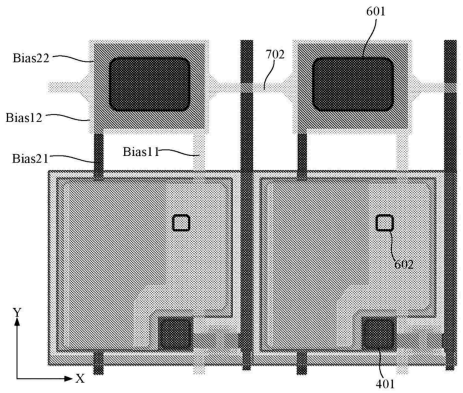
【図３】


701
Bias1
60c
60
60b
60a
202
102
PINフォトダイオード
505
504
503
502
CC1/501
CC2
TFT
C
100

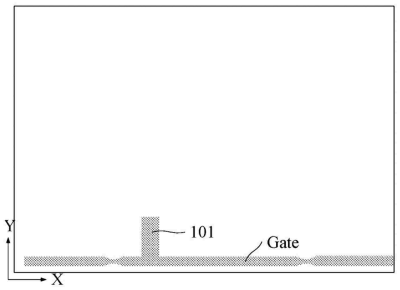
【図４】


Bias22
Bias21
CC2
303
Y
X

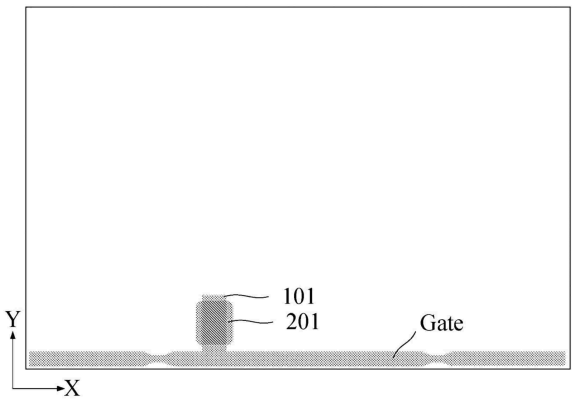
【図５】


601
Bias22
702
Bias12
Bias11
Bias21
602
Y
X
401

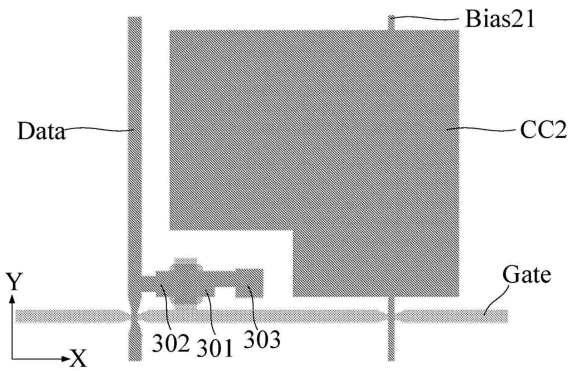
【図６】


101
Gate
Y
X

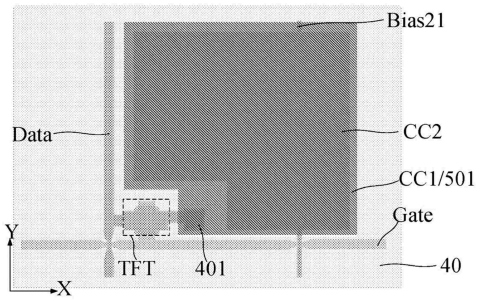
【図７】


101
201
Gate
Y
X

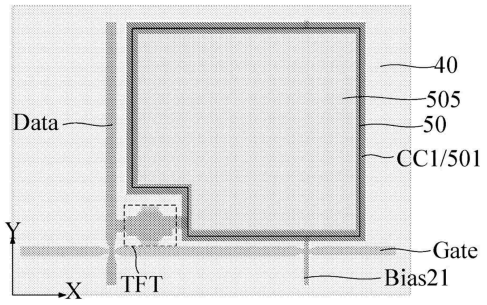
【図８】


Bias21
Data
CC2
Gate
Y
X
302
301
303

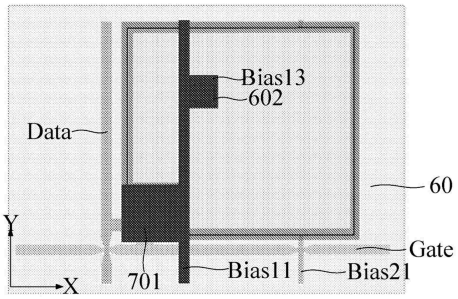
【図９】



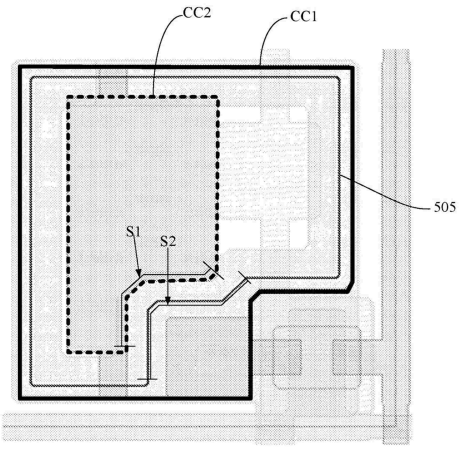
【図１０】



【図１１】



【図１２】



【図１３】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2022/089699

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12(2006.01)i; H04N 5/32(2006.01)i; G01T 7/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L H04N G01T A61M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; VEN; CNTXT; USTXT; WOTXT; EPTXT; CNKI: 探测, 基板, 衬底, 光电转换, 光电二极管, 光感应, 光敏, 光学传感, 感光, 电容, 两, 第二, 另一, 公共, 偏置, 像素, 象素, 画素, 非显示, 围绕, 环绕, 显示, 过孔, 减少, line?, capacitor, common, bias, photo sensitive, photosensitive, X ray, radiation, detect+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 106169484 A (SHANGHAI OXI TECHNOLOGY CO., LTD.) 30 November 2016 (2016-11-30) description, paragraphs [0034]-[0149], and figures 1-3	1-16
A	US 6185274 B1 (TOSHIBA K. K.) 06 February 2001 (2001-02-06) entire document	1-16
A	CN 113406832 A (INFOVISION OPTOELECTRONICS (KUNSHAN) CO., LTD.) 17 September 2021 (2021-09-17) entire document	1-16
A	CN 101166998 A (KONINKL PHILIPS ELECTRONICS N.V.) 23 April 2008 (2008-04-23) entire document	1-16
A	CN 108476294 A (TOSHIBA ELECTRON TUBES & DEVICES CO., LTD.) 31 August 2018 (2018-08-31) entire document	1-16
A	EP 0523784 A1 (PHILIPS ELECTRONICS UK LIMITED et al.) 20 January 1993 (1993-01-20) entire document	1-16

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
01 September 2022	**10 October 2022**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (January 2015)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2022/089699

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 101843284 B1 (LG DISPLAY CO., LTD.) 28 March 2018 (2018-03-28) entire document	1-16

Form PCT/ISA/210 (second sheet) (January 2015)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2022/089699

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	106169484	A	30 November 2016	US	2018254288	A1	06 September 2018
				WO	2018032738	A1	22 February 2018
				CN	106169484	B	26 April 2019
US	6185274	B1	06 February 2001	JP	H11331703	A	30 November 1999
CN	113406832	A	17 September 2021		None		
CN	101166998	A	23 April 2008	US	2008185529	A1	07 August 2008
				EP	1877833	A1	16 January 2008
				WO	2006114722	A1	02 November 2006
				JP	2008539415	A	13 November 2008
				US	7504638	B2	17 March 2009
CN	108476294	A	31 August 2018	US	2018299567	A1	18 October 2018
				WO	2017119251	A1	13 July 2017
				KR	20180088439	A	03 August 2018
				EP	3402181	A1	14 November 2018
				US	10156643	B2	18 December 2018
				JP	6590950	B2	16 October 2019
EP	0523784	A1	20 January 1993	JP	H0851195	A	20 February 1996
KR	101843284	B1	28 March 2018		None		

Form PCT/ISA/210 (patent family annex) (January 2015)

国际检索报告

国际申请号
PCT/CN2022/089699

A. 主题的分类

H01L 27/12(2006.01)i; H04N 5/32(2006.01)i; G01T 7/00(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L H04N G01T A61M

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNABS;VEN;CNTXT;USTXT;WOTXT;EPTXT;CNKI:探测，基板，衬底，光电转换，光电二极管，光感应，光敏，光学传感，感光，电容，两，第二，另一，公共，偏置，像素，象素，画素，非显示，围绕，环绕，显示，过孔，减少，line?, capacitor, common, bias, photo sensitive, photosensitive, X ray, radiation, detect+

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 106169484 A (上海箩箕技术有限公司) 2016年11月30日 (2016-11-30) 说明书第[0034]-[0149]段，图1-3	1-16
A	US 6185274 B1 (TOSHIBA KK) 2001年2月6日 (2001-02-06) 全文	1-16
A	CN 113406832 A (昆山龙腾光电股份有限公司) 2021年9月17日 (2021-09-17) 全文	1-16
A	CN 101166998 A (皇家飞利浦电子股份有限公司) 2008年4月23日 (2008-04-23) 全文	1-16
A	CN 108476294 A (东芝电子管器件株式会社) 2018年8月31日 (2018-08-31) 全文	1-16
A	EP 0523784 A1 (PHILIPS ELECTRONICS UK LTD 等) 1993年1月20日 (1993-01-20) 全文	1-16
A	KR 101843284 B1 (LG DISPLAY CO LTD) 2018年3月28日 (2018-03-28) 全文	1-16

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：
"A" 认为不特别相关的表示了现有技术一般状态的文件
"E" 在国际申请日的当天或之后公布的在先申请或专利
"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）
"O" 涉及口头公开、使用、展览或其他方式公开的文件
"P" 公布日先于国际申请日但迟于所要求的优先权日的文件
"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件
"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性
"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性
"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2022年9月1日	2022年10月10日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 王明超 电话号码 (86-512)88997365

PCT/ISA/210 表(第2页) (2015年1月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2022/089699

检索报告引用的专利文件			公布日（年/月/日）	同族专利			公布日（年/月/日）
CN	106169484	A	2016年11月30日	US	2018254288	A1	2018年9月6日
				WO	2018032738	A1	2018年2月22日
				CN	106169484	B	2019年4月26日
US	6185274	B1	2001年2月6日	JP	H11331703	A	1999年11月30日
CN	113406832	A	2021年9月17日		无		
CN	101166998	A	2008年4月23日	US	2008185529	A1	2008年8月7日
				EP	1877833	A1	2008年1月16日
				WO	2006114722	A1	2006年11月2日
				JP	2008539415	A	2008年11月13日
				US	7504638	B2	2009年3月17日
CN	108476294	A	2018年8月31日	US	2018299567	A1	2018年10月18日
				WO	2017119251	A1	2017年7月13日
				KR	20180088439	A	2018年8月3日
				EP	3402181	A1	2018年11月14日
				US	10156643	B2	2018年12月18日
				JP	6590950	B2	2019年10月16日
EP	0523784	A1	1993年1月20日	JP	H0851195	A	1996年2月20日
KR	101843284	B1	2018年3月28日		无		

PCT/ISA/210 表(同族专利附件) (2015年1月)

フロントページの続き

B,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,IT,JM,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW
中華人民共和国１００１７６北京市北京▲経▼▲済▼技▲術▼▲開▼▲発▼区西▲環▼中路８号２幢Ｃ区３▲層▼Ｃ－３０１・Ｃ－３０２
Ｒｏｏｍ Ｃ－３０１，Ｃ－３０２，Ｆｌｏｏｒ３，Ａｒｅａ Ｃ，Ｂｕｉｌｄｉｎｇ ２，Ｎｏ．８ Ｘｉｈｕａｎｚｈｏｎｇ Ｒｄ．，ＢＤＡ，Ｂｅｉｊｉｎｇ １００１７６，ＣＨＩＮＡ
(74)代理人 110003708
弁理士法人鈴榮特許綜合事務所
(72)発明者 ジャン、グアン
中華人民共和国、ベイジン １００１７６、ビーティーエー、ダイズ・ロード・ナンバー ９
(72)発明者 リー、ジンイー
中華人民共和国、ベイジン １００１７６、ビーティーエー、ダイズ・ロード・ナンバー ９
(72)発明者 ワン、ジェンイー
中華人民共和国、ベイジン １００１７６、ビーティーエー、ダイズ・ロード・ナンバー ９
(72)発明者 ジャン、ジェンウー
中華人民共和国、ベイジン １００１７６、ビーティーエー、ダイズ・ロード・ナンバー ９

Ｆターム（参考） 4M118 AA01 AA05 AB01 BA05 CA05 FB03 FB13 FB16 FB24 GB03 HA25