

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

100073

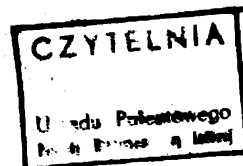
Patent dodatkowy
do patentu _____

Zgłoszono: 08.11.74 (P. 175442)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 22.05.76

Opis patentowy opublikowano: 15.01.1979



Int. Cl.² H03K 13/02

Twórcy wynalazku: Wiesław Klembowski, Zbigniew Zonnenberg
Uprawniony z patentu: Przemysław Instytut Telekomunikacji,
Warszawa (Polska)

Konwerter cyfrowo-napięciowy o dużej wydajności prądowej

Przedmiotem wynalazku jest szybki konwerter cyfrowo-napięciowy o dużej wydajności prądowej oraz średniej dokładności z możliwością dołączenia do wyjścia konwertera linii przesyłowej o małej impedancji.

Dotychczas stosowane układy posiadają dekodery oporowy drabinkowy sterowany kluczami tranzystorowymi lub dekodery prądowy, do których dołączony jest wzmacniacz operacyjny.

W znanych konwerterach cyfrowo-napięciowych o dużej dokładności, niezbędne jest stosowanie wzmacniacza operacyjnego dla uzyskania małej oporności wyjściowej i równocześnie małych zmian poziomu zerowego. Znane konwertery z dekoderni drabinkowymi posiadają klucze diodowe lub tranzystorowe, które pod wpływem sygnału cyfrowego wejściowego podają napięcie zero lub napięcie odniesienia na dany odczep dekodera. W zależności od wejściowego słowa cyfrowego napięcie lub prąd z dekodera wystawiają wzmacniacz operacyjny.

W przypadku stosowania tych znanych konwerterów cyfrowo-napięciowych do przetwarzania cyfrowych przebiegów wizyjnych, wadą ich jest duża komplikacja układowa oraz duży pobór prądu ze źródeł napięć stabilizowanych. Również stosowanie wzmacniacza operacyjnego w tych znanych układach powoduje wydłużenie czasu ustalenia sygnału wyjściowego, ze względu na konieczność stosowania elementów zabezpieczających stabilność częstotliwości wzmacniacza.

Celem wynalazku jest przetworzenie sygnału cyfrowego na napięciowy sygnał wizyjny z zapewnieniem dużej szybkości przetwarzania przy pracy na linię przesyłową o małej impedancji, zaś zadaniem jest stworzenie możliwie prostego o małej ilości elementów układu elektrycznego przeznaczonego do osiągnięcia tego celu. Cel ten został osiągnięty dzięki temu, że kolektory tranzystorów stanowiących kluczowane źródła prądowe dołączone są do emitera tranzystora przeciwstawnego i jednego końca rezystora, którego drugi koniec dołączony jest do dodatniego napięcia zasilania, przy czym baza tego tranzystora przeciwstawnego włączona jest pomiędzy diodę Zenera oraz rezystor, stanowiące dwójnik szeregowy włączony pomiędzy napięcie zasilania dodatnie i ujemne, natomiast kolektor tranzystora przeciwstawnego poprzez rezystor dołączony jest do masy, na którym to rezystorze uzyskuje się napięcie będące odpowiednikiem wejściowego słowa cyfrowego.

Schemat ideowy układu według wynalazku przedstawiony jest na rysunku.

Układ będący przedmiotem wynalazku zawiera kluczowane źródła prądowe N1, N2 zbudowane na parach tranzystorów T1 i T2, T3 i T4. Ilość źródeł prądowych jest zależna od ilości bitów słowa cyfrowego podawanego na wejście konwertera. Przykładowo na rysunku zostały przedstawione dwa kluczowane źródła prądowe N1, N2. Baza jednego tranzystora T1, T3 z każdej pary włączona jest pomiędzy diodę D1 i rezystor R1 zasilany z napięcia E, a na bazę drugiego tranzystora T2, T4 z każdej pary podawany jest odpowiedni sygnał binarny słowa wejściowego, są to wejścia we1, we2.

Kolektory pierwszych tranzystorów T1, T3 są dołączone do emitera tranzystora przeciwstawnego T5 i jednego końca rezystora R4, którego drugi koniec dołączony jest do dodatniego napięcia zasilania E.

Natomiast baza tranzystora T5 włączona jest pomiędzy diodę Zenera D2 oraz rezystor R6 stanowiące dwójnik włączony pomiędzy napięcia zasilania ujemne $-E$ i dodatnie $+E$. Do kolektora tranzystora T5 dołączona jest baza tranzystora T6 i rezystor R7 dołączony drugim końcem do masy układu, natomiast w obwodzie emiterowym tego tranzystora T6 włączony jest rezystor R11. Tranzystory T6, T8 tworzą wtórnik. Wyjście układu stanowi kolektor tranzystora przeciwstawnego T8, którego baza połączona jest z kolektorem tranzystora T6, a emiter poprzez rezystor R9 z napięciem $+E$. Pomiedzy kolektor tranzystora T8 i emiter tranzystora T6 włączony jest szeregowy dwójnik złożony z rezystora R10 i tranzystora T7 w układzie ze wspólnym emiterem i zwartą bazą z kolektorem.

Zasada pracy układu według wynalazku jest następująca: Na wejścia układu konwertera we 1, we 2... podawany jest sygnał cyfrowy w kodzie binarnym prostym. Powoduje on załączenie lub wyłączenie źródeł prądowych tworzonych przez napięcie ujemne $-E$ i rezystory R2, R3 poprzez tranzystory T1, T3 sterowane w emiterach tranzystorami T2, T4. Wartości prądów w poszczególnych źródłach prądowych dobrane są w stosunku wagowym 2^n poprzez rezystory R2, R3 przy ustalonym napięciu $-E$ i ustalonym napięciu na bazach tranzystorów T1, T3 (z dzielnika R1, D1).

Prąd płynący przez rezystor R4 jest sumą prądów kolektorów tranzystorów T1, T3 oraz prądu emitera tranzystora T5. Dzielnik napięcia D2, R6 ustala punkt pracy tranzystora T5. Napięcie na rezystorze R7 jest proporcjonalne do wejściowego słowa cyfrowego i podawane jest na wejście wtórnika zbudowanego na tranzystorach przeciwstawnych T6, T8 i tranzystora T7 o zwartej bazie z kolektorem oraz rezystorów R8, R9, R10, R11. Kolektor tranzystora T8 stanowi wyjście konwertera cyfrowo-napięciowego o dużej wydajności prądowej.

Zastrzeżenia patentowe

1. Konwerter cyfrowo-napięciowy o dużej wydajności prądowej stosujący dekodery prądowe, z n a m i e n n y t y m, że kolektory tranzystorów (T1), (T3) stanowiących kluczowane źródła prądowe, dołączone są do emitera tranzystora przeciwstawnego (T5) i jednego końca rezystora (R4), którego drugi koniec dołączony jest do napięcia zasilania, przy czym baza tranzystora przeciwstawnego (T5) włączona jest pomiędzy diodę Zenera (D2) oraz rezystor (R6) stanowiące dwójnik włączony pomiędzy napięcia zasilania o przeciwnej biegunowości, natomiast kolektor tranzystora przeciwstawnego (T5) poprzez rezystor (R7) dołączony jest do masy.

2. Konwerter według zastrz. 1, z n a m i e n n y t y m, że do kolektora tranzystora przeciwstawnego (T5) dołączona jest baza tranzystora (T6), stanowiącego wejście układu wtórnika zbudowanego na przeciwstawnych do siebie tranzystorach (T6), (T8) przy czym emiter tranzystora (T6) włączony jest pomiędzy szeregowo połączone rezystor (R11) i emiter tranzystora (T7) o zwartej bazie z kolektorem oraz rezystor (R10), które włączone są pomiędzy ujemne napięcie zasilania a kolektor tranzystora przeciwstawnego (T8) wtórnika, którego baza dołączona jest do kolektora tranzystora (T6) wtórnika a kolektor stanowi wyjście konwertera cyfrowo-napięciowego.

