(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年9月26日(26.09.2019)

WIPO | PCT

(10) 国際公開番号
WO 2019/181495 A1

(51) 国際特許分類:
H02H 3/087 (2006.01) *H03K 17/00* (2006.01)
H02J 7/00 (2006.01) *H03K 17/08* (2006.01)

(21) 国際出願番号： PCT/JP2019/008780

(22) 国際出願日： 2019年3月6日(06.03.2019)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

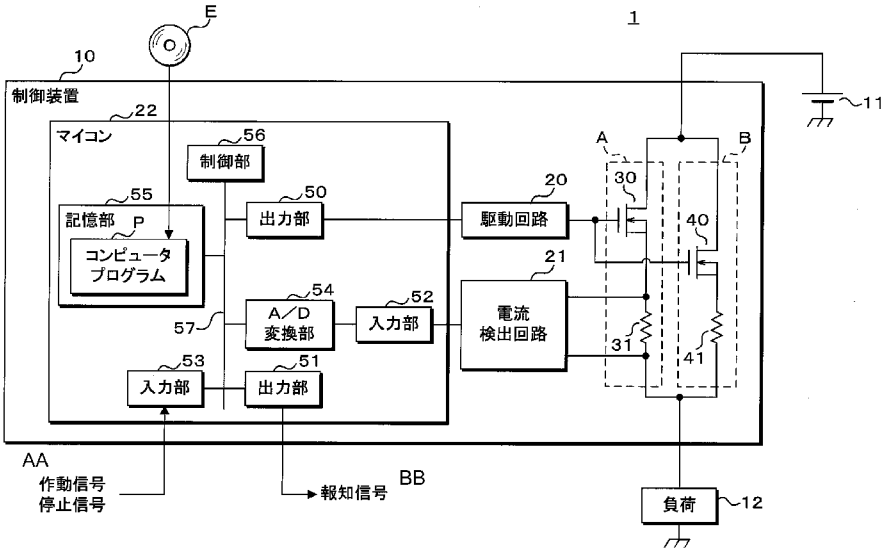
(30) 優先権データ：
特願 2018-056897 2018年3月23日(23.03.2018) JP

(71) 出願人: 株式会社オートネットワーク技術研究所(**AUTONETWORKS TECHNOLOGIES, LTD.**) [JP/JP]; 〒5108503 三重県四日市市西末広町１番１４号 Mie (JP). 住友電装株式会社(**SUMITOMO WIRING SYSTEMS, LTD.**) [JP/JP]; 〒5108503 三重県四日市市西末広町１番１４号 Mie (JP). 住友電気工業株式会社(**SUMITOMO ELECTRIC INDUSTRIES, LTD.**) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目５番３３号 Osaka (JP).

(72) 発明者: 内野 剛雄(**UCHINO, Takeo**); 〒5108503 三重県四日市市西末広町１番１４号 株式会社オートネットワーク技術研究所内 Mie (JP). 澤野 峻一(**SAWANO, Shunichi**); 〒5108503 三重県四日市市西末広町１番１４号 株式会社オートネットワーク技術研究所内 Mie (JP). 加藤 雅幸(**KATO, Masayuki**); 〒5108503 三重県四

(54) **Title:** CONTROL DEVICE, CONTROL METHOD, AND COMPUTER PROGRAM

(54) 発明の名称： 制御装置、制御方法及びコンピュータプログラム



10	Control device	54	A/D conversion unit
12	Load	55	Storage unit
20	Drive circuit	56	Control unit
21	Current detection circuit	P	Computer program
22	Microcomputer	AA	Activation signal/stop signal
50, 51	Output unit	BB	Report signal
52, 53	Input unit		

(57) **Abstract:** A control device (10) comprises a first series circuit (A) and a second series circuit (B). In the first series circuit (A), a first switch (30) and a first resistor (31) are connected in series. In the second series circuit (B), a second switch (40) and a second resistor (41) are connected in series. A current detection circuit (21) outputs a voltage corresponding to the voltage between both ends of the first resistor (31). When the first switch (30) and the second switch (40) are instructed to turn ON, a control unit (56) detects any occurrence of a failure in at least one of the first switch (30), the

WO 2019/181495 A1

[続葉有]

日市市西末広町１番１４号 株式会社オートネットワーク技術研究所内 Mie (JP).

(74) 代理人：河野 英仁，外(**KOHNO, Hideto** et al.)；〒5400035 大阪府大阪市中央区釣鐘町二丁目４番３号 河野特許事務所 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能)：AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

— 国際調査報告（条約第21条(3)）

second switch (40), the first resistor (31), and the second resistor (41) on the basis of the voltage outputted by the current detection circuit (21).

(57) 要約：制御装置（１０）は第１直列回路（Ａ）及び第２直列回路（Ｂ）を備える。第１直列回路（Ａ）では、第１スイッチ（３０）及び第１抵抗（３１）が直列に接続されている。第２直列回路（Ｂ）では、第２スイッチ（４０）及び第２抵抗（４１）が直列に接続されている。電流検出回路（２１）は、第１抵抗（３１）の両端間の電圧値に応じた電圧値を出力する。制御部（５６）は、第１スイッチ（３０）及び第２スイッチ（４０）のオンへの切替えを指示している場合において、電流検出回路（２１）が出力した電圧値に基づいて、第１スイッチ（３０）、第２スイッチ（４０）、第１抵抗（３１）及び第２抵抗（４１）中の少なくとも１つでの故障の発生を検知する。

明　細　書

発明の名称 ： 制御装置、制御方法及びコンピュータプログラム

技術分野

[0001] 本発明は、制御装置、制御方法及びコンピュータプログラムに関する。

本出願は、２０１８年３月２３日出願の日本出願第２０１８－０５６８９７号に基づく優先権を主張し、前記日本出願に記載された全ての記載内容を援用するものである。

背景技術

[0002] 特許文献１には、車両のバッテリから負荷への給電を制御する制御装置が開示されている。この制御装置では、２つの半導体スイッチ夫々の一端がバッテリの正極に接続されている。２つの半導体スイッチ夫々の他端は負荷の一端に接続されている。バッテリの負極と、負荷の他端とは接地されている。

[0003] ２つの半導体スイッチをオン又はオフに切替える。２つの半導体スイッチがオンである場合、バッテリから負荷に電力が供給される。２つの半導体スイッチがオフである場合、バッテリから負荷への給電が停止する。

先行技術文献

特許文献

[0004] 特許文献1：特開２０１４－２３９２９３号公報

発明の概要

[0005] 本発明の一態様に係る制御装置は、直列に接続された第１スイッチ及び第１抵抗を有する第１直列回路と、直列に接続された第２スイッチ及び第２抵抗を有し、前記第１直列回路に並列に接続される第２直列回路と、前記第１スイッチ及び第２スイッチのオンへの切替えを指示する指示部と、前記第１抵抗の両端間の電圧値に応じた電圧値を出力する電圧出力回路と、前記指示部が前記第１スイッチ及び第２スイッチのオンへの切替えを指示している場合にて、前記電圧出力回路が出力した電圧値に基づいて、前記第１スイッチ

、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知する検知部とを備える。

[0006] 本発明の一態様に係る制御方法は、第１抵抗に直列に接続される第１スイッチ、及び、第２抵抗に直列に接続される第２スイッチのオンへの切替えを指示するステップと、前記第１抵抗の両端間の電圧値に応じた電圧値を取得するステップと、前記第１スイッチ及び第２スイッチへのオンへの切替えを指示している場合にて、取得した電圧値に基づいて、前記第１スイッチ、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知するステップとを含み、前記第１スイッチ及び第１抵抗を有する第１直列回路は、前記第２スイッチ及び第２抵抗を有する第２直列回路に並列に接続されている。

[0007] 本発明の一態様に係るコンピュータプログラムは、コンピュータに、第１抵抗に直列に接続される第１スイッチ、及び、第２抵抗に直列に接続される第２スイッチのオンへの切替えを指示するステップと、前記第１抵抗の両端間の電圧値に応じた電圧値を取得するステップと、前記第１スイッチ及び第２スイッチへのオンへの切替えを指示している場合にて、取得した電圧値に基づいて、前記第１スイッチ、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知するステップとを実行させるために用いられ、前記第１スイッチ及び第１抵抗を有する第１直列回路は、前記第２スイッチ及び第２抵抗を有する第２直列回路に並列に接続されている。

[0008] なお、本発明を、このような特徴的な処理部を備える制御装置として実現することができるだけでなく、かかる特徴的な処理をステップとする制御方法として実現したり、かかるステップをコンピュータに実行させるためのコンピュータプログラムとして実現したりすることができる。また、本発明を、制御装置の一部又は全部を実現する半導体集積回路として実現したり、制御装置を含む電源システムとして実現したりすることができる。

図面の簡単な説明

[0009] [図1]実施形態１における電源システムの要部構成を示すブロック図である。

[図2]電流検出回路の回路図である。

[図3]故障によって生じる現象の説明図である。

[図4]故障検知処理の手順を示すフローチャートである。

[図5]実施形態２における電源システムの要部構成を示すブロック図である。

[図6]故障によって生じる現象の説明図である。

[図7]故障検知処理の手順を示すフローチャートである。

[図8]故障検知処理の手順を示すフローチャートである。

[図9]実施形態３における電源システムの要部構成を示すブロック図である。

[図10]マイコンの要部構成を示すブロック図である。

発明を実施するための形態

[0010] ［本開示が解決しようとする課題］

特許文献１において、２つの半導体スイッチ中の一方の半導体スイッチが故障してオフに固定されたと仮定する。この場合において、他方の半導体スイッチがオンに切替わった場合、大きな電流が他方の半導体スイッチを介して流れる。大きな電流が他方の半導体スイッチを介して流れた場合、他方の半導体スイッチで大きな電力が消費される。これにより、他方の半導体スイッチの温度が異常な温度に上昇し、他方の半導体スイッチも故障する可能性がある。

[0011] そこで、スイッチがオフに固定された場合に故障の発生を検知することができる制御装置、制御方法及びコンピュータプログラムを提供することを目的とする。

[0012] ［本開示の効果］

本開示によれば、スイッチがオフに固定された場合に故障の発生を検知することができる。

[0013] ［本発明の実施形態の説明］

最初に本発明の実施態様を列挙して説明する。以下に記載する実施形態の少なくとも一部を任意に組み合わせてもよい。

[0014] （１）本発明の一態様に係る制御装置は、直列に接続された第１スイッチ及

び第１抵抗を有する第１直列回路と、直列に接続された第２スイッチ及び第２抵抗を有し、前記第１直列回路に並列に接続される第２直列回路と、前記第１スイッチ及び第２スイッチのオンへの切替えを指示する指示部と、前記第１抵抗の両端間の電圧値に応じた電圧値を出力する電圧出力回路と、前記指示部が前記第１スイッチ及び第２スイッチのオンへの切替えを指示している場合にて、前記電圧出力回路が出力した電圧値に基づいて、前記第１スイッチ、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知する検知部とを備える。

[0015] （２）本発明の一態様に係る制御装置では、前記電圧出力回路が出力する電圧値は、前記第１抵抗の両端間の電圧値が上昇した場合に上昇し、前記検知部は、前記電圧出力回路が出力した電圧値が第１閾値未満である場合、前記第１スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知し、前記電圧出力回路が出力した電圧値が第２閾値以上である場合、前記第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知し、前記第１閾値は前記第２閾値未満である。

[0016] （３）本発明の一態様に係る制御装置は、前記第１スイッチ及び第１抵抗間の接続ノードの電圧値を検出する電圧検出回路を備え、前記検知部は、前記第１スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知した場合に、前記電圧検出回路が検出した電圧値に基づいて、前記第１スイッチでの故障の発生を検知する。

[0017] （４）本発明の一態様に係る制御装置は、前記第２スイッチ及び第２抵抗間の接続ノードの電圧値を検出する第２の電圧検出回路を備え、前記検知部は、前記第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知した場合に、前記第２の電圧検出回路が検出した電圧値に基づいて、前記第２スイッチでの故障の発生を検知する。

[0018] （５）本発明の一態様に係る制御装置では、電流は、前記第１スイッチ及び第１抵抗の順に流れ、前記電圧出力回路は、前記第１スイッチ及び第１抵抗間の接続ノードから電流を引き込み、引き込んだ電流を出力する電流出力部

と、前記電流出力部が出力した電流が流れる電流抵抗とを有し、前記電圧出力回路は、前記電流抵抗の両端間の電圧値を出力する。

[0019] （６）本発明の一態様に係る制御方法は、第１抵抗に直列に接続される第１スイッチ、及び、第２抵抗に直列に接続される第２スイッチのオンへの切替えを指示するステップと、前記第１抵抗の両端間の電圧値に応じた電圧値を取得するステップと、前記第１スイッチ及び第２スイッチへのオンへの切替えを指示している場合にて、取得した電圧値に基づいて、前記第１スイッチ、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知するステップとを含み、前記第１スイッチ及び第１抵抗を有する第１直列回路は、前記第２スイッチ及び第２抵抗を有する第２直列回路に並列に接続されている。

[0020] （７）本発明の一態様に係るコンピュータプログラムは、コンピュータに、第１抵抗に直列に接続される第１スイッチ、及び、第２抵抗に直列に接続される第２スイッチのオンへの切替えを指示するステップと、前記第１抵抗の両端間の電圧値に応じた電圧値を取得するステップと、前記第１スイッチ及び第２スイッチへのオンへの切替えを指示している場合にて、取得した電圧値に基づいて、前記第１スイッチ、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知するステップとを実行させるために用いられ、前記第１スイッチ及び第１抵抗を有する第１直列回路は、前記第２スイッチ及び第２抵抗を有する第２直列回路に並列に接続されている。

[0021] 上記の一態様に係る制御装置、制御方法及びコンピュータプログラムにあっては、第１スイッチがオンである場合、第１抵抗の両端間の電圧値は、第１直列回路及び第２直列回路を含む並列回路の両端間の電圧値である。第１スイッチ及び第２スイッチのオンへの切替えを指示している場合において、第２スイッチがオフに固定されているとき、又は、第１抵抗若しくは第２抵抗が開放しているとき、並列回路の抵抗値が大きく、第１抵抗の両端間の電圧値が大きい。

[0022] 第１スイッチ及び第２スイッチのオンへの切替えを指示している場合にお

いて、第１スイッチがオフに固定されているとき、又は、第１抵抗若しくは第２抵抗が短絡しているとき、第１抵抗の両端間の電圧値はゼロＶである。電圧出力回路は、第１抵抗の両端間の電圧値に応じた電圧値を出力する。

第１スイッチ又は第２スイッチがオフで固定された場合、電圧出力部が出力した電圧値が大きく変動する。これにより、第１スイッチ、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生が検知される。

[0023] 上記の一態様に係る制御装置にあっては、電圧出力部が出力した電圧値は第１閾値未満である場合、第１スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知する。電圧出力部が出力した電圧値は第２閾値以上である場合、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知する。

[0024] 上記の一態様に係る制御装置にあっては、第１スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知した場合、第１スイッチ及び第１抵抗間の接続ノードの電圧値に基づいて、第１スイッチでの故障の発生を検知する。

[0025] 上記の一態様に係る制御装置にあっては、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知した場合、第２スイッチ及び第２抵抗間の接続ノードの電圧値に基づいて、第２スイッチでの故障の発生を検知する。

[0026] 上記の一態様に係る制御装置にあっては、電圧出力回路では、第１スイッチがオンである場合のみ、電流抵抗に電流が流れて電力が消費される。結果、消費電力が低い。

[0027] ［本発明の実施形態の詳細］

本発明の実施形態に係る電源システムの具体例を、以下に図面を参照しつつ説明する。なお、本発明はこれらの例示に限定されるものではなく、請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

[0028] （実施形態１）

図１は、実施形態１における電源システム１の要部構成を示すブロック図である。電源システム１は、車両に好適に搭載されており、制御装置１０、バッテリ１１及び負荷１２を備える。制御装置１０は、バッテリ１１の正極と、負荷１２の一端とに接続されている。バッテリ１１の負極と、負荷１２の他端とは接地されている。

[0029] 負荷１２は、車両に搭載される電気機器である。負荷１２に電力が供給されている場合、負荷１２は作動する。負荷１２への給電が停止した場合、負荷１２は動作を停止する。

[0030] 制御装置１０には、負荷１２の作動を指示する作動信号と、負荷１２の動作の停止を指示する停止信号とが入力される。制御装置１０は、作動信号が入力された場合、バッテリ１１の正極と、負荷１２の一端とを電気的に接続する。これにより、バッテリ１１は、制御装置１０を介して負荷１２に電力を供給する。

[0031] 制御装置１０は、停止信号が入力された場合、バッテリ１１及び負荷１２間の電気的な接続を遮断する。これにより、バッテリ１１から負荷１２への給電が停止し、負荷１２は動作を停止する。

以上のように、制御装置１０は、バッテリ１１及び負荷１２の電気的な接続と、この電気的な接続の遮断とを行うことによって、バッテリ１１から負荷１２への給電を制御する。

[0032] また、制御装置１０内で故障が発生した場合、制御装置１０は、故障の発生を検知し、故障の発生を報知する報知信号を図示しない装置に出力する。これにより、例えば、車両内において、ランプの点灯又はメッセージの表示等が行われ、車両の乗員に故障の発生が報知される。

[0033] 制御装置１０は、駆動回路２０、電流検出回路２１、マイクロコンピュータ（以下、マイコンという）２２、第１直列回路Ａ及び第２直列回路Ｂを有する。マイコン２２は、出力部５０，５１、入力部５２，５３、Ａ／Ｄ変換部５４、記憶部５５及び制御部５６を有する。第１直列回路Ａは、第１スイッチ３０及び第１抵抗３１を有する。第２直列回路Ｂは、第２スイッチ４０

及び第２抵抗４１を有する。第１スイッチ３０及び第２スイッチ４０夫々は、Ｎチャネル型のＦＥＴ(Field Effect Transistor)である。第１抵抗３１として、抵抗素子、又は、基板上に形成されたパターン（導箔）の抵抗等が用いられる。同様に、第２抵抗４１として、抵抗素子、又は、基板上に形成されたパターンの抵抗等が用いられる。

[0034] 第２直列回路Ｂは第１直列回路Ａに並列に接続されている。第１直列回路Ａでは、第１スイッチ３０及び第１抵抗３１が直列に接続されている。具体的には、第１スイッチ３０のソースが第１抵抗３１の一端に接続されている。第２直列回路Ｂでは、第２スイッチ４０が第２抵抗４１に直列に接続されている。具体的には、第２スイッチ４０のソースが第２抵抗４１の一端に接続されている。第１スイッチ３０及び第２スイッチ４０のドレインはバッテリ１１の正極に接続されている。第１抵抗３１及び第２抵抗４１夫々の他端は、負荷１２の一端に接続されている。

[0035] 第１スイッチ３０及び第２スイッチ４０のゲートは、駆動回路２０の出力端に接続されている。駆動回路２０の入力端は、マイコン２２の出力部５０に接続されている。第１抵抗３１の両端は電流検出回路２１に接続されている。電流検出回路２１は、更に、マイコン２２の入力部５２に接続されている。マイコン２２内では、入力部５２は、更に、Ａ／Ｄ変換部５４に接続されている。出力部５０，５１、入力部５３、Ａ／Ｄ変換部５４、記憶部５５及び制御部５６は内部バス５７に接続されている。

[0036] 第１スイッチ３０及び第２スイッチ４０夫々について、ソースの電位を基準としたゲートの電圧値が一定のオン閾値以上である場合、電流がドレイン及びソースを介して流れることが可能である。このとき、第１スイッチ３０及び第２スイッチ４０夫々はオンである。また、ソースの電位を基準としたゲートの電圧が一定のオフ閾値未満である場合、電流がドレイン及びソースを介して流れることはない。このとき、第１スイッチ３０及び第２スイッチ４０夫々はオンである。第１スイッチ３０及び第２スイッチ４０夫々について、オン閾値は、オフ閾値を超えている。

[0037] 出力部５０は、駆動回路２０にハイレベル電圧又はローレベル電圧を出力している。出力部５０は、制御部５６の指示に従って、駆動回路２０に出力している電圧をハイレベル電圧又はローレベル電圧に切替える。駆動回路２０は、出力部５０から入力されている電圧がローレベル電圧からハイレベル電圧に切替わった場合、接地電位を基準とした第１スイッチ３０及び第２スイッチ４０のゲートの電圧値を上昇させる。

[0038] これにより、第１スイッチ３０及び第２スイッチ４０夫々では、ソースの電位を基準としたゲートの電圧値がオン閾値以上となり、第１スイッチ３０及び第２スイッチ４０はオンに切替わる。第１スイッチ３０及び第２スイッチ４０がオンに切替わった場合、バッテリ１１の正極と負荷１２の一端とが電気的に接続され、バッテリ１１から負荷１２に電力が供給され、負荷１２は作動する。

[0039] このとき、第１直列回路Ａでは、電流が第１スイッチ３０及び第１抵抗３１の順に流れる。第２直列回路Ｂでは、電流が第２スイッチ４０及び第２抵抗４１の順に流れる。

[0040] なお、第１抵抗３１及び第２抵抗４１の抵抗値は一致していることが好ましい。この場合、第１直列回路Ａ及び第２直列回路Ｂを流れる電流の電流値が略一致し、第１スイッチ３０及び第２スイッチ４０の劣化の速度が略一致する。第１スイッチ３０及び第２スイッチ４０の一方が急速に劣化することが防止される。

[0041] 駆動回路２０は、出力部５０から入力されている電圧がハイレベル電圧からローレベル電圧に切替わった場合、接地電位を基準とした第１スイッチ３０及び第２スイッチ４０のゲートの電圧値を低下させる。これにより、第１スイッチ３０及び第２スイッチ４０夫々では、ソースの電位を基準としたゲートの電圧値がオフ閾値未満となり、第１スイッチ３０及び第２スイッチ４０はオフに切替わる。

[0042] 以上のように、駆動回路２０は、接地電位を基準とした第１スイッチ３０及び第２スイッチ４０のゲートの電圧値を調整することによって、第１スイ

ッチ３０及び第２スイッチ４０をオン又はオフに切替える。

[0043] 第１スイッチ３０及び第２スイッチ４０がオフに切替わった場合、バッテリ１１及び負荷１２間の電気的な接続が遮断され、負荷１２は動作を停止する。このとき、第１直列回路Ａ及び第２直列回路Ｂでは、電流は流れることはない。

[0044] 以下では、第１スイッチ３０及び第２スイッチ４０がオンである場合、ドレイン及びソース間の抵抗値はゼロオームであるとみなす。また、第１スイッチ３０及び第２スイッチ４０がオフである場合、ドレイン及びソース間の抵抗値は無限大であるとみなす。

[0045] 電流検出回路２１は、第１抵抗３１の両端間の電圧値に比例するアナログの電圧値をマイコン２２の入力部５２に出力する。以下では、電流検出回路２１が出力する電圧値を抵抗電圧値と記載する。

[0046] 図２は電流検出回路２１の回路図である。電流検出回路２１は、回路抵抗６０，６１，６２、差動増幅器６３、Ｐチャネル型のＦＥＴ６４を有する。差動増幅器６３は、所謂オペアンプであり、プラス端、マイナス端及び出力端を有する。

[0047] 回路抵抗６０の一端は、第１抵抗３１の第１スイッチ３０側の一端に接続されている。回路抵抗６１の一端は、第１抵抗３１の負荷１２側の一端に接続されている。回路抵抗６０，６１夫々の他端は、差動増幅器６３のプラス端及びマイナス端に接続されている。回路抵抗６０の他端は、更に、ＦＥＴ６４のソースに接続されている。差動増幅器６３の出力端はＦＥＴ６４のゲートに接続されている。ＦＥＴ６４のドレインは、マイコン２２の入力部５２と、回路抵抗６２の一端とに接続されている。回路抵抗６２の他端は接地されている。

[0048] ＦＥＴ６４は可変抵抗器として機能する。ＦＥＴ６４では、ドレイン及びソースを介して電流が流れる。ＦＥＴ６４について、ソースの電位を基準としたゲートの電圧値が低い程、ドレイン及びソース間の抵抗値が小さい。第１スイッチ３０がオンである場合、電流が、バッテリ１１の正極から、第１

スイッチ３０、回路抵抗６０、ＦＥＴ６４及び回路抵抗６２の順に流れる。回路抵抗６２に流れる電流の電流値は、ＦＥＴ６４のドレイン及びソース間の抵抗値が小さい程、大きい。回路抵抗６２の両端間の電圧値が抵抗電圧値としてマイコン２２の入力部５２に出力される。回路抵抗６２の両端間の電圧値は、回路抵抗６２を流れる電流の電流値が大きい程、大きい。

[0049] 以上のように、電流検出回路２１では、ＦＥＴ６４は、第１スイッチ３０及び第１抵抗３１間の接続ノードから電流を引き込み、引き込んだ電流を出力する。ＦＥＴ６４が出力した電流は回路抵抗６２を流れる。電流検出回路２１、ＦＥＴ６４及び回路抵抗６２夫々は、電圧出力回路、電流出力部及び電流抵抗として機能する。

[0050] 差動増幅器６３は、接地電位を基準としたＦＥＴ６４のゲートの電圧値を調整する。差動増幅器６３は、第１抵抗３１の両端間の電圧値が大きい程、接地電位を基準としたＦＥＴ６４のゲートの電圧値を低下させる。ＦＥＴ６４において、接地電位を基準としたゲートの電圧値が低い程、ソースの電位を基準としたゲートの電圧値も低い。前述したように、ＦＥＴ６４において、ソース電位を基準としたゲートの電圧値が低い程、ドレイン及びソース間の抵抗値が小さい。

[0051] 第１スイッチ３０がオンである場合において、第１抵抗３１の両端間の電圧値が上昇したとき、差動増幅器６３がＦＥＴ６４のゲートの電圧値を低下させる。これにより、ＦＥＴ６４のドレイン及びソース間の抵抗値が低下し、回路抵抗６２を流れる電流の電流値が上昇する。結果、回路抵抗６２の両端間の電圧値が上昇する。同様の場合において、第１抵抗３１の両端間の電圧値が低下したとき、差動増幅器６３がＦＥＴ６４のゲートの電圧値を上昇させる。これにより、ＦＥＴ６４のドレイン及びソース間の抵抗値が上昇し、回路抵抗６２を流れる電流の電流値が低下する。結果、回路抵抗６２の両端間の電圧値が低下する。

[0052] 回路抵抗６０，６２夫々の抵抗値をｒ６０，ｒ６２と記載する。第１抵抗３１の両端間の電圧値をＶ３１と記載する。抵抗電圧値、即ち、回路抵抗６

２の両端間の電圧値をＶ６２と記載する。抵抗電圧値Ｖ６２は、下記の（１）式で表される。「・」は積を表す。

Ｖ６２＝Ｖ３１・ｒ６２／ｒ６０・・・（１）

従って、抵抗電圧値Ｖ６２は、第１抵抗３１の両端間の電圧値Ｖ３１に比例する。第１抵抗３１の両端間の電圧値Ｖ３１が上昇した場合、抵抗電圧値Ｖ６２は上昇する。

[0053] 負荷１２に流れる電流の電流値をＩｔと記載する。第１直列回路Ａ及び第２直列回路Ｂの並列回路の合成抵抗値をｒｓと記載する。この場合、第１抵抗３１の両端間の電圧値Ｖ３１は、下記の（２）式で表される。

Ｖ３１＝ｒｓ・Ｉｔ・・・（２）

[0054] （１）式及び（２）式より、電圧値Ｖ３１を消去した場合、電流値Ｉｔは、下記の（３）式で表される。

Ｉｔ＝Ｖ６２・ｒ６０／（ｒｓ・ｒ６２）・・・（３）

[0055] 第１抵抗３１に電流が流れていない場合、又は、第１抵抗３１の両端が短絡した場合、第１抵抗３１の両端間の電圧値Ｖ３１はゼロＶである。（１）式に示すように、第１抵抗３１の両端間の電圧値Ｖ３１がゼロＶである場合、抵抗電圧値Ｖ６２はゼロＶである。

[0056] 第１スイッチ３０がオフである場合、第１抵抗３１及び回路抵抗６２に電流が流れず、電流検出回路２１で電力が消費されることはない。電流検出回路２１では、第１スイッチ３０がオンである場合のみ、回路抵抗６２に電流が流れて電力が消費される。このため、制御装置１０の消費電力が低い。

[0057] 電流検出回路２１からマイコン２２の入力部５２に、アナログの抵抗電圧値が入力される。入力部５２は、入力されたアナログの抵抗電圧値をＡ／Ｄ変換部５４に出力する。Ａ／Ｄ変換部５４は、入力部５２から入力されたアナログの抵抗電圧値を、デジタルの抵抗電圧値に変換する。制御部５６は、Ａ／Ｄ変換部５４からデジタルの抵抗電圧値を取得する。

[0058] 出力部５１は、制御部５６の指示に従って報知信号を図示しない装置に出力する。

入力部５３には、作動信号及び停止信号が入力される。入力部５３は、作動信号又は停止信号が入力された場合、入力された信号を制御部５６に通知する。

[0059] 記憶部５５は不揮発性メモリである。記憶部５５には、コンピュータプログラムＰが記憶されている。制御部５６は、一又は複数のＣＰＵ(Central Processing Unit)を有する。制御部５６が有する一又は複数のＣＰＵは、コンピュータプログラムＰを実行することによって、作動処理、停止処理、保護処理及び故障検知処理を実行する。作動処理は、負荷１２を作動させる処理である。停止処理は、負荷１２の動作を停止する処理である。保護処理は、負荷１２を過電流から保護する処理である。故障検知処理は、故障の発生を検知する処理である。コンピュータプログラムＰは、制御部５６が有する一又は複数のＣＰＵに作動処理、停止処理、保護処理及び故障検知処理を実行させるために用いられる。

[0060] なお、コンピュータプログラムＰは、制御部５６が有する一又は複数のＣＰＵが読み取り可能に、記憶媒体Ｅに記憶されていてもよい。この場合、図示しない読み出し装置によって記憶媒体Ｅから読み出されたコンピュータプログラムＰが記憶部５５に記憶される。記憶媒体Ｅは、光ディスク、フレキシブルディスク、磁気ディスク、磁気光ディスク又は半導体メモリ等である。光ディスクは、ＣＤ（Compact Disc）－ＲＯＭ(Read Only Memory)、ＤＶＤ（Digital Versatile Disc）－ＲＯＭ、又は、ＢＤ（Blu-ray(登録商標) Disc）等である。磁気ディスクは、例えばハードディスクである。また、図示しない通信網に接続されている図示しない外部装置からコンピュータプログラムＰをダウンロードし、ダウンロードしたコンピュータプログラムＰを記憶部５５に記憶してもよい。

[0061] 制御部５６は、入力部５３に作動信号が入力された場合、作動処理を実行する。作動処理では、制御部５６は、出力部５０にハイレベル電圧への切替えを指示する。これにより、出力部５０は、駆動回路２０に出力している電圧をハイレベル電圧に切替え、駆動回路２０は第１スイッチ３０及び第２ス

イッチ４０をオンに切替える。従って、出力部５０にハイレベル電圧への切替えを指示することは、駆動回路２０に第１スイッチ３０及び第２スイッチ４０のオンへの切替えを指示することに相当する。制御部５６は指示部として機能する。

[0062] 第１スイッチ３０及び第２スイッチ４０がオンに切替わった場合、バッテリ１１から負荷１２に電力が供給され、負荷１２が作動する。制御部５６は、出力部５０にハイレベル電圧への切替えを指示した後、作動処理を終了する。

[0063] 制御部５６は、入力部５３に停止信号が入力された場合、停止処理を実行する。停止処理では、制御部５６は、出力部５０にローレベル電圧への切替えを指示する。これにより、出力部５０は、駆動回路２０に出力している電圧をローレベル電圧に切替え、駆動回路２０は第１スイッチ３０及び第２スイッチ４０をオフに切替える。

[0064] 従って、出力部５０にローレベル電圧への切替えを指示することは、駆動回路２０に第１スイッチ３０及び第２スイッチ４０のオフへの切替えを指示することに相当する。第１スイッチ３０及び第２スイッチ４０がオフに切替わった場合、バッテリ１１から負荷１２への給電が停止し、負荷１２が動作を停止する。制御部５６は、出力部５０にローレベル電圧への切替えを指示した後、停止処理を終了する。

[0065] 制御部５６は、出力部５０にハイレベル電圧への切替えを指示している場合、即ち、駆動回路２０に第１スイッチ３０及び第２スイッチ４０のオンへの切替えを指示している場合において、保護処理を周期的に実行する。保護処理では、制御部５６は、Ａ／Ｄ変換部５４から抵抗電圧値を取得し、取得した抵抗電圧値を（３）式に代入することによって、負荷１２に流れる電流の電流値を算出する。制御部５６は、算出した電流値が所定電流値以上であるか否かを判定する。

[0066] 制御部５６は、算出した電流値が所定電流値以上であると判定した場合、出力部５０にローレベル電圧への切替えを指示する。これにより、出力部５

０は、駆動回路２０に出力している電圧をローレベル電圧に切替え、駆動回路２０は第１スイッチ３０及び第２スイッチ４０をオフに切替える。結果、負荷１２に過電流が流れることが防止される。その後、制御部５６は保護処理を終了する。制御部５６は、算出した電流値が所定電流値未満であると判定した場合も保護処理を終了する。

[0067] 制御部５６は、出力部５０にハイレベル電圧への切替えを指示している場合、即ち、駆動回路２０に第１スイッチ３０及び第２スイッチ４０のオンへの切替えを指示している場合において、故障検知処理を周期的に実行する。故障検知処理では、制御部５６は、電流検出回路２１から入力部５２に出力された抵抗電圧値に基づいて、第１スイッチ３０、第１抵抗３１、第２スイッチ４０及び第２抵抗４１中での少なくとも１つでの故障の発生を検知する。

[0068] 図３は、故障によって生じる現象の説明図である。以下では、スイッチがオフに固定される故障、又は、抵抗の両端が開放される故障を開放故障と記載する。抵抗の両端が短絡される故障を短絡故障と記載する。抵抗電圧値に係る閾値として、下側閾値及び上側閾値が設定されている。下側閾値は、上側閾値未満であり、ゼロを超える。

[0069] 前述したように、制御部５６は、駆動回路２０に第１スイッチ３０及び第２スイッチ４０のオンへの切替えを指示している状態で故障検知処理を実行する。第１スイッチ３０で開放故障が発生した場合、第１抵抗３１を電流が流れることはない。このため、第１抵抗３１の両端間の電圧値はゼロＶであり、抵抗電圧値はゼロＶである。更に、第１抵抗３１又は第２抵抗４１で短絡故障が発生した場合、バッテリ１１から負荷１２に電流が流れる。しかしながら、第１抵抗３１の両端間で電圧降下が発生しないため、第１抵抗３１の両端間の電圧値はゼロＶであり、抵抗電圧値はゼロＶである。

[0070] 以上のように、第１スイッチ３０で開放故障が発生した場合、又は、第１抵抗３１若しくは第２抵抗４１で短絡故障が発生した場合、抵抗電圧値は、ゼロＶであり、下側閾値未満である。

[0071] バッテリ１１の出力電圧値（以下、バッテリ電圧値という）をＶｂと記載する。第２抵抗４１が第１抵抗３１に並列に接続されている並列回路の合成抵抗値をｒｐと記載する。負荷１２の抵抗値をｒ１２と記載する。前述したように、制御部５６は、駆動回路２０に第１スイッチ３０及び第２スイッチ４０のオンへの切替えを指示している。従って、第１抵抗３１の両端間の抵抗値は、通常、第２抵抗４１が第１抵抗３１に並列に接続されている並列回路の合成抵抗値である。この場合、第１抵抗３１の両端間の電圧値Ｖ３１は、Ｖｂ・ｒｐ／（ｒｐ＋ｒ１２）で表される。

[0072] 第１抵抗３１の抵抗値をｒ３１と記載する。第２スイッチ４０又は第２抵抗４１で開放故障が発生した場合、第１抵抗３１の両端間の抵抗値は、第１抵抗３１の抵抗値ｒ３１である。この場合、第１抵抗３１の両端間の電圧値Ｖ３１は、Ｖｂ・ｒ３１／（ｒ１２＋ｒ３１）で表される。抵抗値ｒ３１は抵抗値ｒｐを超えている。このため、Ｖｂ・ｒ３１／（ｒ１２＋ｒ３１）はＶｂ・ｒｐ／（ｒｐ＋ｒ１２）を超えている。

[0073] 第２抵抗４１の抵抗値をｒ４１と記載する。第１抵抗３１で開放故障が発生した場合、第１抵抗３１の両端間の抵抗値は、第２抵抗４１の抵抗値ｒ４１である。この場合、第１抵抗３１の両端間の電圧値Ｖ３１は、Ｖｂ・ｒ４１／（ｒ１２＋ｒ４１）で表される。抵抗値ｒ４１は抵抗値ｒｐを超えている。このため、Ｖｂ・ｒ４１／（ｒ１２＋ｒ４１）はＶｂ・ｒｐ／（ｒｐ＋ｒ１２）を超えている。

抵抗電圧値Ｖ６２は、（１）式に示すように、第１抵抗３１の両端間の電圧値Ｖ３１に比例する。

[0074] 上側閾値は、第１抵抗３１及び第２抵抗４１夫々で開放故障が発生した場合における抵抗電圧値中の低い電圧値以下であり、かつ、通常状態における抵抗電圧値よりも高い電圧値に設定されている。このため、第２スイッチ４０、第１抵抗３１又は第２抵抗４１で開放故障が発生した場合、抵抗電圧値は上側閾値以上である。

[0075] 図４は、故障検知処理の手順を示すフローチャートである。前述したよう

に、制御部５６は、駆動回路２０にオンへの切替えを指示している場合に故障検知処理を周期的に実行する。

[0076] 故障検知処理では、まず、制御部５６は、Ａ／Ｄ変換部５４から抵抗電圧値を取得し（ステップＳ１）、取得した抵抗電圧値が下側閾値未満であるか否かを判定する（ステップＳ２）。前述したように、抵抗電圧値が下側閾値未満である場合、第１スイッチ３０、第１抵抗３１及び第２抵抗４１中の少なくとも１つで故障が発生している。従って、抵抗電圧値が下側閾値未満であると判定することは、第１スイッチ３０、第１抵抗３１及び第２抵抗４１中の少なくとも１つでの故障の発生を検知することに相当する。下側閾値は第１閾値に相当する。制御部５６は検知部としても機能する。

[0077] 制御部５６は、抵抗電圧値が下側閾値以上であると判定した場合（Ｓ２：ＮＯ）、ステップＳ１で取得した抵抗電圧値が上側閾値以上であるか否かを判定する（ステップＳ３）。前述したように、抵抗電圧値が上側閾値以上である場合、第２スイッチ４０、第１抵抗３１及び第２抵抗４１中の少なくとも１つが故障している。従って、抵抗電圧値が上側閾値以上であると判定することは、第２スイッチ４０、第１抵抗３１及び第２抵抗４１中の少なくとも１つでの故障の発生を検知することに相当する。上側閾値は第２閾値に相当する。

[0078] 制御部５６は、抵抗電圧値が下側閾値未満であると判定した場合（Ｓ２：ＹＥＳ）、又は、抵抗電圧値が上側閾値以上であると判定した場合（Ｓ３：ＹＥＳ）、出力部５０にローレベル電圧への切替えを指示する（ステップＳ４）。これにより、出力部５０は、駆動回路２０に出力している電圧をローレベル電圧に切替え、駆動回路２０は、第１スイッチ３０及び第２スイッチ４０をオフに切替える。これにより、第１スイッチ３０又は第２スイッチ４０に大きな電流が流れることはなく、第１スイッチ３０又は第２スイッチ４０の温度が異常な温度に上昇することはない。

[0079] 次に、制御部５６は、出力部５１に報知信号の出力を指示する（ステップＳ５）。これにより、出力部５１は報知信号を出力し、故障の発生が報知さ

れる。制御部５６は、抵抗電圧値が上側閾値未満であると判定した場合（Ｓ３：ＮＯ）、又は、ステップＳ５を実行した後、故障検知処理を終了する。

[0080] 以上のように、制御装置１０では、第１スイッチ３０で開放故障が発生した場合、抵抗電圧値が下側閾値未満となり、第２スイッチ４０で開放故障が発生した場合、抵抗電圧値が上側閾値以上となる。このため、第１スイッチ３０又は第２スイッチ４０で開放故障が発生した場合、制御部５６は、第１スイッチ３０、第２スイッチ４０、第１抵抗３１及び第２抵抗４１中の少なくとも１つでの故障の発生を検知する。

[0081] なお、電流検出回路２１において、ＦＥＴ６４の型は、Ｎチャネル型であってもよい。この場合、差動増幅器６３のプラス端及びマイナス端夫々は、回路抵抗６０，６１夫々の他端に接続される。更に、ＦＥＴ６４について、ドレインが回路抵抗６０の他端に接続され、ソースが回路抵抗６２の一端に接続される。この場合、第１抵抗３１の両端間の電圧値が大きい程、差動増幅器６３は、ＦＥＴ６４のゲートの電圧値を高い電圧値に調整する。ＦＥＴ６４のドレイン及びソース間の抵抗値は、ゲートの電圧値が高い程、小さい。

[0082] また、ＦＥＴ６４は可変抵抗器として機能すればよい。このため、ＦＥＴ６４の代わりに、バイポーラトランジスタを用いてもよい。Ｐチャネル型のＦＥＴは、ＰＮＰ型のバイポーラトランジスタに対応する。Ｎチャネル型のＦＥＴは、ＮＰＮ型のバイポーラトランジスタに対応する。

更に、電流検出回路２１は、第１抵抗３１の第１スイッチ３０側の一端から電流を引き込む回路に限定されず、第１抵抗３１の両端間の電圧値に応じた電圧値を出力する回路であってもよい。

[0083]（実施形態２）

図５は、実施形態２における電源システム１の要部構成を示すブロック図である。

以下では、実施形態２について、実施形態１と異なる点を説明する。後述する構成を除く他の構成については、実施形態１と共通しているため、実施

形態１と共通する構成部には実施形態１と同一の参照符号を付してその説明を省略する。

[0084] 実施形態２を実施形態１と比較した場合、制御装置１０の構成が異なる。実施形態２における制御装置１０は、実施形態１における制御装置１０が有する構成部に加えて、電圧検出回路７０，７１を有する。実施形態２におけるマイコン２２は、実施形態１におけるマイコン２２が有する構成部に加えて、入力部８０，８１及びＡ／Ｄ変換部８２，８３を有する。

[0085] 電圧検出回路７０は、第１スイッチ３０及び第１抵抗３１間の接続ノードと、マイコン２２の入力部８０に接続されている。入力部８０は、更に、Ａ／Ｄ変換部８２に接続されている。Ａ／Ｄ変換部８２は、更に、内部バス５７に接続されている。電圧検出回路７１は、第２スイッチ４０及び第２抵抗４１間の接続ノードと、マイコン２２の入力部８１に接続されている。入力部８１は、更に、Ａ／Ｄ変換部８３に接続されている。Ａ／Ｄ変換部８３は、更に、内部バス５７に接続されている。

[0086] 電圧検出回路７０は、第１スイッチ３０及び第１抵抗３１間の接続ノードの電圧値を検出する。この電圧値は、接地電位を基準とした電圧値である。電圧検出回路７０は、検出した電圧値を示すアナログの第１検出値を入力部８０に出力する。

[0087] 入力部８０は、電圧検出回路７０からアナログの第１検出値が入力された場合、入力されたアナログの第１検出値をＡ／Ｄ変換部８２に出力する。Ａ／Ｄ変換部８２は、入力部８０から入力されたアナログの第１検出値をデジタルの第１検出値に変換する。制御部５６は、Ａ／Ｄ変換部８２からデジタルの第１検出値を取得する。

[0088] 電圧検出回路７１は、第２スイッチ４０及び第２抵抗４１間の接続ノードの電圧値を検出する。この電圧値は、接地電位を基準とした電圧値である。電圧検出回路７１は、検出した電圧値を示すアナログの第２検出値を入力部８０に出力する。電圧検出回路７１は第２の電圧検出回路として機能する。

[0089] 入力部８０は、電圧検出回路７１からアナログの第２検出値が入力された

場合、入力されたアナログの第２検出値をＡ／Ｄ変換部８３に出力する。Ａ／Ｄ変換部８３は、入力部８１から入力されたアナログの第２検出値をデジタルの第２検出値に変換する。制御部５６は、Ａ／Ｄ変換部８３からデジタルの第２検出値を取得する。

[0090] 制御部５６は、実施形態１と同様に、コンピュータプログラムＰを実行することによって、作動処理、停止処理、保護処理及び故障検知処理を実行する。実施形態２における作動処理、停止処理及び保護処理夫々は、実施形態１における作動処理、停止処理及び保護処理と同様である。実施形態２における故障検知処理は、実施形態１における故障検知処理と異なる。

[0091] 図６は、故障によって生じる現象の説明図である。実施形態１の説明で述べたように、第１スイッチ３０で開放故障が発生した場合、又は、第１抵抗３１若しくは第２抵抗４１で短絡故障が発生した場合、抵抗電圧値は下側閾値未満である。

[0092] 第１スイッチ３０で開放故障が発生している場合、電圧検出回路７０が検出する電圧値、即ち、第１検出値が示す電圧値は、負荷１２の両端間に印加されている電圧値（以下、負荷電圧値という）である。この電圧値はバッテリ電圧値よりも低い。第１抵抗３１又は第２抵抗４１で短絡故障が発生した場合、第１検出値が示す電圧値は、バッテリ電圧値である。

[0093] 実施形態１の説明で述べたように、第２スイッチ４０、第１抵抗３１又は第２抵抗４１で開放故障が発生した場合、抵抗電圧値は上側閾値以上である。第２スイッチ４０で開放故障が発生している場合、電圧検出回路７１が検出する電圧値、即ち、第２検出値が示す電圧値は、負荷電圧値である。この電圧値はバッテリ電圧値よりも低い。第１抵抗３１又は第２抵抗４１で開放故障が発生した場合、第２検出値が示す電圧値は、バッテリ電圧値である。

[0094] 一定の基準電圧値が予め設定されている。基準電圧値は、第１スイッチ３０で開放故障が発生している場合における負荷電圧値、及び、第２スイッチ４０で開放故障が発生している場合における負荷電圧値よりも高い。更に、基準電圧値は、バッテリ電圧値以下である。

[0095] 従って、抵抗電圧値が下側閾値未満である場合、即ち、第１スイッチ３０、第１抵抗３１及び第２抵抗４１中の少なくとも１つで故障が発生している場合において、第１スイッチ３０で開放故障が発生しているとき、第１検出値が示す電圧値は基準電圧値未満である。また、抵抗電圧値が上側閾値以上である場合、即ち、第２スイッチ４０、第１抵抗３１及び第２抵抗４１中の少なくとも１つで故障が発生している場合において、第２スイッチ４０で開放故障が発生しているとき、第２検出値が示す電圧値は基準電圧値未満である。

[0096] 図７及び図８は、故障検知処理の手順を示すフローチャートである。実施形態１と同様に、制御部５６は、駆動回路２０にオンへの切替えを指示している場合に故障検知処理を周期的に実行する。実施形態２における故障検知処理のステップＳ１１，Ｓ１２，Ｓ１８夫々は、実施形態１における故障検知処理のステップＳ１，Ｓ２，Ｓ３と同様である。実施形態２における故障検知処理のステップＳ１７，Ｓ２３夫々は、実施形態１における故障検知処理のステップＳ４と同様である。このため、ステップＳ１１，Ｓ１２，Ｓ１７，Ｓ１８，Ｓ２３の詳細な説明を省略する。

[0097] 制御部５６は、ステップＳ１１で取得した抵抗電圧値が下側閾値未満であると判定した場合（Ｓ１２：ＹＥＳ）、Ａ／Ｄ変換部８２から第１検出値を取得する（ステップＳ１３）。次に、制御部５６は、ステップＳ１３で取得した第１検出値が示す電圧値が基準電圧値未満であるか否かを判定する（ステップＳ１４）。

[0098] 前述したように、抵抗電圧値が下側閾値未満である場合において、第１検出値が示す電圧値が基準電圧値未満であるとき、第１スイッチ３０で開放故障が発生している。従って、ステップＳ１３で第１検出値が示す電圧値が基準電圧値未満であると判定することは、第１スイッチ３０での故障の発生を検知することに相当する。制御部５６は、第１スイッチ３０及び第１抵抗３１間の接続ノードの電圧値に基づいて、第１スイッチ３０での開放故障の発生を検知する。

[0099] 制御部５６は、電圧値が基準電圧値未満であると判定した場合（Ｓ１４：ＹＥＳ）、第１スイッチ３０の開放故障を示す報知信号の出力を出力部５１に指示する（ステップＳ１５）。これにより、出力部５１は、報知信号を出力し、第１スイッチ３０での開放故障の発生が報知される。

[0100] 制御部５６は、電圧値が基準電圧値以上であると判定した場合（Ｓ１４：ＮＯ）、第１抵抗３１又は第２抵抗４１の短絡故障を示す報知信号の出力を出力部５１に指示する（ステップＳ１６）。これにより、出力部５１は、報知信号を出力し、第１抵抗３１又は第２抵抗４１の短絡故障の発生が報知される。制御部５６は、ステップＳ１５，Ｓ１６の一方を実行した後、ステップＳ１７を実行し、故障検知処理を終了する。

[0101] 制御部５６は、ステップＳ１１で取得した抵抗電圧値が下側閾値以上であると判定した場合（Ｓ１２：ＮＯ）、ステップＳ１８を実行する。次に、制御部５６は、ステップＳ１１で取得した抵抗電圧値が上側閾値以上であると判定した場合（Ｓ１８：ＹＥＳ）、Ａ／Ｄ変換部８２から第２検出値を取得する（ステップＳ１９）。制御部５６は、ステップＳ１９で取得した第２検出値が示す電圧値が基準電圧値未満であるか否かを判定する（ステップＳ２０）。

[0102] 前述したように、抵抗電圧値が上側閾値以上である場合において、第２検出値が示す電圧値が基準電圧値未満であるとき、第２スイッチ４０で開放故障が発生している。従って、ステップＳ２０で第２検出値が示す電圧値が基準電圧値未満であると判定することは、第２スイッチ４０での故障の発生を検知することに相当する。制御部５６は、第２スイッチ４０及び第２抵抗４１間の接続ノードの電圧値に基づいて、第２スイッチ４０での開放故障の発生を検知する。

[0103] 制御部５６は、電圧値が基準電圧値未満であると判定した場合（Ｓ２０：ＹＥＳ）、第２スイッチ４０の開放故障を示す報知信号の出力を出力部５１に指示する（ステップＳ２１）。これにより、出力部５１は、報知信号を出力し、第２スイッチ４０の開放故障の発生が報知される。

[0104] 制御部５６は、電圧値が基準電圧値以上であると判定した場合（Ｓ２０：ＮＯ）、第１抵抗３１又は第２抵抗４１の開放故障を示す報知信号の出力を出力部５１に指示する（ステップＳ２２）。これにより、出力部５１は、報知信号を出力し、第１抵抗３１又は第２抵抗４１の開放故障の発生が報知される。制御部５６は、ステップＳ１１で取得した抵抗電圧値が上側閾値未満であると判定した場合（Ｓ１８：ＮＯ）、又は、ステップＳ２１，Ｓ２２の一方を実行した後、ステップＳ２３を実行し、故障検知処理を終了する。

[0105] 実施形態２における制御装置１０は、実施形態１における制御装置１０が奏する効果を同様に奏する。

[0106] なお、実施形態２では、制御装置１０の制御部５６は、第１スイッチ３０及び第２スイッチ４０中の少なくとも１つでの短絡故障の発生を検知することができる。ここで、短絡故障は、スイッチがオンに固定される故障である。制御部５６は、駆動回路２０に第１スイッチ３０及び第２スイッチ４０のオフへの切替えを指示している状態で、Ａ／Ｄ変換部８２，８３から取得した第１検出値及び第２検出値が示す電圧値、即ち、電圧検出回路７０，７１が検出した電圧値に基づいて、第１スイッチ３０及び第２スイッチ４０中の少なくとも１つでの短絡故障の発生を検知する。具体的には、制御部５６は、駆動回路２０に第１スイッチ３０及び第２スイッチ４０のオフへの切替えを指示している状態で第１検出値及び第２検出値が示す電圧値がゼロＶを超えている場合、第１スイッチ３０及び第２スイッチ４０中の少なくとも１つでの短絡故障の発生を検知する。第１検出値及び第２検出値の中で、バッテリ電圧値と同様の電圧値を示す検出値に対応するスイッチが、短絡故障が発生しているスイッチである。

[0107]（実施形態３）

図９は、実施形態３における電源システム１の要部構成を示すブロック図である。

以下では、実施形態３について、実施形態２と異なる点を説明する。後述する構成を除く他の構成については、実施形態２と共通しているため、実施

形態２と共通する構成部には実施形態２と同一の参照符号を付してその説明を省略する。

[0108] 実施形態３を実施形態２と比較した場合、制御装置１０の構成が異なる。実施形態３における制御装置１０は、実施形態２と同様に、駆動回路２０、電流検出回路２１、マイコン２２、電圧検出回路７０及び第１直列回路Ａを有する。実施形態３における制御装置１０は、更に、Ｎ個の第２直列回路Ｂ，Ｂ，・・・と、Ｎ個の電圧検出回路７１，７１，・・・とを有する。Ｎは２以上の整数である。

[0109] 各第２直列回路Ｂでは、第２スイッチ４０及び第２抵抗４１は、実施形態２と同様に接続されている。従って、第２スイッチ４０のドレインは、バッテリ１１の正極に接続されている。第２スイッチ４０のソースは第２抵抗４１の一端に接続されている。第２抵抗４１の他端は、負荷１２の一端に接続されている。第２スイッチ４０のゲートは、駆動回路２０の出力端に接続されている。

[0110] 各第２直列回路Ｂにおいて、第２スイッチ４０及び第２抵抗４１間の接続ノードは電圧検出回路７１に接続されている。Ｎ個の電圧検出回路７１，７１，・・・夫々は、マイコン２２に接続されている。

[0111] 図１０はマイコン２２の要部構成を示すブロック図である。実施形態３におけるマイコン２２は、実施形態２と同様に、出力部５０，５１、入力部５２，５３，８０、Ａ／Ｄ変換部５４，８２、記憶部５５及び制御部５６を有する。実施形態３におけるマイコン２２は、更に、Ｎ個の入力部８１，８１，・・・及びＮ個のＡ／Ｄ変換部８３，８３，・・・を有する。

[0112] Ｎ個の入力部８１，８１，・・・夫々は、Ｎ個の電圧検出回路７１，７１，・・・に接続されている。Ｎ個の入力部８１，８１，・・・夫々は、更に、Ｎ個のＡ／Ｄ変換部８３，８３，・・・に接続されている。Ｎ個のＡ／Ｄ変換部８３，８３，・・・夫々は、更に、内部バス５７に接続されている。

[0113] 電圧検出回路７１、入力部８１及びＡ／Ｄ変換部８３は、実施形態２と同様に作用する。制御部５６は、実施形態２と同様に、作動処理、停止処理、

保護処理及び故障検知処理を実行する。

[0114] 基準電圧値は、第１スイッチ３０で開放故障が発生している場合における負荷電圧値、及び、Ｎ個の第２スイッチ４０，４０，・・・夫々で開放故障が発生している場合における負荷電圧値よりも高い。更に、基準電圧値は、バッテリ電圧値以下である。

Ｎ個の第２抵抗４１夫々の抵抗値は、他の第２抵抗４１の抵抗値中の少なくとも１つと異なっていてもよい。

[0115] 故障検知処理のステップＳ１９では、制御部５６は、Ｎ個のＡ／Ｄ変換部８３，８３，・・・からＮ個の第２検出値を取得する。故障検知処理のステップＳ２０では、制御部５６は、ステップＳ１９で取得したＮ個の第２検出値が示すＮ個の電圧値の少なくとも１つが基準電圧値未満であるか否かを判定する。

[0116] 制御部５６は、Ｎ個の電圧値中の少なくとも１つが基準電圧値未満であると判定した場合（Ｓ２０：ＹＥＳ）、ステップＳ２１を実行する。ステップＳ２１では、制御部５６は、基準電圧値未満である一又は複数の電圧値に対応する一又は複数の第２スイッチ４０，４０，・・・の開放故障を示す報知信号の出力を出力部５１に指示する。これにより、一又は複数の第２スイッチ４０，４０，・・・での開放故障の発生が報知される。

[0117] 制御部５６は、Ｎ個の電圧値中の少なくとも１つが基準電圧値未満ではない、即ち、Ｎ個の電圧値の全てが基準電圧値以上であると判定した場合（Ｓ２０：ＮＯ）、ステップＳ２２を実行する。

実施形態３における制御装置１０は、実施形態２における制御装置１０が奏する効果を同様に奏する。

[0118] なお、実施形態３においても、制御装置１０の制御部５６は、第１スイッチ３０及びＮ個の第２スイッチ４０，４０，・・・中の少なくとも１つでの短絡故障の発生を検知することができる。制御部５６は、駆動回路２０に第１スイッチ３０及びＮ個の第２スイッチ４０，４０，・・・のオフへの切替えを指示している状態で、Ａ／Ｄ変換部８２及びＮ個のＡ／Ｄ変換部８３，

８３，・・・から取得した第１検出値及びＮ個の第２検出値が示す電圧値に基づいて、第１スイッチ３０及びＮ個の第２スイッチ４０，４０，・・・中の少なくとも１つでの短絡故障の発生を検知する。具体的には、制御部５６は、駆動回路２０に第１スイッチ３０及びＮ個の第２スイッチ４０，４０，・・・のオフへの切替えを指示している状態で第１検出値及びＮ個の第２検出値が示す電圧値がゼロＶを超えている場合、第１スイッチ３０及びＮ個の第２スイッチ４０，４０，・・・中の少なくとも１つでの短絡故障の発生を検知する。第１検出値及びＮ個の第２検出値の中で、バッテリ電圧値と同様の電圧値を示す検出値に対応するスイッチが、短絡故障が発生しているスイッチである。

[0119] なお、実施形態１～３において、第１スイッチ３０及び第２スイッチ４０夫々は、Ｎチャネル型のＦＥＴに限定されず、Ｐチャネル型のＦＥＴ又はバイポーラトランジスタ等であってもよい。

また、電流検出回路２１が出力した抵抗電圧値に基づいて算出した電流値を用いる処理は、保護処理に限定されず、例えば、電流値からバッテリ１１及び負荷１２間に接続される電線温度を算出する処理であってもよい。

[0120] 更に、第１直列回路Ａでは、第１スイッチ３０及び第１抵抗３１が直列に接続されていればよい。このため、例えば、第１スイッチ３０及び第１抵抗３１に加えて、インダクタが更に直列に接続されてもよい。同様に、第２直列回路Ｂでは、第２スイッチ４０及び第２抵抗４１が直列に接続されていればよい。このため、例えば、第２スイッチ４０及び第２抵抗４１に加えて、インダクタが更に直列に接続されてもよい。

[0121] 開示された実施形態１～３はすべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は、上述した意味ではなく、請求の範囲によって示され、請求の範囲と均等の意味及び範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0122] １ 電源システム

１０　制御装置

１１　バッテリ

１２　負荷

２０　駆動回路

２１　電流検出回路（電圧出力回路）

２２　マイコン

３０　第１スイッチ

３１　第１抵抗

４０　第２スイッチ

４１　第２抵抗

５０，５１　出力部

５２，５３　入力部

５４　Ａ／Ｄ変換部

５５　記憶部

５６　制御部（指示部、検知部）

５７　内部バス

６０，６１　回路抵抗

６２　回路抵抗（電流抵抗）

６３　差動増幅器

６４　ＦＥＴ（電流出力部）

７０　電圧検出回路

７１　電圧検出回路（第２の電圧検出回路）

８０，８１　入力部

８２，８３　Ａ／Ｄ変換部

Ａ　第１直列回路

Ｂ　第２直列回路

Ｅ　記憶媒体

Ｐ　コンピュータプログラム

請求の範囲

[請求項1] 直列に接続された第１スイッチ及び第１抵抗を有する第１直列回路と、

直列に接続された第２スイッチ及び第２抵抗を有し、前記第１直列回路に並列に接続される第２直列回路と、

前記第１スイッチ及び第２スイッチのオンへの切替えを指示する指示部と、

前記第１抵抗の両端間の電圧値に応じた電圧値を出力する電圧出力回路と、

前記指示部が前記第１スイッチ及び第２スイッチのオンへの切替えを指示している場合にて、前記電圧出力回路が出力した電圧値に基づいて、前記第１スイッチ、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知する検知部と

を備える制御装置。

[請求項2] 前記電圧出力回路が出力する電圧値は、前記第１抵抗の両端間の電圧値が上昇した場合に上昇し、

前記検知部は、

前記電圧出力回路が出力した電圧値が第１閾値未満である場合、前記第１スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知し、

前記電圧出力回路が出力した電圧値が第２閾値以上である場合、前記第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知し、

前記第１閾値は前記第２閾値未満である

請求項１に記載の制御装置。

[請求項3] 前記第１スイッチ及び第１抵抗間の接続ノードの電圧値を検出する電圧検出回路を備え、

前記検知部は、前記第１スイッチ、第１抵抗及び第２抵抗中の少な

くとも１つでの故障の発生を検知した場合に、前記電圧検出回路が検出した電圧値に基づいて、前記第１スイッチでの故障の発生を検知する

請求項２に記載の制御装置。

[請求項4] 前記第２スイッチ及び第２抵抗間の接続ノードの電圧値を検出する第２の電圧検出回路を備え、

前記検知部は、前記第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知した場合に、前記第２の電圧検出回路が検出した電圧値に基づいて、前記第２スイッチでの故障の発生を検知する

請求項２又は請求項３に記載の制御装置。

[請求項5] 電流は、前記第１スイッチ及び第１抵抗の順に流れ、

前記電圧出力回路は、

前記第１スイッチ及び第１抵抗間の接続ノードから電流を引き込み、引き込んだ電流を

出力する電流出力部と、

前記電流出力部が出力した電流が流れる電流抵抗と

を有し、

前記電圧出力回路は、前記電流抵抗の両端間の電圧値を出力する

請求項１から請求項４のいずれか１つに記載の制御装置。

[請求項6] 第１抵抗に直列に接続される第１スイッチ、及び、第２抵抗に直列に接続される第２スイッチのオンへの切替えを指示するステップと、

前記第１抵抗の両端間の電圧値に応じた電圧値を取得するステップと、

前記第１スイッチ及び第２スイッチへのオンへの切替えを指示している場合にて、取得した電圧値に基づいて、前記第１スイッチ、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知するステップと

を含み、

前記第１スイッチ及び第１抵抗を有する第１直列回路は、前記第２スイッチ及び第２抵抗を有する第２直列回路に並列に接続されている

制御方法。

[請求項7] コンピュータに、

第１抵抗に直列に接続される第１スイッチ、及び、第２抵抗に直列に接続される第２スイッチのオンへの切替えを指示するステップと、

前記第１抵抗の両端間の電圧値に応じた電圧値を取得するステップと、

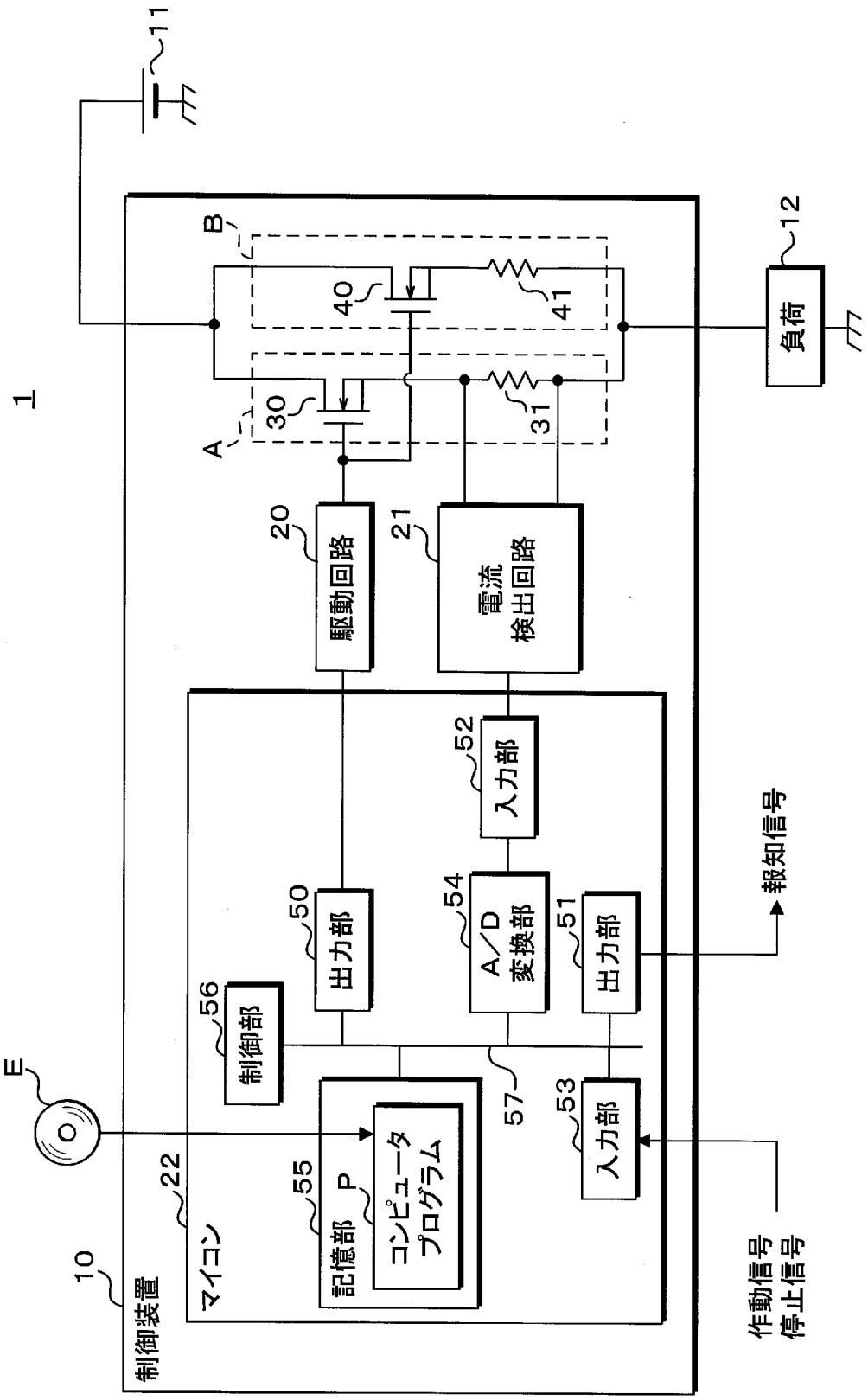
前記第１スイッチ及び第２スイッチへのオンへの切替えを指示している場合にて、取得した電圧値に基づいて、前記第１スイッチ、第２スイッチ、第１抵抗及び第２抵抗中の少なくとも１つでの故障の発生を検知するステップと

を実行させるために用いられ、

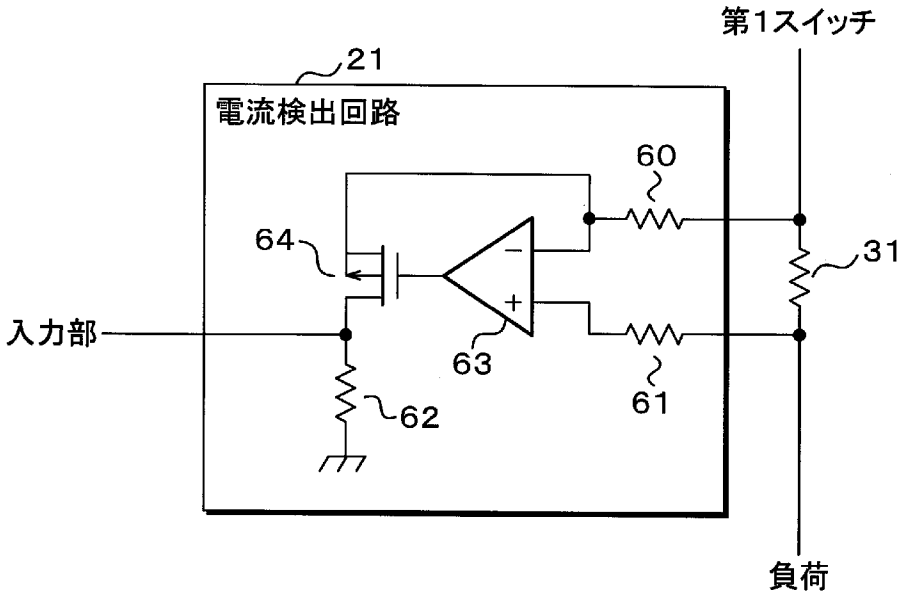
前記第１スイッチ及び第１抵抗を有する第１直列回路は、前記第２スイッチ及び第２抵抗を有する第２直列回路に並列に接続されている

コンピュータプログラム。

[図1]


1
11
12
負荷
B
40
41
A
30
31
20
駆動回路
21
電流
検出回路
52
入力部
50
出力部
54
A／D
変換部
51
出力部
報知信号
56
制御部
E
57
53
入力部
22
マイコン
55
記憶部
P
コンピュータ
プログラム
10
制御装置
作動信号
停止信号

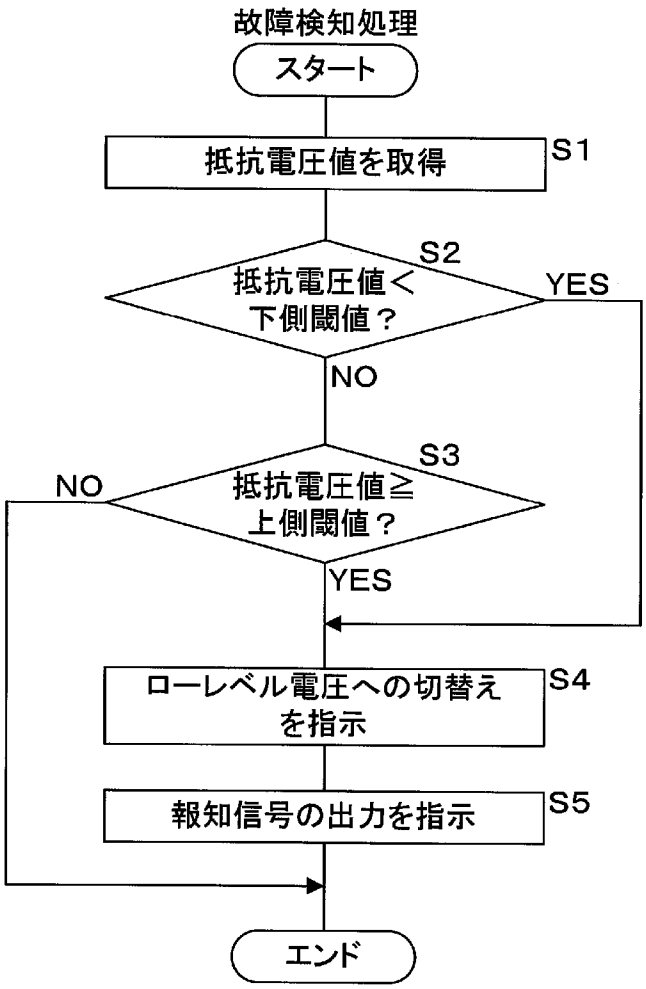
[図2]



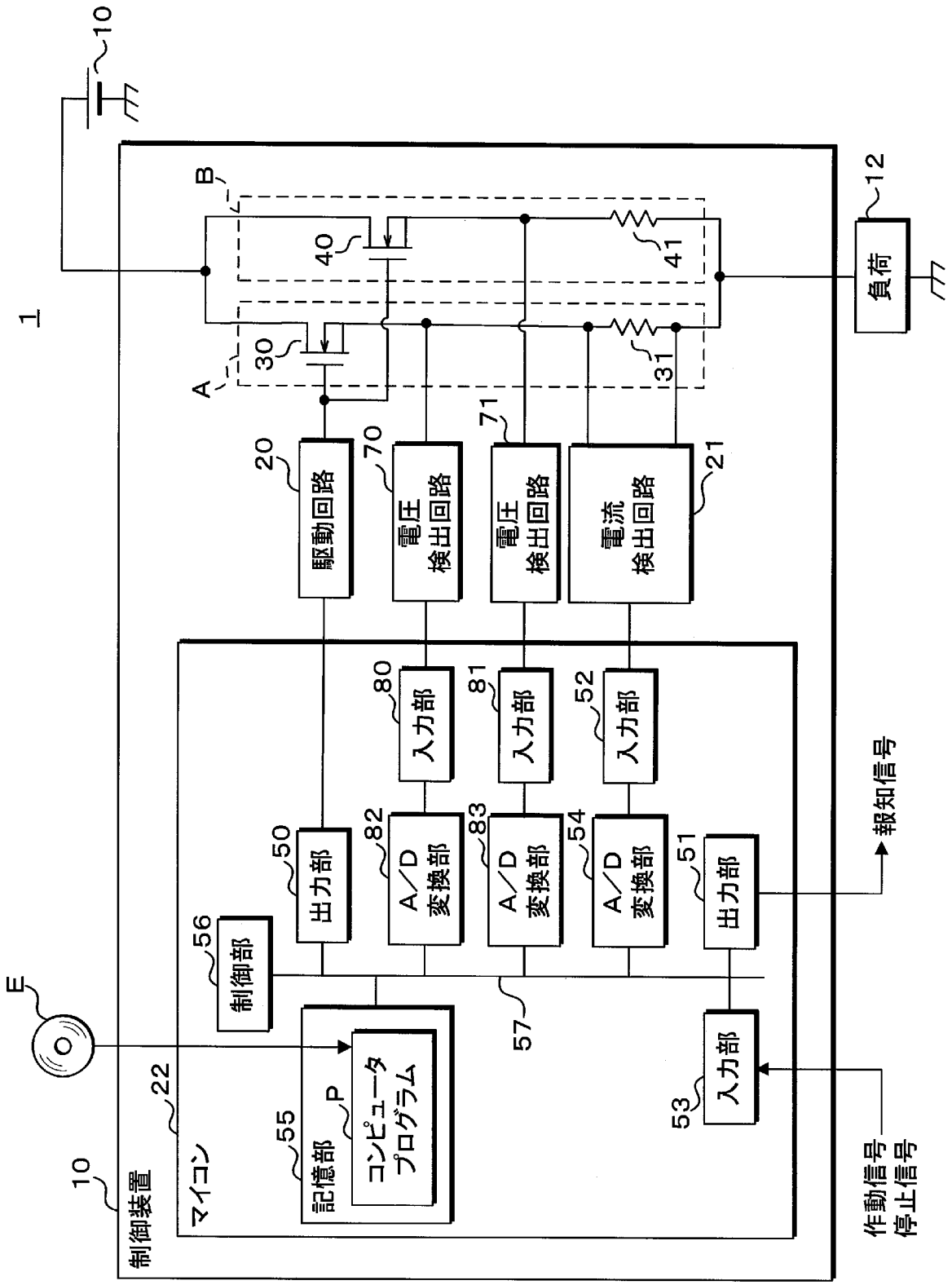
[図3]

故障部品	故障内容	抵抗電圧値
第1スイッチ	開放故障	下側閾値未満
第2スイッチ	開放故障	上側閾値以上
第1抵抗	開放故障	上側閾値以上
	短絡故障	下側閾値未満
第2抵抗	開放故障	上側閾値以上
	短絡故障	下側閾値未満

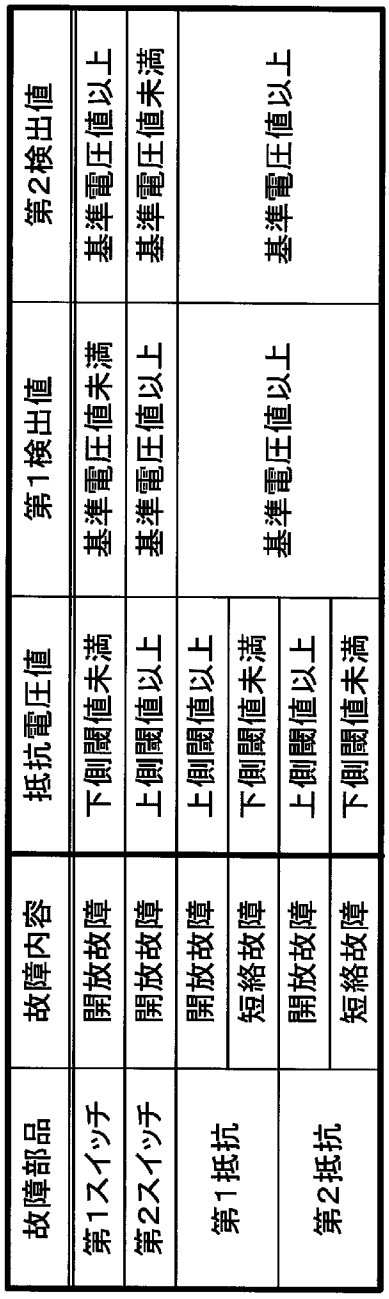
[図4]


故障検知処理
スタート
抵抗電圧値を取得
S1
S2
抵抗電圧値＜
下側閾値？
YES
NO
S3
NO
抵抗電圧値≧
上側閾値？
YES
ローレベル電圧への切替え
を指示
S4
報知信号の出力を指示
S5
エンド

[図5]

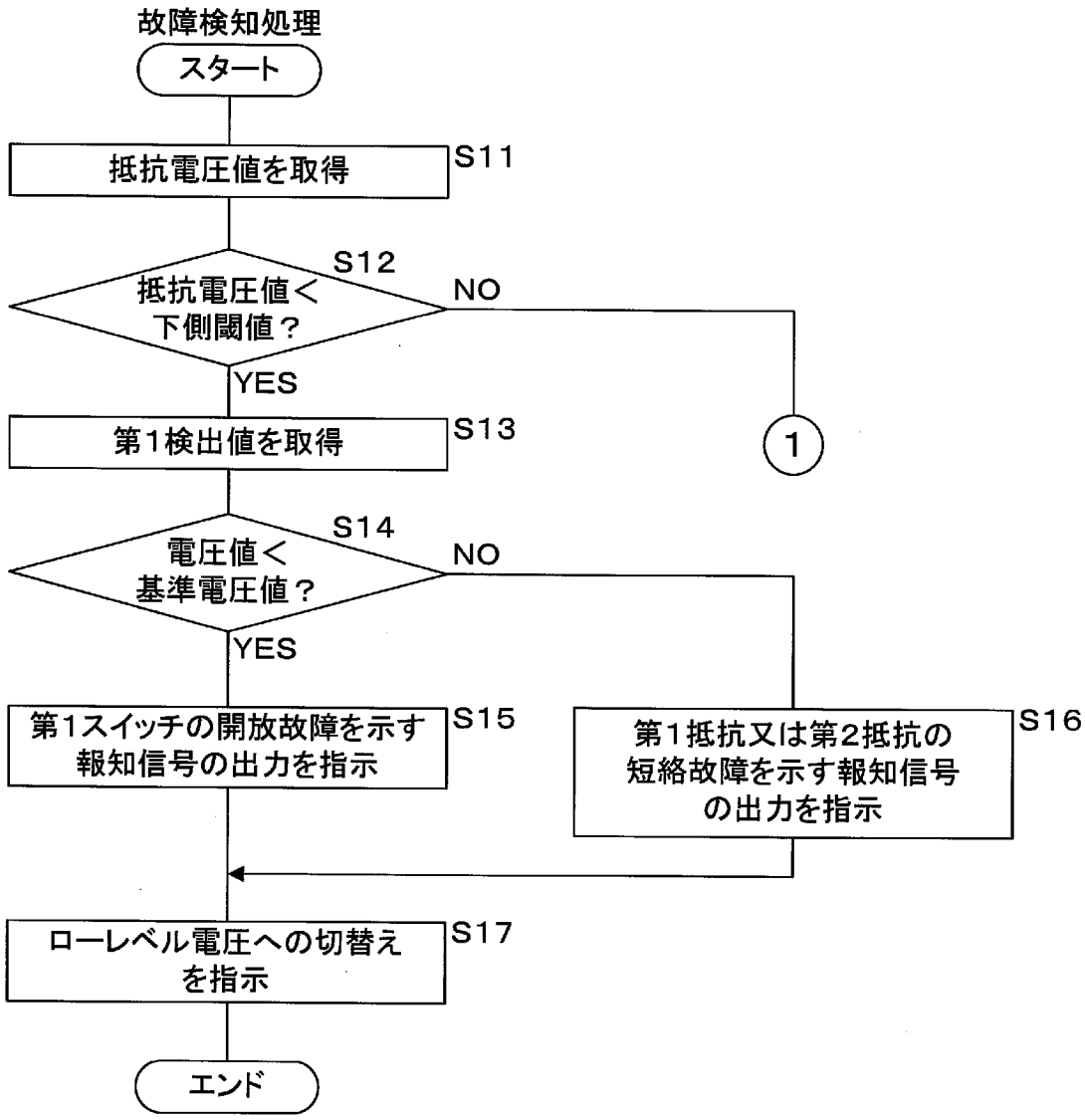

10
1
B
40
41
12
負荷
A
30
31
20
駆動回路
70
電圧
検出回路
71
電圧
検出回路
21
電流
検出回路
80
入力部
81
入力部
52
入力部
50
出力部
82
A/D
変換部
83
A/D
変換部
54
A/D
変換部
51
出力部
報知信号
E
56
制御部
57
22
マイコン
55
記憶部
P
コンピュータ
プログラム
53
入力部
作動信号
停止信号
10
制御装置

[図6]

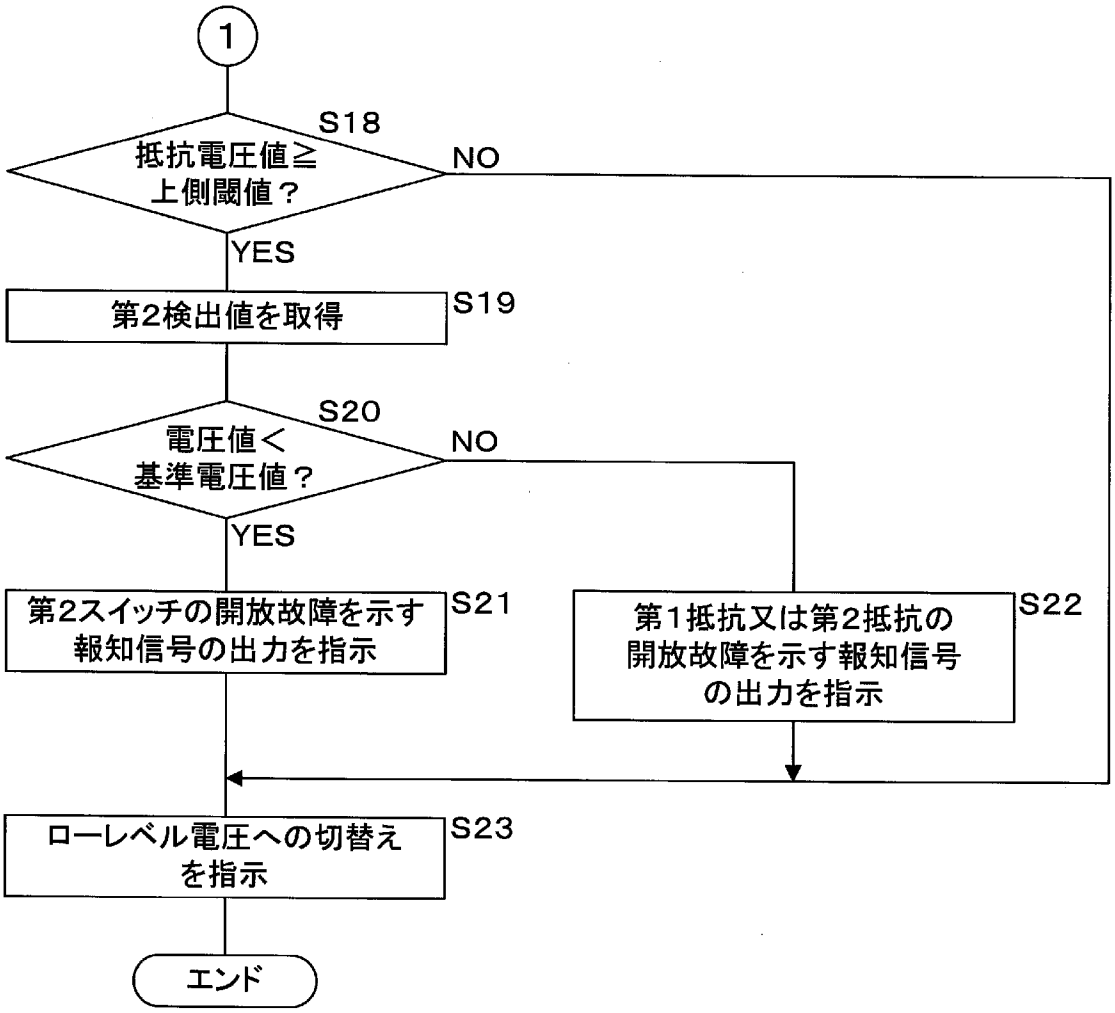


故障部品	故障内容	抵抗電圧値	第1検出値	第2検出値
第1スイッチ	開放故障	下側閾値未満	基準電圧値未満	基準電圧値以上
第2スイッチ	開放故障	上側閾値以上	基準電圧値以上	基準電圧値未満
第1抵抗	開放故障	上側閾値以上	基準電圧値以上	基準電圧値以上
	短絡故障	下側閾値未満		
第2抵抗	開放故障	上側閾値以上		
	短絡故障	下側閾値未満		

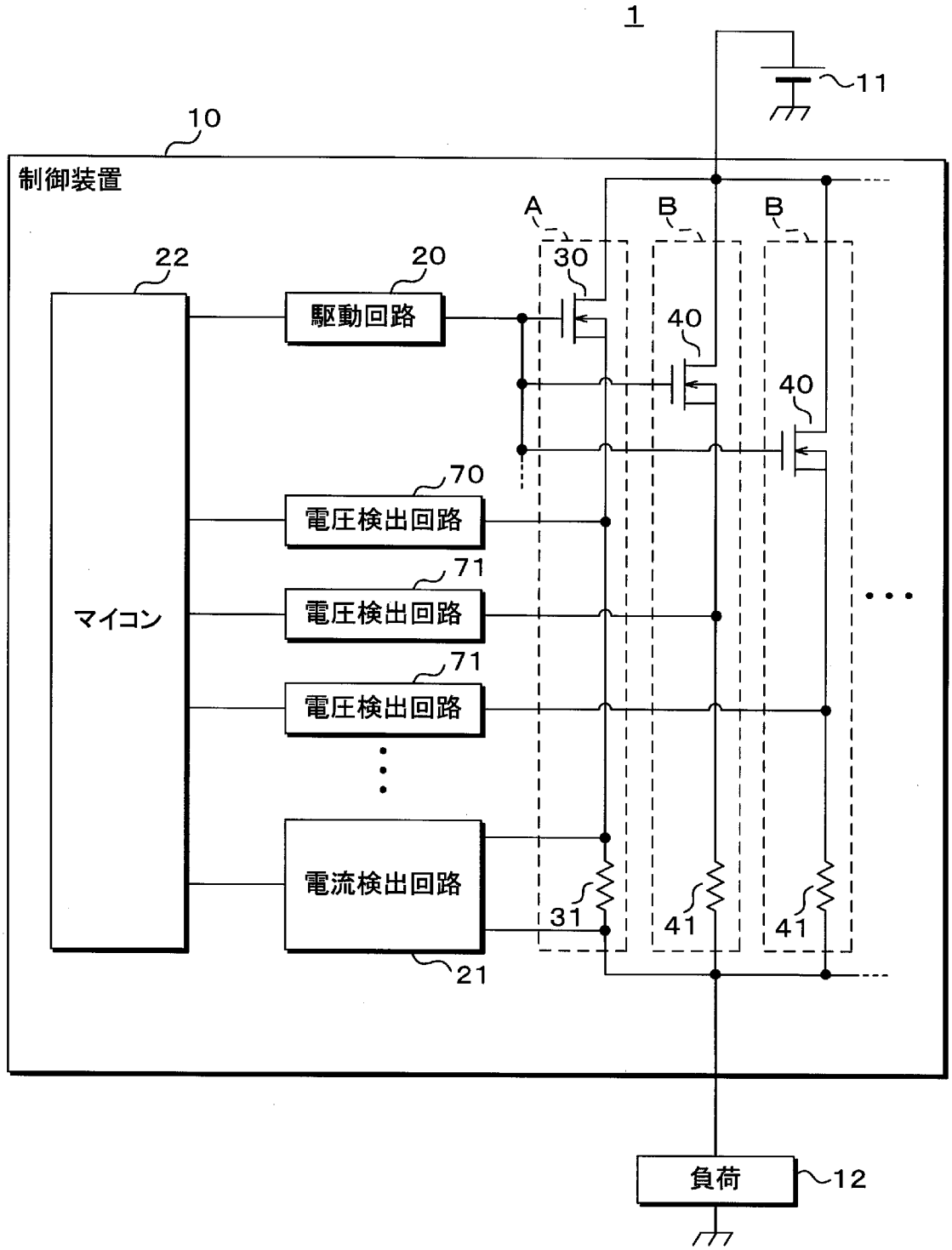
[図7]


故障検知処理
スタート
抵抗電圧値を取得
S11
S12
抵抗電圧値＜
下側閾値？
NO
YES
第1検出値を取得
S13
1
S14
電圧値＜
基準電圧値？
NO
YES
第1スイッチの開放故障を示す
報知信号の出力を指示
S15
第1抵抗又は第2抵抗の
短絡故障を示す報知信号
の出力を指示
S16
ローレベル電圧への切替え
を指示
S17
エンド

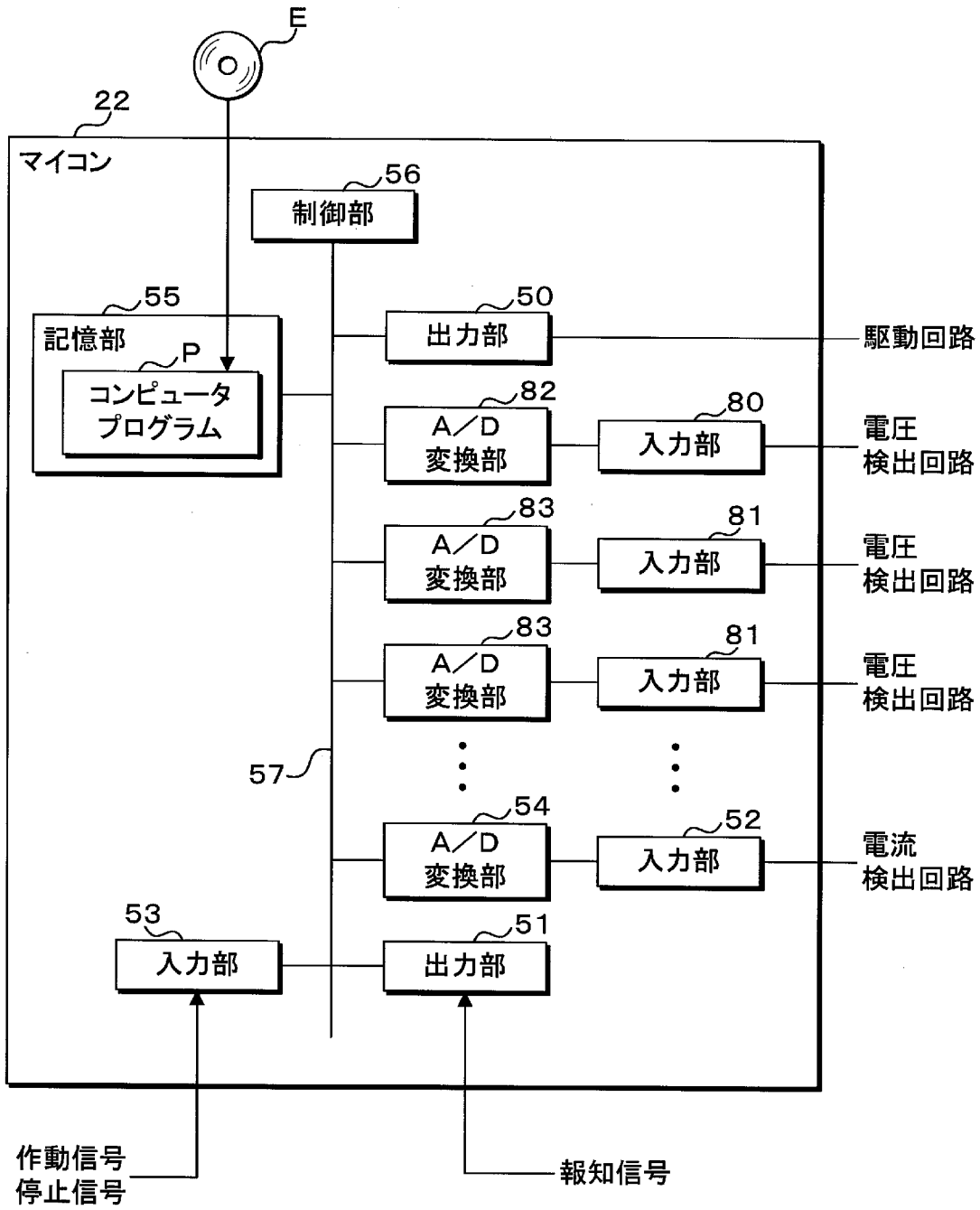
[図8]


1
S18
抵抗電圧値≧
上側閾値？
NO
YES
第2検出値を取得
S19
S20
電圧値＜
基準電圧値？
NO
YES
第2スイッチの開放故障を示す
報知信号の出力を指示
S21
第1抵抗又は第2抵抗の
開放故障を示す報知信号
の出力を指示
S22
ローレベル電圧への切替え
を指示
S23
エンド

[図9]


1
11
10
制御装置
A
B
B
22
20
30
40
40
駆動回路
70
電圧検出回路
71
電圧検出回路
マイコン
71
電圧検出回路
電流検出回路
31
41
41
21
負荷
12

[図10]


E
22
マイコン
56
制御部
55
記憶部
P
コンピュータ
プログラム
50
出力部
駆動回路
82
A／D
変換部
80
入力部
電圧
検出回路
83
A／D
変換部
81
入力部
電圧
検出回路
83
A／D
変換部
81
入力部
電圧
検出回路
57
54
A／D
変換部
52
入力部
電流
検出回路
53
入力部
51
出力部
作動信号
停止信号
報知信号

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2019/008780

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl. H02H3/087(2006.01)i, H02J7/00(2006.01)i, H03K17/00(2006.01)i, H03K17/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. H02H3/087, H02J7/00, H03K17/00, H03K17/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2007-285969 A (YOKOGAWA ELECTRIC CORPORATION) 01 November 2007, paragraphs [0014]-[0028], fig. 1-3 (Family: none)	1, 5-7 2-4
Y A	JP 2008-175804 A (NISSAN MOTOR CO., LTD.) 31 July 2008, paragraphs [0011]-[0016], fig. 1, 2 & US 2008/0143298 A1, paragraphs [0028]-[0035], fig. 1, 2 & EP 1936777 A2 & KR 10-2008-0056654 A & CN 101207296 A	1, 5-7 2-4

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 20.05.2019	Date of mailing of the international search report 28.05.2019
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2019/008780

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2009-038218 A (DENSO CORPORATION) 19 February 2009, paragraphs [0032]-[0036], fig. 1 (Family: none)	5 1-4, 6-7

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１９／００８７８０

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H02H3/087(2006.01)i, H02J7/00(2006.01)i, H03K17/00(2006.01)i, H03K17/08(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H02H3/087, H02J7/00, H03K17/00, H03K17/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１９年
日本国実用新案登録公報	１９９６－２０１９年
日本国登録実用新案公報	１９９４－２０１９年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y A	JP 2007-285969 A (横河電機株式会社) 2007.11.01, 段落[0014]-[0028], [図1]-[図3] (ファミリーなし)	1, 5-7 2-4
Y A	JP 2008-175804 A (日産自動車株式会社) 2008.07.31, 段落[0011]-[0016], [図1]-[図2] & US 2008/0143298 A1, 段落[0028]-[0035], [図1]-[図2] & EP 1936777 A2 & KR 10-2008-0056654 A & CN 101207296 A	1, 5-7 2-4

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２０．０５．２０１９	２８．０５．２０１９

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｔ　５０９１
大手　昌也
電話番号　０３－３５８１－１１０１　内線　３５６８

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2009-038218 A（株式会社デンソー）2009.02.19，段落	5
A	[0032]-[0036]，[図1]（ファミリーなし）	1-4，6-7