

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4339030号
(P4339030)

(45) 発行日 平成21年10月7日(2009.10.7)

(24) 登録日 平成21年7月10日(2009.7.10)

(51) Int.Cl. F I
H02M 3/28 (2006.01) H02M 3/28 H

請求項の数 4 (全 21 頁)

(21) 出願番号	特願2003-189681 (P2003-189681)	(73) 特許権者	000102500 SMK株式会社 東京都品川区戸越6丁目5番5号
(22) 出願日	平成15年7月1日(2003.7.1)	(74) 代理人	100095636 弁理士 早崎 修
(65) 公開番号	特開2005-27412 (P2005-27412A)	(72) 発明者	給井 俊裕 富山県婦負郡八尾町保内1-1 SMK株式会社 富山事業所内
(43) 公開日	平成17年1月27日(2005.1.27)	審査官	安池 一貴
審査請求日	平成17年11月10日(2005.11.10)	(56) 参考文献	特開2002-051546 (JP, A)
		(58) 調査した分野(Int.Cl., DB名)	H02M 3/28

(54) 【発明の名称】 自動式スイッチング電源回路の発振制御方法

(57) 【特許請求の範囲】

【請求項1】

直流電源(1)に対してトランス(2)の一次巻線(2a)と直列に接続した発振用主スイッチ素子(3)の制御端子にオン制御電圧を加え、発振用主スイッチ素子(3)をターンオンさせて一次巻線(2a)に励磁電流を流すターンオン工程と、

ターンオン工程の後、一次巻線(2a)に直列に接続する抵抗(51)に、前記励磁電流を流し、抵抗(51)の両端に発生する電圧で、抵抗(51)と閉ループを形成する制御用コンデンサ(53)を充電し、発振用主スイッチ素子(3)の制御端子と直流電源(1)の低圧側端子(1b)間に接続された副スイッチ素子(5)の副制御端子(J3)電圧を、副制御端子(J3)に接続する制御用コンデンサ(53)の充電電圧でオン制御電圧として副スイッチ素子(5)をオン制御し、制御端子の電圧をオフ制御電圧とし、発振用主スイッチ素子(3)をターンオフさせて一次巻線(2a)に流れる励磁電流を停止するターンオフ工程と、

ターンオフ工程の後、トランス(2)の二次出力巻線(2c)に発生するフライバック電圧を整流平滑化し、出力線へ出力電圧として出力する出力工程とを備え、

ターンオフ工程の後、トランス(2)の帰還巻線(2b)に発生するフライバック電圧で帰還コンデンサ(12)を充電するとともに、制御用コンデンサ(53)の充電電圧を閉ループを形成する抵抗(51)へ放電し、副制御端子(J3)電圧をオフ制御電圧として副スイッチ素子(5)をオフ制御した後、帰還コンデンサ(12)の充電電圧を発振用主スイッチ素子(3)の制御端子へ正帰還させ、制御端子をオン制御電圧に引き上げ、再

10

20

びターンオン工程から各工程を繰り返す自励式スイッチング電源回路の発振制御方法であって、

ターンオフ工程の後、出力電圧を所定の設定電圧と比較し、出力電圧が所定の設定電圧を越えている間は、トランス(2)のいずれかの巻線に発生するフライバック電圧で充電される駆動用コンデンサ(55)の充電電圧を副制御端子(J3)に加えて、副スイッチ素子(5)をオン制御し、出力電圧が設定電圧以下となったときに、駆動用コンデンサ(55)と副制御端子(J3)を遮断し、オン制御している副スイッチ素子(5)をオフ制御し、ターンオン工程へ移行させることを特徴とする自励式スイッチング電源回路の発振制御方法。

【請求項2】

出力線に許容最大消費電力の負荷が接続された状態で、フライバック電圧が消失した時に、出力電圧が設定電圧以下となり、ターンオン工程へ移行するように、オン時間及び/又は設定電圧を調整することを特徴とする請求項1記載の自励式スイッチング電源回路の発振制御方法。

【請求項3】

直流電源(1)に対してトランス(2)の一次巻線(2a)と直列に接続した発振用電界効果トランジスタ(3)のゲート電圧をスレッシュホールド電圧 V_{TH} 以上に引き上げ、発振用電界効果トランジスタ(3)をターンオンさせて一次巻線(2a)に励磁電流を流すターンオン工程と、

ターンオン工程の後、一次巻線(2a)に直列に接続する抵抗(51)に、前記励磁電流を流し、抵抗(51)の両端に発生する電圧で、抵抗(51)と閉ループを形成する制御用コンデンサ(53)を充電し、発振用電界効果トランジスタ(3)のゲートと直流電源(1)の低圧側端子(1b)間に接続された制御用トランジスタ(5)のベース電圧を、ベースに接続する制御用コンデンサ(53)の充電電圧でオン制御電圧として制御用トランジスタ(5)をオン制御し、ゲート電圧をスレッシュホールド電圧 V_{TH} 未満とし、発振用電界効果トランジスタ(3)をターンオフさせて一次巻線(2a)に流れる励磁電流を停止するターンオフ工程と、

ターンオフ工程の後、トランス(2)の二次出力巻線(2c)に発生するフライバック電圧を整流平滑化し、出力線へ出力電圧として出力する出力工程とを備え、

ターンオフ工程の後、トランス(2)の第1帰還巻線(2b)に発生するフライバック電圧で帰還コンデンサ(12)を充電するとともに、制御用コンデンサ(53)の充電電圧を閉ループを形成する抵抗(51)へ放電し、制御用トランジスタ(5)のベース電圧をオフ制御電圧として制御用トランジスタ(5)をオフ制御した後、帰還コンデンサ(12)の充電電圧を発振用電界効果トランジスタ(3)のゲートへ正帰還させ、ゲート電圧をスレッシュホールド電圧 V_{TH} に引き上げ、再びターンオン工程から各工程を繰り返す自励式スイッチング電源回路の発振制御方法であって、

ターンオフ工程の後、トランス(2)の第2帰還巻線(2d)に発生するフライバック電圧で駆動用コンデンサ(55)を充電し、

出力電圧が所定の設定電圧を越えている間、トランスの二次側のフォトカプラ発光素子(35)を発光し、フォトカプルするトランス(2)の一次側のフォトカプラ受光素子(39)を動作させ、第2帰還巻線(2d)に発生するフライバック電圧若しくは駆動用コンデンサ(55)の充電電圧を制御用トランジスタ(5)のベースに加えて、制御用トランジスタ(5)をオン制御し、

出力電圧が設定電圧以下となったときに、フォトカプラ受光素子(39)の動作を停止させ、第2帰還巻線(2d)に発生するフライバック電圧若しくは駆動用コンデンサ(55)の充電電圧を制御用トランジスタ(5)のベースから遮断し、制御用トランジスタ(5)をオフ制御し、ターンオン工程へ移行させることを特徴とする自励式スイッチング電源回路の発振制御方法。

【請求項4】

第1帰還巻線(2b)の両側に、発振用電界効果トランジスタ(3)のゲートを介して

10

20

30

40

50

直列に接続される制御用トランジスタ(5)と帰還コンデンサ(12)が接続することにより閉ループが形成され、

ターンオフ工程の後、トランス(2)の第1帰還巻線(2b)に発生するフライバック電圧で充電される帰還コンデンサ(12)は、オン制御される制御用トランジスタ(5)のエミッタ、コレクタ間に流れる充電電流で充電されることを特徴とする請求項3記載の自励式スイッチング電源回路の発振制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、自励式スイッチング電源回路の発振制御方法に関し、更に詳しくは、トランスの一次巻線に流れる励磁電流を停止させた際に、二次出力巻線からトランスに蓄積されたエネルギーを放出するフライバック型自励式スイッチング電源回路の発振制御方法に関する。

10

【0002】

【従来の技術】

スイッチング電源回路は、安定化電源として、バッテリーチャージャーやACアダプタなどに用いられている。スイッチ素子の駆動方式(スイッチング方式)を大別すると、自励発振方式と他励発振方式とに分けられ、自励発振方式は、トランスなどのインダクタンス部品の帰還巻線に表れる電圧を、駆動信号としてスイッチ素子の制御端子に正帰還させ、発振動作を行うものである。

20

【0003】

そのような自励式スイッチング電源回路の発振制御方法として、図6に示すような回路による制御方法が知られている(例えば、特許文献1参照)。

【0004】

以下、この従来の自励式スイッチング電源回路100の発振制御方法を、図6乃至図10を用いて説明すると、図中1は、電圧が変動する可能性のある不安定な直流電源であり、1aは、その高圧側端子、1bは、低圧側端子である。また、2aは、トランス2の一次巻線、2bは、トランス2の帰還巻線、2cは、トランス2の二次出力巻線であり、3は、発振用電界効果トランジスタ(以下、FETと記す)である。21は、回路起動時において、このFET3のゲートに順方向バイアス(換言すればスレッシュホールド電圧 V_{TH} 以上のゲート電圧)を与えるために用いられている起動用抵抗であり、起動用抵抗21に直列に接続された電気抵抗25は、起動用抵抗21に対して小さい抵抗値であり、これにより直流電源1の電圧を分圧し、低い直流電圧が出力された場合には、回路が起動しないようにしたものである。

30

【0005】

6は、ゲートへの過大入力を防ぐツェナーダイオード、12は、帰還抵抗23とともにオン制御回路を構成し、帰還巻線2bとFET3のゲートとの間に直列に接続される帰還コンデンサ、24は、ゲートへの過大入力を阻止する為の電気抵抗、5は、コレクタをゲートへエミッタを低圧側端子1bへ接続した制御用トランジスタ素子である。また、22は、制御用コンデンサ11とともに発振安定化回路を構成する制御用抵抗であり、制御用コンデンサ11との接続点は、制御用トランジスタ素子5のベースに接続している。

40

【0006】

二次出力巻線2c側に示される4と13は、それぞれ、整流平滑化回路を構成する整流用ダイオード及び平滑コンデンサであり、二次出力巻線2cの出力を整流平滑化して、高圧側出力線20aと低圧側出力線20b間に出力する。

【0007】

この自励式スイッチング電源回路100の基本的な自励発振動作について説明すると、始めに、電源1の高圧側端子1aと低圧側端子1bに直流電圧が加えられると、起動用抵抗21を介して帰還コンデンサ12が充電され(図中下の電極が+で上が-の極性)、帰還コンデンサ12の充電電圧は、徐々に上昇する。

50

【 0 0 0 8 】

帰還コンデンサ 1 2 の充電電圧がスレッシュホールド電圧 V_{TH} に達すると、F E T 3 のゲートに順方向バイアス電圧が印加され、F E T 3 がターンオンする（ドレイン - ソース間が導通する）。

【 0 0 0 9 】

F E T 3 がターンオンし、直列に接続された一次巻線 2 a に直流電源 1 から励磁電流が流れ始めると、トランス 2 の各巻線には誘導起電力が生じ、トランス 2 に励磁エネルギーが蓄積される。このとき、帰還巻線 2 b に発生した駆動信号としての電圧は、制御用抵抗 2 2 を介して制御用コンデンサ 1 1 を充電し、制御用トランジスタ 5 のベース電圧が上昇する（図 7 (a) の t_{12} から t_{10} ）。

10

【 0 0 1 0 】

また、 t_{12} から t_{10} で表す F E T 3 のオン期間中は、帰還巻線 2 b に発生する誘起電圧が、帰還コンデンサ 1 2 の充電電圧に重畳し、F E T 3 のゲート電圧（図 7 (b)）をそのスレッシュホールド電圧 V_{TH} 以上の電圧に維持する。このとき、ツェナーダイオード 6 によって、ゲートへの過大入力が増大される。

【 0 0 1 1 】

制御用コンデンサ 1 1 が充電され、その充電電圧（制御用トランジスタ 5 のベース電圧）が所定のバイアス電圧以上に達する（図 7 (a) の t_{10} ）と、制御用トランジスタ 5 にベース電流が流れてコレクタ - エミッタ間が導通状態になる。その結果、F E T 3 のゲートは、制御用トランジスタ 5 を介して実質的に低圧側端子 1 b と短絡状態となり（図 7 (b)）、F E T 3 はターンオフする。

20

【 0 0 1 2 】

こうして F E T 3 がターンオフし、トランスに流れる電流が実質的に遮断されると、各巻線にはいわゆるフライバック電圧（誘導逆起電力）が生じる（図 7 (d) の t_{10} から t_{11} ）。このとき、二次出力巻線 2 c に発生するフライバック電圧は、整流用ダイオード 4 とコンデンサ 1 3 とにより形成される平滑整流回路によって整流平滑化され、出力線 2 0 a、2 0 b 間に接続される負荷に供給される電力として出力される。

【 0 0 1 3 】

一方、帰還巻線 2 b に発生するフライバック電圧は、出力側に接続された負荷により二次巻線 2 c に発生するフライバック電圧と比例関係にあり、この帰還巻線 2 b に発生するフライバック電圧によって、帰還コンデンサ 1 2 が充電される（図 6 において下の電極が + で上が一の極性）。

30

【 0 0 1 4 】

このとき、ツェナーダイオード 6 は、F E T 3 のゲートに逆バイアスをかけ、かつ、低圧端子 1 b 側から帰還コンデンサ 1 2 を充電する充電電流のパスとして作用する。

【 0 0 1 5 】

誘導逆起電力によって二次出力巻線 2 c に蓄積されていた電氣的エネルギーの放出が終わる（図 7 (d) の t_{11} 時）と、ゲートに対して逆バイアスとして作用していた帰還巻線 2 b のフライバック電圧が低下し、それまで帰還コンデンサ 1 2 に保持されていた充電電圧により、F E T 3 のゲート電圧がスレッシュホールド電圧 V_{TH} を越え（図 7 (b) の t_{12} ）、F E T 3 が再びターンオンし、このようにして一連の発振動作が繰り返される。

40

【 0 0 1 6 】

このように自励発振する自励式スイッチング電源回路 1 0 0 において、トランス 2 の二次側には、出力線 2 0 a、2 0 b 間の電圧を監視し、F E T 3 のオンデューティを変化させ、出力線 2 0 a、2 0 b 間の出力電圧を安定化させる回路が備えられている。

【 0 0 1 7 】

すなわち、高圧側出力線 2 0 a と低圧側出力線 2 0 b との間には、2 つの分圧抵抗 3 0、3 1 が直列に接続され、その中間タップ 3 2 を、誤差増幅器 3 3 の反転入力端子に接続することにより、反転入力端子に出力電圧の分圧を入力している。また、誤差増幅器 3 3 の非反転入力端子と低圧側出力線 2 0 b の間には、基準電源 3 4 が接続され、非反転入力

50

端子に、出力電圧の分圧と比較するための基準電圧を入力している。

【0018】

誤差増幅器33の出力側には、フォトカプラ発光素子35が接続され、フォトカプラ発光素子35は、電気抵抗36を介して高圧側出力線20aに接続することによって、駆動電源の供給を受けている。尚、直列に接続された電気抵抗37とコンデンサ38は、誤差増幅器33を安定動作させるための交流負帰還素子である。

【0019】

一方、一次側の起動用抵抗21の一侧(FET3のゲート側)と制御用トランジスタ5のベース間には、フォトカプラ発光素子35とフォトカップルするフォトカプラ受光素子39が接続されている。

10

【0020】

これらの回路構成によって、例えば、高圧側出力線20aと低圧側出力線20b間の出力電圧が所定の設定電圧(例えば、6V)より上昇すると、誤差増幅器33の反転入力端子に入力される分圧も上昇し、基準電圧との電位差が反転増幅され、フォトカプラ発光素子35の発光しきい値を越える電位となる。

【0021】

その結果、フォトカプラ発光素子35は発光し、フォトカプラ受光素子39が受光することにより、フォトカプラ受光素子39はオン動作状態となる。ターンオフ工程の後、トランス2の帰還巻線2bに発生するフライバック電圧は、逆バイアス状態のツェナーダイオード6からオン動作状態となっているフォトカプラ受光素子39を経由して、制御用コンデンサ11を充電する。帰還巻線2bに発生するフライバック電圧により制御用コンデンサ11は、逆方向に充電されるが(図6において上が-で下が+の極性)、フォトカプラ受光素子39の電流によって、この逆方向の電圧は小さくなり、図7(a)の t_{12} 時の電圧値は高くなる。従って、直後のFET3がターンオンしてから制御用トランジスタ5のベースが動作電圧に達するまでの時間、すなわちオン時間(図7(c)の t_{12} から t_{10} 間)が減少することによって、トランス2に蓄積されるエネルギーが減少し、出力電圧が低下する。

20

【0022】

逆に、出力電圧が設定電圧より低下すると、フォトカプラ発光素子35は、発光しないので、起動用抵抗21の一侧と制御用トランジスタ5のベース間は、遮断され、制御用コンデンサ11の充電は、制御用抵抗22を介してのみ行われる。従って、充電時間は遅れ、FET3のオン時間が増加し、出力電圧は上昇し、このように発振制御を行うことにより、出力電圧を設定電圧とする定電圧制御が行われる。

30

【0023】

つまり、この従来の自励式スイッチング電源回路100の発振制御方法では、出力線20a、20b間に、重い負荷(消費電力が大きい負荷)が接続された場合には、出力電圧が低下するので、FET3のオン時間がより長くなるように、逆に軽負荷(消費電力の小さい負荷)が接続された場合には、出力電圧が上昇するので、FET3のオン時間が短縮されるように、発振制御される。

【0024】

図8は、出力線20a、20b間に、自励式スイッチング電源回路100の定格より軽い負荷が接続された場合の図7の各動作波形をより長い時間連続して表したもので、連続発振によりトランス2に蓄積されるエネルギーが負荷により消費されるエネルギーを上回ることとなった例えば図中Ta時には、ターンオフ後の出力電圧が設定電圧を越えているので、次の発振の際のオン時間が短縮される。一次巻線2aに流れる最大励磁電流は、ほぼFET3のオン時間に比例する(図7(c)参照)ので、オン時間が短縮されれば、発生するフライバック電圧も低下し、ターンオフしてからフライバック電圧が消失するまでのエネルギー放出時間が短くなり、オフ時間が短縮される。

40

【0025】

つまり、オン時間とオフ時間もともに短縮していくので発振周波数が上昇し、この現象は

50

出力電圧が設定電圧以下とならない限り連続し、結局、次の発振を起動できない程度にオン時間が短縮した図8のT b時で発振が停止する。

【0026】

自励発振が停止したT b後であっても、出力線20 a、20 b間の出力電圧が設定電圧を越えている間は、フォトカプラ受光素子39が受光することにより、制御用トランジスタ5はオン動作し、これによってFET3のゲート電圧はスレッシュホールド電圧以下に保たれ、FET3はターンオンしない。

【0027】

出力線20 a、20 b間に接続された負荷によりエネルギーが消費され、出力電圧が徐々に低下し設定電圧以下となると、フォトカプラ受光素子39は受光しなくなるので、既述したように、起動用抵抗21を介して帰還コンデンサ12が充電され、帰還コンデンサ12の充電電圧がスレッシュホールド電圧 V_{TH} に達することにより、図8のT c時に再びFET3がターンオンする。

【0028】

図9は、T c時の起動後の図7の各動作波形を拡大して表したもので、起動直後は、制御用コンデンサ11が充電されていないので、制御用トランジスタ5のベース電圧は、ほぼ接地電位であり、ターンオン後に発生する励磁電圧によってすぐに制御トランジスタ5がオン動作し、FET3はターンオフする。つまり、オン時間が非常に短く、その結果ターンオフ後に発生するフライバック電圧も低圧で消失するまでのオフ時間も短い。しかし、フライバック電圧が発生することにより、制御用コンデンサ11は、逆方向に充電され（図6において上が-で下が+の極性）、制御用トランジスタ5のベースには、逆バイアスがかかった状態となる。従って、次の発振において、FET3がターンオンしてから制御用トランジスタ5のベースが動作電圧に達するまでの時間、すなわちオン時間はより長くなり、オン時間が長くなることによりフライバック電圧の消失時間、すなわちオフ時間も長くなる。

【0029】

このようにオン時間とオフ時間が共に長くなり、発振周期が長くなる現象は、図8、図9に示すように、出力電圧が設定電圧を越え出力電圧の制御が開始されるT a時まで連続する。

【0030】

つまり、定格より軽い負荷が出力線20 a、20 b間に接続している限り、T c時からT b時までの発振動作と、T b時からT c時までの休止動作を繰り返し、これをより長い時間間隔で見れば、出力電圧は、図10に示すように、設定電圧である6Vを頂点に変動し、発振動作中のT c時からT b時に上昇し、休止動作中のT b時からT c時に下降する。

【0031】

又、他の従来の発振制御方法として、補助電源を用いて帰還コンデンサ12を充電し、出力の実効値低下を防止する図11に示す回路200による制御方法が知られている（例えば、特許文献2参照）。

【0032】

図11に示す自励式スイッチング電源回路200は、図6に示す電源回路100と基本動作は同一であるので、対応する構成には同一番号を付し、異なる構成と作用について以下に説明する。

【0033】

この自励式スイッチング電源回路200の発振制御方法では、一次巻線2aに励磁電流が流れるオン時間中は、帰還巻線2bに生じる誘起電圧によって、電気抵抗40と整流ダイオード41を介して補助コンデンサ44を充電する。その後、FET3がターンオフし、一次巻線2aの励磁電流が停止するオフ時間中は、オン時間中に補助コンデンサ44に充電されていた充電電圧によって、整流ダイオード42と電気抵抗43を介して帰還コンデンサ12を充電する。

10

20

30

40

50

【 0 0 3 4 】

これにより、消費電力を低減させるため高い抵抗値の起動用抵抗 2 1 を介して帰還コンデンサ 1 2 を充電する場合でも、補助コンデンサ 4 4 から充電を受けるので、短時間に充電し、オン動作に復帰させることができる。

【 0 0 3 5 】

【特許文献 1】

特開 2 0 0 2 - 5 1 5 4 6 号

【特許文献 2】

特開 2 0 0 1 - 3 2 7 1 6 4

【 0 0 3 6 】

【発明が解決しようとする課題】

従来の自励式スイッチング電源回路 1 0 0 の発振制御方法では、自励発振の周波数が出力電圧に応じて周期的に変化し、特に発振周波数が上昇する図 8 の T a 時から T b 時にかけては、自励式スイッチング電源回路 1 0 0 全体でのエネルギー損失が多くなり、伝達効率が低下するものとなる。

【 0 0 3 7 】

また、出力側では、発振動作と休止動作を繰り返す間欠発振動作となる為に、出力電圧に図 1 0 に示すようなリップル電圧が発生し、ノイズの原因となるという問題があった。

【 0 0 3 8 】

更に、自励式スイッチング電源回路 2 0 0 の発振制御方法では、補助電源を用いて帰還コンデンサ 1 2 を充電するものであるが、過剰な充電電流が発生した場合には、オフ時間中であっても F E T 3 のゲートがスレッシュホールド電圧 V_{TH} 以上となり、フライバック電圧が消失するまでオフ動作すべき F E T 3 がスイッチ素子としての機能を果たさなくなるという問題があった。

【 0 0 3 9 】

本発明はこのような問題点に鑑みてなされたもので、軽い負荷が出力線に接続されても、自励発振の周波数が上昇することがなく、エネルギー損失が少ない自励式スイッチング電源回路の発振制御方法を提供することを目的とする。

【 0 0 4 0 】

また、間欠発振動作に移行せず、ノイズの原因となるリップル電圧が発生しない自励式スイッチング電源回路の発振制御方法を提供することを目的とする。

【 0 0 4 1 】

また、補助電源を用いて帰還コンデンサを充電する場合であっても、発振用主スイッチ素子が誤動作しない自励式スイッチング電源回路の発振制御方法を提供することを目的とする。

【 0 0 4 2 】

【課題を解決するための手段】

請求項 1 の自励式スイッチング電源回路の発振制御方法は、直流電源に対してトランスの一次巻線と直列に接続した発振用主スイッチ素子の制御端子にオン制御電圧を加え、発振用主スイッチ素子をターンオンさせて一次巻線に励磁電流を流すターンオン工程と、ターンオン工程の後、一次巻線に直列に接続する抵抗に、前記励磁電流を流し、抵抗の両端に発生する電圧で、抵抗と閉ループを形成する制御用コンデンサを充電し、発振用主スイッチ素子の制御端子と直流電源の低圧側端子間に接続された副スイッチ素子の副制御端子電圧を、副制御端子に接続する制御用コンデンサの充電電圧でオン制御電圧として副スイッチ素子をオン制御し、制御端子の電圧をオフ制御電圧とし、発振用主スイッチ素子をターンオフさせて一次巻線に流れる励磁電流を停止するターンオフ工程と、ターンオフ工程の後、トランスの二次出力巻線に発生するフライバック電圧を整流平滑化し、出力線へ出力電圧として出力する出力工程とを備え、ターンオフ工程の後、トランスの帰還巻線に発生するフライバック電圧で帰還コンデンサを充電するとともに、制御用コンデンサの充電電圧を閉ループを形成する抵抗へ放電し、副制御端子電圧をオフ制御電圧として副スイ

10

20

30

40

50

チ素子をオフ制御した後、帰還コンデンサの充電電圧を発振用主スイッチ素子の制御端子へ正帰還させ、制御端子をオン制御電圧に引き上げ、再びターンオン工程から各工程を繰り返す自励式スイッチング電源回路の発振制御方法であって、

ターンオフ工程の後、出力電圧を所定の設定電圧と比較し、出力電圧が所定の設定電圧を越えている間は、トランスのいずれかの巻線に発生するフライバック電圧で充電される駆動用コンデンサの充電電圧を副制御端子に加えて副スイッチ素子をオン制御し、出力電圧が設定電圧以下となったときに、駆動用コンデンサと副制御端子を遮断し、オン制御している副スイッチ素子をオフ制御し、ターンオン工程へ移行させることを特徴とする。

【0043】

軽負荷が出力線間に接続している場合には、ターンオフ工程の後、二次出力巻線に発生するフライバック電圧が消失した後も、出力電圧は設定電圧を越え、出力電圧が設定電圧を越えている間は、トランスのいずれかの巻線に発生するフライバック電圧で充電される駆動用コンデンサの充電電圧が副制御端子に加わり、副制御端子電圧をオン制御電圧に保つので、副スイッチ素子がオン制御され、発振用主スイッチ素子はターンオンせず、ターンオン工程に移行しない。

【0044】

負荷の電力消費により出力電圧が設定電圧以下となると、制御用コンデンサの充電電圧が閉ループを形成する抵抗へ放電され、副制御端子電圧がオフ制御電圧となり副スイッチ素子がオフ制御され、発振用主スイッチ素子の制御端子は、帰還コンデンサの充電電圧でオン制御電圧に引き上げられ、発振用主スイッチ素子がターンオンして、ターンオン工程に移行する。

【0045】

出力線に接続される負荷の重さにより、個々の発振周期において次の発振の為の発振用主スイッチ素子のターンオンまでの時間が調整され、軽い負荷が接続された場合であっても発振周波数は上昇しない。

【0046】

また、トランスに蓄積されるエネルギーも、各発振周期で負荷の重さにかかわらず一発振周期内に消費されるので、出力電圧が低下せずに間欠発振動作に移行することがなく、リップル電圧が発生しない。

【0047】

また、少なくともフライバック電圧が消滅するまでは、副スイッチ素子がオン制御され、発振用主スイッチ素子の制御端子は、オン制御電圧に引き上げられないので、帰還コンデンサに過剰な充電電流が流れても、発振用主スイッチ素子は誤動作しない。

【0048】

請求項2の自励式スイッチング電源回路の発振制御方法は、出力線に許容最大消費電力の負荷が接続された状態で、フライバック電圧が消失した時に、出力電圧が設定電圧以下となり、ターンオン工程へ移行するように、オン時間及び/又は設定電圧を調整することを特徴とする。

【0049】

トランスに発生する電力は、ターンオフした際に一次巻線に流れる励磁電流の二乗に比例し、この励磁電流はオン時間に略比例して上昇するので、オン時間により、トランスに発生する電力を調整できる。

【0050】

出力線に接続可能な負荷の最大消費電力とトランスに発生する電力が釣り合うようにオン時間を調整すれば、フライバック電圧が消失した時に出力電圧が低下する。従って、オン時間と設定電圧のいずれか一方、若しくは双方を調整することによって、フライバック電圧が消失した時に、出力電圧を設定電圧以下とすることができ、最も重い負荷が接続された状態で、オフ調整時間 T_{od} を設けることなく速やかにターンオン工程に移行させることができる。

【0051】

10

20

30

40

50

また、許容最大消費電力の負荷に対して軽い負荷を出力線に接続した場合には、フライバック電圧が消失してから、出力電圧が設定電圧以下に低下するまでのオフ調整時間 T_{od} が経過した後、ターンオン工程に移行する。

【 0 0 5 2 】

請求項 3 の自励式スイッチング電源回路の発振制御方法は、直流電源に対してトランスの一次巻線と直列に接続した発振用電界効果トランジスタのゲート電圧をスレッシュド電圧 V_{TH} 以上に引き上げ、発振用電界効果トランジスタをターンオンさせて一次巻線に励磁電流を流すターンオン工程と、ターンオン工程の後、一次巻線に直列に接続する抵抗に、前記励磁電流を流し、抵抗の両端に発生する電圧で、抵抗と閉ループを形成する制御用コンデンサを充電し、発振用電界効果トランジスタのゲートと直流電源の低圧側端子間に接続された制御用トランジスタのベース電圧を、ベースに接続する制御用コンデンサの充電電圧でオン制御電圧として制御用トランジスタをオン制御し、ゲート電圧をスレッシュド電圧 V_{TH} 未満とし、発振用電界効果トランジスタをターンオフさせて一次巻線に流れる励磁電流を停止するターンオフ工程と、ターンオフ工程の後、トランスの二次出力巻線に発生するフライバック電圧を整流平滑化し、出力線へ出力電圧として出力する出力工程とを備え、ターンオフ工程の後、トランスの第 1 帰還巻線に発生するフライバック電圧で帰還コンデンサを充電するとともに、制御用コンデンサの充電電圧を閉ループを形成する抵抗へ放電し、制御用トランジスタのベース電圧をオフ制御電圧として制御用トランジスタをオフ制御した後、帰還コンデンサの充電電圧を発振用電界効果トランジスタのゲートへ正帰還させ、ゲート電圧をスレッシュド電圧 V_{TH} に引き上げ、再びターンオン工程から各工程を繰り返す自励式スイッチング電源回路の発振制御方法であって、

ターンオフ工程の後、トランスの第 2 帰還巻線に発生するフライバック電圧で駆動用コンデンサを充電し、出力電圧が所定の設定電圧を越えている間、トランスの二次側のフォトカプラ発光素子を発光し、フォトカップルするトランスの一次側のフォトカプラ受光素子を動作させ、第 2 帰還巻線に発生するフライバック電圧若しくは駆動用コンデンサの充電電圧を制御用トランジスタのベースに加えて、制御用トランジスタをオン制御し、出力電圧が設定電圧以下となったときに、フォトカプラ受光素子の動作を停止させ、第 2 帰還巻線に発生するフライバック電圧若しくは駆動用コンデンサの充電電圧を制御用トランジスタのベースから遮断し、制御用トランジスタをオフ制御し、ターンオン工程へ移行させることを特徴とする。

【 0 0 5 3 】

出力線に接続された負荷が軽い場合には、フライバック電圧が低下した後も、整流平滑化した出力線の電位低下が遅く高電圧を保つので、フォトカプラ受光素子が動作し、制御用トランジスタをオン制御する。その結果、フライバック電圧が低下し、帰還コンデンサの充電電位が発振用電界効果トランジスタのゲート電圧をスレッシュド電圧 V_{TH} 以上に引き上げターンオンするタイミングとなっても、第 2 帰還巻線に発生するフライバック電圧若しくは駆動用コンデンサの充電電圧が制御用トランジスタのベースに加わり、ベース電圧をオン制御電圧に保ち、制御用トランジスタが実質的に発振用電界効果トランジスタのゲートと低圧側端子間を短絡するので、発振用電界効果トランジスタはターンオン工程に移行しない。

【 0 0 5 4 】

負荷の電力消費により、出力電圧が設定電圧以下となると、フォトカプラ受光素子の動作が停止し、制御用コンデンサの充電電圧が閉ループを形成する抵抗へ放電され、ベース電圧がオフ制御電圧となるので、制御用トランジスタはオフ制御され、その結果、帰還コンデンサの充電電位が発振用電界効果トランジスタのゲート電圧をスレッシュド電圧 V_{TH} 以上に引き上げ、ターンオン工程に移行する。

【 0 0 5 5 】

従って、各発振毎に、ターンオンのタイミングを遅らせるオフ調整時間 T_{od} が発生するが、軽い負荷が接続されても、発振周波数は上昇しない。

【 0 0 5 6 】

10

20

30

40

50

また、個々の発振毎に、負荷の大きさに応じて、トランスに蓄えられるエネルギーが次の発振を遅らせることにより調整されるので、間欠発振に移行せず、リップル電圧が発生しない。

【 0 0 5 7 】

また、少なくともフライバック電圧が消滅するまでは、制御用トランジスタがオン制御され、発振用電界効果トランジスタのゲート電圧はスレッシュホールド電圧 V_{TH} 以上に引き上げられることがないので、帰還コンデンサに過剰な充電電流が流れても、発振用電界効果トランジスタが誤動作しターンオンすることはない。

【 0 0 5 8 】

請求項 4 の自励式スイッチング電源回路の発振制御方法は、第 1 帰還巻線の両側に、発振用電界効果トランジスタのゲートを介して直列に接続される制御用トランジスタと帰還コンデンサが接続することにより閉ループが形成され、ターンオフ工程の後、トランスの第 1 帰還巻線に発生するフライバック電圧で充電される帰還コンデンサは、オン制御される制御用トランジスタのエミッタ、コレクタ間に流れる充電電流で充電されることを特徴とする。

10

【 0 0 5 9 】

発振用電界効果トランジスタの動作を制御する制御用トランジスタが、ターンオフ後に発生するフライバック電圧で帰還コンデンサを充電する充電パスを兼ねるので、フライバック電圧による充電電流が流れ、ターンオン工程では、逆方向の放電を阻止する整流ダイオード等による充電経路を別に設ける必要がない。

20

【 0 0 6 0 】

フライバック電圧が消失した後に、制御用トランジスタがオン動作している場合であっても、制御用トランジスタを介して閉ループを、自由振動による充、放電電流が流れるので、充電電位は緩やかに低下する。その結果、帰還コンデンサの充電電位は、少なくとも出力電圧が設定電圧以下に低下するまで、ゲート電圧をスレッシュホールド電圧 V_{TH} 以上に引き上げられる電位に保たれる。

【 0 0 6 1 】

【発明の実施の形態】

以下、本発明の一実施の形態について、図 1 乃至図 5 を用いて詳細に説明する。図 1 は、本発明の一実施の形態に係る発振制御方法を行うための自励式スイッチング電源回路 10 の構成を示す回路図である。本実施の形態に係る自励式スイッチング電源回路 10 は、図 6 で示した従来の自励式スイッチング電源回路 100 と主要な回路及び回路素子が共通するものであるため、同一の構成には同一の番号を付けて、その説明を省略する。

30

【 0 0 6 2 】

図 1 に示すように、トランス 2 は、一次側に一次巻線 2 a と、一次巻線 2 a と同一方向に巻回された第 1 帰還巻線 2 b、及び一次巻線 2 a と逆方向に巻回され第 2 帰還巻線 2 d が配設され、二次側に二次出力巻線 2 c が配設されている。

【 0 0 6 3 】

一次巻線 2 a は、直流電源 1 に対して、発振用主スイッチ素子を構成する発振用電界効果型トランジスタ（以下、FET という）3 と直列に接続され、FET 3 のオンオフ動作により、一次巻線 2 a に流れる励磁電流がオンオフ制御される。

40

【 0 0 6 4 】

FET 3 は、ここでは MOSFET が用いられ、ドレインを一次巻線 2 a に接続し、ソースを一次電流検出抵抗 5 1 を介して直流電源 1 の低圧側端子 1 b に接続している。

【 0 0 6 5 】

また、ゲートは、直流電源 1 に対して直列に接続された起動用抵抗 2 1 と電気抵抗 2 5 の接続点 J 1 に、ゲートへの過大入力を阻止する電気抵抗 2 4 を介し接続している。起動用抵抗 2 1 と電気抵抗 2 5 のそれぞれの抵抗値は、1.5 M と 100 k であり、これにより 200 V 前後の不安定な直流電源 1 の電源電圧が著しく低下した場合には、FET 3 のゲート電圧がスレッシュホールド電圧 V_{TH} に達することなく、発振動作しないようにな

50

っている。

【 0 0 6 6 】

接続点 J 1 と第 1 帰還巻線 2 b の間には、オン制御回路を構成する帰還コンデンサ 1 2 及び帰還抵抗 2 3 が直列に接続され、第 1 帰還巻線 2 b の他側は、直流電源 1 の低圧側端子 1 b に接続している。

【 0 0 6 7 】

また接続点 J 1 と低圧側端子 1 b 間には、F E T 3 のゲート電圧をスレッシュホールド電圧 V_{TH} 未満に低下させターンオフさせる副スイッチ素子となる制御用トランジスタ 5 が配置されている。ここでは、制御用トランジスタ 5 として、コレクタを接続点 J 1 へ、エミッタを低圧側端子 1 b へ接続させた N P N 型トランジスタを用いている。

10

【 0 0 6 8 】

第 2 帰還巻線 2 d の一側は、直列に接続された整流ダイオード 5 4 と駆動用コンデンサ 5 5 を介して直流電源 1 の低圧側端子 1 b に接続し、また他側は、直接直流電源 1 の低圧側端子 1 b に接続し、これにより閉ループが形成されている。

【 0 0 6 9 】

整流ダイオード 5 4 は、駆動用コンデンサ 5 5 の充電方向を順方向として配設され、これにより第 2 帰還巻線 2 d に発生するフライバック電圧で駆動用コンデンサ 5 5 が充電されるようになっている。

【 0 0 7 0 】

整流ダイオード 5 4 と駆動用コンデンサ 5 5 の接続点 J 2 は、フォトカプラ受光素子 3 9 と制御用コンデンサ 5 3 を介して低圧側端子 1 b に接続し、フォトカプラ受光素子 3 9 と制御用コンデンサ 5 3 の直列接続点 J 3 を制御用トランジスタ 5 のベースへ接続している。

20

【 0 0 7 1 】

直列接続点 J 3、すなわち制御用トランジスタ 5 のベースは、電気抵抗 5 2 を介して、F E T 3 と一次電流検出抵抗 5 1 の接続点 J 4 へも接続し、一次電流検出抵抗 5 1 による電圧降下が一定値以上となると、ベース電圧が上昇し、制御用トランジスタ 5 がオン動作するようになっている。

【 0 0 7 2 】

フォトカプラ受光素子 3 9 は、トランス 2 の二次側のフォトカプラ発光素子 3 5 とフォトカプルして動作するもので、ここではフォトカプラ発光素子 3 5 からの光を受光した際に、接続点 J 2 から J 3 へその受光量に比例した電流を流すように動作する。

30

【 0 0 7 3 】

トランスの二次出力巻線 2 c は、二次出力巻線 2 c と直列に整流用ダイオード 4 と、二次出力巻線 2 c と並列に平滑コンデンサ 1 3 が接続され、出力側の整流平滑化回路を構成している。

【 0 0 7 4 】

この自励式スイッチング電源回路 1 0 においては、出力線 2 0 a、2 0 b 間の出力電圧を監視し、所定の設定電圧（本実施の形態では 6 V）との比較結果をフォトカプラ発光素子 3 5 からトランスの一次側のフォトカプラ受光素子 3 9 へ出力する比較回路が備えられている。

40

【 0 0 7 5 】

すなわち、整流平滑回路の高圧側出力線 2 0 a と低圧側出力線 2 0 b との間に、分圧抵抗 3 0、3 1 が直列に接続され、その中間タップ 3 2 を、誤差増幅器 3 3 の反転入力端子に接続し、反転入力端子に出力電圧の分圧となる出力検出電圧を入力している。また、誤差増幅器 3 3 の非反転入力端子と低圧側出力線 2 0 b の間には、基準電源 3 4 が接続され、非反転入力端子に、出力検出電圧と比較する基準電圧を入力している。基準電圧は、出力電圧を制御しようとする所定値に設定された設定電圧に対し、出力電圧と出力検出電圧の分圧比と同一比率の電圧で、出力検出電圧と基準電圧を比較することで、出力電圧を設定電圧と比較している。

50

【 0 0 7 6 】

誤差増幅器 3 3 の出力側には、電気抵抗 3 6 を介して高圧側出力線 2 0 a に接続し、誤差増幅器 3 3 の出力値により点滅するフォトカプラ発光素子 3 5 が接続され、このフォトカプラ発光素子 3 5 は、前述したように一次側のフォトカプラ受光素子 3 9 とフォトカップリングしている。

【 0 0 7 7 】

中間タップ 3 2 と誤差増幅器 3 3 の非反転入力端子間には、誤差増幅器 3 3 の出力との間に交流負帰還素子 3 7、3 8 が接続されている。

【 0 0 7 8 】

尚、自励式スイッチング電源回路 1 0 では、更に出力線 2 0 a、2 0 b に流れる出力電流を監視し、出力電流制御も行っているが、説明の都合上省略する。

10

【 0 0 7 9 】

以下、このように構成された自励式スイッチング電源回路 1 0 の発振制御方法について説明する。

【 0 0 8 0 】

始めに、電源回路 1 0 を起動してから出力電圧が制御されながら自励発振するまでの過渡状態での制御について説明する。この過渡状態では、出力線 2 0 a、2 0 b 間の出力電圧が後述する設定電圧に満たないので、フォトカプラ 3 5、3 9 は動作していない。

【 0 0 8 1 】

電源回路 1 0 の起動直後は、直流電源 1 の高圧側端子 1 a、低圧側端子 1 b 間に 2 0 0 V 程度の直流電圧が発生しているので、起動用抵抗 2 1 と電気抵抗 2 5 で分圧された電源電圧により、起動用抵抗 2 1 と帰還抵抗 2 3 を介して、帰還コンデンサ 1 2 が充電される（図 1 において下の電極が + で上が - の極性）。

20

【 0 0 8 2 】

充電される帰還コンデンサ 1 2 の充電電圧が、徐々に上昇し、F E T 3 のスレッシュホールド電圧 V_{TH} に達すると、F E T 3 のゲートに順方向バイアス電圧が印加され、F E T 3 がターンオンし、ドレイン - ソース間が導通する。

【 0 0 8 3 】

F E T 3 がターンオンし、直列に接続された一次巻線 2 a に直流電源 1 から励磁電流が流れ始めると、トランス 2 の各巻線に誘導起電力が生じ、トランス 2 にエネルギーが蓄積される。帰還巻線 2 b に発生する誘起電圧は、帰還コンデンサ 1 2 の充電電圧と重畳され、F E T 3 のゲート電圧をそのスレッシュホールド電圧 V_{TH} 以上の電圧（オン制御電圧）に維持する。

30

【 0 0 8 4 】

このとき、一次巻線 2 a に流れる励磁電流により一次電流検出抵抗 5 1 の F E T 3 側、接続点 J 4 に発生する電圧は、電気抵抗 5 2 を介して制御用コンデンサ 5 3 を充電する。一次巻線 2 a に流れる励磁電流は、ターンオン後の時間と共にほぼ直線的に上昇し、これにより制御用コンデンサ 5 3 の充電電圧も上昇する。

【 0 0 8 5 】

制御用トランジスタ 5 のベース電圧がバイアス電圧に達すると、コレクタ - エミッタ間が導通状態になり、F E T 3 のゲートは制御用トランジスタ 5 によって実質的に短絡状態（ここでは低圧側端子 1 b の電位で、例えば 0 ボルト）となり、F E T 3 がターンオフする。

40

【 0 0 8 6 】

F E T 3 がターンオフし、トランス 2 に流れる電流が実質的に遮断されると、各巻線にはいわゆるフライバック電圧（誘導逆起電力）が生じる。このとき、二次出力巻線 2 c に発生するフライバック電圧は、整流用ダイオード 4 とコンデンサ 1 3 とにより形成される平滑整流回路によって整流平滑化され、負荷が接続される出力線 2 0 a、2 0 b 間に出力電圧として出力される。

【 0 0 8 7 】

50

一方、第1帰還巻線2bに発生するフライバック電圧は、出力線20a、20b間に接続された負荷により二次巻線2cに発生するフライバック電圧と比例関係にあり、この第1帰還巻線2bに発生するフライバック電圧によって、帰還コンデンサ12が充電され(図1において下の電極が+で上が-の極性)、次のFET3のターンオンが導かれる。

【0088】

一方、FET3がターンオフした後は、一次巻線電流が停止するので、接続点J4の電圧は、接地電位に低下し、また、フォトカプラ受光素子39が動作していないので、制御用コンデンサ53の充電電圧は、電気抵抗52を介した放電により低下する。従って、制御用トランジスタ5のベース電圧は、バイアス電圧以下となっている。

【0089】

しかしながら、帰還コンデンサ12は、制御用トランジスタ5のベース、コレクタ間が等価ダイオードとして作用し、一次電流検出抵抗51から電気抵抗52、制御用トランジスタ5のベースからコレクタ、帰還抵抗23を、充電電流の経路として第1帰還巻線2bから充電される。

【0090】

誘導逆起電力によって二次出力巻線2cに蓄積されていた電氣的エネルギーの放出が終わると、一次巻線2aの電圧は、FET3の寄生容量、一次巻線2a間の浮遊容量及び一次巻線2aのインダクタンスによって電源電圧200Vを中心とした自由振動を開始し、電圧降下と共にその極性が反転する。

【0091】

一次巻線電圧の自由振動に比例して振動する第1帰還巻線2bの帰還コンデンサ12側の電圧も同様に変化し、ゲートに対して逆バイアスとして作用していたフライバック電圧が消滅した後に極性が反転し、FET3のゲートに対して順方向のバイアス電圧として作用するようになる。また、それまでに充電された帰還コンデンサ12の充電電圧が加わり、FET3のゲート電圧がスレッシュホールド電圧 V_{TH} を越えて、FET3が再びターンオンし、このようにして一連の自励発振動作を繰り返される。

【0092】

一度の発振周期でトランス2に蓄積されるエネルギーは、FET3のオン時間、すなわち、ターンオンしてから制御用トランジスタ5のベース電圧がバイアス電圧に達するまでの時間の二乗にほぼ比例し、フォトカプラ35、39は動作していないので、ベース電圧の上昇に関与せず、一次電流検出抵抗51の抵抗値により定まる最大オン時間で動作する。その結果、出力電圧は設定電圧に達するまで発振を繰り返す毎に上昇し、設定電圧を越えたと、出力電圧を設定電圧と比較して制御する通常発振動作に移行する。

【0093】

この通常発振動作は、以下、出力線20a、20b間に接続される負荷の大きさにより異なるので、始めに、自励式スイッチング電源回路10の出力線20a、20b間に、許容最大消費電力の負荷が接続された場合の発振制御方法を、図1と図2で説明する。許容最大消費電力の負荷とは、自励式スイッチング電源回路10の直流電源電圧、各回路定数から、出力線20a、20b間に接続可能な最も消費電力の大きい負荷であり、自励式スイッチング電源回路10の出力定格として予め定められる。

【0094】

図2は、図7に対応し、それぞれ許容最大消費電力の負荷を接続して自励発振動作中の各部の波形を示すもので、図2(a)は、直列接続点J3の電圧、すなわち制御用トランジスタ5のベース電圧波形(1)を、図2(b)は、FET3のゲート電圧波形(2)を、図2(c)は、FET3のドレイン電流、すなわち一次巻線2aに流れる一次巻線電流波形(3)を、図2(d)は、FET3のドレイン電圧波形(4)をそれぞれ示している。

【0095】

本実施の形態では、出力線20a、20b間に許容最大消費電力の負荷を接続して自励発振動作をさせた場合に、フライバック電圧が消失した時(図2(d)の t_1 時)に出力

10

20

30

40

50

電圧が設定電圧以下となるように、オン時間（図 2（a）の t_2 から t_0 間）と設定電圧を調整している。

【0096】

すなわち、トランス 2 に発生する電力は、ターンオフした際に一次巻線 2 a に流れる励磁電流の二乗に比例し、この励磁電流はオン時間に略比例するので、許容最大消費電力とトランス 2 に発生する電力が釣り合うようにオン時間を調整すれば、フライバック電圧が消失した時に出力電圧が低下する。従って、オン時間と設定電圧のいずれか一方、若しくは双方を調整することによって、フライバック電圧が消失した時に、出力電圧が設定電圧以下となるように設定できる。

【0097】

F E T 3 がターンオンした後のオン時間（図 2（c）の t_2 から t_0 間）中は、出力電圧が上記調整により設定した設定電圧以下であり、フォトカプラー 3 5、3 9 は動作せず、過渡状態と同様に、一次巻線 2 a に流れる励磁電流による一次電流検出抵抗 5 1 の電圧降下が制御用トランジスタ 5 のバイアス電圧に達した時（図 2（a）の t_0 ）に、制御用トランジスタ 5 がオン動作する。すなわち、一次電流検出抵抗 5 1 の抵抗値で定まる最大励磁電流が一次巻線 2 a に流れたときに、F E T 3 はターンオフするので、一次電流検出抵抗 5 1 の抵抗値で調整されるオン時間（図 2（c）の t_2 から t_0 間）は一定である。

【0098】

F E T 3 がオン時間経過後ターンオフすることにより、二次出力巻線 2 c に発生するフライバック電圧は、平滑整流回路 4、1 3 で整流平滑化され出力線 2 0 a、2 0 b 間に出力電圧として出力され、これにより出力電圧は上昇し設定電圧を越える。

【0099】

高圧側出力線 2 0 a と低圧側出力線 2 0 b 間の出力電圧が設定電圧を越えると、誤差増幅器 3 3 の反転入力端子に入力される中間タップ 3 2 の分圧も上昇し、基準電源 3 4 の基準電圧との電位差が反転増幅され、フォトカプラー発光素子 3 5 の発光しきい値を越える電位となる。

【0100】

その結果、フォトカプラー発光素子 3 5 は発光し、フォトカプラー受光素子 3 9 が受光することにより、接続点 J 2 から接続点 J 3（制御用トランジスタ 5 のベース）へ受光量に比例した電流を流す。すなわち、フライバック電圧は、第 2 帰還巻線 2 d にも発生し、整流ダイオード 5 4 に順方向に働くので、フォトカプラー受光素子 3 9 を介して制御用コンデンサ 5 3 を充電し、制御用トランジスタ 5 のベース電圧を、バイアス電圧以上に保ち、制御用トランジスタ 5 は F E T 3 がターンオフした後もオン動作を継続している。

【0101】

図 2（a）に示すように、制御用トランジスタ 5 は、F E T 3 がターンオフした t_0 時に、ベース電圧が 0.6 V のバイアス電圧に達し、コレクタとエミッタは導通して共にほぼ接地電位となっているが、F E T 3 がターンオフした後も、出力電圧が設定電圧を超えている間は、ベース電圧がバイアス電圧以上の電圧を保っている。

【0102】

制御用トランジスタ 5 のベース電圧がバイアス電圧に達している間は、コレクタとエミッタ間は導通しているため、第 1 帰還巻線 2 b に発生するフライバック電圧により、制御用トランジスタ 5 のエミッタからコレクタ、帰還抵抗 2 3 を充電電流の経路として帰還コンデンサ 1 2 が充電される（図 1 において下の電極が + で上が一の極性）。

【0103】

また、帰還コンデンサ 1 2 が充電されている間、制御用トランジスタ 5 のベース電圧がバイアス電圧に達し、F E T 3 のゲートと低圧側端子 1 b が実質的に短絡しているため、補助電源などを用いて帰還コンデンサ 1 2 が過剰に充電されることがあっても、ゲート電圧がスレッシュホールド電圧 V_{TH} に達することはなく、誤って F E T 3 がターンオンすることはない。

10

20

30

40

50

【 0 1 0 4 】

許容最大消費電力の負荷が接続されている場合には、フライバック電圧が消失した時（図2（d）の t_1 時）に、出力電圧が設定電圧以下となるので、フォトカプラ発光素子35の発光が停止し、フォトカプラ受光素子39の受光動作が停止する。

【 0 1 0 5 】

その結果、制御用コンデンサ53の充電電圧は、電気抵抗52、一次電流検出抵抗51を介して放電され、制御用コンデンサ53がオフ動作し、極性が反転した第1帰還巻線2bの電圧に、帰還コンデンサ12の充電電圧が加わり、FET3のゲート電圧がスレッシュヨルド電圧 V_{TH} を越え、ほぼフライバック電圧が消失した時（図2の t_2 時）にFET3が再びターンオンする。

10

【 0 1 0 6 】

次に、出力線20a、20b間に接続される負荷が、より軽い（消費電力の小さい）負荷である場合の自励式スイッチング電源回路10の発振制御方法を、図1と図3乃至図5を用いて説明する。

【 0 1 0 7 】

最も重い負荷が接続された状態でオン時間と設定電圧を調整した自励式スイッチング電源回路10の出力線20a、20b間に、より軽い（消費電力の小さい）負荷を接続すると、負荷による電力消費が少なくなるので、平滑整流回路4、13で整流平滑化された出力電圧の負荷による電位低下が遅く、フライバック電圧が消失した後も設定電圧を越えた高電圧となっている。

20

【 0 1 0 8 】

そこで、本実施の形態では、出力電圧が設定電圧以下に低下するまで、次の自励発振の為のターンオンを遅らせ、各発振周期毎にトランス2で発生させる電力を負荷により消費される電力に合わせて調整するものである。

【 0 1 0 9 】

FET3がターンオンした後のオン時間（図4の t_3 時から t_0 時）中は、出力電圧が設定電圧以下であり、フォトカプラ受光素子39は受光動作していないので、負荷の重さにかかわらず、FET3がターンオフするまでのオン時間は、一定である。

【 0 1 1 0 】

図4に示すように、 t_0 時にFET3がターンオフすると、各巻線に発生したフライバック電圧が発生し、トランス2の二次側でフライバック電圧を整流平滑化した出力電圧も上昇し、設定電圧を越える。

30

【 0 1 1 1 】

フライバック電圧が発生している間の動作も、出力線20a、20bに接続されている負荷の重さにかかわらず同じで、前述と同様にフォトカプラ受光素子39がフォトカプラ発光素子35は発光して動作することにより、制御用コンデンサ53が充電され、制御用トランジスタ5はFET3がターンオフした後もオン動作を継続している。

【 0 1 1 2 】

従って、帰還コンデンサ12は、制御用トランジスタ5を充電パスとして、第1帰還巻線2bに発生するフライバック電圧により充電されするとともに、帰還コンデンサ12が充電されている間、FET3のゲートと低圧側端子1bが実質的に短絡しているため、補助電源などを用いて帰還コンデンサ12が過剰に充電されることがあっても、ゲート電圧がスレッシュヨルド電圧 V_{TH} に達することはなく、FET3はターンオフした状態を維持している。

40

【 0 1 1 3 】

二次出力巻線2cに発生したフライバック電圧は、整流平滑化した出力電圧となり、図4の t_1 時に消失するが、許容最大消費電力の負荷より軽い負荷が接続されている場合には、フライバック電圧の消失後も出力電圧（すなわち、平滑コンデンサ13の両端の電圧）が設定電圧を越えた高電圧を保ち、フォトカプラ発光素子35は発光を継続している。これにより、制御用トランジスタ5はオン動作を継続し、帰還コンデンサ12がFET3

50

のゲート電圧をスレッシュホールド電圧 V_{TH} 以上とする充電電圧となっているにもかかわらず、FET3はターンオンしない。

【0114】

従って、図4(d)に示すように、 t_1 時の後、一次巻線2aの電圧は、FET3の寄生容量、一次巻線2a間の浮遊容量及び一次巻線2aのインダクタンスによって電源電圧200Vを中心とした自由振動を開始する。自由振動は、巻線比に比例して、第1帰還巻線2bにも発生し(図4(b)参照)、帰還コンデンサ12はこの自由振動により充放電を繰り返すので、制御用トランジスタ5はオン動作を継続していても、フライバック電圧による充電電圧は、緩やかに低下するだけである。

【0115】

新たな発振がないので、負荷による電力消費で出力電圧は徐々に低下し、オフ調整時間 T_{ad} が経過した t_3 時に出力電圧が設定電圧以下となったとすると、フォトカプラ発光素子35は発光を停止し、フォトカプラ受光素子39の受光動作が停止する。

【0116】

その結果、制御用コンデンサ53の充電電圧は、電気抵抗52、一次電流検出抵抗51を介して放電され、制御用トランジスタ5がオフ動作し、第1帰還巻線2bの電圧に帰還コンデンサ12の充電電圧が加わり、FET3のゲート電圧がスレッシュホールド電圧 V_{TH} を越え、FET3がターンオンする。

【0117】

このように負荷の重さにより、各発振周期でオフ調整時間 T_{ad} を設けて、発振によりトランス2に発生するエネルギーと負荷により消費されるエネルギーのバランスをとるので、図3に示すように負荷の重さが変化しなければ略等しい周期で連続発振し、間欠発振に移行することがない。

【0118】

従って、出力電圧は、設定電圧をここでは6Vとしているので、ほぼ直流6Vの電圧となる。図5は、この本実施の形態による出力電圧波形を、従来の発振制御方法による出力電圧波形を表す図10と同じ時間間隔で対応させて示すもので、従来方法では、200mVの振幅のリプル電圧が表れているのに対し、本実施の形態の制御方法では、リプル電圧が全く表れないほぼ直流波形となっている。

【0119】

この実施の形態によれば、制御用トランジスタ5を充電パスとして帰還コンデンサ12を充電したが、他の充電パスを設けて充電してもよい。

【0120】

また、第2帰還巻線2dに発生するフライバック電圧で、駆動用コンデンサ55を充電しているが、第2帰還巻線2dは必ずしも設けることなく、一次巻線2a若しくは第1帰還巻線2bに、整流ダイオード54と駆動用コンデンサ55を直列に接続し、これらの巻線に発生するフライバック電圧で駆動用コンデンサ55を充電してもよい。

【0121】

また、上述の実施の形態では、許容最大消費電力の負荷を接続して自励発振動作をさせた場合に、ほぼフライバック電圧が消失する t_1 時(実際には t_2 時)に出力電圧が設定電圧以下となるように、オン時間と設定電圧を調整したが、フライバック電圧が消失した後(t_2 時の後)に出力電圧が設定電圧以下となるものであってもよい。

【0122】

更に、上述の実施の形態では、重さ(消費電力)の異なる負荷が接続された場合を比較して説明したが、消費電力が変化する負荷が接続されている場合にも適用できることはいうまでもなく、この場合には、変化する負荷に応じて各発振周期毎に異なる長さのオフ調整時間 T_{ad} が設けられ、連続した自励発振動作を行う。

【0123】

【発明の効果】

以上説明したように、本発明によれば、軽い負荷が出力線に接続されても、自励発振の

10

20

30

40

50

周波数が上昇することがなく、エネルギーの損失が少ない。

【 0 1 2 4 】

また、間欠発振動作に移行することがないので、ノイズの原因となるリップル電圧が発生しない。

【 0 1 2 5 】

更に、フライバック電圧が発生している間、副スイッチ素子（制御用コンデンサ）が、制御端子（ゲート）と低圧側端子を実質的に短絡させているので、帰還コンデンサが過充電される場合であっても、発振用主スイッチ素子（発振用電界効果トランジスタ）は確実にオフ動作を維持する。

【 0 1 2 6 】

これに加えて、請求項 2 の発明では、最も重い負荷が接続された場合に、無駄ない発振周期で自励発振を連続させ、負荷が軽くなるにつれてオフ調整時間 T_{od} を設けて、発振周波数を低下させるので、自励発振の際のスイッチング等によるエネルギー損失を最小限に押さえることができる。

【 0 1 2 7 】

また、請求項 4 の発明では、制御用トランジスタが、ターンオフ後に発生するフライバック電圧で帰還コンデンサを充電する充電パスを兼ねるので、充電経路を別に設ける必要がない。

【 図面の簡単な説明 】

【 図 1 】 本発明の一実施の形態に係る発振制御方法を行うための自励式スイッチング電源回路 10 の構成を示す回路図である。 20

【 図 2 】 許容最大消費電力の負荷を接続して自励発振動作中の自励式スイッチング電源回路 10 の各部の波形を示し、

(a) は、制御用トランジスタ 5 のベース電圧波形 (1) を、

(b) は、F E T 3 のゲート電圧波形 (2) を、

(c) は、F E T 3 のドレイン電流波形 (3) を、

(d) は、F E T 3 のドレイン電圧波形 (4) を

それぞれ示す波形図である。

【 図 3 】 軽い負荷を接続し自励発振動作中の図 2 の各部の波形を比較的長い時間間隔で示し、 30

(a) は、制御用トランジスタ 5 のベース電圧波形 (1) を、

(b) は、F E T 3 のゲート電圧波形 (2) を、

(c) は、F E T 3 のドレイン電流波形 (3) を、

(d) は、F E T 3 のドレイン電圧波形 (4) を

それぞれ示す波形図である。

【 図 4 】 軽い負荷を接続し自励発振動作中の図 2 の各部の波形を図 3 より拡大して示し、

(a) は、制御用トランジスタ 5 のベース電圧波形 (1) を、

(b) は、F E T 3 のゲート電圧波形 (2) を、

(c) は、F E T 3 のドレイン電流波形 (3) を、 40

(d) は、F E T 3 のドレイン電圧波形 (4) を

それぞれ示す波形図である。

【 図 5 】 軽い負荷を接続し自励発振動作中の出力電圧波形を表す長い時間間隔で表す波形図である。

【 図 6 】 従来の自励式スイッチング電源回路 100 の回路図である。

【 図 7 】 自励発振動作を行っている従来の自励式スイッチング電源回路 100 の各部の波形を図 2 に対応させて示し、

(a) は、制御用トランジスタ 5 のベース電圧波形を、

(b) は、F E T 3 のゲート電圧波形を、

(c) は、F E T 3 のドレイン電流波形を、 50

(d) は、F E T 3 のドレイン電圧波形をそれぞれ示す波形図である。

【図 8】 図 7 の各部の波形を図 3 に対応させて示し、
 (a) は、制御用トランジスタ 5 のベース電圧波形を、
 (b) は、F E T 3 のゲート電圧波形を、
 (c) は、F E T 3 のドレイン電流波形を、
 (d) は、F E T 3 のドレイン電圧波形をそれぞれ示す波形図である。

【図 9】 間欠発振を行い、発振を開始した自励式スイッチング電源回路 1 0 0 の各部の波形を拡大し、

10

(a) は、制御用トランジスタ 5 のベース電圧波形を、
 (b) は、F E T 3 のゲート電圧波形を、
 (c) は、F E T 3 のドレイン電流波形を、
 (d) は、F E T 3 のドレイン電圧波形をそれぞれ示す波形図である。

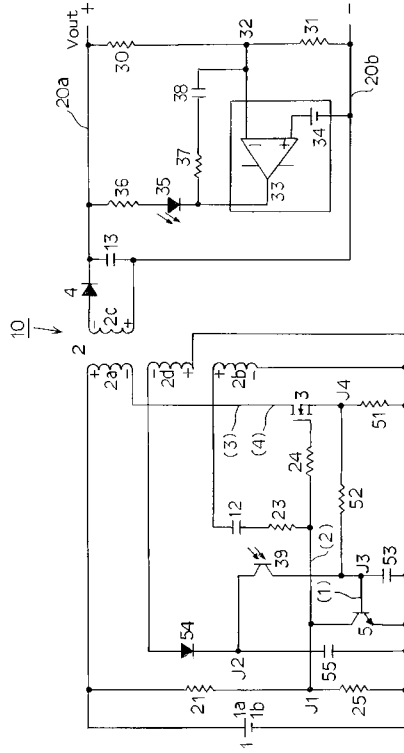
【図 1 0】 従来の自励式スイッチング電源回路 1 0 0 の自励発振動作中の出力電圧波形を図 5 に対応させて示す波形図である。

【図 1 1】 他の従来の自励式スイッチング電源回路 2 0 0 の回路図である。

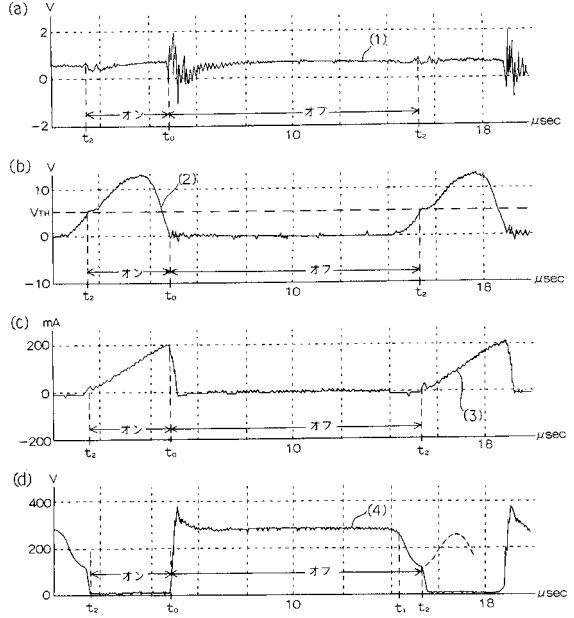
【符号の説明】

- | | | |
|-----|----------------------------|----|
| 1 | 直流電源 | 20 |
| 1 a | 高圧側端子 | |
| 1 b | 低圧側端子 | |
| 2 | トランス | |
| 2 a | 一次巻線 | |
| 2 b | 帰還巻線 (第 1 帰還巻線) | |
| 2 c | 二次出力巻線 | |
| 2 d | 第 2 帰還巻線 | |
| 3 | 発振用電界効果トランジスタ (発振用主スイッチ素子) | |
| 5 | 制御用トランジスタ (副スイッチ素子) | |
| 1 0 | 自励式スイッチング電源回路 | 30 |
| 1 2 | 帰還コンデンサ | |
| 3 5 | フォトカプラ発光素子 | |
| 3 9 | フォトカプラ受光素子 | |
| 5 5 | <u>駆動用コンデンサ</u> | |

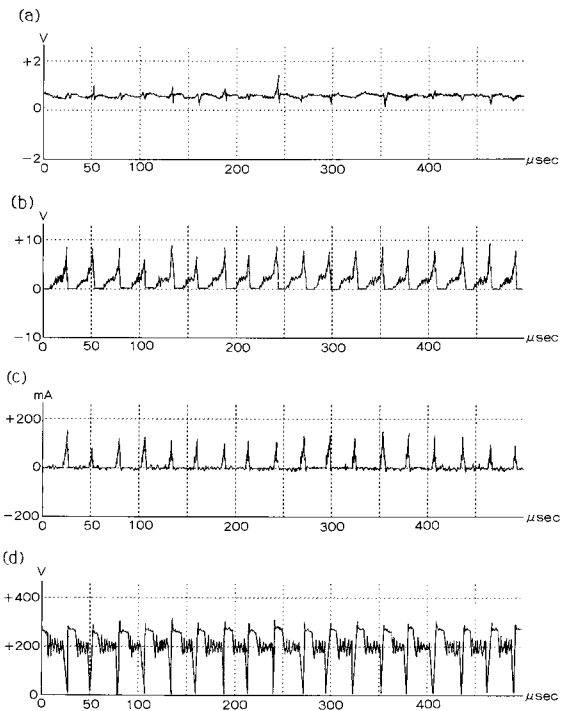
【図 1】



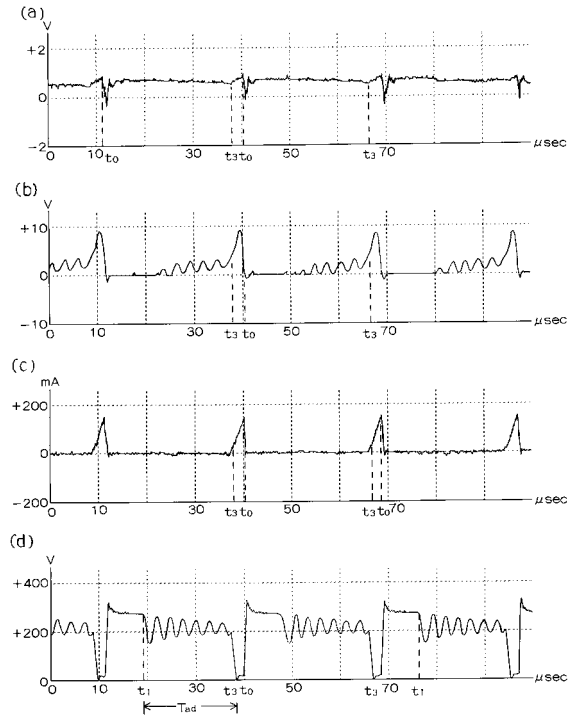
【図 2】



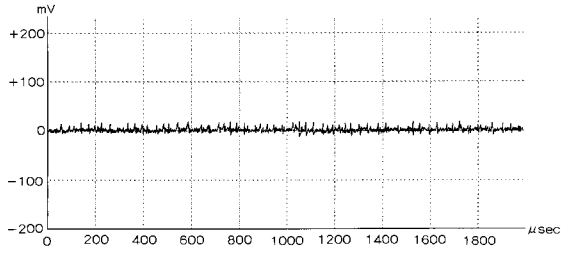
【図 3】



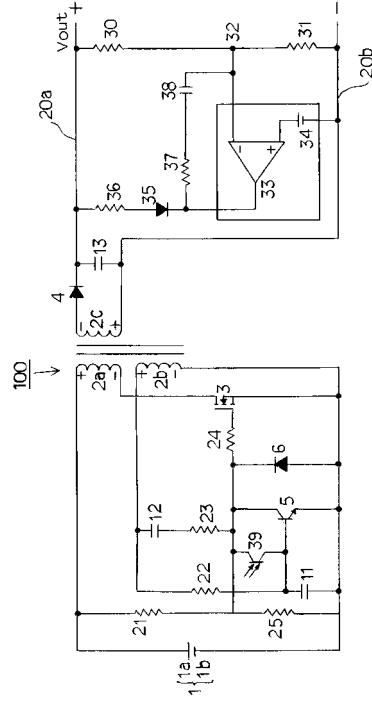
【図 4】



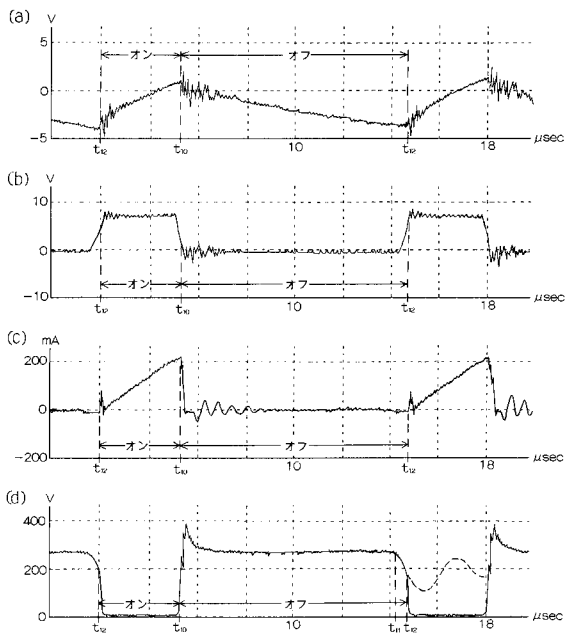
【 図 5 】



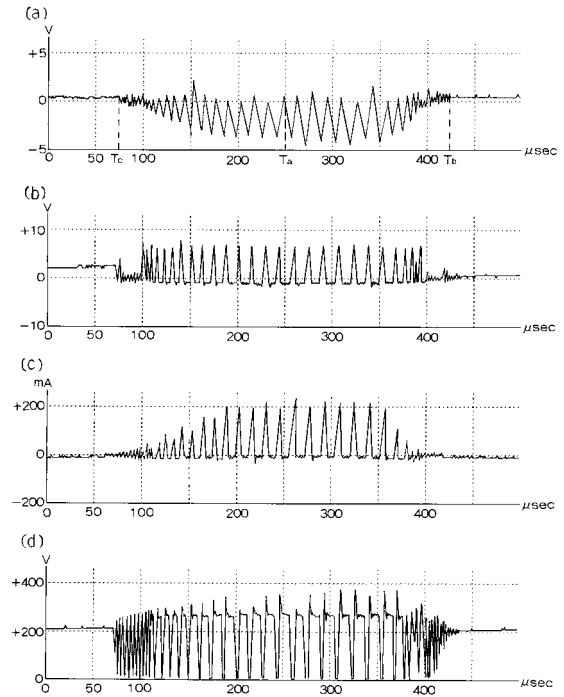
【 図 6 】



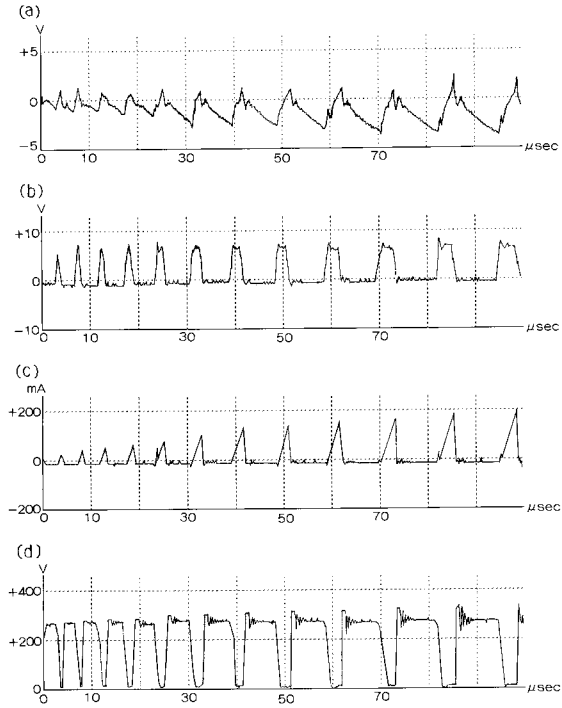
【 図 7 】



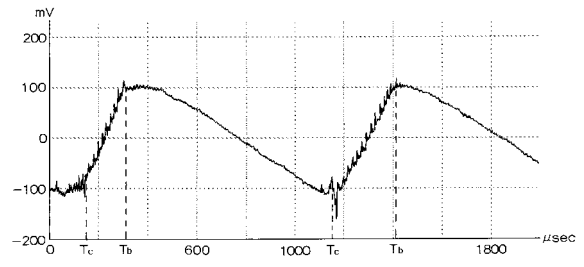
【 図 8 】



【 9 】



【 10 】



【 11 】

