



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0104615
(43) 공개일자 2023년07월10일

(51) 국제특허분류(Int. Cl.)
H01L 23/498 (2006.01) H01L 21/48 (2006.01)
(52) CPC특허분류
H01L 23/49838 (2013.01)
H01L 21/4846 (2013.01)
(21) 출원번호 10-2023-7015159
(22) 출원일자(국제) 2021년10월11일
심사청구일자 없음
(85) 번역문제출일자 2023년05월03일
(86) 국제출원번호 PCT/US2021/054406
(87) 국제공개번호 WO 2022/103539
국제공개일자 2022년05월19일
(30) 우선권주장
17/097,327 2020년11월13일 미국(US)

(71) 출원인
퀄컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(72) 발명자
인, 웬
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
안, 용하오
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
알드레테, 마누엘
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(74) 대리인
특허법인 남앤남

전체 청구항 수 : 총 22 항

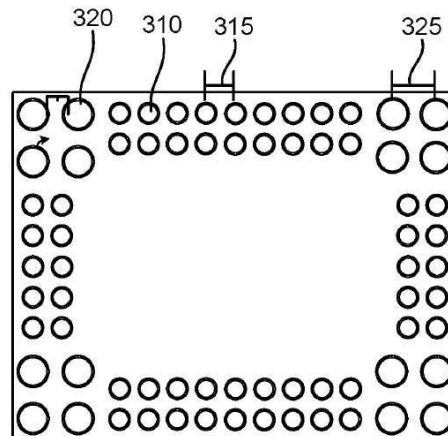
(54) 발명의 명칭 혼합된 패드 사이즈 및 패드 설계

(57) 요약

혼합된 패드 사이즈를 갖는 패키지를 형성하는 방법 및 패키지가 개시된다. 패키지는 제1 사이즈 및 제1 피치를 갖는 제1 세트의 패드들을 포함하며, 제1 세트의 패드들은 SMD(solder mask defined) 패드들이다. 패키지는 또한, 제2 사이즈 및 제2 피치를 갖는 제2 세트의 패드들을 포함하며, 제2 세트의 패드들은 NSMD(non-solder mask defined) 패드들이다.

대표도 - 도3

300



(52) CPC특허분류

H01L 23/49816 (2013.01)

H01L 23/49827 (2013.01)

H01L 2224/16225 (2013.01)

H01L 2924/15311 (2013.01)

H01L 2924/15331 (2013.01)

명세서

청구범위

청구항 1

패키지를 포함하는 장치로서,

상기 패키지는:

제1 사이즈 및 제1 피치를 갖는 제1 세트의 패드들 - 상기 제1 세트의 패드들은 SMD(solder mask defined) 패드들임 -; 및

제2 사이즈 및 제2 피치를 갖는 제2 세트의 패드들을 포함하며, 상기 제2 세트의 패드들은 NSMD(non-solder mask defined) 패드들인,

패키지를 포함하는 장치.

청구항 2

제1 항에 있어서,

상기 제1 세트의 패드들 및 상기 제2 세트의 패드들은 상기 장치의 제1 금속층에 형성되는,

패키지를 포함하는 장치.

청구항 3

제2 항에 있어서,

상기 장치는 상기 제1 세트의 패드들 및 상기 제2 세트의 패드들 위에 개구들을 갖는 솔더 레지스트에 의해 커버되는,

패키지를 포함하는 장치.

청구항 4

제3 항에 있어서,

상기 제1 세트의 패드들에 대한 제1 세트의 솔더 레지스트 개구들을 더 포함하고, 상기 제1 세트의 솔더 레지스트 개구들 각각은 상기 제1 세트의 패드들 각각보다 작은,

패키지를 포함하는 장치.

청구항 5

제3 항에 있어서,

상기 제2 세트의 패드들에 대한 제2 세트의 솔더 레지스트 개구들을 더 포함하고, 상기 제2 세트의 솔더 레지스트 개구들 각각은 상기 제2 세트의 패드들 각각보다 큰,

패키지를 포함하는 장치.

청구항 6

제1 항에 있어서,

상기 제1 세트의 패드들의 제1 사이즈는 일반적으로 균일하고 제2 세트의 패드들의 제2 사이즈보다 작은,

패키지를 포함하는 장치.

청구항 7

제6 항에 있어서,

상기 제2 세트의 패드들 각각은 상기 제1 세트의 패드들 각각보다 10% 내지 100% 더 큰,
패키지를 포함하는 장치.

청구항 8

제1 항에 있어서,

상기 제1 세트의 패드들의 제1 피치는 일반적으로 균일하고 상기 제2 세트의 패드들의 제2 피치보다 작은,
패키지를 포함하는 장치.

청구항 9

제8 항에 있어서,

상기 제2 피치는 상기 제1 피치 각각보다 10% 내지 100% 더 큰,
패키지를 포함하는 장치.

청구항 10

제1 항에 있어서,

상기 장치는 단면 BGA(ball grid array) 패키지 또는 양면 BGA(ball grid array) 패키지인,
패키지를 포함하는 장치.

청구항 11

제1 항에 있어서,

상기 장치는, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 모바일 디바이스, 모바일 폰, 스마트폰, 개인 휴대 정보 단말, 고정 위치 단말, 태블릿 컴퓨터, 컴퓨터, 웨어러블 디바이스, IoT(Internet of things) 디바이스, 랩톱 컴퓨터, 서버, 및 자동차 내의 디바이스로 이루어진 그룹으로부터 선택되는,

패키지를 포함하는 장치.

청구항 12

패키지를 제조하기 위한 방법으로서,

제1 사이즈 및 제1 피치를 갖는 제1 세트의 패드들 - 상기 제1 세트의 패드들은 SMD(solder mask defined) 패드들임 - 을 형성하는 단계; 및

제2 사이즈 및 제2 피치를 갖는 제2 세트의 패드들을 형성하는 단계를 포함하며, 상기 제2 세트의 패드들은 NSMD(non-solder mask defined) 패드들인,

패키지를 제조하기 위한 방법.

청구항 13

제12 항에 있어서,

상기 제1 세트의 패드들 및 상기 제2 세트의 패드들은 상기 패키지의 제1 금속층에 형성되는,
패키지를 제조하기 위한 방법.

청구항 14

제13 항에 있어서,

상기 패키지는 상기 제1 세트의 패드들 및 상기 제2 세트의 패드들 위에 개구들을 갖는 솔더 레지스트에 의해

커버되는,
패키지를 제조하기 위한 방법.

청구항 15

제14 항에 있어서,
상기 제1 세트의 패드들에 대한 제1 세트의 솔더 레지스트 개구들을 형성하는 단계를 더 포함하고, 상기 제1 세트의 솔더 레지스트 개구들 각각은 상기 제1 세트의 패드들 각각보다 작은,
패키지를 제조하기 위한 방법.

청구항 16

제14 항에 있어서,
상기 제2 세트의 패드들에 대한 제2 세트의 솔더 레지스트 개구들을 형성하는 단계를 더 포함하고, 상기 제2 세트의 솔더 레지스트 개구들 각각은 상기 제2 세트의 패드들 각각보다 큰,
패키지를 제조하기 위한 방법.

청구항 17

제12 항에 있어서,
상기 제1 세트의 패드들의 제1 사이즈는 일반적으로 균일하고 상기 제2 세트의 패드들의 제2 사이즈보다 작은,
패키지를 제조하기 위한 방법.

청구항 18

제17 항에 있어서,
상기 제2 세트의 패드들 각각은 상기 제1 세트의 패드들 각각보다 10% 내지 100% 더 큰,
패키지를 제조하기 위한 방법.

청구항 19

제12 항에 있어서,
상기 제1 세트의 패드들의 제1 피치는 일반적으로 균일하고 상기 제2 세트의 패드들의 제2 피치보다 작은,
패키지를 제조하기 위한 방법.

청구항 20

제19 항에 있어서,
상기 제2 피치 각각은 상기 제1 피치 각각보다 10% 내지 100% 더 큰,
패키지를 제조하기 위한 방법.

청구항 21

제12 항에 있어서,
상기 패키지는 단면 BGA(ball grid array) 패키지 또는 양면 BGA(ball grid array) 패키지인,
패키지를 제조하기 위한 방법.

청구항 22

제12 항에 있어서,
상기 패키지는 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 모

바일 디바이스, 모바일 폰, 스마트폰, 개인 휴대 정보 단말, 고정 위치 단말, 태블릿 컴퓨터, 컴퓨터, 웨어러블 디바이스, IoT(Internet of things) 디바이스, 랩톱 컴퓨터, 서버, 및 자동차 내의 디바이스로 이루어진 그룹으로부터 선택된 장치에 통합되는,

패키지를 제조하기 위한 방법.

발명의 설명

기술 분야

[0001] [0001] 본 특허 출원은, 2020년 11월 13일에 출원되고 발명의 명칭이 "MIXED PAD SIZE AND PAD DESIGN"인 미국 정규 특허 출원 제17/097,327호를 우선권으로 주장하며, 상기 출원은 본 출원의 양수인에게 양도되고 그 전체가 인용에 의해 본원에 명시적으로 포함된다.

[0002] [0002] 본 개시내용은 일반적으로 패키지 디바이스들에 관한 것으로, 더 구체적으로(그러나, 배타적이지 않음), 디바이스들에 대한 혼합된 패드 사이즈 및 패드 설계, 및 이들의 제조 기법들에 관한 것이다.

배경 기술

[0003] [0003] 집적 회로(Integrated circuit) 기술은 능동 컴포넌트들의 소형화를 통해 컴퓨팅 성능을 향상시키는 데 큰 진전들을 달성하였다. 플립-칩 디바이스들은 프로세서들, 서버들, RF(radio frequency) 집적 회로들 등을 포함하는 많은 전자 디바이스들에서 발견될 수 있다. 플립-칩 패키징 기술은 높은 핀 카운트 디바이스(high pin count device)들에서 비용-효과적이게 된다. 플립-칩 본딩은 통상적으로 플립-칩 기판들에 대해 SOP(solder-on-pad) 기술을 사용한다.

[0004] [0004] 부가적으로, 종래의 플립-칩 설계는 전체 칩에 걸쳐 균일한 범프 사이즈를 사용하거나, 또는 일부 설계들에서는 디지털 다이 설계들에서의 다이 위치에 기반하여 상이한 범프 사이즈를 정의할 수 있다. 최근, 더 많은 RF(radio frequency) 제품들이 플립-칩 설계들로 이동하였다. 그러나, RF 기술의 이러한 전환은 종래의 설계들이 새로운 성능 요구들을 충족시키는 것을 어렵게 만들었다. 예컨대, 5G 애플리케이션들을 위한 더 큰 대역들을 지원하기 위해 RFFE(RF front end) 풋프린트 감소가 요구된다. RFFE 디바이스들이 종래의 균일한 SMD(solder mask defined) BGA(ball grid array) 패드 접근법을 사용하는 BGA 패턴에 대해 제한된 공간을 갖는 양면 BGA 패키지들에 적용됨에 따라, RFFE 디바이스들의 보드 레벨 신뢰성이 주요 난제였다.

[0005] [0005] 따라서, 본원에 개시된 다양한 양상들에 따라 제공되는 방법들, 시스템들 및 장치들을 포함하는, 종래의 패키지 설계들 및 제조 프로세스들의 결함들을 극복하는 시스템들, 장치들 및 방법들이 필요하다.

발명의 내용

[0006] [0006] 다음은 본원에서 개시되는 장치 및 방법들과 연관된 하나 이상의 양상들 및/또는 예들에 관련된 간략화된 요약들을 제시한다. 그러므로, 다음의 요약은 모든 고려된 양상들 및/또는 예들에 관련된 포괄적인 개관으로 고려되지 않아야 하고, 다음의 요약은 모든 고려된 양상들 및/또는 예들에 관련된 핵심 또는 중요 엘리먼트들을 식별하거나 또는 임의의 특정 양상 및/또는 예와 연관된 범위를 서술하는 것으로 간주되지 않아야 한다. 따라서, 다음의 요약은, 아래에 제시되는 상세한 설명에 앞서 간략화된 형태로 본원에 개시된 장치 및 방법들에 관련된 하나 이상의 양상들 및/또는 예들에 관련되는 특정한 개념들을 제시하려는 유일한 목적을 갖는다.

[0007] [0007] 본원에서 개시되는 다양한 양상들에 따르면, 적어도 하나의 양상은, 패키지를 포함하는 장치를 포함한다. 패키지는 제1 사이즈 및 제1 피치를 갖는 제1 세트의 패드들을 포함하며, 제1 세트의 패드들은 SMD(solder mask defined) 패드들이다. 장치는 또한, 제2 사이즈 및 제2 피치를 갖는 제2 세트의 패드들을 포함하며, 제2 세트의 패드들은 NSMD(non-solder mask defined) 패드들이다.

[0008] [0008] 본원에서 개시된 다양한 양상들에 따르면, 적어도 하나의 양상은, 패키지를 제조하기 위한 방법을 포함하며, 이 방법은: 제1 사이즈 및 제1 피치를 갖는 제1 세트의 패드들을 형성하는 단계를 포함하며, 제1 세트의 패드들은 SMD(solder mask defined) 패드들이다. 방법은 또한 제2 사이즈 및 제2 피치를 갖는 제2 세트의 패드들을 형성하는 단계를 포함하며, 제2 세트의 패드들은 NSMD(non-solder mask defined) 패드들이다.

[0009] [0009] 본원에 개시된 장치 및 방법들과 연관된 다른 특징들 및 이점들은 첨부한 도면들 및 상세한 설명에 기반

하여 당업자들에게 자명할 것이다.

도면의 간단한 설명

[0010]

[0010] 본 개시내용의 양상들 및 그의 수반된 이점들의 대부분의 더 완전한 인식은, 본 개시내용의 양상들 및 그의 수반된 이점들이 본 개시내용의 제한이 아니라 단지 예시를 위해서만 제시되는 첨부한 도면들과 관련하여 고려될 때 다음의 상세한 설명을 참조하여 더 양호하게 이해됨으로써 용이하게 획득될 것이다.

[0011] 도 1은 플립-칩 디바이스의 상호연결의 부분 단면도를 예시한다.

[0012] 도 2는 종래의 디자인 규칙들에 기반한 패키지에 대한 종래의 디자인의 부분 이미지를 예시한다.

[0013] 도 3은 본 개시내용의 몇몇 예들에 따른, 패키지에 대한 설계의 부분 이미지를 예시한다.

[0014] 도 4는 본 개시내용의 몇몇 예들에 따른, 패키지에 대한 설계의 부분 이미지를 예시한다.

[0015] 도 5는 본 개시내용의 몇몇 예들에 따른, 패키지에 대한 설계의 부분 이미지를 예시한다.

[0016] 도 6은 본 개시내용의 하나 이상의 양상들에 따른, 통합 디바이스(integrated device)의 컴포넌트들을 예시한다.

[0017] 도 7은 본 개시내용의 몇몇 예들에 따른, 패키지를 제조하기 위한 방법의 흐름도를 예시한다.

[0018] 도 8은 본 개시내용의 몇몇 예들에 따른, 예시적인 모바일 디바이스를 예시한다.

[0019] 도 9는 본 개시내용의 다양한 예들에 따른, 혼합된 패드 사이즈를 포함할 수 있는 다양한 전자 디바이스들을 예시한다.

[0020] 일반적인 실시예에 따르면, 도면들에 의해 도시된 특징들은 실적으로 도시되지 않을 수 있다. 따라서, 도시된 특징들의 치수들은 명확화를 위해 임의로 확장 또는 감소될 수 있다. 일반적인 실시예에 따르면, 도면들 중 일부는 명확화를 위해 간략화된다. 따라서, 도면들은 특정 장치 또는 방법의 모든 컴포넌트들을 도시하지는 않을 수 있다. 추가로, 유사한 참조 번호들은 명세서 및 도면들 전반에 걸쳐 유사한 특징들을 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0011]

[0021] 본 개시내용의 양상들은 특정한 양상들에 관련된 다음의 설명 및 관련 도면들에서 예시된다. 본원의 교시들의 범위를 벗어남이 없이 대안적 양상들이 고안될 수 있다. 추가적으로, 본원의 예시적인 양상들의 널리-공지된 엘리먼트들은 상세히 설명되지 않거나, 또는 본 개시내용의 교시들의 관련된 세부사항들을 모호하게 하지 않기 위해 생략될 수 있다.

[0012]

[0022] 설명된 특정 예시적인 구현들에서, 알려진 종래의 기법들로부터 다양한 컴포넌트 구조들 및 동작들의 부분들이 취해져서 하나 이상의 예시적인 양상들에 따라 배열될 수 있는 경우들이 식별된다. 그러한 경우들에서, 알려진 종래의 컴포넌트 구조들 및/또는 동작들의 부분들의 내부 세부사항들은 본원에서 개시된 예시적인 양상들에서 예시된 개념들의 잠재적인 단독화를 피하는 것을 돕기 위해 생략될 수 있다.

[0013]

[0023] 본원에서 사용된 용어는 단지 특정 양상들을 설명하기 위한 목적이며, 제한하는 것으로 의도되지 않는다. 본원에서 사용되는 바와 같이, 단수 형태들은, 문맥이 달리 명확하게 표시하지 않는 한, 복수의 형태들을 또한 포함하도록 의도된다. 본 명세서에서 사용되는 경우 “포함하다”, “포함하는”, “구비하다” 및/또는 “구비하는”이라는 용어들은 언급된 특징들, 정수들, 단계들, 동작들, 엘리먼트들 및/또는 컴포넌트들의 존재를 특정하지만, 하나 이상의 다른 특징들, 정수들, 단계들, 동작들, 엘리먼트들, 컴포넌트들 및/또는 이들의 그룹들의 존재 또는 추가를 배제하지 않음을 추가로 이해할 것이다.

[0014]

[0024] 용어들 “연결된”, “커플링된”, 또는 이들의 임의의 변형이 엘리먼트들 사이의 직접적인 또는 간접적인 임의의 연결 또는 커플링을 의미하며, 연결이 직접 연결된 것으로 명시적으로 개시되지 않는 한, 중간 엘리먼트를 통해 함께 “연결된” 또는 “커플링된” 2개의 엘리먼트들 사이의 그러한 중간 엘리먼트의 존재를 포함할 수 있음을 유의해야 한다.

[0015]

[0025] 도 1은 플립-칩 디바이스(100)의 예시적인 부분 측면도를 예시한다. 도 1에 도시된 바와 같이, 플립-칩 디바이스(100)는 복수의 절연층(171 및 172) 및 금속층들(161, 162 및 163)을 갖는 패키지(110)를 포함한다. 다양한 금속층들(161, 162 및 163)은 비아(116)와 같은 비아들을 사용하여 상호연결될 수 있다. 패키지(110)의

후면 상에서, BGA(ball grid array) 연결은 BGA 패드(130), 및 솔더 레지스트(132)의 개구를 통해 BGA 패드(130)에 커플링된 솔더 볼(135)을 포함할 수 있다. 솔더 볼(135)은 다이(120)("칩"으로 또한 지칭됨) 및 패키지(110)로 형성된 플립-칩 디바이스(100)를 외부 디바이스들, 회로부 등에 연결하는 데 사용될 수 있다. BGA 패드(130) 및 BGA 구성은 본원에서 개시되는 다양한 양상들에 따른 혼합된 패드 구성일 수 있다. 혼합된 패드 BGA 구성에 관한 추가적인 세부사항들이 다음의 개시내용에서 제공될 것이다. 패키지(110)의 전면에는 구리 본드 패드(114)로서 예시된 본드 패드(114)가 있다. 솔더 레지스트 층(112)이 본드 패드(114) 위에 형성된다. 솔더 레지스트 층(112)은 본드 패드(114)에 연결할 수 있게 하기 위한 좁은 개구를 갖는 감광성 폴리머 재료일 수 있다. 나중의 동작들에서 본드 패드(114)로의 연결을 가능하게 하도록 개구를 충전하기 위해 SOP(solder-on-pad)(115)가 제공된다. SOP(115)는 솔더 드롭에 의해 형성될 수 있거나, 또는 개구를 충전하기 위해 솔더 페이스트 및 리플로우 프로세스로 프린팅될 수 있다. 위에서 논의된 바와 같이, SOP는 다이(120)에 대한 패키지(110)의 상호연결부 내의 공극들을 방지하는 데 사용된다. 다이(120)의 UBM(Under Bump Metallization)(122)은 플립칩 패키지들을 위해 솔더 범프(125)로 패키지(110)에 다이(120)를 연결하는 데 사용된다. 다이(120)의 UBM(122)은 알루미늄 또는 구리로 형성될 수 있다. 다이(120)와 패키지(110) 사이에 단지 하나의 상호연결부만이 도시되어 있지만, 복수의 상호연결부들이 플립-칩 디바이스(100)에 사용된다는 것이 이해될 것이다.

[0016] [0026] 도 2는 패키지(200)에 대한 종래의 설계의 부분 이미지를 예시한다. 위에서 논의된 바와 같이, 현재의 패키지 설계들은 전체 패키지(200)에 걸쳐 균일한 BGA 패드들(210) 사이즈 및 피치(215)를 사용한다. 추가적으로, 종래의 설계들에서, 균일한 BGA 패드들(210)은 균일한 SMD(solder mask defined) 패드 설계를 사용한다.

[0017] [0027] 도 3은 본 개시내용의 다양한 양상들에 따른, 패키지(300)의 부분 이미지를 예시한다. 종래의 설계들과 대조적으로, 패키지(300)는 혼합된 패드 피치 및 패드 설계를 갖도록 구성된다. 예시된 예에서, 제1 BGA 패드들(310)의 세트는 제1 피치(315) 및 제1 사이즈(예컨대, 직경)를 가질 수 있다. 제2 BGA 패드들(320)의 세트는 제2 피치(325) 및 제2 사이즈(예컨대, 직경)를 가질 수 있다. 제1 BGA 패드들(310) 및 제2 BGA 패드들(320)은 구리(Cu) 또는 높은 전도성을 갖는 다른 전도성 재료들, 이를테면 은(Ag), 금(Au), 알루미늄(Al) 및 다른 유사한 재료들, 합금들 또는 재료들의 조합일 수 있다. 추가로, 추가적인 피치들 및 사이즈들이 일부 양상들에서 정의될 수 있기 때문에, 다양한 양상들이 예시된 패턴들 또는 단지 2개의 상이한 피치들 또는 사이즈들로 제한되지 않는다는 것이 이해될 것이다.

[0018] [0028] 제1 BGA 패드들(310)은 제2 BGA 패드들(320)과 비교하여 사이즈(예컨대, 직경)가 더 작다는 것이 인지될 것이다. 일부 예들에서, 제2 BGA 패드들(320)은 제1 BGA 패드들(310)보다 대략 10% 내지 100% 더 클 수 있다. 마찬가지로, 제2 피치(325)는 제1 피치(315)보다 더 클 것이고 제1 피치보다 대략 10% 내지 100% 더 클 수 있다. BGA 패드 사이즈가 증가함에 따라 피치가 비례적으로 증가할 수 있음이 인지될 수 있다. 그러나, 패드 밀도, 패드 대 패드 간격, 최하부 라우팅 및 신호 무결성과 같은 다양한 설계 고려사항들이 주어진 설계에 대한 궁극적인 사이즈 및 피치에 영향을 미칠 수 있다. 추가적으로, 패드 설계는, 아래에서 논의되는 바와 같이, 제1 BGA 패드들(310)(예컨대, SMD 패드 설계) 및 제2 BGA 패드들(320)(예컨대, NSMD(non-solder mask defined) 패드 설계) 각각에 대해 상이할 수 있다. 개시된 다양한 양상들에 따른 혼합된 패드 구성은 더 큰 설계 제어를 제공하기 위해 패드 사이즈, 위치 또는 피치 중 적어도 하나의 변화들을 허용한다는 것이 이해될 것이다. 일부 양상들에서, 제1 세트의 패드들 및 제2 세트의 패드들은 패키지의 전면 또는 후면 상에 있을 수 있는 패키지의 제1 금속층에 형성된다. 일부 양상들에서, 패키지는 복수의 전도성층들 및 절연층들을 포함할 수 있다. 추가로, 본원에 개시된 다양한 양상들이 단면 BGA 패키지들 및 양면 BGA 패키지들에서 사용될 수 있다는 것이 인지될 것이다.

[0019] [0029] 전술된 양상들은 단지 예들로서 제공되며, 청구된 다양한 양상들은 제공된 특정 참조 문헌들 및/또는 예시들로 제한되지 않는다는 것이 인지될 것이다. 예컨대, BGA 패드들(310 및 320)의 수, 위치 및/또는 사이즈는 예시된 예들과 상이할 수 있고, 이들 예시들은 단지 본원에서 개시되는 다양한 양상들의 설명을 돕기 위해 제공된다는 것이 인지될 것이다.

[0020] [0030] 도 4는 본 개시내용의 다양한 양상들에 따른 SMD 패드 설계의 세부사항들을 예시한다. 도 4에 예시된 바와 같이, 솔더 레지스트(410)는 BGA 패드(420)의 일부 위에 오버레이를 갖는다. SRO(solder resist opening)(412)는 BGA 패드(420)보다 더 작고 솔더 레지스트(410)를 관통하여 BGA 패드(420)에 액세스하게 할 수 있다. 구체적으로, 연결 구조(430)가 패키지의 제조 동안 BGA(420)에 커플링된다. 연결 구조(430)는 전기 연결을 형성하기 위한 임의의 적절한 전도성 구조 또는 솔더 볼일 수 있다. 솔더 레지스트(410)는 임의의 적합한 재료, 이를테면, 에폭시, 액체 포토이미지가능(photoimageable) 잉크, 건식 필름 포토이미지가능 솔더 마스크

크 동일 수 있다는 것이 인지될 것이다. 추가로, 위에서 언급된 바와 같이, 제1 BGA 패드(420)는 구리(Cu), 또는 높은 전도성을 갖는 다른 전도성 재료들, 이를테면 은(Ag), 금(Au), 알루미늄(Al) 및 다른 유사한 재료들, 합금들 또는 재료들의 조합일 수 있다. 추가로, 위에서 언급된 양상들은 단지 예들로서 제공되며, 청구된 다양한 양상들은 제공된 특정 참조 문헌들 및/또는 간략한 예시들로 제한되지 않는다는 것이 인지될 것이다.

[0021] [0031] 도 5는 본 개시내용의 다양한 양상들에 따른 NSMD 패드 설계(500)의 세부사항들을 예시한다. 도 5에 예시된 바와 같이, 솔더 레지스트(510)는 BGA 패드(520)의 위에 오버레이 부분을 갖지 않는다. SRO(solder resist opening)(512)는 BGA 패드(520)보다 크다. SRO(512)는 BGA 패드(520)의 측면들에 대한 액세스를 포함하여, 솔더 레지스트(510)를 관통하여 BGA 패드(520)에 액세스하게 할 수 있다. 구체적으로, 연결 구조(530)가 패키지의 제조 동안에 BGA(520)에 커플링되고 일부 예들에서 연결 구조(530)는 BGA 패드(520)의 전체 최하부 표면(SRO(512)을 향하는 표면) 및 측면들과 접촉할 수 있다. SRO가 BGA 패드(420)보다 작기 때문에 접촉이 BAG 패드(420)의 최하부 표면의 일부분 상에서만 있는, 도 4에 예시된 SMD 패드 설계와는 대조적이다.

[0022] [0032] 연결 구조(530)는 전기 연결을 형성하기 위한 임의의 적절한 전도성 구조 또는 솔더 볼일 수 있다. 추가로, 위에서 언급된 바와 같이, 솔더 레지스트(510)는 임의의 적합한 재료, 이를테면, 에폭시, 액체 포토이미지가능 잉크, 건식 필름 포토이미지가능 솔더 마스크 동일 수 있다는 것이 인지될 것이다. 마찬가지로, 제1 BGA 패드(520)는 구리(Cu), 또는 높은 전도성을 갖는 다른 전도성 재료들, 이를테면 은(Ag), 금(Au), 알루미늄(Al) 및 다른 유사한 재료들, 합금들 또는 재료들의 조합일 수 있다. 이들 예들은 단지 예시를 위해 제공된 것이며 SRO(512) 증가는 예시된 예보다 크거나 작을 수 있음이 인지될 것이다. 추가로, 최소 피치 간격, 사용되는 BGA 패드들(520)의 수, 제조 제한들 등과 같은 실세계 설계 제약들이 예시된 다양한 컴포넌트들의 사이즈, 수, 위치, 피치, 재료 등에 영향을 미칠 수 있는 설계 고려사항들이라는 것이 인지될 것이다.

[0023] [0033] 도 6은 본 개시내용의 하나 이상의 양상들에 따른 통합 디바이스(600)의 컴포넌트들을 예시한다. 위에서 논의된 패키지들(예컨대, 패키지(300))의 다양한 구성들에 관계없이, 패키지(620)는 다이(610)를 PCB(690)에 커플링하도록 구성될 수 있다는 것이 인지될 것이다. PCB(690)는 또한, 패키지(620) 및 다이(610)가 PMIC(680)에 전기적으로 커플링될 수 있게 하는 전력 공급부(680)(예컨대, PMIC(power management integrated circuit))에 커플링된다. 구체적으로, 하나 이상의 VDD(power supply) 라인들(691) 및 하나 이상의 GND(ground) 라인들(692)이 PMIC(680)에 커플링되어 VDD BGA 볼(625) 및 GND BGA 볼(627)을 통해 PCB(690), 패키지(620)에, 그리고 다이 범프들(612)을 통해 다이(610)에, 전력을 분배할 수 있다. 예시된 BGA 볼들(625 및 627)에 부가하여 더 많은 BGA 볼들이 제공될 수 있다는 것이 인지될 것이다. 추가로, 본원에서 개시되는 하나 이상의 양상들에 따라, 이들 BGA 볼들이 패키지(620)의 혼합된 패드에 부착될 수 있다는 것이 인지될 것이다. VDD 라인(691) 및 GND 라인(692)은 각각, PCB(690)에서 금속 층들(1-6)을 분리하는 절연 층들을 관통하는 하나 이상의 비아들에 의해 커플링된, PCB(690)의 하나 이상의 금속 층들(예컨대, 층들(1-6))의 트레이스들, 형상들 또는 패턴들로부터 형성될 수 있다. PCB(690)는 당업자들에게 알려져 있는 바와 같이, 전력 공급 신호들을 컨디셔닝하는 데 사용될 수 있는 하나 이상의 PCB 커패시터들(PCB 컵)(695)을 가질 수 있다. 부가적인 연결들 및 디바이스들이 패키지(620) 상의 하나 이상의 부가적인 BGA 볼들(예시되지 않음)을 통해 패키지(620)에 커플링되고 그리고/또는 PCB(690)를 통과하여 패키지(620)로 이어질 수 있다. 예시된 구성 및 설명들은 단지 본원에 개시된 다양한 양상들의 설명을 돕기 위해 제공된다는 것이 인지될 것이다. 예컨대, PCB(690)는 더 많거나 또는 더 적은 금속층들 및 절연층들을 가질 수 있고, 다양한 컴포넌트들에 전력을 제공하는 다수의 라인들 등이 존재할 수 있다. 따라서, 전술한 예시적인 예들 및 연관된 도면들은 본원에서 개시 및 청구된 다양한 양상들을 제한하는 것으로 해석되지 않아야한다.

[0024] [0034] 본원에 개시된 다양한 양상들에 따르면, 적어도 하나의 양상은 제1 사이즈 및 제1 피치(예컨대, 315)를 갖는 제1 세트의 패드들(예컨대, 310)을 포함하는 패키지(예컨대, 300)를 포함한다. 제1 세트의 패드들은 SMD(solder mask defined) 패드들일 수 있다. 패키지는 제2 사이즈 및 제2 피치(예컨대, 325)를 갖는 제2 세트의 패드들(예컨대, 320)을 더 포함한다. 제2 세트의 패드들은 NSMD(non-solder mask defined) 패드들일 수 있다. 다양한 기술적 이점들 중에서도, 개시된 다양한 양상들은, 적어도 일부 양상들에서, 전력 및 RF 아날로그 신호들에 대한 NSMD 패드들일 수 있는 더 큰 패드들(예컨대, 제2 세트의 패드들(320))을 제공하고 종래의 설계들에서 이용가능하지 않은 다른 시그널링을 위해 증가된 패드 밀도(예컨대, 더 작은 피치(315))를 갖는 SMD 패드들일 수 있는 더 작은 패드들(예컨대, 제1 세트의 패드들(310))을 여전히 가짐으로써, 패키지 성능 및 신뢰성을 가능하게 하는 혼합된 패드 사이즈, 간격 및/또는 피치를 갖는 패키지를 제공한다.

[0025] [0035] 전술한 내용으로부터, 본원에 개시된 디바이스들을 제조하기 위한 다양한 방법들이 존재한다는 것이 인지될 것이다. 도 7은 본 개시내용의 몇몇 예들에 따른, 패키지(예컨대, 도 3의 300)를 제조하기 위한 방법

(700)의 흐름도를 예시한다. 도 7에 도시된 바와 같이, 부분적인 방법(700)은, 블록(702)에서, 제1 사이즈 및 제1 피치를 갖는 제1 세트의 패드들을 형성하는 단계로 시작될 수 있으며, 제1 세트의 패드들은 SMD(solder mask defined) 패드들이다. 부분적인 방법(700)은, 블록(704)에서, 제2 사이즈 및 제2 피치를 갖는 제2 세트의 패드들을 형성하는 단계로 계속될 수 있으며, 제2 세트의 패드들은 NSMD(non-solder mask defined) 패드들이다. 그런 다음, 선택적으로, 부분적인 방법(700)은, 블록(706)에서, 제1 세트의 패드들에 대한 제1 세트의 솔더 레지스트 개구들을 형성하는 단계로 계속될 수 있으며, 제1 세트의 솔더 레지스트 개구들 각각은 제1 세트의 패드들 각각보다 작다. 부분적인 방법(700)은, 선택적으로, 블록(708)에서, 제2 세트의 패드들에 대한 제2 세트의 솔더 레지스트 개구들을 형성하는 단계로 계속될 수 있으며, 제2 세트의 솔더 레지스트 개구들 각각은 제2 세트의 패드들 각각보다 크다. 부가적으로, 위에서 언급된 바와 같이, 제2 세트의 패드들의 각각의 패드는 제1 세트의 패드들의 각각의 패드보다 더 클 수 있다. 전술한 바에서 논의된 바와 같이, 다양한 사이즈의 패드들은 유사한 제조 프로세스들 및 재료들을 사용하여 형성될 수 있다. 전술한 개시내용으로부터, 본원에 개시된 다양한 양상들을 제조하기 위한 부가적인 프로세스들이 당업자들에게 명백할 것이며, 위에서 논의된 프로세스들의 문자 그대로의 표현은 포함된 도면들에서 제공되거나 예시되지 않을 것이라는 것이 인지될 것이다.

[0026] [0036] 도 8은 본 개시내용의 다양한 예들에 따른, 예시적인 모바일 디바이스를 예시한다. 이제 도 8을 참조하면, 예시적인 양상들에 따라 구성된 모바일 디바이스의 블록도가 묘사되고 일반적으로 모바일 디바이스(800)로 지정된다. 일부 양상들에서, 모바일 디바이스(800)는 무선 통신 디바이스로서 구성될 수 있다. 도시된 바와 같이, 모바일 디바이스(800)는 프로세서(801)를 포함한다. 프로세서(801)는 당해 기술분야에 잘 알려져 있는 바와 같이, 명령 파이프라인(812), BPU(buffer processing unit)(808), BIQ(branch instruction queue)(811), 및 스토틀러(810)를 포함하는 것으로 도시된다. 이러한 블록들의 다른 잘 알려진 세부사항들(예컨대, 카운터들, 엔트리들, 신피 필드들, 가중된 합, 비교기 등)은 명확성을 위해 이 프로세서(801)의 도면으로부터 생략되었다. 프로세서(801)는 다이-투-다이 또는 칩-투-칩 링크일 수 있는 링크를 통해 메모리(832)에 통신가능하게 커플링될 수 있다. 모바일 디바이스(800)는 또한 디스플레이(828) 및 디스플레이 제어기(826)를 포함하고, 디스플레이 제어기(826)는 프로세서(801) 및 디스플레이(828)에 커플링된다.

[0027] [0037] 일부 양상들에서, 도 8은 프로세서(801)에 커플링된 코더/디코더(CODEC)(834)(예컨대, 오디오 및/또는 음성 CODEC); CODEC(834)에 커플링된 스피커(836) 및 마이크로폰(838); 및 본원에 개시된 바와 같은 혼합된 패드들을 갖는 하나 이상의 패키지들을 사용하여 구현될 수 있는 모뎀, RF 회로부, 필터들 등을 포함할 수 있는 무선 회로(840)를 포함할 수 있다. 일부 양상들에서, 혼합된 패드 패키지는 RFFE 컴포넌트(들)에서 사용될 수 있다. 무선 회로(840)는, 무선 안테나(842) 및 프로세서(801)에 커플링된다.

[0028] [0038] 특정 양상에서, 위에서 언급된 블록들 중 하나 이상이 존재하는 경우, 프로세서(801), 디스플레이 제어기(826), 메모리(832), CODEC(1234), 및 무선 회로(840)는 시스템-인-패키지 또는 시스템-온-칩 디바이스(822)에 포함될 수 있고, 시스템-인-패키지 또는 시스템-온-칩 디바이스(822)는 본원에서 개시된 혼합된 패드 패키지 설계들을 사용하여 전체적으로 또는 부분적으로 구현될 수 있다. 입력 디바이스(830)(예컨대, 물리적 또는 가상 키보드), 전력 공급부(844)(예컨대, 배터리), 디스플레이(828), 입력 디바이스(830), 스피커(836), 마이크로폰(838), 무선 안테나(842), 및 전력 공급부(844)는 시스템-온-칩 디바이스(822)의 외부에 있을 수 있으며, 인터페이스 또는 제어기와 같은 시스템-온-칩 디바이스(822)의 컴포넌트에 커플링될 수 있다.

[0029] [0039] 도 8은 모바일 디바이스를 도시하고 있지만, 프로세서, 메모리 및 다른 컴포넌트들이 또한 셋톱 박스, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, PDA(personal digital assistant), 고정 위치 데이터 유닛, 컴퓨터, 랩톱, 태블릿, 통신 디바이스, 모바일 폰, 또는 다른 유사한 디바이스들에 통합될 수 있음이 주목되어야 한다.

[0030] [0040] 도 9는 본 개시내용의 몇몇 예들에 따른, 전술된 디바이스들 또는 반도체 디바이스들 중 임의의 것과 통합될 수 있는 다양한 전자 디바이스들을 예시한다. 예컨대, 이동 전화 디바이스(902), 랩톱 컴퓨터 디바이스(904), 및 고정된 위치 단말 디바이스(906)는 각각 일반적으로 UE(user equipment)로 간주될 수 있고 본 명세서에 설명된 혼합된 패드 설계를 포함하는 패키지(900)를 포함할 수 있다. 패키지(900)는 예컨대, 본원에서 설명된 집적 회로들, 다이들, 통합 디바이스들, 통합 디바이스 패키지들, 집적 회로 디바이스들, 디바이스 패키지들, IC(integrated circuit) 패키지들, 패키지-온-패키지 디바이스들 중 임의의 것의 적어도 일부일 수 있다. 도 9에 예시된 디바이스들(902, 904, 906)은 단지 예시적일 뿐이다. 다른 전자 디바이스들은 또한, 모바일 디바이스들, 핸드-헬드 PCS(personal communication systems) 유닛들, 휴대용 데이터 유닛들, 이를테면 개인 휴대 정보 단말들, GPS(global positioning system) 인에이블 디바이스들, 내비게이션 디바이스들, 셋톱 박스들, 뮤직 플레이어들, 비디오 플레이어들, 엔터테인먼트 유닛들, 고정된 위치 데이터 유닛들, 이를테면 미

터 판독 장비, 통신 디바이스들, 스마트폰들, 태블릿 컴퓨터들, 컴퓨터들, 웨어러블 디바이스들, 서버들, 라우터들, 자동차들(예컨대, 자율주행 차량들)에 구현된 전자 디바이스들, 또는 데이터 또는 컴퓨터 명령들을 저장 또는 리트리브하는 임의의 다른 디바이스, 또는 이들의 임의의 조합을 포함하는 디바이스들(예컨대, 전자 디바이스들)의 그룹을 포함하지만 이에 제한되지는 않는 패키지(900)를 특징으로 할 수 있다.

[0031] [0041] 전술한 개시된 디바이스들 및 기능들은 컴퓨터-판독가능 매체 상에 저장된 컴퓨터 파일들(예컨대, RTL(register-transfer level), GDS(Geometric Data Stream), Gerber 등)로 설계 및 구성될 수 있다. 몇몇 또는 모든 그러한 파일들은, 그러한 파일들에 기반하여 디바이스들을 제조하는 제조 핸들러들에 제공될 수 있다. 결과적인 제품들은 반도체 웨이퍼들을 포함할 수 있고, 그 반도체 웨이퍼들은, 이어서, 반도체 다이로 컷팅되고 하나 이상의 다이들 및 패키지들(예컨대, 플립-칩 패키지)을 포함하는 통합 디바이스에 패키징된다. 이어서, 패키지들은 본원에서 설명되는 디바이스들에서 이용될 수 있다.

[0032] [0042] 본 명세서에 개시된 다양한 양상들이 당업자들에 의해 설명 및/또는 인식되는 구조들, 재료들 및/또는 디바이스들에 대한 기능적 등가물들로서 설명될 수 있다는 것이 인지될 것이다. 예컨대, 일 양상에서, 장치는 위에서 논의된 다양한 기능들을 수행하기 위한 수단을 포함할 수 있다. 전술된 양상들은 단지 예들로서 제공되며, 청구된 다양한 양상들은 예들로서 인용된 특정 참조 문헌들 및/또는 예시들로 제한되지 않는다는 것이 인지될 것이다.

[0033] [0043] 도 1 내지 도 9에 예시된 컴포넌트들, 프로세스들, 특징들, 및/또는 기능들 중 하나 또는 그 초과는 단일 컴포넌트, 프로세스, 특징 또는 기능으로 재배열 및/또는 결합되거나, 수 개의 컴포넌트들, 프로세스들, 또는 기능들에 통합될 수 있다. 부가적인 엘리먼트들, 컴포넌트들, 프로세스들, 및/또는 기능들은 또한, 본 개시내용을 벗어나지 않으면서 부가될 수 있다. 또한, 본 개시내용의 도 1 내지 도 9 및 그의 대응하는 설명이 다이들 및/또는 IC들로 제한되지 않음을 유의해야 한다. 몇몇 구현들에서, 도 1 내지 도 9 및 그의 대응하는 설명은 통합 디바이스들을 제조, 생성, 제공, 및/또는 제작하기 위해 사용될 수 있다. 몇몇 구현들에서, 디바이스는 다이, 통합 디바이스, 다이 패키지, IC(integrated circuit), 디바이스 패키지, IC(integrated circuit) 패키지, 웨이퍼, 반도체 디바이스, PoP(package on package) 디바이스, 및/또는 개재기(interposer)를 포함할 수 있다.

[0034] [0044] 본 명세서에서 사용되는 바와 같이, 용어들 “사용자 장비”(또는 “UE”), “사용자 디바이스”, “사용자 단말”, “클라이언트 디바이스”, “통신 디바이스”, “무선 디바이스”, “무선 통신 디바이스”, “핸드헬드 디바이스”, “모바일 디바이스”, “모바일 단말”, “모바일 스테이션”, “핸드셋”, “액세스 단말”, “가입자 디바이스”, “가입자 단말”, “가입자 스테이션”, “단말”, 및 그의 변형들은 무선 통신 및/또는 내비게이션 신호들을 수신할 수 있는 임의의 적합한 모바일 또는 정지형 디바이스를 상호교환가능하게 지칭할 수 있다. 이들 용어들은 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 스마트폰, 개인 휴대 정보 단말, 고정된 위치 단말, 태블릿 컴퓨터, 컴퓨터, 웨어러블 디바이스, 랩톱 컴퓨터, 서버, 자동차 내의 자동차 디바이스, 및/또는 통상적으로 사람에 의해 보유되고 그리고/또는 통신 능력들(예컨대, 무선, 셀룰러, 적외선, 단거리 라디오 등)을 갖는 다른 타입들의 휴대용 전자 디바이스들을 포함하고, 그들에 제한되지 않는다. 이들 용어들은 또한, 위성 신호 수신인지, 보조 데이터 수신인지, 그리고/또는 디바이스 또는 다른 디바이스에서 발생하는 포지션-관련 프로세싱인지에 관계없이, 이를테면 단거리 무선, 적외선, 유선 연결, 또는 다른 연결에 의해 무선 통신 및/또는 내비게이션 신호들을 수신할 수 있는 다른 디바이스와 통신하는 디바이스들을 포함하도록 의도된다. 또한, 이들 용어들은, 라디오 액세스 네트워크(RAN)를 통해 코어 네트워크와 통신할 수 있는 무선 및 유선 통신 디바이스들을 포함하는 모든 디바이스들을 포함하는 것으로 의도되며, 코어 네트워크를 통해 UE들은 인터넷과 같은 외부 네트워크들 및 다른 UE들과 연결될 수 있다. 물론, 이를테면, 유선 액세스 네트워크, WLAN(wireless local area network)(예컨대, IEEE 802.11 등에 기반함) 등을 통해 코어 네트워크 및/또는 인터넷에 접속하는 다른 메커니즘들이 UE들에 대해 또한 가능하다. UE들은 PC(printed circuit) 카드들, 콤팩트 플래시 디바이스들, 외부 또는 내부 모듈들, 무선 또는 유선 폰들, 스마트폰들, 태블릿들, 추적 디바이스들, 자산 태그들 등을 포함하는(그러나 이에 제한되지 않음) 다수의 타입들의 디바이스들 중 임의의 것에 의해 구현될 수 있다. UE들이 RAN에 신호들을 전송할 수 있게 하는 통신 링크는 업링크 채널(예컨대, 역방향 트래픽 채널, 역방향 제어 채널, 액세스 채널 등)로 지칭된다. RAN이 UE들에 신호들을 전송할 수 있게 하는 통신 링크는 다운링크 또는 순방향 링크 채널(예컨대, 페이징 채널, 제어 채널, 브로드캐스트 채널, 순방향 트래픽 채널 등)로 지칭된다. 본원에서 사용되는 바와 같이, 용어 “TCH(traffic channel)”는 업링크/역방향 또는 다운링크/순방향 트래픽 채널을 지칭할 수 있다.

[0035] [0045] 전자 디바이스들 사이의 무선 통신은 상이한 기술들, 이를테면 CDMA(code division multiple access),

W-CDMA, TDMA(time division multiple access), FDMA(frequency division multiple access), OFDM(Orthogonal Frequency Division Multiplexing), GSM(Global System for Mobile Communications), 3GPP LTE(Long Term Evolution), 5G 뉴 라디오, BT(Bluetooth), BLE(Bluetooth Low Energy), IEEE 802.11 (WiFi), 및 IEEE 802.15.4 (Zigbee/Thread) 또는 무선 통신 네트워크 또는 데이터 통신 네트워크에서 사용될 수 있는 다른 프로토콜들에 기반할 수 있다. 블루투스 로우 에너지(Bluetooth Low Energy)(Bluetooth LE, BLE 및 블루투스 스마트(Bluetooth Smart)로 또한 알려짐)는 유사한 통신 범위를 유지하면서 상당히 감소된 전력 소비 및 비용을 제공하도록 의도된 블루투스 SIG(Bluetooth Special Interest Group)에 의해 설계 및 판매되는 무선 개인 영역 네트워크 기술이다. BLE는 블루투스 코어 규격 버전 4.0의 채택으로 2010년에 메인 블루투스 표준으로 병합되었고 블루투스 5에서 업데이트되었다.

[0036] [0046] “예시적인”이라는 단어는, “예, 예증 또는 예시로서 기능하는” 것을 의미하도록 본원에서 사용된다. “예시적인” 것으로서 본원에 설명된 임의의 세부사항들은 다른 예들에 비해 유리한 것으로서 반드시 해석되지는 않는다. 유사하게, 용어 “예들”은, 모든 예들이 논의된 특징, 이점 또는 동작 모드를 포함한다는 것을 의미하지 않는다. 더욱이, 특정한 특징 및/또는 구조는 하나 이상의 다른 특징들 및/또는 구조들과 결합될 수 있다. 또한, 본 개시내용에 의해 설명된 장치의 적어도 일부는 본 개시내용에 의해 설명된 방법의 적어도 일부를 수행하도록 구성될 수 있다.

[0037] [0047] “제 1”, “제 2” 등과 같은 지정을 사용하는 본 명세서의 엘리먼트에 대한 임의의 참조는, 그 엘리먼트들의 양 및/또는 순서를 제한하지 않는다. 오히려, 이들 지정들은, 2개 이상의 엘리먼트들 및/또는 엘리먼트의 인스턴스들 사이를 구별하는 편리한 방법으로서 사용된다. 또한, 달리 나타내지 않으면, 엘리먼트들의 세트는 하나 이상의 엘리먼트들을 포함할 수 있다.

[0038] [0048] 당업자들은, 정보 및 신호들이 다양한 상이한 기법들 및 기술들 중 임의의 기법 및 기술을 사용하여 표현될 수 있다는 것을 인지할 것이다. 예를 들어, 상기 설명 전반에 걸쳐 참조될 수 있는 데이터, 명령들, 커맨드들, 정보, 신호들, 비트들, 심볼들 및 칩들은 전압들, 전류들, 전자기파들, 자기 필드들 또는 자기 입자들, 광 필드들 또는 광 입자들, 또는 이들의 임의의 결합으로 표현될 수 있다.

[0039] [0049] 본 명세서에서 언급되거나 예시되어 도시된 어떠한 것도, 임의의 컴포넌트, 액션, 특징, 장점, 이점, 또는 등가물이 청구항들에서 언급되는지 여부와 관계없이 그러한 컴포넌트, 액션, 특징, 장점, 이점, 또는 등가물을 대중에게 전용하도록 의도되지 않는다.

[0040] [0050] 또한, 당업자들은, 본원에 개시된 예들과 관련하여 설명된 다양한 예시적인 논리 블록들, 모듈들, 회로들, 및 알고리즘 액션들이 전자 하드웨어, 컴퓨터 소프트웨어, 또는 이들의 조합들로서 구현될 수 있다는 것을 인지할 것이다. 하드웨어와 소프트웨어의 이러한 상호교환가능성을 명확히 예시하기 위해, 다양한 예시적인 컴포넌트들, 블록들, 모듈들, 회로들, 및 액션들은 그들의 기능 관점들에서 일반적으로 위에서 설명되었다. 그러한 기능이 하드웨어로 구현되는지 또는 소프트웨어로 구현되는지 여부는 특정 애플리케이션 및 전체 시스템에 부과된 설계 제약들에 의존한다. 당업자들은 설명된 기능을 각각의 특정 애플리케이션에 대해 다양한 방식으로 구현할 수 있지만, 이러한 구현 결정들이 본 개시의 범주를 벗어나게 하는 것으로 해석되어서는 안 된다.

[0041] [0051] 몇몇 양상들이 디바이스와 관련하여 설명되었지만, 이들 양상들이 또한 대응하는 방법의 설명을 구성한다는 것을 말할 필요가 없으므로, 디바이스의 블록 또는 컴포넌트는 또한 대응하는 방법 액션 또는 방법 액션의 특징으로서 이해되어야 한다. 그와 유사하게, 방법 액션과 관련하여 또는 방법 액션으로서 설명된 양상들은 또한 대응하는 디바이스의 대응하는 블록 또는 세부사항 또는 특징의 설명을 구성한다. 방법 액션들 중 일부 또는 모두는, 예컨대 마이크로프로세서, 프로그래밍가능 컴퓨터 또는 전자 회로와 같은 하드웨어 장치에 의해(또는 하드웨어 장치를 사용함으로써) 수행될 수 있다. 몇몇 예들에서, 가장 중요한 방법 액션들 중 일부 또는 복수의 가장 중요한 방법 액션들은 그러한 장치에 의해 수행될 수 있다.

[0042] [0052] 위의 상세한 설명에서, 상이한 특징들이 예들에서 함께 그룹화된다는 것을 알 수 있다. 본 개시내용의 이러한 방식은, 청구된 예들이 각각의 청구항에서 명시적으로 언급된 것보다 더 많은 특징들을 갖는다는 의도로서 이해되지 않아야 한다. 오히려, 본 개시내용의 다양한 양상들은 개시된 개별적인 예의 모든 특징들보다 더 적은 특징들을 포함할 수 있다. 따라서, 다음의 청구항들은 본 개시내용에 의해 설명에 포함되는 것으로 간주되어야 하며, 여기서 각각의 청구항 그 자체는 별개의 예로서 나타날 수 있다. 각각의 종속 청구항이 청구항들에서 다른 청구항들 중 하나와의 특정 결합을 지칭할 수 있지만, 그 종속 청구항의 양상(들)은 특정 결합으로 제한되지 않는다. 개시된 다른 양상들은 또한, 종속 청구항 양상(들)과 임의의 다른 종속 청구항 또는 독립 청구항의 청구 대상의 조합, 또는 임의의 특징과 다른 종속 및 독립 청구항들의 조합을 포함한다는 것이 인지될

것이다. 본 명세서에 개시된 다양한 양상들은, 명시적으로 표현되거나 또는 특정 결합이 의도되지 않는 것으로 쉽게 추론될 수 있지 않는 한(이를테면, 엘리먼트를 2개의 대안적인 컴포넌트들, 재료들 등으로서 정의할 경우의 모순되는 양상들) 이러한 결합들을 명시적으로 포함한다. 더욱이, 한 청구항이 임의의 다른 청구항(들)에 직접 종속되지 않더라도, 그 청구항의 양상들이 그러한 독립 청구항에 포함될 수 있다는 것이 또한 의도된다.

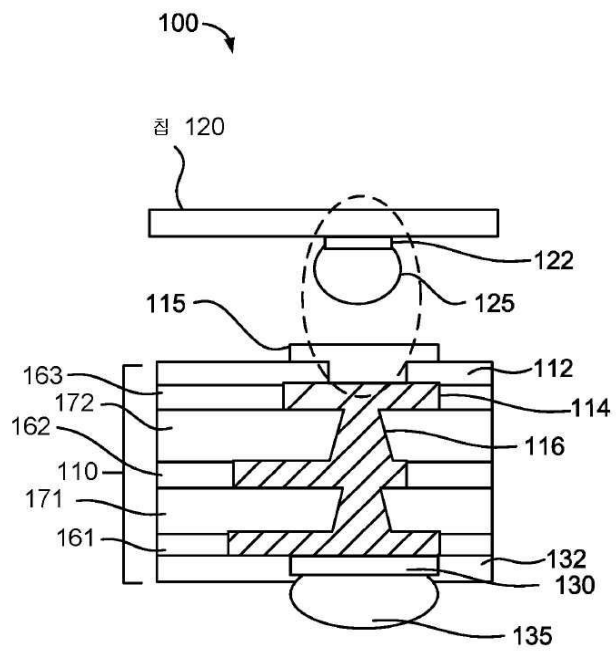
- [0043] [0053] 예컨대, 추가 양상들은 다양한 예시적인 양상들에서 논의된 다음의 특징들 중 하나 이상을 포함할 수 있다. 예시적인 양상 1은 패키지를 포함하는 장치를 포함하며, 이 패키지는: 제1 사이즈 및 제1 피치를 갖는 제1 세트의 패드들 — 제1 세트의 패드들은 SMD(solder mask defined) 패드들임 —; 및 제2 사이즈 및 제2 피치를 갖는 제2 세트의 패드들을 포함하며, 제2 세트의 패드들은 NSMD(non-solder mask defined) 패드들이다.
- [0044] [0054] 전술한 예시적인 양상 1과 결합될 수 있는 예시적인 양상 2는, 제1 세트의 패드들 및 제2 세트의 패드들이 장치의 제1 금속 층에 형성되는 것을 포함한다.
- [0045] [0055] 전술한 예시적인 양상 2와 결합될 수 있는 예시적 양상 3은, 장치가 제1 세트의 패드들 및 제2 세트의 패드들 위에 개구들을 갖는 솔더 레지스트에 의해 커버되는 것을 포함한다.
- [0046] [0056] 전술한 예시적인 양상 3과 결합될 수 있는 예시적인 양상 4는, 제1 세트의 패드들을 위한 제1 세트의 솔더 레지스트 개구들을 더 포함하며, 제1 세트의 솔더 레지스트 개구들 각각은 제1 세트의 패드들 각각보다 작다.
- [0047] [0057] 전술한 예시적인 양상 3 및 양상 4와 결합될 수 있는 예시적인 양상 5는, 제2 세트의 패드들을 위한 제2 세트의 솔더 레지스트 개구들을 더 포함하며, 제2 세트의 솔더 레지스트 개구들 각각은 제2 세트의 패드들 각각보다 크다.
- [0048] [0058] 전술한 예시적인 양상 1 내지 양상 5와 결합될 수 있는 예시적인 양상 6은, 제1 세트의 패드들의 제1 사이즈가 일반적으로 균일하고 제2 세트의 패드들의 제2 사이즈보다 작은 것을 포함한다.
- [0049] [0059] 전술한 예시적인 양상 6과 결합될 수 있는 예시적인 양상 7은, 제2 세트의 패드들 각각이 제1 세트의 패드들 각각보다 10% 내지 100% 더 큰 것을 포함한다.
- [0050] [0060] 전술한 예시적인 양상 1 내지 7과 결합될 수 있는 예시적인 양상 8은, 제1 세트의 패드들의 제1 피치가 일반적으로 균일하고 제2 세트의 패드들의 제2 피치보다 작은 것을 포함한다.
- [0051] [0061] 전술한 예시적인 양상 8과 결합될 수 있는 예시적인 양상 9는, 제2 피치가 제1 피치 각각보다 10% 내지 100% 더 큰 것을 포함한다.
- [0052] [0062] 전술한 예시적인 양상 1 내지 양상 9와 결합될 수 있는 예시적인 양상 10은, 장치가 단면 BGA(ball grid array) 패키지 또는 양면 BGA(ball grid array) 패키지인 것을 포함한다.
- [0053] [0063] 전술한 예시적인 양상 1 내지 양상 10과 결합될 수 있는 예시적인 양상 11에서, 장치는, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 모바일 디바이스, 모바일 폰, 스마트폰, 개인 휴대 정보 단말, 고정 위치 단말, 태블릿 컴퓨터, 컴퓨터, 웨어러블 디바이스, IoT(Internet of things) 디바이스, 랩톱 컴퓨터, 서버, 및 자동차 내의 디바이스로 이루어진 그룹으로부터 선택된다.
- [0054] [0064] 예시적인 양상 12는 패키지를 제조하기 위한 방법을 포함하고, 방법은: 제1 사이즈 및 제1 피치를 갖는 제1 세트의 패드들 — 제1 세트의 패드들은 SMD(solder mask defined) 패드들임 — 을 형성하는 단계; 및 제2 사이즈 및 제2 피치를 갖는 제2 세트의 패드들을 형성하는 단계를 포함하며, 제2 세트의 패드들은 NSMD(non-solder mask defined) 패드들이다.
- [0055] [0065] 전술한 예시적인 양상 12와 결합될 수 있는 예시적인 양상 13은, 제1 세트의 패드들 및 제2 세트의 패드들이 패키지의 제1 금속층에 형성되는 것을 포함한다.
- [0056] [0066] 전술한 예시적인 양상 12 및 양상 13과 결합될 수 있는 예시적 양상 14는, 패키지가 제1 세트의 패드들 및 제2 세트의 패드들 위에 개구들을 갖는 솔더 레지스트에 의해 커버되는 것을 포함한다.
- [0057] [0067] 전술한 예시적인 양상 14과 결합될 수 있는 예시적인 양상 15는, 제1 세트의 패드들을 위한 제1 세트의 솔더 레지스트 개구들을 더 포함하며, 제1 세트의 솔더 레지스트 개구들 각각은 제1 세트의 패드들 각각보다 작다.
- [0058] [0068] 전술한 예시적인 양상 14 및 양상 15와 결합될 수 있는 예시적인 양상 16은, 제2 세트의 패드들을 위한

제2 세트의 솔더 레지스트 개구들을 형성하는 단계를 더 포함하며, 제2 세트의 솔더 레지스트 개구들 각각은 제2 세트의 패드들 각각보다 크다.

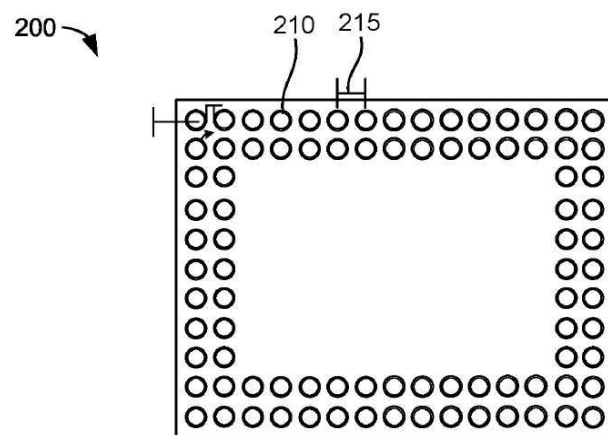
- [0059] [0069] 전술한 예시적인 양상 12 내지 양상 16과 결합될 수 있는 예시적인 양상 17은, 제1 세트의 패드들의 제1 사이즈가 일반적으로 균일하고 제2 세트의 패드들의 제2 사이즈보다 작은 것을 포함한다.
- [0060] [0070] 전술한 예시적인 양상 17과 결합될 수 있는 예시적인 양상 18은, 제2 세트의 패드들 각각이 제1 세트의 패드들 각각보다 10% 내지 100% 더 큰 것을 포함한다.
- [0061] [0071] 전술한 예시적인 양상 12 내지 18과 결합될 수 있는 예시적인 양상 19는, 제1 세트의 패드들의 제1 피치가 일반적으로 균일하고 제2 세트의 패드들의 제2 피치보다 작은 것을 포함한다.
- [0062] [0072] 전술한 예시적인 양상 19와 결합될 수 있는 예시적인 양상 20은, 제2 피치 각각이 제1 피치 각각보다 10% 내지 100% 더 큰 것을 포함한다.
- [0063] [0073] 전술한 예시적인 양상 12 내지 양상 20과 결합될 수 있는 예시적인 양상 21은, 패키지가 단면 BGA(ball grid array) 패키지 또는 양면 BGA(ball grid array) 패키지인 것을 포함한다.
- [0064] [0074] 전술한 예시적인 양상 12 내지 양상 21과 결합될 수 있는 예시적인 양상 22는, 패키지가 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 모바일 디바이스, 모바일 폰, 스마트폰, 개인 휴대 정보 단말, 고정 위치 단말, 태블릿 컴퓨터, 컴퓨터, 웨어러블 디바이스, IoT(Internet of things) 디바이스, 랩톱 컴퓨터, 서버, 및 자동차 내의 디바이스로 이루어진 그룹으로부터 선택된 장치에 통합되는 것을 포함한다.
- [0065] [0075] 더욱이, 몇몇 예들에서, 개별적인 액션은 복수의 서브-액션들로 세분되거나 또는 복수의 서브-액션들을 포함할 수 있다. 그러한 서브-액션들은 개별적인 액션의 개시내용에 포함되고 개별적인 액션의 개시내용의 일부일 수 있다.
- [0066] [0076] 전술한 개시내용이 본 개시내용의 예시적인 예들을 나타내지만, 다양한 변화들 및 수정들이 첨부된 청구항들에 의해 정의된 바와 같은 본 개시내용의 범위를 벗어나지 않으면서 본원에서 행해질 수 있다는 것이 주목되어야 한다. 본 명세서에 설명된 본 개시내용의 예들에 따른 방법 청구항들의 기능들 및/또는 액션들은 임의의 특정한 순서로 수행될 필요가 없다. 부가적으로, 잘-알려진 엘리먼트들은, 본 명세서에 개시된 양상들 및 예들의 관련 세부사항들을 불명료하게 하지 않기 위해 상세히 설명되지 않을 것이거나 또는 생략될 수 있다. 또한, 본 개시의 엘리먼트들이 단수로 설명 또는 청구될 수 있지만, 단수에 대한 한정성이 명시적으로 언급되지 않으면 복수가 고려된다.

도면

도면1

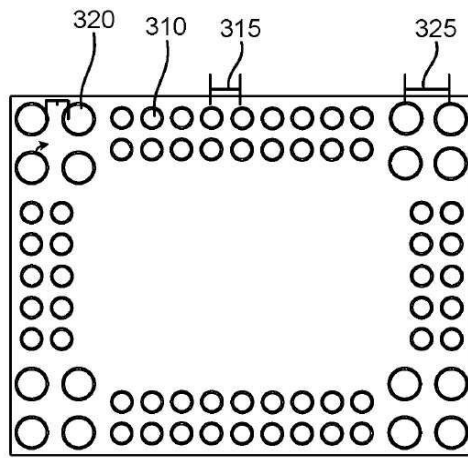


도면2



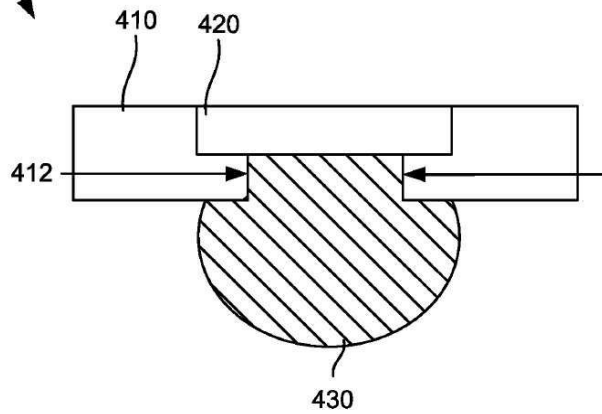
도면3

300 →



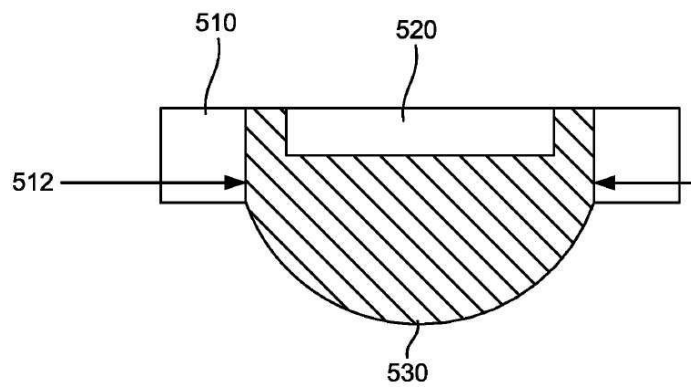
도면4

400 →

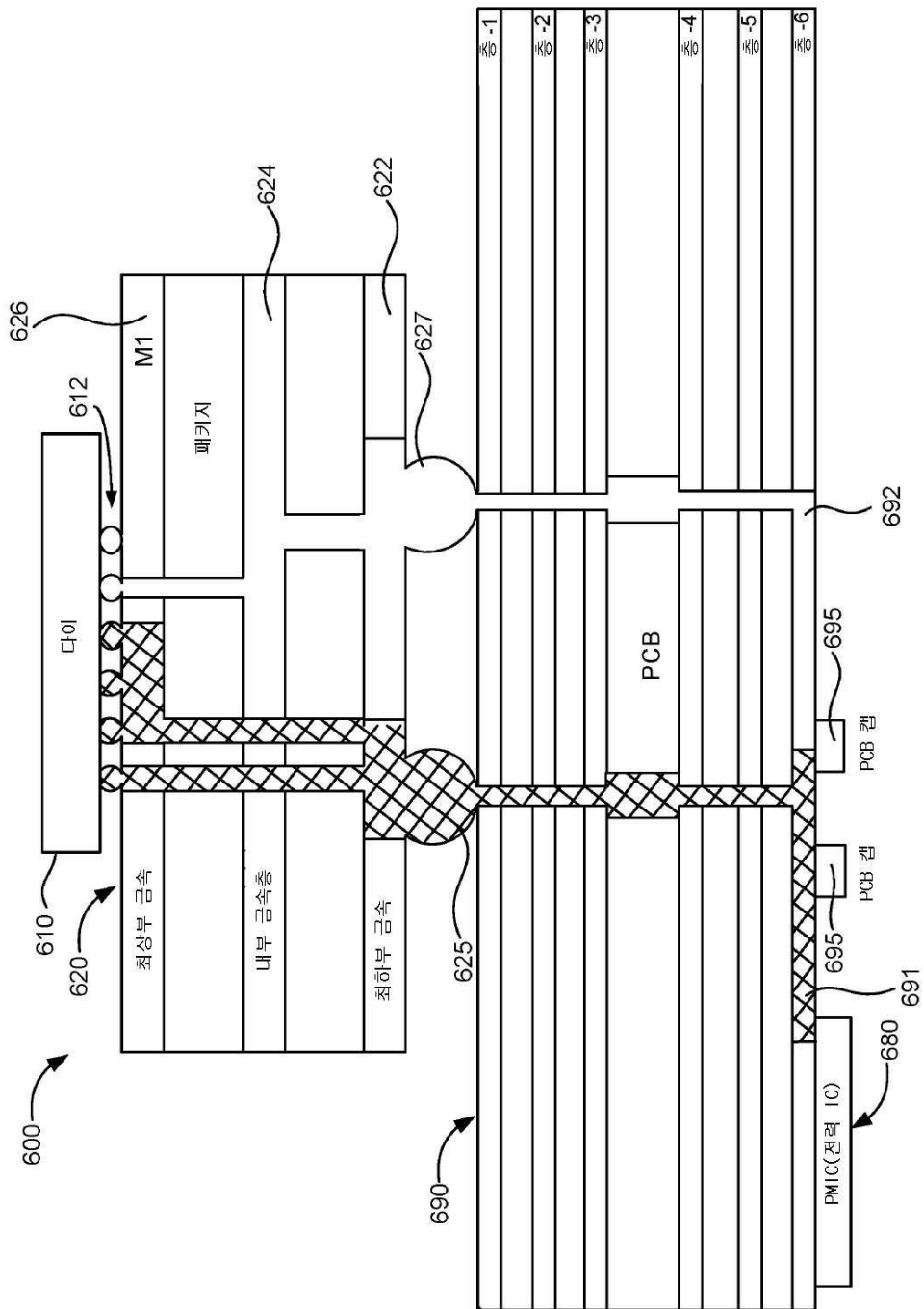


도면5

500 →

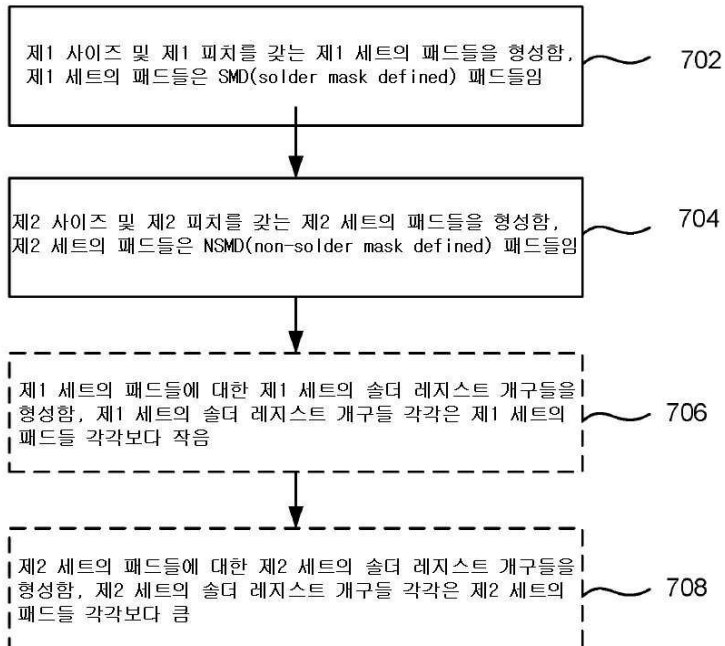


도면6

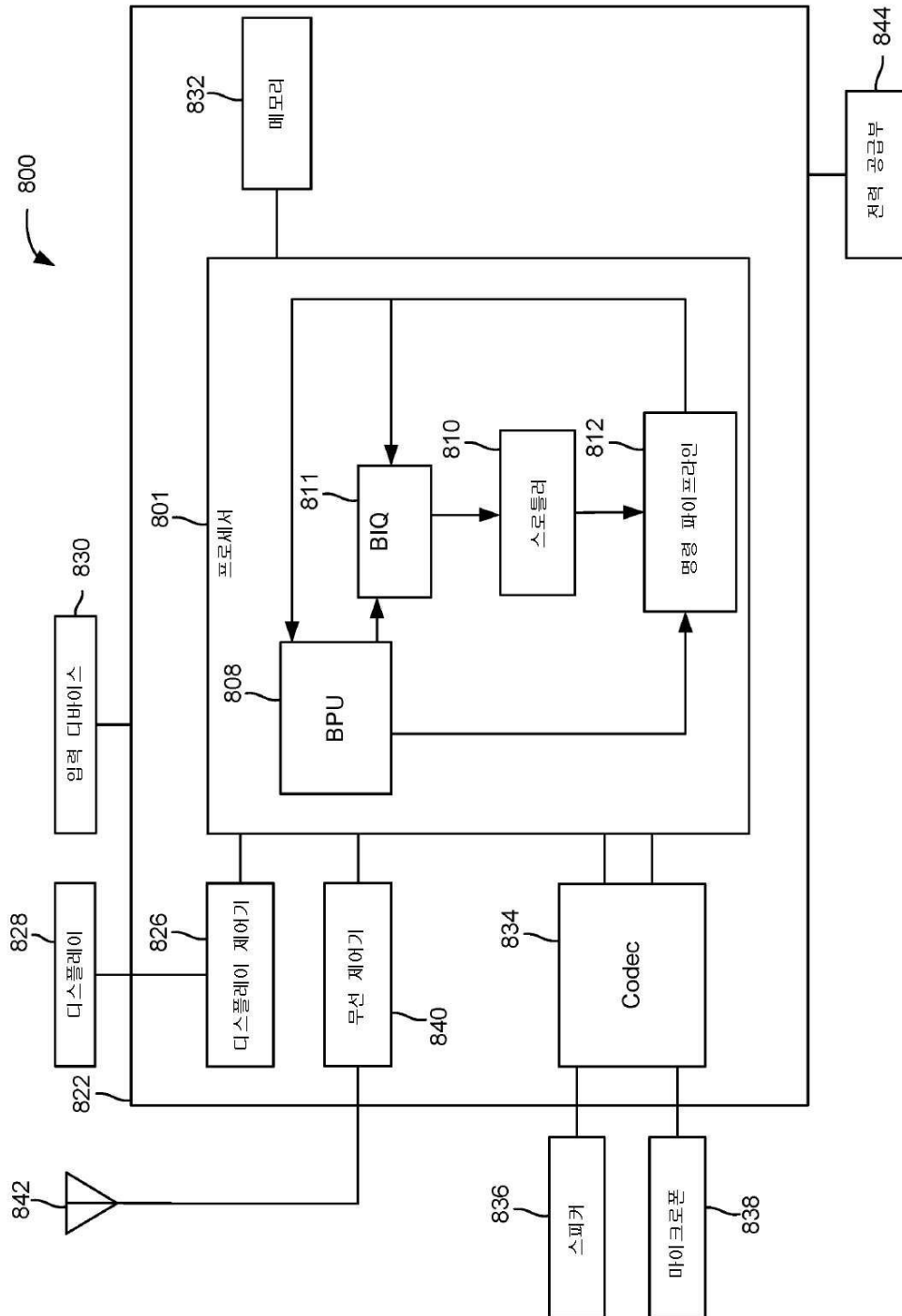


도면7

700



도면8



도면9

