

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5516423号
(P5516423)

(45) 発行日 平成26年6月11日(2014.6.11)

(24) 登録日 平成26年4月11日(2014.4.11)

(51) Int.Cl. F I
 H03F 1/06 (2006.01) H03F 1/06
 H03F 3/21 (2006.01) H03F 3/21

請求項の数 16 (全 23 頁)

(21) 出願番号	特願2010-549377 (P2010-549377)	(73) 特許権者	000004237
(86) (22) 出願日	平成22年1月27日 (2010.1.27)		日本電気株式会社
(86) 国際出願番号	PCT/JP2010/000457		東京都港区芝五丁目7番1号
(87) 国際公開番号	W02010/089971	(74) 代理人	100103894
(87) 国際公開日	平成22年8月12日 (2010.8.12)		弁理士 冢入 健
審査請求日	平成24年12月10日 (2012.12.10)	(72) 発明者	山之内 慎吾
(31) 優先権主張番号	特願2009-24691 (P2009-24691)		東京都港区芝五丁目7番1号 日本電気株式会社内
(32) 優先日	平成21年2月5日 (2009.2.5)	(72) 発明者	國弘 和明
(33) 優先権主張国	日本国 (JP)		東京都港区芝五丁目7番1号 日本電気株式会社内
		(72) 発明者	椎熊 一実
			東京都港区芝五丁目7番1号 日本電気株式会社内

最終頁に続く

(54) 【発明の名称】 電力増幅器及び電力増幅方法

(57) 【特許請求の範囲】

【請求項1】

振幅変調成分及び位相変調成分を含む変調信号を増幅する電力増幅器であって、
 前記変調信号の振幅変調成分のうち低周波成分を増幅して第1の電圧を出力する第1の電圧源と、
 前記変調信号の振幅変調成分のうち高周波成分を増幅して第2の電圧を出力する第2の電圧源と、
 前記変調信号の振幅成分を増幅して電流を出力する電流源と、
 前記第1の電圧、前記第2の電圧及び前記電流を合成して変調電源信号を生成する合成回路と、
 前記変調信号を搬送波に重畳した信号を増幅すると共に、該増幅後の信号を前記変調電源信号により振幅変調して出力するRFアンプと、
 を有する電力増幅器。

【請求項2】

送信信号として振幅変調成分及び位相変調成分を含む変調信号を増幅する電力増幅器であって、
 前記変調信号の振幅成分のうち低周波成分を増幅して第1の電圧を出力する第1の電圧源と、
 前記変調信号の振幅成分のうち高周波成分を増幅して第2の電圧を出力する第2の電圧源と、

前記変調信号の振幅成分を増幅して電流を出力する電流源と、
前記第 1 の電圧、前記第 2 の電圧及び前記電流を合成して変調電源信号を生成する合成回路と、

前記位相変調成分を搬送波に重畳した信号を増幅すると共に、該増幅後の信号を前記変調電源信号により振幅変調して出力する RF アンプと、
を有する電力増幅器。

【請求項 3】

合成回路は、

前記第 1 の電圧源の出力端子に接続され、前記第 1 の電圧源の高周波ノイズを除去する低域通過フィルタと、

前記第 2 の電圧源の出力端子に接続され、前記第 2 の電圧源の低周波ノイズを除去する広域通過フィルタと、を有し、

前記低域通過フィルタのカットオフ周波数は、前記広域通過フィルタのカットオフ周波数よりも小さく設定される請求項 1 又は 2 に記載の電力増幅器。

【請求項 4】

前記第 1 の電圧源と前記第 2 の電圧源は、前記第 1 の電圧と前記第 2 の電圧との出力タイミングを同期させる請求項 1 乃至 3 のいずれか 1 項に記載の電力増幅器。

【請求項 5】

前記電流源は、帰還増幅器であり、前記電流源の出力と前記低域通過フィルタ及び前記広域通過フィルタとの間に備えた抵抗の電圧差を検知し、前記電圧差が小さくなるように前記電流を出力する請求項 3 に記載の電力増幅器。

【請求項 6】

前記電流源は、

前記合成回路の出力電流の検出値をパルス変調信号に変換するパルス変調器と、

前記パルス変調信号を増幅するスイッチングアンプと、

前記スイッチングアンプの出力信号を平滑化して電流を出力する平滑フィルタと、
を有する請求項 1 乃至 5 のいずれか 1 項に記載の電力増幅器。

【請求項 7】

前記電流源は、

パルス変調信号を出力するパルス信号源と、

前記パルス変調信号を増幅するスイッチングアンプと、

前記スイッチングアンプの出力信号を平滑化して電流を出力する平滑フィルタと、
を有する請求項 1 乃至 4 のいずれか 1 項に記載の電力増幅器。

【請求項 8】

前記パルス信号源は、前記第 1 の電圧又は前記第 2 の電圧の少なくとも一方と同期した前記パルス変調信号を出力する請求項 7 に記載の電力増幅器。

【請求項 9】

前記スイッチングアンプは、

直流電源と接地電源との間に直列に接続される第 1、第 2 のスイッチング素子と、

前記第 1、第 2 のスイッチング素子の一端が互いに接続される接続点に設けられる出力端子と、を有し、

前記第 1、第 2 のスイッチング素子により、前記直流電源から前記出力端子に出力される電流の制御及び前記出力端子から前記接地電源に引き込まれる電流の制御を行い、前記パルス変調信号を増幅する請求項 6 乃至 8 のいずれか 1 項に記載の電力増幅器。

【請求項 10】

前記スイッチングアンプは、

トランスと、

前記トランスの一次側コイルの一端に接続された直流電源端子と、

前記トランスの一次側コイルの他端に接続されたスイッチング素子と、

前記トランスの二次側コイルの一端に接続された接地電源端子と、

10

20

30

40

50

前記トランスの二次側コイルの他端に接続された第 1 の整流素子と、
前記接地電源端子と前記第 1 の整流素子の出力側端子との間に接続された第 2 の整流素子と、を有し、

前記パルス変調信号により前記スイッチング素子を制御することで前記直流電源端子から前記トランスの一次側コイルに流れる電流を制御して前記パルス変調信号を増幅し、

前記トランスと前記第 1、第 2 の整流素子を介して前記第 2 の整流素子の出力端子に増幅した前記パルス変調信号を出力する請求項 6 乃至 8 のいずれか 1 項に記載の電力増幅器。

【請求項 1 1】

前記スイッチングアンプは、
トランスと、

前記トランスの一次側コイルの一端に接続された第 1 の直流電源と、
前記トランスの一次側コイルの他端に接続されたスイッチング素子と、
前記トランスの二次側コイルの一端に接続された第 2 の直流電源と、
前記トランスの二次側コイルの他端に接続された第 1 の整流素子と、

前記第 2 の直流電源と前記第 1 の整流素子の出力側端子との間に接続された第 2 の整流素子と、を有し、

前記パルス変調信号により前記スイッチング素子を制御することで前記第 2 の直流電源から前記トランスの二次側コイルに流れる電流を制御して前記パルス変調信号を増幅し、

前記トランスと前記第 1、第 2 の整流素子を介して前記第 2 の整流素子の出力端子に増幅した前記パルス変調信号を出力する請求項 6 乃至 8 のいずれか 1 項に記載の電力増幅器。

【請求項 1 2】

前記平滑フィルタは、インダクタ素子であって、低域通過フィルタとして機能する請求項 6 乃至 1 1 のいずれか 1 項に記載の電力増幅器。

【請求項 1 3】

前記変調信号の前記振幅変調成分は、ポーラ変調器が前記変調信号から抽出したものである請求項 1 乃至 1 2 のいずれか 1 項に記載の電力増幅器。

【請求項 1 4】

振幅変調成分及び位相変調成分を含む変調信号を増幅する電力増幅方法であって、
前記変調信号の振幅成分のうち低周波成分を増幅して第 1 の電圧を出力し、
前記変調信号の振幅成分のうち高周波成分を増幅して第 2 の電圧を出力し、
前記変調信号の振幅成分を増幅して電流を出力し、
前記第 1 の電圧、前記第 2 の電圧及び前記電流を合成して変調電源信号を生成し、
前記変調信号を搬送波に重畳した信号を増幅すると共に、該増幅後の信号を前記変調電源信号により振幅変調して出力する電力増幅方法。

【請求項 1 5】

振幅変調成分及び位相変調成分を含む変調信号を増幅する電力増幅方法であって、
前記変調信号の振幅成分のうち低周波成分を増幅して第 1 の電圧を出力し、
前記変調信号の振幅成分のうち高周波成分を増幅して第 2 の電圧を出力し、
前記変調信号の振幅成分を増幅して電流を出力し、
前記第 1 の電圧、前記第 2 の電圧及び前記電流を合成して変調電源信号を生成し、
前記位相変調成分を搬送波に重畳した信号を増幅すると共に、該増幅後の信号を前記変調電源信号により振幅変調して出力する電力増幅方法。

【請求項 1 6】

前記変調信号の前記振幅変調成分は、ポーラ変調器が前記変調信号から抽出したものである請求項 1 4 又は 1 5 に記載の電力増幅方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

10

20

30

40

50

本発明は電力増幅器及び電力増幅方法に関し、特に振幅変調成分と位相変調成分とを含む変調信号を増幅する電力増幅器及び電力増幅方法に関する。

【背景技術】

【0002】

無線通信機に用いられる送信用電力増幅器(Power Amplifier: PA)は、通信機の中でも特に電力を消費する。そのため、電力増幅器の電力効率改善が通信機開発の重要課題とされている。近年の通信規格は、スペクトル効率改善のため振幅変調が主流になっている。この振幅変調は信号歪に対する要求が厳しい。そのため、通信機に用いる電力増幅器は、線形性を向上させるために高バックオフ(低入力電力)状態で動作させる。しかし、高バックオフ動作を行う場合、電力増幅の電力効率が低下するという問題がある。

10

【0003】

そこで、このような電力増幅器の電力効率と線形性の両立の問題を解決するため、ポーラ変調技術が近年盛んに提案されている。ポーラ変調技術では、ポーラ変調器、RF(Radio Frequency)アンプ、電源変調器を用いる。ポーラ変調器は、変調信号(例えば、送信信号データ)の振幅変調成分及び位相変調成分を抽出する。ここで、ポーラ変調技術では、ET(Envelope Tracking)方式とEER(Envelope Elimination and Restoration)方式がある。ET方式では、ポーラ変調器は、振幅変調成分及び位相変調成分を搬送波に重畳したRF(Radio Frequency)変調信号を出力する。EER方式では、ポーラ変調器は、抽出された変調成分のうち位相変調成分を搬送波に重畳したRF変調信号を出力する。また、ポーラ変調器は、抽出した変調成分のうち振幅変調成分を電源変調器に出力する。電源変調器は、ポーラ変調器から入力された振幅変調成分に応じてRFアンプに供給する電源を変調する。RFアンプは、ポーラ変調器から入力されたRF変調信号を増幅し、かつ、電源変調器において変調された電源に基づき増幅されたRF変調信号を変調して出力する。

20

【0004】

ポーラ変調技術では、RFアンプに入力されるRF変調信号の振幅に合わせてRFアンプに供給される電源を変調する。これにより、ポーラ変調技術では、RFアンプが出力する電圧が低レベルである場合の消費電力を削減する。

【0005】

しかしながら、ポーラ変調技術を用いて変調信号の電力増幅を行う場合、最終的に出力される信号の精度を高めるために電源変調器に高い性能が要求される。例えば、電源変調器には、広帯域(高速)動作を精度よく行うこと、広い動作範囲(広ダイナミックレンジ)により大電圧かつ低ノイズの信号を出力できること、電力効率が高いこと、などの特性を同時に満たすことが求められる。そこで、これらの特性を満たすための技術が特許文献1~5に記載されている。

30

【0006】

まず、特許文献1に開示されている電力増幅器100のブロック図を図20に示す。図20に示すように、電力増幅器100は、パルス変調部112の信号誤差を補正する誤差補正部113を有する。パルス変調部112は高電力効率のスイッチングアンプで実装される。そして、パルス変調部112は、電力をRFアンプ111に供給する。このとき、電力増幅器100では、パルス変調部112において発生するスイッチングノイズを誤差補正部113において補正する。これにより、電力増幅器100では、RFアンプ111へのスイッチングノイズの影響を抑制する。つまり、電力増幅器100は、高電力効率のパルス変調部112と誤差補正部113を実装することにより、電力効率の向上と広ダイナミックレンジ(低ノイズ)特性とを実現している。

40

【0007】

ここで、電力増幅器100のパルス変調部112、誤差補正部113及び低域通過フィルタ114についてより詳細に説明する。電力増幅器100のパルス変調部112、誤差補正部113及び低域通過フィルタ114のブロック図を図21に示す。図21に示すブロック図では、パルス変調部112は、パルス変調器150、スイッチングアンプ124

50

、減衰器 1 2 5 及び積分器 1 2 6 により構成され、誤差補正部 1 1 3 は、誤差アンプ 1 3 1 と、減衰器 1 3 3 及び加算器 1 3 2 により構成される。

【 0 0 0 8 】

パルス変調部 1 1 2 と低域通過フィルタ (L P F) 1 1 4 を組み合わせた部分と、誤差アンプ 1 3 1 は、それぞれ電圧フィードバックで所望電圧を出力する電圧源と見なすことができる。また、加算器 1 3 2 は容量で実装され、高域通過フィルタ (H P F) 特性を有する。従って、パルス変調部 1 1 2 と L P F 1 1 4 を組み合わせた部分は低周波成分用電圧源として動作し、誤差アンプ 1 3 1 は高周波成分用電圧源として動作し、加算器 1 3 2 を高域通過フィルタとして動作すると考えることができる。つまり、図 2 1 に示す回路は、低周波成分用電圧源により生成される電圧と高周波用電圧源により生成される電圧を合成した電圧を変調電源として R F アンプに供給する。

10

【 0 0 0 9 】

電力増幅器 1 0 0 では、出力インピーダンスが低い電圧源、すなわちパルス変調部 1 1 2 と低域通過フィルタ 1 1 4 を組み合わせた部分及び誤差アンプ 1 3 1 を並列に接続しているため、これらの電圧源の間で短絡が生じ大きな不要電流が流れるという問題がある。電力増幅器 1 0 0 では、この問題を回避するため、電圧源の間に加算器 (高域通過フィルタ) 1 3 2 を挿入し、電力密度の高い所望信号帯域内 (低周波) で電圧源間に電流が流れることを防止している。また、電力増幅器 1 0 0 では、加算器 (高域通過フィルタ) 1 3 2 によりノイズの多い所望信号帯域外 (高周波) で電流が流れるようにしている。これにより、所望信号帯域外 (高周波) でノイズを低減しつつ、電圧源間の不要電流をある程度抑制できる。しかしながら、この方式では所望信号帯域内 (低周波) の信号歪を補正できない問題が生じる。また、所望信号帯域内 (低周波) の信号歪を補正できるように高域通過フィルタ 1 3 2 のカットオフ周波数を所望帯域内にまで下げると、電圧源間で不要電流が流れ、電力効率が低下する。このように、この方式では誤差低減量と電力効率の間にトレードオフがあり、信号精度と電力効率の両立が困難という問題点があった。

20

【 0 0 1 0 】

そこで、特許文献 1 における問題点を回避する手法が特許文献 2 で提案されている。特許文献 2 に開示されている電力増幅器 2 0 0 のブロック図を図 2 2 に示す。図 2 2 に示すように、電力増幅器 2 0 0 では、リニアアンプ 2 0 2 により負荷 2 1 1 に所望電圧を印加する。リニアアンプ 2 0 2 はボルテージフォロワ型に構成することで、低出力インピーダンスの電圧源として動作させている。また、スイッチングアンプ 2 4 2 から負荷 2 1 1 に所望電流を供給する。スイッチングアンプ 2 4 2 は、センス抵抗 2 0 8 における検知電流に基づいたパルス変調制御をパルス変調器 2 3 6 で行うことで、所望電流を出力する電流源として動作する。従って、電力増幅器 2 0 0 では、リニアアンプ 2 0 2 を電圧源として用い、スイッチングアンプ 2 4 2 を電流源として用いたものと見なすことができる。そして、電力増幅器 2 0 0 は、並列に接続されて電圧源及び電流源により負荷 (R F アンプ) に電力を供給する。また、電圧源からの電流 I_{lin} を検出して、電流源からの出力電流 I_{sw} の制御を行っている。また、負荷 2 1 1 に対して誤差の小さなリニアアンプ 2 0 2 を電圧源として用いることで、出力電圧 V_{out} の誤差を抑制できる。また、電力の大部分は高効率のスイッチングアンプ 2 4 2 から供給されるため、高い電力効率を得られる。さらに、電流源の出力は高インピーダンスなため電圧源と電流源との間の短絡による不要電流が流れることがない。

30

40

【 0 0 1 1 】

特許文献 2 と同等の手法は特許文献 3、4 にも開示されている。特許文献 3 に記載の電力増幅器 3 0 0 を図 2 3 に示す。電力増幅器 3 0 0 では、バッファ増幅器回路 3 1 0 と A B 級増幅 3 2 2 とで構成される回路を電圧源として用い、電流センサ 3 3 8 とパルス幅変調器 3 4 0 と D C / D C 変換器 3 2 4 とで構成される回路を電流源として用いている。また、特許文献 4 に記載の電力増幅器 4 0 0 のブロック図を図 2 4 に示す。電力増幅器 4 0 0 では、アナログ線形増幅器 4 0 5 を電圧源として用い、非線形増幅器 4 0 3 を電流源として用いる。電力増幅器 3 0 0、4 0 0 は、いずれも電力増幅器 2 0 0 と同じく、電力の

50

大部分は高効率の電流源から供給し、高精度の電圧源によって出力電圧 V_{out} の誤差を抑制し、誤差低減量と電力効率の両立を図っている。

【0012】

また、特許文献5には、低周波成分の振幅変調信号を増幅するリニアレギュレータと高周波成分の振幅変調信号を増幅する高域通過フィルタ及び高周波信号増幅器を用いた電力増幅器が開示されている。特許文献5に記載の電力増幅器では、リニアレギュレータと高周波信号増幅器とにより生成された信号を合成することで、信号精度を向上させる。

【先行技術文献】

【特許文献】

【0013】

【特許文献1】特開2007-215158号公報

【特許文献2】米国特許第5905407号公報

【特許文献3】特開2003-533166号公報

【特許文献4】特開2002-252524号公報

【特許文献5】特開2007-318359号公報

【発明の概要】

【発明が解決しようとする課題】

【0014】

特許文献2～4において、電源変調器内の電流源は、高電力効率のスイッチングアンプで実装され、この電流源からRFアンプに供給する大電流を生成する。しかしながら、大電流に対応したスイッチングアンプでは高速スイッチング動作が困難であり、電源変調器の出力信号の高周波成分に追従した電流の出力を行なう事ができない。そのため、高周波成分に対応した電流は、低電力効率のリニアアンプで実装された電圧源から出力されなければならない。そのため、特許文献2～4に記載の電力増幅器において、電源変調器内の電圧源における消費電力が高くなる問題がある。また特許文献5において、電源変調器の出力信号のうち低周波成分はリニアレギュレータで出力し、高周波成分は高周波信号増幅器で出力する。しかしながら、リニアレギュレータと高周波信号増幅器のいずれも電力効率が低く、電源変調器の消費電力が高くなる問題がある。このような課題に鑑み、本発明では電力増幅器の消費電力を削減することを目的とする。

【課題を解決するための手段】

【0015】

本発明にかかる電力増幅器の一態様は、振幅変調成分及び位相変調成分を含む変調信号を増幅する電力増幅器であって、前記変調信号の振幅変調成分のうち低周波成分を増幅して第1の電圧を出力する第1の電圧源と、前記変調信号の振幅変調成分のうち高周波成分を増幅して第2の電圧を出力する第2の電圧源と、前記変調信号の振幅成分を増幅して電流を出力する電流源と、前記第1の電圧、前記第2の電圧及び前記電流を合成して変調電源信号を生成する合成回路と、前記変調信号を搬送波に重畳した信号を増幅すると共に、該増幅後の信号を前記変調電源により振幅変調して出力するRFアンプと、を有する。

【0016】

本発明にかかる電力増幅方法の一態様は、振幅変調成分及び位相変調成分を含む変調信号を増幅する電力増幅方法であって、前記変調信号の振幅成分のうち低周波成分を増幅して第1の電圧を出力し、前記変調信号の振幅成分のうち高周波成分を増幅して第2の電圧を出力し、前記変調信号の振幅成分を増幅して電流を出力し、前記第1の電圧、前記第2の電圧及び前記電流を合成して変調電源信号を生成し、前記変調信号を搬送波に重畳した信号を増幅すると共に、該増幅後の信号を前記変調電源により振幅変調して出力する。

【発明の効果】

【0017】

本発明にかかる電力増幅器及び電力増幅方法によれば、信号精度を向上させながら電力増幅器における消費電力を削減することができる。

【図面の簡単な説明】

10

20

30

40

50

【 0 0 1 8 】

【図 1】実施の形態 1 にかかる電力増幅器のブロック図である。

【図 2】実施の形態 1 にかかる電力増幅器のブロック図である。

【図 3】実施の形態 1 にかかる電源変調器のブロック図である。

【図 4】実施の形態 1 にかかる電源変調器の回路図である。

【図 5】実施の形態 1 にかかる電源変調器の低周波電圧源の等価回路図である。

【図 6】実施の形態 1 にかかる電源変調器の高周波電圧源の等価回路図である。

【図 7】実施の形態 1 にかかる電源変調器の効果を説明するための電源変調器の比較例である。

【図 8】実施の形態 1 にかかる電源変調器の出力電圧波形を示すグラフである。

10

【図 9】実施の形態 1 にかかる電源変調器の比較例の出力電圧波形を示すグラフである。

【図 10】実施の形態 1 にかかる電源変調器の高周波電圧源の出力電圧波形及び出力電流波形を示すグラフである。

【図 11】実施の形態 1 にかかる電源変調器の低周波電圧源の出力電圧波形及び出力電流波形を示すグラフである。

【図 12】実施の形態 1 にかかる電源変調器の比較例の出力電圧波形及び出力電流波形を示すグラフである。

【図 13】実施の形態 1 にかかる電源変調器の変形例を示す回路図である。

【図 14】実施の形態 2 にかかる電源変調器の回路図である。

【図 15】実施の形態 2 にかかる電源変調器の変形例を示す回路図である。

20

【図 16】実施の形態 3 にかかる電源変調器の回路図である。

【図 17】実施の形態 3 にかかる電流源のパルス変調信号を示すグラフである。

【図 18】実施の形態 3 にかかる電源変調器が出力する変調電源信号を示すグラフである。

【図 19】実施の形態 3 にかかる電源変調器の変形例を示す回路図である。

【図 20】特許文献 1 に記載の電力増幅器のブロック図である。

【図 21】特許文献 1 に記載のパルス変調部、フィルタ、及び誤差補正部の回路図である。

【図 22】特許文献 2 に記載の電力増幅器の回路図である。

【図 23】特許文献 3 に記載の電力増幅器の回路図である。

30

【図 24】特許文献 4 に記載の電力増幅器の回路図である。

【発明を実施するための形態】

【 0 0 1 9 】

実施の形態 1

以下、図面を参照して本発明の実施の形態について説明する。図 1 に本実施の形態にかかる電力増幅器 1 のブロック図を示す。図 1 に示す電力増幅器は、E T (Envelope Tracking) 方式により電力増幅を行う。図 1 に示すように、電力増幅器 1 は、ポーラ変調器 10、電源変調器 20、R F (Radio Frequency) アンプ 30 を有する。また、電力増幅器 1 は、入力端子 2、出力端子 6、端子 3 ~ 5 を有する。そして、電力増幅器 1 は、入力端子 2 により送信すべき変調信号 (データ信号) を受信し、増幅後の変調信号を出力端子 6 から出力する。また、ポーラ変調器 10 と電源変調器 20 は端子 3 により接続され、ポーラ変調器 10 と R F アンプ 30 は端子 4 により接続され、電源変調器 20 と R F アンプ 30 は、端子 5 により接続される。

40

【 0 0 2 0 】

ポーラ変調器 10 は、データ信号の振幅変調成分と位相変調成分を抽出する。そして、E T 方式で用いられるポーラ変調器 10 a は、振幅変調成分を振幅変調信号として電源変調器 20 (又は端子 3) に出力し、かつ、振幅変調成分及び位相変調成分を搬送波に重畳して R F 変調信号を生成し、R F 変調信号を R F アンプ 30 (又は端子 4) に出力する。また、ポーラ変調器 10 は、R F アンプ 30 に出力する R F 変調信号と電源変調器 20 に出力する振幅変調成分信号とを個別のタイミングで出力する。

50

【 0 0 2 1 】

電源変調器 2 0 は、ポーラ変調器 1 0 から出力される振幅変調信号に基づき電源を変調した変調電源信号を生成し、変調電源信号を R F アンプ 3 0 に供給する。この電源変調器 2 0 の詳細については後述する。

【 0 0 2 2 】

R F アンプ 3 0 は、電源変調器 2 0 により生成された変調電源信号に基づき動作し、ポーラ変調器 1 0 が出力した R F 変調信号を増幅して出力端子 6 から出力する。このとき、R F アンプ 3 0 は R F 変調信号を変調電源信号により変調する。

【 0 0 2 3 】

なお、本発明は、E E R (Envelope Elimination and Restoration) 方式により電力増幅を行う電力増幅器についても適用することができる。そこで、E E R 方式を採用した電力増幅器 1 a のブロック図を図 2 に示す。図 2 に示すように、E E R 方式を採用した場合、ポーラ変調器 1 0 に代えてポーラ変調器 1 0 a を用いる。E E R 方式で用いられるポーラ変調器 1 0 a は、振幅変調成分を振幅変調信号として電源変調器 2 0 (又は端子 3) に出力し、かつ、位相変調成分を搬送波に重畳して R F 変調信号を生成し、R F 変調信号を R F アンプ 3 0 (又は端子 4) に出力する。つまり、E T 方式と E E R 方式では、ポーラ変調器が R F アンプに出力信号が異なるのみであり、電源変調器及び R F アンプは両方式で共通のものをを用いることができる。

10

【 0 0 2 4 】

次に、本実施の形態にかかる電源変調器 2 0 の詳細について説明する。電源変調器 2 0 のブロック図を図 3 に示す。図 3 に示すように、電源変調器 2 0 は、第 1 の電圧源 2 1、第 2 の電圧源 2 2、合成回路 2 3、電流源 2 4 を有する。

20

【 0 0 2 5 】

第 1 の電圧源 2 1 は、ポーラ変調器 1 0 から受信した振幅変調信号の振幅変調成分のうち低周波成分を増幅して第 1 の電圧 (例えば、低周波振幅変調信号 V C _ L) を出力する。また、第 1 の電圧源 2 1 は、R F アンプ 3 0 に供給される電流と電流源 2 4 が出力する電流との誤差電流 I C のうち低周波成分に対応した低周波誤差電流 I C _ L を出力する。そこで、以下の説明では、第 1 の電圧源 2 1 を低周波電圧源と称す。第 2 の電圧源 2 2 は、ポーラ変調器 1 0 から受信した振幅変調信号の振幅変調成分のうち高周波成分を増幅して第 2 の電圧 (例えば、高周波振幅変調信号 V C _ H) を出力する。また、第 2 の電圧源 2 2 は、R F アンプ 3 0 に供給される電流と電流源 2 4 が出力する電流との誤差電流 I C のうち高周波成分に対応した高周波誤差電流 I C _ H を出力する。そこで、以下の説明では、第 2 の電圧源 2 2 を高周波電圧源と称す。

30

【 0 0 2 6 】

合成回路 2 3 は、低周波振幅変調信号 V C _ L と高周波振幅変調信号 V C _ H と電流源 2 4 が出力する電流 I M とを合成して変調電源信号 V O U T を生成し、変調電源信号 V O U T を R F アンプ 3 0 (又は端子 5) に出力する。合成回路 2 3 は、低周波通過フィルタ (ローパスフィルタ: L P F) 2 5、高域通過フィルタ (ハイパスフィルタ: H P F) 2 6 を有する。低域通過フィルタ 2 5 と高域通過フィルタ 2 6 は、通過帯域幅を決定するカットオフ周波数がそれぞれ設定されるが、本実施の形態では、低域通過フィルタ 2 5 の通過帯域と高域通過フィルタ 2 6 の通過帯域がオーバーラップしないように、これらのカットオフ周波数が設定されている。

40

【 0 0 2 7 】

電流源 2 4 は、振幅変調信号を増幅して電流 I M を生成して合成回路 2 3 に出力する。本実施の形態では、電流源 2 4 は、低周波振幅変調信号 V C _ L と高周波振幅変調信号 V C _ H とを合成回路 2 3 において合成することで得られる振幅変調信号 V C の振幅レベルを検知して、検知した電圧レベルに応じた電流 I M を生成する。このとき、合成回路 2 3 において合成される振幅変調信号 V C は、ポーラ変調器 1 0 が出力する振幅変調信号と同等のものである。また、本実施の形態にかかる電流源 2 4 は、スイッチングレギュレータが用いられる。

50

【 0 0 2 8 】

上記説明より、本実施の形態にかかる電源変調器 2 0 では、電流源 2 4 を設けることで、低周波電圧源 2 1 及び高周波電圧源 2 2 から出力される電流を R F アンプ 3 0 において消費される電流と電流源 2 4 が出力する電流 I M との誤差電流 I C のみとすることができる。これにより、低周波電圧源 2 1 及び高周波電圧源 2 2 の消費電力が削減される。さらに、本実施の形態にかかる電源変調器 2 0 では、高電圧を出力することが要求される低周波電圧源 2 1 と、低電圧出力かつ高速動作が要求される高周波電圧源 2 2 と、により電圧源を構成する。ここで、電流源 2 4 が出力する電流は、低周波成分に精度よく追従し、高周波成分に対しては追従精度が高くない特性を有する。これは、スイッチングレギュレータ（電流源 2 4）が大電流を出力するために、高速切り換え動作を行うことが困難なサイズの大きなトランジスタを用いて構成するためである。このようなことから、誤差電流 I C のうち低周波誤差電流 I C _ L は高周波誤差電流 I C _ H に比べ非常に小さくなる。従って、本実施の形態にかかる電源変調器 2 0 では、低周波電圧源 2 1 は、高出力電圧かつ低出力電流となり、高周波電圧源 2 2 は、低出力電圧かつ高出力電流となる。つまり、本実施の形態にかかる電源変調器 2 0 では、電圧源に高出力電圧かつ高出力電流である特性が必要とされないため、消費電力が低減される。

10

【 0 0 2 9 】

また、本実施の形態にかかる電源変調器 2 0 では、低域通過フィルタ 2 5 のカットオフ周波数を高域通過フィルタ 2 6 のカットオフ周波数の下に設定し、かつ低域通過フィルタ 2 5 のカットオフ周波数と高域通過フィルタ 2 6 のカットオフ周波数を近くにする事が望ましい実施の形態である。これにより、低周波電圧源 2 1 と高周波電圧源 2 2 との間に短絡電流が流れる事を防ぎつつ、合成後の振幅変調信号 V C の歪みを低減できる。

20

【 0 0 3 0 】

上記電源変調器 2 0 についてさらに詳細に説明する。図 4 に電源変調器 2 0 の回路図を示す。なお、図 4 では、図 3 のブロック図に対応する部分には図 3 と同じ符号を付し、ブロックの機能の説明については省略する。また、図 4 では、R F アンプ 3 0 の前段に遅延回路 7 が挿入されるが、この遅延回路 7 は電源変調器 2 0 の動作と R F 変調信号との誤差を解消するものである。この遅延回路 7 により生じる遅延はポーラ変調器 1 0 の内部において生成されるものであっても構わない。

30

【 0 0 3 1 】

低周波電圧源 2 1 は、低周波信号源 3 1 を有する。低周波信号源 3 1 は、ポーラ変調器 1 0 が出力する振幅変調信号から低周波成分を抽出し、低周波振幅変調信号 V C _ L を出力する。また、低周波信号源 3 1 は、誤差電流 I C のうち低周波成分に対応する低周波誤差電流 I C _ L を出力する。

【 0 0 3 2 】

高周波電圧源 2 2 は、高周波信号源 3 2、バッファ回路 3 3 を有する。高周波信号源 3 2 は、ポーラ変調器 1 0 が出力する振幅変調信号から高周波成分を抽出し、高周波振幅変調信号 V C _ H を出力する。バッファ回路 3 3 は、高周波信号源 3 2 が出力した高周波振幅変調信号 V C _ H を出力すると共に、誤差電流 I C のうち高周波成分に対応した高周波誤差電流 I C _ H を出力する。

40

【 0 0 3 3 】

本実施の形態では、高周波帯における出力インピーダンスを低減するために、高周波電圧源 2 2 側に電圧フォロワ回路で構成したバッファ回路 3 3 を設けている。

【 0 0 3 4 】

合成回路 2 3 は、低域通過フィルタ 2 5、高域通過フィルタ 2 6、抵抗 R s を有する。低域通過フィルタ 2 5 は、低周波電圧源 2 1 の出力と電圧合成ノード N D 1 との間に接続される。低域通過フィルタ 2 5 は、インダクタ L 1、L 2、コンデンサ C L を有する。インダクタ L 1、L 2 は低周波電圧源 2 1 の出力と電圧合成ノード N D 1 との間に直列に接続される。コンデンサ C L はインダクタ L 1、L 2 が互いに接続されるノードと接地電源端子との間に接続される。そして、低域通過フィルタ 2 5 はインダクタ L 1、L 2 及びコ

50

ンデンサC Lにより決定されるカットオフ周波数よりも低い帯域の信号のみを通過させる。

【0035】

高域通過フィルタ26は、コンデンサC Hを有する。コンデンサC Hは、高周波電圧源22のバッファ回路33の出力と電圧合成ノードND1との間に設けられる。高域通過フィルタ26は、コンデンサC Hの容量値とバッファ回路33の出力インピーダンスとによりカットオフ周波数が決定される。そして、高域通過フィルタ26は、このカットオフ周波数よりも高い周波数の信号を通過させる。

【0036】

ここで、本実施の形態では、電圧合成ノードND1に低域通過フィルタ25の出力側端子と高域通過フィルタ26の出力端子が接続される。そして、低域通過フィルタ25と高域通過フィルタ26の信号通過帯域がオーバーラップしないように設定される。これにより、電圧合成ノードND1では、低周波電圧源21から出力される低周波振幅変調信号V C_Lと高周波電圧源22から出力される高周波振幅変調信号V C_Hとが合成されて振幅変調信号V Cが生成される。また、電圧合成ノードND1では、低周波電圧源21から出力された低周波誤差電流I C_Lと高周波電圧源22から出力された高周波誤差電流I C_Hが合成されることで誤差電流I Cが生成される。

10

【0037】

抵抗R sは、電圧合成ノードND1と電圧電流合成ノードND2との間に設けられる。抵抗R sは、一方の端子(電圧合成ノードND1側)から入力される誤差電流I Cを通過させ、他方の端子(電圧電流合成ノードND2側)において電流源24から出力される電流I Mと誤差電流I Cを合成する。そして、合成された電流I R Lは、端子5を介してR Fアンプ30に供給される。また、電圧合成ノードND1において合成された振幅変調信号V Cは、抵抗R sを介して端子5に出力される。端子5に出力される電圧は、図3の変調電源信号V O U Tに対応するものである。

20

【0038】

電流源24は、スイッチングレギュレータにより構成される。このスイッチングレギュレータは、抵抗R sにより振幅変調信号V Cの振幅により生じた誤差電流I Cの大きさを検知し、振幅変調信号V Cに応じた電流I Mを生成する。より具体的には、電流源24は、抵抗R s、パルス変調器34、ローサイドゲートドライバ35、ハイサイドゲートドライバ36、第1のスイッチング素子(例えば、PMOSトランジスタP1)、第2のスイッチング素子(例えば、NMOSトランジスタN1)、インダクタ素子(例えば、インダクタL3)を有する。

30

【0039】

抵抗R sは、合成回路23と共通に用いられるものであり、誤差電流I Cの大きさを検出する。パルス変調器34は、誤差電流I Cに基づき抵抗R sの両端に発生する電圧差に基づきパルス変調信号を生成する。ローサイドゲートドライバ35は、パルス変調信号に基づきNMOSトランジスタN1を駆動する。ハイサイドゲートドライバ36は、パルス変調信号に基づきPMOSトランジスタP1を駆動する。PMOSトランジスタP1とNMOSトランジスタN1は、直流電源端子V D Dと接地電源端子との間に直列に接続される。PMOSトランジスタP1とNMOSトランジスタN1とが互いに接続される出力端子(又は接続ノード)にはインダクタL3の一端が接続される。インダクタL3の他方の端子は、端子5に接続される。なお、接地電源端子には直流電源が接続される。

40

【0040】

NMOSトランジスタN1及びPMOSトランジスタP1は、ローサイドゲートドライバ35及びハイサイドゲートドライバ36により排他的に導通するように制御される。これにより、スイッチングレギュレータは、パルス変調信号を増幅した信号をインダクタL3の一方の端子に出力する。また、スイッチングレギュレータは、直流電源端子からインダクタL3に対して吐き出される電流の制御、及び、インダクタL3から接地端子に引き込まれる電流の制御を行う。インダクタL3は、平滑素子として機能する。そして、イン

50

ダクタL3は、端子5に対して電流IMを出力する。このとき、スイッチングレギュレータでは、抵抗Rsを介した帰還経路により、抵抗Rsの両端の電圧差が小さくなるように電流IMを生成する。つまり、電流源24は、振幅変調信号VCの電圧に応じて電流IMの大きさを変動させて、電流IMとRFアンプ30に供給される電流IRLとの誤差電流ICを小さくする。また、スイッチングレギュレータの特性により、電流IMは振幅変調信号VCの低周波成分には高い追従性を有する。

【0041】

ここで、低周波電圧源21に接続される回路の等価回路図を図5に示し、高周波電圧源22に接続される回路の等価回路図を図6に示す。図5に示すように、低周波電圧源21には、負荷としてRFアンプ30が接続される。そして、低周波電圧源21から負荷に至る経路には、低域通過フィルタ25のインダクタL1、L2、コンデンサCL及び高域通過フィルタ26のコンデンサCHにより2段の低域通過フィルタが構成される。つまり、低周波電圧源21から出力される低周波振幅変調信号VC_Lは、この2段の低域通過フィルタを介して負荷に印加される。また、図6に示すように、高周波電圧源22には負荷としてRFアンプ30が接続される。そして、高周波電圧源22から負荷に至る経路には、高域通過フィルタ26のコンデンサCH及び低域通過フィルタ25のインダクタL1、L2、コンデンサCLにより2段の高域通過フィルタが構成される。つまり、高周波電圧源22から出力される高周波振幅変調信号VC_Hは、この2段の高域通過フィルタを介して負荷に印加される。つまり、本実施の形態にかかる低域通過フィルタ25及び高域通過フィルタ26は、これらのフィルタを構成する素子の接続形態によって少ない素子で高次のフィルタを構成する。

【0042】

低周波信号源31および高周波信号源32は互いに同期を取り、低周波振幅変調信号VC_Lと高周波振幅変調信号VC_Hとパルス変調器34が出力するパルス信号の出力タイミングを所望の値に設定する事が望ましい実施の形態である。低域通過フィルタ25と高域通過フィルタ26の遅延差を補正するように、低周波振幅変調信号VC_Lと高周波振幅変調信号VC_Hとパルス変調器34が出力するパルス信号の出力タイミングを設定する事で、ノードND1で低周波振幅変調信号VC_Lと高周波振幅変調信号VC_Hを合成した際の波形誤差を抑制する事ができる。

【0043】

続いて、本実施の形態にかかる電源変調器20の消費電力削減効果について説明する。この説明を行うに当たり、まず、電源変調器20を1つの電圧源により構成した比較例を示す。この比較例となる電源変調器20aのブロック図を図7に示す。

【0044】

図7に示す比較例では、低周波電圧源21及び高周波電圧源22に代えて電圧源210が設けられる。また、比較例では、電圧源が1つであるため、低域通過フィルタ25及び高域通過フィルタ26は設けられない。電圧源210は、信号源311とバッファ回路312を有する。信号源311は、ポーラ変調器10から受信した振幅変調信号VCを出力する。バッファ回路312は、信号源311が出力した振幅変調信号VCを出力すると共に誤差電流ICを出力する。バッファ回路312は、信号源311のインピーダンス変換器として機能する。

【0045】

まず、本実施の形態にかかる電源変調器20の出力電圧波形と比較例にかかる電源変調器20aの出力電圧波形とを比較する。そこで、図8に本実施の形態にかかる電源変調器20の出力電圧波形のグラフを示し、図9に比較例にかかる電源変調器20aの出力電圧波形のグラフを示す。図8、図9に示す出力電圧波形は、電源変調器20と電源変調器20aとを同一条件で動作させた場合のシミュレーション結果である。図8、図9に示すように、電源変調器20及び電源変調器20aのいずれの出力電圧波形も理想の電圧波形に精度よく追従していることがわかる。このことより、本実施の形態にかかる電源変調器20では、低域通過フィルタ25及び高域通過フィルタ26を信号経路に挿入してもフィル

タ等を挿入しない場合と同等の精度で変調電源信号を得ることができることがわかる。これは、低域通過フィルタ25のカットオフ周波数と高域通過フィルタ26のカットオフ周波数を近く取る事で、合成後の振幅変調信号VCの歪みを低減できることに起因する。

【0046】

続いて、本実施の形態にかかる電源変調器20の消費電力と比較例にかかる電源変調器20aの消費電力とを比較する。そこで、図10に本実施の形態にかかる電源変調器20の高周波電圧源22が出力する高周波振幅変調信号VC_H及び高周波誤差電流IC_Hのグラフを示し、図11に本実施の形態にかかる電源変調器20の低周波電圧源21が出力する低周波振幅変調信号VC_L及び低周波誤差電流IC_Lのグラフを示し、図12に比較例にかかる電圧源210が出力する振幅変調信号VC及び誤差電流ICのグラフを示す。

10

【0047】

図10に示すように、高周波振幅変調信号VC_Hの最大電圧は約5Vであって、高周波誤差電流IC_Hの平均電流は約200mAである。このことから、高周波電圧源22の消費電力は353mW程度となる。また、図11に示すように、低周波振幅変調信号VC_Lの最大電圧は約20Vであって、高周波誤差電流IC_Hの平均電流は数mAである。このことから、低周波電圧源21の消費電力は55mW程度となる。つまり、本実施の形態にかかる電源変調器20では、低周波電圧源21の消費電力と高周波電圧源22の消費電力の和は408mW程度となる。

【0048】

20

一方、比較例では図12に示すように、振幅変調信号VCの最大電圧は約20Vであって、誤差電流ICの平均電流は約200mAである。このことから、電圧源210の消費電力は3.63W程度となる。つまり、比較例では、本実施の形態にかかる電源変調器20の9倍もの電力を消費出力する必要がある。

【0049】

このように、本実施の形態にかかる電源変調器20では、電圧源の出力電力を低減することで、電圧源の消費電力を大きく削減することができる。これは、電源変調器20では、低周波電圧源21と高周波電圧源22を分離することで、誤差電流ICのうち大きな比率を占める高周波誤差電流IC_Hが高い電圧を出力する低周波電圧源21から出力されること回避したためである。また、低周波電圧源21から出力されるべき低周波電流のほとんどは電流源24が電流IMとして供給するため、低周波電圧源21から出力される低周波誤差電流IC_Lの大きさは限りなくゼロに近くすることができる。つまり、従来では大きな消費電力を必要とした低周波電圧源21の消費電力は、電流源24及び高周波電圧源22を別途設けることで大幅に削減される。

30

【0050】

実施の形態1の変形例

図13に示す実施の形態1の変形例にかかる電源変調器20bについて説明する。電源変調器20bは、電源変調器20に代えて用いられるものである。電源変調器20bは、電源変調器20の電流源24に代えて用いられる電流源24aを有する。電流源24aは、パルス変調器34に代えてパルス信号源38を有する。パルス変調器38は、電源変調器20のパルス変調器34が出力するパルス信号と同じパルス信号VGを事前に計算し出力する機能を有する。また、パルス信号源38は、低周波信号源31および高周波信号源32と同期を取り、低周波振幅変調信号VC_Lと高周波振幅変調信号VC_Hとパルス信号VGの出力タイミングを所望の値に設定できる機能を有する。電源変調器20bにおいて抵抗Rsは除去して短絡しても良く、もしくは設置しても良い。

40

【0051】

このように、低周波信号源31および高周波信号源32と同期を取ったパルス信号源38を用い、低周波振幅変調信号VC_Lと高周波振幅変調信号VC_Hとパルス信号VGの出力タイミングを調整する事で、電流源24aから出力される電流IMと合成回路23から出力される振幅変調信号VCとの遅延に起因する誤差を補正する事ができる。電流I

50

Mと振幅変調信号V Cの誤差を抑制する事により、誤差電流I Cを抑制し、低周波電圧源2 1と高周波電圧源2 2の消費電力を抑制する事ができる。

【0052】

実施の形態2

図14に示す実施の形態2にかかる電源変調器40について説明する。電源変調器40は、電源変調器20に代えて用いられるものである。また、電源変調器40は、電源変調器20の電流源24に代えて電流源27を有する。電流源27は、トランスを用いたスイッチングレギュレータであり、その機能は電流源24に相当する。

【0053】

電流源27は、抵抗R_s、パルス変調器34、ローサイドゲートドライバ35、NMOSトランジスタN1、トランス37、ダイオードD1、D2、インダクタL3、直流電源PWR1を有する。抵抗R_sは、合成回路23と共通に用いられるものであり、誤差電流I Cの大きさを検出する。パルス変調器34は、誤差電流I Cに基づき抵抗R_sの両端に発生する電圧差に基づきパルス変調信号を生成する。ローサイドゲートドライバ35は、パルス変調信号に基づきNMOSトランジスタN1を駆動する。トランス37の一次側コイルの一方の端子はNMOSトランジスタN1のドレインに接続され、一次側コイルの他方の端子は直流電源PWR1に接続される。トランス37の二次側コイルの一方の端子は接地端子に接続され、二次側コイルの他方の端子は、ダイオードD1のアノードに接続される。ダイオードD1のカソードはインダクタL3の一方の端子に接続される。インダクタL3の他方の端子は、端子5に接続される。ダイオードD2のアノードは接地端子に接続され、カソードはインダクタL3の一方の端子とダイオードD1のカソードとの接続点に接続される。なお、直流電源PWR1は直流電圧V1を出力する。

【0054】

このように、スイッチングレギュレータの電力増幅部にトランス37を用いることで、実施の形態1の電流源24で用いられていたハイサイドゲートドライバ36及びPMOSトランジスタP1が不要になる。スイッチングレギュレータでは、高電圧を出力するために、高い電圧が直流電源からPMOSトランジスタP1に印加される。しかし、実施の形態2の電流源24のように、トランス37を用いることで、高電圧が印加されるトランジスタが不要になるため、トランジスタの高電圧動作に起因する破壊の可能性を抑制することができる。つまり、電流源27は、実施の形態1の電流源24よりも高い信頼性を確保することができる。

【0055】

実施の形態2の変形例

図15に示す実施の形態2の変形例にかかる電源変調器40aについて説明する。電源変調器40aは、電源変調器40に代えて用いられるものである。電源変調器40aは、電源変調器40の電流源27に代えて用いられる電流源27aを有する。電流源27aはパルス変調器34に代えてパルス信号源38を有する。電源変調器40aにおいて抵抗R_sは除去して短絡しても良く、もしくは設置しても良い。

【0056】

実施の形態2の変形例においても、実施の形態1の変形例と同じく、低周波振幅変調信号V C__Lと高周波振幅変調信号V C__Hとパルス信号V Gの出力タイミングを調整する事で、電流I Mと振幅変調信号V Cとの遅延に起因する誤差を補正し、低周波電圧源21と高周波電圧源22の消費電力を抑制する事ができる。

【0057】

実施の形態3

図16に示す実施の形態3にかかる電源変調器50について説明する。電源変調器50は、電源変調器20に代えて用いられるものである。また、電源変調器50は、電源変調器20の電流源24に代えて電流源28を有する。電流源28は、実施の形態2の電流源27と同様にトランスを用いたスイッチングレギュレータであり、その機能は電流源24に相当する。

10

20

30

40

50

【 0 0 5 8 】

電流源 27 は、抵抗 R_s 、パルス変調器 34、ローサイドゲートドライバ 35、NMOS トランジスタ N_1 、トランス 37、ダイオード D_1 、 D_2 、インダクタ L_3 、第 1 の直流電源 PWR_1 、第 2 の直流電源 PWR_2 を有する。抵抗 R_s は、合成回路 23 と共通に用いられるものであり、誤差電流 I_C の大きさを検出する。パルス変調器 34 は、誤差電流 I_C に基づき抵抗 R_s の両端に発生する電圧差に基づきパルス変調信号を生成する。ローサイドゲートドライバ 35 は、パルス変調信号に基づき NMOS トランジスタ N_1 を駆動する。トランス 37 の一次側コイルの一方の端子は NMOS トランジスタ N_1 のドレインに接続され、一次側コイルの他方の端子は第 1 の直流電源 PWR_1 に接続される。トランス 37 の二次側コイルの一方の端子は第 2 の直流電源 PWR_2 に接続され、二次側コイルの他方の端子は、ダイオード D_1 のアノードに接続される。ダイオード D_1 のカソードはインダクタ L_3 の一方の端子に接続される。インダクタ L_3 の他方の端子は、端子 5 に接続される。ダイオード D_2 のアノードは第 2 の直流電源 PWR_2 に接続され、カソードはインダクタ L_3 の一方の端子とダイオード D_1 のカソードとの接続点に接続される。なお、第 1 の直流電源 PWR_1 は直流電圧 V_1 を出力し、第 2 の直流電源 PWR_2 は直流電圧 V_2 を出力する。

10

【 0 0 5 9 】

電流源 28 では、ダイオード D_1 、 D_2 は、トランス 37 の二次側コイルから出力された信号 S_1 に第 2 の直流電源 PWR_2 から出力された直流電圧 V_2 を加算してインダクタ L_3 に出力する。つまり、ダイオード D_1 、 D_2 は、信号 S_2 に第 2 の直流電源 PWR_2 から出力された直流電圧 V_2 を加算して出力する合成回路として動作する。ここで、インダクタ L_3 に入力される信号 S_2 は、図 17 で示す波形のようになる。

20

【 0 0 6 0 】

インダクタ L_3 は、信号 S_2 として与えられたパルス信号を平滑化し、スプリアス成分を除去して RF アンプ 30 に電流 I_M を供給する。

【 0 0 6 1 】

第 3 の実施の形態の電力増幅器では、図 18 で示すように、振幅変調信号 V_C を第 1 の直流電源 PWR_1 から出力される直流電圧 V_1 に比例する利得で増幅し、さらに増幅後の信号に第 2 の直流電源 PWR_2 から出力される直流電圧 V_2 を加算して変調電源信号 V_{OUT} を生成する。この変調電源信号 V_{OUT} は、RF アンプ 30 の電源端子 5 に供給される。そのため、RF アンプ 30 の出力信号は、変調電源信号 V_{OUT} によって振幅変調される。

30

【 0 0 6 2 】

ここで、RF アンプ 30 に電源電圧として供給される変調電源信号 V_{OUT} は、第 2 の直流電源 PWR_2 が出力する直流電圧 V_2 よりも低くならないように制限された信号であるため、変調電源信号 V_{OUT} の電圧が低下したときに RF アンプ 30 の出力信号で発生する歪が抑制される。

【 0 0 6 3 】

ところで、電源変調器 50 の電力損失は、NMOS トランジスタ N_1 並びにダイオード D_1 、 D_2 のスイッチング損失が主な要因となる。NMOS トランジスタ N_1 のスイッチング損失 LSW は、式 (1) で示される。

40

【 数 1 】

$$LSW = \frac{1}{6R} f_{sw} \times \Delta t \times V_1^2 \dots (1)$$

但し、 R は RF アンプ 30 の負荷のインピーダンス、 f_{sw} はパルス変調器 34 が出力するパルス変調信号の平均スイッチング周波数、 t はオン時及びオフ時のスイッチング

50

時間の合計である。

【 0 0 6 4 】

また、ダイオード D 1 のスイッチング損失 L_{d1} は、式 (2) で示される。

【 数 2 】

$$L_{d1} = \frac{1}{6R} f_{sw} \times \Delta t \times V_1(V_1 + V_2) \dots (2)$$

10

【 0 0 6 5 】

一方、ダイオード D 2 のスイッチング損失 L_{d2} は、式 (3) で示される。

【 数 3 】

$$L_{d2} = \frac{1}{6R} f_{sw} \times \Delta t \times V_1 \times V_2 \dots (3)$$

【 0 0 6 6 】

従って、電源変調器 4 1 0 の電力損失の合計 L_{total} は、下記式 (4) で示される。

【 数 4 】

$$L_{total} = \frac{1}{3R} f_{sw} \times \Delta t \times V_1(V_1 + V_2) \dots (4)$$

20

【 0 0 6 7 】

一方、電源変調器 4 1 0 から出力される電力 P_{out} は、式 (5) で示される。

【 数 5 】

$$P_{out} = d \frac{(V_1 + V_2)^2}{R} + (1 - d) \frac{V_1^2}{R} \dots (5)$$

30

但し、 d はパルス変調信号の平均デューティである。

【 0 0 6 8 】

従って、式 (5) で示す電源変調器 5 0 の出力電力 P_{out} と、式 (4) で示す電力損失 L_{total} の比 P_{out}/L_{total} は、式 (6) で示される。

【 数 6 】

$$\frac{P_{out}}{L_{total}} = \frac{3}{f_{sw} \times \Delta t} \left[(2d + 1)r + \frac{1 - d}{r + 1} - 1 \right] \dots (6)$$

40

但し、 $r = V_2/V_1 (> 0)$ である。

50

【 0 0 6 9 】

式(6)からわかるように、 P_{out}/L_{total} は r の値に比例して単調に増加する関数である。また、式(7)で示すように、電力効率 η は P_{out}/L_{total} の値に比例して単調に増加する関数である。そのため、電力効率 η は r の値に比例して単調に増加する関数となる。

【数7】

$$\eta = \frac{P_{out}}{P_{out} + L_{total}} = \frac{1}{1 + (P_{out}/L_{total})^{-1}} \dots (7)$$

10

【 0 0 7 0 】

すなわち、実施の形態3にかかる電力増幅器は、第2の直流電源PWR2からダイオードD1、D2に直流電圧V2を供給することで、 r の値を大きくした構成である。従って、実施の形態3の電力増幅器では、電力効率 η を向上させることができる。

【 0 0 7 1 】

例えば、第2の直流電源PWR2がないとき($V2 = 0V$)の電源変調器40(実施の形態2)の電力効率が50~70%であり、第2の直流電源PWR2を用いたとき($V2 = 5V \sim 10V$)の電源変調器50の電力効率が85~95%に改善されることが実験で

20

確認されている。

【 0 0 7 2 】

なお、実施の形態3の電力増幅器全体の電力効率は、主として電源変調器50の電力効率とRFアンプ30の電力効率とに依存し、(電源変調器50の電力効率)×(RFアンプ30の電力効率)で示される。電源変調器50の電力効率は、上述したように第2の直流電源PWR2の出力電圧 $V2 = 0V$ のとき、50~70%であり、 $V2 = 5 \sim 10V$ に設定すると85~95%に改善する。一方、RFアンプ30の電力効率は、一般に、第2の直流電源PWR2の出力電圧 $V2$ の値を高くするほど低下する。従って、実施の形態3の電力増幅器では、RFアンプ30で低下する電力効率よりも電源変調器50で向上する電力効率のほうが大きくなるように、第2の直流電源PWR2が出力する直流電圧 $V2$ の

30

値を設定すれば、電力増幅器全体の電力効率を改善できる。

【 0 0 7 3 】

実施の形態3の変形例

図19に示す実施の形態3の変形例にかかる電源変調器50aについて説明する。電源変調器50aは、電源変調器50に代えて用いられるものである。電源変調器50aは、電源変調器50の電流源28に代えて電流源28aを有する。電流源28aは、パルス変調器34に代えてパルス信号源38を有する。電源変調器50aにおいて抵抗Rsは除去して短絡しても良く、もしくは設置しても良い。

【 0 0 7 4 】

実施の形態3の変形例においても、実施の形態1の変形例と同じく、低周波振幅変調信号VC_Lと高周波振幅変調信号VC_Hとパルス信号VGの出力タイミングを調整する事で、電流IMと振幅変調信号VCとの遅延に起因する誤差を補正し、低周波電圧源21と高周波電圧源22の消費電力を抑制する事ができる。

40

【 0 0 7 5 】

なお、本発明は上記実施の形態に限られたものではなく、趣旨を逸脱しない範囲で適宜変更することが可能である。例えば、上記実施の形態では電源変調器の電流源としてスイッチングレギュレータを用いることで電力効率を改善することができるが、電流源としてリアレギュレータを用いたとしても電圧源(低周波電圧源21及び高周波電圧源22を含む)の電力効率の改善の効果は損なわれない。

【 0 0 7 6 】

50

この出願は、2009年2月5日に出願された日本出願特願2009-024691を基礎とする優先権を主張し、その開示の全てをここに取り込む。

【産業上の利用可能性】

【0077】

本発明は、無線通信機に用いられる送信用電力増幅器に利用することができる。

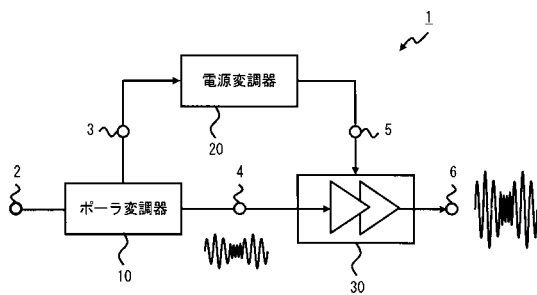
【符号の説明】

【0078】

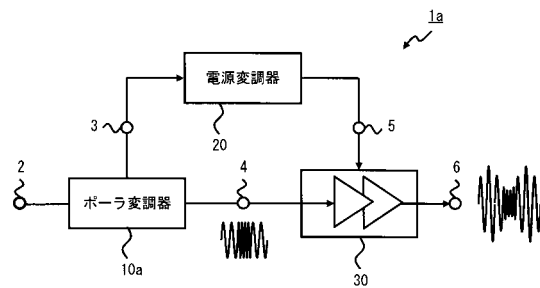
1、1 a	電力増幅器	
2	入力端子	
3 - 5	端子	10
6	出力端子	
7	遅延回路	
10、10 a	ポーラ変調器	
20、20 a、20 b、40、40 a、50、50 a	電源変調器	
21	低周波電圧源	
22	高周波電圧源	
23	合成回路	
24、24 a、27、27 a、28、28 a	電流源	
25	低域通過フィルタ	
26	高域通過フィルタ	20
30	RFアンプ	
31	低周波信号源	
32	高周波信号源	
33	バッファ回路	
34	パルス変調器	
35	ローサイドゲートドライバ	
36	ハイサイドゲートドライバ	
37	トランス	
38	パルス信号源	
210	電圧源	30
311	信号源	
312	バッファ回路	
CH、CL	コンデンサ	
D1、D2	ダイオード	
L1~L3	インダクタ	
N1	NMOSトランジスタ	
ND1	電圧合成ノード	
ND2	電圧電流合成ノード	
P1	PMOSトランジスタ	
PWR1、PWR2	直流電源	40
Rs	抵抗	
VDD	直流電源端子	
V1、V2	直流電圧	
IC	誤差電流	
IC_H	高周波誤差電流	
IC_L	低周波誤差電流	
IM	電流	
IRL	電流	
VC	振幅変調信号	
VC_H	高周波振幅変調信号	50

VC_L 低周波振幅変調信号
VOUT 変調電源信号

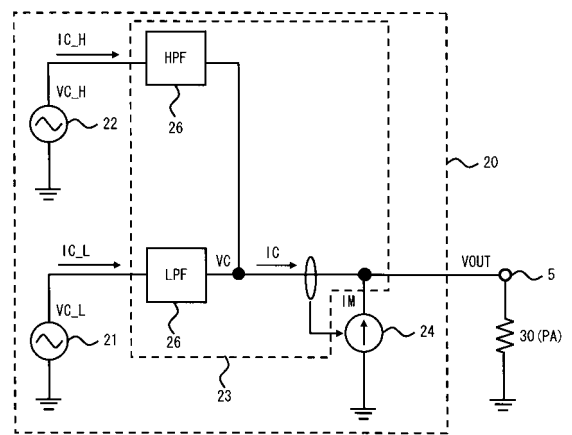
【図1】



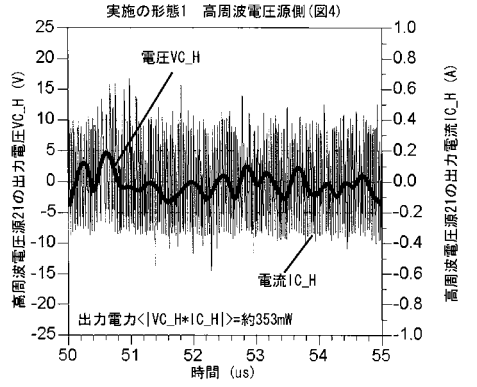
【図2】



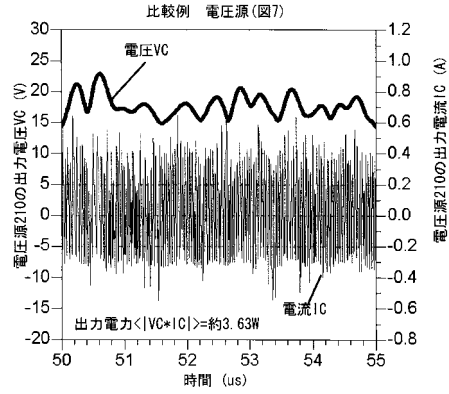
【図3】



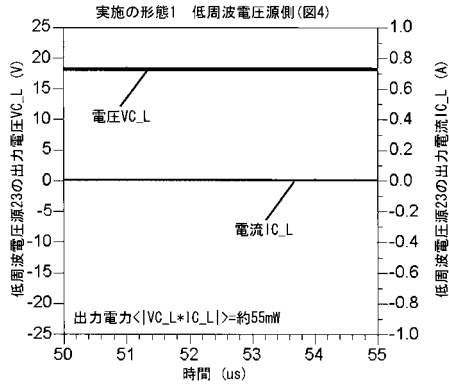
【図10】



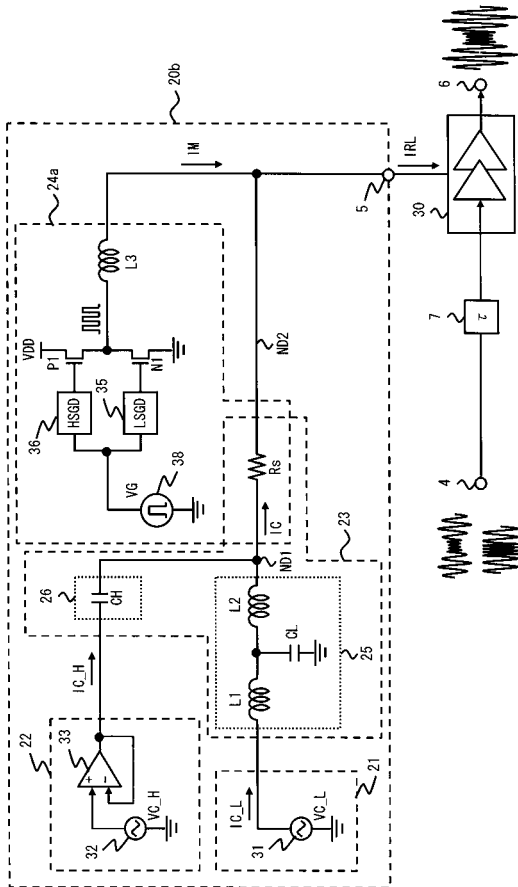
【図12】



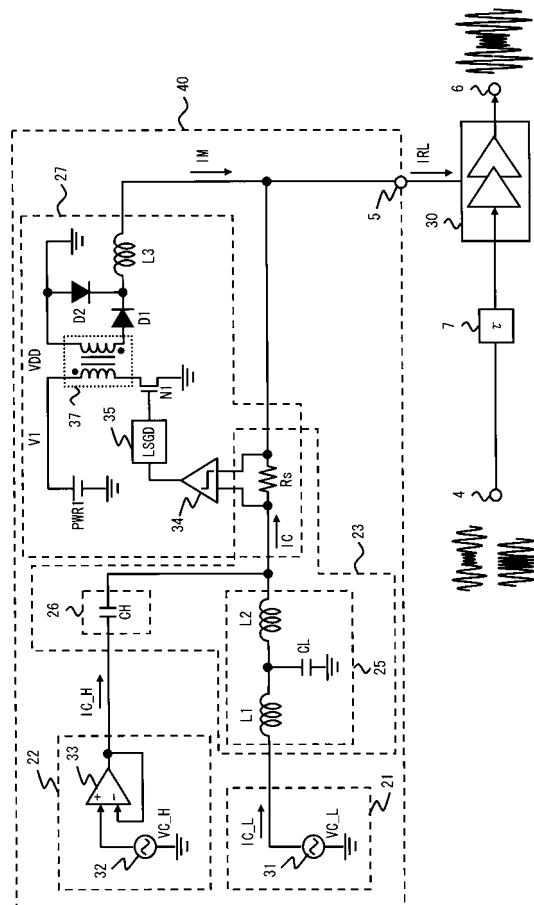
【図11】



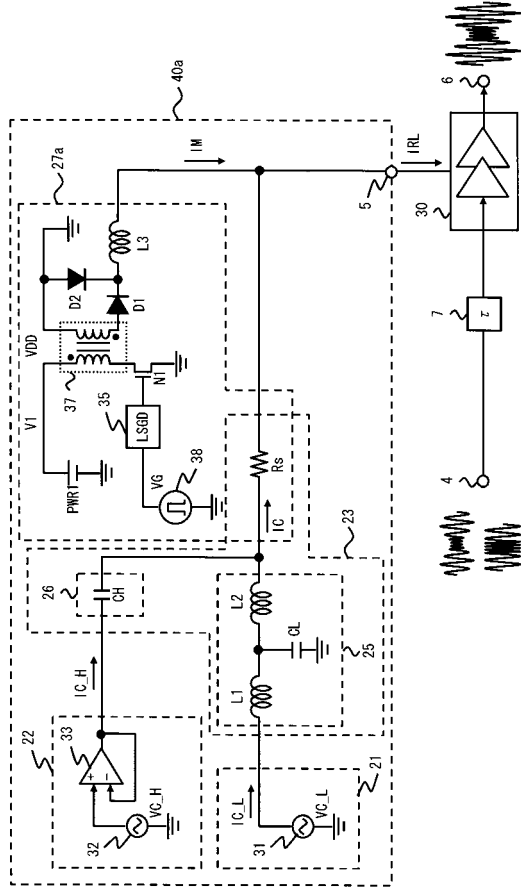
【図13】



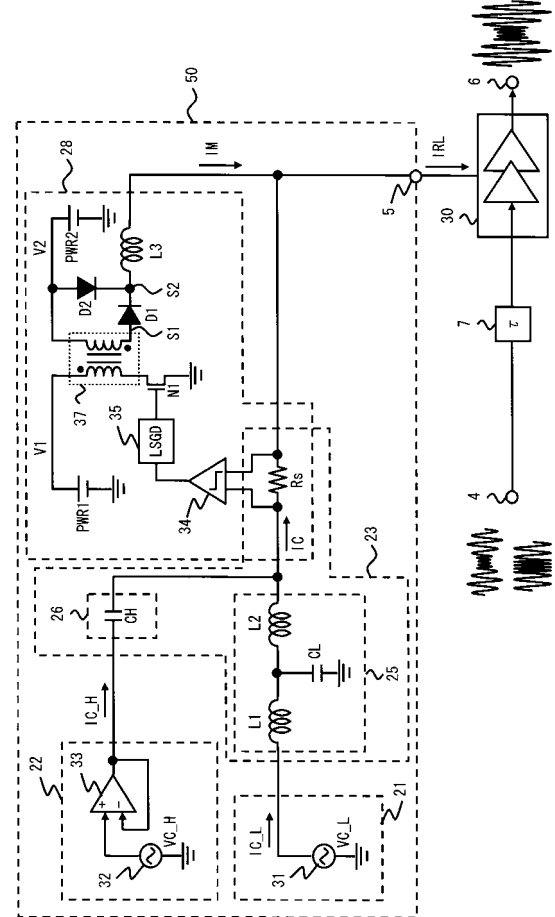
【図14】



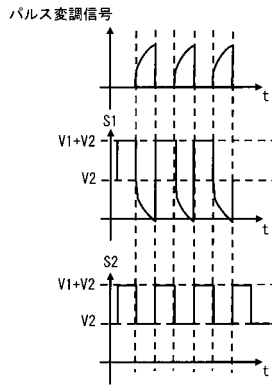
【図15】



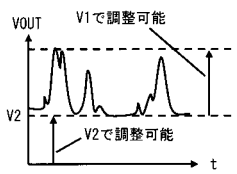
【図16】



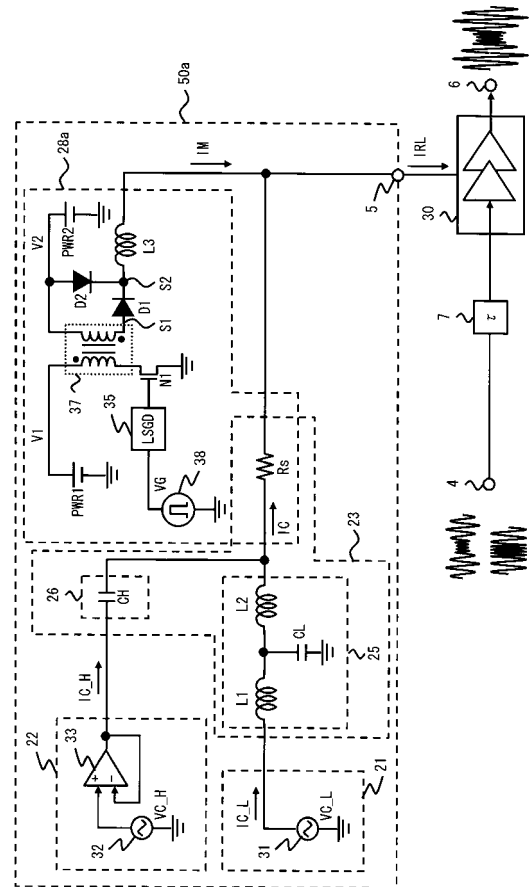
【図17】



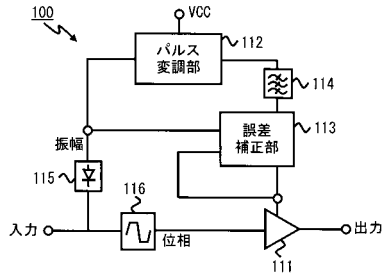
【図18】



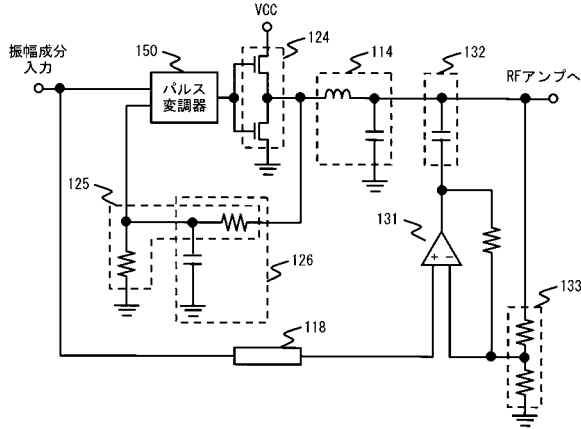
【図19】



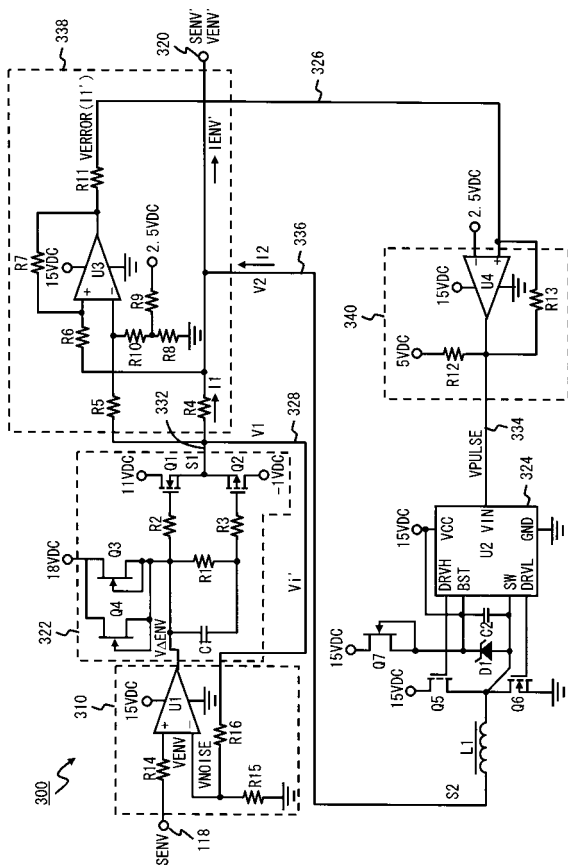
【図20】



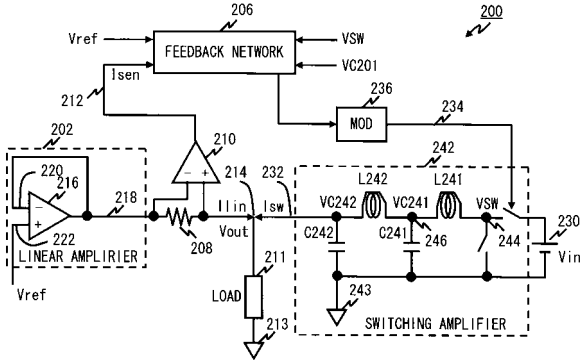
【図21】



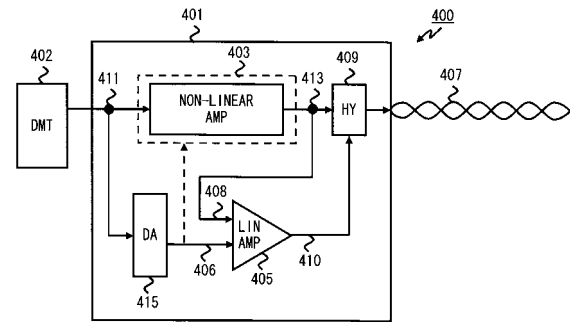
【図23】



【図22】



【図24】



フロントページの続き

審査官 緒方 寿彦

- (56)参考文献 米国特許第05905407(US,A)
国際公開第2008/105073(WO,A1)
特開平07-283656(JP,A)
特開2003-533116(JP,A)
特開2006-514472(JP,A)
特開2007-215158(JP,A)

(58)調査した分野(Int.Cl.,DB名)

H03F	1/06
H03F	1/02
H03F	3/21