

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2014年5月15日(15.05.2014)



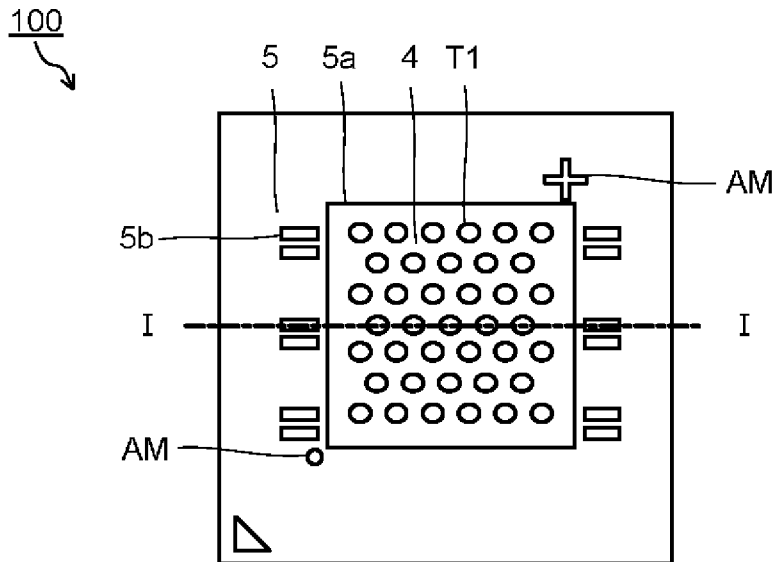
(10) 国際公開番号  
WO 2014/073126 A1

- (51) 国際特許分類:  
H01L 23/12 (2006.01) H05K 3/46 (2006.01)  
H01L 21/60 (2006.01)
- (21) 国際出願番号: PCT/JP2013/003136
- (22) 国際出願日: 2013年5月17日(17.05.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2012-247052 2012年11月9日(09.11.2012) JP
- (71) 出願人: 日本特殊陶業株式会社 (NGK SPARK PLUG CO., LTD.) [JP/JP]; 〒4678525 愛知県名古屋市瑞穂区高辻町14番18号 Aichi (JP).
- (72) 発明者: 伊藤 達也(ITO, Tatsuya); 〒4678525 愛知県名古屋市瑞穂区高辻町14番18号日本特殊陶業株式会社内 Aichi (JP). 永井 誠(NAGAI, Makoto); 〒4678525 愛知県名古屋市瑞穂区高辻町14番18号日本特殊陶業株式会社内 Aichi (JP). 森 聖二(MORI, Seiji); 〒4678525 愛知県名古屋市瑞穂区高辻町14番18号日本特殊陶業株式会社内 Aichi (JP).
- (74) 代理人: 青木 昇, 外(AOKI, Noboru et al.); 〒4858510 愛知県小牧市大字岩崎2808日本特殊陶業株式会社内 Aichi (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロピア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,

[続葉有]

(54) Title: WIRING BOARD

(54) 発明の名称: 配線基板



(57) Abstract: The purpose of the present invention is to provide a wiring board with which the degree of freedom of wiring layout is improved. This wiring board is provided with a stacked body having, stacked therein, at least one insulation layer and at least one conductor layer. The wiring board is characterized by being provided with a plurality of wires formed upon the stacked body, and a columnar connection terminal formed directly upon at least one wire from among the plurality of wires. The wiring board is further characterized in that the width of the at least one wire in a location where the connection terminal is formed is less than the length of the connection terminal in the width direction.

(57) 要約: 配線レイアウトの自由度を向上させた配線基板を提供すること。本発明に係る配線基板は、絶縁層及び導体層がそれぞれ1層以上積層された積層体を有する配線基板であって、前記積層体上に形成された複数の配線と、前記複数の配線の少なくとも一部の配線上に直接形成された柱状の接続端子と、を備え、前記少なくとも一部の配線の前記接続端子が形成される位置における幅は、前記接続端子の前記幅方向における長さ未満であることを特徴とする。

WO 2014/073126 A1

GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG). 添付公開書類:  
— 国際調査報告 (条約第 21 条(3))

## 明 細 書

**発明の名称**：配線基板

**技術分野**

[0001] 本発明は、主面に半導体チップを接続するための接続端子が形成された配線基板に関する。

**背景技術**

[0002] 通常、配線基板の主面（表面）には、半導体チップとの接続用の端子（以下、バンプと称する）が形成されている。このバンプは、ソルダーレジストの開口面積よりもサイズ（面積）の大きなランドと呼ばれる円形や四角形の銅箔上に、上端がソルダーレジストよりも高い位置となるように半田で形成されている。

[0003] ところで、近年では、このバンプの高密度化が進んでおり、配置されるバンプの間隔（ピッチ）を狭くすることが要求されている。しかしながら、上述のようにバンプを形成するためには、バンプよりも一回り大きなランドを下地配線に設ける必要がある。このため、バンプの高密度化が困難となっている。

[0004] また、ランドを避けて配線を引き回す必要があるため、配線のレイアウトが制限される。このため、引き回し切れない配線を形成するために配線層を余分に設ける必要がある。そこで、ランドを設けずに下地配線上に直接バンプを形成することで、高密度配線を得ることが提案されている（特許文献1参照）。

**先行技術文献**

**特許文献**

[0005] 特許文献1：特開2003-347334号公報

**発明の概要**

**発明が解決しようとする課題**

[0006] しかしながら、特許文献1に提案される手法では、バンプの直径が配線幅よ

りも小さいため半導体チップとの接続信頼性が低下するという問題がある。また、バンプの直径を大きくする場合は、配線幅が太くなる為、配線レイアウトの自由度が制限されてしまうという問題がある。

[0007] 本発明は、上記の事情に対処してなされたものであり、配線レイアウトの自由度を向上できる配線基板を提供することを目的とする。

### 課題を解決するための手段

[0008] 上記目的を達成すべく、本発明の配線基板は、絶縁層及び導体層がそれぞれ1層以上積層された積層体を有する配線基板であって、前記積層体上に形成された複数の配線と、前記複数の配線の少なくとも一部の配線上に直接形成された柱状の接続端子と、を備え、前記少なくとも一部の配線の前記接続端子が形成される位置における幅は、前記接続端子の前記幅方向における長さ未満であることを特徴とする。

[0009] 本発明によれば、配線上に接続端子を直接形成しているので、接続端子のためのランドを設ける必要がなく、配線レイアウトの自由度が向上する。また、接続端子が形成される位置における配線の幅を、配線の幅方向と一致する方向における接続端子の長さ未満とし、接続端子が小さくなり接続信頼性が低下するのを抑制することができる。

[0010] なお、本発明の一態様においては、接続端子が形成される位置における配線の幅は、配線の幅方向と一致する方向における接続端子の長さの0.5倍以上1.0倍未満であることを特徴とする。接続端子が形成される位置における配線の幅を、接続端子の配線の幅方向における長さの0.5倍以上1.0倍未満とすることで、接続端子が小さくなり接続信頼性が低下するのを抑制することができるとともに、配線幅に比べて接続端子が大きくなりすぎ、接続端子が傾いたり、倒れたりしてしまうことを抑制することができる。

[0011] また、本発明の他の態様においては、接続端子が形成される位置に、配線幅が太くなった第1の幅太部を有することを特徴とする。接続端子が形成される位置に配線幅が太くなった第1の幅太部を有することで、径の大きい接続端子を配線上に直接形成することができる。また、接続端子と導体層を形成

する配線との接続信頼性が向上する。

- [0012] また、本発明のその他の態様においては、配線の延伸方向における第1の幅太部の長さは、前記延伸方向における接続端子の長さの0.5倍以上2.0倍以下であることを特徴とする。配線の延伸方向における第1の幅太部の長さを、配線の延伸方向と一致する方向における接続端子の長さの0.5倍以上2.0倍以下とすることで、第1の幅太部が延伸方向に長くなりすぎ、配線レイアウトの自由度が低下することを抑制することができる。
- [0013] また、本発明のその他の態様においては、複数の配線を覆い、接続端子の少なくとも一部を露出させるソルダーレジスト層をさらに備えることを特徴とする。接続端子の少なくとも一部を露出させるソルダーレジスト層を備えることで、接続端子が剥がれにくくなる。
- [0014] また、本発明のその他の態様においては、接続端子は、少なくとも一部がソルダーレジスト層の表面から突出していることを特徴とする。接続端子を、ソルダーレジスト層の表面から突出させることで、相手側端子との接続が容易となる。
- [0015] また、本発明のその他の態様においては、前記接続端子は、シグナル用接続端子として、積層体上に設定される矩形状の部品搭載領域の外周部にのみ複数配列され、部品搭載領域の中央部には、電源及びグランド用接続パッドが複数配列されることを特徴とする。
- [0016] 接続端子を、部品搭載領域の外周部にのみ複数配列されるため、配線長が長くなり配線の引き回しが難しいシグナル用接続端子として使用することで、配線の引き回しが容易となり、配線レイアウトの自由度を向上することができる。また、部品搭載領域の中央部に、電源及びグランド用接続パッドが複数配列することで、電源及びグランド用の配線長を短くすることができる。
- [0017] また、本発明のその他の態様においては、前記積層体は、複数の前記導体層と複数の前記絶縁層とが交互に積層されてなるとともに、前記導体層を形成する複数の配線上に直接形成され、前記絶縁層を貫通して前記導体層間を接続するビア導体を備え、前記導体層を形成する配線の前記ビア導体が形成さ

れる位置における幅は、前記ビア導体の前記幅方向における長さの0.5倍以上1.0倍未満であることを特徴とする。

[0018] 導体層を形成する配線のビア導体が形成される位置における幅を、ビア導体の幅方向における長さの0.5倍以上1.0倍未満とすることで、ビア導体間の狭ピッチ化を可能とし、配線レイアウトの自由度が向上する。また、ビア導体と導体層を形成する配線との接続信頼性が低下するのを抑制することができる。

[0019] また、本発明のその他の態様においては、前記導体層を形成する配線は、前記ビア導体が形成される位置に、配線幅が太くなった第2の幅太部を有することを特徴とする。ビア導体が形成される位置に配線幅が太くなった第2の幅太部を有することで、径の大きいビア導体を配線上に直接形成することができる。また、ビア導体と導体層を形成する配線との接続信頼性が向上する。

[0020] さらに、本発明のその他の態様においては、前記第2の幅太部の前記導体層を形成する配線の延伸方向における長さは、前記ビア導体の前記延伸方向における長さの0.5倍以上2.0倍以下であることを特徴とする。第2の幅太部の導体層を形成する配線の延伸方向における長さを、ビア導体の延伸方向における長さの0.5倍以上2.0倍以下とすることで、第2の幅太部が延伸方向に長くなりすぎ、配線レイアウトの自由度が低下することを抑制することができる。

### 発明の効果

[0021] 以上説明したように、本発明によれば、配線レイアウトの自由度を向上できる配線基板を提供することができる。

### 図面の簡単な説明

[0022] [図1]第1の実施形態に係る配線基板の平面図（表面側）。

[図2]第1の実施形態に係る配線基板の一部断面図。

[図3]第1の実施形態に係る配線基板の表面側の接続端子の構成図。

[図4]第1の実施形態に係る配線基板の表面側の接続端子と配線との平面図。

- [図5]第1の実施形態に係る配線基板の製造工程図（コア基板工程）。
- [図6]第1の実施形態に係る配線基板の製造工程図（ビルドアップ工程）。
- [図7]第1の実施形態に係る配線基板の製造工程図（凸めっき層形成工程）。
- [図8]第1の実施形態に係る配線基板の製造工程図（充填工程）。
- [図9]第4の充填方法の説明図である。
- [図10]第1の実施形態に係る配線基板の製造工程図（ソルダーレジスト層工程）。
- [図11]第1の実施形態に係る配線基板の製造工程図（めっき工程）。
- [図12]第1の実施形態の変形例に係る配線基板の一部断面図。
- [図13]第1の実施形態の変形例に係る配線基板の配線とビア導体との平面図。
- [図14]第1の実施形態の変形例に係る配線基板の配線とビア導体との拡大平面図。
- [図15]第1の実施形態の変形例に係る配線基板の製造工程図（ビルドアップ工程）。
- [図16]第1の実施形態の変形例に係る配線基板の製造工程図（ビルドアップ工程）。
- [図17]第2の実施形態に係る配線基板の平面図（表面側）。
- [図18]第3の実施形態に係る配線基板の平面図（表面側）。
- [図19]第3の実施形態に係る配線基板の一部断面図。
- [図20]第4の実施形態に係る配線基板の平面図（表面側）。
- [図21]第5の実施形態に係る配線基板の一部拡大図。
- [図22]その他の実施形態に係る配線基板の充填部材の上面形状を示す図。

### 発明を実施するための形態

- [0023] 以下、本発明の実施形態について図面を参照しながら詳細に説明する。なお、以下の説明では、コア基板上にビルドアップ層を形成した配線基板を例に、本発明の実施形態を説明するが、複数の接続端子が形成された配線基板であればよく、例えば、コア基板を有しない配線基板であってもよい。

[0024] (第1の実施形態) 図1は、第1の実施形態に係る配線基板100の平面図(表面側)である。図2は、図1の線分1-1における配線基板100の一部断面図である。図3は、配線基板100の表面側に形成された接続端子T1の構成図である。図3(a)は、接続端子T1の上面図である。図3(b)は、図3(a)の線分1-1-1における断面図である。なお、以下の説明では、半導体チップ(部品)が接続される側を表面側とし、マザーボードやソケット等(以下、マザーボード等と称する)が接続される側を裏面側とする。

[0025] (配線基板100の構成) 図1~3に示す配線基板100は、コア基板2と、半導体チップ(不図示)との接続端子T1が複数形成され、コア基板2の表面側に積層されるビルドアップ層3(表面側)と、ビルドアップ層3に積層され、複数の接続端子T1間を充填する充填部材4と、充填部材4に積層され、接続端子T1を露出する開口5aが形成されたソルダーレジスト層5と、マザーボード等(不図示)との接続端子T11が複数形成され、コア基板2の裏面側に積層されるビルドアップ層13(裏面側)と、ビルドアップ層13に積層され、接続端子T11の少なくとも一部を露出する開口14aが形成されたソルダーレジスト層14と、を備える。

[0026] コア基板2は、耐熱性樹脂板(たとえばビスマレイミドートリアジン樹脂板)や、繊維強化樹脂板(たとえばガラス繊維強化エポキシ樹脂)等で構成された板状の樹脂製基板である。コア基板2の表面及び裏面には、金属配線L1、L11をなすコア導体層21、22がそれぞれ形成されている。また、コア基板2には、ドリル等により穿設されたスルーホール23が形成され、その内壁面にはコア導体層21、22を互いに導通させるスルーホール導体24が形成されている。さらに、スルーホール23は、エポキシ樹脂等の樹脂製穴埋め材25により充填されている。

[0027] (表面側の構成) 配線基板100の表面側は、コア導体層21と電氣的に接続する蓋めつき層41が形成され、この蓋めつき41と金属配線L2を構成する導体層32とが、フィルドビア42により電氣的に接続されている。

フィルドビア42は、ビアホール42aとビアホール42a内側にめっきにより充填されたビア導体42bとを有する。

[0028] 配線基板100の導体層32上に形成された接続端子T1は、半導体チップとの接続端子である。半導体チップは、この接続端子T1と電氣的に接続されることにより配線基板100に実装される

。接続端子T1は、半導体チップの実装領域（部品搭載領域）全体に略等間隔に配置されている。接続端子T1は、上面視で円形をなす柱状形状であり、上部が充填部材4の表面から突出した状態で導体層32上に直接形成されている。接続端子T1を導体層32上に直接形成しているため、接続端子T1のためのランドを設ける必要がなく、配線レイアウトの自由度が向上する。

[0029] 図4は、接続端子T1と金属配線L2との平面図である。図4(a)は、接続端子T1が形成される位置に配線幅が太くなった幅太部L2aを有さない金属配線L2の平面図である。図4(b)は、接続端子T1が形成される位置に配線幅が太くなった幅太部（第1の幅太部）L2aを有する金属配線L2の平面図である。

[0030] 図4(a)に示すように、金属配線L2の接続端子T1が形成される位置における幅Wは、接続端子T1の、金属配線L2の幅方向と一致する方向における長さ（径）W1未満であることが好ましい。金属配線L2の接続端子T1が形成される位置における幅Wを、接続端子T1の、金属配線L2の幅方向と一致する方向における長さ（径）W1未満とすることで、接続端子T1の幅が細くなりすぎ、半導体チップとの接続信頼性が低下するのを抑制することができるためである。

[0031] また、接続端子T1が形成される位置における金属配線L2の幅Wは、接続端子T1の、金属配線L2の幅方向と一致する方向における長さW1の0.5倍以上1.0倍未満であることが好ましい。接続端子T1が形成される位置における金属配線L2の幅Wを、接続端子T1の配線の幅方向における長さW1の0.5倍以上1.0倍未満とすることで、接続端子T1が細くなり

半導体チップとの接続信頼性が低下するのを抑制することができるとともに、配線幅 $W$ に比べて接続端子 $T1$ の幅方向における長さ $W1$ が長くなりすぎて、金属配線 $L2$ 上に形成されている接続端子 $T1$ が傾いたり、倒れたりしてしまうことを抑制することができる。

[0032] また、金属配線 $L2$ が細く、金属配線 $L2$ 上に直接接続端子 $T1$ を形成した場合、接続端子 $T1$ が傾いたり、倒れたりしてしまう虞がある際には、図4(b)に示すように、接続端子 $T1$ が形成される位置に、配線幅 $W$ が太くなった幅太部 $L2a$ を設けることができる。接続端子 $T1$ が形成される位置に、配線幅が太くなった幅太部 $L2a$ を有することで、金属配線 $L2$ の線幅が狭い場合や、接続端子 $T1$ の幅方向における長さ $W1$ が長い、つまり接続端子 $T1$ の径が大きい場合にも、金属配線 $L2$ 上に直接接続端子 $T1$ を形成することができる。

[0033] また、金属配線 $L2$ の幅太部 $L2a$ の延伸方向における長さ $W2$ は、接続端子 $T1$ の、金属配線 $L2$ の延伸方向と一致する方向における長さ $W1$ の0.5倍以上2.0倍以下とすることが好ましい。金属配線 $L2$ の延伸方向における幅太部 $L2a$ の長さ $W2$ を、金属配線 $L2$ の延伸方向における接続端子 $T1$ の長さ $W1$ の0.5倍以上2.0倍以下とすることで、幅太部 $L2a$ が延伸方向に長くなり、配線レイアウトの自由度が低下することを抑制することができる。

[0034] また、幅太部 $L2a$ が設けられた金属配線 $L2$ についても、金属配線 $L2$ の接続端子 $T1$ が形成される位置における幅 $W$ は、接続端子 $T1$ の、金属配線 $L2$ の幅方向と一致する方向における長さ(径) $L1$ 未満であることが好ましく、接続端子 $T1$ の、金属配線 $L2$ の幅方向と一致する方向における長さの0.5倍以上1.0倍未満であることがより好ましい。

[0035] 各接続端子 $T1$ は、充填部材4との接着性を向上させるために、その表面が粗化されている。接続端子 $T1$ の表面は、例えば、メックエッチボンド(メック社製)等のエッチング液で処理することで粗化することができる。

[0036] なお、各接続端子 $T1$ の表面を粗化しない場合でも、 $Sn$ (錫)、 $Ti$ (チ

タン)、Cr(クロム)、Ni(ニッケル)のいずれか1つの金属元素を各接続端子T1の表面にコーティングして金属層を形成した後、この金属層の上にカップリング剤処理を施すことで充填部材4との接着性を向上させてもよい。

[0037] さらに、図3(b)に示すように、各接続端子T1は、第1の主面Fの外周に段差Lが形成され、この段差Lを含む接続端子T1の露出面が、金属めっき層Mにより覆われている。半導体チップを配線基板100に実装する際には、半導体チップの接続端子にコートされた半田をリフローすることで半導体チップの接続端子と接続端子T1とが電氣的に接続される。なお、金属めっき層Mは、例えば、Ni層、Sn層、Ag層、Pd層、Au層等の金属層から選択される単一又は複数の層(例えば、Ni層/Au層、Ni層/Pd層/Au層)で構成される。

[0038] また、金属めっき層Mの代わりに、防錆用のOSP(Organic Solderability Preservative)処理を施してもよい。また、段差Lを含む接続端子T1の露出面に半田をコートしてもよく、さらに、段差Lを含む接続端子T1の露出面を金属めっき層Mで覆った後、この金属めっき層Mに半田をコートしてもよい。なお、接続端子T1の露出面に半田をコートする方法については、後述する。

[0039] 充填部材4は、ビルドアップ層3の表層に形成された各接続端子T1の側面と密着した状態で、接続端子T1間に充填されている。充填部材4の厚みD2は、接続端子T1の厚み(高さ)D1よりも薄くなっている。なお、充填部材4の充填方法については後述する。

[0040] ソルダーレジスト層5は、接続端子T1と接続される配線パターンの表面側を覆うとともに、半導体チップの実装領域に略等間隔で配置された接続端子T1を露出させる開口5aと、チップキャパシタ実装用のパッドP1を露出させる開口5bとを有している。ソルダーレジスト層5の開口5aは、同一開口内に複数の接続端子T1を配置するNSMD(ノン・ソルダー・マスク・ディファインド)形状となっている。また、ソルダーレジスト層5上には

アライメントマークAMが形成されている。なお、アライメントマークAMは、必ずしも必要ではない。

[0041] (裏面側の構成) 配線基板100の裏面側は、コア導体層22と電氣的に接続する蓋めっき層141が形成され、この蓋めっき141と導体層132とが、フィロドビア142により電氣的に接続されている。フィロドビア142は、ビアホール142aとビアホール142a内側にめっきにより充填されたビア導体142bとを有する。また、導体層132上には、ビアを介さずに、マザーボード等(不図示)との接続端子T11が直接形成されている。

[0042] 接続端子T11は、配線基板100をマザーボード等に接続するための裏面ランド(PGAパッド、BGAパッド)として利用されるものであり、配線基板100の略中心部を除く外周領域に形成され、前記略中央部を囲むようにして矩形状に配列されている。また、接続端子T11の表面の少なくとも一部は、金属めっき層Mにより覆われている。

[0043] ソルダレジスト層14は、フィルム状のソルダレジストをビルドアップ層13の表面上に積層して形成されている。ソルダレジスト層14には、各接続端子T11の表面の一部を露出させる開口14aが形成されている。このため、各接続端子T11は、表面の一部が開口14aによりソルダレジスト層14から露出した状態となっている。つまり、ソルダレジスト層14の開口14aは、各接続端子T11の表面の一部を露出したSMD形状となっている。なお、ソルダレジスト層5の開口5aとは異なり、ソルダレジスト層14の開口14aは、接続端子T11毎に形成されている。

[0044] 開口14a内には、たとえばSn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-Sbなど実質的にPbを含有しない半田からなる半田ボールBが、金属めっき層Mを介して接続端子T11と電氣的に接続するようにして形成されている。なお、配線基板100をマザーボード等を実装する際は、配線基板100の半田ボールBをリフローすることで、接続端子T11をマザーボード等の接続端子に電氣的に接続する。

- [0045] (配線基板の製造方法) 図2、図5～図11は、第1の実施形態に係る配線基板100の製造工程を示す図である。以下、図2、図5～図11を参照して、配線基板100の製造方法について説明する。
- [0046] (コア基板工程：図5) 板状の樹脂製基板の表面及び裏面に銅箔が貼付された銅張積層板を準備する。また、銅張積層板に対してドリルを用いて孔あけ加工を行い、スルーホール23となる貫通孔を所定位置にあらかじめ形成しておく。そして、従来公知の手法に従って無電解銅めっき及び電解銅めっきを行うことでスルーホール23内壁にスルーホール導体24を形成し、銅張積層板の両面に銅めっき層を形成する(図5(a)参照)。
- [0047] その後、スルーホール導体24内をエポキシ樹脂等の樹脂穴埋め材25で充填する。さらに、従来公知の手法に従って電解銅めっきを行い、蓋めっき層41を形成する。次に、銅張積層板の両面の銅箔上に形成された(蓋めっき層41を含む)銅めっきを所望の形状にエッチングして銅張積層板の表面及び裏面に金属配線L1、L11をなすコア導体層21、22をそれぞれ形成し、コア基板2を得る(図5(b)参照)。なお、スルーホール23形成工程の後、加工部分のスミアを除去するデスミア処理を行うことが望ましい。
- [0048] (ビルドアップ工程：図6) コア基板2の表面及び裏面に、樹脂絶縁層31、131となるエポキシ樹脂を主成分とするフィルム状絶縁樹脂材料をそれぞれ重ね合わせて配置する。そして、この積層物を真空圧着熱プレス機で加圧加熱し、フィルム状絶縁樹脂材料を熱硬化させながら圧着する。次に、従来周知のレーザー加工装置を用いてレーザー照射を行い、樹脂絶縁層31、131にビアホール42a、142aをそれぞれ形成する(図6参照(a))。
- [0049] 続いて、樹脂絶縁層31、131の表面を粗化した後、無電解めっきを行い、ビアホール42a、142aの内壁を含む樹脂絶縁層31、131上に無電解銅めっき層を形成する。次に感光性樹脂を樹脂絶縁層31、131上に形成された無電解銅めっき層上にラミネートして、露光・現像を行い、所望の形状に、樹脂マスクMR1、MR11を形成する。その後、この樹脂マス

クMR 1, MR 1 1をマスクとして、電解めっきにより、銅をめっきして、所望の銅めっきパターン（金属配線L 2, L 1 2）を得る（図6（b）参照）。

[0050]（凸めっき層形成工程：図7） 次に、樹脂マスクMR 1, MR 1 1を剥離せずに、フォトレジストをラミネートして、露光・現像を行い、所望の形状に樹脂マスクMR 2, MR 1 2を形成する。その後、この樹脂マスクMR 2, MR 1 2をマスクとして、電解めっきにより、銅をめっきして、所望の銅めっきパターンを得る（図7（a）参照）。

[0051] 次に、樹脂マスクMR 1, MR 2, MR 1 1, MR 1 2を剥離し、樹脂マスクMR 1, MR 1 1下に存在している無電解銅めっき層を除去して、導体層3 2, 1 3 2上に接続端子T 1、パッドP 1を有する導体層3 4及び接続端子T 1 1を有する導体層1 3 4それぞれ形成する（図7（b）参照）。

[0052]（充填工程：図8） 次に、ビルドアップ層3の表層をなす複数の接続端子T 1間を、接続端子T 1の主面Fよりも低い位置まで充填部材4で充填する。なお、接続端子T 1間を充填部材4で充填するために、接続端子T 1の表面（特に、側面）を粗化しておくことが好ましい。接続端子T 1の表面は、例えば、メックエッチボンド（メック社製）等のエッチング液で処理することで粗化することができる。また、各接続端子T 1の表面を粗化する代わりに、Sn（錫）、Ti（チタン）、Cr（クロム）、Ni（ニッケル）のいずれか1つの金属元素を各接続端子T 1の表面にコーティングして金属層を形成した後、この金属層の上にカップリング剤処理を施し、充填部材4との接着性を向上させてもよい。

[0053] 接続端子T 1間に充填部材4を充填する方法としては、種々の手法を採用することができる。以下、この充填部材4を接続端子T 1間に充填する充填方法について説明する。なお、下記の第1～第4の充填方法において、充填部材4となる絶縁性樹脂をコートする方法として、印刷、ラミネート、ロールコート、スピンコート等種々の手法を用いることができる。

- [0054] (第1の充填方法) この第1の充填方法では、表層に接続端子T1が形成されたビルドアップ層3の表面に熱硬化性の絶縁性樹脂を薄くコートして熱硬化させた後、硬化した絶縁性樹脂を接続端子T1よりも低くなるまで研磨することで、充填部材4を接続端子T1間に充填する。
- [0055] (第2の充填方法) この第2の充填方法では、表層に接続端子T1が形成されたビルドアップ層3の表面に熱硬化性の絶縁性樹脂を薄くコートした後、絶縁性樹脂を溶融する溶剤で、接続端子T1上面を覆う余分な絶縁性樹脂を除去した後、熱硬化させることで充填部材4を接続端子T1間に充填する。
- [0056] (第3の充填方法) この第3の充填方法では、表層に接続端子T1が形成されたビルドアップ層3の表面に熱硬化性の絶縁性樹脂を厚くコートして熱硬化させた後、半導体素子の実装領域以外の領域をマスクし、接続端子T1よりも低くなるまで絶縁性樹脂をRIE (Reactive Ion Etching) 等によりドライエッチングすることで、充填部材4を接続端子T1間に充填する。なお、この第3の充填方法で、充填部材4を接続端子T1間に充填する場合、充填部材4とソルダーレジスト層5とが一体的に形成される。
- [0057] (第4の充填方法) 図9は、第4の充填方法の説明図である。以下、図9を参照して、第4の充填方法について説明する。第4の充填方法では、表層に配線導体T1が形成されたビルドアップ層3の表面に光硬化性の絶縁性樹脂を厚くコートした後(図9(a)参照)、後にソルダーレジスト層の開口5aとなるべき領域の内側領域をマスクして絶縁性樹脂を露光・現像して、開口5aの外側領域となるべき絶縁性樹脂を光硬化させる(図9(b)参照)。次に、炭酸ナトリウム水溶液(濃度1重量%)に、この製造途中の配線基板100を短時間(未感光部の絶縁性樹脂表面が若干膨潤する程度の時間)浸漬する(図9(c)参照)。その後、水洗して膨潤した絶縁性樹脂を乳化させる(図9(d)参照)。次に、膨潤・乳化した絶縁性樹脂を製造途中の配線基板100から除去する(図9(e)参照)。光硬化していない絶縁性樹脂の上端の位置が、各配線導体T1の上端より低い位置となるまで上記

浸漬及び水洗を、それぞれ1回、又はそれぞれ数回繰り返す。その後、熱または紫外線により絶縁性樹脂を硬化させる。なお、この第4の充填方法で、充填部材4を接続端子T1間に充填する場合、充填部材4とソルダーレジスト層5とが一体的に形成される。

[0058] (ソルダーレジスト層工程：図10) 充填部材4及びビルドアップ層13の表面に、それぞれフィルム状のソルダーレジストをプレスして積層する。積層したフィルム状のソルダーレジストを露光・現像して、各接続端子T1の表面及び側面を露出させるNSMD形状の開口5aが形成されたソルダーレジスト層5と、各接続端子T11の表面の一部を露出させるSMD形状の開口14aが形成されたソルダーレジスト層14とを得る。なお、充填工程において上述した第3、第4の充填方法を採用した場合、充填部材4及びソルダーレジスト層5が一体的に形成されるため、この工程において、ソルダーレジスト層5を積層する必要はない。

[0059] (めっき工程：図11) 次に、接続端子T1の露出面を過硫酸ナトリウム等によりエッチングして、接続端子T1表面の酸化膜等の不純物を除去するとともに、接続端子T1の主面Fの周囲に段差Lを形成する(図3参照)。その後、還元剤を用いた無電解還元めっきにより、接続端子T1、T11の露出面に金属めっき層Mを形成する。無電解置換めっきにより接続端子T1の露出面に金属めっき層Mを形成する場合は、接続端子T1の露出面の金属が置換されて金属めっき層Mが形成される。このため、接続端子T1の露出面を過硫酸ナトリウム等によりエッチングしなくとも、接続端子T1の主面Fの周囲に段差Lが形成される。

[0060] また、接続端子T1の露出面に半田をコートする場合は、コートする半田層の厚みに応じて、以下の2通りの方法を選択することができる。

[0061] (第1のコート方法) 厚みが5~30 $\mu$ mの半田層を接続端子T1の露出面にコートする場合、接続端子T1の露出面を少しだけエッチング(ソフトエッチング)し、接続端子T1の露出面に形成された酸化膜を除去する。この際、接続端子T1の主面Fの周囲に段差Lが形成される。次にSn(錫)

粉末、A g（銀）、C u（銅）などの金属を含むイオン性化合物及びフラックスを混合したペースト（例えば、ハリマ化成株式会社：スーパーソルダー（製品名））を、接続端子T 1の露出面全面を覆うように、SMD形状の開口5 a内全体に薄く塗布する。その後、リフローを行い、接続端子T 1の露出面にS nとA g、もしくは、S n、A g及びC uの合金からなる半田層を形成する。

[0062]（第2のコート方法） 厚みが10  $\mu$ m以下の半田層を接続端子T 1の露出面にコートする場合、接続端子T 1の露出面を少しだけエッチング（ソフトエッチング）し、接続端子T 1の露出面に形成された酸化膜を除去する。この際、接続端子T 1の主面Fの周囲に段差Lが形成される。次に、接続端子T 1の露出面に無電解S n（錫）めっきを行うことによりS nめっき層を形成し、このS nめっき層の全面を覆うようにしてフラックスを塗布する。その後、リフローを行い、接続端子T 1にめっきされたS nめっき層を溶融させて接続端子T 1の主面Fに半田層を形成する。この際、溶融したS nは、表面張力により、接続端子T 1の主面Fに凝集する。

[0063]（バックエンド工程：図2） 半田印刷により、接続端子T 1 1上に形成された金属めっき層M上に半田ペーストを塗布した後、所定の温度と時間でリフローを行い、接続端子T 1 1上に半田ボールBを形成する。

[0064] 以上のように、第1の実施形態に係る配線基板100は、接続端子T 1を、ビアを介さずに導体層32上に直接形成している。このため、接続端子T 1のためのランドを設ける必要がなく、配線レイアウトの自由度が向上する。また、金属配線L 2の接続端子T 1が形成される位置における幅Wを、接続端子T 1の、金属配線L 2の幅方向と一致する方向における長さ（径）W 1未満としている。このため、接続端子T 1が小さくなりすぎ、半導体チップとの接続信頼性が低下するのを抑制することができる。

[0065] また、接続端子T 1が形成される位置における金属配線L 2の幅Wを、接続端子T 1の、金属配線L 2の幅方向と一致する方向における長さW 1の0.5倍以上1.0倍未満としている。このため、接続端子T 1が小さくなり半

導体チップとの接続信頼性が低下するのを抑制することができるとともに、配線幅Wに比べて接続端子T1の、金属配線L2の幅方向と一致する方向における長さW1が長くなりすぎて、金属配線L2上に形成されている接続端子T1が傾いたり、倒れたりしてしまうことを抑制することができる。

[0066] また、接続端子T1が形成される位置に、配線幅Wが太くなった幅太部L2aを設けている。このため、金属配線L2の線幅が狭い場合や、接続端子T1の、金属配線L2の幅方向と一致する方向における長さW1が長い、つまり接続端子T1の径が大きい場合にも、金属配線L2上に直接接続端子T1を形成することができる。

[0067] さらに、金属配線L2の幅太部L2aの延伸方向における長さW2は、接続端子T1の金属配線L2の延伸方向と一致する方向における長さW1の0.5倍以上2.0倍以下としている。このため、幅太部L2aが延伸方向に長くなり、配線レイアウトの自由度が低下することを抑制することができる。

[0068] その他の効果としては、接続端子T1間を充填部材4で充填しているので、半導体チップと接続した際に、半導体チップと配線基板との隙間に充填されることとなるアンダーフィルやNCP (Non-Conductive Paste)、NCF (Non-Conductive Film) の接続端子T1間におけるボイドの発生を防止することができる。このため、リフロー時に、このボイドに半田が流出して接続端子間が短絡(ショート)することを防止できる。また、接続端子T1の露出面積が小さくなるので、接続端子にコートする半田の直径が大きくなり、接続端子T1を狭ピッチ化することができる。

[0069] さらに、接続端子T1の表面に金属めっき層Mを形成する際に、接続端子T1間のめっきダレや、接続端子T1の底部がエッチングされるアンダーカットを防止することができる。さらに、接続端子T1の第1の主面Fの外周に段差Lを形成しているので、接続端子T1にコートする半田の直径が大きくなり、接続端子T1をさらに狭ピッチ化することができる。

[0070] また、接続端子T1の充填部材4との当接面を粗化したうえで、接続端子T

1間に充填部材4を充填しているため、接続端子T1と充填部材4との接着強度が向上する。このため、接続端子1が途中の製造工程で剥がれてしまう虞を抑制できる。また、充填部材4の材質をソルダーレジスト層5と同じとすることで、充填部材4の半田の流れ性がソルダーレジスト層5と同程度となり、充填部材4上に半田が残留して接続端子T1間が短絡（ショート）することを抑制できる。

[0071] また、接続端子T1間に充填される充填部材4の厚みD2を接続端子T1の厚み（高さ）D1よりも薄くしている。つまり、接続端子T1が充填部材4の上面から少し突き出た状態となるようにしている。このため、半導体チップの接続端子の中心と、接続端子T1の中心とがずれた場合でも、半導体チップの接続端子が接続端子T1の端部と当接するので、接続端子T1と半導体チップの接続端子との接続信頼性が向上する。

[0072] （第1の実施形態の変形例） 図1～図11を参照して説明した第1の実施形態では、接続端子T1を導体層32の金属配線L2上に直接形成した配線基板100について説明したが、ビア導体を導体層の金属配線上に直接形成するようにしてもよい。この第1の実施形態の変形例では、ビア導体を導体層の金属配線上に直接形成した配線基板について説明する。

[0073] 図12は、第1の実施形態の変形例に係る配線基板100Aの一部断面図である。図13は、配線基板100Aの配線及びビア導体の平面図である。以下、図12及び図13を参照して第1の実施形態の変形例に係る配線基板100Aの構成について説明する。なお、図1～図11を参照して説明した構成と同じ構成には、同一の符号を付して重複した説明を省略する。

[0074] 図12及び図13に示すように、配線基板100Aは、ビルドアップ層3に、樹脂絶縁層31に積層された金属配線L3を構成する導体層36と、導体層36に積層された樹脂絶縁層37と、導体層36を形成する金属配線L3上に直接形成され、樹脂絶縁層37を貫通して導体層36、32間を接続するフィールドビア43をさらに備えている。フィールドビア43は、ビアホール43aとビアホール43a内側にめっきにより充填されたビア導体43bと

を有する。すなわち、導体層 3 6, 3 2 間は、ビア導体 4 3 b により電氣的に接続される。

[0075] また、配線基板 1 0 0 A は、ビルドアップ層 1 3 に、樹脂絶縁層 1 3 1 に積層された金属配線 L 1 3 を構成する導体層 1 3 6 と、導体層 1 3 6 に積層された樹脂絶縁層 1 3 7 と、導体層 1 3 6 を形成する金属配線 L 1 3 上に直接形成され、樹脂絶縁層 1 3 7 を貫通して導体層 1 3 6, 1 3 2 間を接続するフィールドビア 1 4 3 をさらに備えている。フィールドビア 1 4 3 は、ビアホール 1 4 3 a とビアホール 1 4 3 a 内側にめっきにより充填されたビア導体 1 4 3 b とを有する。すなわち、導体層 1 3 6, 1 3 2 間は、ビア導体 1 4 3 b により電氣的に接続される。

[0076] 図 1 4 は、フィールドビア 4 3, 1 4 3 と金属配線 L 3, L 1 3 との平面図である。

図 1 4 (a) は、フィールドビア 4 3, 1 4 3 が形成される位置に配線幅が太くなった幅太部 L 3 a, L 1 3 a を有さない金属配線 L 3, L 1 3 の平面図である。

図 1 4 (b) は、フィールドビア 4 3, 1 4 3 が形成される位置に配線幅が太くなった幅太部 (第 2 の幅太部) L 3 a, L 1 3 a を有する金属配線 L 3, L 1 3 の平面図である。

[0077] 図 1 4 (a) に示すように、金属配線 L 3, L 1 3 のフィールドビア 4 3, 1 4 3 が形成される位置における幅 W は、フィールドビア 4 3, 1 4 3 の、金属配線 L 3, L 1 3 の幅方向と一致する方向における長さ (径) W 1 未満であることが好ましい。金属配線 L 3, L 1 3 のフィールドビア 4 3, 1 4 3 が形成される位置における幅 W を、フィールドビア 4 3, 1 4 3 の、金属配線 L 3, L 1 3 の幅方向と一致する方向における長さ (径) W 1 未満とすることで、フィールドビア 4 3, 1 4 3 の幅が細くなりすぎ、導体層 3 6 と導体層 3 2 及び導体層 1 3 6 と導体層 1 3 2 の接続信頼性が低下するのを抑制することができる。

[0078] また、フィールドビア 4 3, 1 4 3 が形成される位置における金属配線 L 3,

L 1 3の幅Wは、フィールドビア4 3, 1 4 3の、金属配線L 3, L 1 3の幅方向と一致する方向における長さW 1の0. 5倍以上1. 0倍未満であることが好ましい。フィールドビア4 3, 1 4 3が形成される位置における金属配線L 3, L 1 3の幅Wを、フィールドビア4 3, 1 4 3の配線の幅方向における長さW 1の0. 5倍以上1. 0倍未満とすることで、フィールドビア4 3, 1 4 3が細くなり導体層3 6と導体層3 2及び導体層1 3 6と導体層1 3 2との接続信頼性が低下するのを抑制することができるとともに、配線幅Wに比べてフィールドビア4 3, 1 4 3の幅方向における長さW 1が長くなりすぎて、金属配線L 3, L 1 3上に形成されているフィールドビア4 3, 1 4 3が傾いたり、倒れたりしてしまうことを抑制することができる。

[0079] また、金属配線L 3, L 1 3が細く、金属配線L 3, L 1 3上に直接フィールドビア4 3, 1 4 3を形成した場合、フィールドビア4 3, 1 4 3が傾いたり、倒れたりしてしまう虞がある際には、図1 4 (b) に示すように、フィールドビア4 3, 1 4 3が形成される位置に、配線幅Wが太くなった幅太部L 3 a, L 1 3 aを設けることができる。フィールドビア4 3, 1 4 3が形成される位置に、配線幅が太くなった幅太部L 3 a, L 1 3 aを有することで、金属配線L 3, L 1 3の線幅が狭い場合や、フィールドビア4 3, 1 4 3の幅方向における長さW 1が長い、つまりフィールドビア4 3, 1 4 3の径が大きい場合にも、金属配線L 3, L 1 3上に直接フィールドビア4 3, 1 4 3を形成することができる。

[0080] また、金属配線L 3, L 1 3の幅太部L 3 a, L 1 3 aの延伸方向における長さW 2は、フィールドビア4 3, 1 4 3の、金属配線L 3, L 1 3の延伸方向と一致する方向における長さW 1の0. 5倍以上2. 0倍以下とすることが好ましい。金属配線L 3, L 1 3の延伸方向における幅太部L 3 a, L 1 3 aの長さW 2を、金属配線L 3, L 1 3の延伸方向におけるフィールドビア4 3, 1 4 3の長さW 1の0. 5倍以上2. 0倍以下とすることで、幅太部L 3 a, L 1 3 aが延伸方向に長くなり、配線レイアウトの自由度が低下することを抑制することができる。

- [0081] また、幅太部L 3 a, L 1 3 aが設けられた金属配線L 3, L 1 3についても、金属配線L 3, L 1 3のフィールドビア4 3, 1 4 3が形成される位置における幅Wは、フィールドビア4 3, 1 4 3の、金属配線L 3, L 1 3の幅方向と一致する方向における長さ（径）W1未満であることが好ましく、フィールドビア4 3, 1 4 3の、金属配線L 3, L 1 3の幅方向と一致する方向における長さの0.5倍以上1.0倍未満であることがより好ましい。
- [0082] 図15及び図16は、配線基板100Aの製造工程図である。以下、図15及び図16を参照して配線基板100Aの製造方法について説明する。なお、ビルドアップ工程以外の工程については、図1～図11を参照して説明した配線基板100の製造方法と同じである。ここでは、配線基板100Aの製造方法のうちビルドアップ工程についてのみ説明し、その他の工程については重複した説明を省略する。
- [0083] （ビルドアップ工程：図15） コア基板2の表面及び裏面に、樹脂絶縁層31, 131となるエポキシ樹脂を主成分とするフィルム状絶縁樹脂材料をそれぞれ重ね合わせて配置する。そして、この積層物を真空圧着熱プレス機で加圧加熱し、フィルム状絶縁樹脂材料を熱硬化させながら圧着する。次に、従来周知のレーザー加工装置を用いてレーザー照射を行い、樹脂絶縁層31, 131にビアホール42a, 142aをそれぞれ形成する（図15参照（a））。
- [0084] 続いて、樹脂絶縁層31, 131の表面を粗化した後、無電解めっきを行い、ビアホール42a, 142aの内壁を含む樹脂絶縁層31, 131上に無電解銅めっき層を形成する。次に絶縁性の感光性樹脂を樹脂絶縁層31, 131上に形成された無電解銅めっき層上にラミネートして、露光・現像を行い、所望の形状に樹脂マスクMR3, MR13を形成する。その後、この樹脂マスクMR3, MR13をマスクとして、電解めっきにより、銅をめっきして、所望の銅めっきパターン（金属配線L3, L13）を得る（図15（b）参照）。
- [0085] （ビルドアップ工程：図16） 次に、樹脂マスクMR3, MR13を剥離

せずに、絶縁性の感光性樹脂をラミネートして、露光・現像を行い、所望の形状に樹脂マスクMR4，MR14を形成する。その後、この樹脂マスクMR4，MR14をマスクとして、電解めっきにより、銅をめっきして、所望の銅めっきパターン（フィールドビア43，143）を得る（図16（a）参照）。なお、樹脂マスクMR3とMR4，及びMR13とMR14は、それぞれ絶縁樹脂層37，137となる。

[0086] 続いて、フォトレジストを樹脂絶縁層37，137上にラミネートして、露光・現像を行い、所望の形状に樹脂マスクMR5，MR15を形成する。その後、この樹脂マスクMR5，MR15をマスクとして、電解めっきにより、銅をめっきして、所望の銅めっきパターン（金属配線L2，L12）を得る（図16（b）参照）。

[0087] 以上のように、第1の実施形態の変形例に係る配線基板100Aでは、フィールドビア43，143の形成時にレーザー照射ではなく、露光・現像によりフィールドビア43，143用のビアホール43a，143bを形成しているので、レーザー照射のストッパとなるビアランドを形成する必要がない。このため、フィールドビア43，143を、それぞれ導体層36，136を形成する金属配線L3，L13上に直接形成することができる。

[0088] また、導体層36，136を形成する金属配線L3，L13のフィールドビア43，143が形成される位置における幅を、フィールドビア43，143の幅方向における長さの0.5倍以上1.0倍未満としている。このため、フィールドビア43間及びフィールドビア143間の狭ピッチ化を可能とし、配線レイアウトの自由度が向上する。また、フィールドビア43，143と導体層36，136を形成する金属配線L3，L13、及びフィールドビア43，143と導体層32，132を形成する金属配線L2，L12との接続信頼性が低下するのを抑制することができる。

[0089] また、図14（b）に示すように、配線基板100Aの導体層36，136を形成する金属配線L3，L13は、フィールドビア43，143が形成される位置に、配線幅が太くなった幅太部L3a，L13aを有することができ

る。フィールドビア43, 143が形成される位置に配線幅が太くなった幅太部L3a, L13aを有することで、径の大きいフィールドビア43, 143を金属配線L3, L13上に直接形成することができる。また、フィールドビア43, 143と導体層36, 136を形成する金属配線L3, L13、及びフィールドビア43, 143と導体層32, 132を形成する金属配線L2, L12との接続信頼性が向上する。

[0090] さらに、幅太部L3a, L13aの導体層36, 136を形成する金属配線L3, L13の延伸方向における長さは、フィールドビア43, 143の延伸方向における長さの0.5倍以上2.0倍以下とすることができる。幅太部L3a, L13aの導体層36, 136を形成する金属配線L3, L13の延伸方向における長さを、フィールドビア43, 143の延伸方向における長さの0.5倍以上2.0倍以下とすることで、幅太部L3a, L13aが延伸方向に長くなりすぎ、配線レイアウトの自由度が低下することを抑制することができる。

[0091] なお、上記説明では、フィールドビア43, 143を導体層36, 136を形成する金属配線L3, L13上に直接形成しているが、他のフィールドビア、例えば、フィールドビア42, 142についても導体層21, 22を形成する金属配線L1, L11上に直接形成するように構成してもよい。

[0092] (第2の実施形態) 図17は、第2の実施形態に係る配線基板200の平面図(表面側)である。図17に示すように、接続端子T1は、シグナル用接続端子T1(破線で記載)として、該配線基板200に実装される半導体チップ(部品)の実装領域(部品搭載領域)の外周部にのみ複数配列し、実装領域の中央部には、電源及びグランド用接続パッドP2(実線で記載)を複数配列する構成とすることが好ましい。接続端子T1を配線長が長くなり配線の引き回しが難しいシグナル用接続端子T1として使用することで、配線の引き回しが容易となり、配線レイアウトの自由度を向上することができる。また、実装領域の中央部に、電源及びグランド用接続パッドP2を複数配列することで、電源及びグランド用の配線長さを短くすることができる。

[0093] (第3の実施形態) 図18は、第3の実施形態に係る配線基板300の平面図(表面側)である。図19は、図18の線分I-Iにおける配線基板200の一部断面図である。以下、図18、図19を参照して、配線基板300の構成について説明するが、図1~図11を参照して説明した第1の実施形態に係る配線基板100と同じ構成のものには同一の符号を付して重複した説明を省略する。

[0094] 図1~図11を参照して説明した第1の実施形態に係る配線基板100では、充填部材4の表面に、フィルム状のソルダーレジストをプレスして積層し、この積層したフィルム状のソルダーレジストを露光・現像して、各接続端子T1の表面及び側面を露出させるNSMD形状の開口5aが形成されたソルダーレジスト層5を形成している。しかしながら、図18、図19にソルダーレジスト層5を設けないようにしてもよい。なお、第3の実施形態に係る配線基板300の効果については、第1の実施形態に係る配線基板100と同じである。

[0095] (第4の実施形態) 図20は、第4の実施形態に係る配線基板400の平面図(表面側)である。図21は、図20の領域Aの拡大平面図である。以下、図20、図21を参照して、配線基板400の構成について説明するが、図1~図19を参照して説明した第1の実施形態~第3の実施形態に係る配線基板100~300と同じ構成のものには同一の符号を付して重複した説明を省略する。

[0096] この第4の実施形態に係る配線基板400では、ソルダーレジスト層5の開口5aを半導体チップの実装領域の周辺に設けたいわゆるペリフェラル形状としている。なお、第4の実施形態に係る配線基板400の効果については、第1の実施形態に係る配線基板100と同じである。

[0097] (その他の実施形態) 図1~図21を参照して説明した配線基板100、100A、200~400では、接続端子T1間にそれぞれ充填する充填部材4の上面は、平坦(フラット)となっていたが、充填部材4の上面は、必

ずしも平坦（フラット）である必要はなく、例えば、図22に示すように、充填部材4の上面が丸みを帯びた、いわゆるフィレット形状となっても、同様の効果を得ることができる。

[0098] 以上、本発明を具体例を挙げながら詳細に説明してきたが、本発明は上記内容に限定されるものではなく、本発明の範疇を逸脱しない限りにおいてあらゆる変形や変更が可能である。

例えば、上記具体例では、配線基板100、100A、200～400が半田ボールBを介してマザーボード等と接続するBGA基板である形態について説明しているが、半田ボールBの代わりにピンもしくはランドを設けた、いわゆるPGA（Pin Grid Array）基板もしくはLGA（Land Grid Array）基板として配線基板100、100A、200～400をマザーボード等と接続するようにしてもよい。

[0099] また、接続端子T1は、上面視で円形をなす柱状形状であったが、他の形状、例えば、上面視で四角をなす四角柱形状や上面視で三角をなす三角柱形状であってもよい。また、第1、第3の実施形態においても、図17に示したように、接続端子T1は、シグナル用接続端子T1として、配線基板100、100A、300に実装される半導体チップ（部品）の実装領域（部品搭載領域）の外周側に配列し、実装領域の中央側には、電源及びグランド用接続パッドP2を配列する構成としてもよい。

[0100] さらに、本実施例では、第1の充填方法や第2の充填方法を採用した場合、充填部材4を形成した後にソルダーレジスト層5を形成しているが、ソルダーレジスト層5を形成した後に充填部材4を接続端子T1間に充填するようにしても良い。

### 符号の説明

[0101] AM…アライメントマーク、B…半田ボール、F…主面、L…段差、L1、L2、L3…金属配線、L11、L12、L13…金属配線、L2a、L3a、L13a…幅太部、M…金属めっき層、MR1～MR5、MR11～MR15…樹脂マスク、P1、P2…パッド、T1、T11…接続端子、10

0, 100A, 200~400…配線基板、2…コア基板、3…ビルドアップ層、4…充填部材、5…ソルダーレジスト層、5a, 5b…開口、13…ビルドアップ層、14…ソルダーレジスト層、14a…開口、21, 22…コア導体層、23…スルーホール、24…スルーホール導体、25…樹脂製穴埋め材、31…樹脂絶縁層、31, 131…樹脂絶縁層、32, 132…導体層、34, 134…導体層、36, 136…導体層、37, 137…樹脂絶縁層、41…蓋めっき層、42, 43, 142, 143…フィールドビア。

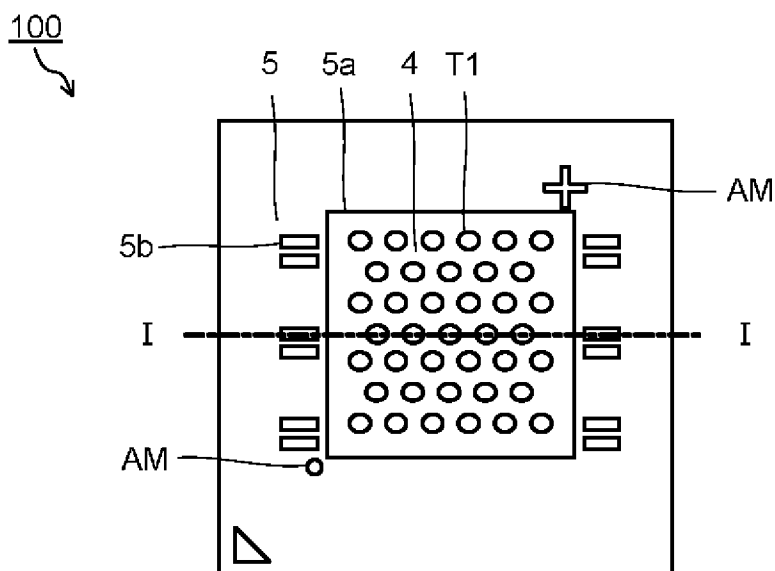
## 請求の範囲

- [請求項1] 絶縁層及び導体層がそれぞれ1層以上積層された積層体を有する配線基板であって、
- 前記積層体上に形成された複数の配線と、
- 前記複数の配線の少なくとも一部の配線上に直接形成された柱状の接続端子と、
- を備え、
- 前記少なくとも一部の配線の前記接続端子が形成される位置における幅は、前記接続端子の前記幅方向における長さ未満であることを特徴とする配線基板。
- [請求項2] 前記少なくとも一部の配線の前記接続端子が形成される位置における幅は、前記接続端子の前記幅方向における長さの0.5倍以上1.0倍未満であることを特徴とする請求項1に記載の配線基板。
- [請求項3] 前記少なくとも一部の配線は、前記接続端子が形成される位置に、配線幅が太くなった第1の幅太部を有することを特徴とする請求項1又は請求項2に記載の配線基板。
- [請求項4] 前記第1の幅太部の前記少なくとも一部の配線の延伸方向における長さは、前記接続端子の前記延伸方向における長さの0.5倍以上2.0倍以下であることを特徴とする請求項3に記載の配線基板。
- [請求項5] 前記複数の配線を覆い、前記接続端子の少なくとも一部を露出させるソルダーレジスト層をさらに備えることを特徴とする請求項1乃至請求項4のいずれか1項に記載の配線基板。
- [請求項6] 前記接続端子は、少なくとも一部が前記ソルダーレジスト層の表面から突出していることを特徴とする請求項5に記載の配線基板。
- [請求項7] 前記接続端子は、シグナル用接続端子として、前記積層体上に設定される矩形の部品搭載領域の外周部にのみ複数配列され、前記部品搭載領域の中央部には、電源及びグランド用接続パッドが複数配列されることを特徴とする請求項1乃至請求項6のいずれか1項に記載の配

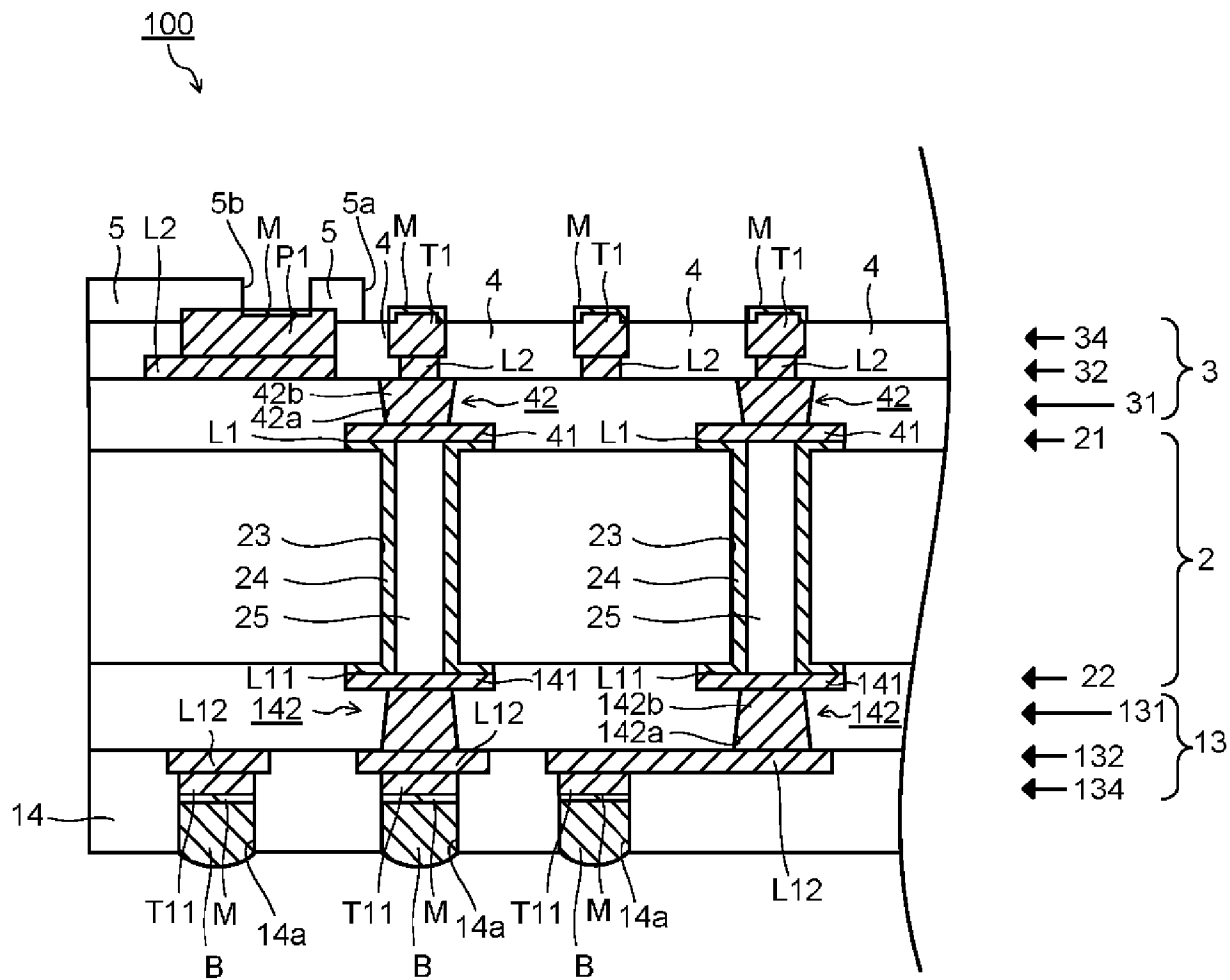
線基板。

- [請求項8] 前記積層体は、複数の前記導体層と複数の前記絶縁層とが交互に積層されてなるとともに、前記導体層を形成する複数の配線上に直接形成され、前記絶縁層を貫通して前記導体層間を接続するビア導体を備え、前記導体層を形成する配線の前記ビア導体が形成される位置における幅は、前記ビア導体の前記幅方向における長さの0.5倍以上1.0倍未満であることを特徴とする請求項1乃至請求項7のいずれか1項に記載の配線基板。
- [請求項9] 前記導体層を形成する配線は、前記ビア導体が形成される位置に、配線幅が太くなった第2の幅太部を有することを特徴とする請求項8に記載の配線基板。
- [請求項10] 前記第2の幅太部の前記導体層を形成する配線の延伸方向における長さは、前記ビア導体の前記延伸方向における長さの0.5倍以上2.0倍以下であることを特徴とする請求項9に記載の配線基板。

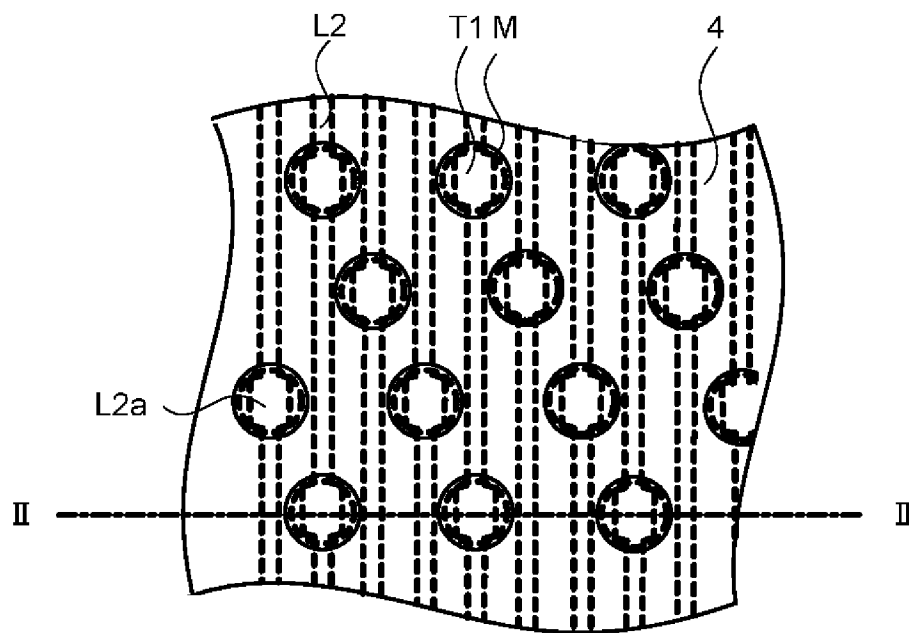
[図1]



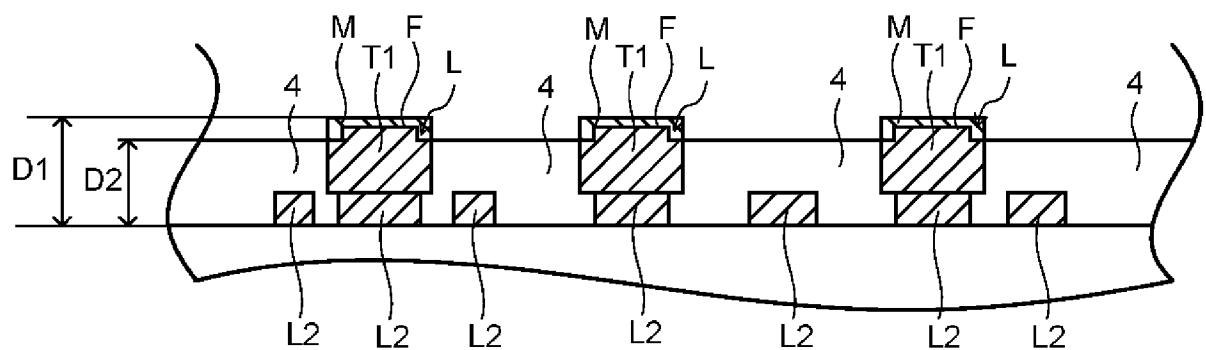
[図2]



[図3]

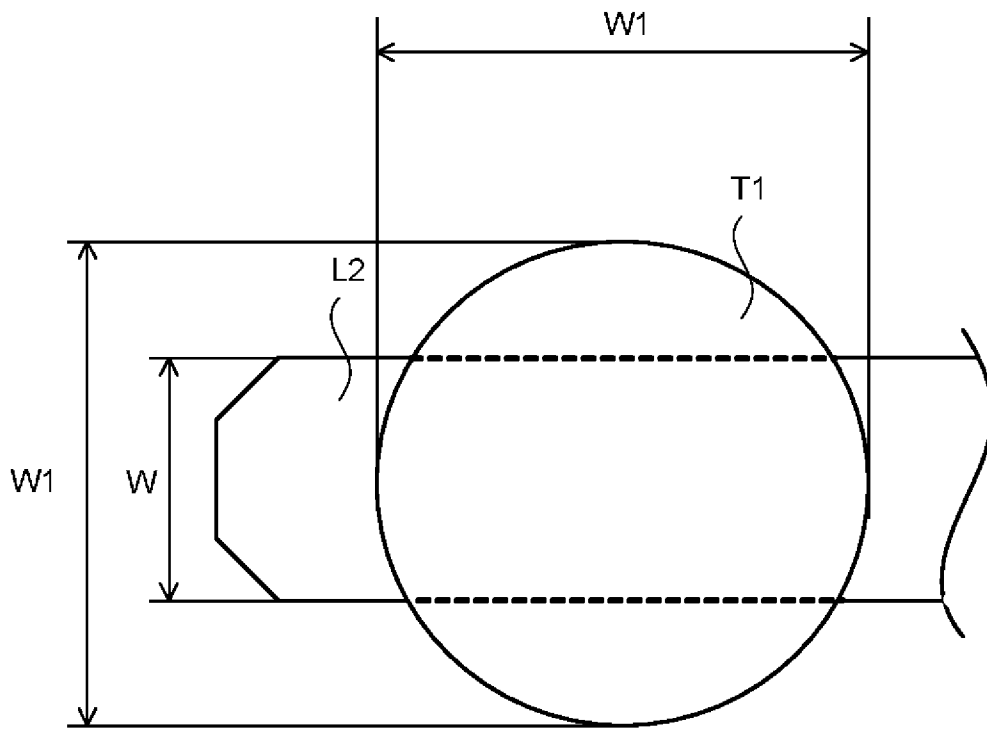


(a)

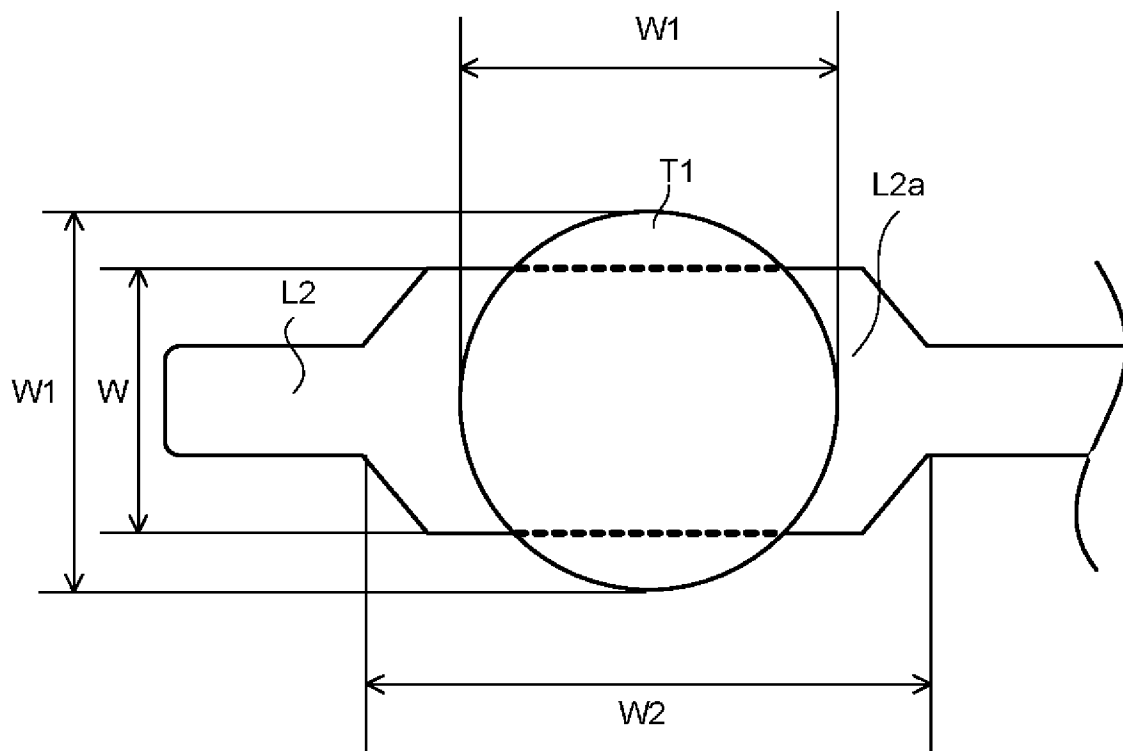


(b)

[図4]

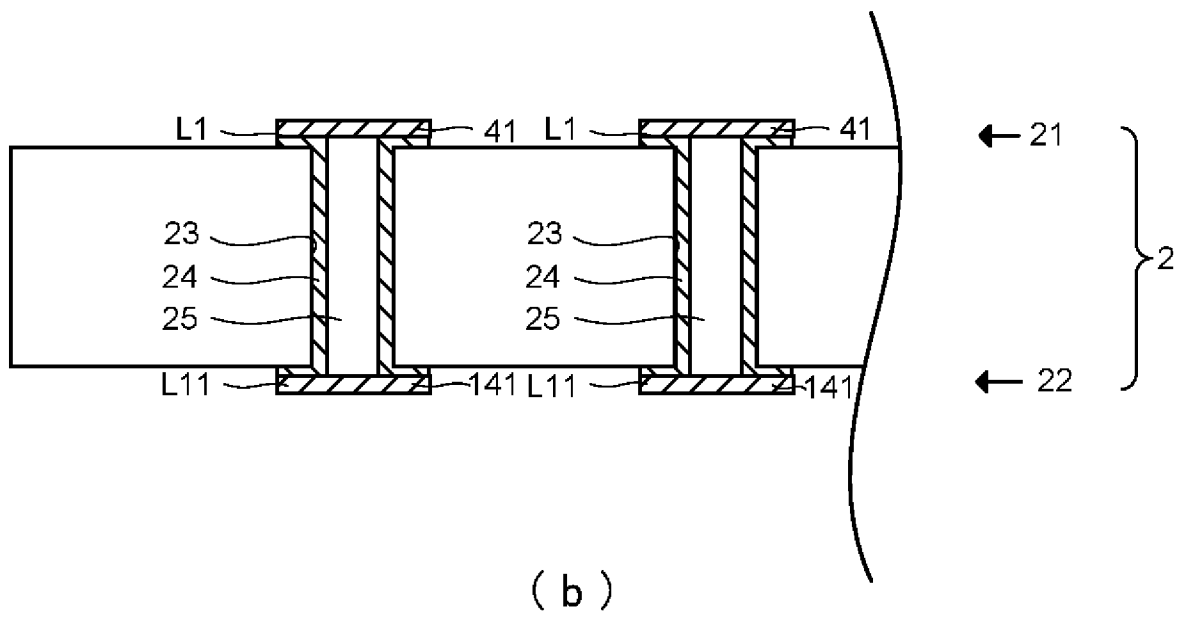
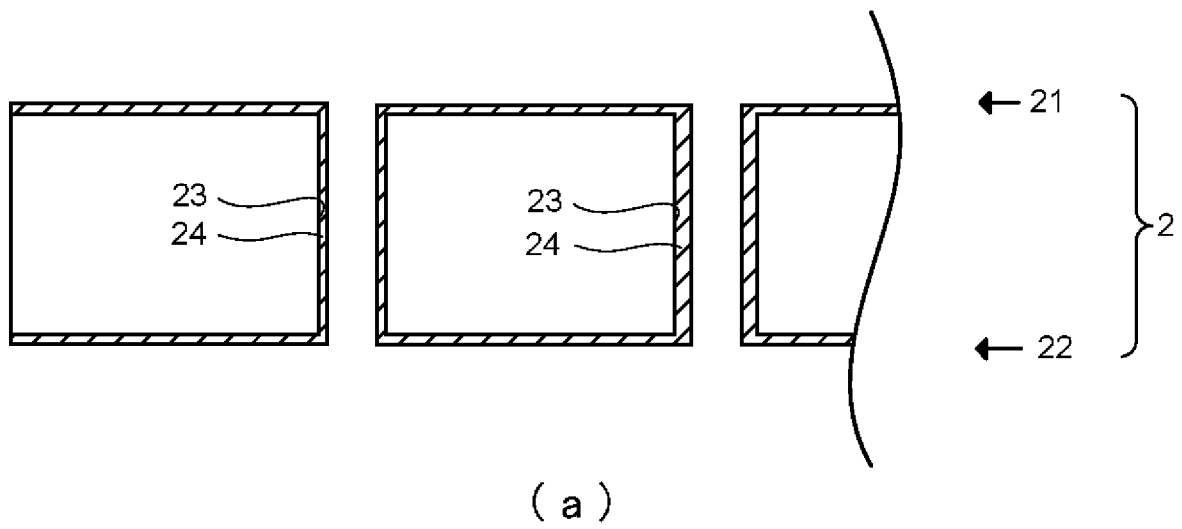


( a )

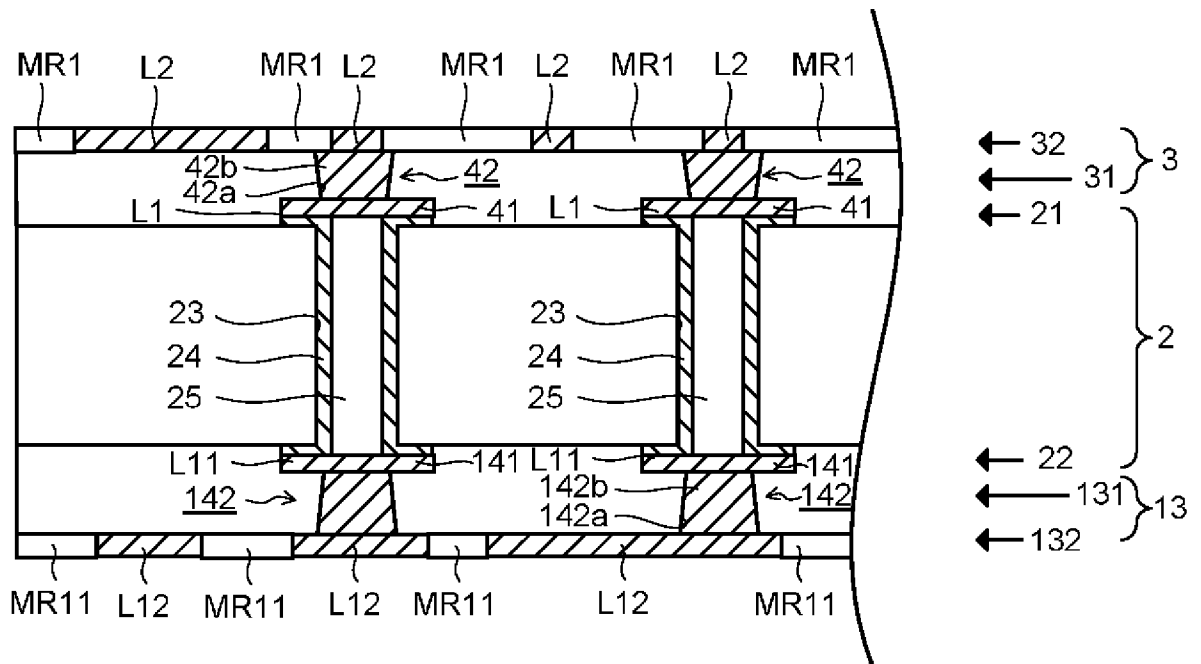
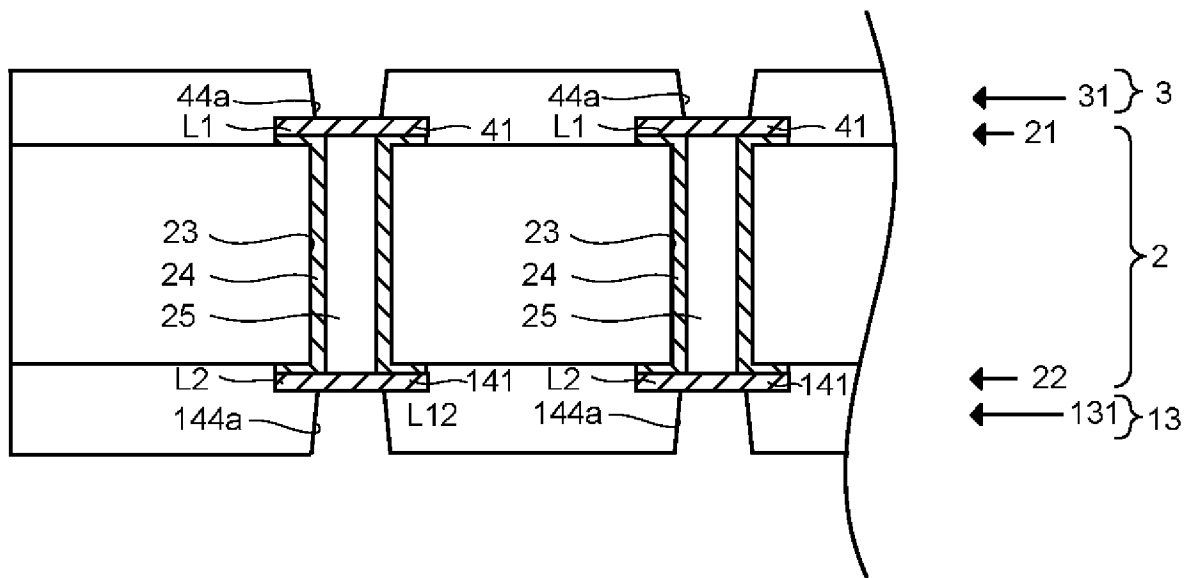


( b )

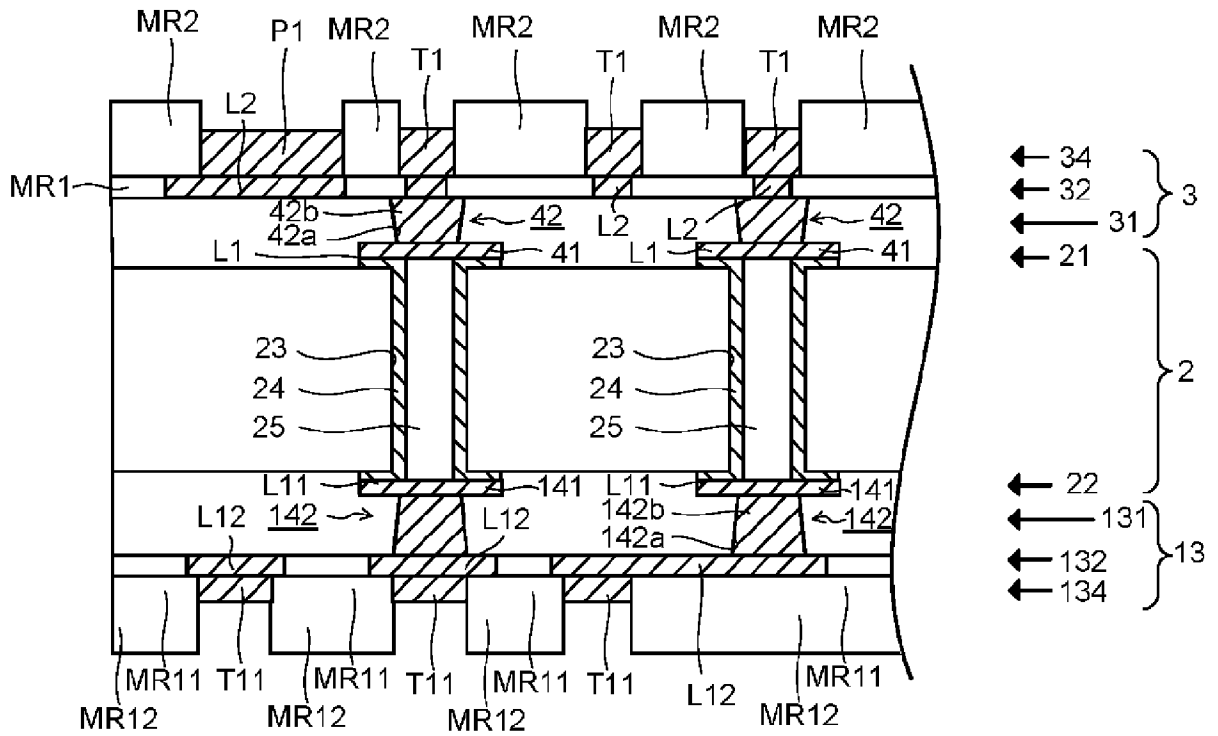
[図5]



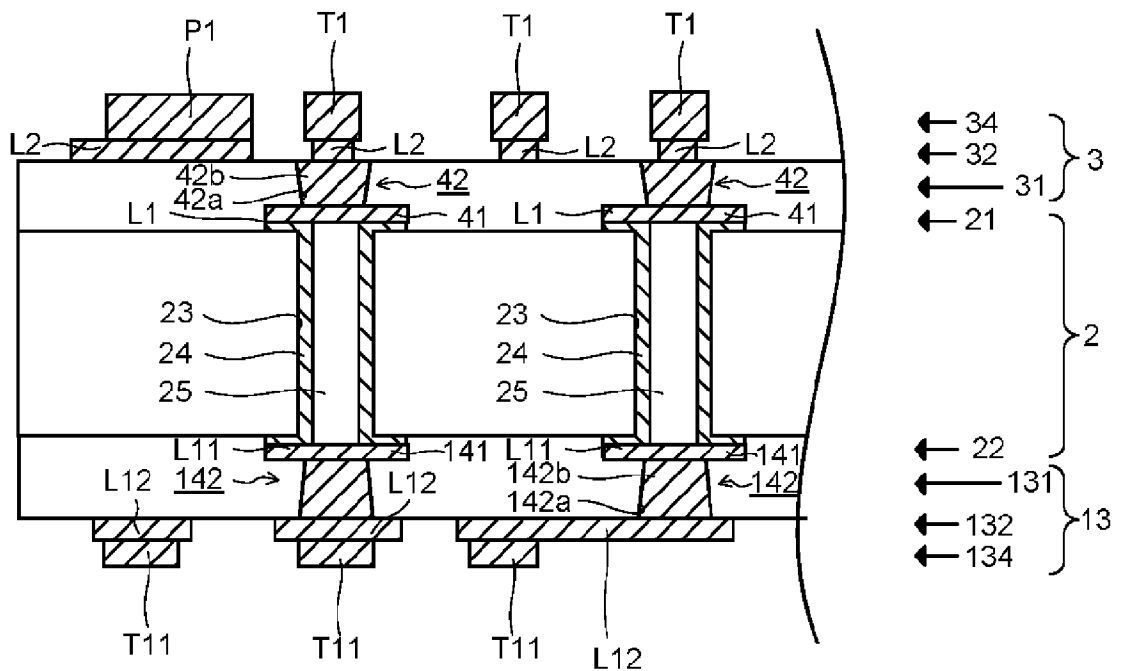
[図6]



[図7]

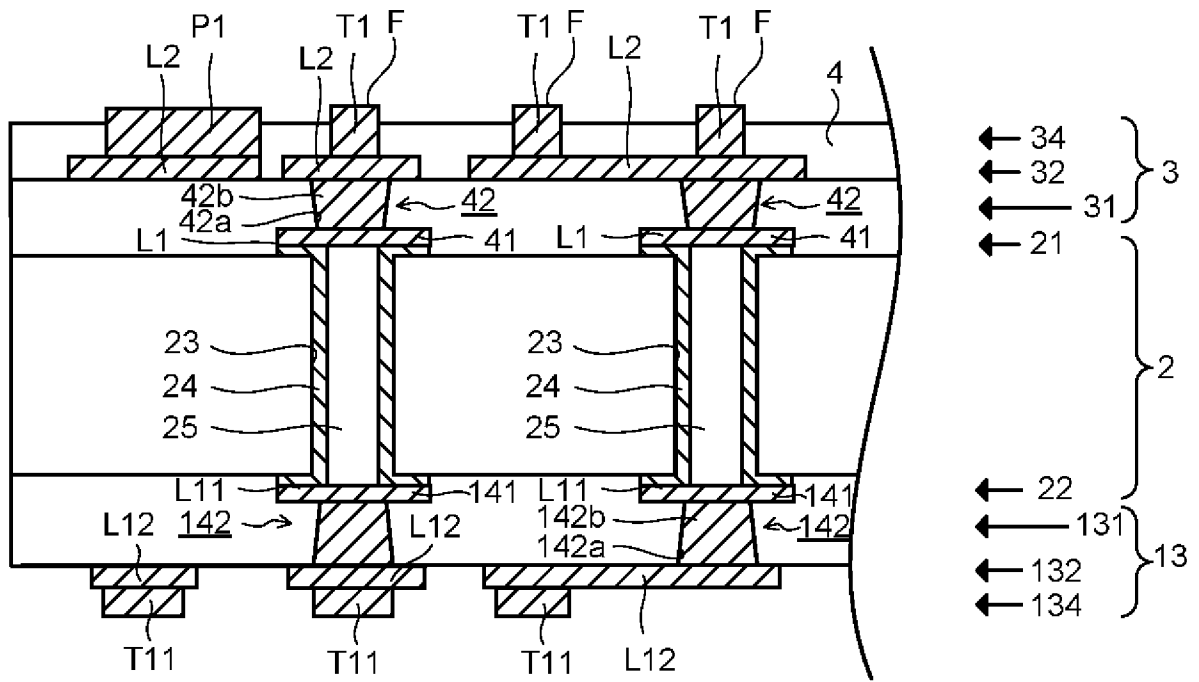


(a)

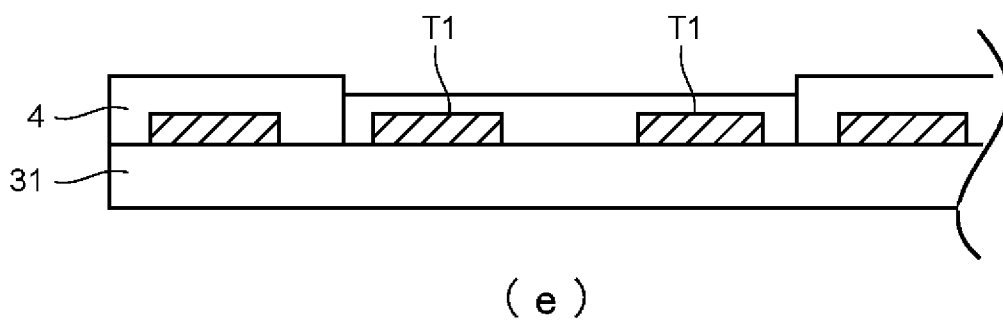
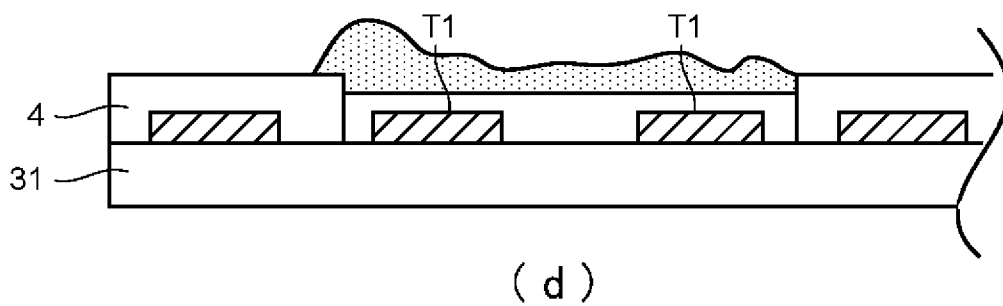
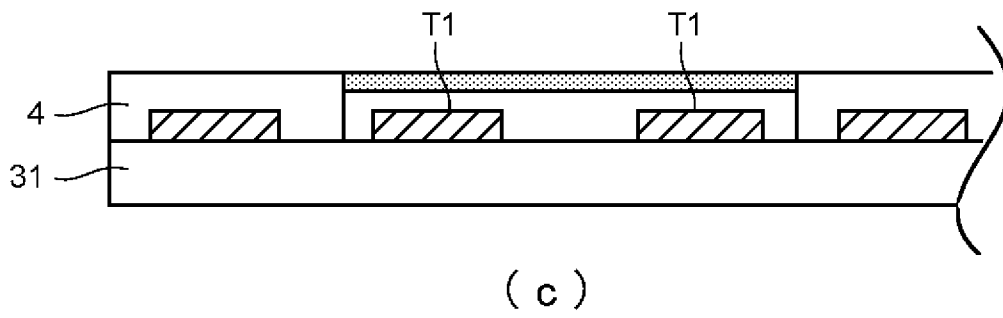
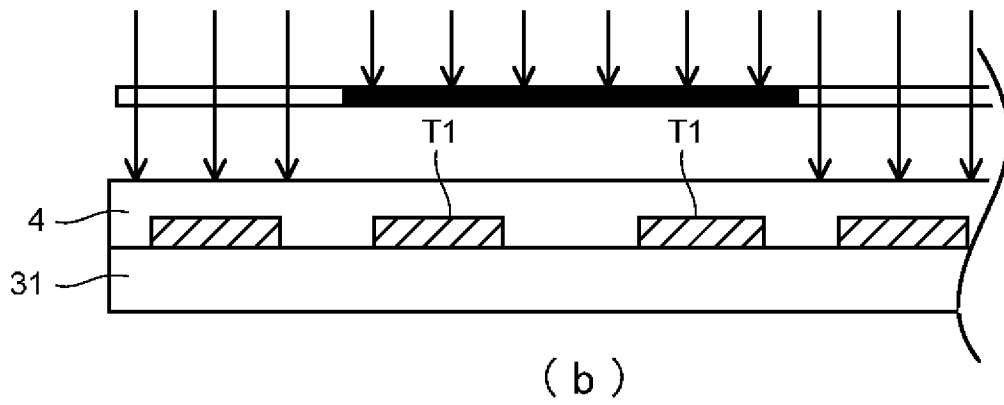
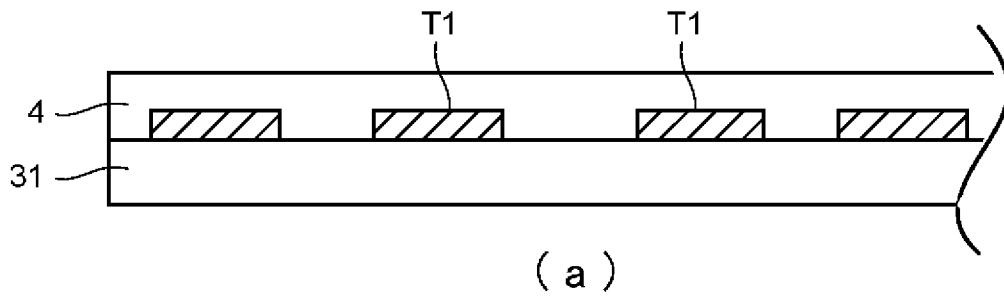


(b)

[図8]

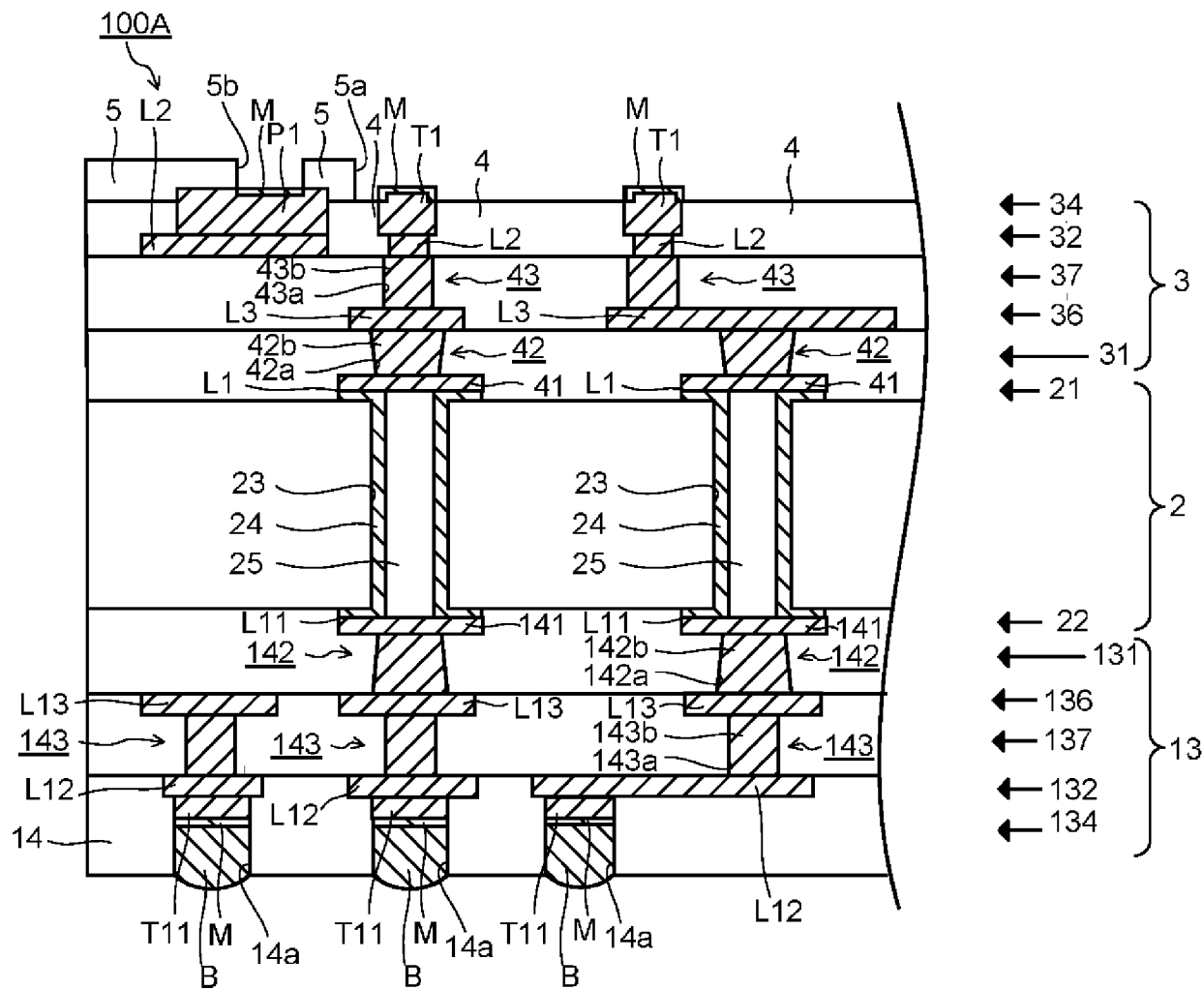


[図9]

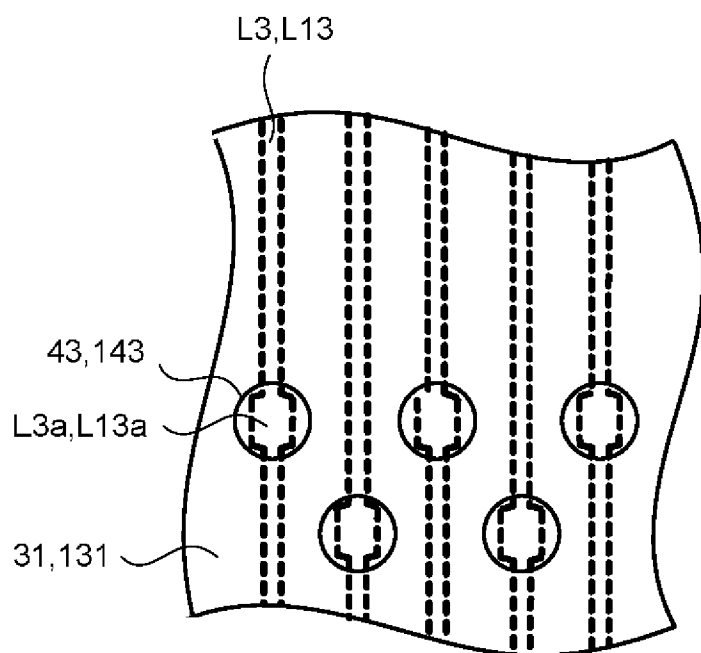




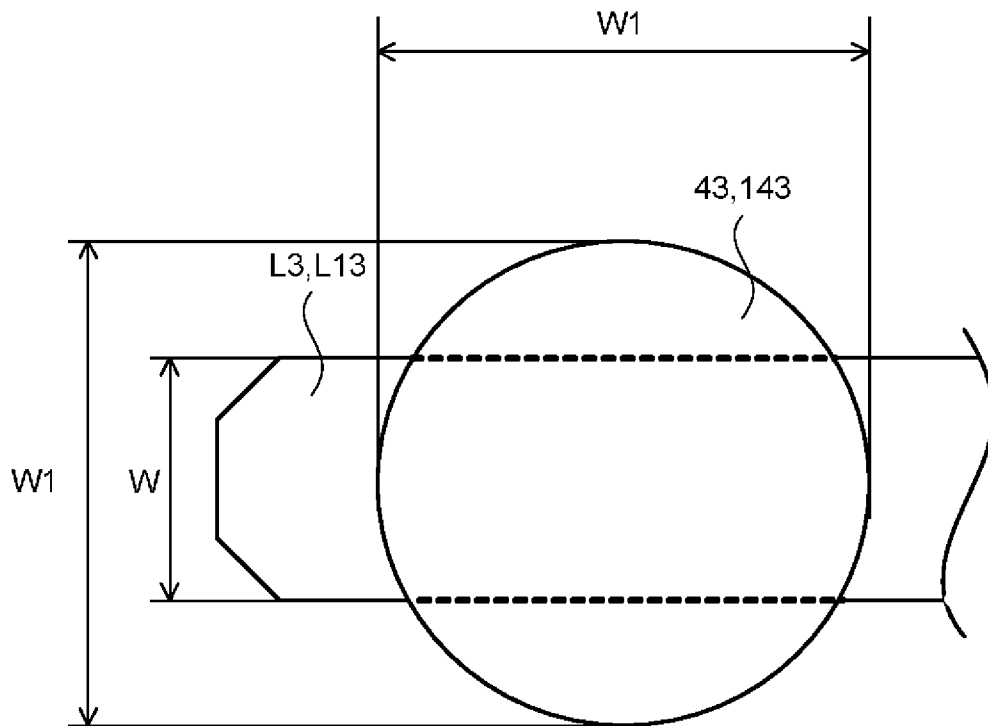
[図12]



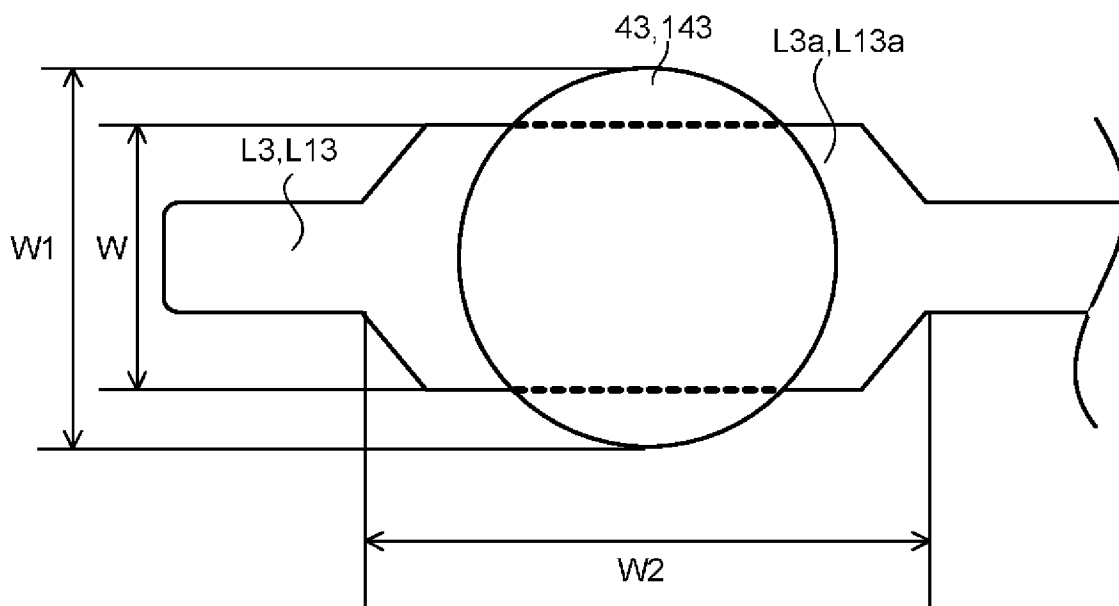
[図13]



[図14]

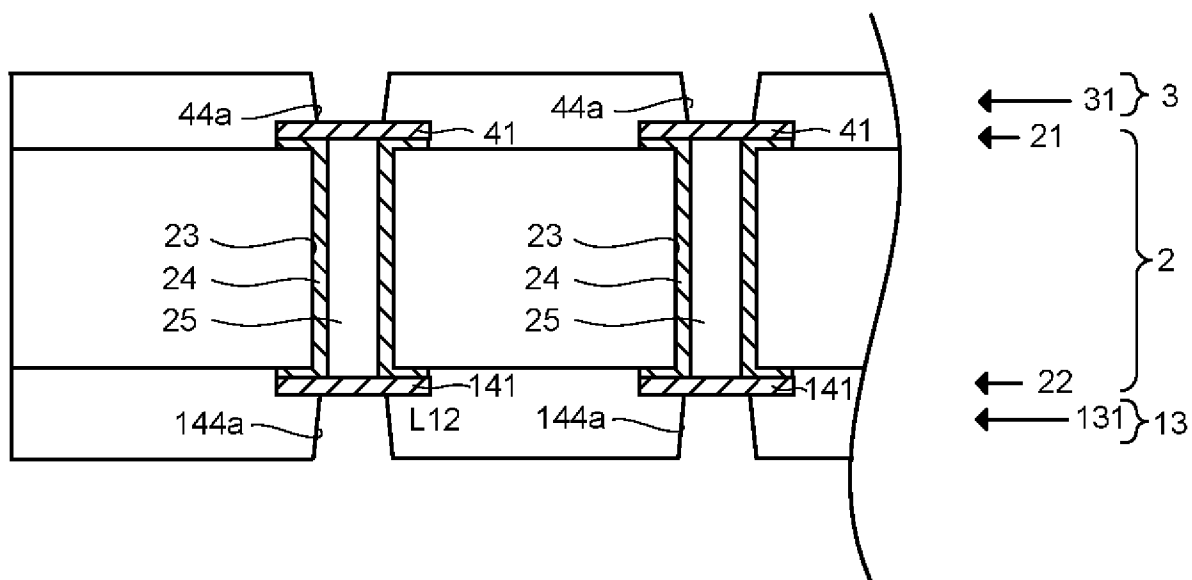


(a)

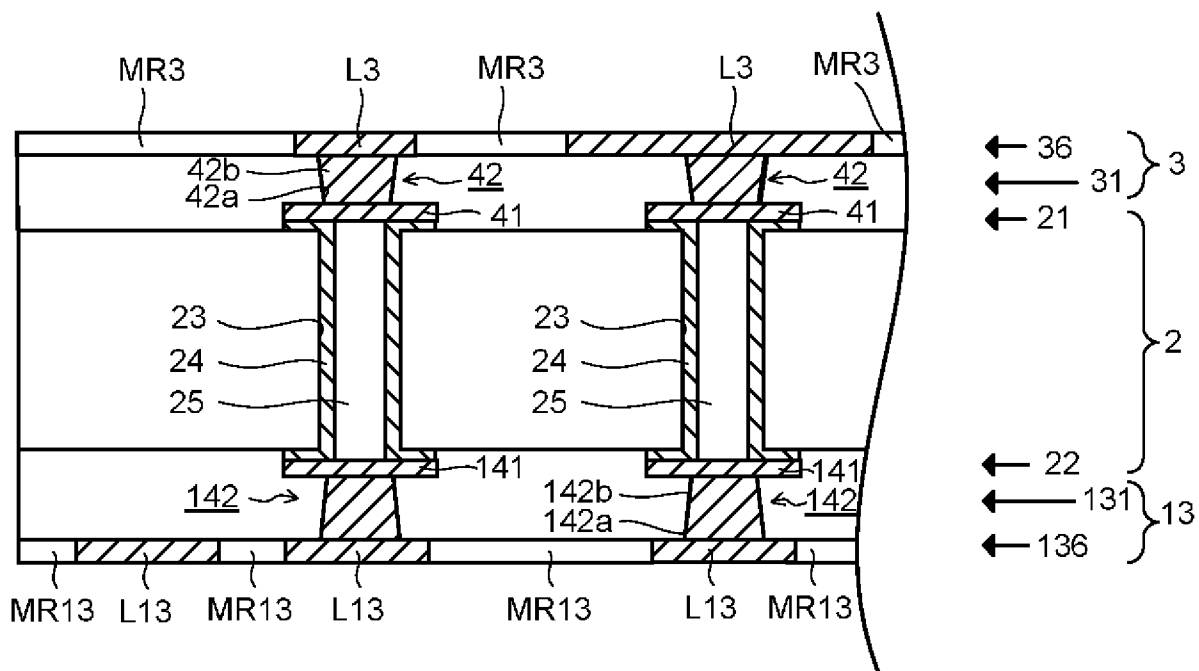


(b)

[図15]

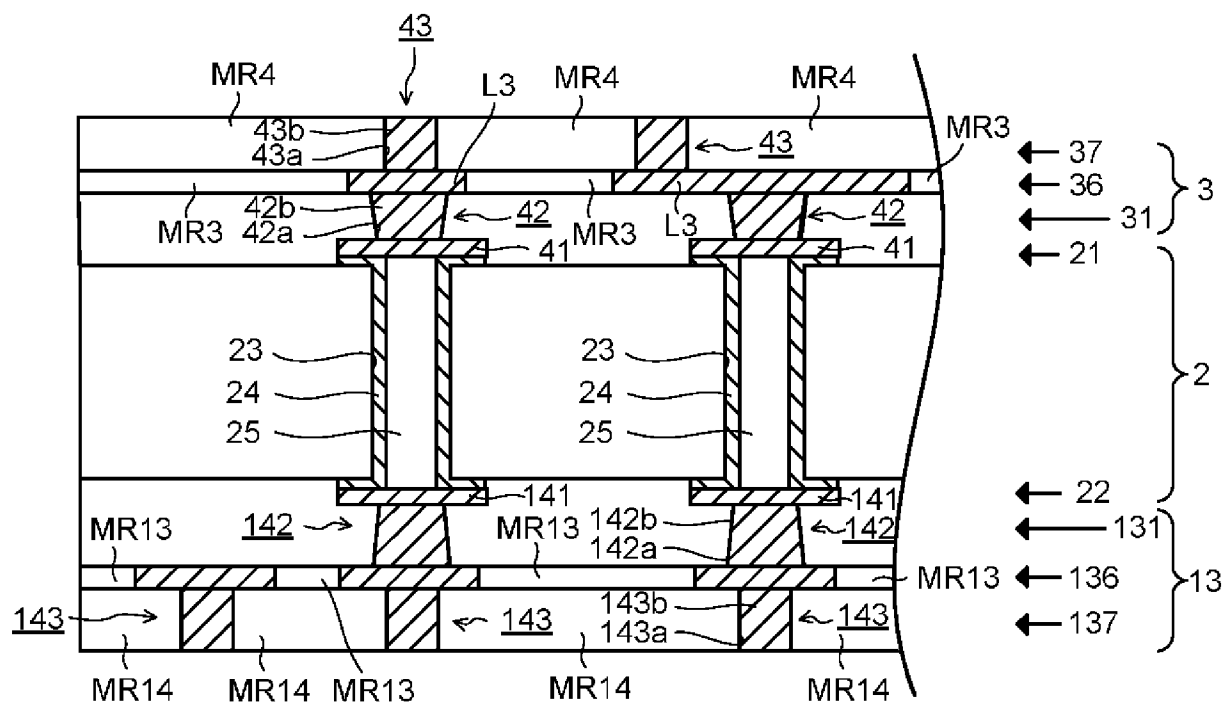


(a)

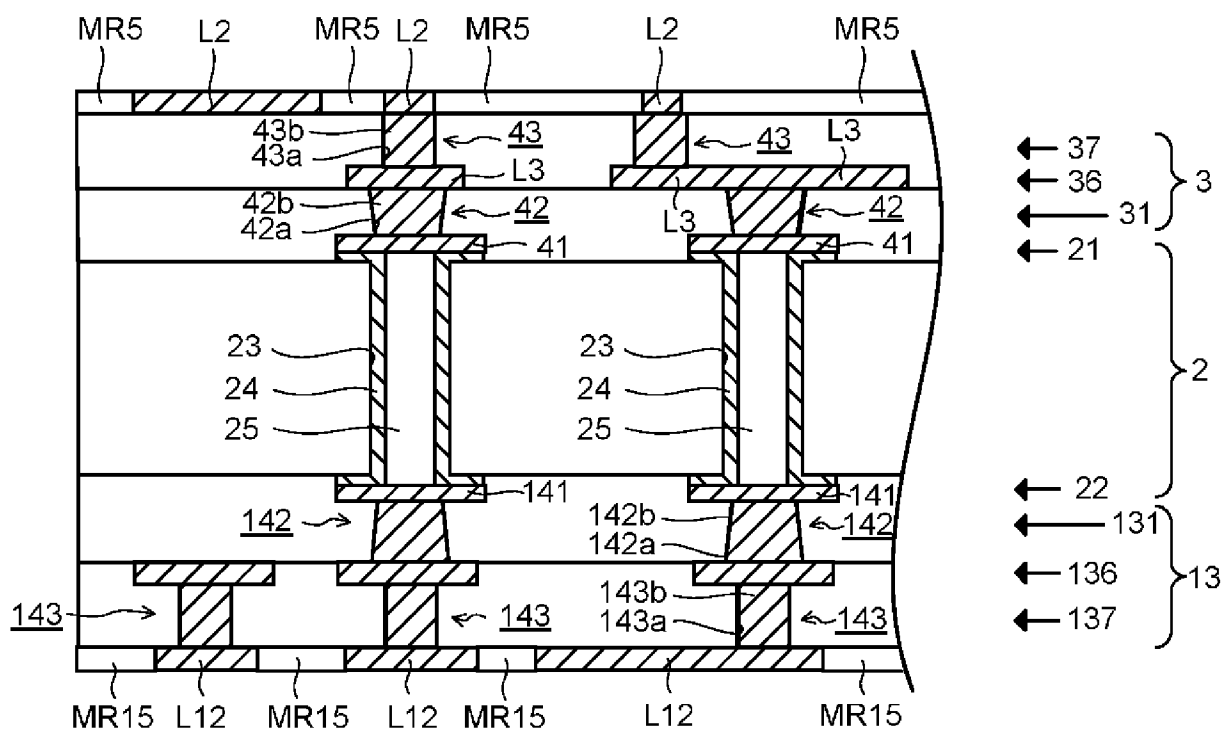


(b)

[図16]



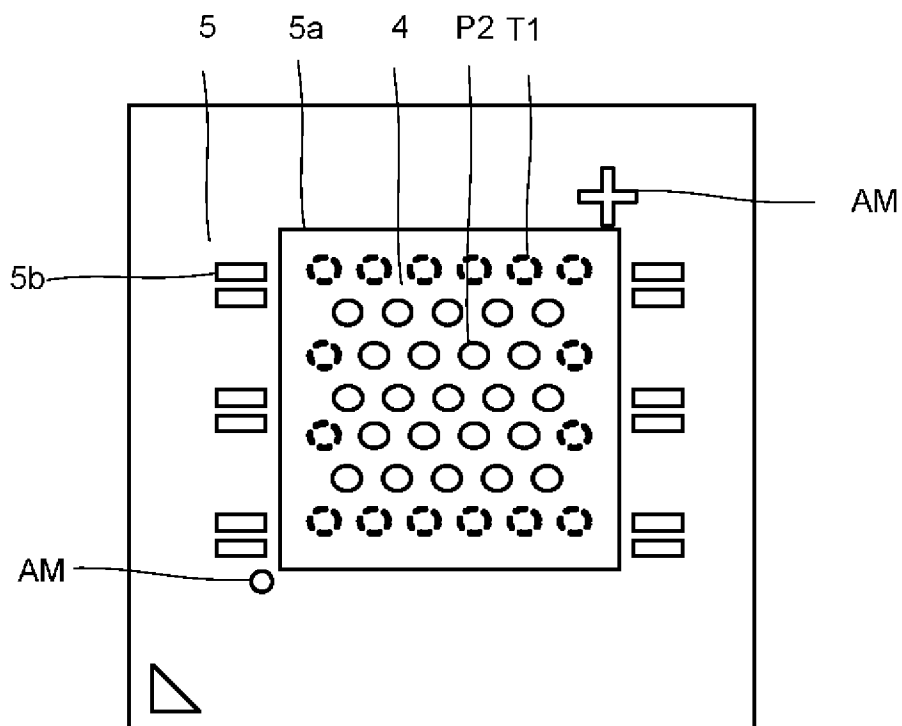
(a)



(b)

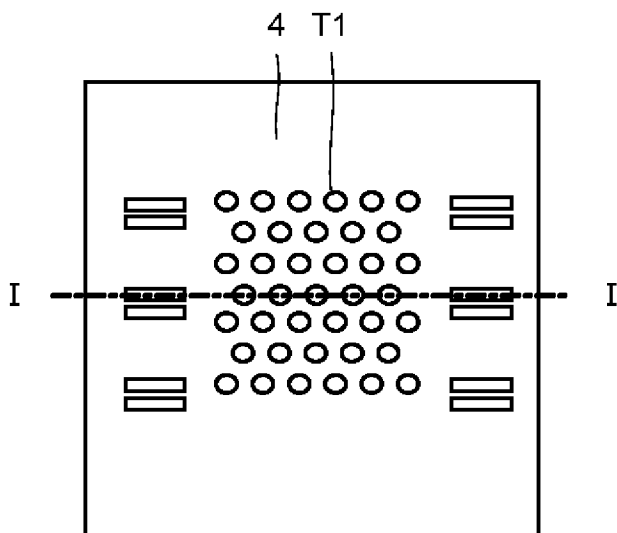
[図17]

200

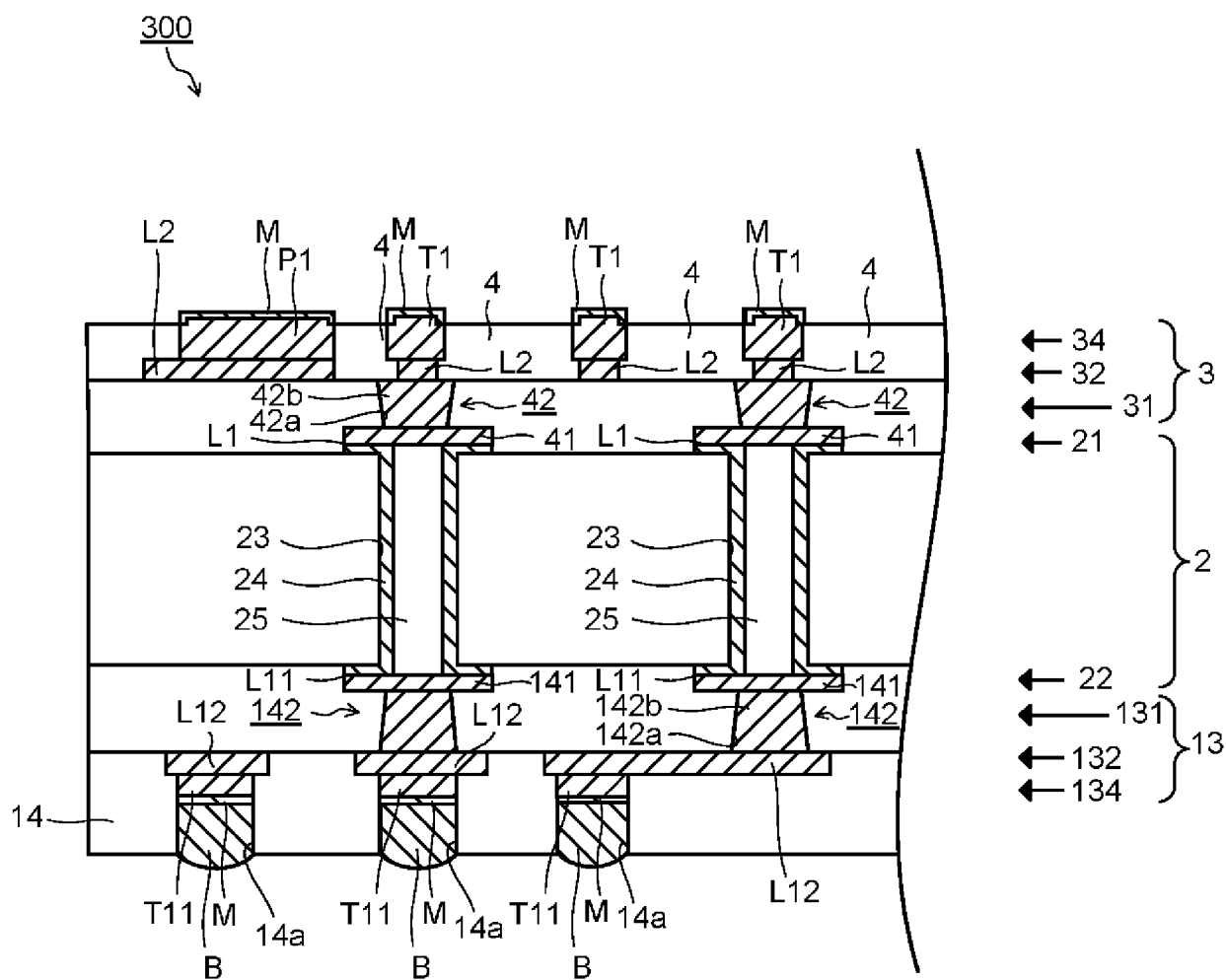


[図18]

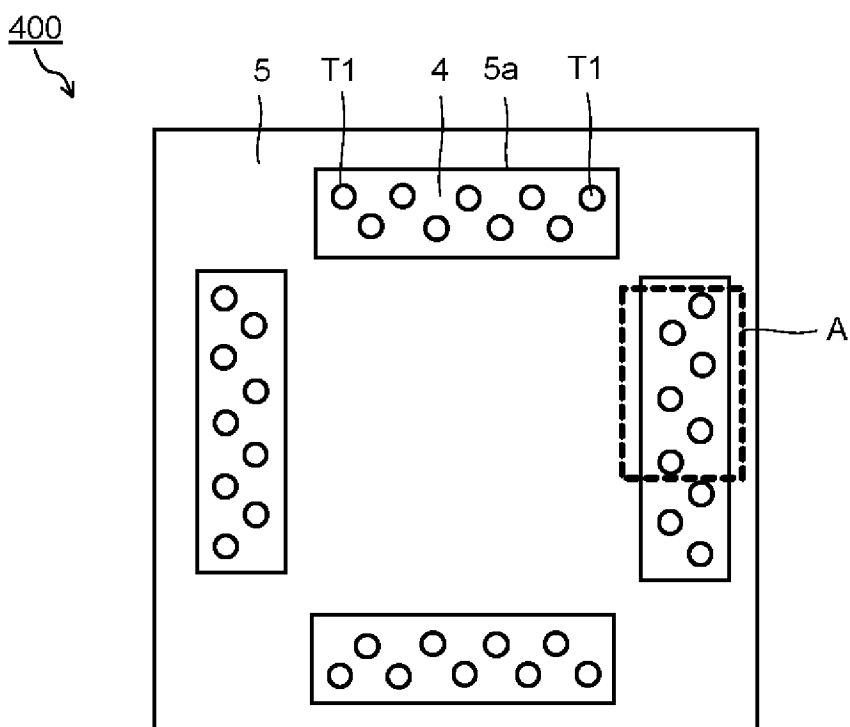
300



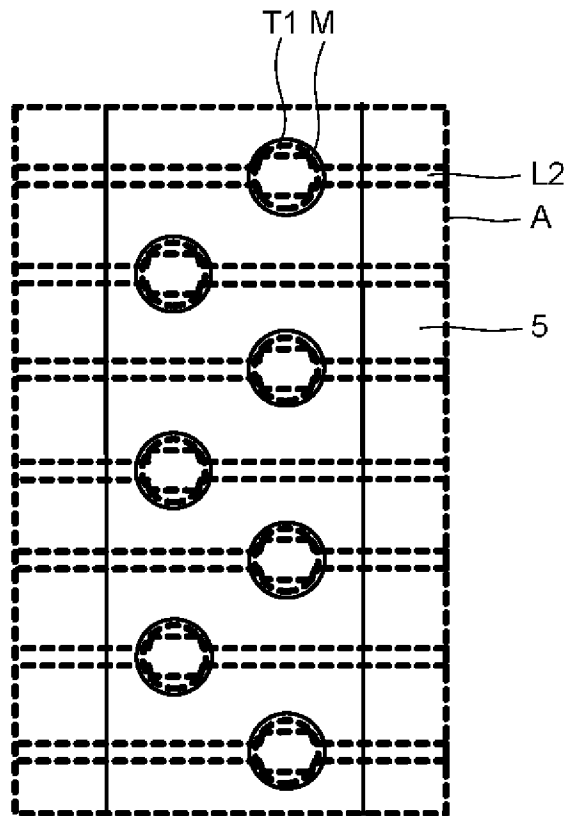
[図19]



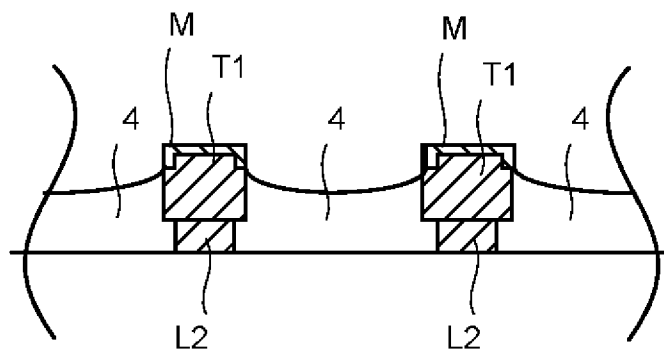
[図20]



[図21]

400

[図22]

100~400

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/003136

## A. CLASSIFICATION OF SUBJECT MATTER

H01L23/12(2006.01)i, H01L21/60(2006.01)i, H05K3/46(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/12, H01L21/60, H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 09-306952 A (Mitsubishi Electric Corp.), 28 November 1997 (28.11.1997), paragraphs [0024] to [0037]; fig. 1, 2 (Family: none)	1, 2 3-10
Y	JP 2002-271101 A (NEC Corp.), 20 September 2002 (20.09.2002), paragraphs [0025] to [0046]; fig. 1 to 8 (Family: none)	3-10
Y	JP 2012-064911 A (Fujitsu Ltd.), 29 March 2012 (29.03.2012), paragraphs [0019] to [0064]; fig. 1 to 7 & US 2012/0067635 A1 & EP 2461361 A2 & KR 10-2012-0029311 A & TW 201214643 A	5-10

 Further documents are listed in the continuation of Box C. See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search  
26 July, 2013 (26.07.13)Date of mailing of the international search report  
13 August, 2013 (13.08.13)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/003136

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 09-298218 A (Hitachi, Ltd.), 18 November 1997 (18.11.1997), paragraph [0026]; fig. 5 (Family: none)	7-10
Y	JP 06-164144 A (Kyocera Corp.), 10 June 1994 (10.06.1994), paragraphs [0012] to [0026]; fig. 1, 2 (Family: none)	8-10
A	JP 2008-021883 A (Murata Mfg. Co., Ltd.), 31 January 2008 (31.01.2008), paragraphs [0066] to [0111]; fig. 1 to 12 (Family: none)	1-10
A	JP 10-098131 A (Delco Electronics Corp.), 14 April 1998 (14.04.1998), fig. 2 & EP 828291 A2	1-10

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2013/003136

**Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)**

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1.  Claims Nos.:  
because they relate to subject matter not required to be searched by this Authority, namely:
  
2.  Claims Nos.:  
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
  
3.  Claims Nos.:  
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

**Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)**

This International Searching Authority found multiple inventions in this international application, as follows:  
(See extra sheet)

1.  As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2.  As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3.  As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
  
4.  No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

**Remark on Protest**

- The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2013/003136

Continuation of Box No.III of continuation of first sheet(2)

Document 1 (JP 09-306952 A (Mitsubishi Electric Corp.), 28 November 1997 (28.11.1997), paragraphs [0024] to [0037]; fig. 1, 2) sets forth a wiring board, which comprises a laminate wherein one or more insulating layers and one or more conductive layers are laminated, which is characterized by comprising a plurality of wiring lines that are formed on the laminate and a columnar connection terminal that is directly formed on at least some of the plurality of wiring lines, and which is also characterized in that the width of the at least some wiring lines at the positions where the connection terminal is formed is less than the length of the connection terminal in the width direction of the wiring lines.

Consequently, the invention of claim 1 pertains to an invention taught in the document 1 and is not considered to have novelty, and therefore, the invention does not have a special technical feature.

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
 Int.Cl. H01L23/12(2006.01)i, H01L21/60(2006.01)i, H05K3/46(2006.01)i

B. 調査を行った分野  
 調査を行った最小限資料 (国際特許分類 (IPC))  
 Int.Cl. H01L23/12, H01L21/60, H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの  
 日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2013年  
 日本国実用新案登録公報 1996-2013年  
 日本国登録実用新案公報 1994-2013年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 09-306952 A (三菱電機株式会社) 1997. 11. 28, 段落【0024】 —【0037】, 第1, 2図 (ファミリーなし)	1, 2 3-10
Y	JP 2002-271101 A (日本電気株式会社) 2002. 09. 20, 段落【0025】 —【0046】, 第1-8図 (ファミリーなし)	3-10
Y	JP 2012-064911 A (富士通株式会社) 2012. 03. 29, 段落【0019】 —【0064】, 第1-7図 & US 2012/0067635 A1 & EP 2461361 A2 & KR 10-2012-0029311 A & TW 201214643 A	5-10

C欄の続きにも文献が列挙されている。  パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー  
 「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献  
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日 26.07.2013	国際調査報告の発送日 13.08.2013
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 萩原 周治 電話番号 03-3581-1101 内線 3471

4 R 9835

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 09-298218 A (株式会社日立製作所) 1997. 11. 18, 段落【0026】, 第5図 (ファミリーなし)	7-10
Y	JP 06-164144 A (京セラ株式会社) 1994. 06. 10, 段落【0012】 - 【0026】, 第1, 2図 (ファミリーなし)	8-10
A	JP 2008-021883 A (株式会社村田製作所) 2008. 01. 31, 段落【0066】 - 【0111】, 第1 - 12図 (ファミリーなし)	1-10
A	JP 10-098131 A (デルコ・エレクトロニクス・コーポレーション) 1998. 04. 14, 第2図 & EP 828291 A2	1-10

## 第II欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1.  請求項 \_\_\_\_\_ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
  
2.  請求項 \_\_\_\_\_ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
  
3.  請求項 \_\_\_\_\_ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

## 第III欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

文献1（JP 09-306952 A（三菱電機株式会社）1997.11.28, 段落【0024】－【0037】，第1，2図）には、絶縁層及び導体層がそれぞれ1層以上積層された積層体を有する配線基板であって、前記積層体上に形成された複数の配線と、前記複数の配線の少なくとも一部の配線上に直接形成された柱状の接続端子と、を備え、前記少なくとも一部の配線の前記接続端子が形成される位置における幅は、前記接続端子の前記幅方向における長さ未満であることを特徴とする配線基板が教示されている。

したがって、請求項1に係る発明は、文献1に教示されている発明であり、新規性が認められないから、特別な技術的特徴を有しない。

1.  出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2.  追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3.  出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4.  出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

## 追加調査手数料の異議の申立てに関する注意

- 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- 追加調査手数料の納付はあったが、異議申立てはなかった。