CH 636 216 A5

(19) SCHWEIZERISCHE EIDGENOSSENSCHAFT
BUNDESAMT FÜR GEISTIGES EIGENTUM

(51) Int. Cl.³: G 11 C 11/34
H 01 L 27/08
H 01 L 29/78

ETH-BIBLIOTHEK ZÜRICH

Erfindungspatent für die Schweiz und Liechtenstein
Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

(12) **PATENTSCHRIFT** A5

(11) **636 216**

(21) Gesuchsnummer: 11304/78

(22) Anmeldungsdatum: 02.11.1978

(30) Priorität(en): 03.11.1977 US 848000

(24) Patent erteilt: 13.05.1983

(45) Patentschrift veröffentlicht: 13.05.1983

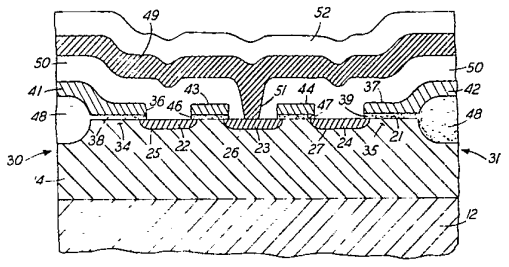
(73) Inhaber:
Western Electric Company, Incorporated, New York/NY (US)

(72) Erfinder:
James Theodore Clemens, Allentown/PA (US)
Dinesh Ashvinikumar Mehta, Bethlehem/PA (US)
James Thomas Nelson, Emmaus/PA (US)
Charles Walter Pearce, Cooperburg/PA (US)
Robert Ching-I Sun, Whitehall/PA (US)

(74) Vertreter:
Bovard AG, Bern 25

(54) N-Kanal-MOS-Speicher und Verfahren zu dessen Herstellung.

(57) Der Speicher wird in einer oberen Halbleiterschicht (14) eines Schichtaufbaues gebildet. Die Halbleiterschicht wird mit relativ geringer Dotierungskonzentration auf einem Halbleitersubstrat (12) epitaktisch aufwachsen gelassen, das eine um ungefähr 3 Grössenordnungen (1000 x) grössere Dotierungskonzentration desselben Leitungstyps als die epitaktisch aufgewachsene Schicht (14) besitzt. Die epitaktische Struktur ist mit Vorzug für Speicherschaltungen dadurch geeignet, dass sie mit sehr geringen Sperrströmen ausgebildet werden kann. Das Material bildet desweiteren durch seinen Schichtaufbau eine Basis zum Optimieren der dynamischen Speicherbauelementeigenschaften.



PATENTANSPRÜCHE

1. N-Kanal-MOS-Speicher mit einer Vielzahl von MOS-Bauelementen, von denen jedes zumindest eine n-leitende Zone in einem p-leitenden Siliciumhalbleiter aufweist, dadurch gekennzeichnet, dass die n-leitenden Zonen (22, 23, 24) in einer auf einem p-leitenden Halbleiterkörper gebildeten p-leitenden epitaktischen Schicht enthalten sind und dass der Halbleiterkörper (12) eine bedeutsam höhere Dotierungskonzentration als die epitaktische Schicht (14) aufweist.

2. Speicher nach Anspruch 1, dadurch gekennzeichnet, dass die Zonenübergänge der n-leitenden Zonen mit der p-leitenden epitaktischen Schicht so ausgelegt sind, dass sie unter Einwirkung einer Betriebsspannung eine Verarmungsschicht aufrechthalten und dass die epitaktische Schicht eine Dicke aufweist, die die Tiefe der Zonenübergänge und nicht wesentlich mehr als die Dicke der Verarmungszone in der Schicht einschliesst, wenn die Zonenübergänge voll in Sperrrichtung vorgespannt sind.

3. Speicher nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die epitaktische Schicht so ausgebildet ist, dass die Elektronen-Diffusionslänge in der Schicht zumindest 500 µm beträgt.

4. Speicher nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass die Dicke der epitaktischen Schicht nicht mehr als ein Dreissigstel der Elektronen-Diffusionslänge in der Schicht beträgt.

5. Speicher nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, dass der Sperrstrom der Zonenübergänge bei Temperaturen über 50 °C durch Minoritätsladungsdiffusion beherrscht ist.

6. Speicher nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, dass die Dotierungskonzentration des Halbleiterkörpers zumindest einhundertmal grösser als jene der epitaktischen Schicht ist.

7. Speicher nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, dass der Halbleiterkörper eine Dotierungskonzentration von zumindest 10^{18} p-Dotierungsatomen pro cm^3 und die epitaktische Schicht eine Dotierungskonzentration von 10^{14} bis 10^{16} p-Dotierungsatomen pro cm^3 aufweist.

8. Verfahren zum Herstellen des Speichers nach Patentanspruch 1, dadurch gekennzeichnet, dass man die epitaktische Schicht durch Erhitzen des Halbleiters in einer mit Silicium beschichteten Graphithalterung (63) in einer Gasatmosphäre aufwachsen lässt.

Die Erfindung betrifft einen N-Kanal-MOS-Speicher mit einer Vielzahl von MOS-Bauelementen, von denen jedes zumindest eine n-leitende Zone in einem p-leitenden Siliciumhalbleiter aufweist.

In der US-PS 4 012 757 ist ein MOS-Speicher mit wahlfreiem Zugriff (Random Access Memory, ein sog. MOS-RAM) offenbart. Der Schaltungsaufbau dieser Art Speicher ist dergestalt, dass die gespeicherten Ladungen über die Sperrströme (= Leckstrom in Sperrichtung) abfliessen, also zerstört werden. Die Landungen stellen an kapazitiven Speicherstellen gespeicherte Daten dar. Infolgedessen werden zum längerfristigen Halten der gespeicherten Daten in den Speicherplätzen periodische Auslese- und Auffrischimpulse notwendig.

Periodischen Auslese- und Auffrischimpulsen ausgesetzte Speicher werden als dynamische RAMs bezeichnet. Weil der Aufbau des dynamischen RAMs einfacher als jener eines statischen RAMs und deshalb vorzuziehen ist, ist es beim Herstellen eines solchen dynamischen RAMs ebenfalls wünschenswert, das Zerstören der gespeicherten Ladung zu minimalisieren.

Eine längere Ladungshaltezeit ermöglicht eine Verkleinerung der Frequenz der Auffrischimpulse. Eine längere Ladungshaltezeit verkleinert auch die Möglichkeit, dass gespeicherte Daten während des Zeitintervalls zwischen zwei aufeinanderfolgenden Auffrischimpulsen verlorengehen. Da die Haltezeit der gespeicherten Daten von der Sperrstromgrösse in dem Bauelement abhängt, ist es wünschenswert, diesen Sperrstrom zu verkleinern.

In der US-PS 3997368 ist eine Verkleinerung von p-n-Übergangssperrströmen durch Unterdrückung der Bildung von Kristalldefekten in der Nähe der p-n-Übergänge im halbleitenden Material mit Hilfe eines Getter-Verfahrens offenbart. Das Gettern umfasst das Einfügen elastischer Gitterdeformationen durch die Bildung einer unter mechanischer Spannung stehenden Schicht auf der rückwärtigen Oberfläche der Scheibe. Dann wird die Schicht für eine gewisse Zeit lang bei einer Temperatur so geglüht, dass Stapelfehler-Keimstellen in die Nähe zur hinteren Oberfläche der Scheibe diffundieren können. Die Diffusion der Keimstellen in Nähe der rückwärtigen Oberfläche unterdrückt die Bildung von Stapelfehlern in dem Bauelement.

Getter-Verfahren wie jene in der US-PS 3 997 368 beschriebene sind zur Herstellung dynamischer Speicher verwendet worden. Für solche Speicher sind Haltezeiten in der Grössenordnung von 6 bis 40 Millisekunden bei 85 °C Zonenübergangstemperatur typisch. Der Ausdruck «Haltezeit» bezeichnet das Zeitintervall, um welches die Auffrischimpulse auseinanderliegen können, ohne dass Informationen aus den Speicherzellen verlorengehen.

Für jede Anzahl getesteter Speicher ändern sich die Haltezeiten innerhalb eines Bereichs. Durch den Ausdruck «typisch» bezüglich der Werte der Haltezeiten ist beabsichtigt, Werte zu spezifizieren, die eine gegebene Anzahl von Bauelementen in zwei im wesentlichen gleiche Gruppen teilen, wobei die eine Gruppe längere, die andere kürzere Haltezeiten aufweist. Es erscheint deshalb wünschenswert, dynamische Speicher mit typischen Haltezeiten herzustellen, die weit über der Anforderung der Minimalhaltezeit liegen. Um eine annehmbare Ausbeute von hergestellten Speicherbauelementen zu erhalten, ist es wünschenswert, dass im wesentlichen alle solchen Bauelemente die Anforderungen der Minimalhaltezeit aufweisen.

Es ist beispielsweise festgestellt worden (US-PS 4 012 757), dass MOS-RAM-Speicher in einem halbleitenden Körper hergestellt werden können, der einen Substratteil mit einer epitaktischen Schicht aufweist, in welcher die aktiven Zellen des Speichers gebildet werden. Jedoch gibt es bisher keine solchen bekannten Speicher im Handel. Es wird angenommen, dass dies deshalb der Fall ist, weil bislang alle angenommenen Vorteile einer solchen Struktur die zusätzliche Komplexität des Verfahrens und den Aufwand durch die Hinzufügung einer epitaktischen Schicht auf den Siliciumhauptteil nicht überwiegen können.

Es ist gefunden worden, dass Sperrströme in Halbleiterschaltungen wie dynamische MOS-RAM-Speicher unterdrückt werden können, wenn bei normalen Betriebstemperaturen in der Schaltung der Ladungsträger-Diffusionsstrom vorherrschend wird.

Es ist Aufgabe der Erfindung einen Speicher der eingangs genannten Art zu schaffen, bei dem es möglich ist, die Verfügbarkeit von Minoritätsladungsträgern zu begrenzen, die durch das Material und über die Sperrichtung betriebene Übergänge ohne schädliche Einwirkungen auf die gewünschten Übergangseigenschaften diffundieren.

Der erfindungsgemässe Speicher ist durch die im kennzeichnenden Teil des Patentanspruches 1 angeführten Merkmale gekennzeichnet. Die epitaktische Schicht kann eine Dicke eines Bruchteils der Diffusionslänge der Minoritätsla-

dungsträger in der beschichteten Struktur aufweisen.

Die beschichtete Struktur kann derart ausgebildet sein, dass ihre Minoritätsladungsträger eine mittlere Diffusionslänge von zumindest ungefähr 500 µm aufweisen, die einer effektiven Lebensdauer der Minoritätsladungsträger von ungefähr 500 µs entspricht. Des weiteren kann die Eigenschaft der epitaktischen Schicht bezüglich der Erzeugungszentren von Minoritätsladungsträgern dergestalt sein, dass die Anzahl solcher Zentren so gering ist, dass eine in der epitaktischen Schicht erzeugte Diode bei normalen Betriebstemperaturen des Schaltungsbauelementes im wesentlichen vom Ladungsträgerdiffusionsstrom beherrscht ist.

Es ist gefunden worden, dass ein vollständig in der epitaktischen Schicht gebildeter p-n-Übergang einen sehr geringen Sperrstrom aufweist. Demgemäss weist diese Ausführungsform des Speichers in der epitaktischen Schicht eine überraschend lange Haltezeit auf, was die gesonderten Bemühungen beim Herstellungsverfahren rechtfertigt. Wenn die p-n-Übergänge solch einer Zelle auf einen oberflächennahen Bereich der Schicht begrenzt und vollständig innerhalb der Schicht gelegen sind, bleiben des weiteren die Durchbrucheigenschaften und Kapazitäten solcher Übergänge im wesentlichen jene, die der geringer dotierten Schicht entsprechen, und nehmen nicht jene Werte an, die mit den höheren Dotierungskonzentrationen im Substratteil des Körpers verbunden sind.

Nachstehend ist die Erfindung anhand einer in der Zeichnung dargestellten Ausführungsform beschrieben; es zeigen:

Fig. 1 einen Querschnitt durch eine Halbleiter-Scheibe mit einer Epitaxie-Schicht auf einem Substrat in zu dem Substrat proportionaler Dicke

Fig. 2 eine vergrösserte Ansicht des Epitaxie-Bereichs gemäss Fig. 1 mit verschiedenen dotierten Bereichen zur Bildung von p-n-Übergängen mit einem geringen Sperrstrom

Fig. 3 eine schematische Darstellung der elektrischen Funktion der Anordnung gemäss Fig. 2

Fig. 4 ein Diagramm von bevorzugten Bor-Konzentrationen im Halbleitermaterial der Scheibe gemäss Fig. 1 und

Fig. 5 eine andere bevorzugte Struktur, auf welche die Erfindung anwendbar ist, um günstige Sperrstromcharakteristiken zu erhalten.

Vorliegende Erfindung kann insbesondere bei dynamischen MOS-RAMs verwendet werden. Bezüglich dieses Halbleitertyps wird die vorliegende Erfindung beschrieben, was jedoch nicht bedeutet, dass die Erfindung nicht ein breiteres Anwendungsgebiet besitzt. Allgemein bezieht sich die Erfindung auf zahlreiche Halbleiterelemente, die erfordern, dass der Sperrstrom durch einen in Sperrichtung betriebenen p-n-Übergangsbereich vergleichsweise niedrigt bleibt.

Bekannte dynamische N-Kanal-RAMs sind durch herkömmliche Herstellungstechniken auf einer Oberfläche eines p-leitenden dotierten Siliciumscheibchens hergestellt worden. Es ist beispielsweise bekannt, dass eine Korrelation zwischen der Lebensdauer von Minoritätsladungsträgern in dem halbleitenden Werkstoff und den höchsten Haltezeiten der Speicherzellen besteht, die auf der einen Oberfläche des Halbleiterscheibchens gebildet sind. Beispielsweise entspricht in einem Speicherschaltungsgebilde nach dem Stande der Technik die Lebensdauer von Minoritätsträgern in dem Volumen des Siliciumwerkstoffes von 10 bis 50 µs ungefähr typischen Haltezeiten in den fertig gestellten Speichern von 2 bis 10 Millisekunden. Die Herstellungsschritte zum Erstellen eines solchen Speichers nach dem Stande der Technik umfassen Getter-Schritte ähnlich jenen, wie sie in der US-PS 3 997 368 offenbart sind.

Es wurde gefunden, dass eine Halbleiterstruktur möglich ist, die eine bestimmte bzw. deutliche, schrittartige Zunahme der Haltezeiten von Speicherzellen eines dynamischen RAMs zur Folge hat. Jedoch erscheint diese Zunahme nur erreichbar zu sein, wenn das Halbleitermaterial, in welchem die Speicherzellen angeordnet sind, so beschaffen ist, dass die Sperrströme auf Werte begrenzt werden, die als «Diffusionskomponente» der Ströme bekannt sind.

Die gewünschte «Eigenschaft» oder kristalline Struktur-Integrität ist eine solche mit dem geringsten Betrag an Verunreinigungen oder schädlichen Fremdstoffen, der mit heutigen Herstellungstechniken und Apparaturen erhalten werden kann. Diese schädlichen Fremdstoffe schliessen beispielsweise Elemente wie Eisen, Nickel, Kupfer, Calcium oder Gold ein. Die schädlichen Fremdstoffe im Sinne der vorliegenden Beschreibung sind jene, die ein Energieniveau aufweisen, das ungefähr halbwegs zwischen dem Valenz- und dem Leitungsband von Silicium liegt. Sie stellen deshalb durch ihre Gegenwart im Kristallgitter Bildungszentren für Minoritätsträger bereit. Von ihnen wird ebenfalls angenommen, dass sie die Ursache für die Bildung von Stapelfehlern oder anderen Kristallfehlern sind, die für die Zunahme von Sperrströmen bekannt sind, wenn sie in der Nähe von p-n-Übergängen entstehen.

Bei Abwesenheit solcher schädlicher Fremdstoffe dient offenbar die Diffusion von Minoritätsladungsträgern, beispielsweise Elektronen in p-leitendem Material, als Steuermechanismus für die auftretenden Sperrströme. Diese Umgebung, nämlich eine vorherrschend diffusionsstromkontrollierte Halbleiteranordnung innerhalb des Betriebstemperaturbereichs eines darin gebildeten Bauelementes ist ein bedeutsamer Gesichtspunkt dieser Erfindung.

Bei Diffusionsströmen von Minoritätsladungsträgern ist gefunden worden, dass sie stark temperaturabhängig sind. Ein scharfer Anstieg der Sperrströme an Diodenübergängen ist in der Vergangenheit als Hochtemperaturphänomen angesehen worden. Die Änderung in der Temperaturabhängigkeit von Sperrströmen erscheint der Übergang von einem ladungsträgererzeugungsstrom- zu einem diffusionsstromgesteuerten Sperrstrom zu sein, wenn die Temperatur des in Frage stehenden Bauelementes erhöht wird.

Wenn jedoch das Bauelement wie vorliegend ausgebildet wird, wird der Sperrstrom seiner p-n-Übergänge in wünschenswerter Weise die Temperaturabhängigkeit des Diffusionsstrommechanismus im Hochtemperaturteil des betrachteten Betriebstemperaturbereiches zeigen. Die Betriebstemperaturen können sich von normalen Raumtemperaturen bis zu mehr als 90 °C erstrecken. Wenn auf den höheren Teil des Temperaturbereiches bezug genommen wird, sind normalerweise mehr als 70 °C gemeint. Ein typischer Hochtemperaturbereich erstreckt sich von 70 °C bis 90 °C. Jedoch kann bereits bei Temperaturen über 40 °C der Sperrstrom in reinen kristallinen Strukturen durch Diffusionsströme gesteuert werden. Solche diffusionsstromgesteuerte Strukturen erfordern, dass die Störstellen im wesentlichen dort entfernt werden, wo das aktive Bauelement gebildet ist.

Eine bevorzugte Ausführungsform besteht in einem dynamischen n-Kanal-Speicher mit beliebigem Zugriff (RAM), der in einem p-leitenden epitaktischen Siliciumkörper eingebaut ist. Der Körper umfasst ein Substrat oder einen Hauptteil, der vorzugsweise mit Bor bis zu einer vergleichsweise hohen Konzentration, vorzugsweise 10^{19} Boratomen pro cm^3 dotiert ist. (Bor ist ein p-Dotierstoff). Auf dem Siliciumhauptteil ist eine mit Bor dotierte epitaktische Siliciumschicht gebildet. In der bevorzugten Ausführungsform ist die epitaktische Schicht nur mit ungefähr 2×10^{15} Dotierstoffatomen pro cm^3 dotiert. In dieser Epitaxie-Schicht werden die Speicherzellen gebildet.

Es ist gefunden worden, dass, wenn bei der beschriebenen Struktur des epitaktischen Bauelements der Diffusionsstrom vorherrschend ist, die Kennwerte des Zonenübergangs, wie Kapazität und die Schwellwert- und Durchschlagspannung der Speicherzellenelemente durch den Dotierungswert in der

epitaktischen Schicht bestimmt werden. Auf der anderen Seite sind die Sperrströme über die Übergänge in den Bauelementen durch die verringerte Verfügbarkeit der Minoritätsträger, beispielsweise Elektronen, innerhalb einer Diffusionslänge vom Zonenübergang im hochdotierten Substrat begrenzt. Ein Speicher in einer solchen Struktur weist infolgedessen optimale Eigenschaften bezüglich der Kapazität, der Schwell- und Durchschlagspannung und zusätzlich niedere Sperrstromcharakteristiken auf, die sich vorteilhaft in langen Haltezeiten für jede der einzelnen Zellen in dem Speicher auswirken.

Die vorteilhaften Ergebnisse der beschriebenen Struktur verschwinden jedoch, wenn der Wert an schädlichen Fremdstoffen dergestalt ist, dass das Bauelement, beispielsweise der Speicher in der epitaktischen Schicht, bedeutsam in seinen Sperrstromeigenschaften durch von in der Nähe des Zonenübergangs erzeugten Minoritätsladungsträgern gesteuert wird.

Es wird deshalb wichtig, den Speicher im Werkstoff so auszubilden, dass er die beschriebenen «Eigenschaften», d.h. einen Wert an schädlichen Fremdstoffen aufweist, der so gering ist, dass der Fremdstoffwert selbst mit heutzutage verfügbaren Techniken schwierig zu messen ist. Es erscheint jedoch, dass die Vorteile der Struktur auch dadurch entstehen, dass die Struktur Eigenschaften aufweist, die die Fremdstoffe im Siliciumkörper zu gettern suchen, so dass die epitaktische Schicht dazu neigt, einen wünschenswert niedrigen Wert an solchen schädlichen Fremdstoffen aufzuweisen.

In Fig. 1 ist ein Teil einer Halbleiterscheibe dargestellt, die allgemein mit dem Bezugszeichen 11 bezeichnet ist. Die Scheibe 11 ist im Querschnitt dargestellt, um die relative Dicke zwischen dem Substrat oder dem Hauptteil 12 der Scheibe 11 und der epitaktischen Schicht 14 aufzuzeigen, die auf einer Fläche des Hauptteils angeordnet ist. Das Silicium des Hauptteils 12 weist eine Dicke von ungefähr 500 µm auf.

Im Vergleich zu dem Siliciumhauptteil 12 beträgt die Dicke der epitaktischen Schicht vorzugsweise nur 10 bis 15 µm. Infolgedessen sind in Fig. 1 in stark vergrössertem Massstab die ungefähren Verhältnisse der Dicke des Siliciumhauptteils zur Dicke der epitaktischen Schicht der Scheibe 11 dargestellt.

Das Ausgangsmaterial des Hauptteils 12 der Scheibe 11 ist p+ Silicium mit (100) Kristallorientierung. Die p-Dotierung ist eine Bor-Dotierung mit zumindest 10^{18} Atomen pro cm^3. Der Dotierwert für das Ausgangsmaterial von zumindest 10^{18} Boratomen pro cm^3 ist als Schwellwertgrenze bezüglich des Dotierens der epitaktischen Schicht herausgefunden worden, damit sich der gesamte Vorteil einstellt. Wenn der Siliciumhauptteil 12 mit zumindest einem solchen Wert dotiert wird, kann die epitaktische Schicht 14 mit nicht messbar geringen Konzentrationen dieser schädlichen Fremdstoffe wie Eisen, Nickel, Kupfer, Kalcium oder Gold gezüchtet werden.

Andererseits ist gefunden worden, dass die epitaktische Schicht bei Bor-Dotierungswerten unterhalb von 10^{18} Atomen pro cm^3 Anzeichen von zunehmend höheren Fremdstoffkonzentrationen zeigt. Diese höheren Konzentrationen an Fremdstoffen haben entsprechend kürzere wirksame Lebensdauer der Minoritätsträger zur Folge. Infolgedessen kann es in einem sehr reinen Verfahren mit eigentlich keiner Einführung störender Fremdstoffe in die Halbleiterstruktur möglich sein, dieselben hochwirksamen Lebensdauereigenschaften selbst mit einem geringeren Dotierungwert als 10^{18} Atome pro cm^3 im Substrat zu erhalten.

Bei einer bevorzugten Ausführungsform beträgt die Bor-Konzentration im Siliciumhauptteil 12 infolgedessen ungefähr 10^{19} Atome pro cm^3. Es wird angenommen, dass bei diesem Dotierungswert in dem vorstehend beschriebenen Verfahren der Siliciumhauptteil als Barriere oder als Einfangstelle für durch die Scheibe 11 diffundierende störende Fremdstoffe wirkt.

Wie gefunden wurde, hat der hochdotierte Siliciumhauptteil ein erhöhtes Fremdstoffeinfangvermögen. Eine Erklärung für eine solche grössere Fähigkeit kann nicht gegeben werden. Es seien jedoch einige Theorien erörtert, die einen gewissen Einblick gestatten.

Ein erster Mechanismus für eine solche Barriere könnte das Ergebnis möglicher Ionenbindungen zwischen den Fremdstoffen und anderen Atomen im dotierten, kristallinen Halbleiter sein. Solche Bindungen erklären zumindest teilweise das Zurückhalten der Fremdstoffe innerhalb des Siliciumhauptteils 12, wenn diese durch das Gebilde diffundieren. Jedoch sind solche Ionenbindungen, durch welche die Fremdstoffe innerhalb der hochdotierten Struktur des Siliciumhauptteils zurückgehalten werden, nur einer von verschiedenen Mechanismen zum Gettern störender Fremdstoffe.

Von einem anderen Mechanismus wird angenommen, dass er eine elastische Gitterdeformation betrifft, die, wie gefunden wurde, an der Grenzfläche zwischen dem Siliciumhauptteil 12 und der epitaktischen Schicht 14 auftritt. Die elastische Gitterdehnung ist das Ergebnis der verschiedenen Dotierungswerte in dem Siliciumhauptteil 12 und der epitaktischen Schicht 14. Die verschiedenen Dotierungswerte begründen Unterschiede im Gitterabstand des Siliciumhauptteils 12 und der epitaktischen Schicht 14, die gitterverformende Fehlanpassungs-Versetzungen zur Folge haben. Von diesen Versetzungen wird angenommen, dass sie zu einem Einfangen oder Gettern der störenden Fremdstoffe aus der epitaktischen Schicht 14 beisteuern.

Das Gettern als Ergebnis der in eine Oberfläche einer Scheibe eingebrachten Fehlanpassungs-Versetzungen ist bekannt. In der US-PS 3 997 368 ist eine solche Einrichtung zum Gettern von Störstellen offenbart. Jedoch ist in der vorliegenden Scheibenstruktur die Ebene der Fehlanpassungs-Versetzungen an der Grenzfläche zwischen dem Siliciumhauptteil 12 und der epitaktischen Schicht 14 gelegen. Es wird angenommen, dass die Nähe der Fehlanpassungs-Versetzungen zu den aktiven p-n-Übergängen in der epitaktischen Schicht 14 die Wirksamkeit im Gettern während aller Erhitzungsverfahrensschritte erhöht. Diese Erhöhung gilt im Vergleich zu dem in der US-PS 3 997 368 offenbarten Verfahren zum Gettern auf der rückwärtigen Oberfläche. Es sei jedoch verstanden, dass die Erfindung nicht auf einen der erläuterten Mechanismen beschränkt ist. Diese Theorien werden lediglich als mögliche Erklärung zu den Ergebnissen angeboten.

Mit der auf diese Weise beobachteten erhöhten Fähigkeit, schädliche Fremdstoffe in dem Siliciumhauptteil zurück- und von der Epitaxieschicht fernzuhalten im Verein mit verschiedenen Vorsichtsmassregeln zur Verhinderung, dass die Fremdstoffe in die Scheibe 11 während des Herstellungsverfahrens des Halbleiterbauelements eindiffundieren, wird die epitaktische Schicht 14 relativ frei von solchen Fremdstoffen. Infolgedessen hat die beschichtete Struktur oder die Scheibe 11 vergleichsweise lange Minoritätsträger-Lebensdauereigenschaften.

Die epitaktische Schicht wird mit einem Dotierungswert von ungefähr 2×10^{15} Boratomen pro cm^3 aufgewachsen. Der Dotierungswert bestimmt beispielsweise die Kapazität der Zonenübergänge in dem Werkstoff.

An der Grenzfläche zwischen der epitaktischen Schicht und dem ursprünglichen Substrat gibt es in typischer Weise einen Bereich mit einem Dotierstoffkonzentrationsgradienten, der von einer Ausdiffusion des Bors aus dem Substrat in die epitaktische Schicht während des Wachsens der epitaktischen Schicht herrührt. Jedoch ist dieser Effekt in einer epitaktischen Schicht einer Dicke von ungefähr 10 bis 15 µm, wie er für die bevorzugte Ausführungsform typisch ist, vernachlässigbar.

Es ist gefunden worden, dass der so erzeugte Halbleiterkörper aus dem Siliciumhauptteil und der epitaktischen Schicht eine typische Elektronenlebensdauer von zumindest

500 µs aufweist. Ein solcher Wert entspricht einer Diffusionslänge für die Minoritätsladungsträger, nämlich der Elektronen, von ungefähr 500 µm. Die Dicke der epitaktischen Schicht beträgt infolgedessen nicht mehr als 1/30 der Elektronen-Diffusionslänge. Es kann demgemäss davon ausgegangen werden, dass es sich bei dem Material innerhalb des Volumens, in welchem von freien Elektronen angenommen werden kann, dass sie über den gleichrichtenden Zonenübergang als effektiver Sperrstrom diffundieren, hauptsächlich um das stark dotierte Material des Substrats handelt. In diesem stark dotierten Siliciumhauptteil sind die freien Elektronen in Vergleich zu der leicht dotierten epitaktischen Schicht anzahlmässig gering, wo die zu dem Dotierungswert umgekehrt proportionalen freien Elektronen zahlreicher sind. Auf diese Weise spiegeln in einer defektfreien epitaktischen Schicht die gemessenen Erzeugungslebensdauern die diffusionsstrombegrenzenden Eigenschaften der Struktur wieder. Jedoch ist zu gleicher Zeit der Zonenübergang in eine endliche Dicke des leicht dotierten Materials eingebettet. Es ist das leicht dotierte Material, das die guten Durchschlagseigenschaften und die geringe Kapazität der MOS-Elemente in der Schicht bestimmt.

In Fig. 2 ist mit vergrössertem Massstab ein Teil der epitaktischen Schicht 14 mit einem Teil des benachbarten Siliciumhauptteils 12 dargestellt. In der epitaktischen Schicht 14 sind Zonen entgegengesetzter Leitfähigkeit mit n-Störstellen, wie Phosphor- oder Arsenatome, mit vergleichsweise geringer Tiefe (ungefähr 0,5 bis 2 µm) eingebettet.

Das selektive Überwiegen von n-Störstellen liefert n-leitende Zonen 22, 23, 24 auf der Oberfläche der epitaktischen Schicht 14 und hat jeweils p-n-Übergänge 25, 26, 27 zur Folge. Selektiv in Form eines Musters ausgebrachte Oxidschichten und zusätzliche, über dielektrische Oxidschichten angeordnete leitende Bereiche bilden aktive MOS-Bauelemente des dynamischen n-Kanal-RAMs, das hierin beschrieben ist. Im einzelnen sind Transistoren 28, 29 dargestellt. Diese Bauelemente und ihre verbindenen Gebilde können in Übereinstimmung mit bekannten Verfahrensschritten gebildet werden. Es ist jedoch wichtig anzumerken, dass sich keiner der aktiven MOS-Strukturen mit den p-n-Übergängen über dicht an der oberen Oberfläche der epitaktischen Siliciumschicht gelegene Bereiche hinauserstreckt. Vielmehr ist die gesamte Bauelementstruktur jeder Speicherzelle in der Nähe der oberen Oberfläche der epitaktischen Schicht 14 ausgebildet.

Die optimale Dicke für die epitaktische Schicht 14 ist in der Tat eine solche, die in nur geringem Masse den Tiefenabstand der p-n-Übergänge von der oberen Oberfläche der Schicht, zuzüglich der zu erwartenden Tiefe der Verarmungszone am Zonenübergang übersteigt. Die Bestimmung der Tiefe der Verarmungszone ist bekannt. Sie hängt selbstverständlich von der Dotierung des Halbleitermaterials, beispielsweise jener der epitaktischen Schicht 14, und der maximalen, an den Zonenübergang angelegten Sperrspannung ab. Eine solche Dicke der Schicht 14 gestattet noch, dass der Zonenübergang die Eigenschaften der leicht dotierten Schicht 14 beibehält, während sie zugleich die Einwirkung des Siliciumhauptteils mit dessen stark verminderter Anzahl an freien Elektronen maximal vergrössert.

Die Transistoren 28, 29 gehören zu zwei benachbarten Speicherzellen, die allgemein mit den Bezugszeichen 30, 31 in Fig. 3 bezeichnet sind. Ein anderes Element jeder dieser Zellen 30, 31 ist jeweils ein Kondensator 32, 33.

Der eine Belag 34 des Kondensators 32 ist Bestandteil der epitaktischen Schicht 14. In gleicher Weise ist der eine Belag 35 des Kondensators 33 das zu der Zone 24 benachbarte epitaktische Silicium. Die Gegenbeläge 36, 37 der jeweiligen Kondensatoren 32, 33 sind auf Siliciumoxiddünnschichten 38, 39 im Abstand von der epitaktischen Schicht 14 angeordnet.

Die Beläge 36, 37 sowie deren verbindende Zuleitungen 41, 42 zu einer gemeinsamen Ebene konstanter Spannung sind vorzugsweise aus polykristallinem Silicium gebildet. Die Gates 43, 44 der Tranistoren 26, 27 sind ebenfalls aus polykristallinem Silicium gebildet. Die Gates 43, 44 sind, wie die Beläge 36, 37, vom epitaktischen Silicium durch Siliciumoxiddünnschichten 46, 47 getrennt.

Die Dicke der Dünnschichten 38, 39, 46, 47 sind so gewählt, dass sie in einem Bereich von 20 bis 200 nm reichen. Typische Dicken von 90 nm sind derzeit bevorzugt. Die Dicke solcher Oxiddünnschichten beträgt deshalb nur etwa 1/10 der Dicke der dickeren Oxidschichten 48, die bevorzugt im Bereich von einem µm liegen. Die Tiefen der n-leitenden Diffusionszonen liegen im Vergleich ebenfalls in der Grössenordnung von 0,9 µm unter der oberen Oberfläche der epitaktischen Schicht 14.

Die Gates 43, 44 bilden insgesamt Wortauswahlleitungen, die senkrecht zur Schnittebene der Fig. 2 sich erstrecken. Die Leitungen 41, 42 führen von den Speicherzellen 30, 31 weg, die von der epitaktischen Schicht 14 durch die Feldoxidschichten 48 getrennt sind.

Eine zweite Ebene eines Metallisierungsmusters 49, vorzugsweise aus Aluminium, ist von den Gates und den Kondensatorbelägen durch eine dielektrische Zwischenschicht 50 getrennt. Selektive Öffnungen 51 in der Schicht 50 gestatten es, dass das Muster 49 die Zone 23 kontaktiert. Wie aus Fig. 2 ersichtlich, werden durch jede Öffnung zwei Speicherzellen (30 und 31) kontaktiert. Die Leiter der Schicht 49 bilden Bit-Abtastleitungen des Speichers. Die obere Oberfläche der Zellen 30, 31 wird passiviert durch eine obere dielektrische Schicht 52.

Fig. 4 zeigt ein typisches Konzentrationsprofil der epitaktischen Schicht 14, des Siliciumhauptteiles 12 und des Grenzflächenbereichs zwischen diesem und der epitaktischen Schicht. Da die epitaktische Schicht 14 auf hochdotiertes Silicium aufgewachsen wird, findet eine Bor-Ausdiffusion aus dem Siliciumhauptteil statt. Das Bor diffundiert in die epitaktische Schicht, jedoch übersteigt die Wachstumsrate der epitaktihauptteil. Deshalb stellt sich die Bor-Konzentration in der epitaktischen Schicht schnell auf den gewünschten Wert von etwa 2×10^{15} Boratomen pro cm^3 ein. Aus einem Vergleich des Dotierungskonzentrationsprofils mit einem darüber liegenden Teil der Scheibe 11 einschliesslich der hochdotierten n-leitenden Bereiche als Bezug ist ersichtlich, dass die aktiven Zonen und die p-n-Übergänge vollständig in Silicium gebildet sind, das eine gleichmässige Dotierungskonzentration aufweist.

Fig. 5 bezieht sich auf einen alternativen Speicher in der vorliegenden Ausbildung. In dem genannten US-Patent 4 012 757 ist beispielsweise eine kombinierte bzw. verschmolzene Drain- und Kondensatorzone offenbart. Fig. 5 zeigt ebenfalls eine Ausführungsform mit verschmolzener Drain- und Kondensatorzone (34 und 35). Diese Ausführungsform hilft Raum im Grundriss der Speicherzellen (30 und 31) zu sparen. Es erscheint, dass grössere Speicher, beispielsweise 16384 bits, verglichen mit 4096 bits, besonders vorteilhaft durch die vorliegenden Lehren beeinflusst werden, wenn z.B. der geometrische Entwurf der Zellen mit verkleinerter Speicherkapazität verkleinerte Haltezeiten nach sich ziehen würde. Die Ausführungsform in Fig. 5 stellt einen solchen Speicher dar. Bezugszeichen für entsprechende funktionelle Elemente sind dieselben wie in Fig. 2 und 3.

Jedoch unterscheidet sich der Schnitt durch die beiden Speicherzellen 30, 31 vom entsprechenden Abschnitt in Fig. 1 aufgrund einer versetzten Anordnung der benachbarten Zellen 30, 31. Ebenso erstreckt sich die Zone 23, ein Arsen-Implantat, rechtwinklig zu der Schnittebene und wirkt als Bit-Auswahlleitung 49. Die Gates 43, 44 sind durch polykristallines Silicium gebildet, jedoch ist ihre gemeinsame Zuleitung zur Wortauswahlleitung 55 nunmehr aus Aluminium gebildet. Der Kontakt der Wortauswahlleitung 55 zum Gate 44 ist nicht dargestellt, da er ausserhalb der Schnittebene angeordnet ist. Die

jeweiligen Kondensatorbeläge 36, 37 erstrecken sich rechtwinklig zur Schnittebene über die Leitungen 41, 42 zur gemeinsamen Konstantspannungsquelle. Dielektrische Zwischenschichten 56, 57 trennen die Kondensatorbeläge 36, 37 jeweils von den benachbarten Gate-Leitern 43, 44.

Die Betriebsweise von Speicherstrukturen wie die hier beschriebenen ist bekannt. Die Zunahme der Haltezeiten der Zellen ist aber eine markante Abweichung, wenn die Speicherstruktur in Form eines diffusionsstromgesteuerten Aufbaus betrieben werden kann. Bei dieser Betriebsweise wird der Sperrstrom umgekehrt proportional zur Dotierstoffkonzentration im Halbleitermaterial, in dem die interessierenden Zonenübergänge liegen.

Es ist gefunden worden, dass das Fremdstoffeinfangvermögen eines hochdotierten Siliciumhauptteils 12, obgleich gegenüber weniger hoch dotiertem Material verbessert, nichts destoweniger begrenzt ist.

Es ist deshalb wünschenswert, von Anfang an den Wert der schädlichen Fremdstoffe zu minimalisieren, die in die Siliciumscheibe 11 eintreten können. Während des Aufwachsens der epitaktischen Schicht 14 treten auch Fremdstoffe in das System über verunreinigte Gase ein. Jedoch ist der Anteil solcher Fremdstoffe gering, der aus den Behandlungsgasen in das Halbleitermaterial eindringt.

Diese Gase sind im allgemeinen genügend rein, so dass sie zumeist als wesentliche Quelle von Verunreinigungen ausser Betracht bleiben können.

Es ist jedoch eine bedeutsamere mögliche Quelle von Fremdstoffen entdeckt worden. Es wurde nämlich gefunden, dass, während die Scheiben 11 für das Anwachsen der epitaktischen Schicht 14 erhitzt werden, Fremdstoffe leicht von der Halterung 63 (Fig. 1) über die Grenzfläche 64 zwischen der Scheibe 11 und der Halterung 63 wandern. Es ist deshalb wünschenswert, das Eindiffundieren von Fremdstoffen aus der Halterung 63 zu beseitigen. Es ist beispielsweise gefunden worden, dass gewisse Halterungen mehr störende Verunreinigungen als andere enthalten.

Besonders vorteilhaft befundene Halterungen sind aus pyrolytischem Graphit hergestellt. Die Fremdstoffwerte in solchen Halterungen waren genügend niedrig, um ihre Verwendung zur Erzielung typischer Lebensdauern von mehr als 500 µs in der beschichteten Struktur zu gestatten.

Der Übergang schädlicher Fremdstoffe von der Halterung 63 zur Scheibe 11 wird insbesondere durch den direkten Kontakt zwischen den Scheiben 11 und der Halterung 62 während des Aufwachsens der epitaktischen Schicht 14 auf jeder Scheibe 11 gefördert.

Vorteilhaft sollte vor dem Aufwachsen der epitaktischen Schicht 14 in der gewünschten Borkonzentration von 2×10^{15} Atomen pro cm^3 die Selbstdotierung begrenzt werden. Das Selbstdotieren ist ein Phänomen, durch welches die epitaktische Schicht 14 Dotierstoffe von dem Siliciumhauptteil über die Gasumgebung der Scheiben 11 aufnimmt. Boratome diffundieren aus dem Siliciumhauptteil in die Reaktionsgasatmosphäre aus und schlagen sich in der Kristallstruktur der epitaktischen Schicht 14 erneut nieder.

Um die Bor-Ausdiffusion aus dem Siliciumhauptteil 12 zu steuern, wird vorzugsweise eine Schicht 66 aus hochreinem polykristallinem Silicium auf die Oberfläche der Halterung 63 mit einer Dicke von ungefähr 2 oder 3 µm aufgebracht. Die Scheiben 11 werden dann von der Oberfläche der beschichteten Halterung 63 getragen.

Dann werden die Scheiben 11 auf etwa 1100 °C in Wasserstoffatmosphäre aufgeheizt. Bei dieser Temperatur neigt das Bor dazu, von der Scheibenoberfläche zu verdampfen; und dann wird 5 Minuten lang Chlorwasserstoffsäure in gasförmiger Form zugegeben, wodurch etwa 0,5 µm des Siliciums von der Oberfläche abgeätzt werden. Die Ätzung schreitet viel schneller als das Verdampfen der Boratome aus dem Silicium fort. Die Ätzung in situ wird zur weiteren Vervollkommnung durchgeführt; und es hat sich gezeigt, dass ohne das Ätzen eine Vielzahl von Defekten in der epitaktischen Schicht entstehen.

Während die Scheiben auf der Halterung im Reaktionsgefäss verbleiben, wird die Temperatur auf ungefähr 1040 °C während etwa 2 oder 3 Minuten geringfügig abgesenkt. Danach wird ein Dichlorsilan-Verfahren zum Aufwachsen der epitaktischen Schicht 14 begonnen. Das Hauptträgergas ist Wasserstoff mit in sehr geringen Mengen eingeführten Dotierungsgasen. Es ist wünschenswert, die Mengen genau einzustellen, um genaue Dotierungswerte in den epitaktischen Schichten zu erhalten. Selbst unter idealen Bedingungen hat die Ausdiffusion aus dem hochdotierten Siliciumhauptteil 12 eine gewisse Wirkung auf den Dotierungswert der epitaktischen Schicht.

Weitere Verfahrensschritte gehören zu der Bildung der MOS-Speicherzellen 30, 31 in der epitaktischen Schicht 14. In der epitaktischen Schicht 14 werden die Zonen 22, 23, 24 des entgegengesetzten Leitungstyps entweder durch Diffusion oder durch Ionenimplantationstechniken gebildet. Die Massnahme, nur bestimmte Bereiche der epitaktischen Schicht 14 den Dotierungsstoffen des entgegengesetzten Leitungstyps auszusetzen, wird durch selektive Oxid-Maskierung nach bekannten Methoden erreicht.

Weitere Schritte umfassen die Bildung von Oxiddünnschichten sowie Aufbringen und Formgebung des polykristallinen Siliciums. Dielektrische Zwischenschichten werden gebildet, gefolgt durch Aufbringen von Aluminium für die Bit-Abtastleitungen. Diese Verfahrensschritte können nach bekannten Methoden durchgeführt werden.

Während dieser Verfahrensschritte können störende Fremdstoffe in verschiedenen Konzentrationen sowohl über Spülwasser als auch über die sonstige Handhabung in die obere Oberfläche der Scheibe 11 eingeführt werden. Deshalb wird vor der Bildung der Metallisierungsmuster ein «open window»-Phosphor-Getterschritt ausgeführt. Es wird jedoch von der Getterung störender Fremdstoffe durch den stark dotierten Siliciumhauptteil 14 angenommen, dass diese während der einzelnen Herstellungsverfahrensschritte fortlaufend auftritt, um Kristalldefekte in den aktiven Bereichen der epitaktischen Schicht 14 zu minimalisieren, wenn die Bauelemente an deren Oberfläche gebildet werden.

Bei der Vervollständigung der MOS-Speicher ist der Ausschluss von Quellen störender Fremdstoffe während der verschiedenen Herstellungsschritte von fortlaufendem Interesse. Es sei jedoch bemerkt, dass in einer im wesentlichen reinen Umgebung der wirksame Ausschluss solcher Fremdstoffe von geringerer Wichtigkeit ist. Dies ist besonders mit Hinblick auf den vorhandenen Fremdstoffeinfangmechanismus zutreffend.

Zusammengefasst kann also gesagt werden, dass in einem dynamischen MOS-RAM die Sperrströme, die gespeicherte Ladungen abführen, durch eine Minimalisierung der Minoritätsladungsträgererzeugungs-Stromkomponenten verkleinert werden. Indem diese Ströme minimalisiert werden, sind die Sperrströme nur noch durch die Minoritätsladungsträgerdiffusions-Stromkomponenten bestimmt. Der Speicher wird in idealer Weise in einer oberen Halbleiterschicht eines Schichtaufbaus gebildet. Die Halbleiterschicht wird epitaktisch mit relativ geringer Dotierungskonzentration auf einem Halbleitersubstrat desselben Leitungstyps aufwachsen gelassen, dessen Dotierungskonzentration ungefähr 3 Grössenordnungen (1000 x) grösser als in der epitaktischen Schicht ist. Die epitaktische Schicht ist mit Vorzug für Speicherschaltungen dadurch geeignet, dass sie mit sehr geringen Sperrströmen ausgebildet werden kann. Das Material bildet des weiteren durch seine beschichtete Struktur eine Basis zum Optimieren der dynamischen Speicherbauelementeigenschaften.

FIG.-1

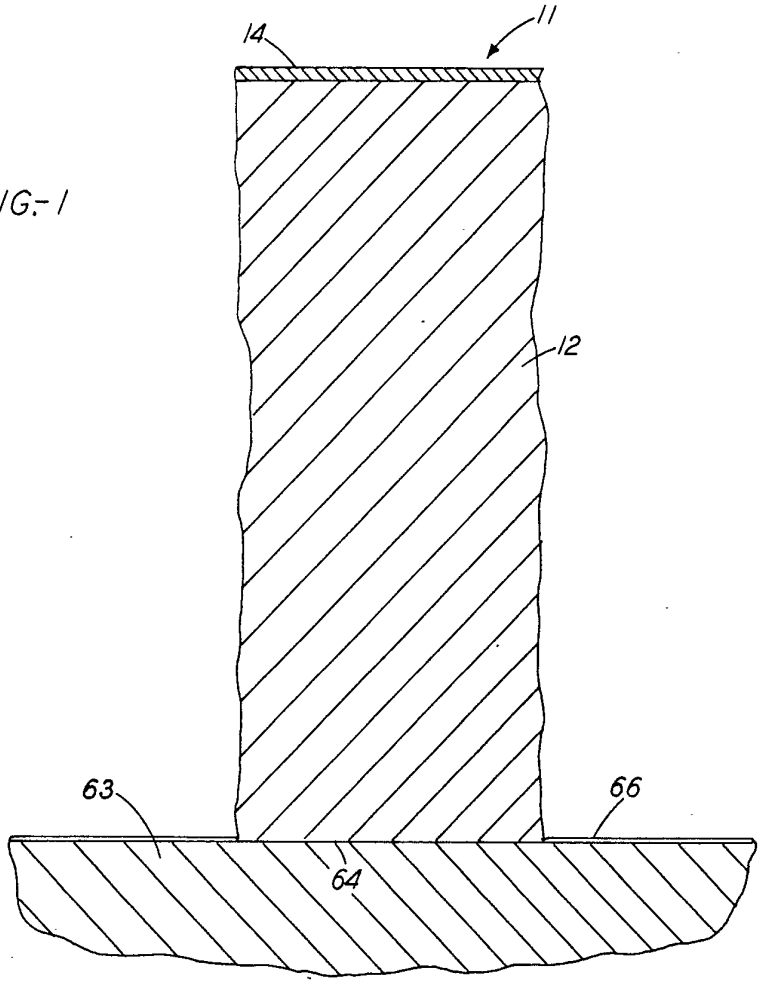

14
11
12
63
66
64

FIG.-2

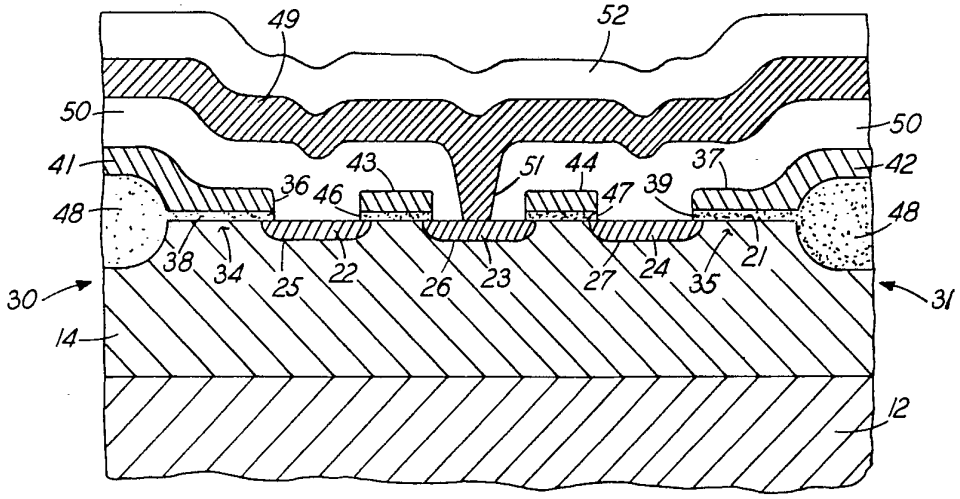

49
52
50
50
41
43
51
44
37
42
36
46
47
39
48
48
38
34
25
22
26
23
27
24
35
21
30
31
14
12

FIG.-3

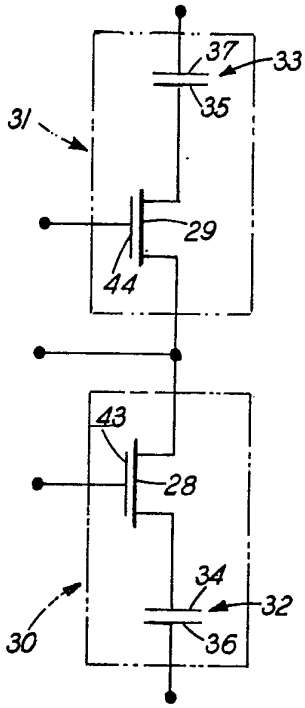

37
33
35
31
29
44
43
28
34
32
30
36

FIG.-4

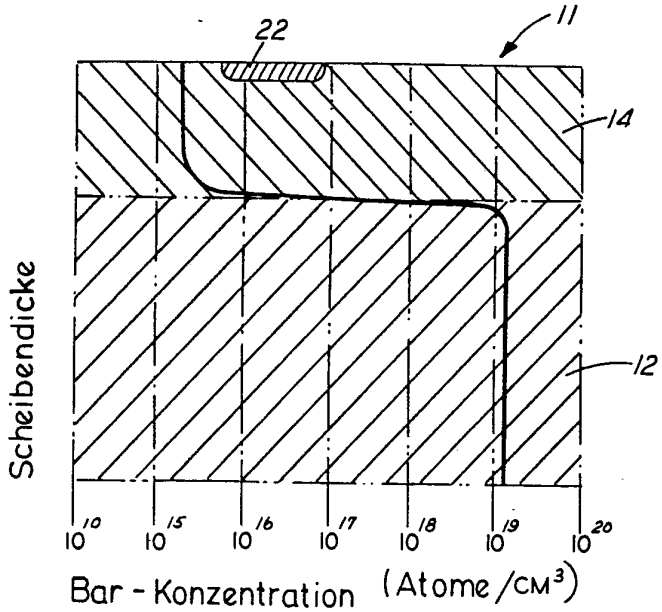

22
11
14
12
Scheibendicke
10 10
10 15
10 16
10 17
10 18
10 19
10 20
Bar - Konzentration (Atome/cm 3)

FIG.-5

