

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G06K 19/077

G06K 19/02



[12] 发明专利申请公开说明书

[21] 申请号 200310123564.6

[43] 公开日 2004 年 8 月 4 日

[11] 公开号 CN 1517948A

[22] 申请日 2003.12.26

[74] 专利代理机构 中国专利代理(香港)有限公司

[21] 申请号 200310123564.6

代理人 吴立明 张志醒

[30] 优先权

[32] 2002.12.27 [33] JP [31] 378803/2002

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

[72] 发明人 高山彻 丸山纯矢 后藤裕吾

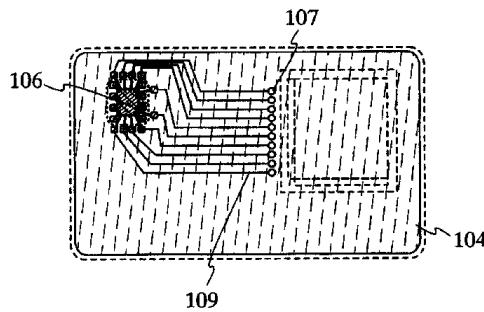
大野由美子 秋叶麻衣

权利要求书 2 页 说明书 22 页 附图 14 页

[54] 发明名称 智能卡以及利用该智能卡的记帐系统

[57] 摘要

本发明的目的是提供一种高功能智能卡，该智能卡可以防止更换脸部相片等伪造行为，从而可以确保该卡的安全，并且该卡可以显示脸部相片以外的图像。具有显示器件和多个薄膜集成电路的智能卡，该卡用多个薄膜集成电路控制显示器件的驱动，用于显示器件以及多个薄膜集成电路的半导体元件由多晶半导体膜形成，多个薄膜集成电路被层叠，显示器件和多个薄膜显示器件被搭载到同一个印刷线路板上，智能卡的厚度在 0.05mm - 1mm 的范围内。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种包括显示器件和薄膜集成电路的智能卡（又称 IC 卡），其中，所述显示器件的驱动受所述薄膜集成电路的控制；
5 并且，用于所述薄膜集成电路以及所述显示器件的半导体元件用多晶半导体膜形成。
2. 根据权利要求 1 的智能卡，其中所述显示器件是液晶显示器件或发光器件。
3. 使用根据权利要求 1 的智能卡的记账系统，其中，用所述薄膜集成电路记录在金融机构的账户上交易的金额，以及所述交易的日期时间或存款余额，而且，在所述显示器件显示所述记录的交易金额，交易的日期时间或存款余额。
10
4. 一种包括显示器件和薄膜集成电路的智能卡，其中，所述显示器件的驱动受所述薄膜集成电路的控制；
15 并且，用于所述薄膜集成电路以及所述显示器件的半导体元件用多晶半导体膜形成；
以及其中，所述智能卡的厚度在 0.05mm-1mm 的范围内。
5. 根据权利要求 4 的智能卡，其中所述显示器件是液晶显示器件或发光器件。
20
6. 使用根据权利要求 4 的智能卡的记账系统，其中，用所述薄膜集成电路记录在金融机构的账户上交易的金额，以及所述交易的日期时间或存款余额，而且，在所述显示器件显示所述记录的交易金额，交易的日期时间或存款余额。
25
7. 一种包括显示器件和薄膜集成电路的智能卡，其中，所述显示器件的驱动受所述薄膜集成电路的控制；
用于所述薄膜集成电路以及所述显示器件的半导体元件用多晶半
导体膜形成；
所述显示器件是无源矩阵类型或有源矩阵类型；
所述显示器件和所述薄膜集成电路安装在同一个印刷线路板上；
30 以及所述智能卡的厚度在 0.05mm-1mm 的范围内。
8. 根据权利要求 7 的智能卡，其中所述显示器件是液晶显示器件或发光器件。

9. 使用根据权利要求 7 的智能卡的记账系统，其中，用所述薄膜集成电路记录在金融机构的账户上交易的金额，以及所述交易的日期时间或存款余额，而且，在所述显示器件显示所述记录的交易金额，交易的日期时间或存款余额。

5 10. 一种包括显示器件和多个薄膜集成电路的智能卡，其中，所述显示器件的驱动受所述多个薄膜集成电路的控制；

用于所述多个薄膜集成电路以及所述显示器件的半导体元件用多晶半导体膜形成；

所述多个薄膜集成电路被层叠叠加；

10 所述显示器件和所述多个薄膜集成电路安装在同一个印刷线路板上；

以及所述智能卡的厚度在 0.05mm-1mm 的范围内。

11. 根据权利要求 10 的智能卡，其中所述多个各个薄膜集成电路的厚度在 1μm-5μm 的范围内。

15 12. 根据权利要求 10 的智能卡，其中所述显示器件是液晶显示器件或发光器件。

13. 使用根据权利要求 10 的智能卡的记账系统，

并且其中，用所述薄膜集成电路记录在金融机构的账户上交易的金额，以及所述交易的日期时间或存款余额，而且，在所述显示器件

20 显示所述记录的交易金额，交易的日期时间或存款余额。

智能卡以及利用该智能卡的记帐系统

技术领域

5 本发明涉及在其内部埋入存储器，微处理器（CPU）等集成电路的智能（smart card）卡（又称 IC 卡，Integrated Circuit card），并且涉及将该智能卡利用于自动存取款卡（ATM（Automated Teller Machine）card）时，记录交易内容的记账系统。

背景技术

10 利用磁性进行记录的磁卡可以记录的数据仅有几十字节（byte），相对于此，内部埋有半导体存储器的智能卡一般可以记录 5KB，或更多，后者可以确保的容纳量之大是前者不可同日而语的。而且，智能卡不象磁卡那样要在卡上加铁砂这样的物理方法来读出数据，另外，智能卡还有存储的数据不容易被篡改的优势。

15 近几年，除了存储器，CPU 也被搭载到智能卡上，这样智能卡被进一步高功能化，其用途非常广泛，包括用于自动存取款卡，信用卡，预付卡，会诊卡，学生证或职员证等身份证明，月票，会员证等。作为高功能化的一个例子，下面的专利文件 1 中提出了一种智能卡，该卡搭载有可以显示简单文字和数字等的显示器件，以及用于数字输入的键盘。

专利文件 1

日本专利公开 HEI No. 2-7105

25 如专利文件 1 所述，通过给智能卡附加新功能，可以使智能卡有新的利用途径。目前利用智能卡的电子商务，电信办公，电信医疗，电信教学，行政服务的电信化，高速公路的自动收费，图像传送服务等的实用化得到进一步发展，可以认为将来智能卡将在更为广泛的领域中被应用。

30 象这样，随着应用智能卡的扩大，违法滥用智能卡成为一个不可回避的大问题，因此，在使用智能卡时，如何提高持卡人身份确认的准确性，将是今后的一个课题。

作为防止滥用智能卡的一个对策，有人提出在智能卡上附贴脸部相片。通过附贴脸部相片，只要不是自动取款机 ATM 等无人终端设备，

使用智能卡时，第三者可以用目视来确认本人。而且，即使不在近距离设置可以拍摄使用者脸部的监控相机，也可以有效地防止滥用智能卡。

然而，通常脸部照片是用印刷转录在智能卡上的，这样就有一个
5 可以比较容易更换照片的伪造的陷阱。

另外，智能卡的厚度极薄，通常是0.7mm。所以，在搭载集成电路的区域被限制时，要想实现高功能化，就有必须在有限的容积中尽量多搭载电路规模和存储器容量大的集成电路。

发明内容

10 所以，本发明的目的是提供一种高功能智能卡，该智能卡可以防止更换脸部相片等伪造，可以确保安全，并且该智能卡可以显示脸部相片以外的图像。

本发明将薄到能够容纳在智能卡内的显示器件搭载到智能卡上。
确切地说，本发明使用以下方法制作集成电路和显示器件。

15 首先，在第一衬底上形成金属膜，通过将该金属膜的表面氧化从而形成极薄的厚几nm的金属氧化膜。然后，在该金属氧化膜上依次形成绝缘膜，半导体膜。然后用该半导体膜制作用于集成电路或显示器件的半导体元件。另外，本说明书中，为了区别常规的使用硅片形成的集成电路，将下文中用于本发明的上述集成电路称为薄膜集成电路。
20 形成半导体元件后，粘贴第二衬底从而使第二衬底覆盖该元件，这样就使半导体元件处于夹在第一衬底和第二衬底中间的状态。

然后，在第一衬底的相反于形成有半导体元件的那一侧粘合第三衬底用来加固第一衬底的强度。在第一衬底比第二衬底的强度大的情况下，当剥离第一衬底时，就不容易损伤半导体元件，并且能够顺利进行撕剥。注意，如果在后来的从半导体元件上剥离第一衬底时，该第一衬底有足够的强度的情况下，就不用在第一衬底上粘接第三衬底。

30 随后，执行加热处理晶化金属氧化膜，加强脆性使衬底容易从半导体元件上被剥离下来。第一衬底和第三衬底一起从半导体元件上被剥离下来。另外，为晶化金属氧化膜的加热处理可以在粘贴第三衬底之前实施，也可以在粘贴第二衬底之前实施。或者，在形成半导体元件的工艺中实施的加热处理可以兼用于该金属氧化膜的晶化工艺。

由于该剥离的工艺，产生了金属膜和金属氧化膜之间分离的部分；绝缘膜和金属氧化膜之间分离的部分；以及金属氧化膜自身双方分离的部分。不管怎样，半导体元件粘附在第二衬底上，但要从第一衬底上被剥离下来。

5 剥离第一衬底后，将半导体元件安装到印刷线路板（Printed Wiring Board）或内插板（interposer）并剥离第二衬底。注意，第二衬底不一定必须被剥离，如果第二衬底的厚度不足以成为问题时，可以在元件被粘贴在第二衬底的状态下完成制作。

10 另外，显示器件的显示元件在将半导体元件安装到印刷线路板或内插板后制作。具体地说，在液晶显示器件的情形中，比如在制作完电连接于半导体元件之一的 TFT 的液晶单元的像素电极，以及覆盖该像素电极的调准膜（alignment film）后然后再将半导体元件，像素电极和调准膜安装到印刷线路板或内插板，之后，粘接另外制作好的对面衬底（counter substrate）到像素电极和调准膜，再注入液晶，
15 就完成了制作程序。

20 另外，剥离第一衬底后，也可以不将半导体元件粘贴到印刷线路板或内插板，而是将其粘贴到作为显示器件基架的其他衬底上，然后在形成显示元件完成显示器件的制作后，连同作为显示器件的基架一并安装到印刷线路板或内插板上也无妨。这种情况下，第二衬底的剥离要在安装前进行。顺便提一下，作为基架的衬底的厚度要在不妨碍智能卡本身薄膜化的范围内，确切地说，其厚度最好在大约几百 μm 或更少。

25 另外，可以用倒装芯片法（flip chip），卷带自动结合的 TAB（Tape Automated Bonding）法，或线路接合法（wire bonding）来实现用半导体元件形成的显示器件或薄膜集成电路和印刷线路板或内插板的电连接（接合）。当用倒装芯片法时，安装和接合的工艺同时被进行。当用线路接合法时，接合的工艺在安装后，并且第二衬底被剥离的状态下被实施。

30 注意，在一个衬底上形成多个薄膜集成电路或显示器件的情形中，在中途实施切割（dicing），使薄膜集成电路或显示器件相互分开。实施切割工艺的时间，在薄膜集成电路的情形中，因封装的有无而不同，在显示器件的情形中，因作为基架的衬底的有无而不同。然

而不论是哪一种情形，切割工艺都在将薄膜集成电路和显示器件搭载或安装到印刷线路板之前执行。

另外，在封装薄膜集成电路的情形中，可以采用在一个内插板上装载多个薄膜集成电路的多芯片封装 MCP (Multi Chip Package)。

5 这种情况下，可以用薄膜集成电路间的电线路接合法，也可以用倒装芯片法。

另外，内插板和印刷线路板的电连接可以是通过引线架 (lead frame) 来实现的形式，也可以是通过凸块 (bump) 来实现的形式，还可以是其他众所周知的形式。

10 跟用硅片制作的膜的厚度为 $50\mu\text{m}$ 的集成电路相比，本发明使用膜厚 500nm 或更薄的半导体膜可以形成总厚度被飞跃性地减少为 $1\mu\text{m}-5\mu\text{m}$ ，典型的为 $2\mu\text{m}$ 左右极薄的薄膜集成电路。另外，可以使显示器件的厚度为 0.5mm 左右，优选为 0.02mm 左右。所以，可以将这样的显示器件搭载到厚度为 $0.05\text{mm}-1\text{mm}$ 的智能卡上。另外，可以在智能卡有限的容积中更多地搭载电路规模和存储器容量大的薄膜集成电路，因此，在不妨碍智能卡的小体积化，轻巧化的情况下，可以实现智能卡的多功能。

20 本发明可以利用比硅片廉价并且面积大的玻璃衬底，因此可以高产量地大量生产低成本的薄膜集成电路，并且可以飞跃性地减少薄膜集成电路的生产成本。此外，衬底可以被反复使用，这样，可以减少成本。

25 另外，本发明没有必要象用硅片制作集成电路那样实施造成裂缝以及研磨痕迹原因的背面研磨，并且，薄膜集成电路厚度的不均匀是由于在形成构成薄膜集成电路的各个膜时的膜厚度不均匀而导致，这个不均匀多也不过几百 nm 左右，跟背面研磨处理导致的几-几十 μm 的不均匀相比，本发明可以飞跃性抑制该不均匀性。

另外，因为可以依据印刷线路板的形状来粘接薄膜集成电路和显示器件，这样就提高了智能卡形状的自由程度。所以比如，可以在有曲面形状的圆柱状的瓶子等形成并粘接智能卡。

30 另外，薄膜集成电路不限于以裸芯片直接被搭载在印刷线路板上的形式，也可以采用在内插板上安装并封装后，然后搭载的形式。如以裸芯片的形式来搭载，可以实现小体积化，轻巧化。另一方面，如

果封装后再来搭载，当封装厂家提供的薄膜集成电路在电子产品厂家被搭载时，不需要无尘室（clean room）以及特殊焊接机（bonder）等设备和技术，这样可以使搭载变得容易。而且，封装后再来搭载可以从外部环境保护薄膜集成电路，并使印刷线路板的引脚标准化，还能够将亚微标度的薄膜集成电路的线路扩大到和印刷线路板相同程度的毫米标度。

此外，本发明的封装不仅可以采用芯片级封装的 CSP (Chip Size Package)，多芯片封装的 MCP (Multi Chip Package)，而且可以采用双列直插式封装的 DIP (Dual In-line Package)，方型扁平式封装的 QFP (Quad Flat Package)，小尺寸封装的 SOP (Small Outline Package) 等所有众所周知形式的封装。

另外，显示器件可以被应用于比如液晶显示器件；以有机发光元件为典型的在其各个像素中提供有发光元件的发光器件；以及数字微镜器的 DMD (Digital Micromirror Device) 等。另外，在薄膜集成电路中可以提供微处理器 (CPU)，存储器，电源电路，或其他的数字电路，或模拟电路。此外，还可以在薄膜集成电路中提供显示器件的驱动电路，以及生成馈送给该驱动电路信号的控制器。

另外，本发明不局限于卡，凡是具有如上所述的薄膜集成电路以及显示器件双方，并且可以和寄主 (host) 之间进行收发数据的便携型记录介质都包含在本发明的范围内。

附图说明

图 1A-1C 是本发明的智能卡的外观图以及表示其内部结构的视图；

图 2A-2C 是表示连接端子以及薄膜集成电路的扩大图，以及显示器件和印刷线路板连接部分的扩大图；

图 3A-3E 是表示制作半导体元件方法的视图；

图 4A-4C 是表示制作半导体元件方法的视图；

图 5A-5C 是表示制作半导体元件方法的视图；

图 6 是液晶显示器件的横截面图；

图 7 是薄膜集成电路和显示器件的方框图；

图 8A-8C 是表示本发明的智能卡的内部结构的视图；

图 9 是薄膜集成电路和显示器件的方框图；

图 10A 和 10B 是表示用于输入输出接口的结构的方框图；
图 11A-11D 是表示薄膜集成电路结构的横截面图；
图 12 是表示本发明的智能卡的应用方法的视图；
图 13A-13F 是表示制作本发明的显示器件的制作方法的视图；
5 图 14A 和 14B 是液晶显示器件的横截面图；
本发明的选择图为图 1

具体实施方案模式

实施方案模式 1

10 图 1A 是本发明的智能卡的俯视图。表示在图 1A 中的智能卡是接触类型，即提供在智能卡中的连接端子和终端设备的读出/写入器 (reader/writer) 通过电连接来执行数据收发。但是，智能卡也可以是非接触类型，即用非接触来执行数据收发。

15 图中数字 101 表示卡的主体，102 表示搭载在卡主体 101 上的显示器件的像素部分，103 相当于同样搭载在卡主体 101 上的薄膜集成电路的连接端子。

20 图 1B 表示在图 1A 中示出的封闭在卡主体内部的印刷线路板 104 的结构。图 1C 表示在图 1B 中示出的印刷线路板 104 的背面结构。在印刷线路板 104 的其中一面安装显示器件 105，在其另一面安装薄膜集成电路 106。

另外，在图 1A-1C 中表示的智能卡中，虽然将显示器件 105 和薄膜集成电路 106 分别安装在印刷线路板 104 的不同的面上，但是也可以将两者都安装在相同的一面上。如图 1A-1C 所示，当显示器件 105 和薄膜集成电路 106 被安装在印刷线路板 104 的不同面对时，和显示器件 105 电连接的引线 (lead) 108，以及和薄膜集成电路 106 电连接的引线 109，通过接触孔 (contact hole) 107 电连接在一起。
25

连接端子 103 直接连接在提供在终端设备的读出/写入器，是收发终端设备和智能卡之间的信号的端子 (terminal)。图 2A 表示在图 1B 中示出的连接端子 103 的扩大图。另外，图 2B 表示在图 1C 示出的薄膜集成电路 106 的扩大图。
30

图 2A 表示在印刷线路板 104 的一个面上提供八个连接端子 103 的一个例子。当然，连接端子的个数不局限于此。另外，如图 2B 所示，

在印刷线路板 104 的另一个面上提供多个焊垫 (pad) 111。

焊垫 111 通过电线 (wire) 112 和薄膜集成电路 106 电连接。焊垫 111 中不但存在着通过提供在印刷线路板 104 上的接触孔 110 和连接端子 103 电连接的焊垫，而且存在着和引线 109 电连接的焊垫。另外，有时，也可以提供不设置电线 112，和薄膜集成电路 106 没有电连接，而和连接端子 103 以及引线 109 有电连接的焊垫 111。

另外，图 2C 是显示器件 105 和引线 108 的连接部分的横截面图。如图 2C 所示，提供在显示器件 105 上的端子 114 和引线 108 通过电线 113 电连接在一起。引线 108 和引线 109 通过接触孔 107 电连接在一起。

另外，本实施方案模式中，用线路结合的方法电连接焊垫 111 和薄膜集成电路 106，然而本发明并不局限于该方法。除了线路结合法，还可以采用使用焊锡球的芯片倒装法 (flip chip) 来执行连接，也可以使用其它的方法。另外，显示器件 105 和引线 108 之间的电连接，不局限于线路结合法，还可以使用其它的连接方法。

另外，连接端子 103 和薄膜集成电路 106 之间的电连接并不限于本实施方案模式中示出的方法。例如，可以不设置焊垫，直接用电线通过接触孔使连接端子和薄膜集成电路电连接在一起。

其次，说明薄膜集成电路的制作方法后，说明显示器件的制作方法。本实施方案模式中虽然以两个 TFT 作为半导体元件进行举例，但在本发明中包含于薄膜集成电路和显示器件中的半导体元件并不局限于此，其可以使用所有的电路元件。例如，除了 TFT 以外，典型的还包括存储元件，二极管，光电转换元件，电阻元件，线圈 (coil)，电容元件，电感器等。

首先，如图 3A 所示，在第一衬底 500 上用溅射法形成金属膜 501。在此，用钨作为金属膜 501 的材料，其膜的厚度设定为 10nm-200nm，优选 50nm-75nm。注意在本实施方案模式中，在第一衬底 500 上直接形成金属膜 501，但是也可以用氧化硅，氮化硅，氮氧化硅等的绝缘膜覆盖第一衬底 500 后，然后在其上形成金属膜 501。

形成金属膜 501 后，在不暴露于大气的情况下，在金属膜 501 上层叠氧化物膜 502。在此，形成厚 150nm-300nm 的氧化硅膜作为氧化物膜 502。注意如果使用溅射法形成该膜，在第一衬底 500 的边缘也会

形成膜。这样在实施后面的剥离工艺时，氧化物膜 502 会残留在第一衬底 500 上，为了防止该残留物残留下来，最好用氧灰化 (O₂ ashing) 等方法将形成在衬底边缘的金属膜 501 以及氧化物膜 502 选择性地清除掉。

5 另外，在形成氧化物膜 502 时，在靶和衬底之间用闸门屏蔽，产生等离子体从而实施作为溅射的前阶段的预溅射 (pre-sputtering)。预溅射在以下条件下实施，即设定流量 Ar 为 10sccm，O₂ 为 30sccm，第一衬底 500 的温度为 270°C，成膜功率为 3kW，并且在该条件被维持的状态下实施预溅射。通过该预溅射，在金属膜 501 和氧化膜 502 之间形成了厚几 nm 左右（在此为 3nm）的极薄的金属氧化膜 503。金属氧化膜 503 是通过使金属膜 501 表面氧化而形成的。所以，本实施方案模式中的金属氧化膜 503 是由氧化钨而形成。
10

另外，虽然本实施方案模式通过预溅射形成了金属氧化膜 503，但本发明并不局限于此，例如也可以添加氧，或给氧添加 Ar 等惰性气体，通过等离子体意向性地将金属膜 501 的表面氧化后形成金属氧化膜 503。
15

形成氧化物膜 502 后，用等离子体化学气相沉积的 PCVD (Plasma Chemical Vapor Deposition) 法形成底膜 504。在此，形成厚 100nm 的氧氮化硅膜作为底膜 504。然后，在形成底膜 504 后，在不暴露于大气的情况下，形成厚 25-100nm (优选 30-60nm) 的半导体膜 505。顺便提一下，半导体膜 505 可以是非晶半导体，也可以是多晶半导体。另外，半导体不仅可以采用硅作为其材料，还可以采用锗硅。当采用锗硅时，锗的密度最好在 0.01-4.5 atomic% 左右。
20

随后，如图 3B 所示，用众所周知的技术来晶化半导体膜 505。这个众所周知的晶化方法包括使用电热炉的热晶化法，使用激光束的激光晶化法，以及使用红外线的灯退火 (lamp anneal) 晶化法。或者，可以根据日本专利公开 Hei 7-130652 号中公开的技术，利用使用催化剂的晶化方法。
25

另外，也可以用溅射法，等离子体 CVD (等离子体化学气相沉积) 法，热 CVD 法预先形成多晶半导体膜的半导体膜 505。
30

本实施方案模式使用激光晶化方法来晶化半导体膜 505。通过使用能够连续振荡的固态激光，照射基波的二次谐波至四次谐波的激光

束，可以得到大晶粒尺寸的晶体。比如，最好采用典型的 Nd: YVO₄ 激光（1064nm 的基波）的二次谐波（532nm）或三次谐波（355nm）。具体地，使用非线性光学元件将由连续振荡型 YVO₄ 激光器发射的激光束转变为谐波，从而获得输出能源为 10W 的激光束。此外，也可以利用使用非线性光学元件发射谐波的方法。然后，更优选，通过光学系统形成激光束以使其照射面具有矩形或椭圆形，由此，照射半导体膜 505。此时，需要约 0.01 到 100MW/cm²（优选 0.1 到 10 MW/cm²）的能量密度。相对激光束以约 10 到 2000cm/s 的速率按箭头方向移动半导体膜，以达到照射半导体膜的目的。

另外，激光晶化可以照射连续振荡的基波的激光束和连续振荡的谐波的激光束，也可以照射连续振荡的基波的激光束和脉冲振荡的谐波的激光束。

另外，也可以在稀有气体或氮等惰性气体的气氛中照射激光束。通过该程序，可以减少由于照射激光束而引起的半导体表面的粗糙，而且可以抑制由因界面能级密度（interface level density）的不均匀而导致的门栏值的不均匀。

通过以上的对半导体膜 505 辐照激光束的程序，形成了结晶性被提高的半导体膜 506。随后，如图 3C 所示，对半导体膜 506 实施形成图案，从而形成岛形状的半导体膜 507，508，用该岛形状的半导体膜 507，508 形成以 TFT 为典型的各种半导体元件。另外，在本实施方案模式中，底膜 504 和岛形状的半导体膜 507，508 连接在一起，但是可以根据半导体元件的情况，在底膜 504 和岛形状的半导体膜 507，508 之间形成电极以及绝缘膜等。例如，在半导体元件之一的底栅型 TFT 的情形中，在底膜 504 和岛形状的半导体膜 507，508 之间形成栅电极以及栅绝缘膜。

在本实施方案模式中，用岛形状的半导体膜 507，508 形成顶栅型的 TFT509，510（图 3D）。具体地说，形成栅绝缘膜 511 使其覆盖岛形状的半导体膜 507，508。然后，在栅绝缘膜 511 上形成导电膜，通过形成图案的程序形成栅电极 512，513。接着形成栅电极 512，513，或抗蚀剂膜并形成图案用作掩膜，给岛形状的半导体膜 507，508 掺杂赋予 n 型导电性的杂质从而形成源区，漏区，以及 LDD(轻掺杂漏, Light Doped Drain) 区。顺便提一下，虽然在此 TFT509，510 被制作为 n

型，如制作作为 p 型 TFT，可以掺杂赋予 p 型导电性的杂质。

通过上述工序，可以形成 TFT509，510。注意，制作 TFT 的方法不限于上述工序。

然后，形成第一层间绝缘膜 514 使其覆盖 TFT509，510。随后，
5 在栅绝缘膜 511 以及第一层间绝缘膜 514 中形成接触孔后，形成通过
接触孔和 TFT509，510 连接的线路 515-518，并且这些线路和第一层
间绝缘膜 514 连接。然后在第一层间绝缘膜 514 上形成第二层间绝缘
膜 519，并使其覆盖线路 515-518。

随后，在第二层间绝缘膜 519 中形成接触孔，并在第二层间绝缘
10 膜 519 上形成端子 (terminal) 520，该端子通过接触孔和线路 518
连接。虽然在本实施方案模式，端子 520 通过线路 518 和 TFT510 电连接在一起，然而半导体元件和端子 520 的连接形式不局限于此。

接下来，在第二层间绝缘膜 519 和端子 520 上形成保护层 521。
保护层 521 在后面程序的粘接以及剥离第二衬底时，可以保护在第二
15 层间绝缘膜 519 和端子 520 的表面，并且，该保护层采用在剥离第二
衬底后能够被清除的材料。比如，在整个表面涂敷可溶于水或醇的环
氧基，丙乙烯基，硅基的树脂，然后烘烤后就可以形成保护层 521。

在本实施方案模式中，用旋涂涂敷由水溶性树脂（东亚合成制：
VL-WHSL10）制成的膜并使该膜的厚度为 30μm，随后进行 2 分钟的曝
20 光以实现初步硬化，然后用 UV 光从背面辐照 2.5 分钟，表面 10 分钟，
共计 12.5 分钟以执行正式硬化，这样就形成了保护层 521（图 3E）。

另外，层叠多个有机树脂膜的情形中，在涂敷或焙烧时，有这些
有机树脂使用的溶剂中一部分溶解，或者粘合性变得过高的担忧。因此，
25 在第二层间绝缘膜 519 和保护层 521 都用可溶于相同介质的有机
树脂时，为使在后面的工艺中顺利地清除掉保护层 521，最好形成无机
绝缘膜（SiNx 膜，SiNxOy 膜，AlNx 膜，或 AlNxOy 膜）以备用，该无
机绝缘膜被夹在第二层间绝缘膜 519 和端子 520 之间并且覆盖第二层
间绝缘膜 519。

随后，晶化金属氧化膜 503，从而使后面的剥离程序容易被执行。
30 通过该晶化处理，可以使金属氧化膜 503 在晶界变得易碎，加强了其
脆性。本实施方案模式具体执行 420°C-550°C，0.5-5 小时左右的加热
处理来执行晶化工艺。

然后，形成引发剥离机制的部分，这个程序可以使一部分金属氧化膜 503 和氧化物膜 502 之间的粘接性降低，或可以使一部分金属氧化膜 503 和金属膜 501 之间的粘接性降低。具体地说，沿着要剥离区域的周边部分从外部施加局部压力，以损坏金属氧化膜 503 的层内的一部分或界面附近的一部分。在本实施方案模式中，在金属氧化膜 503 的边缘附近垂直压下金刚石笔等硬针，并且在施加负荷的状态下，沿着金属氧化膜 503 移动。最好使用划线器装置并且将下压量设在 0.1mm 到 2mm，边移动边施加压力。以这种方式在剥离之前形成引发剥离机制的粘接性被降低的部分，可以减少后面剥离工艺的次品率，从而提高了成品率。

接下来，使用双面胶带 522 粘贴第二衬底 523 到保护层 521。并且，使用双面胶带 524 粘贴第三衬底 525 到第一衬底 500（图 4A）。另外，可以使用粘合剂来代替双面胶带。例如，通过使用用紫外线来执行剥离的粘合剂，在剥离第二衬底时，可以减轻落在半导体元件的负担。第三衬底 525 保护第一衬底 500 在后面的工艺中不受损伤。第二衬底 523 和第三衬底 525 最好采用强度比第一衬底 500 更高的衬底，比如，石英衬底，半导体衬底。

然后，用物理手段撕剥金属膜 501 和氧化物膜 502。开始撕剥的位置即在上面的步骤中，一部分金属氧化膜 503，金属膜 501 或氧化物膜 502 之间的粘接性被降低了的区域。

通过上述剥离工艺，产生了金属膜 501 和金属氧化膜 503 之间分离的部分，氧化物膜 502 和金属氧化膜 503 之间分离的部分，以及金属氧化膜 503 自身双方分离的部分。并且，在第二衬底 523 一侧粘附有半导体元件（在此为 TFT509, 510），在第三衬底 525 一侧粘附有第一衬底 500 以及金属膜 501 的状态下，执行分离。利用较小的力就可执行剥离（例如，利用人的手，利用喷嘴吹出气体的吹压，利用超声，等等）。图 4B 表示剥离后的状态。

接着，用粘合剂 526 粘接印刷线路板 527 和附着有部分金属氧化膜 503 的氧化物膜 502（图 4C）。本实施方案模式中示出了薄膜集成电路以裸芯片的形式被搭载在印刷线路板上的例子，但当在作完封装然后再安装时，采用在内插板上安装薄膜集成电路的形式。

在粘接时，粘合剂 526 的材料选择是重要的，被选材料需要使通

过粘合剂 526 粘接在一起的氧化物膜 502 和内插板 527 之间的粘接力高于用双面胶带 522 粘接在一起的第二衬底 523 和保护层 521 之间的粘接力。

另外，金属氧化膜 503 如残留在氧化物膜 502 的表面，氧化物膜 502 和印刷线路板 527 之间的粘接力有可能因此而变小，所以，用蚀刻等方法完全清除该残留物，然后粘接印刷线路板，从而提高粘接力。

可以采用陶瓷衬底，玻璃环氧衬底，聚酰亚胺衬底等众所周知的材料作为印刷线路板 527。另外，为了扩散薄膜集成电路和显示器件内部产生的热，该印刷线路板最好具有 2-30W/mK 左右的高导热率。

印刷线路板 527 上提供有焊垫 530，焊垫 530 通过比如在铜上渡焊锡，金或锡而形成。

作为粘合剂 526 的材料，可以采用诸如反应固化粘合剂，热固化粘合剂，UV 固化粘合剂等的光固化粘合剂，厌氧粘合剂等各种固化粘合剂。理想的是在粘合剂 526 中添加银，镍，铝，氮化铝等制成的粉末，或填充物使其具有高导热性。

然后，如图 5A 所示，从保护层 521 按第二衬底 523，双面胶带 522 的顺序剥离，或者二者同时一起剥离。

然后，如图 5B 所示，清除保护层 521。在此，因保护层 521 使用水溶性树脂，所以用水熔化后清除。当残留下的保护层 521 会成为次品的原因时，最好在清除完毕后，对表面实施清洗处理或氧等离子体处理，除去残留的保护层 521 的那一部分。

接下来，如图 5C 所示，利用线路接合法，用线路 532 连接端子 520 和焊垫 530，然后通过执行安装以及电连接，这样就完成了封装。

另外，在将薄膜集成电路安装到内插板然后实施封装的情形中，可以使用真空密封方式或树脂密封方式。使用真空密封方式时，一般使用陶瓷，金属或玻璃等的盒子进行密封。当使用树脂密封方式时，具体使用成形树脂 (mold resin)。另外，不一定必须要密封薄膜集成电路，但通过密封，可以增加封装的机械强度，扩散在薄膜集成电路内部产生的热，并且阻挡来自邻接电路的电磁噪音。

在本实施方案模式中，金属膜 501 采用钨作材料，但本发明的金属膜的材料并不限于该材料。只要是能够在其表面形成金属氧化膜 503，并且通过晶化该金属氧化膜 503 可以将衬底剥离的含有金属的材

料，任何材料都可以被利用。例如，可以除了 W，还使用 TiN，WN，Mo 等。另外，利用这些金属的合金作为金属膜时，在晶化时的最佳加热温度根据其成分比例而不同。所以，调节该合金的成分比例，可以使加热处理在不妨碍半导体元件的制作程序的温度范围内被执行，所以
5 形成半导体元件工艺的选择范围不容易被限制。

另外，在激光晶化时，通过使各个薄膜集成电路落在垂直于激光束的聚束光的扫描方向的幅宽区域中，防止了薄膜集成电路被安排到横穿在聚束光长轴两端形成的结晶性欠佳的区域（边缘）。通过这样的布置，至少可以将几乎不存在结晶晶界的半导体膜用作薄膜集成电
10 路内的半导体元件。

通过上述制作方法，可以形成总膜厚在 $1\mu\text{m}$ 至 $5\mu\text{m}$ 的范围，典型的是 $2\mu\text{m}$ 左右的，其厚度被飞跃性地减少了的极薄薄膜集成电路。另外，薄膜集成电路的厚度不仅包括半导体元件本身的厚度，还包括：提供在金属氧化膜和半导体元件之间的绝缘膜的厚度；形成半导体元
15 件后覆盖的层间绝缘膜的厚度；以及端子的厚度。

其次，将用图 6 说明本发明的显示器件的制作方法。

图 6 是在印刷线路板 6000 上用粘接剂 6001 安装的显示器件 6002 的横截面图。图 6 中，以液晶显示器件作为显示器件 6002 举例。

在图 6 表示的显示器件 6002 中，首先根据图 3A 示出的制作方法
20 形成半导体膜。然后形成：使用该半导体膜的 TFT 6003；覆盖该 TFT 6003 的由无机绝缘膜形成的钝化膜（passivation film）6015 和层间绝缘膜 6005；和该 TFT 6003 电连接的，并且在层间绝缘膜 6005 上形成的像素电极 6004；同样形成在层间绝缘膜 6005 上的用于显示器件 6002 的端子 6006；覆盖像素电极 6004 的调准膜（alignment film）
25 6007。并且，对调准膜 6007 实施磨搓（rushing）处理以备用。在形成调准膜 6007 之前，也可以用绝缘膜形成间隔物（spacer）6008。另外，端子 6006 是暴露出来的，不被调准膜 6007 所覆盖。

另外，根据图 3E 所示的制作方法，在调准膜 6007 上形成保护膜，
30 按照图 4A-图 5B 所示的工艺步骤，在剥离第一衬底后，将显示器件安装到印刷线路板上，并清除掉第二衬底和保护膜。

然后，将另外形成的对面（counter）衬底 6009 用密封剂 6010 粘接到调准膜。密封剂中也可以混有填料。对面衬底 6009 包括厚度为

几百 μm 左右的衬底 6011 及在其上形成的由透明导电膜构成的对面电极 6012 和经磨搓处理过了的调准膜 6013。另外，除了这些以外，也可以形成颜色滤光片，以及为防止向错 (disclination) 的屏蔽膜等。另外，偏振片 (polarizing plate) 6014 被粘贴在相反于对面衬底 5 6009 的形成有对面电极 6012 的那一面。

另外，衬底 6011 可以使用塑料衬底。塑料衬底可以采用由具有极性基的冰片烯 (norbornene) 树脂组成的 ARTON，日本 JSR 公司制造。此外，还可以采用聚对苯二甲酸乙二醇酯 (PET)、聚醚砜 (PES)、聚萘酸乙酯 (polyethylene naphthalate) (PEN)、聚碳酸脂 (PC)、10 尼龙、聚醚醚酮 (PEEK)、聚砜 (PSF)、聚醚酰亚胺 (PEI)、聚芳酯 (PAR)、聚对苯二甲酸丁二酯 (PBT) 和聚酰亚胺等的塑料衬底。

然后注入液晶 6025 并密封后就完成了显示器件的制作。随后用线路结合法将用于显示器件 6002 的端子 6006 和提供在印刷线路衬底 6000 上的引线 (lead) 电连接在一起，这样就完成了搭载。

15 另外，本实施方案模式中，在显示器件的制作过程中，在剥离第一衬底后，才将显示器件安装到印刷线路板上，然而本发明并不局限于此。可以另外准备作为显示器件底架的衬底，在剥离第一衬底后，将显示器件粘贴到作为底架的衬底上。然后，可以将显示器件连同作为底架的衬底一起粘贴到印刷线路衬底上。这种情况下，可以在完成显示器件的制作后再将该显示器件安装到印刷线路板上。也就是说，在液晶显示器件的情形中，可以在注入液晶并密封，完成显示器件后，粘贴该显示器件到印刷线路板。例如，发光器件的情形中，因作为显示元件的发光元件的制作包括场致发光层的形成以及阴极的形成等工艺步骤，所以在印刷线路板上进行制作有困难。因此，在发光器件的情形中，使用作为底架的衬底，在完成显示器件的制作后，将该显示器件安装到印刷线路板的方法是有效的。

30 另外，图 6 示出的液晶显示器件是反射类型，然而如果可以搭载后照光 (back light)，这个液晶显示器件也可以是透射类型。当是反射型液晶显示器件时，可以使显示图像消耗的功率比透射类型液晶显示器件更小。当是透射类型液晶显示器件时，其与反射型不同的是在暗处容易辨认图像。

另外，本发明使用的显示器件必须达到用脸部相片可以辨认出本

人的清晰度 (resolution) 程度。所以，如果该显示器件是用来代替证明相片，至少需要有 QVGA (320 X 240) 左右的清晰度。

将薄膜集成电路和显示器件搭载到印刷线路板完毕后，用密封剂 (sealant) 来密封印刷线路板。可以使用普遍使用的密封卡的材料，比如，可以使用聚酯，丙烯酸，聚乙烯乙稀酯，丙烯，氯乙稀，丙烯腈-丁二烯-苯乙稀树脂，聚对苯二甲酸乙酯等聚合材料。另外，在密封时，要使显示器件的像素部分暴露出来，并且，在接触型智能卡的情形中，除了像素部分，也要暴露出连接端子。完成了密封，就形成了具有如图 1A 所示外观的智能卡。

其次，下文将说明薄膜集成电路和显示器件的结构的一个形式。图 7 表示本发明的搭载在智能卡上的薄膜集成电路 201 和显示器件 202 的方框图。

薄膜集成电路 201 和提供在印刷线路板上的连接端子 215 之间，通过提供在薄膜集成电路 201 上的接口 (interface) 203，进行信号的收发。另外，通过接口 203，还可以给薄膜集成电路 201 供应来自连接端子 215 的电源电压。

另外，图 7 表示的薄膜集成电路 201 上提供有 CPU 204, ROM(Read Only Memory, 只读存储器) 205, RAM (Random Access Memory, 随机存储器) 206, EEPROM (Electrically Erasable Programmable ROM, 电擦写可编程只读存储器) 207, 协同处理器 (coprocessor) 208, 控制器 209。

CPU 204 控制智能卡的全部处理，ROM 205 则存储 CPU 204 中使用的各种程序。协同处理器 208 是辅助主体 CPU 204 工作的副处理器，RAM 206 除了在终端设备和薄膜集成电路 201 之间进行通信时作为缓冲器发挥作用以外，还可以作为在数据处理时的工作区域。另外，EEPROM 207 将作为信号输入的数据存储到预定的地址。

另外，如以可以重写的状态存储脸部相片等图像数据，则将其存储到 EEPROM 207，如以不可以重写的状态存储脸部相片等图像数据，则将其存储到 ROM 205。另外，也可以另外准备其他的用于存储图像数据的存储器。

控制器 209 配合显示器件 202 的规格，对包含图像数据的信号进行数据处理，并给显示器件 202 馈送视频信号。另外，控制器 209 根

据来自连接端子 215 的电源电压以及各种信号，生成 Hsync 信号，Vsync 信号，时钟信号 CLK，交流电压（AC cont），并馈送到显示器件 202。

显示器件 202 包括：显示元件提供在各个像素中的像素部分 210；选择提供在上述像素部分 210 中的像素的扫描线驱动电路 211；以及给被选中的像素馈送视频信号的信号线驱动电路 212。

图 7 表示的薄膜集成电路 201 和显示器件 202 的结构只不过是一个例子而已，本发明并不局限于此例。显示器件 202 只要具有显示图像的功能，不管是有源类型也好，无源类型也好都可以。另外，薄膜集成电路 201 只要具有能够给显示器件 202 馈送控制显示器件 202 的驱动信号的功能即可。

像这样，通过将脸部相片的数据显示在显示器件，跟通过印刷的显示方法相比，可以使更换脸部相片变得更困难。而且，通过将脸部相片的数据存储到不可以重写的 ROM 等，可以防止伪造，更加确保了智能卡的安全性。另外，将智能卡设计成如果强行分解该卡，ROM 就坏掉的结构，可以更进一步地确保防止伪造。

另外，如果在用于显示器件的半导体膜或绝缘膜等上刻下编号的印，例如还未在 ROM 上存储图像数据的智能卡即使因被盗而被不正当地传到第三者的手中，通过编号可以在一定程度上推算出其流通途径。这种情况下，如在不将显示器件分解到已不可以被修复的程度就不能消掉编号的位置上刻下编号的印，就更有效。

本发明的智能卡跟在硅片上制作的薄膜集成电路相比，其厚度极薄，所以可以在智能卡有限的容积中层叠并搭载更多的薄膜集成电路。因此，本发明不但可以抑制安排在印刷线路板上的薄膜集成电路的面积，而且可以使电路规模和存储容量更大，因而可以使智能卡具有更高功能。

另外，塑料衬底因其对半导体元件制作过程中的加热处理温度的耐热性低，所以使用塑料衬底作衬底有困难。然而，本发明使用对包括加热处理的制作过程中的温度有较高耐性的玻璃衬底或硅片等，并在制作工艺完成后将制成的半导体元件转移到塑料衬底上，因此，本发明可以使用比玻璃衬底薄的塑料衬底。而且，在玻璃衬底上形成的显示器件的厚度至多能够做到 2mm，3mm 左右，然而本发明通过使用塑料衬底，可以将显示器件的厚度飞跃性地减薄为 0.5mm 左右，优选

0.02mm 左右。所以，薄膜集成电路和显示器件可以被搭载到智能卡，从而使智能卡具有更高功能。

另外，本发明的智能卡不局限于接触型，它也可以是非接触型。以下使用图 8A-8C 描述非接触型本发明的智能卡的结构。

5 图 8A 示出了被密封在非接触型智能卡中的印刷线路板 301 的结构。如图 8A 所示，在印刷线路板 301 上搭载着显示器件 302 和薄膜集成电路 303，并且显示器件 302 和薄膜集成电路 303 由引线 (lead) 304 电连接在一起。另外，图 8A 中，印刷线路板 301 的单面上搭载着显示器件 302 和薄膜集成电路 303 双方，然而本发明并不局限于此。
10 可以在印刷线路板 301 的一个面上搭载显示器件 302，而在另一面上搭载薄膜集成电路 303。

15 图 8B 示出了图 8A 中所示的印刷线路板 301 的背面结构。如图 8B 所示，印刷线路板 301 中搭载有环形天线 305。环形天线 305 可以利用电磁感应以非接触的形式执行终端设备和薄膜集成电路之间数据的收发信，比接触型更不容易使智能卡受到物理性的磨耗和损伤。

图 8B 示出了环形天线 305 被制作成嵌入印刷线路板 301 的一个例子，然而也可以将另行制作的环形天线搭载到印刷线路板 301。例如，将铜线等卷成环形，夹在厚度为 100μm 左右的 2 张塑料膜之间，并施加压力，由此获得之物可以作为环形天线来使用。

20 另外，图 8B 中，一个智能卡只使用了一个环形天线 305，然而如图 8C 所示，也可以使用多个环形天线 305。

接下来，将说明非接触型智能卡中薄膜集成电路和显示器件的构成形式。图 9 示出了搭载在本发明的智能卡中的薄膜集成电路 401 和显示器件 402 的方框图。

25 图中数字 400 表示输入用环形天线，413 表示输出用环形天线。另外，403a 表示输入用接口，403b 表示输出用接口。另外，各种环形天线的数量不受表示在图 9 中的个数限制。

图 9 中表示的薄膜集成电路 401 和图 7 时的情况相同，其上提供了

30 CPU 404，ROM 405，RAM 406，EEPROM 407，协同处理器 (coprocessor) 408，控制器 409。另外，显示器件 402 中提供有像素部分 410，扫描线驱动电路 411 以及信号线驱动电路 412。

通过输入用环形天线 400，从终端设备输入的交流电源电压和各种信号在输入用接口 403a 处被转换为波形整形和直流，并被馈送到各个电路。另外，从薄膜集成电路 401 输出的输出信号在输出用接口 403b 处被调制，并通过输出用环形天线 413 被馈送到终端设备。

5 图 10A 示出了输入用接口 403a 的更为详细的结构。图 10A 所示的输入用接口 403a 包括整流电路 420，解调电路 421。从输入用环形天线 400 输入进来的交流电源电压在整流电路 420 处被整流，然后以直流的电源电压的形式被馈送到薄膜集成电路 401 中的各种电路。另外，从输入用环形天线 400 输入进来的各种信号在解调电路 421 处被解
10 调，然后被馈送到薄膜集成电路 401 中的各种电路。

15 图 10B 示出了输出用接口 403b 的更为详细的结构。图 10B 所示的输出用接口 403b 包括调制电路 423，放大器 424。从薄膜集成电路 401 中的各种电路输入到输出用接口 403b 的各种信号在调制电路 423 处被调制，并在放大器 424 处被放大或缓冲放大后，从输出用环形天线 413 被馈送到终端设备。

另外，本实施方案模式中虽示出了非接触型环形天线的例子，但非接触型智能卡并不局限于此，也可以使用发光元件或光电探测器等用光来进行数据的收发信。

20 还有，本实施方案模式中虽示出了通过环形天线或连接端子，电源电压从读出器/写入器 (reader/writer) 供应的例子，然而本发明并不局限于此，例如也可以埋入锂电池等超薄型电池，还可以配备太阳能电池。

25 象这样，本发明可以利用比硅片廉价并且面积大的玻璃衬底，因此可以以低成本，高产量地大量生产薄膜集成电路，并且可以飞跃性地减少薄膜集成电路的生产成本。此外，衬底可以被反复使用，这样，可以减少成本。

另外，因为本发明可以形成其厚度被飞跃性地减薄了的薄膜集成电路，所以可以在智能卡有限的容积中更多地搭载电路规模和存储器容量更大的薄膜集成电路。另外，本发明可以将显示器件制作成其薄厚程度达到能够被搭载到厚度为 0.05mm-1mm 的智能卡上程度。也就是说，在不妨碍智能卡的小体积化，轻巧化的情况下，可以实现智能卡的多功能。

另外，可以配合印刷线路板的形状来粘接薄膜集成电路和显示器件，这样就提高了智能卡形状的自由度。所以比如，可以在有曲面形状的圆柱状的瓶子等形成并粘接智能卡。

实施例

5 下文中将说明本发明的实施例。

实施例 1

在本实施例中，将就搭载在接触型智能卡上的内插板和薄膜集成电路的电连接的方法进行说明。

图 11A 是一个斜透视图，它表示用线路接合法将薄膜集成电路连接到内插板的横截面结构。其中图中数字 601 表示内插板，602 表示薄膜集成电路，用安装用的粘合剂 604 安装薄膜集成电路 602 到内插板 601 上。

15 表示在图 11A 的内插板 601 上，连接端子 605 提供在内插板 601 的安装有薄膜集成电路 602 那一侧的背侧。并且，提供在内插板 601 上的焊垫 (pad) 606 通过提供在内插板 601 上的接触孔，和连接端子 605 电连接在一起。

另外，虽然在本实施例中，连接端子 605 和焊垫 606 通过接触孔直接电连接在一起，然而也可以例如在内插板 601 的内部提供多层次化的线路，通过该线路来实现电连接。

20 并且，图 11A 中，薄膜集成电路 602 和焊垫 606 通过电线 (wire) 607 电连接在一起。图 11B 是图 11A 所示封装的横截面图。半导体元件 609 提供在薄膜集成电路 602 中。焊垫 608 提供在薄膜集成电路 602 的和内插板 601 相反的那一侧，焊垫 608 和该半导体元件 609 电连接在一起。并且，用于薄膜集成电路 602 的焊垫 608 和提供在内插板 601 25 上的焊垫 606 由电线 607 电连接在一起。

图 11C 是一个薄膜集成电路的横截面图，该薄膜集成电路用倒装芯片法和内插板电连接在一起。图 11C 表示在薄膜集成电路 622 上提供焊锡球 627 的封装。焊锡球 627 提供在薄膜集成电路 622 的内插板 621 的那一侧，并与同样提供在薄膜集成电路 622 中的焊垫 628 电连接在一起。提供在薄膜集成电路 622 的半导体元件 629 和焊垫 628 电连接在一起。当用 TFT 作为半导体元件 629 时，焊垫 628 可以用形成该 TFT 的栅电极的导电膜来形成。

焊锡球 627 和提供在内插板 621 上的焊垫 626 电连接在一起。图 11C 中，提供封胶 624 来填充焊锡球 627 之间的空隙。另外，内插板 621 的连接端子 625 提供在内插板 621 的安装有薄膜集成电路 622 一侧的相反侧。另外，提供在内插板 621 的焊垫 626 通过提供在内插板 5 621 的接触孔和连接端子 625 电连接在一起。

在倒装芯片法的情形中，即使增加应该连接的焊垫的数量，跟线路接合法相比，可以确保的焊垫之间的间距比较大，所以倒装芯片法适合用于端子数量多的薄膜集成电路的连接。

图 11D 表示用倒装芯片法层叠薄膜集成电路的横截面图。在图 11D 10 中，内插板 633 上层叠了两个薄膜集成电路 630, 631。提供在内插板 633 上的焊垫 636 和薄膜集成电路 630 通过焊锡球 634 电连接在一起。另外，薄膜集成电路 630 和薄膜集成电路 631 的电连接用焊锡球 632 来实现。

另外，图 11A-11D 示出了薄膜集成电路作为裸芯片被安装在内插板的例子，然而本发明也允许在薄膜集成电路被封装后，再将封装了 15 的薄膜集成电路安装到内插板。这种情形中，薄膜集成电路和内插板的电连接可以使用焊锡球，也可以使用电线 (wire)，还可以使用两者的组合形式。

另外，焊锡球和焊垫的电连接，可以采用各种各样的方法，比如热压，或由超声波引起振动的热压等。另外，也可以利用封胶 (underfill) 法，即将封胶填充到施压后的焊锡球之间的空隙从而加强连接部分的机械强度，并且提高扩散产生在封装内部的热的效率。封胶法不一定必须使用，但因印刷线路板或内插板和薄膜集成电路之间的热膨胀系数的不匹配 (mismatch) 而产生的应力，可以防止产生 25 连接短路。当用超声波施压时，比仅用热压时更能抑制连接短路的产生。特别是，当薄膜集成电路和印刷线路板或内插板之间的连接点的数量超过 100 时更有效。

实施例 2

本实施例将对本发明的智能卡的具体利用方法的一个实例进行说明，该实例利用本发明的智能卡作为银行的自动存取款的 ATM 卡 (ATM card)。

如图 12 所示，首先，在银行等金融机构新开设一个账号时，将存

款人脸部相片的图像数据存储到 ATM 卡的薄膜集成电路中的 ROM。通过在 ROM 存储脸部相片的数据，可以防止更换脸部相片等的伪造。然后该 ATM 卡被提供给存款人，这样该 ATM 卡就开始被使用了。

ATM 卡在自动存取款机 ATM 或柜台被用于交易。随后，取款，存款，
5 汇款等交易被执行后，该 ATM 卡的薄膜集成电路中的 EEPROM 就会存储存款余额以及交易日期时间等详细账目。

可以设定一个程序，使 ATM 卡的像素部分在上述交易结束后显示存款余额以及交易日期时间等详细信息，并在一定时间后使该显示消失。而且，可以在进行交易的过程中，将例如通过自动汇款的出帐等
10 不使用 ATM 卡而进行的结算全部记录在智能卡中，并可以在像素部分中确认到上述记录。

另外，可以像提款卡那样使用银行的 ATM 卡，在没有现金的交易的情况下直接从帐户付款，并在结算前，利用在结算时使用的终端设备，从银行的主计算机提出余额的信息，并在智能卡的像素部分显示该余额。
15 如在终端设备显示余额，在使用过程中有被第三者从背后偷看的担忧，然而如在智能卡的像素部分显示余额，智能卡的使用者不用担心被偷看就能确认到余额。而且，因为余额的确认还可以利用设置在经销商店的结算时使用的终端设备来进行，所以不用在结算前专门到银行的柜台或 ATM 去办理查询余额以及更新帐目记录等确认余额的繁杂手续。
20

另外，本发明的智能卡并不局限于 ATM 卡。本发明的智能卡还可以作为月票或预付卡来应用，并将余额显示在像素部分。

实施例 3

本实施例将说明从一张衬底制作出多个液晶显示器件的情况。

图 13A 是在第一衬底 1301 上同时制作多个液晶显示器件时的衬底的俯视图。在形成有调准膜的第一衬底 1301 上形成密封材料 1302，该密封材料被安排成围住密封有液晶的区域的形状。然后滴下液晶，这样液晶 1303 滴在用密封材料围住的区域中。
25

图 13B 是沿图 13A 中的虚线 A-A' 切割的横截面图。如图 13B 所示，液晶 1303 滴在密封材料 1302 围住的区域中。然后如图 13C 所示，在第一衬底 1301 上粘贴对面 (counter) 衬底 1304 并使液晶 1303 被密封在密封材料 1302 围住的区域中，然后施压。
30

给对面衬底施压后，如图 13D 所示，在剥离，去除掉第一衬底 1301 后，如图 13E 所示，粘贴塑料衬底 1305。然后按虚线的位置执行切割，切成如图 13F 所示的互相分开的显示器件。

另外，虽然本实施例描述了液晶显示器件的情况，然而本发明并不局限于此，本发明也可以同时制作多个发光器件或其他显示器件。

图 14A 和 14B 是本实施例中的液晶显示器件的横截面图。图 14A 表示的显示器件中，像素中提供有柱状的隔离物（spacer）1401，对面衬底 1402 和像素侧的衬底 1403 之间的密接性因该柱状隔离物 1401 而得到提高。并且据此，在剥离第一衬底时可以防止和密封材料重叠 10 的区域以外的半导体元件残留在第一衬底侧。

另外图 14B 是一个液晶显示器件的横截面图，该液晶显示器件使用向列液晶，近晶型液晶，铁磁性液晶或上述液晶包含在聚合树脂中的聚合物分散型液晶 PDLC（Polymer Dispersed Liquid Crystal）。使用聚合物分散型液晶的 PDLC 1404 可以使对面衬底 1402 和元件一侧的衬底 1403 之间的密接性提高，在剥离第一衬底时可以防止和密封材料重叠的区域以外的半导体元件残留在第一衬底侧。

像这样，本发明可以利用比硅片廉价并且面积大的玻璃衬底，因此可以以低成本，高产量地大量生产薄膜集成电路，并且可以飞跃性地减少薄膜集成电路的生产成本。此外，衬底可以被反复使用，这样，可以减少成本。

另外，因为本发明可以形成其厚度被飞跃性地减薄了的薄膜集成电路，所以可以在智能卡有限的容积中更多地搭载电路规模和存储器容量更大的薄膜集成电路。另外，本发明可以将显示器件制作成其薄厚程度达到能够被搭载到厚度为 0.05mm-1mm 的智能卡程度。也就是说，在不妨碍智能卡的小体积化，轻巧化的情况下，可以实现智能卡的多功能。

另外，可以配合印刷线路板的形状来粘接薄膜集成电路和显示器件，这样就提高了智能卡形状的自由度。所以比如，可以在有曲面形状的圆柱状的瓶子等形成并粘接智能卡。

图 1A

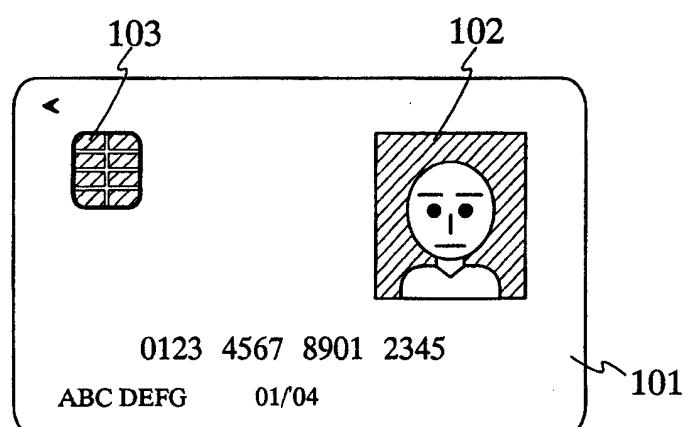


图 1B

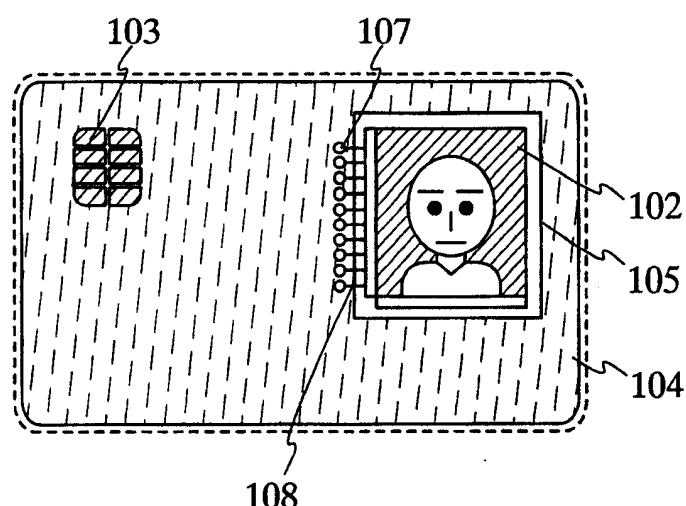


图 1C

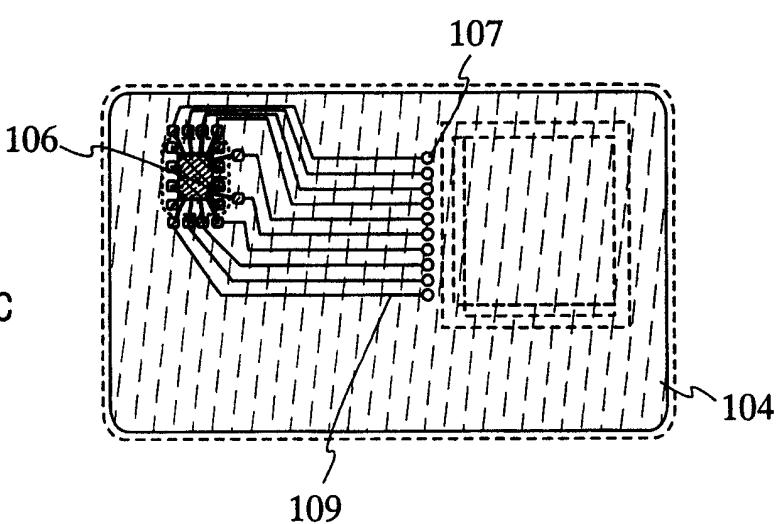


图 2A

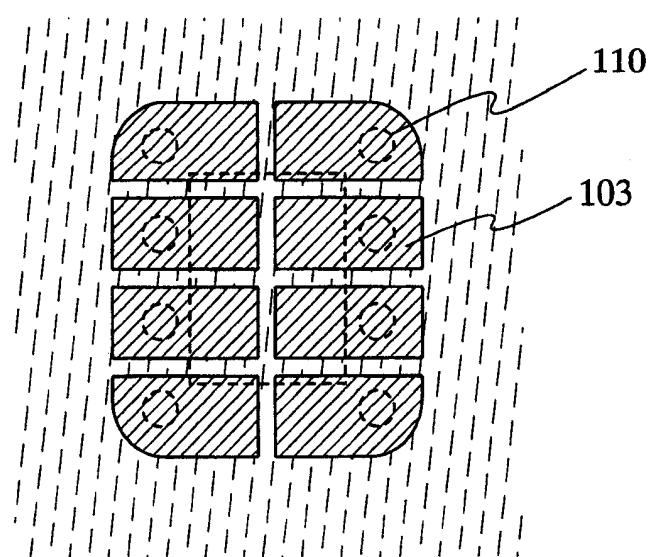


图 2B

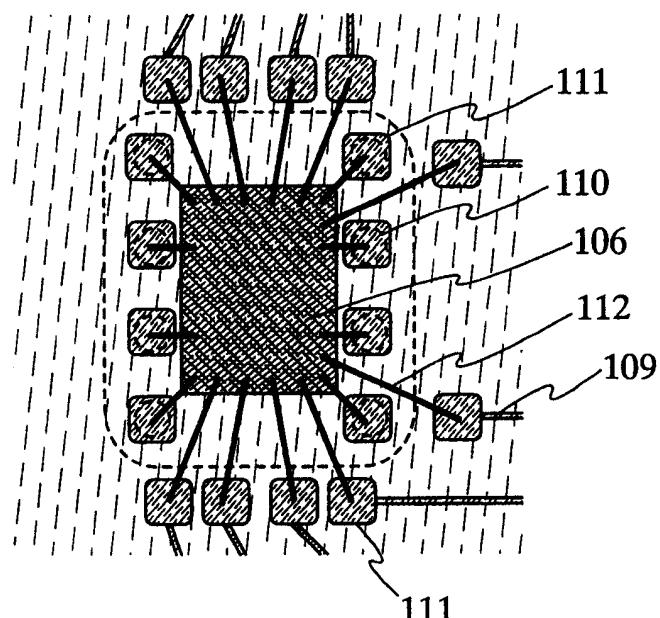
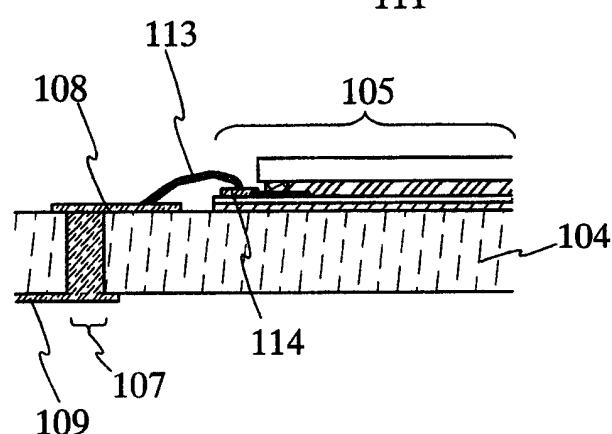


图 2C



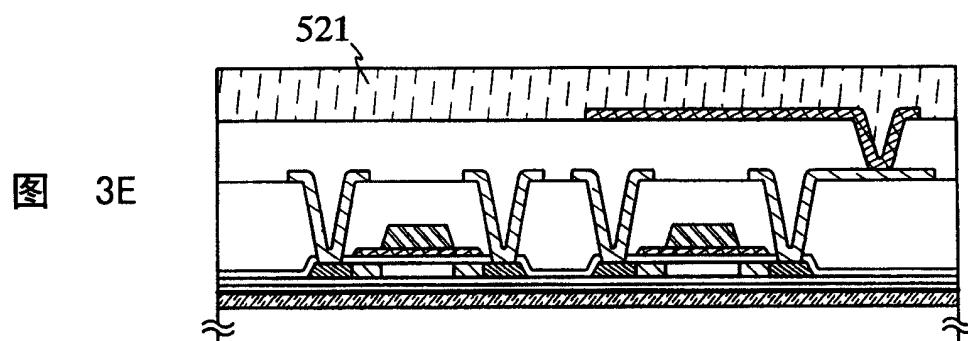
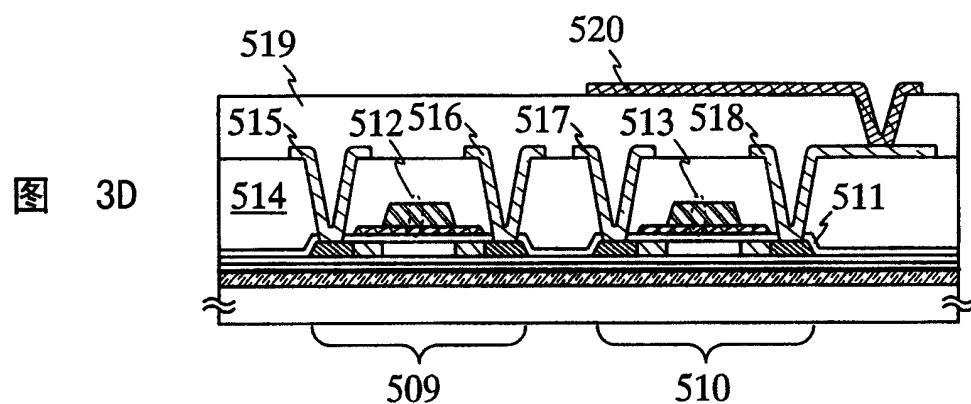
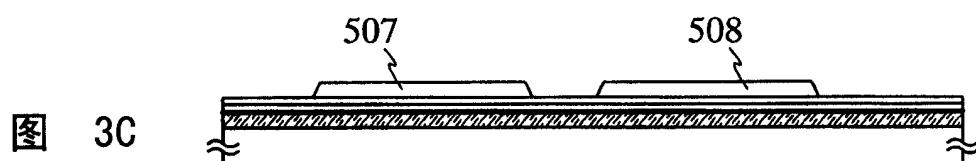
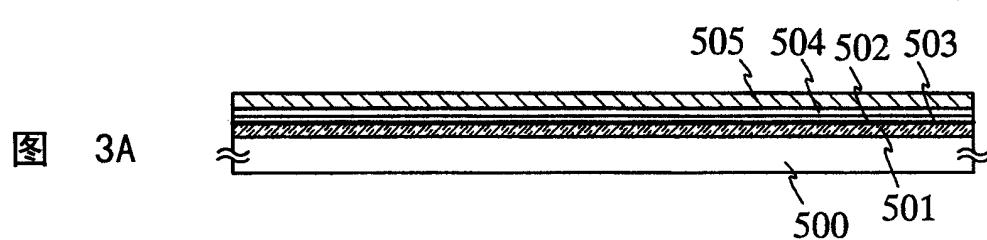


图 4A

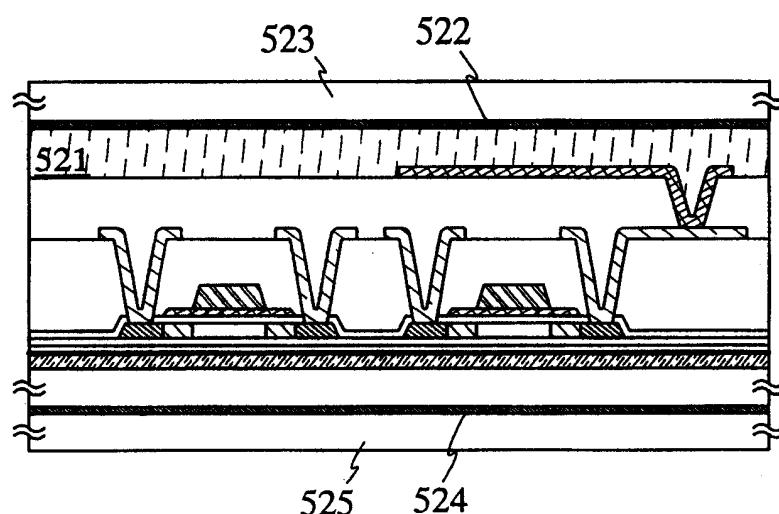


图 4B

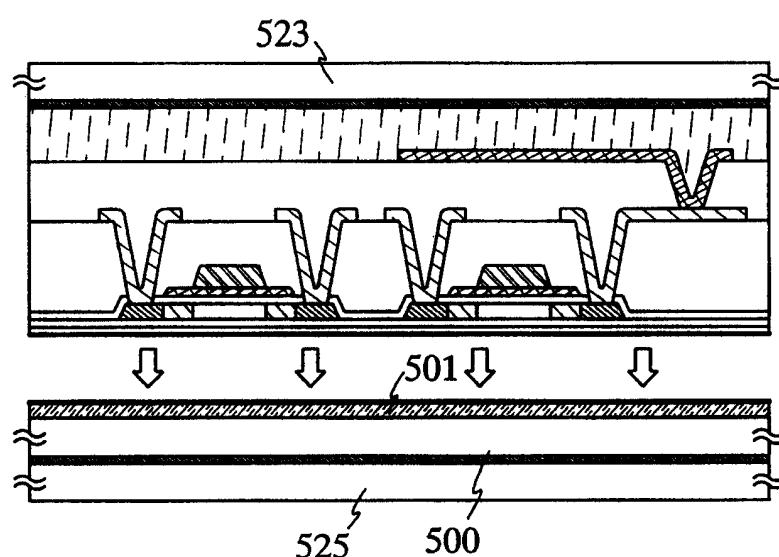
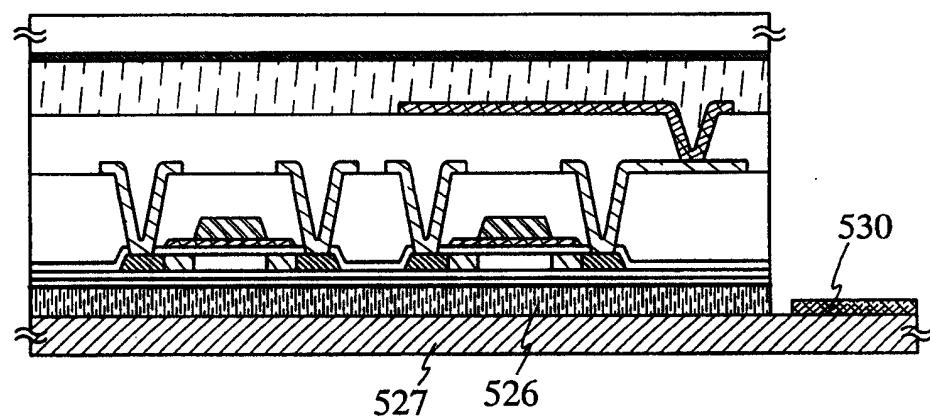
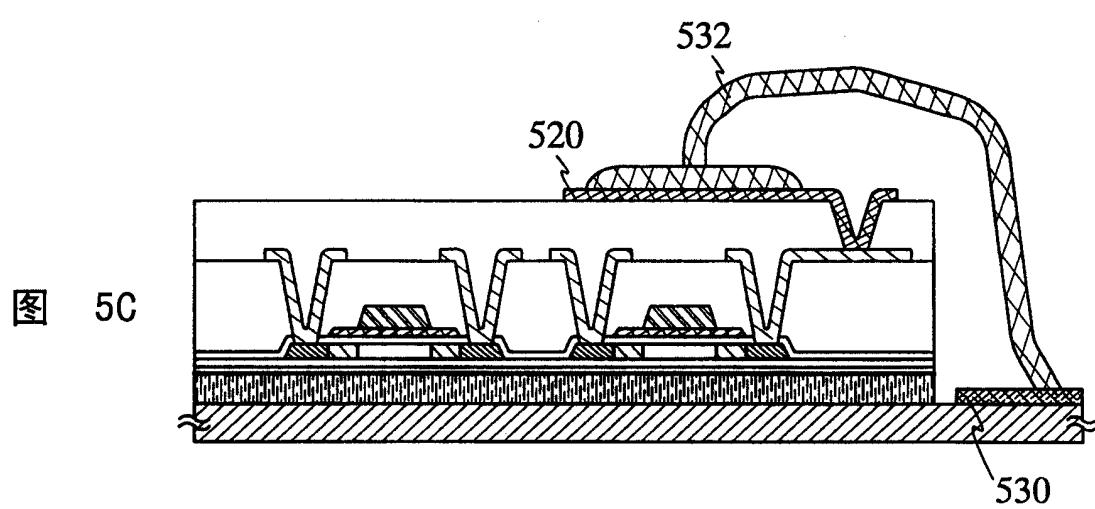
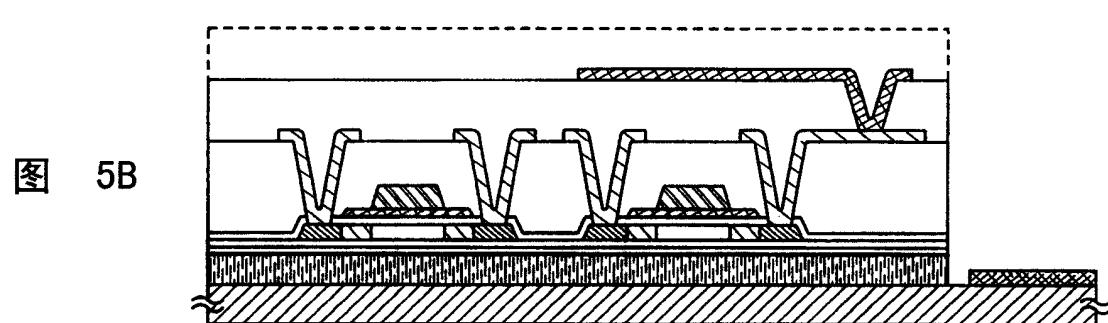
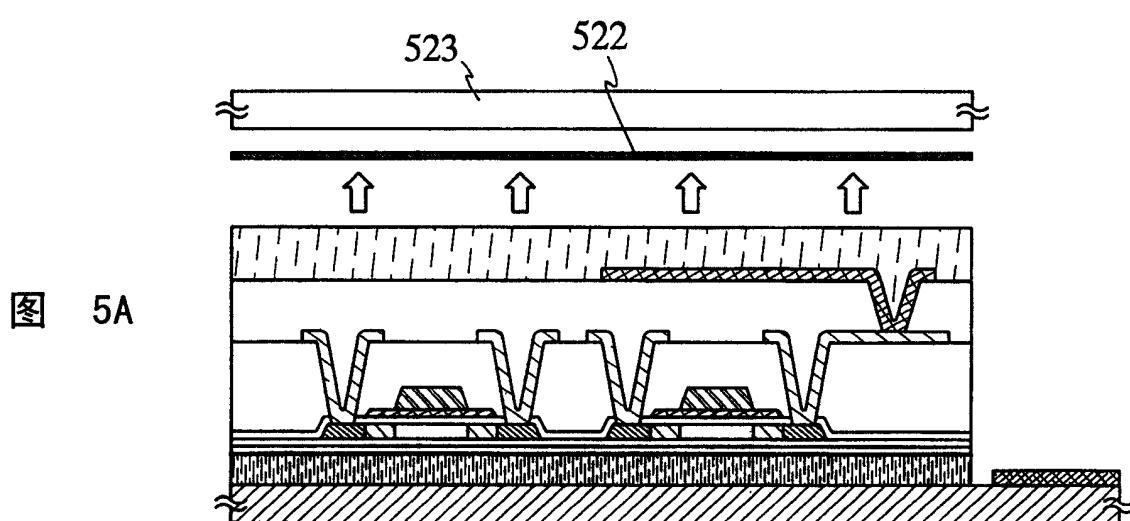


图 4C





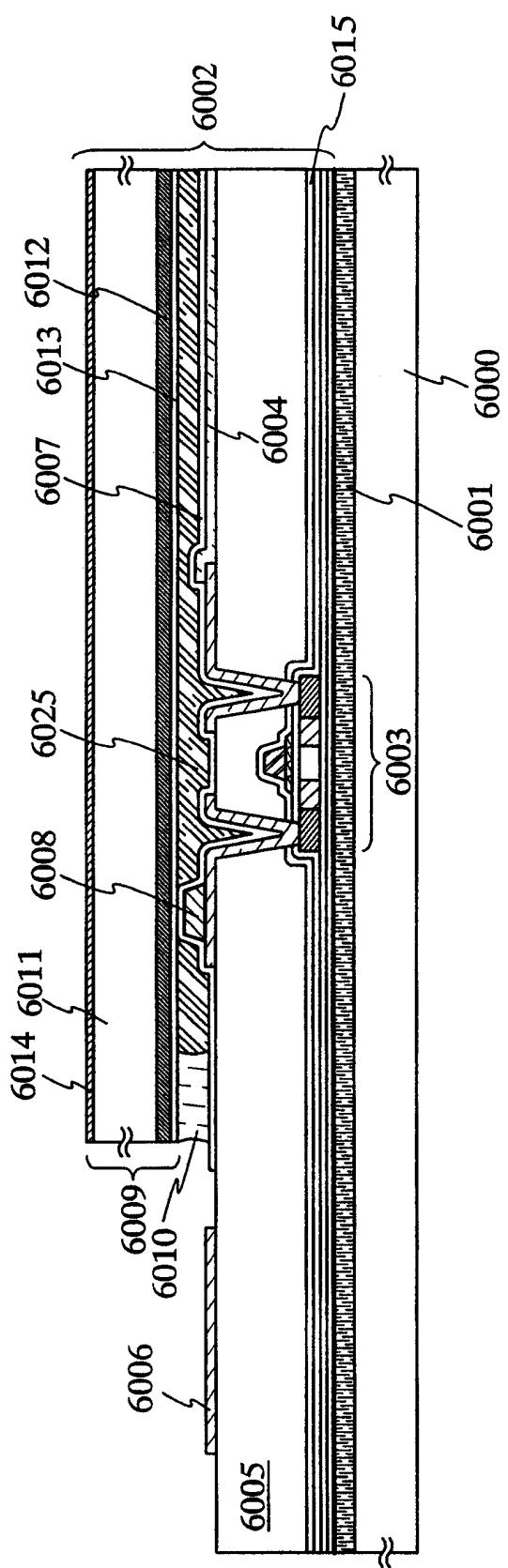


图 6

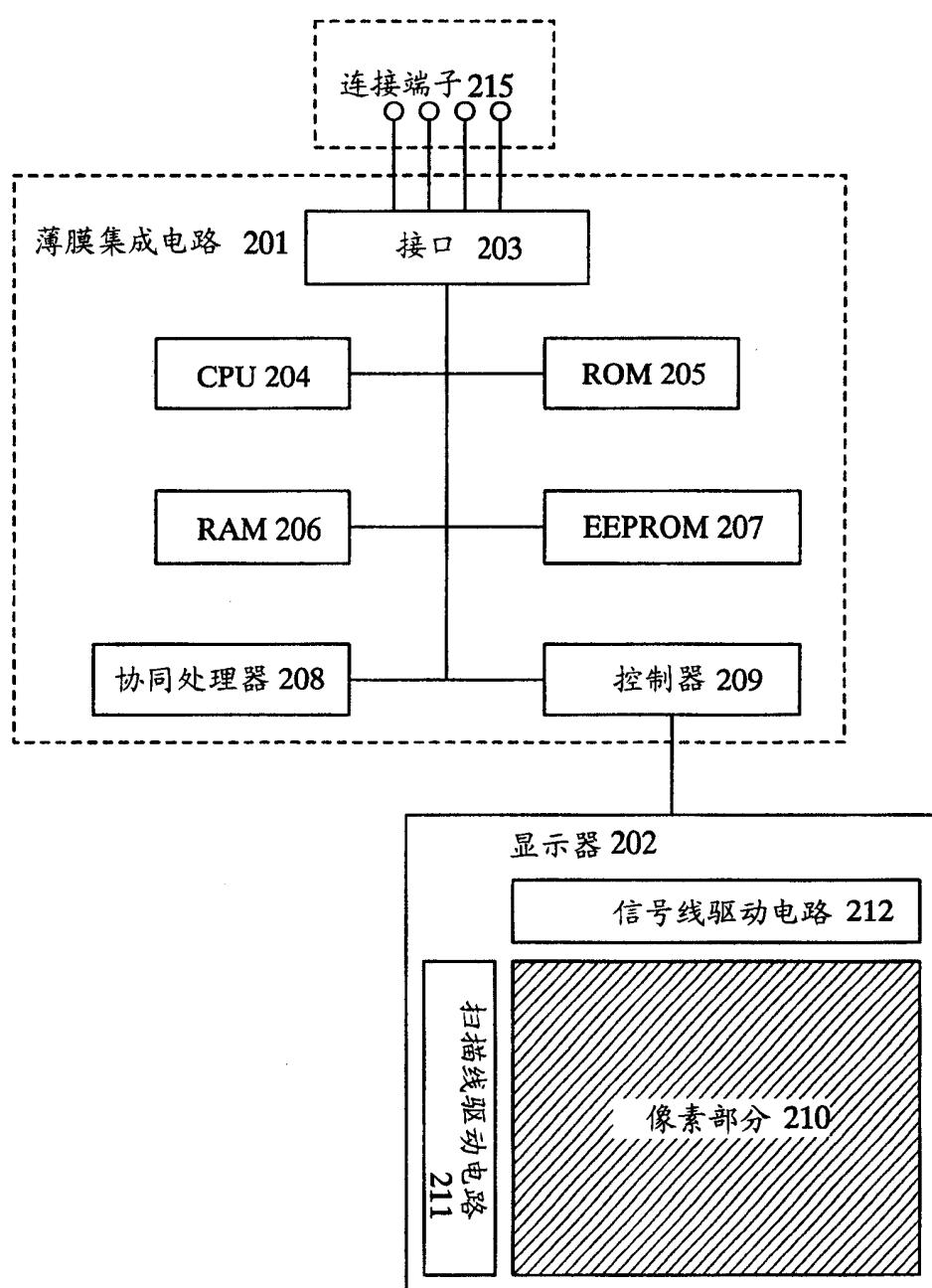


图 7

图 8A

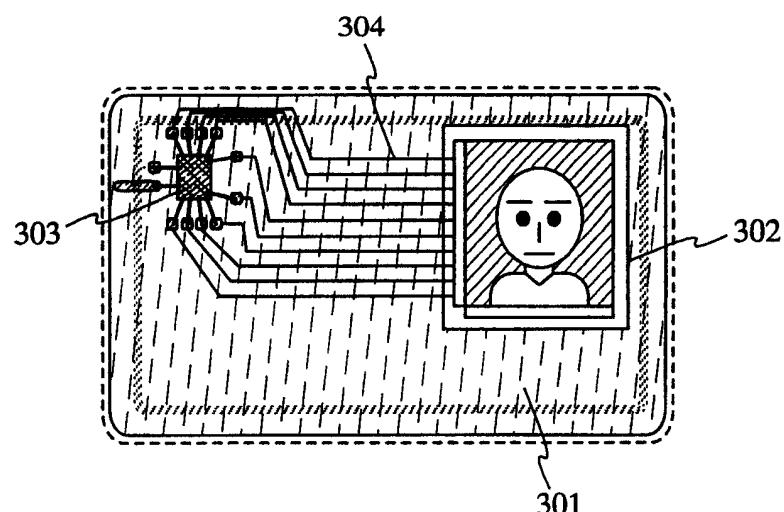


图 8B

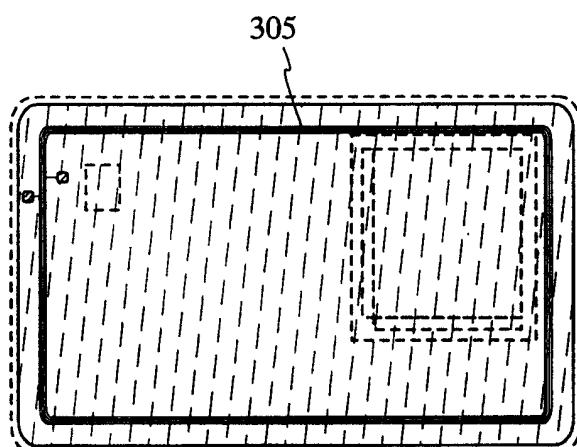
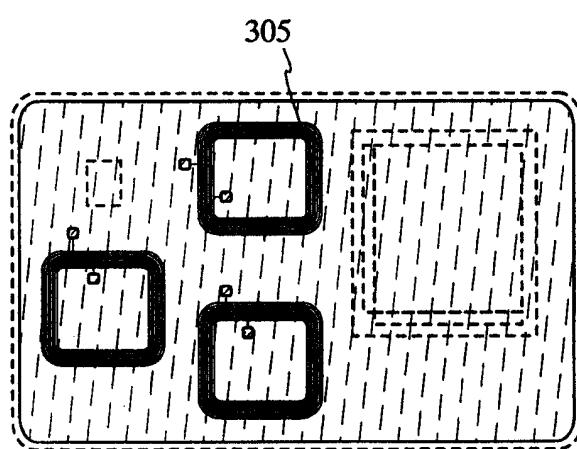


图 8C



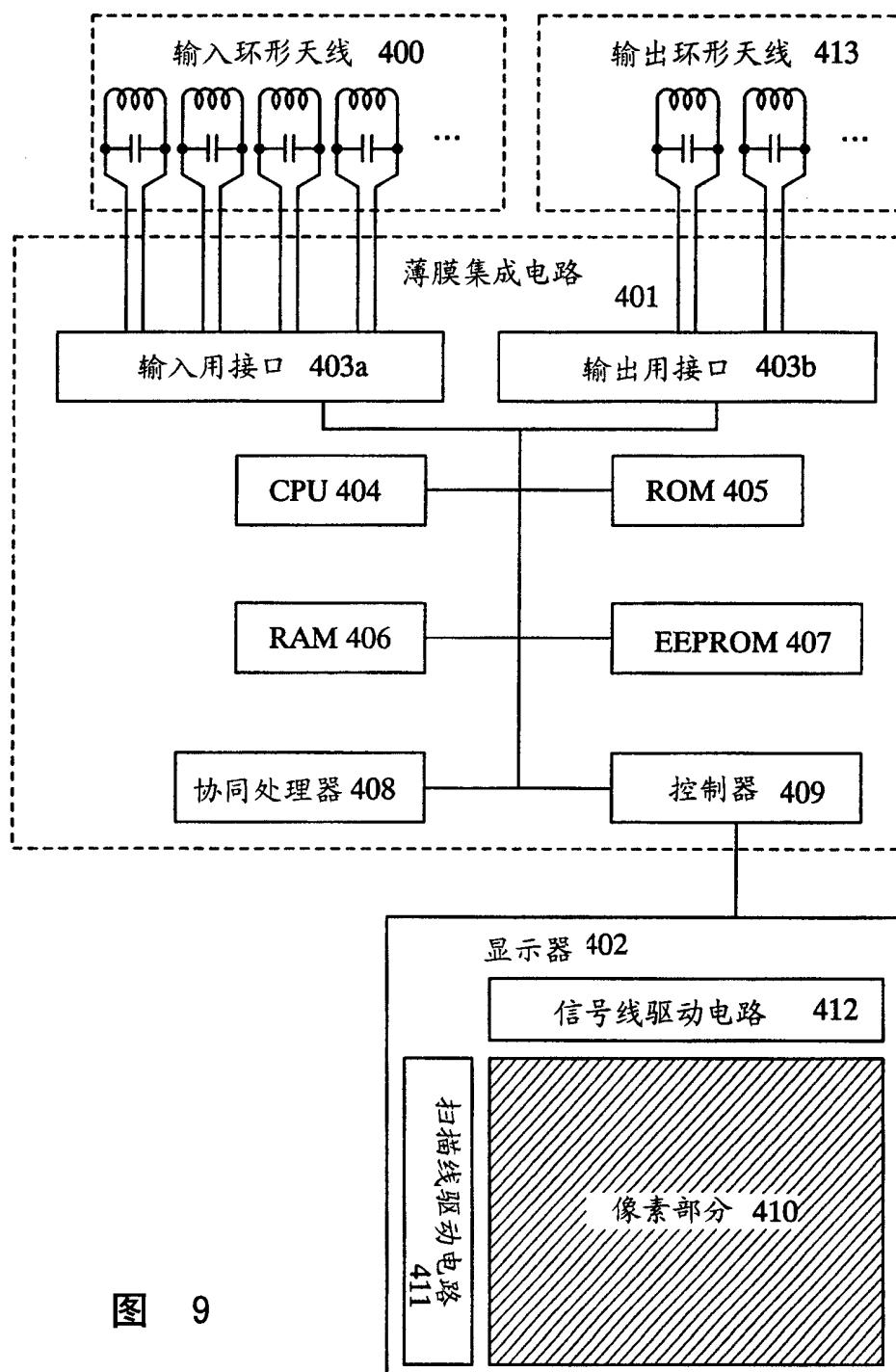


图 9

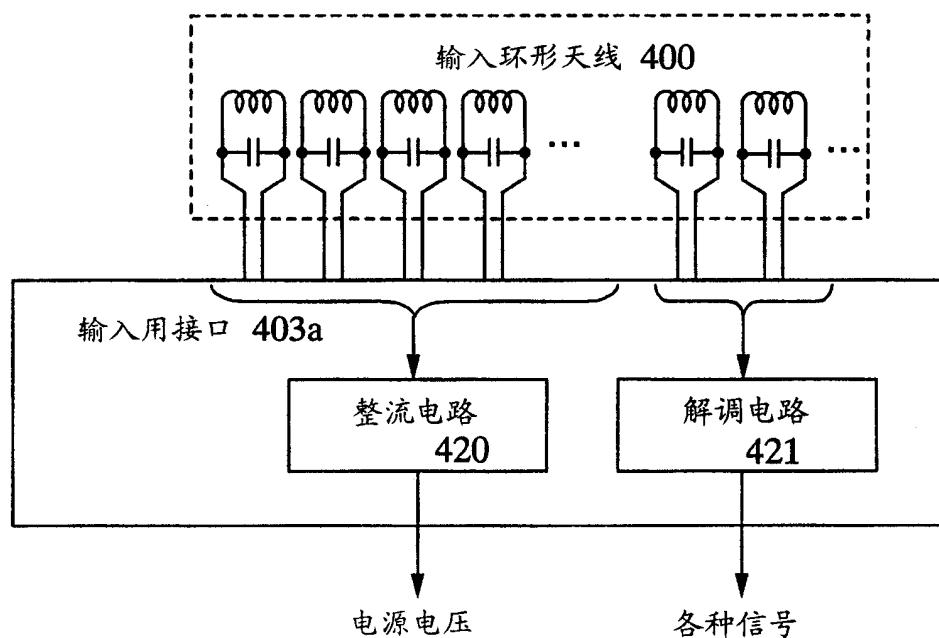


图 10A

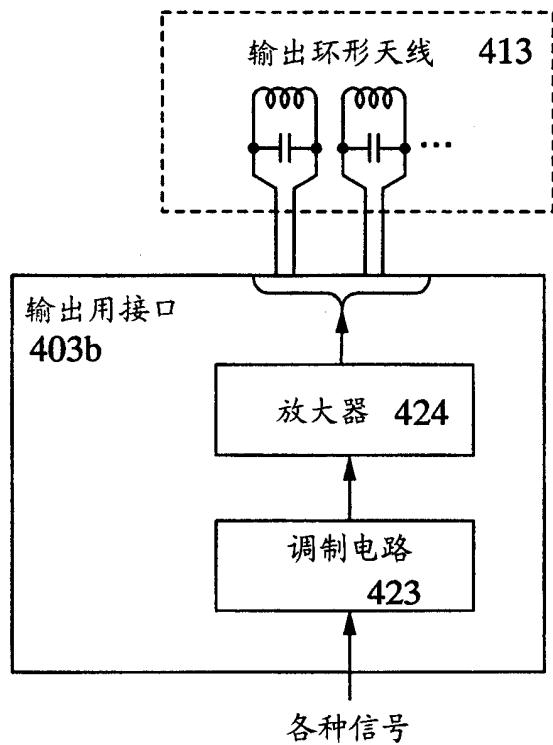
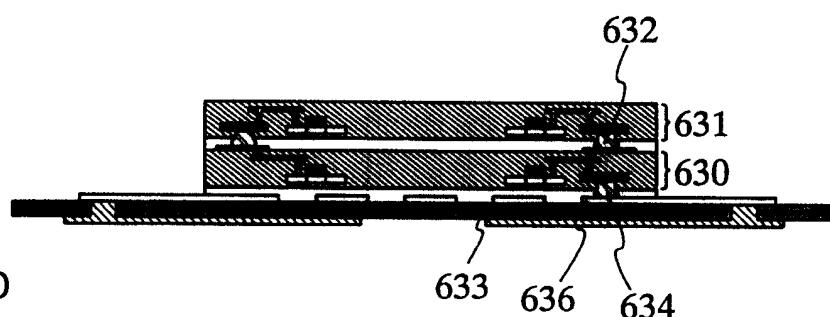
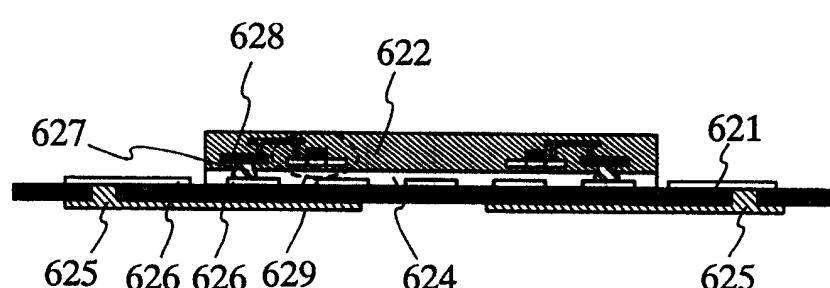
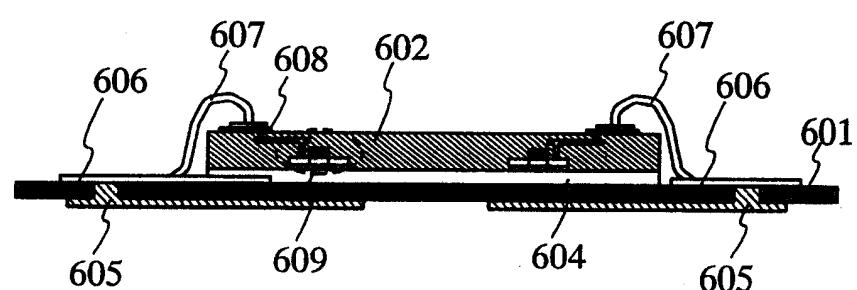
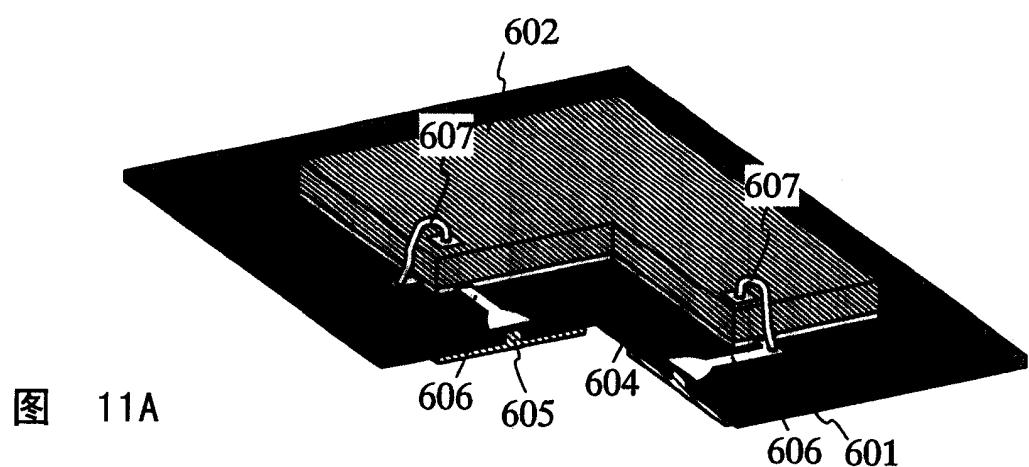


图 10B



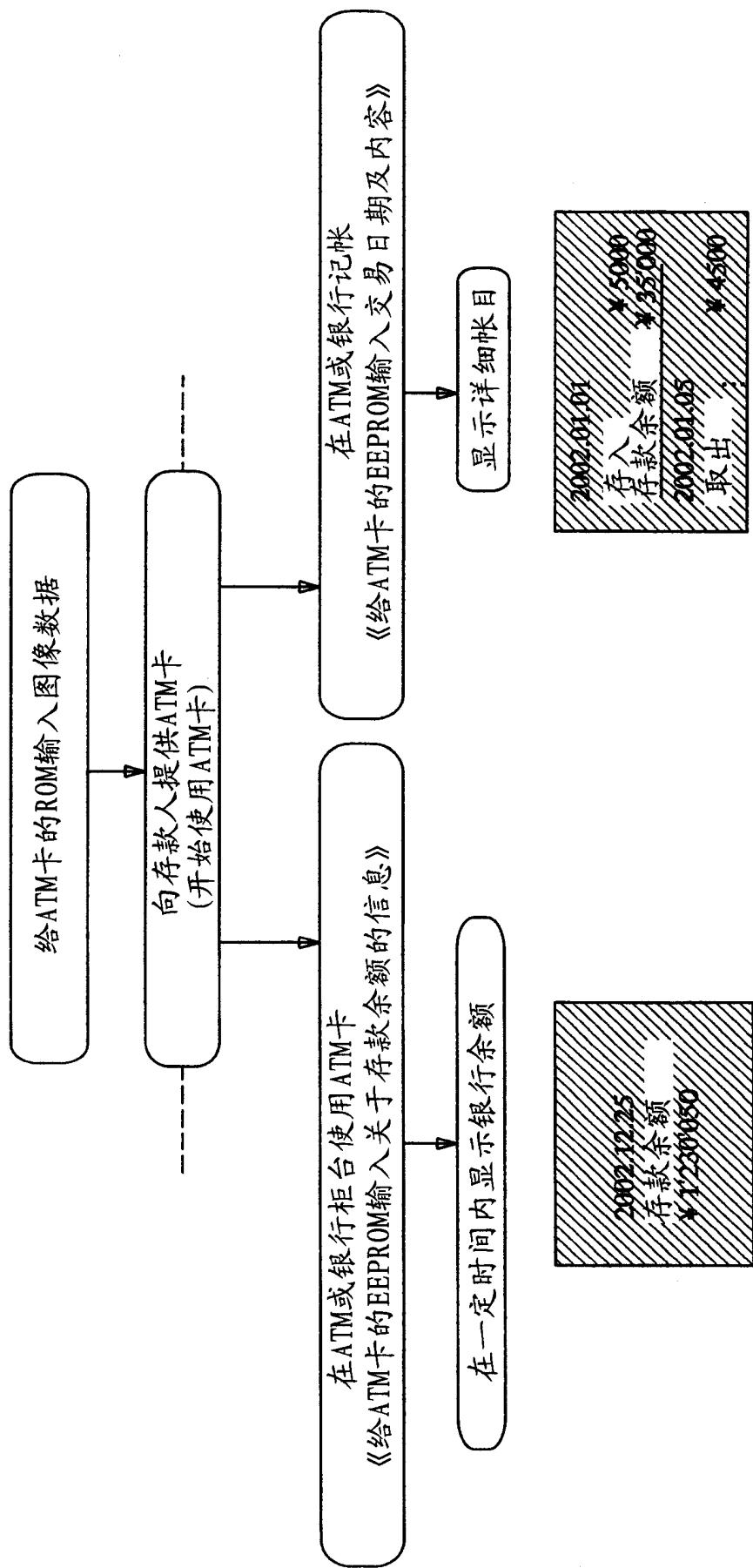
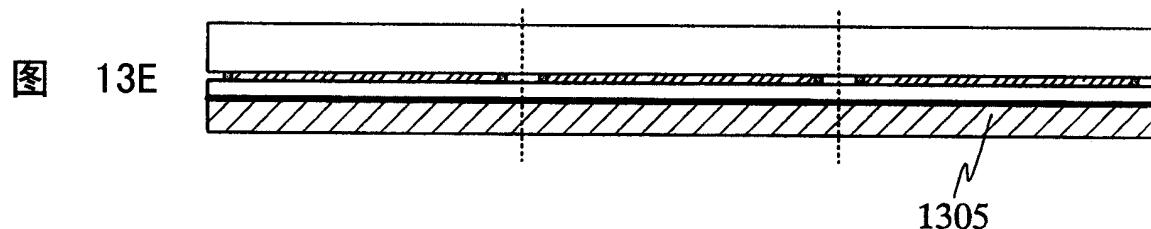
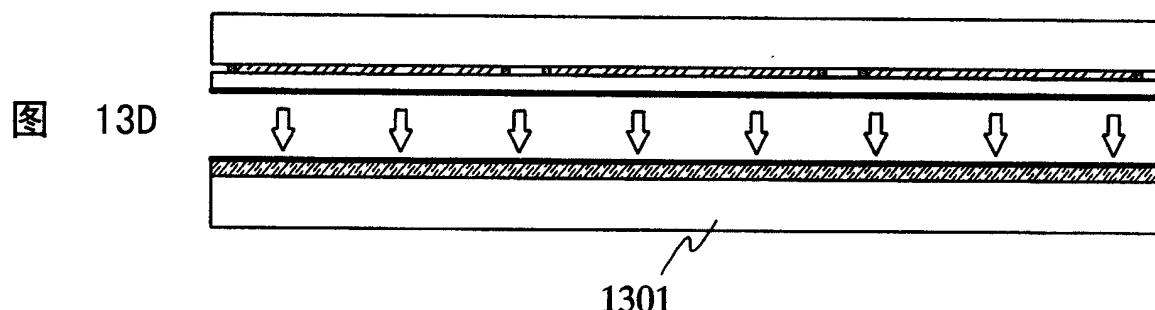
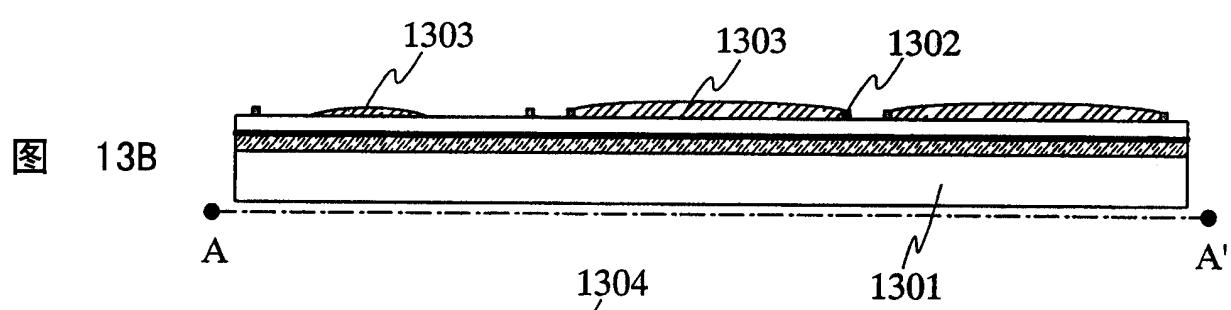
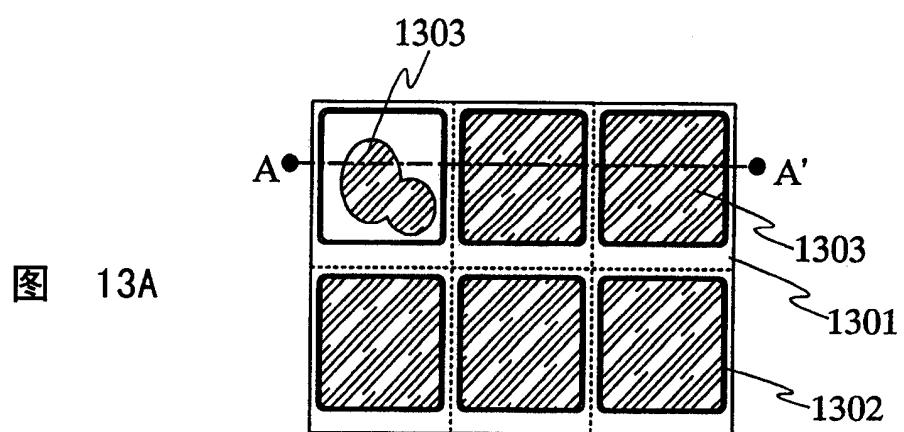


图 12



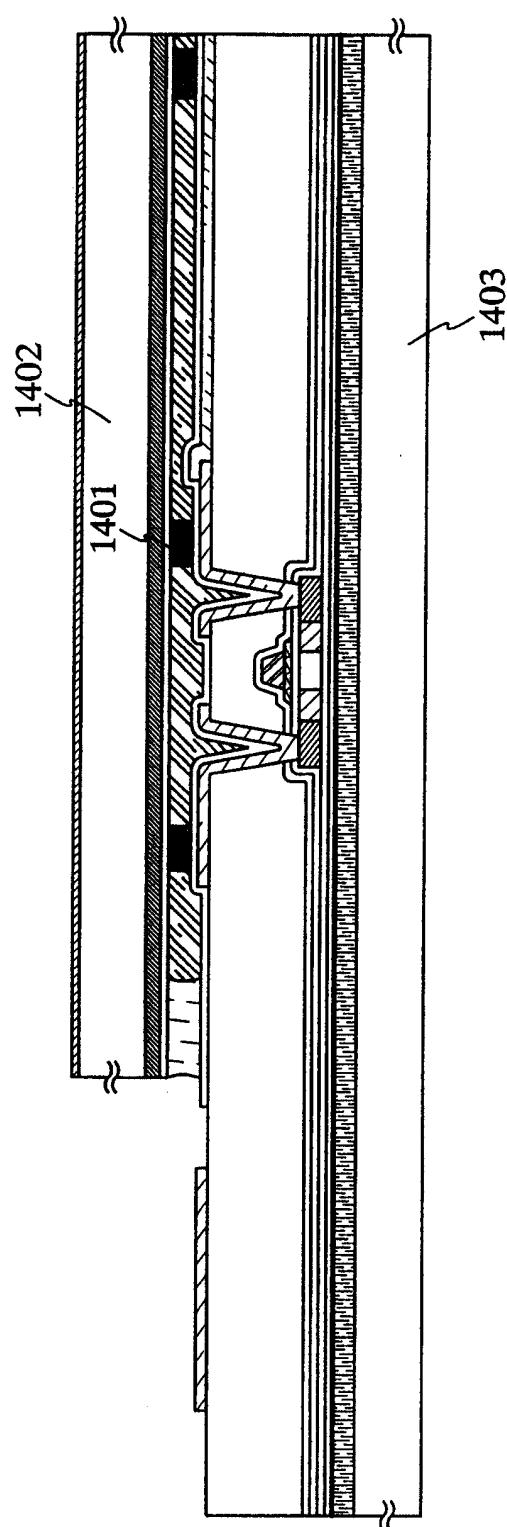


图 14A

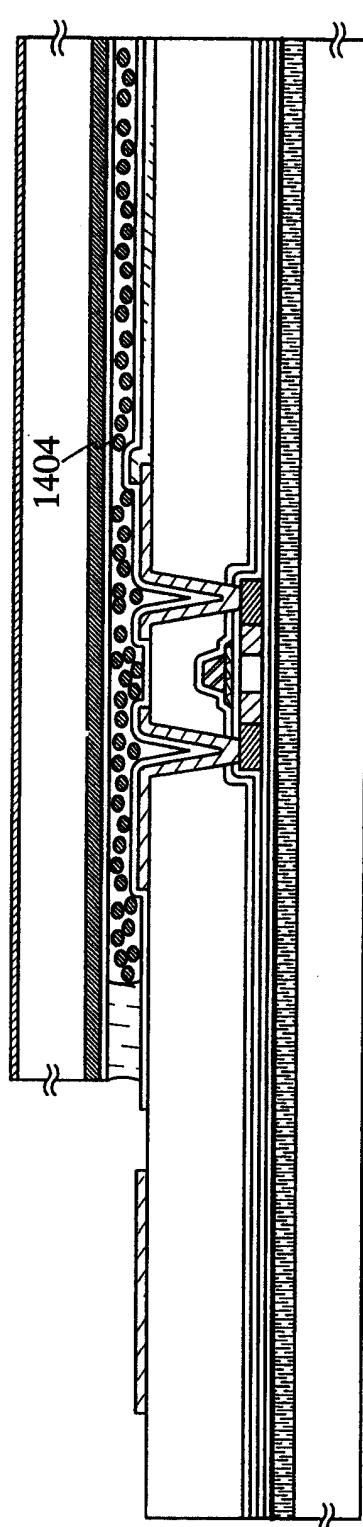


图 14B