



(12) 发明专利

(10) 授权公告号 CN 102938401 B

(45) 授权公告日 2016. 06. 22

(21) 申请号 201210135408. 0

US 7619305 B2, 2009. 11. 17, 全文 .

(22) 申请日 2012. 05. 02

US 7345361 B2, 2008. 03. 18, 全文 .

(30) 优先权数据

US 2008073769 A1, 2008. 03. 27, 全文 .

10-2011-0041563 2011. 05. 02 KR

US 5222014 A, 1993. 06. 22, 全文 .

(73) 专利权人 三星电子株式会社

审查员 保欢

地址 韩国京畿道水原市

(72) 发明人 权兴奎 俞裁旭 金铉澈 李秀昶
罗珉玉

(74) 专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 韩明星

(51) Int. Cl.

H01L 25/00(2006. 01)

H01L 23/29(2006. 01)

H01L 23/31(2006. 01)

(56) 对比文件

US 2007045788 A1, 2007. 03. 01, 全文 .

US 2010090323 A1, 2010. 04. 15, 全文 .

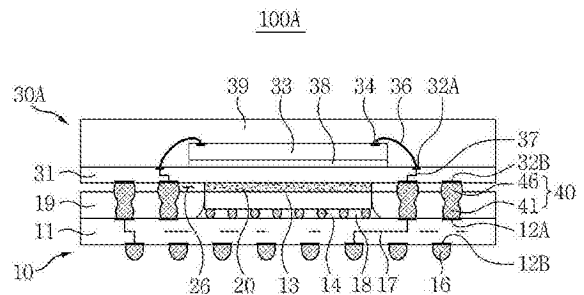
权利要求书2页 说明书14页 附图19页

(54) 发明名称

具有紧固元件和无卤素封装件间连接件的堆叠式封装件

(57) 摘要

本发明提供了一种堆叠式封装件,所述堆叠式封装件包括:下封装件,下封装件包括下封装件基板和设置在下封装件基板上的下半导体芯片;上封装件,上封装件包括上封装件基板和设置在上封装件基板上的上半导体芯片;紧固元件,紧固元件形成在下半导体芯片的顶表面和上封装件基板的底表面之间;无卤素封装件间连接件,无卤素封装件间连接件将下封装件基板连接到上封装件基板。



1. 一种制造堆叠式封装件的方法,所述方法包括:

形成下封装件,下封装件包括下封装件基板、设置在下封装件基板的顶表面上的第一下连接盘、设置在第一下连接盘上的下封装件间连接件和设置在下封装件基板的顶表面上的下半导体芯片;

形成上封装件,上封装件包括上封装件基板、设置在上封装件基板的底表面上的第一上连接盘、设置在第一上连接盘上的上封装件间连接件和设置在上封装件基板的顶表面上的上半导体芯片;

提供设置在下封装件间连接件和上封装件间连接件中的至少一个上的中间封装件间连接件;

在下封装件和上封装件之间提供紧固元件;

执行第一退火工艺以固化紧固元件;以及

执行第二退火工艺以使下封装件间连接件、中间封装件间连接件和上封装件间连接件一体化,

其中,第一退火工艺和第二退火工艺中的至少一个工艺去除来自中间封装件间连接件的异丙醇和溶剂中的至少一种,以减小中间封装件间连接件的体积。

2. 如权利要求1所述的方法,其中,在高于第一退火工艺的温度的温度下执行第二退火工艺。

3. 如权利要求1所述的方法,其中,下封装件间连接件和上封装件间连接件均包括锡、银和铜,并且不含卤族元素。

4. 如权利要求1所述的方法,其中,中间封装件间连接件包括总量不超过1500ppm的卤族元素。

5. 如权利要求4所述的方法,其中,中间封装件间连接件包括不超过900ppm的溴和氯。

6. 如权利要求1所述的方法,其中,在230°C至250°C的温度范围下执行第二退火工艺。

7. 如权利要求1所述的方法,其中,在氢和/或蚁酸气氛下执行第二退火工艺。

8. 如权利要求1所述的方法,其中,在125°C至175°C的温度范围下执行第一退火工艺。

9. 一种制造堆叠封装件的方法,所述方法包括:

准备上封装件,在上封装件中,上半导体芯片和上封装件间连接件设置在上封装件基板的相对表面上;

准备下封装件,在下封装件中,下半导体芯片和下封装件间连接件设置在下封装件基板的同一表面上,成型材料与下半导体芯片的侧表面接触并且与下封装件间连接件的侧表面接触,成型材料包括开口以暴露下封装件间连接件的顶表面;

在下半导体芯片的顶表面和上封装件基板的底表面之间提供紧固元件;

执行第一退火工艺,以固化紧固元件并且去除来自上封装件间连接件和下封装件间连接件的具有卤素元素的焊剂;以及

执行第二退火工艺,以使上封装件间连接件和下封装件间连接件一体化,

其中,在含有氢的气体气氛下执行第一退火工艺。

10. 如权利要求9所述的方法,其中,第二退火工艺在含有氢的气体气氛下加热上封装件间连接件和下封装件间连接件。

11. 如权利要求10所述的方法,其中,含有氢的气体包括氢气和/或蚁酸气体。

12. 如权利要求10所述的方法,其中,在230°C至245°C的温度下执行第二退火工艺。

13. 如权利要求9所述的方法,所述方法还包括:将上封装件间连接件插入到开口中以连接上封装件间连接件和下封装件间连接件。

14. 一种制造堆叠封装件的方法,所述方法包括:

准备上封装件,上封装件包括:

上封装件基板,

第一上连接盘和上半导体芯片,设置在上封装件基板的顶表面上,

第二上连接盘,设置在上封装件基板的底表面上,

上封装件间连接件,设置在第二上连接盘上;

准备下封装件,下封装件包括:

下封装件基板,

第一下连接盘和下半导体芯片,设置在下封装件基板的顶表面上,

第二下连接盘,设置在下封装件基板的底表面上,

下封装件间连接件,设置在第一下连接盘上,

下成型材料,围绕下半导体芯片的侧表面,下成型材料具有开口以暴露下封装件间连接件的顶表面;

在下半导体芯片的顶表面上提供紧固元件;

将上封装件堆叠在下封装件上;

执行第一退火工艺,以固化紧固元件并且去除来自上封装件间连接件和下封装件间连接件的具有卤素元素的焊剂;

执行第二退火工艺,以使上封装件间连接件和下封装件间连接件一体化并且连接上封装件间连接件和下封装件间连接件。

15. 如权利要求14所述的方法,其中,在含有氢且不含氧和氮的气体气氛中执行第二退火工艺。

16. 如权利要求14所述的方法,所述方法还包括:

将下封装件放置在下堆叠舟皿上,下封装件在下半导体芯片上具有紧固元件;

在将上封装件堆叠在下封装件上的过程中利用上堆叠舟皿将上封装件按压到下封装件。

17. 如权利要求14所述的方法,其中,下封装件还包括在第二下连接盘上的焊料。

18. 如权利要求14所述的方法,其中,下封装件还包括在下封装件间连接件上位于下成型材料的开口中的中间封装件间连接件。

19. 如权利要求18所述的方法,其中,在执行第二退火工艺过程中使上封装件间连接件、中间封装件间连接件和下封装件间连接件一体化。

20. 如权利要求14所述的方法,其中,下成型材料不覆盖下半导体芯片的顶表面,紧固元件直接设置在下半导体芯片的顶表面上。

具有紧固元件和无卤素封装件间连接件的堆叠式封装件

技术领域

[0001] 本发明的总体构思的示例性实施例涉及一种包括紧固元件和无卤素封装件间连接件的堆叠式封装件、一种电子系统以及一种制造堆叠式封装件的方法。

背景技术

[0002] 为了提高半导体装置的集成密度并使电子系统微型化,已经提出了一种封装件堆叠结构。

发明内容

[0003] 本发明的总体构思的示例性实施例提供了一种堆叠式封装件。

[0004] 本发明的总体构思的另外的方面和优点将在下面的描述中进行一定程度地阐述,且将通过这样的描述而在一定程度上变得明显,或者可以通过实施本发明的总体构思而获知。

[0005] 本发明的总体构思的示例性实施例提供了一种具有紧固元件和无卤素封装件间连接件的堆叠式封装件。

[0006] 本发明的总体构思的示例性实施例还提供了具有各种形状的紧固元件。

[0007] 本发明的总体构思的示例性实施例还提供了具有各种形状无卤素封装件间连接件。

[0008] 本发明的总体构思的示例性实施例还提供了一种包括堆叠式封装件的电子系统。

[0009] 本发明的总体构思的示例性实施例还提供了一种制造堆叠式封装件的方法。

[0010] 本发明的总体构思的示例性实施例还提供了一种形成各种紧固元件的方法。

[0011] 本发明的总体构思的示例性实施例还提供了一种形成各种封装件间连接件的方法。

[0012] 本发明的总体构思的示例性实施例还提供了一种堆叠式封装件,所述堆叠式封装件包括:下封装件,下封装件包括下封装件基板和设置在下封装件基板上的下半导体芯片;上封装件,上封装件包括上封装件基板和设置在上封装件基板上的上半导体芯片;紧固元件,紧固元件形成在下半导体芯片的顶表面和上封装件基板的底表面之间;无卤素封装件间连接件,无卤素封装件间连接件用来连接下封装件基板和上封装件基板。

[0013] 所述封装件还可以包括:空气空间,空气空间设置在紧固元件和封装件间连接件之间。

[0014] 紧固元件可以与下半导体芯片的顶表面和上封装件基板的底表面直接接触。

[0015] 紧固元件可以包含热固性树脂。

[0016] 下半导体封装件可以包括下成型材料,下成型材料围绕下半导体芯片的侧表面和封装件间连接件的侧表面。

[0017] 下成型材料可以覆盖下半导体芯片的顶表面。

[0018] 下成型材料可以暴露下半导体芯片的顶表面的一部分。

- [0019] 紧固元件可以设置在下成型材料的顶表面和下半导体芯片的顶表面的一部分上。
- [0020] 下成型材料可以围绕封装件间连接件的下侧表面,并可以暴露封装件间连接件的上侧表面。
- [0021] 无卤素封装件间连接件可以包含焊料材料。
- [0022] 无卤素封装件间连接件可以包括下封装件间连接件和上封装件间连接件。
- [0023] 下封装件间连接件的体积可以小于上封装件间连接件的体积。
- [0024] 无卤素封装件间连接件可以包括中间封装件间连接件,中间封装件间连接件设置在下封装件间连接件和上封装件间连接件之间。
- [0025] 中间封装件间连接件可以包含导电颗粒和绝缘树脂。
- [0026] 本发明的总体构思的示例性实施例还提供了一种堆叠式封装件,所述堆叠式封装件包括:下封装件,下封装件包括下封装件基板、设置在下封装件基板的顶表面上的第一下连接盘、设置在下封装件基板的底表面上的第二下连接盘、设置在下封装件基板的顶表面上的下半导体芯片以及围绕下半导体芯片的侧表面的下成型材料;上封装件,上封装件包括上封装件基板、设置在上封装件基板的顶表面上的第一上连接盘、设置在上封装件基板的底表面上的第二上连接盘以及设置在上封装件基板的顶表面上的上半导体芯片;粘性的紧固元件,粘性的紧固元件设置在下半导体芯片和上封装件基板之间;无卤素封装件间连接件,无卤素封装件间连接件与紧固元件分开,并将第一下连接盘电连接到第二上连接盘。在下成型材料、上封装件基板、紧固元件和封装件间连接件之间可以存在有空气空间。
- [0027] 本发明的总体构思的示例性实施例还提供一种方法,所述方法包括下述步骤:准备上封装件,在上封装件中,上半导体芯片设置在上封装件基板上;准备下封装件,在下封装件中,下半导体芯片设置在下封装件基板上;在下半导体芯片的顶表面和上封装件基板的底表面之间形成紧固元件;在上封装件基板和下封装件基板之间形成无卤素封装件间连接件。
- [0028] 无卤素封装件间连接件可以包含锡、银和铜。
- [0029] 上封装件基板可以包括:第一上连接盘,第一上连接盘设置在上封装件基板的顶表面上;第二上连接盘,第二上连接盘设置在上封装件基板的底部上;上基板互连件,将第一上连接盘电连接到第二上连接盘。下封装件基板可以包括:第一下连接盘,第一下连接盘设置在下封装件基板的顶表面上;第二下连接盘,第二下连接盘设置在下封装件基板的底上;下基板互连件,将第一规划连接盘电连接到第二下连接盘,无卤素封装件间连接件可以将第二上连接盘电连接到第一下连接盘。
- [0030] 形成无卤素封装件间连接件的步骤可以包括:形成与第二上连接盘接触的上封装件间连接件;形成与第一下连接盘接触的下封装件间连接件;在含有氢的气体气氛中加热上封装件间连接件和下封装件间连接件,以将上封装件间连接件电连接到下封装件间连接件。
- [0031] 含有氢的气体可以为氢气或蚁酸气体。
- [0032] 加热上封装件间连接件和下封装件间连接件的步骤可以在230°C至250°C的温度条件下(优选地,在230°C至245°C的温度条件下)执行。
- [0033] 形成无卤素封装件间连接件的步骤可以包括:在上封装件间连接件和下封装件间连接件之间形成中间封装件间连接件。

[0034] 形成无卤素封装件间连接件的步骤可以包括:加热上封装件间连接件和下封装件间连接件的表面而不使上封装件间连接件和下封装件间连接件与含有卤素的焊剂接触。

[0035] 形成紧固元件的步骤可以包括:在下半导体芯片的顶表面上设置没有硬化的紧固元件;使没有硬化的紧固元件硬化。

[0036] 使紧固元件硬化的步骤可以包括:在125°C和175°C之间的温度下加热紧固元件。

[0037] 紧固元件可以包含粘性的环氧树脂。

[0038] 形成紧固元件的步骤可以包括:在封装件间连接件和紧固元件的侧表面之间形成空气空间。

[0039] 形成紧固元件的步骤可以包括:形成覆盖下半导体芯片的侧表面并暴露下半导体芯片的顶表面的下成型材料;在下成型材料的顶表面上形成紧固元件。

[0040] 本发明的总体构思的示例性实施例还提供一种方法,所述方法包括下述步骤:准备包括上封装件基板以及设置在上封装件基板的顶表面上的上半导体芯片的上封装件,上封装件基板包括设置在上封装件基板的顶表面上的第一上连接盘和设置在上封装件基板的底部上的第二上连接盘;准备包括下封装件基板、设置在下封装件基板的顶表面上的下半导体芯片以及围绕下半导体芯片的侧表面的下成型材料的下封装件,下封装件基板包括设置在下封装件基板的顶表面上的第一下连接盘和设置在下封装件基板的底上的第二下连接盘;在下半导体芯片的顶表面和上封装件基板的底表面之间形成紧固元件;形成穿透下成型材料的封装件间连接件,以将封装件间连接件形成为在第二上连接盘和第一下连接盘之间并与紧固元件分开。

[0041] 上半导体芯片可以包括经引线电连接到第一上连接盘的输入/输出单元,下半导体芯片可以使用芯片突起以倒装芯片的方式来设置,并且可以包括形成在紧固元件和封装件间连接件之间的空气空间。

[0042] 本发明的总体构思的示例性实施例还可以提供一种堆叠式封装件,所述堆叠式封装件包括:下封装件,下封装件包括下封装件基板和设置在下封装件基板上的下半导体芯片;上封装件,上封装件包括上封装件基板和设置在上封装件基板上的上半导体芯片;紧固元件,紧固元件设置在下半导体芯片的顶表面和上封装件基板的底表面之间,其中,紧固元件将下半导体芯片物理地结合并固定到上封装件基板;封装件间连接件,封装件间连接件将下封装件基板的顶表面连接到上封装件基板的底表面,其中,封装件间连接件具有沙漏的形状。

[0043] 在具体实施方式和附图中包括了本发明的总体构思的其他的示例性实施例的细节。

附图说明

[0044] 通过下面结合附图对实施例的描述,本发明的总体构思的这些和/或其他特征和效用将变得明显并更容易理解,附图中:

[0045] 图1A至图1G是根据本发明的总体构思的各种示例性实施例的堆叠式封装件的剖视图;

[0046] 图2A至图2G示出了根据本发明的总体构思的各种示例性实施例的堆叠式封装件的紧固元件;

[0047] 图3A至图3F示意性示出了以剖面俯视图的方式显示的根据本发明的总体构思的各种示例性实施例的紧固元件；

[0048] 图4A至图4G示出了根据本发明的总体构思的各种示例性实施例的堆叠式封装件的无卤素封装件间连接件的各种形状；

[0049] 图5A至图5F示出了根据本发明的总体构思的各种示例性实施例的制造堆叠式封装件的方法；

[0050] 图6A至图8C示出了根据本发明的总体构思的各种示例性实施例的制造堆叠式封装件的方法；

[0051] 图9是根据本发明的总体构思的各种示例性实施例的电子系统的框图。

具体实施方式

[0052] 现在,将详细说明本发明的总体构思的实施例,在附图中示出了本发明的总体构思的实施例的示例,其中,相同的标号始终指示相同的元件。下面在参照附图的同时对实施例进行描述,以说明本发明的总体构思。

[0053] 应该理解的是,虽然在这里可以使用术语第一、第二等来描述各种元件,但是这些元件不应受这些术语的限制。这些术语仅是用来将一个元件与另一元件进行区分。例如,在不脱离本发明构思的范围的情况下,第一元件可以被称为第二元件,类似地,第二元件可以被称为第一元件。

[0054] 在这里可以使用相对术语,诸如“在……上方”或“在……下方”或“上面的”或“下面的”来描述如在附图中所示的一个元件、层或区域与另一元件、层或区域的关系。应该理解的是,除了在附图中绘示的方位之外,这些术语还意在包括装置的不同方位。

[0055] 在这里使用的术语仅是出于描述特定实施例的目的,且不是意在限制本发明的构思。如在这里所使用的,除非上下文另外清楚地指明,否则单数形式也意在包括复数形式。还应该理解的是,当在这里使用术语“包括”和/或“包含”时,说明存在所述特征、整体、步骤、操作、元件和/或组件,但是不排除存在或添加一个或多个其他的特征、整体、步骤、操作、元件、组件和/或它们的组。

[0056] 除非进行了另外的限定,否则在这里使用的所有的术语(包括技术术语和科学术语)均具有与被本发明的构思所属领域的普通技术人员所通常理解的意思相同的意思。还应该理解的是,除非在这里进行了明确的限定,否则在这里使用的术语应被解释为具有与它们在相关领域和本公开的上下文中的含义一致的含义,且不应被理想化地或过于正式化地进行解释。

[0057] 图1A至图1G是根据本发明的构思的各种实施例的堆叠式封装件的示意性侧视图。出于使本发明的构思变得清楚的目的,以侧视图来示出半导体芯片,并以概念性剖视图来示出封装件基板。

[0058] 参照图1A,堆叠式封装件100A可以包括下封装件10、上封装件30A、紧固元件20和无卤素封装件间连接件40。

[0059] 下封装件10可以包括安装在下封装基板11上的下半导体芯片13。下封装件基板11可以由刚性印刷电路板、柔性印刷电路板或刚性-柔性印刷电路板形成。下封装件基板11可以包括第一下连接盘(land)12A、第二下连接盘12B和下基板互连件17。下基板互连件17可

以将第一下连接盘12A电连接到第二下连接盘12B。

[0060] 下半导体芯片13可以包括逻辑半导体装置,例如微处理器、半导体存储器芯片或类似物。下半导体芯片13可以使用芯片突起14以倒装芯片的方式连接在下封装件基板11上。芯片突起14可以包括台面型金属焊盘或焊料材料。围绕芯片突起14的下底部填充材料18可以填充在下封装件基板11和下半导体芯片13之间。下底部填充材料18可以包括粘结树脂。例如,树脂可以包括松香树脂、环氧树脂或其他各种合成树脂。下半导体芯片13可以安装在下封装件基板11上,以使用各向异性导电膜或各向异性导电糊来电连接到下封装件基板11,从而可以省略下底部填充材料18。可以以各向异性导电膜或各向异性导电糊来替代下底部填充材料18。

[0061] 下封装件10还可以包括形成在下封装件基板11上并至少部分地或完全围绕下半导体芯片13的侧表面的下成型材料19。下成型材料19可以不形成在下半导体芯片13的顶表面上。即,可以通过下成型材料19来暴露下半导体芯片13的表面。下成型材料19可以包括环氧树脂。

[0062] 板连接焊料16可以形成在下封装件基板11的底表面上。板连接焊料16可以通过第一下连接盘12A、第二下连接盘12B和下基板互连件17而电连接到无卤素封装件间连接件40。

[0063] 上封装件30A可以包括安装在上封装件基板31上的上半导体芯片33。上封装件基板31可以由刚性印刷电路板、柔性印刷电路板或刚性-柔性印刷电路板形成。上封装件基板31可以包括第一上连接盘32A、第二上连接盘32B和上基板互连件37。上半导体芯片33可以包括存储器半导体装置、半导体存储器芯片或类似物。上半导体芯片33可以通过诸如裸片附着膜(DAF, die attach film)的芯片结合材料38而被结合到上封装件基板31。上半导体芯片33可以包括输入/输出单元34。输入/输出单元34可以通过引线36而被电连接到上封装件基板31的第一上连接盘32A。通过上基板互连件37可以将第一上连接盘32A电连接到第二上连接盘32B。上封装件30A还可以包括形成在上封装件基板31上并围绕上半导体芯片33的顶表面和侧表面的上成型材料39。上成型材料39可以由环氧树脂形成。

[0064] 紧固元件20可以直接形成在下半导体芯片13的顶表面和上封装件基板31的底表面之间。紧固元件20可以由展现出粘结性质的热固性树脂形成。例如,紧固元件20可以由诸如环氧树脂的聚合物树脂形成。紧固元件20还可以包含填充物和/或导热颗粒。紧固元件20可以将下半导体芯片13物理地结合到或固定到上封装件基板31。紧固元件20可以减少、防止或缓和因下封装件基板11、下半导体芯片13、下成型材料19、上封装件基板31、上半导体芯片33和/或上成型材料39的热膨胀系数不同而导致的封装件的翘曲(warpage),从而可以保持无卤素封装件间连接件40、芯片突起14和/或板连接焊料16之间的物理连接并使无卤素封装件间连接件40、芯片突起14和/或板连接焊料16之间的物理连接稳定。空气空间26可以形成在紧固元件20的侧表面的外部。更具体地讲,空气空间26可以存在于紧固元件20和无卤素封装件间连接件40之间。此外,下成型材料19可以围绕无卤素封装件间连接件40的下侧表面,并暴露无卤素封装件间连接件40的上侧表面。在附图中,将紧固元件20的侧表面示出为与下半导体芯片13的侧表面一起竖直地排列,然而,多个方面不限于此,从而紧固元件20可以暴露下半导体芯片13的顶表面的至少一部分,并可以被形成为朝向下成型材料19的顶表面延伸,这将在下文中结合说明书的其他附图来进行描述。

[0065] 无卤素封装件间连接件40可以设置在第二上连接盘32B和第一下连接盘12A之间。无卤素封装件间连接件40可以包括下封装件间连接件41和上封装件间连接件46。上封装件间连接件46可以被形成为具有比下封装件间连接件41的尺寸或体积大的尺寸或体积。然而,多个方面不需要被限制于此,从而无卤素封装件间连接件40可以为各种或近似形状中的任意形状,这样的形状中的至少一些形状将在下文中进行描述。

[0066] 无卤素封装件间连接件40可以不包括诸如氟、氯、溴和/或碘的卤族元素。无卤素可以被理解是指基本不包含卤素元素,或可以被理解是指基本不含有或完全不含有卤素元素。

[0067] 卤素可能是致癌物,并可能在燃烧过程中放出二氧化,因此,卤素已被认为是对环境有害的。无卤素封装件间连接件40基本不包含卤素元素,因此是环境友好的组件。此外,无卤素封装件间连接件40可以符合国际环境标准地含有少量的卤素元素。将在下面提供对其的进一步描述。

[0068] 无卤素封装件间连接件40可以包含焊料材料。例如,无卤素封装件间连接件40可以包含锡(Sn)、银(Ag)和铜(Cu)。无卤素封装件间连接件40还可以包含镍(Ni)。

[0069] 参照图1B,与在图1A中示出的堆叠式封装件100A相比,在封装件100B中,上封装件30B可以包括至少两个上半导体芯片33A和33B。虽然上半导体芯片33A和33B被示出为以平行或对称的方式进行设置,但是这两个芯片中的一个芯片可以水平地旋转90°。在这样的情况下,旋转了90°的芯片可以在该芯片的前侧和后侧展现出键合引线,这与如在附图中所示出的不同。

[0070] 参照图1C,与在图1A和图1B中分别示出的堆叠式封装件100A和100B相比,堆叠式封装件100C可以包括多个上半导体芯片33U和33L。虽然为了清楚起见而在附图中示出了堆叠的两个芯片,但是多个方面不需要被限制于此,从而可以堆叠更多个芯片。例如,可以堆叠四个、八个或更多个芯片。两个芯片中的至少一个芯片可以旋转90°。当堆叠了四个或更多个芯片时,直接堆叠在一个芯片上的芯片或直接堆叠在一个芯片下的芯片可以被堆叠成与前述一个芯片交叉90°,或者可以被堆叠成旋转并叠置小于90°。此外,堆叠的上半导体芯片33U和33L中的每个上半导体芯片可以分别包括诸如裸片附着膜的芯片结合材料38U和38L。

[0071] 参照图1D,堆叠式封装件100D可以包括上半导体芯片33',其中,多个在图1A至图1C中示出的堆叠式封装件100A和100C被堆叠成多个组。虽然示出了堆叠有四个芯片,但是多个方面不需要局限于此。具体地,一对上半导体芯片33'可以分开并可以以堆叠的方式设置在两个组中,可以将芯片设置在更多个组中,其中,堆叠了更多个组。每个芯片可以成组地或单个地旋转90°的方式进行设置。

[0072] 参照图1E,堆叠式封装件100E可以包括以层级(cascade)的形式堆叠的上半导体芯片33"。可以通过引线36独立地或共同地连接以层级的形式堆叠的上半导体芯片33"的输入/输出单元34。

[0073] 参照图1F,堆叠式封装件100F可以包括使用硅通孔36V彼此电连接的上半导体芯片33V。硅通孔36V可以使用焊球36S来彼此电连接。底部填充材料可以填充在上半导体芯片33V之间。在图1F中没有示出底部填充材料。本发明总体构思的示出的示例性实施例可以进行各种修改和/或组合。例如,上半导体芯片可以包括使用引线36来彼此电连接的多个组和

使用硅通孔36V来彼此电连接的多个组。上半导体芯片可以包括以各种形状进行堆叠的多个组以及以各种形状和形状的组合进行堆叠的各种数量的组。

[0074] 参照图1G,在堆叠式封装件100G中,下成型材料19A可以覆盖下半导体芯片13的顶表面。因此,紧固元件20可以形成在覆盖下半导体芯片13的顶表面的下成型材料19A与上封装件基板31之间。可以参考在图1A至图1F中示出的根据各种示例性实施例的堆叠式封装件100A至100F来对在图1G中示出的示例性实施例进行修改,或者可以将图1G中示出的示例性实施例与在图1A至图1F中示出的根据各种示例性实施例的堆叠式封装件100A至100F进行组合。

[0075] 图2A至图2G示出了根据本发明的总体构思的各种示例性实施例的堆叠式封装件的紧固元件。参照图2A,紧固元件20A可以被设置成在下半导体芯片13的暴露的顶表面和下封装件基板31之间直接接触。下成型材料19可以部分地或完全地暴露下半导体芯片13的顶表面。另外,下成型材料19的顶表面可以与下半导体芯片13的顶表面设置在同一水平面处,或者下成型材料19的顶表面可以设置在比下半导体芯片13的顶表面低的水平面处,或者下成型材料19的顶表面可以设置在比下半导体芯片13的顶表面高的水平面处。如上所述,在紧固元件20A的侧表面外可以存在有空气空间26。

[0076] 参照图2B,紧固元件20B可以被形成为暴露下半导体芯片13的顶表面的一部分,即,紧固元件20B可以不延伸成覆盖下半导体芯片13的整个顶表面。

[0077] 参照图2C,紧固元件20C可以完全覆盖下半导体芯片13的顶表面并朝向下成型材料19的顶表面延伸,即,紧固元件20C可以延伸超过下半导体芯片13的顶表面。

[0078] 参照图2D,紧固元件20D可以暴露下半导体芯片13的顶表面的一部分,并覆盖下成型材料19的顶表面的一部分,即,紧固元件20D可以延伸超过下半导体芯片13的顶表面的至少一侧,并可以不延伸超过下半导体芯片13的顶表面的至少另一侧。在上封装件基板31和下封装件基板19之间,可以修改和/或组合图2A至图2D中示出的两种或更多种形状的紧固元件。

[0079] 参照图2E,紧固元件20E可以被形成为沿着下半导体芯片13的外周或外围。因为图2E是纵向剖视图,所以紧固元件20E可以是被形成为一体式回路曲线的形式的。多个紧固元件20E可以被形成为分开的条或岛的形状。在紧固元件20E之间可以存在有空气空间26。

[0080] 参照图2F,多个紧固元件20F可以以分开的方式形成在下半导体芯片13的顶表面和/或下成型材料19的顶表面上。在紧固元件20F之间可以存在有空气空间26。

[0081] 参照图2G,紧固元件20G可以形成在覆盖下半导体芯片13的顶表面的下成型材料19的顶表面上。可以参考图1G来理解图2G的实施例。可以由如图2A至图2F中示出的下成型材料19来替代在图2G中示出的下成型材料19A,即,可以参照在图2A至图2F中示出的下成型材料来修改在图2G中示出的下成型材料19A,和/或可以将图2G中示出的下成型材料19A与在图2A至图2F中示出的下成型材料进行组合。

[0082] 图3A至图3F示意性地示出了以剖面俯视图的方式显示的根据本发明的总体构思的各种示例性实施例的紧固元件。

[0083] 参照图3A,紧固元件20H可以形成在下半导体芯片13的外周内。即,紧固元件20H可以不形成在下成型材料19的顶表面上,或者,紧固元件20H可以不形成在下成型材料19的顶

表面的一部分的与下半导体芯片13对应的外周外。

[0084] 参照图3B,紧固元件20I可以余留在下半导体芯片13的顶表面的外周内,同时,紧固元件20I可以部分地延伸超过下半导体芯片13的顶表面的外周。即,紧固元件20I可以被包括在下半导体芯片13的顶表面的外周的多个部分内并可以延伸超过下半导体芯片13的顶表面的外周的多个部分并到达下成型材料19的顶表面,或者,紧固元件20I可以设置在下成型材料19A的顶表面的与下半导体芯片13的顶表面的外周对应的多个部分内并可以延伸到下成型材料19A的顶表面的与超过下半导体芯片13的顶表面的外周对应的多个部分。

[0085] 参照图3C,紧固元件20J可以完全覆盖下半导体芯片13的顶表面,并可以形成在下成型材料19或19A的顶表面上。即,紧固元件20J可以延伸超过下半导体芯片13的整个外周并到达下成型材料19的顶表面,或者,紧固元件20J可以在与下半导体芯片13对应的位置处设置在下成型材料19A的顶表面上并可以在下成型材料19A的顶表面上延伸超过与下半导体芯片13的顶表面的外周对应的区域。

[0086] 参照图3D,紧固元件20K可以被形成为沿下半导体芯片13的外周或外围的回路曲线。即,紧固元件20K可以设置在下半导体芯片13和下成型材料19的顶表面上并在下半导体芯片13的外周处,或者,紧固元件20K可以设置在下成型材料19A的顶表面上并在与下半导体芯片13的外周对应的位置处。

[0087] 参照图3E,紧固元件20L可以被形成为多个条形的形式。即,紧固元件20L可以以一个或多个延伸的或伸长的条形形状设置在下半导体芯片13和下成型材料19的顶表面上,或者,紧固元件20L可以设置在下成型材料19A的顶表面上并在与下半导体芯片13对应的位置处,并可以被设置成一个或多个延伸或伸长的条形的形状。虽然图3E示出了紧固元件20L包括三个延伸或伸长的条形形状,然而多个方面不限于此,从而紧固元件20L可以包括少于三个或多于三个的延伸或伸长的条形的形状,这样的条形的形状可以完全地包括在下半导体芯片13的外周(或与下半导体芯片13对应的外周)内或延伸为与下半导体芯片13的外周(或与下半导体芯片13对应的外周)交叉,并可以平行地延伸或可以交叉。

[0088] 参照图3F,紧固元件20M可以被形成为多个岛。即,紧固元件20M可以包括设置在下半导体芯片13和/或下成型材料19的顶表面上的多个部分,或者,紧固元件20M可以设置在下成型材料19A的顶表面上并在与下半导体芯片13对应的部分处。例如,紧固元件20M可以被设置为与下半导体芯片13的多个部分对应,或者紧固元件20M可以被设置为与下半导体芯片13的角落对应;然而,多个方面不需要局限于此。可以不同地修改和/或组合在图3A至图3F中示出的各种紧固元件20H至20M以及它们的特征。

[0089] 图4A至图4G示出了根据本发明的总体构思的各种示例性实施例的堆叠式封装件的无卤素封装件间连接件的各种形状。

[0090] 参照图4A,无卤素封装件间连接件40A可以形成在设置于下封装件基板11的顶表面处的下连接盘12A和设置于上封装件基板31的底表面上的上连接盘32B之间。无卤素封装件间连接件40A可以将下连接盘12A电连接到上连接盘32B。无卤素封装件间连接件40A可以包含焊料材料。无卤素封装件间连接件40A可以被形成为具有罐子的形状。例如,上部部分的体积 V_U 可以大于下部部分的体积 V_L 。然而,多个方面不需要局限于此,从而上部部分的体积 V_U 可以小于下部部分的体积 V_L 。更具体地讲,无卤素封装件间连接件40A可以具有从下连接盘12A开始到一点增加然后减少直到接触上连接盘32B的剖面直径,其中,最大的剖面直

径与下连接盘12A相比更靠近于上连接盘32B。然而,多个方面不需要局限于此,从而最大的剖面直径可以更靠近于下连接盘12A而非更靠近于上连接盘32B。

[0091] 参照图4B,无卤素封装件间连接件40B可以包括形成在下封装件基板11上的下封装件间连接件41B和形成在上封装件基板31下的上封装件间连接件46B。无卤素封装件间连接件40B可以被形成为例如沙漏的形状。无卤素封装件间连接件40B可以包括作为下封装件间连接件41B与上封装件间连接件46B之间的边界的纤细部分SB。下封装件间连接件41B的体积可以等于或大于上封装件间连接件46B的体积。下封装件间连接件41B和上封装件间连接件46B可以包含焊料材料。如图4B中所示,下封装件间连接件41B和上封装件间连接件46B中的每个封装件间连接件被示出为具有球形或球体形状,但是多个方面不限于此,例如,下封装件间连接件41B和上封装件间连接件46B中的至少一个封装件间连接件可以具有柱形形状。

[0092] 参照图4C,无卤素封装件间连接件40C可以包括具有相对小的体积的下封装件间连接件41C和具有相对大的体积的上封装件间连接件46C。无卤素封装件间连接件40C可以被形成为沙漏的形状。即,无卤素封装件间连接件40C可以包括设置在下封装件间连接件41C和上封装件间连接件46C之间的纤细部分SC。因为上封装件间连接件46C的体积可以大于下封装件间连接件41C的体积,所以无卤素封装件间连接件40C可以减小下连接盘12A之间的距离,具体地讲,如果在下封装件基板11上设置多个下连接盘12A,则无卤素封装件间连接件40C可以减小下连接盘12A之间的距离,从而可以以精细的节距来设置无卤素封装件间连接件40C和下连接盘12A。

[0093] 参照图4D,无卤素封装件间连接件40D可以包括下封装件间连接件41D、中间封装件间连接件43D和上封装件间连接件46D。纤细部分SD2可以形成在下封装件间连接件41D和中间封装件间连接件43D之间。纤细部分SD1可以形成在中间封装件间连接件43D和上封装件间连接件46D之间。在下封装件间连接件41D、中间封装件间连接件43D和上封装件间连接件46D中,中间封装件间连接件43D可以具有最小的体积。中间封装件间连接件43D可以包含焊料材料。中间封装件间连接件43D可以包含等于或低于国际环境标准的极少量的卤素。与卤素含量有关的各种环境标准包括日本的RRTR(Resin-to-Resin Transfer Reaction)与欧洲的WEEE(Waste Electrical and Electronic Equipment Directive)和RoHS(Restriction of Hazardous Substances Directive)。根据IEC61249的无卤素标准限定了溴和氯不超过900ppm以及卤素总含量不超过1500ppm。中间封装件间连接件43D可以符合这样的标准。

[0094] 参照图4E,无卤素封装件间连接件40E可以包括包含焊料材料的下封装件间连接件41E、上封装件间连接件46E和包含导电粘结材料的中间封装件间连接件43E。上封装件间连接件46E可以包含焊料材料。中间封装件间连接件43E可以包含导电的填充物或颗粒、树脂和挥发性溶剂。具体地讲,中间封装件间连接件43E可以包含导电的填充物或颗粒,诸如金属球或涂覆有金属的球。中间封装件间连接件43E可以包含松香树脂、有机聚合物树脂或无机树脂,诸如环氧树脂。挥发性溶剂可以包含溶剂或异丙醇。例如,中间封装件间连接件43E可以包含各向异性导电糊。无卤素封装件间连接件40E的下封装件间连接件41E、中间封装件间连接件43E和上封装件间连接件46E可以包括分别形成在下封装件间连接件41E与中间封装件间连接件43E之间和在中间封装件间连接件43E与上封装件间连接件46E之间的纤

细部分SD1和SD2。在下封装件间连接件41E、中间封装件间连接件43E和上封装件间连接件46E中,中间封装件间连接件43E可以具有最小的体积。

[0095] 参照图4F,无卤素封装件间连接件40F可以包括下封装件间连接件41F、上封装件间连接件46F和金属性中间封装件间连接件43F,其中,下封装件间连接件41F包含焊料材料。金属性中间封装件间连接件43F可以为柱形、盘形或垫形的形状,并可以具有小于下封装件间连接件41F的最大剖面直径和上封装件间连接件46F的最大剖面直径中的至少一个最大剖面直径的剖面直径;然而,多个方面不需要局限于此,从而金属性中间封装件间连接件43F的剖面直径可以等于或大于下封装件间连接件41F的最大剖面直径和上封装件间连接件46F的最大剖面直径中的至少一个最大剖面直径。上封装件间连接件46F可以包含焊料材料。

[0096] 参照图4G,无卤素封装件间连接件40G可以包括下封装件间连接件41G、上封装件间连接件46G和桥式中间封装件间连接件43G。桥式中间封装件间连接件43G可以由与在图4D或图4E中示出的中间封装件间连接件43D和43E中的一种中间封装件间连接件的材料相同或相似的材料形成。桥式中间封装件间连接件43G可以由包含异丙醇等的材料形成。例如,可以通过从包含导电的填充物或颗粒、树脂和异丙醇的导电糊去除异丙醇来形成桥式中间封装件间连接件43G。可以以溶剂来代替异丙醇。这样的树脂可以包括松香树脂、环氧树脂或其他各种合成树脂。当去除异丙醇时,体积减小,因此中间封装件间连接件43G可以形成为其中部比其端部窄的桥的形状。

[0097] 图5A至图5F示出了根据本发明的总体构思的示例性实施例的制造堆叠式封装件的方法。

[0098] 参照图5A,制造堆叠式封装件的方法包括完成上封装件30。所完成的上封装件30可以理解为根据在图1A至图1G中示出的各种示例性实施例的上封装件30A至30G中的一种上封装件。示出的是在图1A中示出的上封装件30A。可以省略上封装件间连接件46。

[0099] 参照图5B,制造堆叠式封装件的方法可以包括完成下封装件10,在该下封装件10中,下成型材料19被形成为具有暴露下封装件间连接件41的顶表面的封装件间连接件开口0。完成的下封装件10可以包括在这里描述和在附图中示出的任何特征或它们的任何组合。可以省略板连接焊料16。

[0100] 参照图5C,制造堆叠式封装件的方法可以包括将完成的下封装件10放置在下堆叠舟皿(boat)3上。下堆叠舟皿3可以与下封装件基板11的外围或外周和/或底表面接触。下堆叠舟皿3可以包括凹进部分3R,其中,板连接焊料16定位于凹进部分3R中。可以包括设置在下半导体芯片13的暴露的顶表面上并且没有被硬化的紧固元件20'。可以通过分配、涂抹或喷涂来设置未被硬化的紧固元件20'。没有被硬化的紧固元件20'可以包含具有粘结性质的热固性树脂。例如,未被硬化的紧固元件20'可以包含环氧树脂,并可以进一步包含溶剂或异丙醇。

[0101] 参照图5D,制造堆叠式封装件的方法可以包括将上封装件30放置在下封装件10上。在此期间或在此之后,可以以上堆叠舟皿7覆盖上封装件30。

[0102] 参照图5E,制造堆叠式封装件的方法可以包括执行用于加热(Ha)并使紧固元件20'硬化或固化的第一退火工艺。第一退火工艺可以包括在125°C至175°C的温度对紧固元件20'进行加热(Ha)。第一退火工艺可以执行长达5至120分钟。在第一退火工艺期间,可以

向下堆叠舟皿3和上堆叠舟皿7施加由箭头所指示的压力,即,可以施加压力以将下堆叠舟皿3和上堆叠舟皿7按压到一起。在被硬化的紧固元件20与上封装件间连接件46之间可以存在有空气空间26。在进行使用具有卤素元素的焊剂的工艺时,焊剂的大多或所有的挥发性成分可在这样的工艺期间汽化。因此,由于在后续的焊料回流工艺期间没有去除下封装件间连接件41和上封装件间连接件46的表面上的氧化物层,所以连接件可能没有适当地一体化。因此,根据本发明的总体构思的特征和效用而制造的堆叠式封装件可以包括无卤素封装件间连接件。

[0103] 参照图5F,制造堆叠式封装件的方法可以包括执行用于使下封装件间连接件41与上封装件间连接件46一体化或用于连接下封装件间连接件41和上封装件间连接件46的第二退火工艺。第二退火工艺可以包括在230°C至250°C的温度范围在包含氢的气氛中对上封装件间连接件46和下封装件间连接件41进行加热(Hb)。更具体地讲,第二退火工艺可以包括以235°C至245°C的温度范围在氢和/或蚁酸(或甲酸)(HCOOH)的气氛中对上封装件间连接件46和下封装件间连接件41进行加热(Hb)。

[0104] 氢或HCOOH气体清洗下封装件间连接件41和上封装件间连接件46的表面,以加快回流。即,可以在不使用卤族元素的情况下从下封装件间连接件41和上封装件间连接件46的表面去除氧化物,因此,可以加快下封装件间连接件41与上封装件间连接件46的一体化或连接。即,第二退火工艺可以为一种焊料接头工艺(solder joint process)或可以包括焊料接头工艺。当没有清洁下封装件间连接件41和上封装件间连接件46的表面污物时,下封装件间连接件41与上封装件间连接件46的一体化的可能性降低,且即使将下封装件间连接件41和上封装件间连接件46彼此一体化,也可能没有保证足够的导电性。因此,对下封装件间连接件41和上封装件间连接件46的表面进行清洁。

[0105] 使用卤族元素对焊料的表面进行清洁的工艺可以包括将焊料浸入在含有卤族元素的液相表面活性剂中。可选择地,这样的工艺可以包括使气相表面活性剂与焊料的表面接触。焊料焊剂可以为含有卤族元素表面活性剂。与使用卤族元素来清洁焊料的表面的步骤相比,使用氢或HCOOH气体来清洁焊料的表面的步骤可能展现出劣化的清洁能力。即,用于回流焊料和一体化焊料的焊料接头工艺展现出不足的效率。因此,第二退火工艺的温度,即使用氢或HCOOH气体的焊料接头工艺的温度,可以比使用卤族元素的焊料接头工艺的温度高。当使用卤族元素来清洁焊料的表面时,在低于第二退火工艺的温度范围的温度下来执行焊料接头工艺。例如,可以在230°C以下的温度来执行这样的焊料接头工艺。当第二退火工艺的温度升高时,下封装件基板11或上封装件基板31的热变形的可能性增加。例如,基板的翘曲或扭曲的可能性可能增加。当下封装件基板11或上封装件基板31扭曲时,下封装件间连接件41与上封装件间连接件46的一体化的过程可能是不稳定的。例如,它们可能没有被充分地一体化。即,焊料接头可靠性(SJR)可能劣化。然而,根据本发明的总体构思的各种示例性实施例的紧固元件20的存在可以缓和下封装件基板11和/或上封装件基板31的翘曲或扭曲。即,可以减轻因焊料接头工艺的热应力导致的焊料接头的可靠性的劣化,并可以提高产率。因此,本发明的总体构思的特征和效用提供了具有优良的焊料接头可靠性的环境友好的堆叠式封装件。

[0106] 可以在第一退火工艺和第二退火工艺之间加入冷却工艺。冷却工艺可以包括在室温下储存堆叠式封装件100长达几分钟至几小时。

[0107] 可以通过执行上面的工艺来完成根据在图1A至图1G中示出的各种示例性实施例的堆叠式封装件100A至100G。

[0108] 图6A至图6D示出了根据本发明的总体构思的示例性实施例的制造堆叠式封装件的方法。参照图6A,制造堆叠式封装件的方法可以包括:在图5A和图5B中示出的完成上封装件30和下封装件10的步骤之后,将没有被硬化的紧固元件20'设置在完成的下封装件10的下半导体芯片13的顶表面上;将包含焊料材料的中间封装件间连接件43'设置于在封装件间连接件开口0内暴露的下封装件间连接件41上。中间封装件间连接件43'还可以包含异丙醇。中间封装件间连接件43'可以为可变的固态,诸如糊或凝胶。

[0109] 参照图6B,制造堆叠式封装件的方法可以包括将包括上封装件间连接件46的上封装件30布置在下封装件10上,并执行对紧固元件20'进行加热(Ha)的第一退火工艺。可以参照图5E来详尽地理解第一退火工艺。省略了在图5C和图5F中示出的下堆叠舟皿3和上堆叠舟皿7。

[0110] 参照图6C,制造堆叠式封装件的方法包括通过执行第二退火工艺来硬化包含焊料材料的中间封装件间连接件43'的工艺。在附图中,示出了尚未硬化的中间封装件间连接件43'。具体地讲,下封装件间连接件41、中间封装件间连接件43'和上封装件间连接件46可以被示出为没有一体化的分别的组件。

[0111] 参照图6D,作为第二退火工艺的结果,可以形成下封装件间连接件41、中间封装件间连接件43和上封装件间连接件46被一体化的封装件间连接件40。

[0112] 因为中间封装件间连接件43'包含大量的挥发性溶剂,所以完成的中间封装件间连接件43展现出减小的体积,从而其中部可以是纤细的。例如,可以形成如图4G中所示的完成的中间封装件间连接件43。

[0113] 图7A至图7C示出了根据本发明的总体构思的示例性实施例的制造堆叠式封装件的方法。参照图7A,在制造堆叠式封装件的方法中,完成在图5A和图5B中示出的上封装件30和下封装件10,可以将没有硬化的紧固元件20'设置在完成的下封装件10的下半导体芯片13的顶表面上,并可以将未硬化的中间封装件间连接件43''设置于在封装件间连接件开口0内暴露的下封装件间连接件41上。未被硬化的中间封装件间连接件43''可以包括在图4E中描述的中间封装件间连接件43E。没有被硬化的中间封装件间连接件43''可以处于糊或凝胶的状态。

[0114] 参照图7B,制造堆叠式封装件的方法可以包括将包括上封装件间连接件46的上封装件30布置在下封装件10上,并执行对紧固元件20'和中间封装件间连接件43''进行加热(Ha)的第一退火工艺。在该工艺中,可以去除包含在未被硬化的紧固元件20'中的溶剂成分。例如,可以去除溶剂或异丙醇。因为中间封装件间连接件43''不包含焊料材料,所以可以省略高温加热工艺。

[0115] 参照图7C,制造堆叠式封装件的方法可以包括通过第一退火工艺来硬化中间封装件间连接件43''的工艺。可以执行进一步硬化中间封装件间连接件43''的第二退火工艺。第二退火工艺可以包括在高于第一退火工艺的温度的温度下加热中间封装件间连接件43''。可以参照图4E来理解根据本发明构思的制造堆叠式封装件的方法。

[0116] 图8A至图8C示出了根据本发明的总体构思的示例性实施例的制造堆叠式封装件的方法。参照图8,制造堆叠式封装件的方法可以包括:在图5A和图5B中示出的完成上封装

件30和下封装件10的步骤之后,将没有硬化的紧固元件20' 设置在完成的下封装件10的下半导体芯片13的顶表面上,并将包含金属的中间封装件间连接件43'' 设置于在封装件间连接件开口0内暴露的下封装件间连接件41上。中间封装件间连接件43'' 可以为柱形、盘形或垫形的形状。

[0117] 参照图8B,制造堆叠式封装件的方法可以包括将包括上封装件间连接件46的上封装件30布置在下封装件10上,并执行对紧固元件20' 进行加热(Ha)的第一退火工艺。在这样的工艺中,可以使紧固元件20' 硬化。

[0118] 参照图8C,制造堆叠式封装件的方法可以包括执行电连接和物理连接下封装件间连接件41、中间封装件间连接件43'' 和上封装件间连接件46的第二退火工艺。第二退火工艺可以包括的大约200°C或更高的温度下加热下封装件间连接件41和上封装件间连接件46。可以在氢或HCOOH气氛下执行这样的加热工艺。可选择地,可以在大气中执行这样的加热工艺。可以参照图4G来就进一步理解这样的实施例。

[0119] 图9是根据本发明的总体构思的示例性实施例的电子系统的框图。参照图9,根据本发明的总体构思的示例性实施例的各种堆叠式封装件可以应用于电子系统2100。电子系统2100可以包括主体2110、微处理器单元2120、电源2130、功能性单元2140和/或显示器控制器单元2150。主体2110可以由印刷电路板(PCB)形成的系统板或主板。微处理器单元2120、电源2130、功能性单元2140和显示器控制器单元2150可以安装或安放在主体2110上。显示器单元2160可以设置在主体2110的顶表面上或可以设置在主体2110上。例如,显示器单元2160可以设置在主体2110的表面上以显示由显示器控制器单元2150处理的图像。

[0120] 电源2130被提供有来自外部电池的预定的电压,电源2130将这样的电压分压成所要求的电压电平,并将分压得的电压提供到微处理器单元2120、功能性单元2140和显示器控制器单元2150。微处理器单元2120可以被提供有来自电源2130的电压,以控制功能性单元2140和显示器单元2160。功能性单元2140可以执行电子系统2100的各种功能。例如,当电子系统2100是诸如蜂窝电话的移动电器时,功能性单元2140可以包括可以用作包括在拨号或与外部设备2170通信时通过扬声器输出声音以及在显示单元2160上输出图像的蜂窝电话功能的各种组件。此外,当外部设备2170包括相机时,功能性单元2140可以用作图像处理器。

[0121] 在其他的应用性实施例中,当电子系统2100可以连接到存储器卡以进行扩容时,功能性单元2140可以为存储器卡控制器。功能性单元2140可以经有线或无线通信单元2180来将信号发送到外部设备2170/从外部设备2170接收信号。此外,当电子系统2100需要通用串行总线(USB)以进行功能扩展时,功能性单元2140可以用作接口控制器。

[0122] 在根据本发明构思的各种实施例中描述的堆叠式封装件可以被包括在微处理器单元2120、电源2130、功能性单元2140和显示器控制器单元2150中的至少一个中。

[0123] 根据本发明的总体构思的各种示例性实施例,在上封装件和下封装件之间可以形成紧固元件和空气空间。无卤素封装件间连接件可以形成在上封装件和下封装件之间。本发明的总体构思的特征和效用提供了环境友好的电子产品。本发明的总体构思的特征和效用改善了焊料接头的可靠性。本发明的总体构思的特征和效用可以实现更薄的堆叠式封装件。根据本发明的总体构思的特征和效用,提供了不需要焊剂的工艺。例如,作为替代在用于去除焊球的表面上的氧化物层的焊剂,使用了氢或含氢的气体,或者提出了一种不需要

焊料回流工艺或需要最小化地使用焊剂的工艺。因为焊剂包含卤素元素以去除氧化物层，所以其是一种对环境有副作用的材料。本发明的总体构思的发明性特征和效用提供了一种用于制造半导体封装件的环境有好的工艺。

[0124] 可以参照在本说明书的其他附图及其描述中的名称和功能来容易地理解未以标号指示的组件或仅以一个标号指示的组件。此外，在本说明书中仅以限制性的方式描述了代表性的示例性实施例，应该充分地理解，可以在任何其他的示例性实施例中修改、组合和/或实现任何示例性实施例中的任何特征。

[0125] 虽然已经示出并描述了本发明的总体构思的一些实施例，但是本领域技术人员应该理解的是，在不脱离由权利要求及其等同物限定了范围的本发明的总体构思的原理和精神的情况下，可以在这些实施例中进行改变。

100A

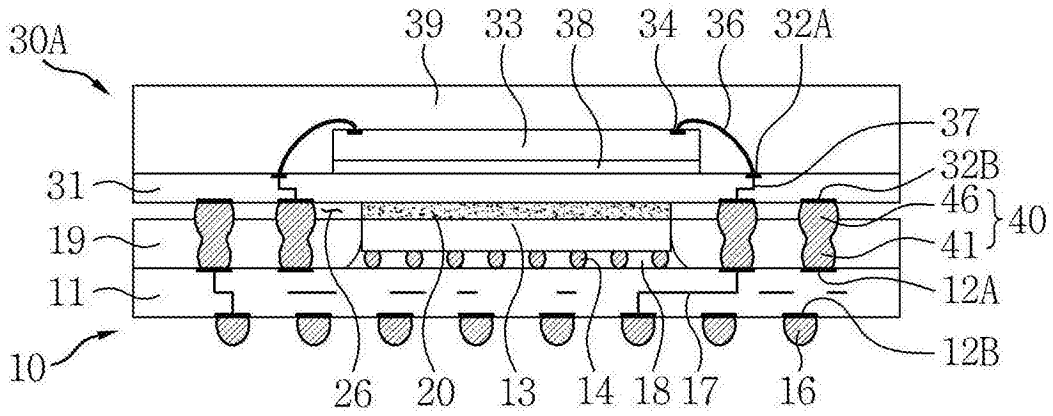


图1A

100B

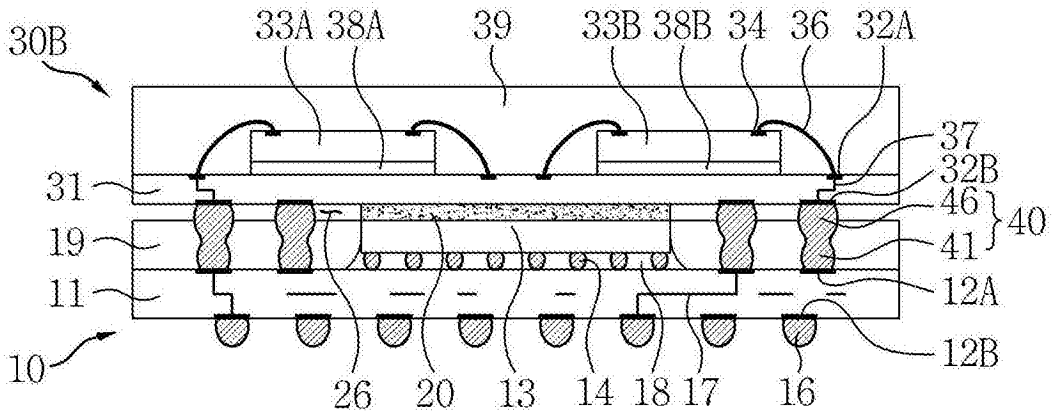


图1B

100C

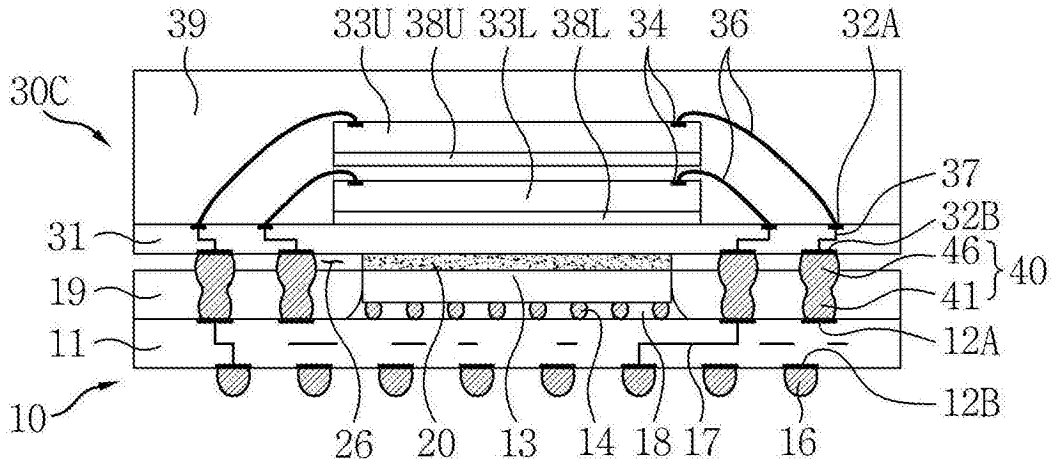


图1C

100D

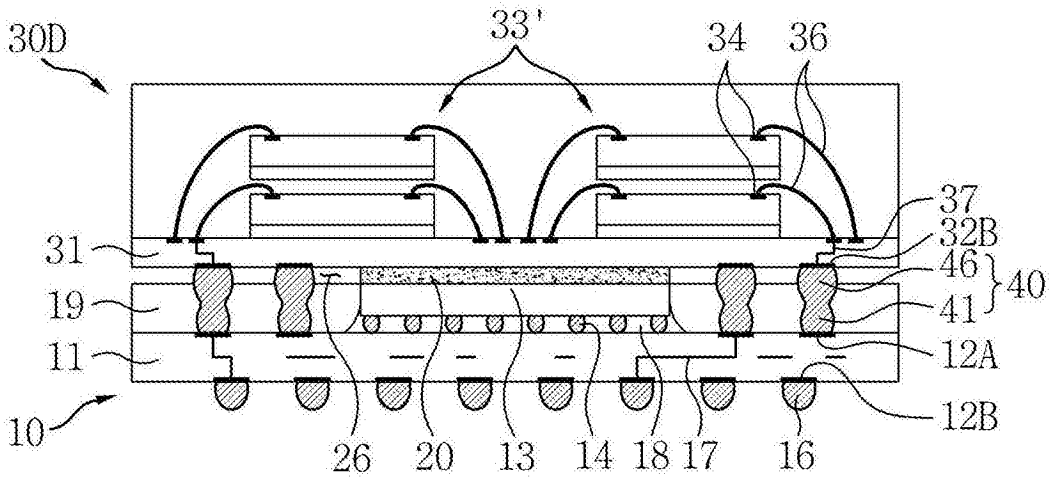


图1D

100E

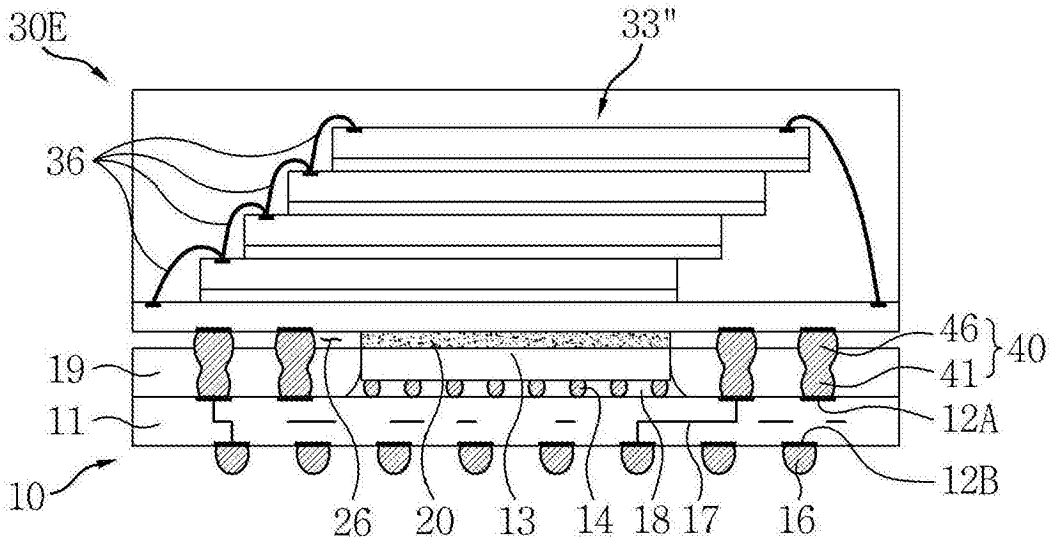


图1E

100F

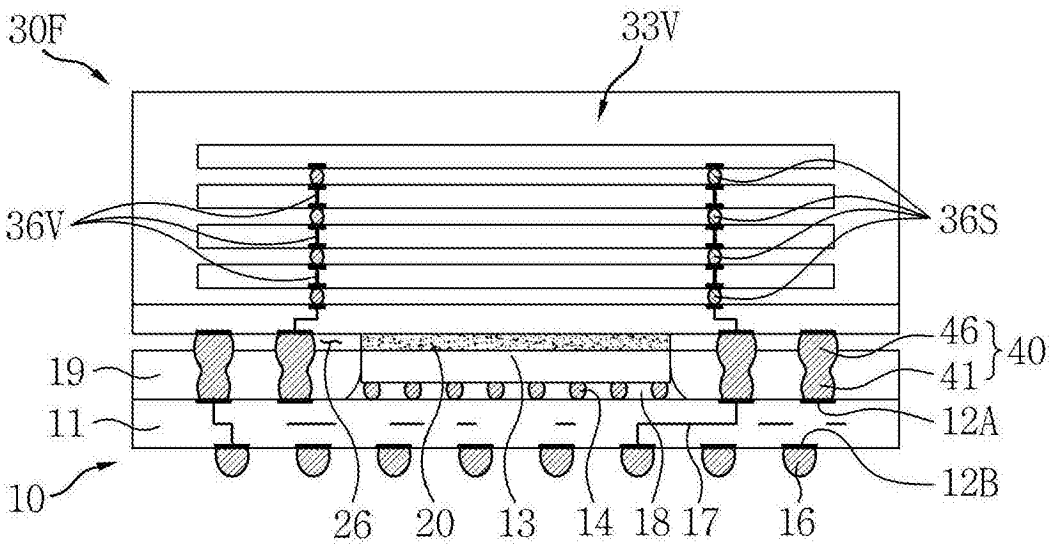


图1F

100G

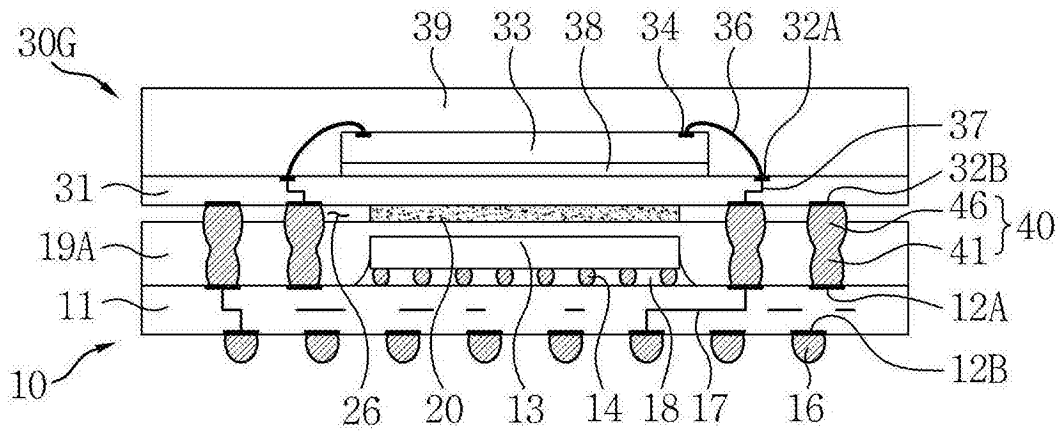


图1G

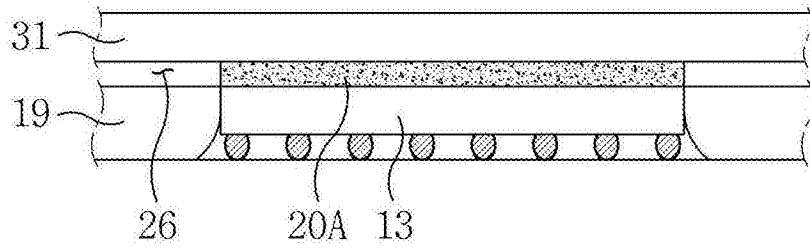


图2A

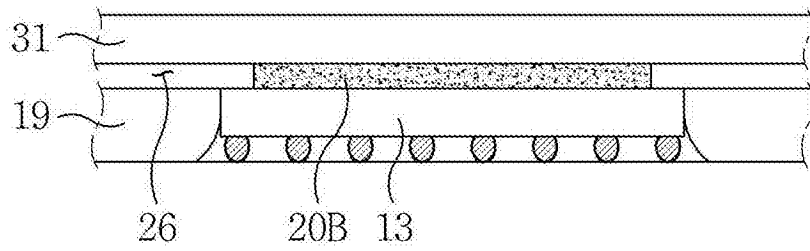


图2B

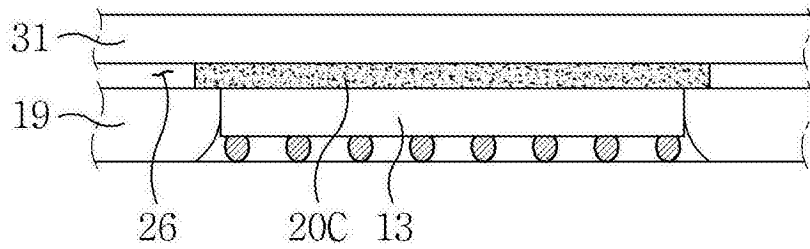


图2C

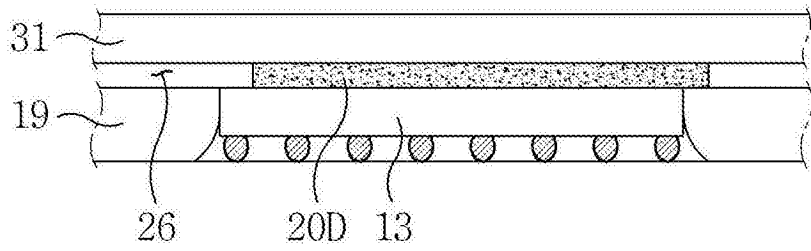


图2D

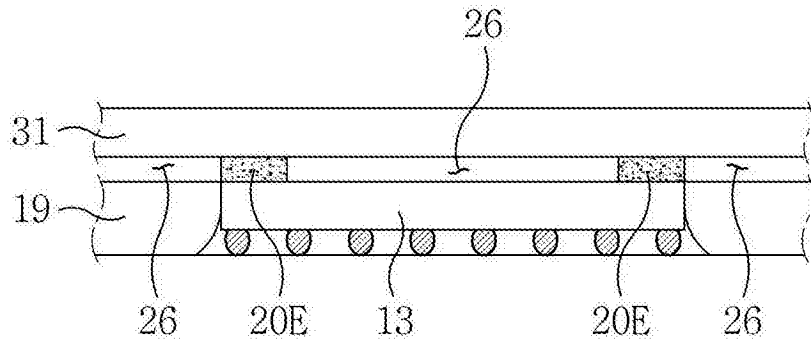


图2E

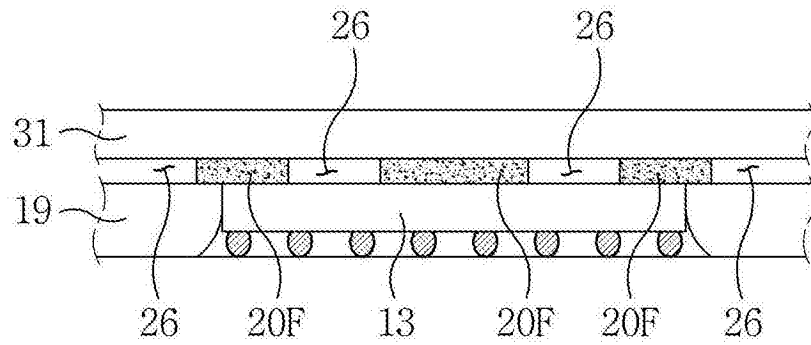


图2F

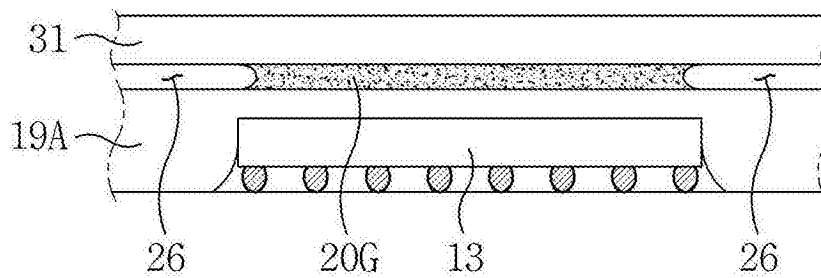


图2G

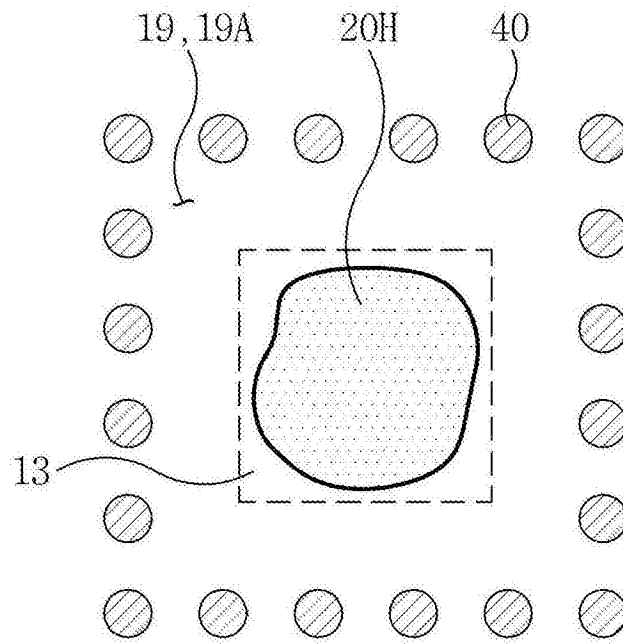


图3A

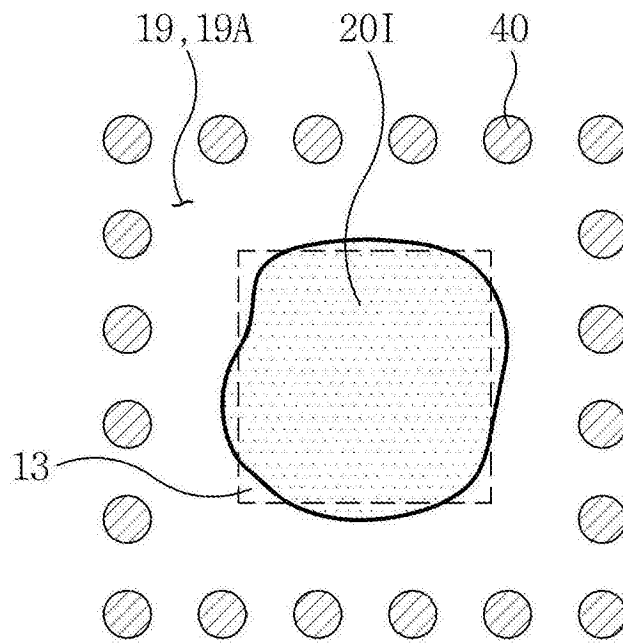


图3B

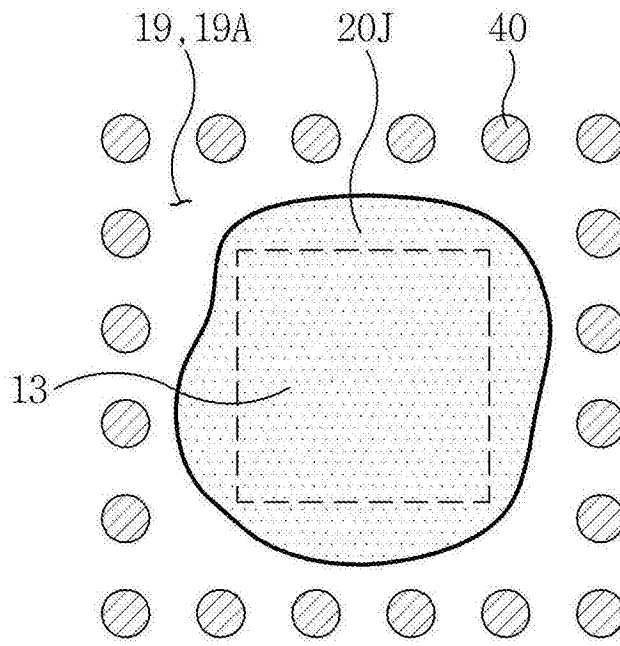


图3C

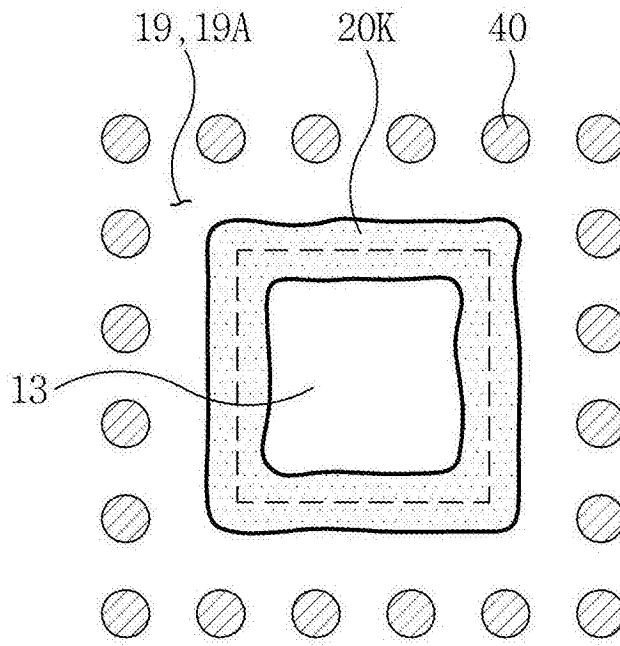


图3D

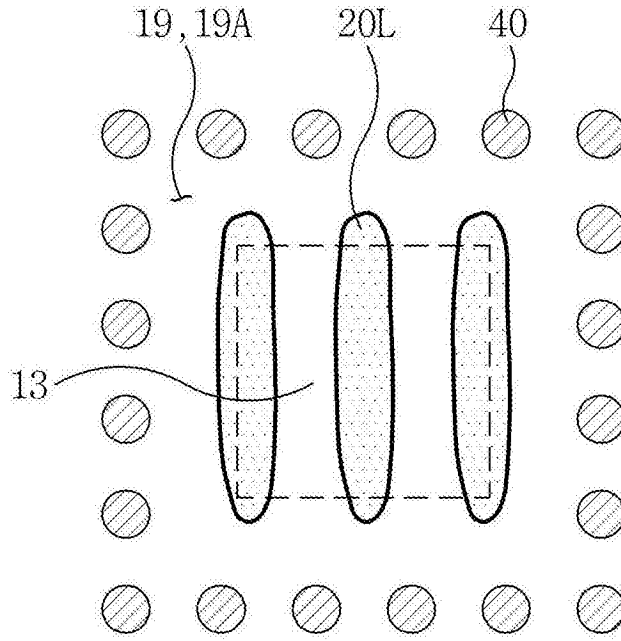


图3E

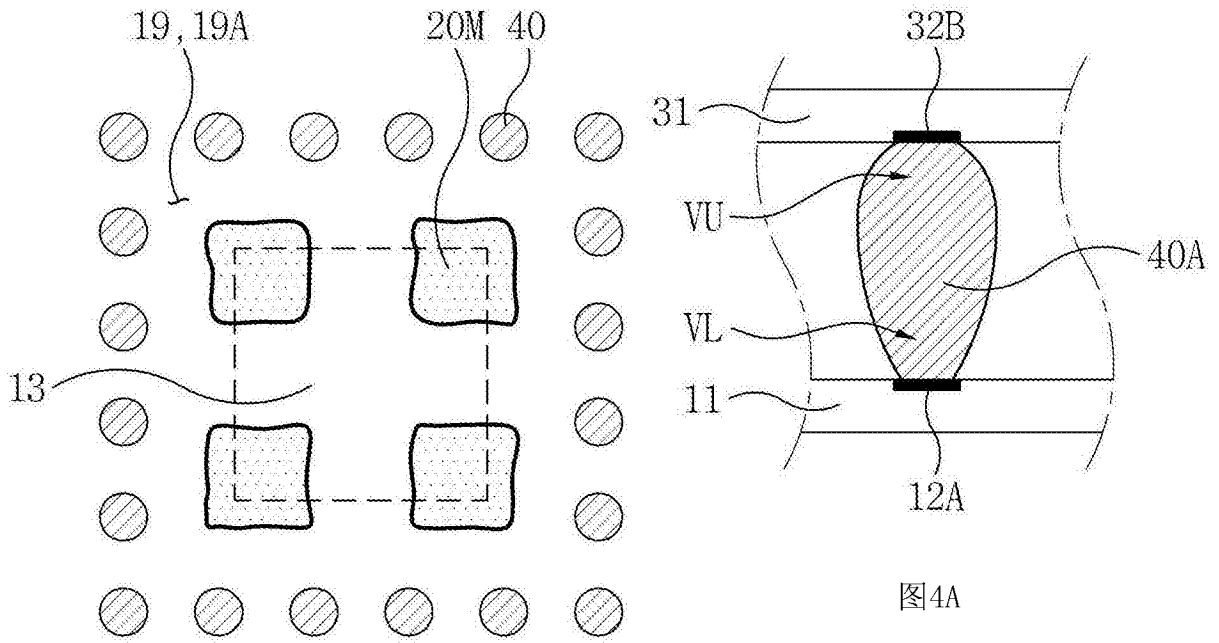


图3F

图4A

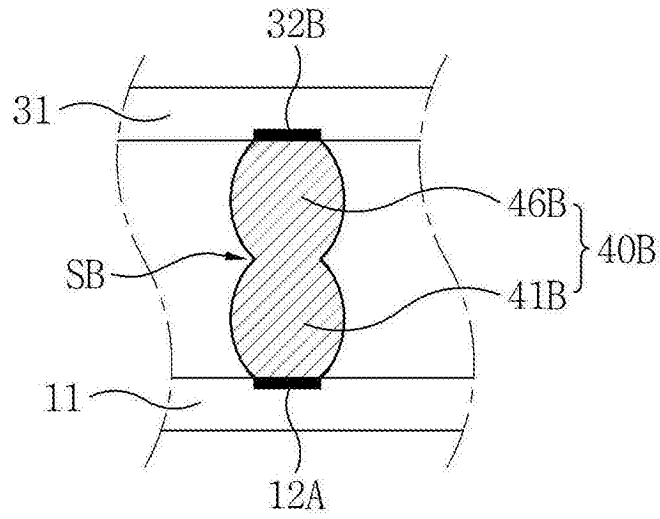


图4B

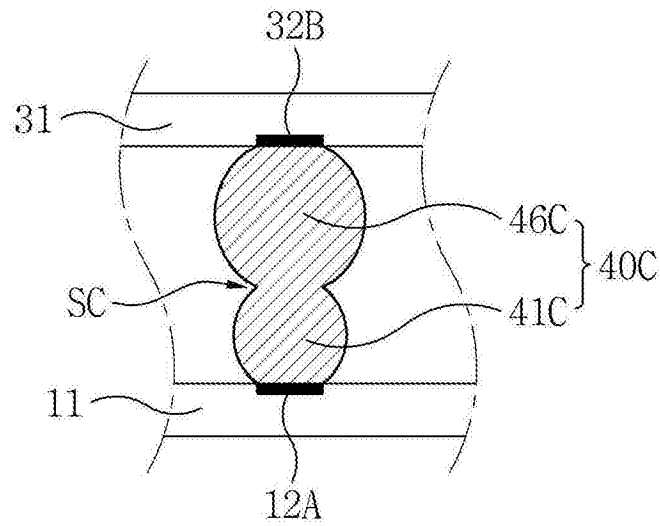


图4C

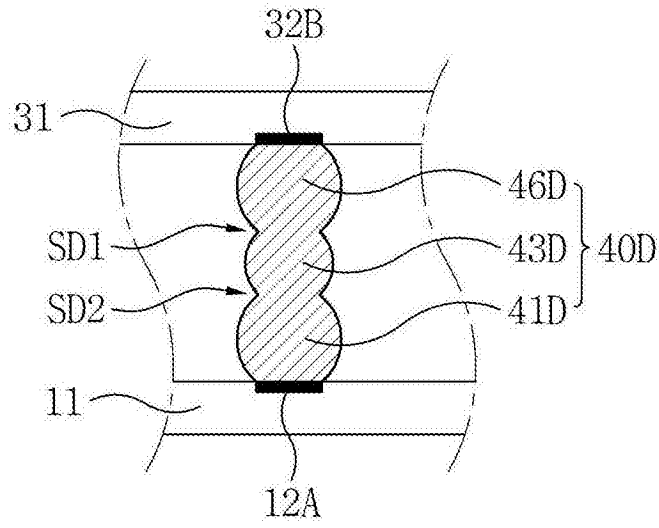


图4D

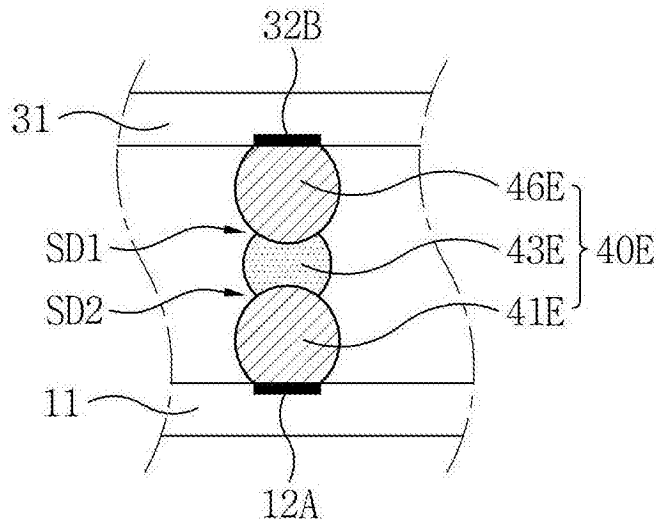


图4E

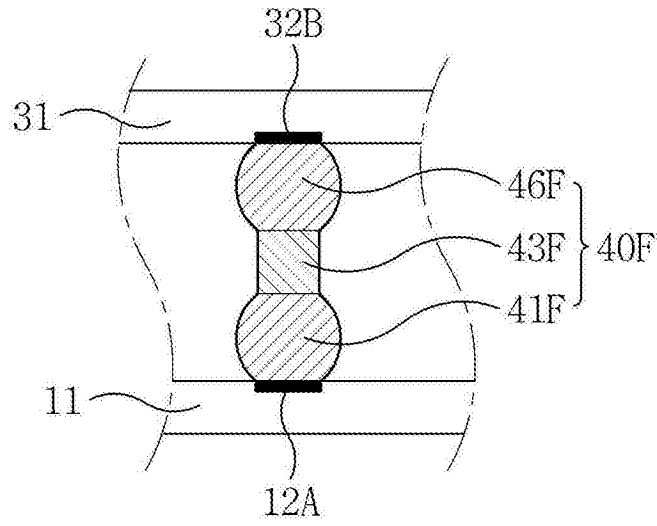


图4F

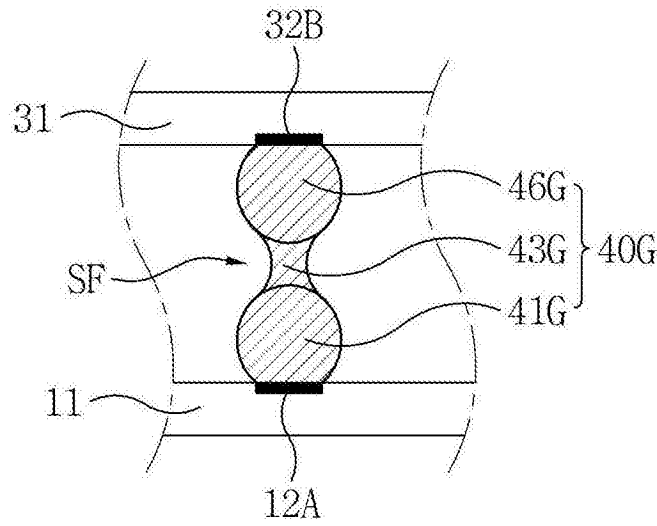


图4G

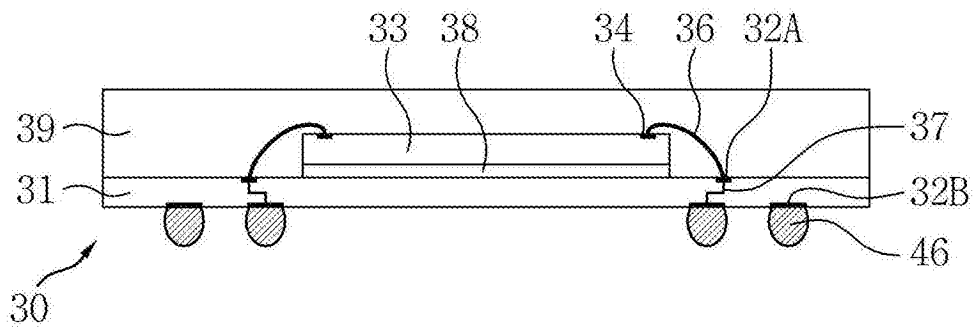


图5A

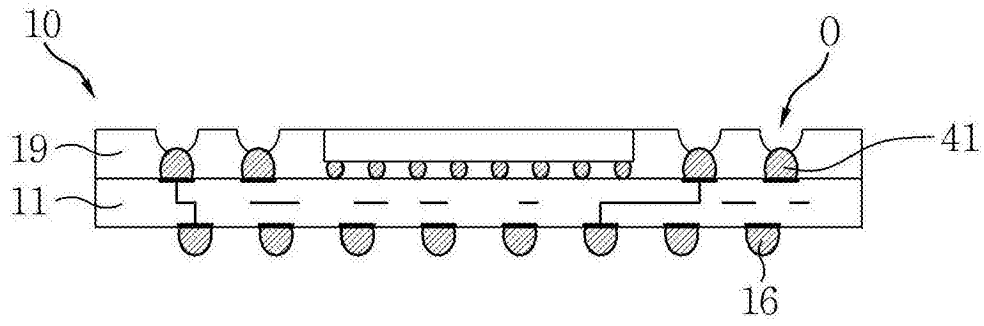


图5B

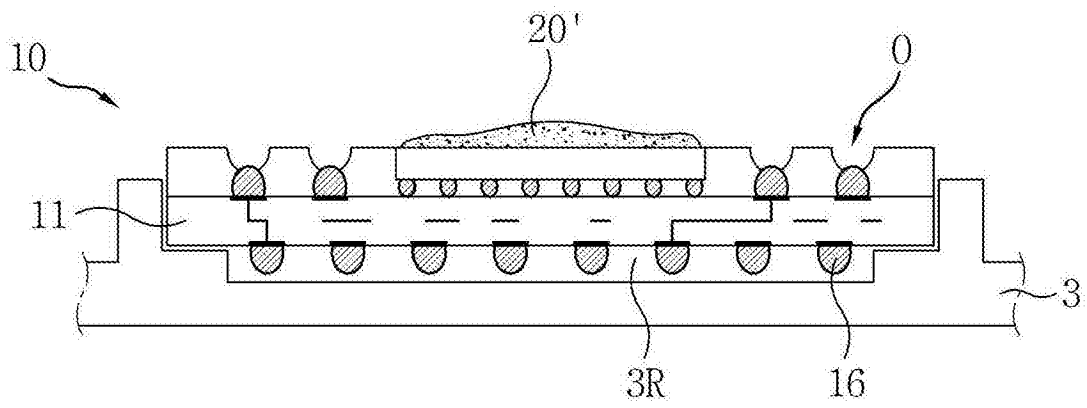


图5C

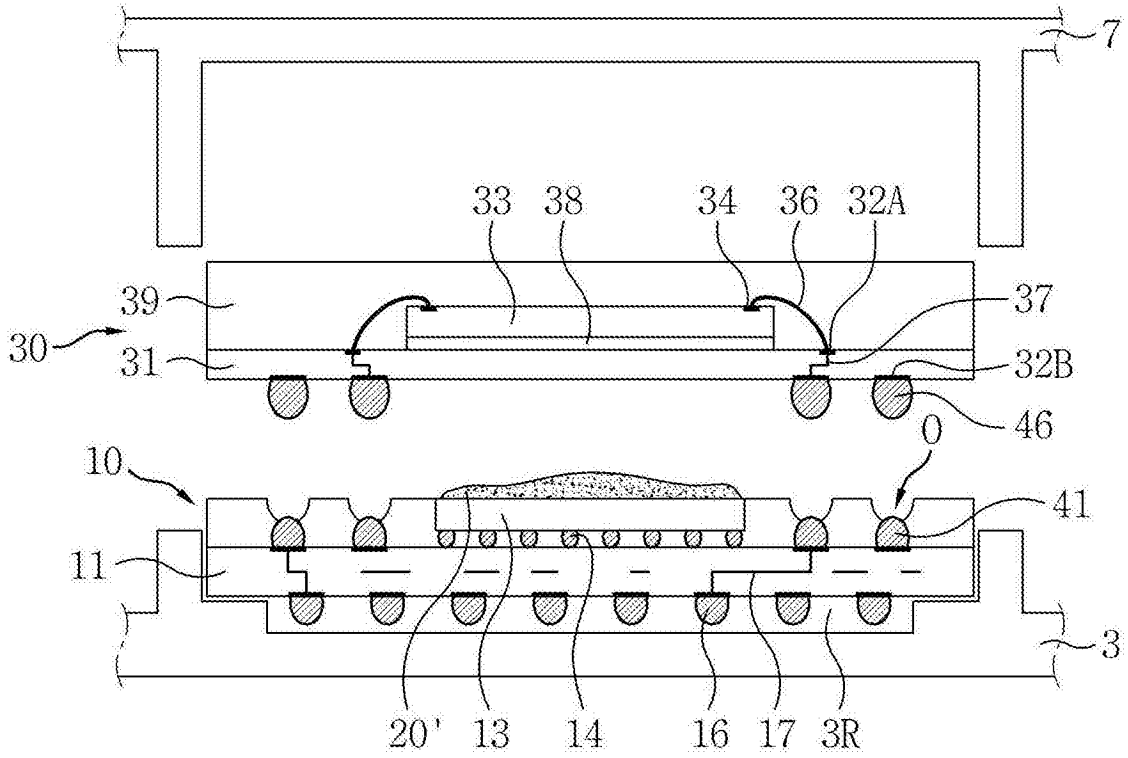


图5D

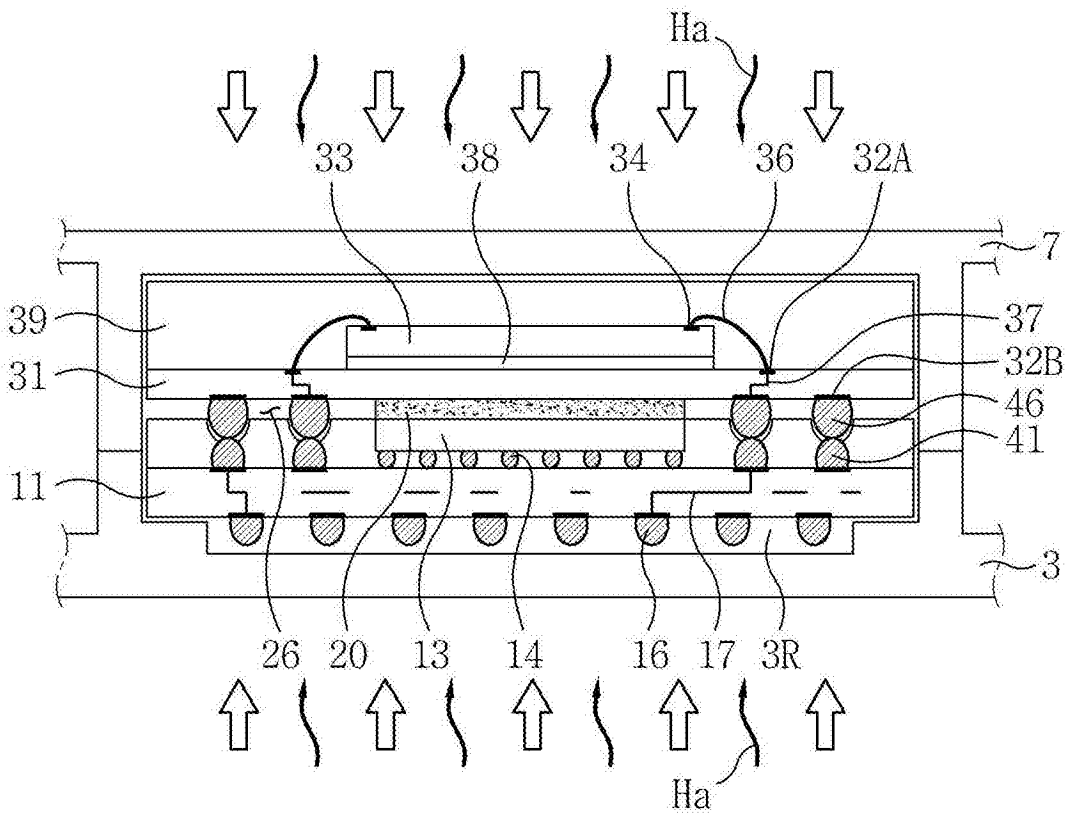


图5E

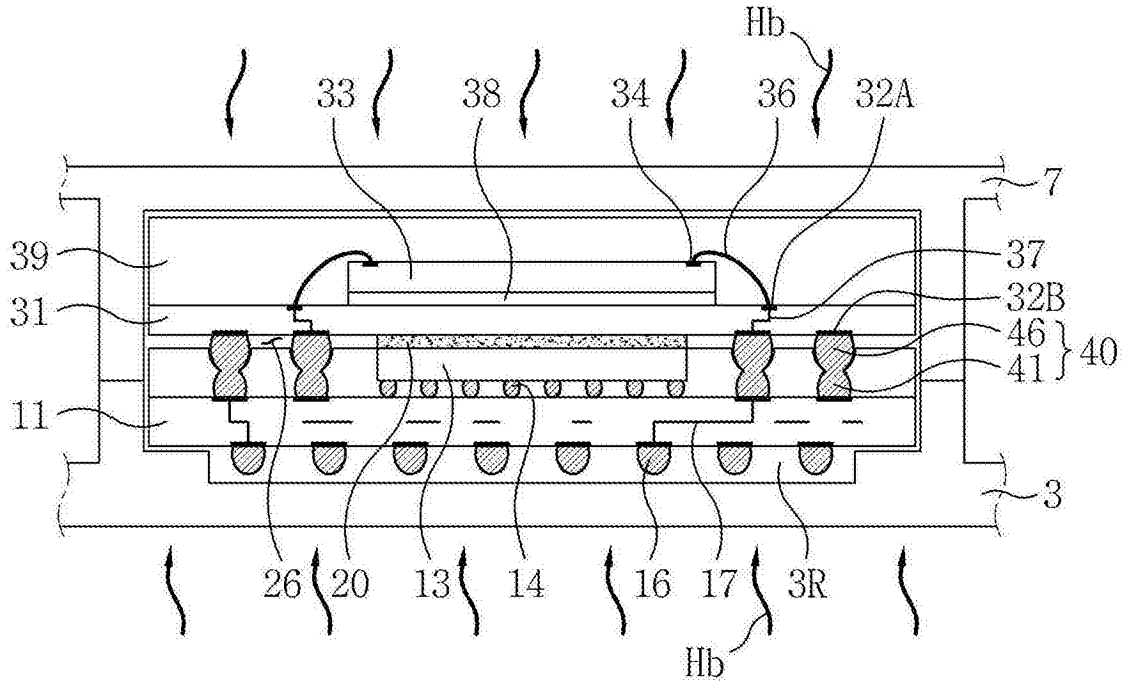


图5F

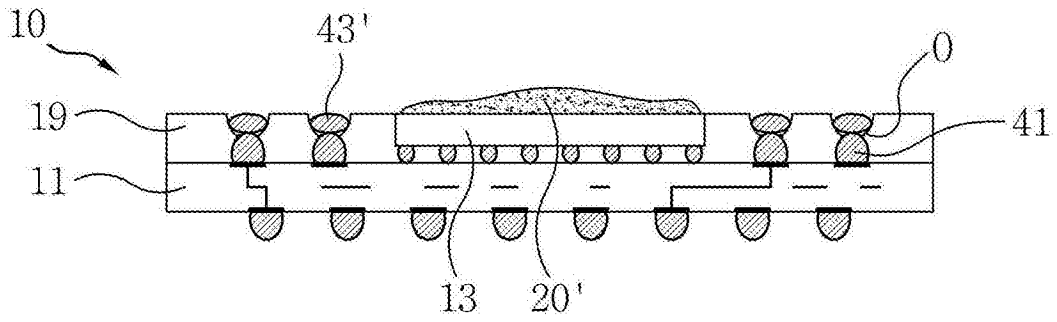


图6A

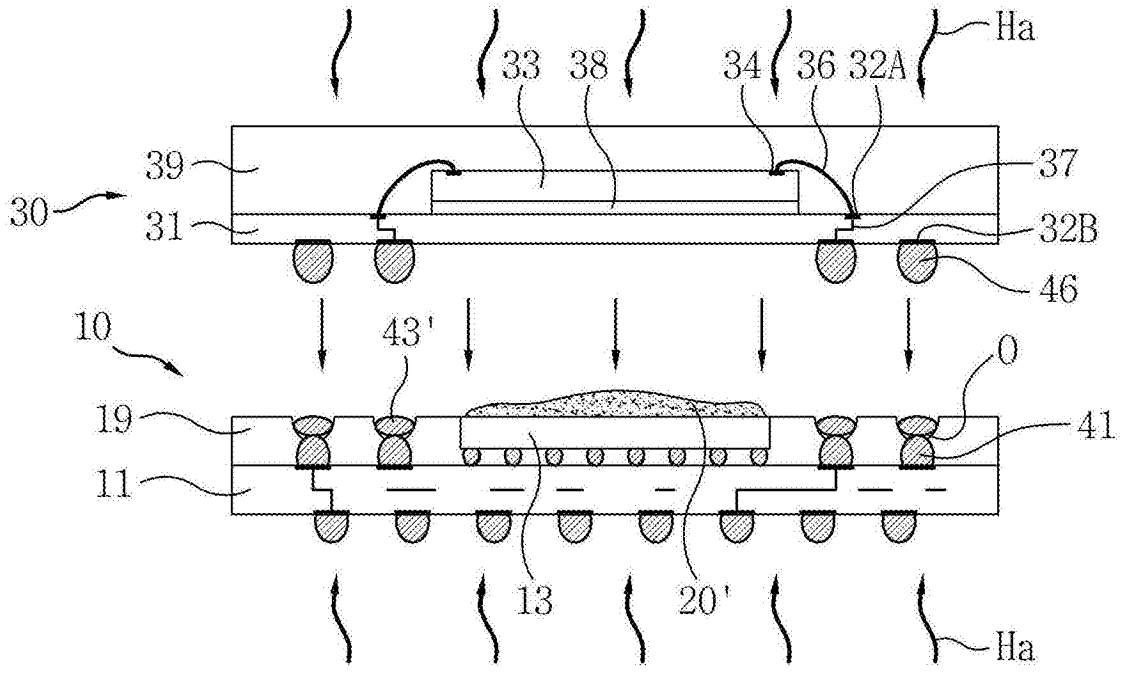


图6B

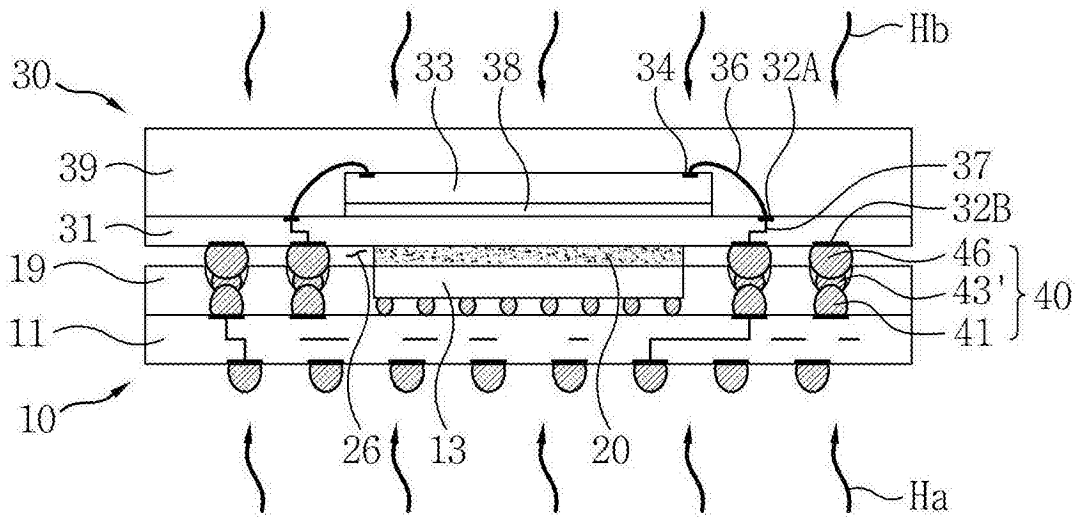


图6C

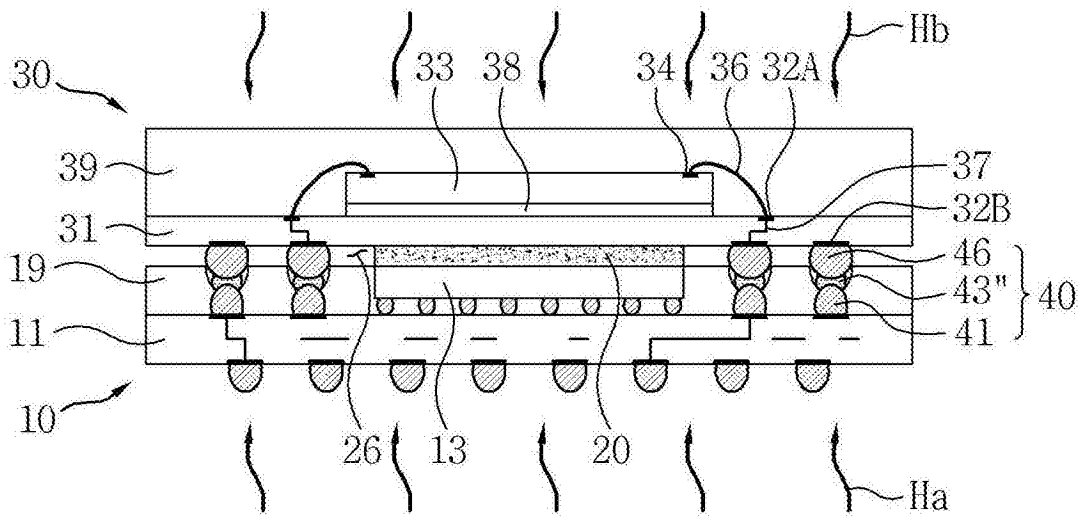


图7C

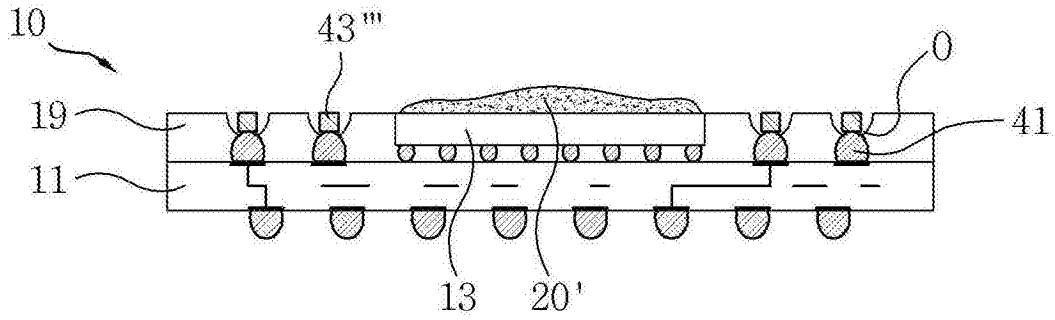


图8A

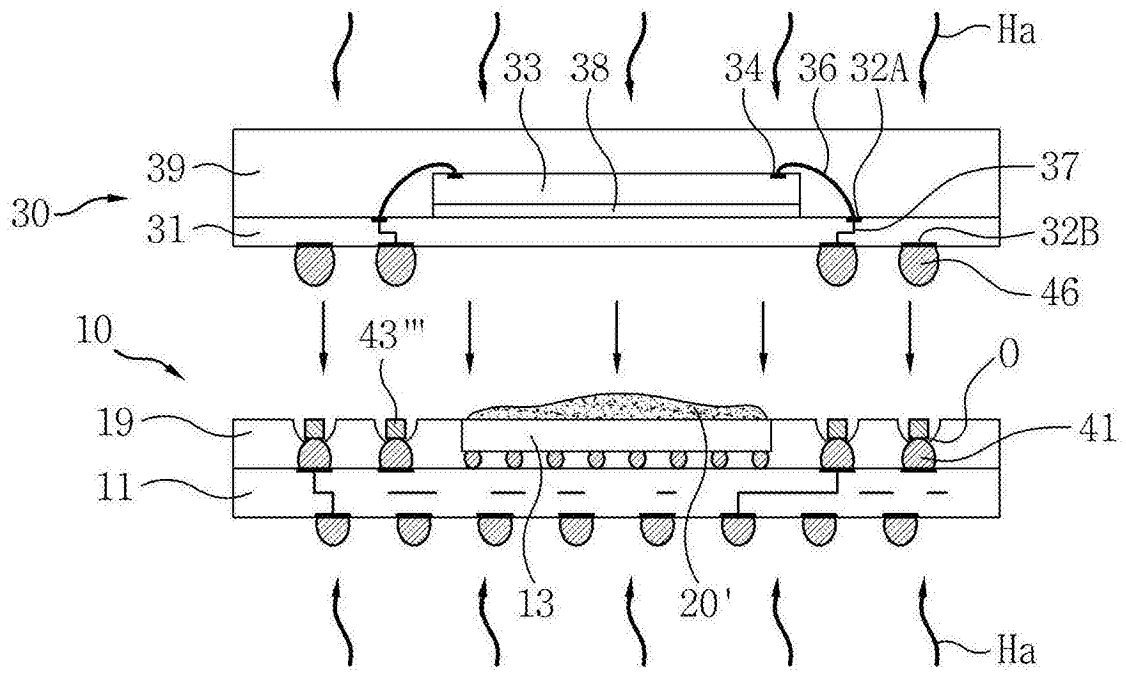


图8B

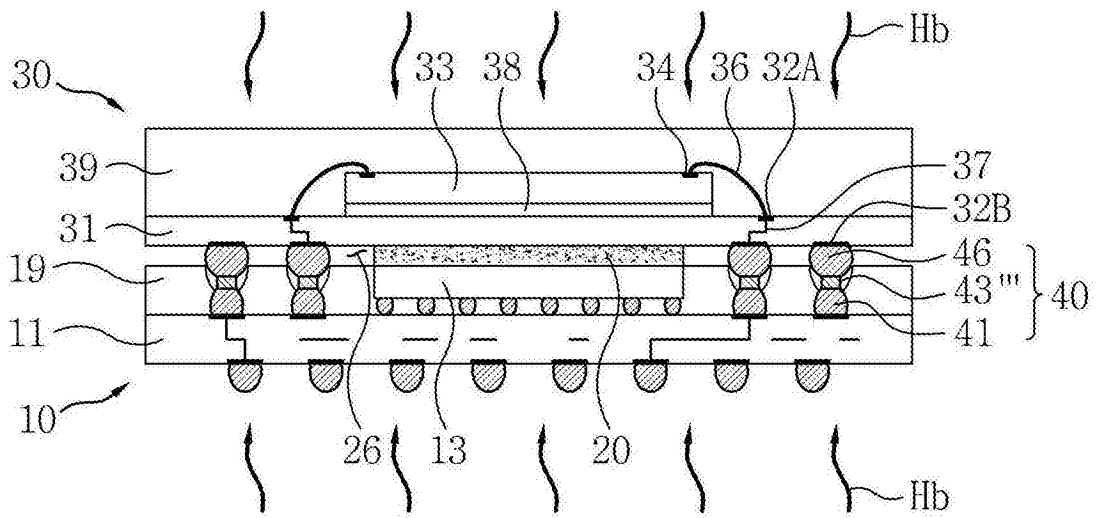


图8C

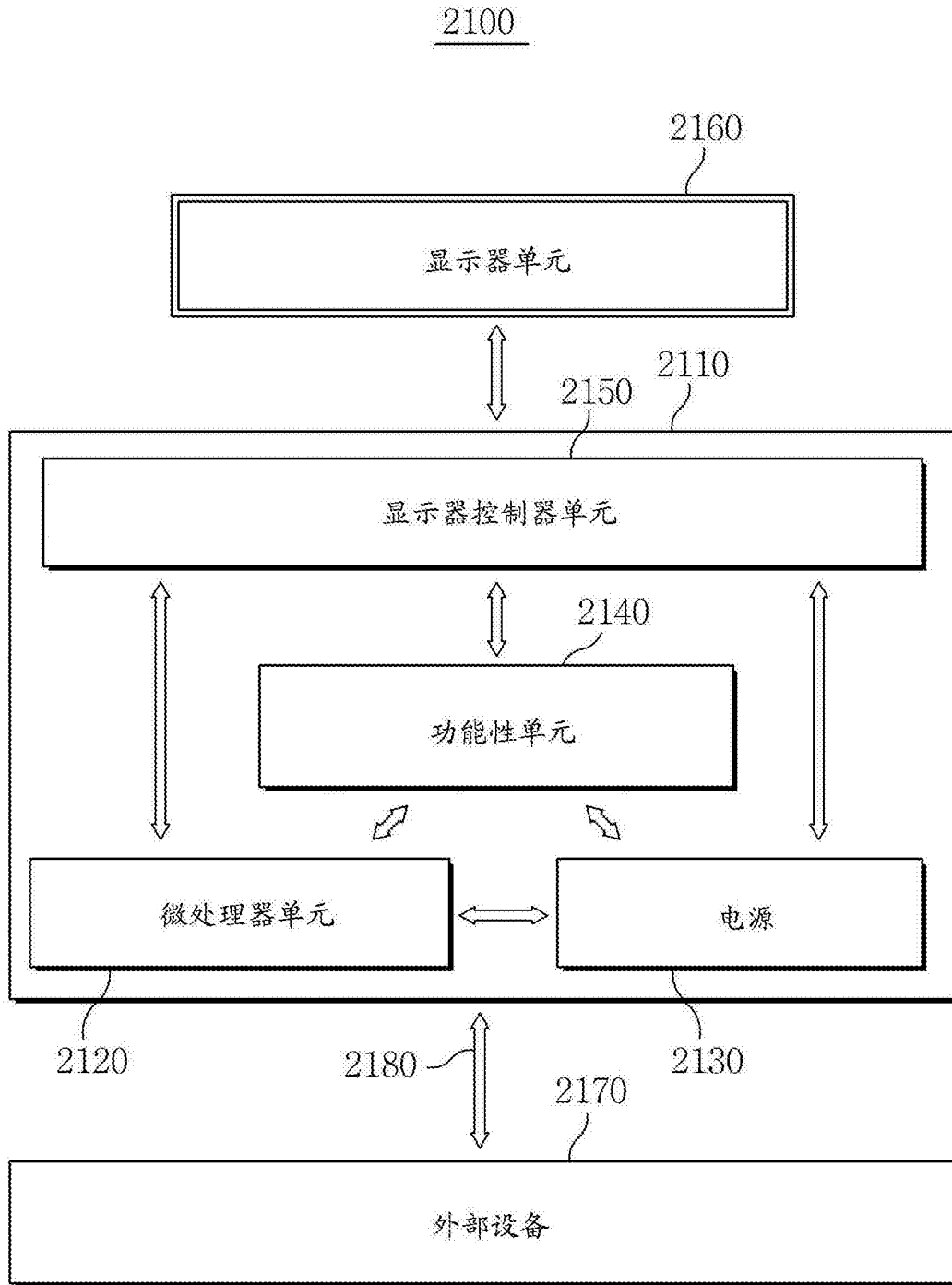


图9