



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0083330
(43) 공개일자 2020년07월08일

(51) 국제특허분류(Int. Cl.)

H01J 37/32 (2006.01)

(52) CPC특허분류

H01J 37/32174 (2013.01)

H01J 37/32146 (2013.01)

(21) 출원번호 10-2019-0176574

(22) 출원일자 2019년12월27일

심사청구일자 없음

(30) 우선권주장

JP-P-2018-248260 2018년12월28일 일본(JP)

JP-P-2019-224853 2019년12월12일 일본(JP)

(71) 출원인

도쿄엘렉트론가부시키키가이샤

일본 도쿄도 미나토쿠 아카사카 5초메 3반 1고

(72) 발명자

히사토미 류지

일본 981-3629 미야기켄 구로카와군 다이와초 테크노 힐즈 1 도쿄 엘렉트론 미야기 가부시키키가이샤 나이

고시미즈 치시오

일본 981-3629 미야기켄 구로카와군 다이와초 테크노 힐즈 1 도쿄 엘렉트론 미야기 가부시키키가이샤 나이

사이토 미치시게

일본 981-3629 미야기켄 구로카와군 다이와초 테크노 힐즈 1 도쿄 엘렉트론 미야기 가부시키키가이샤 나이

(74) 대리인

김태홍, 김진희

전체 청구항 수 : 총 18 항

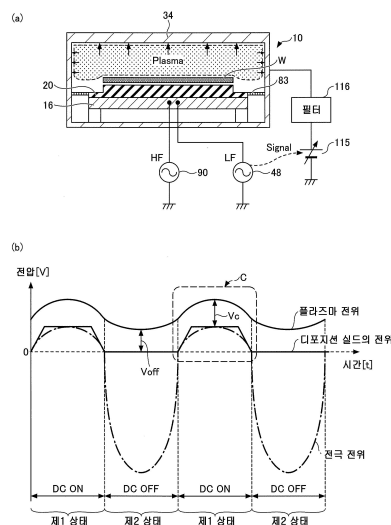
(54) 발명의 명칭 플라즈마 처리 장치 및 제어 방법

(57) 요약

본 개시는 이온의 충돌 에너지를 제어하는 것을 제공하는 것을 목적으로 한다.

처리 용기와, 상기 처리 용기 내에서 피처리체를 배치하는 전극과, 상기 처리 용기 내에 플라즈마를 공급하는 플라즈마 생성원과, 상기 전극에 원하는 파형의 바이어스 파워를 공급하는 바이어스 전원과, 상기 처리 용기 내의 플라즈마에 폭로(暴露)되는 파트와, 상기 파트에 원하는 파형의 전압을 공급하는 전원과, 상기 전압이, 제1 전압값을 갖는 제1 상태와, 상기 제1 전압값보다 높은 제2 전압값을 갖는 제2 상태를 주기적으로 반복하여, 상기 전극의 전위의 각 주기 내의 부분 기간에 상기 제1 전압값을 인가하고, 상기 제1 상태와 상기 제2 상태가 연속되도록 상기 제2 전압값을 인가하는 제1 제어 순서를 포함하는 프로그램을 갖는 기억 매체와, 상기 기억 매체의 프로그램을 실행하는 제어부를 갖는 플라즈마 처리 장치가 제공된다.

대표도 - 도5



(52) CPC특허분류

H01J 37/32532 (2013.01)

H01J 37/32623 (2013.01)

명세서

청구범위

청구항 1

처리 용기와,
 상기 처리 용기 내에서 피처리체를 배치하는 전극과,
 상기 처리 용기 내에 플라스마를 공급하는 플라스마 생성원과,
 상기 전극에 원하는 파형의 바이어스 파워를 공급하는 바이어스 전원과,
 상기 처리 용기 내의 플라스마에 폭로(暴露)되는 파트와,
 상기 파트에 원하는 파형의 전압을 공급하는 전원과,
 상기 전압이, 제1 전압값을 갖는 제1 상태와, 상기 제1 전압값보다 높은 제2 전압값을 갖는 제2 상태를 주기적으로 반복하여, 상기 전극의 전위의 각 주기 내의 부분 기간에 상기 제1 전압값을 인가하고, 상기 제1 상태와 상기 제2 상태가 연속되도록 상기 제2 전압값을 인가하는 제1 제어 순서를 포함하는 프로그램을 갖는 기억 매체와,
 상기 기억 매체의 프로그램을 실행하는 제어부를 갖는, 플라스마 처리 장치.

청구항 2

제1항에 있어서, 상기 전극의 전위는, 상기 바이어스 파워의 전달 경로에서 측정되는, 주기적으로 변동하는 파라미터, 또는 상기 바이어스 파워의 고주파 혹은 펄스파의 주기에 동기하는 신호에 의해 정해지고,
 상기 주기적으로 변동하는 파라미터는, 전압, 전류, 전자계, 발생한 플라스마의 발광의 변화 또는 피처리체 상의 플라스마의 시스 두께의 변화인, 플라스마 처리 장치.

청구항 3

제1항 또는 제2항에 있어서, 상기 전원은, 직류 전원인, 플라스마 처리 장치.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서, 상기 부분 기간은, 상기 전극의 전위가 정(正; positive)의 피크가 되는 타이밍을 포함하는, 플라스마 처리 장치.

청구항 5

제1항 내지 제4항 중 어느 한 항에 있어서, 상기 부분 기간은, 상기 전극의 전위가 부(負; negative)의 피크가 되는 타이밍을 포함하는, 플라스마 처리 장치.

청구항 6

제1항 내지 제5항 중 어느 한 항에 있어서, 상기 제1 상태는 2개 이상의 전압값을 취하는, 플라스마 처리 장치.

청구항 7

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 제2 상태는 2개 이상의 전압값을 취하는, 플라스마 처리 장치.

청구항 8

제1항 내지 제7항 중 어느 한 항에 있어서, 상기 제2 상태의 제2 전압값은 0인, 플라스마 처리 장치.

청구항 9

제1항 내지 제8항 중 어느 한 항에 있어서, 상기 기억 매체는, 상기 전압이, 상기 제1 상태와, 상기 제2 상태와, 2개 이상의 전압값을 갖는 2 이상의 상태를 주기적으로 반복하여, 상기 전극의 전위의 각 주기 내의 부분 기간에 상기 제1 전압값을 인가하고, 상기 제1 상태와 상기 제2 상태와 상기 2 이상의 상태가 연속되도록 상기 제2 전압값, 상기 2개 이상의 전압값을 순서대로 인가하는 상기 프로그램을 포함하고,

상기 제어부는, 상기 기억 매체의 프로그램을 실행하는, 플라즈마 처리 장치.

청구항 10

제1항 내지 제9항 중 어느 한 항에 있어서, 상기 기억 매체는, 상기 전압이, 상기 제1 제어 순서의 주기와는 독립된 주기로 간헐적으로 정지하는 제2 제어 순서를 포함하는 프로그램을 갖고,

상기 제어부는, 상기 기억 매체의 프로그램을 실행하는, 플라즈마 처리 장치.

청구항 11

처리 용기와,

상기 처리 용기 내에서 피처리체를 배치하는 전극과,

상기 처리 용기 내에 플라즈마를 공급하는 플라즈마 생성원과,

상기 전극에 원하는 파형의 바이어스 파워를 공급하는 바이어스 전원과,

상기 처리 용기 내의 플라즈마에 폭로되는 파트와,

상기 원하는 파형의 바이어스 파워의 전압의 주파수와 동일 또는 상기 주파수보다 높은 주파수를 갖는 고주파 전압을 상기 파트에 공급하는 고주파 전원과,

상기 전극의 전위의 위상에 대해 미리 정해진 위상차를 발생시키도록 상기 고주파 전압을 인가하는 제1 제어 순서를 포함하는 프로그램을 갖는 기억 매체와,

상기 기억 매체의 프로그램을 실행하는 제어부

를 갖는, 플라즈마 처리 장치.

청구항 12

제1항 내지 제11항 중 어느 한 항에 있어서, 상기 파트는, 천장벽, 인슐레이터 링, 디포지션 실드, 배플판의 상기 처리 용기 내의 파트, 또는 상기 전극과 대향하여 상부 전극의 하방에 형성된 처리 공간, 가스 공간 혹은 예지 링의 상공 외측에 배치된 전용의 파트 중 적어도 어느 하나인, 플라즈마 처리 장치.

청구항 13

제1항 내지 제12항 중 어느 한 항에 있어서, 상기 바이어스 파워의 파형을 대신하여 펄스형의 직류 전압을 인가하는, 플라즈마 처리 장치.

청구항 14

처리 용기와,

상기 처리 용기 내에서 피처리체를 배치하는 전극과,

상기 처리 용기 내에 플라즈마를 공급하는 플라즈마 생성원과,

상기 전극에 원하는 파형의 바이어스 파워를 공급하는 바이어스 전원과,

상기 처리 용기 내의 플라즈마에 폭로되는 파트와,

상기 파트에 원하는 파형의 전압을 공급하는 전원

을 갖는 플라즈마 처리 장치의 제어 방법에 있어서,

상기 전압이, 제1 전압값을 갖는 제1 상태와, 상기 제1 전압값보다 높은 제2 전압값을 갖는 제2 상태를 주기적으로 반복하는 공정과,

상기 전극의 전위의 각 주기 내의 부분 기간에 상기 제1 전압값을 인가하고, 상기 제1 상태와 상기 제2 상태가 연속되도록 상기 제2 전압값을 인가하는 공정

을 갖는, 플라즈마 처리 장치의 제어 방법.

청구항 15

제14항에 있어서, 상기 전극의 전위에 동기하는 동기 신호를 작성하고, 상기 동기 신호로부터 출력되는 상기 전원을 위한 제어 신호를 생성하며, 생성된 상기 제어 신호를 상기 전원과 위상 시프트 회로 중 적어도 어느 하나에 송신하고,

상기 전원과 상기 위상 시프트 회로 중 적어도 어느 하나로부터 상기 파트에 전압을 공급하는, 플라즈마 처리 장치의 제어 방법.

청구항 16

제14항 또는 제15항에 있어서, 상기 전원은, 직류 전원인, 플라즈마 처리 장치의 제어 방법.

청구항 17

처리 용기와,

상기 처리 용기 내에서 피처리체를 배치하는 전극과,

상기 처리 용기 내에 플라즈마를 공급하는 플라즈마 생성원과,

상기 전극에 원하는 파형의 바이어스 파워를 공급하는 바이어스 전원과,

상기 처리 용기 내의 플라즈마에 폭로되는 파트와,

상기 원하는 파형의 바이어스 파워의 전압의 주파수와 동일한 주파수를 갖는 고주파 전압을 상기 파트에 공급하는 전원

을 갖는 플라즈마 처리 장치의 제어 방법에 있어서,

상기 전극의 전위의 위상에 대해 미리 정해진 위상차를 발생시키도록 상기 고주파 전압을 인가하는, 플라즈마 처리 장치의 제어 방법.

청구항 18

제17항에 있어서, 상기 바이어스 전원으로부터 출력되는 고주파 전압용의 제어 신호를 생성하고, 생성된 상기 제어 신호를 위상 시프트 회로에 송신하며,

상기 위상 시프트 회로로부터 상기 파트에 고주파 전압을 공급하는, 플라즈마 처리 장치의 제어 방법.

발명의 설명

기술 분야

[0001] 본 개시는 플라즈마 처리 장치 및 제어 방법에 관한 것이다.

배경 기술

[0002] 예컨대, 특허문헌 1은, 플라즈마의 상태에 상관없이, 플라즈마의 균일성을 용이하게 확보할 수 있는 플라즈마 처리 장치를 제공하는 것을 제안하고 있다.

선행기술문헌

특허문헌

[0003] (특허문헌 0001) 일본 특허 공개 제2006-286813호 공보

발명의 내용

해결하려는 과제

[0004] 플라즈마 처리 장치의 처리 용기 내에 배치된 파트로서, 플라즈마에 폭로(暴露)되는 파트가 스퍼터되는 경우가 있다.

[0005] 본 개시는 이온의 충돌 에너지를 제어할 수 있는 기술을 제공한다.

과제의 해결 수단

[0006] 본 개시의 일 양태에 의하면, 처리 용기와, 상기 처리 용기 내에서 피처리체를 배치하는 전극과, 상기 처리 용기 내에 플라즈마를 공급하는 플라즈마 생성원과, 상기 전극에 원하는 파형의 바이어스 파워를 공급하는 바이어스 전원과, 상기 처리 용기 내의 플라즈마에 폭로(暴露)되는 파트와, 상기 파트에 원하는 파형의 전압을 공급하는 전원과, 상기 전압이, 제1 전압값을 갖는 제1 상태와, 상기 제1 전압값보다 높은 제2 전압값을 갖는 제2 상태를 주기적으로 반복하여, 상기 전극의 전위의 각 주기 내의 부분 기간에 상기 제1 전압값을 인가하고, 상기 제1 상태와 상기 제2 상태가 연속되도록 상기 제2 전압값을 인가하는 제1 제어 순서를 포함하는 프로그램을 갖는 기억 매체와, 상기 기억 매체의 프로그램을 실행하는 제어부를 갖는 플라즈마 처리 장치가 제공된다.

발명의 효과

[0007] 일 측면에 의하면, 이온의 충돌 에너지를 제어할 수 있다.

도면의 간단한 설명

[0008] 도 1a는 일 실시형태에 따른 플라즈마 처리 장치의 일례를 도시한 도면이다.

도 1b는 일 실시형태에 따른 플라즈마 처리 장치의 다른 예로 도시한 도면이다.

도 2는 일 실시형태에 따른 제어부의 구성의 일례를 도시한 도면이다.

도 3a는 일 실시형태의 변형예에 따른 제어 신호의 생성을 설명하기 위한 도면이다.

도 3b는 일 실시형태에 따른 급전계에 붙인 센서의 위상 신호로 제어하는 예를 도시한 도면이다.

도 3c는 일 실시형태에 따른 바이어스 파워의 고주파 혹은 펄스파의 주기에 동기하는 신호로 제어하는 예를 도시한 도면이다.

도 3d는 일 실시형태에 따른 바이어스 파워의 고주파 혹은 펄스파의 주기에 동기하는 신호로 제어하는 예를 도시한 도면이다.

도 4는 전극 전위와 이온의 충돌 에너지의 관계를 설명하는 도면이다.

도 5는 일 실시형태에 따른 직류 전압의 인가 방법(스퍼터 제어)의 일례를 도시한 도면이다.

도 6은 일 실시형태에 따른 전극 전위의 정부(正負)와 이온의 충돌 에너지의 일례를 도시한 도면이다.

도 7은 일 실시형태에 따른 직류 전압의 인가 방법(클리닝)의 일례를 도시한 도면이다.

도 8은 일 실시형태에 따른 복수의 직류 전원에서의 직류 전압의 인가 방법의 일례를 도시한 도면이다.

도 9는 일 실시형태의 변형예 1-1에 따른 제어 방법을 도시한 타이밍 차트이다.

도 10a는 일 실시형태의 변형예 1-2에 따른 제어 방법을 도시한 타이밍 차트이다.

도 10b는 일 실시형태의 변형예 1-3에 따른 제어 방법을 도시한 타이밍 차트이다.

도 11은 일 실시형태의 변형예 1-4에 따른 제어 방법을 도시한 타이밍 차트이다.

도 12는 일 실시형태의 변형예 1-5에 따른 제어 방법을 도시한 타이밍 차트이다.

도 13은 일 실시형태의 변형예 1-6에 따른 제어 방법을 도시한 타이밍 차트이다.
 도 14a는 일 실시형태의 변형예 2-1에 따른 제어 방법을 도시한 타이밍 차트이다.
 도 14b는 일 실시형태의 변형예 2-2에 따른 제어 방법을 도시한 타이밍 차트이다.
 도 14c는 일 실시형태의 변형예 2-3에 따른 제어 방법을 도시한 타이밍 차트이다.
 도 14d는 일 실시형태의 변형예 2-4에 따른 제어 방법을 도시한 타이밍 차트이다.
 도 15는 일 실시형태의 변형예 3에 따른 제어 방법을 도시한 타이밍 차트이다.
 도 16a는 일 실시형태의 변형예 4-1에 따른 제어 방법을 도시한 타이밍 차트이다.
 도 16b는 일 실시형태의 변형예 4-2에 따른 제어 방법을 도시한 타이밍 차트이다.

발명을 실시하기 위한 구체적인 내용

- [0009] 이하, 본 개시를 실시하기 위한 형태에 대해 도면을 참조하여 설명한다. 한편, 본 명세서 및 도면에 있어서, 실질적으로 동일한 구성에 대해서는, 동일한 부호를 붙임으로써 중복된 설명을 생략한다.
- [0010] [도입부]
- [0011] 플라즈마 처리 장치에 있어서, 고주파 전력을 인가하는 전극의 전위가 처리 용기의 벽이나 처리 용기 내의 그 외의 파트의 전위를 상회하면, 상기 벽이나 파트가 스퍼터되는 현상이 발생하여, 프로세스의 결과에 영향을 준다. 또한, 웨이퍼(W)에 대한 플라즈마 처리에서는, 플라즈마 처리 중에 생성된 부생성물이 처리 용기의 측벽이나 천장벽에 부착된다. 이 경우, 부생성물을 제거하는 클리닝 처리가 필요해져 생산성이 저하된다.
- [0012] 그래서, 종래부터 처리 용기 내의 전극에 대해 처리 용기의 벽에의 단위 면적당의 이온의 충돌 에너지를 낮게 보이게 하는 것이 행해지고 있다. 또한, 처리 용기의 측벽에 코팅하는 용사막의 두께를 변경하거나, 측벽의 코팅에 사용하는 재료를 결합력이 보다 강한 재료로 변경하거나 함으로써, 이온의 충돌 에너지에 의해 벽이 스퍼터되는 것을 억제하는 것이 행해지고 있다. 또한, 웨이퍼리스 드라이 클리닝(WLDC)의 순서를 나타낸 레시피의, 클리닝 시간이나 공급 전력 등의 설정을, 처리 용기 내의 조건에 따라 조정하는 것이 행해지고 있다.
- [0013] 이하에 설명하는 일 실시형태에 따른 플라즈마 처리 장치에서는, 고주파 전력을 인가하는 전극 전위의 변동에 추종하여, 처리 용기 내의 플라즈마에 폭로되고, 또한 부생성물이 부착되는 파트에 임의의 직류 전압을 인가한다. 이에 의해, 상기 파트에의 이온의 충돌 에너지를 제어하여, 상기 파트에의 스퍼터의 저감을 도모한다. 또한, 클리닝 처리의 효율화를 실현한다. 처리 용기 내의 플라즈마에 폭로되고, 또한 부생성물이 부착되는 파트는, 처리 용기 내 파트에 의해 구성된다. 상기 파트는, 천장벽, 인슐레이터 링, 디포지션 실드, 및 배플판 등의 처리 용기 내의 파트 중 적어도 어느 하나여도 좋다. 또는, 상기 파트는, 상부 전극의 하방에 형성된 처리 공간, 가스 공간 혹은 에지 링의 상공 외측에 배치된 전용의 파트 중 적어도 어느 하나여도 좋다. 단, 월(wall) 스퍼터 억제 효과가 있는 경우에는, 상기 파트는, 처리 용기 내의 플라즈마에 폭로되는 파트이며, 부생성물이 부착되어 있지 않은 파트여도 좋다. 이하에서는, 플라즈마의 영향하에 있는 상기 파트의 일례로서, 디포지션 실드를 예로 들어 플라즈마 처리 장치에 대해 설명한다.
- [0014] 이하, 소스 파워로서의 고주파를 HF라고도 하고, 소스 파워를 HF 전력이라고도 한다. 또한, 소스 파워의 주파수보다 낮은 주파수의 바이어스 파워로서의 고주파를 LF라고도 하고, 바이어스 파워를 LF 전력이라고도 한다.
- [0015] [플라즈마 처리 장치의 전체 구성]
- [0016] 도 1a는 일 실시형태에 따른 플라즈마 처리 장치(1)의 일례를 도시한 도면이다. 본 실시형태에 따른 플라즈마 처리 장치(1)는, 용량 결합형의 평행 평판 플라즈마 처리 장치이고, 예컨대 표면이 양극 산화 처리된 알루미늄이나 용사된 산화이트륨(Y_2O_3)을 포함하는 원통형의 처리 용기(10)를 갖고 있다. 처리 용기(10)는 접지되어 있다.
- [0017] 처리 용기(10)의 바닥부에는, 세라믹스 등을 포함하는 절연판(12)을 통해 원기둥형의 지지대(14)가 배치되고, 이 지지대(14) 위에 예컨대 알루미늄을 포함하는 배치대(16)가 설치되어 있다. 배치대(16)는 하부 전극을 구성하고, 그 위에 피처리체의 일레인 웨이퍼(W)가 배치된다.
- [0018] 배치대(16)의 상면에는, 웨이퍼(W)를 정전력으로 흡착 유지하는 정전 척(20)이 설치되어 있다. 정전 척(20)은,

도전막을 포함하는 전극(20a)을 절연층(20b) 사이에 끼운 구조를 갖고, 전극(20a)에는 직류 전원(22)이 접속되어 있다. 그리고, 직류 전원(22)으로부터의 직류 전압에 의해 발생한 쿨롱력 등의 정전력에 의해 웨이퍼(W)가 정전 척(20)에 흡착 유지된다.

- [0019] 배치대(16) 상이며 웨이퍼(W)의 둘레 가장자리에는, 예컨대 실리콘을 포함하는 도전성의 에지 링(24)이 배치되어 있다. 배치대(16) 및 지지대(14)의 외주 측면에는, 예컨대 석영을 포함하는 원통형의 내벽 부재(26)가 설치되어 있다. 에지 링(24)의 외주 측면에는 인슐레이터 링(25)이 설치되어 있다.
- [0020] 지지대(14)의 내부에는, 예컨대 원주 상에 냉매실(28)이 형성되어 있다. 냉매실(28)에는, 외부에 설치된 칠러 유닛으로부터 배관(30a, 30b)을 통해 미리 정해진 온도의 냉매, 예컨대 냉각수가 순환 공급되고, 냉매의 온도에 의해 배치대(16) 상의 웨이퍼(W)의 처리 온도가 제어된다. 또한, 전열 가스 공급 기구로부터의 전열 가스, 예컨대 He 가스가 가스 공급 라인(32)을 통해 정전 척(20)의 상면과 웨이퍼(W)의 이면 사이에 공급된다.
- [0021] 배치대(16)의 상방에는, 배치대(16)와 대향하여 상부 전극(34)이 설치되어 있다. 상부 전극(34)과 하부 전극 사이는 플라즈마 처리 공간이 된다. 상부 전극(34)은, 배치대(16) 상의 웨이퍼(W)와 대향하여 플라즈마 처리 공간과 접하는 면, 즉 대향면을 형성한다.
- [0022] 상부 전극(34)은, 절연성의 차폐 부재(42)를 통해, 처리 용기(10)의 상부에 지지되어 있다. 상부 전극(34)은, 배치대(16)와의 대향면을 구성하고 또한 다수의 가스 토출 구멍(37)을 갖는 전극판(36)과, 이 전극판(36)을 작탈 가능하게 지지하며, 도전성 재료, 예컨대 표면이 양극 산화 처리된 알루미늄을 포함하는 전극 지지체(38)를 갖는다. 전극판(36)은, 실리콘이나 SiC로 구성되는 것이 바람직하다. 전극 지지체(38)의 내부에는, 가스 확산실(40)이 형성되고, 이 가스 확산실(40)로부터는 가스 토출 구멍(37)에 연통(連通)되는 다수의 가스 통류 구멍(41)이 하방으로 연장되어 있다.
- [0023] 전극 지지체(38)에는, 가스 확산실(40)로 처리 가스를 유도하는 가스 도입구(62)가 형성되어 있고, 이 가스 도입구(62)에는 가스 공급관(64)이 접속되며, 가스 공급관(64)에는 처리 가스 공급원(66)이 접속되어 있다. 가스 공급관(64)에는, 상류측으로부터 순서대로 매스 플로우 컨트롤러(MFC)(68) 및 개폐 밸브(70)가 설치되어 있다. 그리고, 처리 가스 공급원(66)으로부터, 예칭을 위한 처리 가스가 가스 공급관(64)으로부터 가스 확산실(40)에 이르고, 가스 통류 구멍(41)을 통해 가스 토출 구멍(37)으로부터 샤워형으로 플라즈마 처리 공간에 토출된다. 이와 같이 하여 상부 전극(34)은 처리 가스를 공급하기 위한 샤워 헤드로서 기능한다.
- [0024] 에지 링(24)에는, 가변 직류 전원(50)이 전기적으로 접속되고, 가변 직류 전원(50)으로부터 직류 전압이 인가된다. 가변 직류 전원(50)으로부터 공급되는 직류 전압 및 직류 전류의 극성 및 전류·전압과, 이들을 온·오프하는 전자 스위치의 제어는, 제어부(200)에 의해 행해진다. 가변 직류 전원(50)에는, LF 및 HF 전류를 컷트하고, 가변 직류 전원(50)을 보호하는 로우패스 필터(51)가 접속되어 있다.
- [0025] 디포지션 실드(11)에는, 가변 직류 전원(115)이 전기적으로 접속되고, 가변 직류 전원(115)으로부터 직류 전압이 인가된다. 가변 직류 전원(115)으로부터 공급되는 직류 전압 및 직류 전류의 극성, 및 직류 전압 및 직류 전류와 이들을 온·오프하는 전자 스위치의 제어는, 제어부(200)에 의해 행해진다. 가변 직류 전원(115)에는, LF 및 HF 전류를 컷트하고, 가변 직류 전원(115)을 보호하는 로우패스 필터(116)가 접속되어 있다. 본 실시형태에서는, 가변 직류 전원(115)은 디포지션 실드(11)에 접속되어 있으나, 이것에 한정되지 않고, 처리 용기(10) 내의 파트, 예컨대 처리 용기(10)의 천장벽, 인슐레이터 링(25) 및 배플판(83) 중 적어도 어느 하나의 파트에 접속되어도 좋다. 또한, 가변 직류 전원(115)은, 배치대(16)와 대향하는 상부 전극(34)의 하방에 형성된 처리 공간 혹은 가스 공간, 또는 에지 링(24)의 상공 외측에 배치된 전용의 파트에 접속되어도 좋다. 또한, 가변 직류 전원(115)은, 하나에 한정되지 않고, 2개 이상이 디포지션 실드(11)나 천장벽 등의 적어도 어느 하나의 파트에 접속되어도 좋다. 도 1에는, 일례로서, 에지 링(24)의 상방의 외측에 전용의 파트(101)가 배치되어 있다. 파트(101)는 내부에 전극을 갖고, 가변 직류 전원(104)이 전기적으로 접속되며, 가변 직류 전원(104)으로부터 그 전극에 직류 전압이 인가된다. 가변 직류 전원(104)에는, LF 및 HF 전류를 컷트하고, 또한, 가변 직류 전원(104)을 보호하는 로우패스 필터(103)가 접속되어 있다. 파트(101)는, 링형이어도 좋고, 원호형이어도 좋으며, 그 외의 형상이어도 좋다. 파트(101)는, 예컨대, 실리콘(Si)이나 실리콘 카바이드(SiC)로 구성된다.
- [0026] 배치대(16)에는, 급전봉(47) 및 정합기(46)를 통해 제1 고주파 전원(48)이 접속되어 있다. 제1 고주파 전원(48)은, 배치대(16)에 LF 전력을 인가한다. 이에 의해, 배치대(16) 상의 웨이퍼(W)에 이온이 인입된다. 제1 고주파 전원(48)은, 200 kHz~13.56 MHz의 범위 내의 주파수의 고주파 전력을 출력한다. 정합기(46)는 제1 고주파 전원(48)의 내부 임피던스와 부하 임피던스를 정합시킨다.

- [0027] 배치대(16)에는, 급전봉(89) 및 정합기(88)를 통해 제2 고주파 전원(90)이 접속되어 있다. 제2 고주파 전원(90)은, 배치대(16)에 HF 전력을 인가한다. HF의 주파수는, 13.56 MHz 이상, 예컨대 100 MHz여도 좋다. LF의 주파수는 HF의 주파수보다 낮으며, 예컨대 400 kHz여도 좋다. 정합기(88)는, 제2 고주파 전원(90)의 내부 임피던스와 부하 임피던스를 정합시킨다. 배치대(16)에는, 미리 정해진 고주파를 접지에 통과시키기 위한 필터가 접속되어도 좋다. 한편, 제2 고주파 전원(90)으로부터 공급되는 HF 전력을, 상부 전극(34)에 인가해도 좋다.
- [0028] 처리 용기(10)의 바닥부에는 배기구(80)가 형성되고, 이 배기구(80)에 배기관(82)을 통해 배기 장치(84)가 접속되어 있다. 배기 장치(84)는, 터보 분자 펌프 등의 진공 펌프를 갖고 있고, 처리 용기(10) 내부를 원하는 진공도까지 감압할 수 있다. 또한, 처리 용기(10)의 측벽에는 웨이퍼(W)의 반입 반출구(85)가 형성되어 있고, 이 반입 반출구(85)는 게이트 밸브(86)에 의해 개폐 가능하다. 또한, 처리 용기(10)의 내벽을 따라 에칭 시에 생성된 부생성물(디포지션)이 부착되는 것을 방지하기 위한 디포지션 실드(11)가 착탈 가능하게 설치되어 있다. 즉, 디포지션 실드(11)가 처리 용기의 벽부를 구성하고 있다. 또한, 디포지션 실드(11)는, 내벽 부재(26)의 외주에도 설치되어 있다. 처리 용기(10)의 바닥부의 처리 용기벽측의 디포지션 실드(11)와 내벽 부재(26)측의 디포지션 실드(11) 사이에는 배플판(83)이 설치되어 있다. 디포지션 실드(11) 및 배플판(83)으로서는, 알루미늄재에 Y_2O_3 등의 세라믹스를 피복한 것을 이용할 수 있다.
- [0029] 이러한 구성의 플라즈마 처리 장치에 있어서 에칭 처리를 행할 때에는, 먼저, 게이트 밸브(86)를 개방 상태로 하여, 반입 반출구(85)를 통해 에칭 대상 웨이퍼(W)를 처리 용기(10) 내에 반입하고, 배치대(16) 상에 배치한다. 그리고, 처리 가스 공급원(66)으로부터 에칭을 위한 처리 가스를 미리 정해진 유량으로 가스 확산실(40)에 공급하고, 가스 통류 구멍(41) 및 가스 토출 구멍(37)을 통해 처리 용기(10) 내에 공급한다. 또한, 배기 장치(84)에 의해 처리 용기(10) 내부를 배기하고, 그 안의 압력을 예컨대 0.1 Pa~150 Pa의 범위 내의 설정값으로 한다. 여기서, 처리 가스로서는, 종래 이용되고 있는 여러 가지의 것을 채용할 수 있고, 예컨대 C_4F_8 가스와 같은 플루오로카본 가스(C_xF_y)로 대표되는 할로젠 원소를 함유하는 가스를 적합하게 이용할 수 있다. 또한, Ar 가스나 O_2 가스 등의 다른 가스가 포함되어 있어도 좋다.
- [0030] 이와 같이 처리 용기(10) 내에 에칭 가스를 도입한 상태에서, 제2 고주파 전원(90)으로부터 HF 전력을 배치대(16)에 인가한다. 또한, 제1 고주파 전원(48)으로부터 LF 전력을 배치대(16)에 인가한다. 또한, 직류 전원(22)으로부터 직류 전압을 전극(20a)에 인가하여, 웨이퍼(W)를 배치대(16)에 유지한다. 또한, 가변 직류 전원(50)으로부터 직류 전압을 에지 링(24)에 인가한다.
- [0031] 상부 전극(34)의 가스 토출 구멍(37)으로부터 토출된 처리 가스는, 주로 HF 전력에 의해 해리 및 전리하여 플라즈마가 생성된다. 플라즈마 중의 라디칼이나 이온에 의해 웨이퍼(W)의 피처리면이 에칭된다. 또한, 배치대(16)에 LF 전력을 인가함으로써, 플라즈마 중의 이온을 제어하여, 고에너지비트의 홀의 에칭을 가능하게 하는 등, 플라즈마의 제어 마진을 넓게 할 수 있다.
- [0032] 플라즈마 처리 장치(1)에는, 장치 전체의 동작을 제어하는 제어부(200)가 설치되어 있다. 제어부(200)는, ROM(Read Only Memory) 및 RAM(Random Access Memory) 등의 메모리에 저장된 프로세스 레시피에 따라, 에칭 등의 원하는 플라즈마 처리를 실행한다. 프로세스 레시피에는, 프로세스 조건에 대한 장치의 제어 정보인 프로세스 시간, 압력(가스의 배기), 고주파 전력이나 전압, 각종 가스 유량이 설정되어도 좋다. 또한, 프로세스 레시피에는, 처리 용기 내 온도[상부 전극 온도, 처리 용기의 측벽 온도, 웨이퍼(W) 온도, 정전 척 온도 등], 칠러로부터 출력되는 냉매의 온도 등이 설정되어도 좋다. 한편, 이들 프로그램이나 처리 조건을 나타내는 프로세스 레시피는, 하드 디스크나 반도체 메모리에 기억되어도 좋다. 또한, 프로세스 레시피는, CD-ROM, DVD 등의 가반성(可搬性)의 컴퓨터 판독 가능한 기억 매체에 수용된 상태로 미리 정해진 위치에 세팅되어, 판독되도록 해도 좋다.
- [0033] 예컨대, 제어부(200)는, 가변 직류 전원(115)으로부터 출력되는 직류 전압(직류 전압)을, 바이어스 파워의 전달 경로에서 측정되는, 전압, 전류, 전자계, 발생한 플라즈마의 발광 주기 또는 웨이퍼(W)(하부 전극) 상의 플라즈마의 시스 두께의 변화(이하, 「주기적으로 변동하는 파라미터」라고도 함)의 각 주기 내의 부분 기간에 인가하여, 직류 전압의 온과 오프나 그 전압의 대소를 교대로 반복하도록 제어해도 좋다. 제어부(200)는, 바이어스 파워의 고주파의 주기 혹은 바이어스 파워의 펄스파(이하, 「DC 펄스」라고도 함)의 주기에 동기하는 신호에 의해, 직류 전압의 온과 오프나 그 전압의 대소를 교대로 반복하도록 제어해도 좋다.
- [0034] 바이어스 파워의 전달 경로란, 제1 고주파 전원(48)→정합기(46)→급전봉(47)→배치대(16)→플라즈마→상부 전극(34)→(접지)를 말한다. 바이어스 파워의 전달 경로에서 측정되는 전압, 전류, 전자계란, 제1 고주파 전원

(48)으로부터 정합기(46)의 내부 및 급전봉(47)을 통해 배치대(16)에 이르기까지의 파트와 상부 전극(34)에서 측정되는 전압, 전류, 전자계, 또는 플라즈마에서 측정되는 전자계를 말한다.

[0035] 직류 전압은, 후술하는 제1 상태와 제2 상태를 주기적으로 반복하여, 제1 상태는, 주기적으로 변동하는 파라미터의 각 주기 내의 부분 기간에 제1 전압값을 인가하고, 제2 상태는, 제1 상태와 연속해서 제2 전압값을 인가하도록 제어된다. 직류 전압이, 제1 상태와, 제2 상태와, 2개 이상의 전압값을 갖는 2 이상의 상태를 주기적으로 반복하여, 파라미터의 각 주기 내의 부분 기간에 제1 전압값을 인가하고, 제1 상태와 제2 상태와 2 이상의 상태가 연속되도록 제2 전압값과 2개 이상의 전압값을 순서대로 인가해도 좋다. 「주기적으로 변동하는 파라미터」는, 주기적으로 변동하는 전극 전위의 일레이다.

[0036] 주기적으로 변동하는 파라미터는, 배치대(16)로부터 급전봉(47)을 통해 접속되는 정합기의 내부까지의 어느 하나의 부재에 있어서 측정되는 전압, 전류 또는 전자계 중 어느 하나인 것이 바람직하다.

[0037] 바이어스 파워의 전달 경로에서 주기적으로 변동하는 파라미터를 측정하는 방법으로서, 바이어스 파워의 전달 경로의 어느 하나의 파트 근방에 전압 센서, 전류 센서 또는 BZ 센서(유도 자기장을 측정하는 센서)를 설치함으로써 각 파트의 전압, 전류 또는 유도 자기장을 측정하는 방법을 일례로서 들 수 있다. 한편, 도 2에는, 전압 센서(300)를 도시하였으나, 이것에 한정되지 않고, 전류 센서 또는 BZ 센서여도 좋다. 또한, 상기 각 센서의 배치는, 급전봉(47)에 접속되는 것이 바람직하지만, 이것에 한정되지 않는다. 전압 센서(300) 등의 센서로부터의 신호는, 예컨대 제어부(200)의 신호 발생 회로(102)에 입력된다.

[0038] 또한, 플라즈마의 발광 주기, 웨이퍼(W) 상의 플라즈마의 시스 두께의 변화의 주기를 지표로 해도 좋다. 플라즈마의 발광 주기는, 포토다이오드, 포토마이크로 센서, 포토멀티플라이어 등의 광전 변환 소자로 검출할 수 있다. 시스 두께에 대해서는, ICCD 카메라 등을 이용하여 나노 sec의 간격(예컨대 10 nsec~250 nsec)으로 셔터를 눌러, 이에 의해, 시스 두께의 변화를 측정할 수 있다. 예컨대, 가변 직류 전원(115)으로부터 출력되는 직류 전압을 LF 전압의 주기에 동기시키도록 제어해도 좋다. 이에 의해, 이온의 충돌 에너지를 제어할 수 있다. 또한, 클리닝 처리의 효율화를 도모할 수 있다.

[0039] 한편, 배치대(16)는, 웨이퍼(W)를 배치하는 전극(제1 전극)의 일레이다. 상부 전극은, 배치대(16)와 대향하는 전극(제2 전극)의 일레이다. 제1 고주파 전원(48)은, 배치대(16)에 LF 전력(바이어스 파워)을 공급하는 바이어스 전원의 일레이다. 제2 고주파 전원(90)은, 배치대(16) 또는 상부 전극(34)에 LF 전력보다 높은 주파수의 소스 파워를 공급하는 소스 전원의 일레이다. 가변 직류 전원(115)은, 처리 용기(10) 내의 플라즈마에 폭로(暴露)되는 파트에 전압을 공급하는 전원의 일레이다. 가변 직류 전원(115)은, 직류 전원이어도 좋다. 제어부(200)는, 바이어스 전원, 소스 전원 및 직류 전원을 제어하는 제어부의 일레이다. 바이어스 파워를 인가하는 하부 전극[배치대(16)]의 전위를, 전극 전위라고도 한다.

[0040] 한편, 도 1의 플라즈마 처리 장치(1)에서는, 디포지션 실드(11)에 가변 직류 전원(115)이 전기적으로 접속되고, 가변 직류 전원(115)으로부터 직류 전압이 인가되었으나, 이것에 한정되지 않는다. 가변 직류 전원(115)이, 처리 용기(10) 내의 파트, 예컨대 처리 용기(10)의 천장벽, 인슐레이터 링(25) 및 배플판(83) 중 적어도 어느 하나의 파트에 접속되고, 이들 파트 중 적어도 어느 하나에 직류 전압을 인가해도 좋다. 또한, 가변 직류 전원(115)이, 배치대(16)와 대향하는 상부 전극(34)의 하방에 형성된 처리 공간 혹은 가스 공간, 또는 예지 링(24)의 상공 외측에 배치된 전용의 파트에 접속되고, 이 전용의 파트에 직류 전압을 인가해도 좋다.

[0041] 도 1b는 일 실시형태에 따른 플라즈마 처리 장치(1)의 다른 예를 도시한 도면이다. 도 1b에서는, 차폐 부재(42)의 내부에 전극(42a)이 설치되어 있다. 전극(42a)에는, 가변 직류 전원(117)이 전기적으로 접속되고, 가변 직류 전원(117)으로부터 직류 전압이 인가된다. 가변 직류 전원(117)에는, LF 및 HF 전류를 커트하고, 가변 직류 전원(117)을 보호하는 로우패스 필터(118)가 접속되어 있다.

[0042] 또한, 가변 직류 전원(115)은, 하나에 한정되지 않고, 2개 이상이 디포지션 실드나 천장벽 등의 적어도 어느 하나의 파트에 접속되어도 좋다. 도 1a에는, 일례로서, 예지 링(24)의 상방의 외측에 전용의 파트(101)가 배치되어 있다. 파트(101)는 내부에 전극을 갖고, 가변 직류 전원(104)이 전기적으로 접속되며, 가변 직류 전원(104)으로부터 그 전극에 직류 전압이 인가된다. 가변 직류 전원(104)에는, LF 및 HF 전류를 커트하고, 또한, 가변 직류 전원(104)을 보호하는 로우패스 필터(103)가 접속되어 있다. 파트(101)는, 링형이어도 좋고, 원호형이어도 좋으며, 그 외의 형상이어도 좋다. 파트(101)는, 예컨대, 실리콘(Si)이나 실리콘 카바이드(SiC)로 구성된다.

[0043] [제어부의 구성]

[0044] 제어부(200)의 구체적 구성에 대해, 도 2를 참조하여 설명한다. 제어부(200)는, 프로세서(100), 신호 발생 회로

(102), 방향성 결합기(105, 108), 전력 미터(111), 오실로스코프(112)를 갖는다. 단, 전력 미터(111), 오실로스코프(112), 방향성 결합기(108)는 설치하지 않아도 좋다.

[0045] 제1 고주파 전원(48)의 급전 라인에는, 제1 고주파 전원(48)과 정합기(46) 사이에 방향성 결합기(105)가 접속되어 있다. 제2 고주파 전원(90)의 급전 라인에는, 제2 고주파 전원(90)과 정합기(88) 사이에 방향성 결합기(108)가 접속되어 있다.

[0046] 방향성 결합기(105)는, LF의 진행파 파워의 일부를 오실로스코프(112)에 부여한다. 방향성 결합기(108)는, HF의 진행파 파워의 일부를 오실로스코프(112)에 부여한다. 일 실시형태에 있어서, 오실로스코프(112)에 표시되는 LF의 주파수는, 예컨대 400 kHz이고, HF의 주파수는, 예컨대 100 MHz이다. 이에 의해, 오실로스코프(112)에서는, LF의 진행파의 파형과 HF의 진행파의 파형을 관찰할 수 있다.

[0047] 방향성 결합기(108)는, HF의 진행파의 일부를 전력 미터(111)에 부여한다. 전력 미터(111)는, HF의 진행파의 전력량을 계량한다.

[0048] 방향성 결합기(105)는, LF의 진행파의 일부를 프로세서(100)에 부여한다. 프로세서(100)는, LF의 진행파에 동기시키는 DC용(가변 직류 전원용)의 동기 신호를 작성한다. 예컨대, 프로세서(100)는, LF의 진행파의 정(正; positive)의 타이밍에 동기시켜 DC용의 동기 신호를 작성해도 좋다. 한편, 방향성 결합기(105) 대신에, 상기 센서를 이용하여 검출한 LF 전력을 프로세서(100)에 부여해도 좋다.

[0049] 프로세서(100)는, 작성한 동기 신호를 신호 발생 회로(102)에 부여한다. 신호 발생 회로(102)는, 부여된 동기 신호로부터 LF의 진행파에 동기하는 제어 신호를 생성해서, 가변 직류 전원(115) 및 제1 고주파 전원(48)에 부여한다.

[0050] 제어 신호의 생성 방법에는, 이하의 2가지가 있다. 제1 고주파 전원(48)이 일반적인 전원인 경우, 방향성 결합기(105)가 제1 고주파 전원(48)으로부터 출력되는 LF 전력의 위상에 동기하는 파형을 취출하여, 프로세서(100)에 입력한다. 단, 이것에 한정되지 않고, 프로세서(100)가, 제1 고주파 전원(48)으로부터 직접, LF 전력의 위상에 동기하는 파형을 입력해도 좋다. LF 전력의 위상에 동기하는 파형, LF 전압 또는 LF 전류의 위상에 동기하는 파형, 및 DC 펄스의 전력, 전압 또는 전류의 위상에 동기하는 파형을 이하, 바이어스 파형이라고도 한다. DC 펄스는, LF 전압의 피크에 대응하는 펄스형의 전압을 말한다. 원하는 파형의 바이어스 파워는, 바이어스 파형의 LF 파워에 상당한다.

[0051] 프로세서(100)는, 입력된 파형의 신호에 동기시켜 또는 상기 신호로부터 임의의 지연과 임의의 폭을 갖는 온 신호를 작성하여, 신호 발생 회로(102)에 송신한다. 프로세서(100)는, 제1 고주파 전원(48)으로부터 LF 전력의 위상에 동기하는 파형을 입력하지 않고, 제1 고주파 전원(48)을 제어하기 위한 LF의 신호를 스스로 생성하고, 그 LF의 신호에 동기시켜 또는 상기 신호로부터 임의의 지연과 임의의 폭을 갖는 온 신호를 작성해도 좋다. 온 신호는, 동기 신호의 일레이다.

[0052] 신호 발생 회로(102)는, 온 신호 동안, 직류 전압을 발생시키기 위해서 가변 직류 전원(115)에 지령 신호를 보낸다. 지령 신호에는, 가변 직류 전원(115)의 입력 형태에 따라, 온 신호 동안, 직류 전압을 발생시키는 제어 신호 또는 온 신호 그 자체가 사용된다. 마찬가지로, 신호 발생 회로(102)는, 온 신호 동안, HF 전력을 발생시키기 위해서 지령 신호를 제2 고주파 전원(90)에 송신해도 좋다.

[0053] 제1 고주파 전원(48)이 LF 전력, 전압 또는 전류를 증폭하는 증폭기인 경우, 방향성 결합기(105)로부터의 신호는 사용하지 않고, 신호 발생 회로(102)가 제1 고주파 전원(48)으로부터 출력되는 LF 전력의 위상에 동기하는 파형 LF의 일부를 파형으로서 취출하고, 상기 파형의 신호로부터 임의의 지연과 임의의 폭을 갖는 온 신호를 작성해도 좋다. 신호 발생 회로(102)는, 상기 파형의 신호 및 온 신호를 가변 직류 전원(115)에 송신한다.

[0054] 예컨대, 가변 직류 전원(115) 대신에 도시하지 않은 교류 전원을 구비하고, 교류 전원을 디포지션 실드 등의 파트에 전기적으로 접속하며, 제어(온) 신호에 기초하여 교류 전원으로부터 고주파 전압을 디포지션 실드 등의 파트에 인가해도 좋다. 가변 직류 전원(115) 및 교류 전원은, 파트에 원하는 파형의 전압을 공급하는 전원의 일레이다. 교류 전원은, 제2 고주파 전원(90)이어도 좋고, 다른 RF 전원이어도 좋다.

[0055] 또한, 도 3a에 도시된 바와 같이, 제1 고주파 전원(48)으로부터 출력되는 LF 전력의 위상에 동기하는 파형을 제어부(200)에 설치된 위상 시프트 회로(210)에 입력하고, 위상 시프트 회로(210)에서 LF의 위상을 미리 정해진 양만큼 시프트시킨 고주파 전압을 디포지션 실드 등의 파트에 인가해도 좋다.

[0056] 위상 시프트 회로(210)에서 LF의 위상을 미리 정해진 양만큼 시프트하는 대신에, 제1 고주파 전원(48)으로부터

출력되는 LF의 파형으로부터 임의의 지연과 임의의 폭을 갖는 고주파 전압을 생성하고, 생성된 고주파 전압을 디포지션 실드 등의 파트에 인가해도 좋다.

[0057] 단, 이상의 제어 신호의 생성 방법은 일례이며, 이것에 한정되지 않는다. 부여된 주기적으로 변동하는 파라미터의 각 주기 내의 부분 기간에 직류 전압과 고주파 전압 중 적어도 어느 하나를 인가하도록 제어하는 제어 신호를 생성할 수 있으면, 도 2에 도시된 제어부(200)의 회로에 한정되지 않고, 다른 하드웨어 또는 소프트웨어를 사용할 수 있다. 직류 전압의 경우, 예컨대, 온과 오프를 교대로 반복시키도록 제어하는 제어 신호를 생성해도 좋다.

[0058] 제1 고주파 전원(48)의 증폭기는, 400 MHz의 LF의 변조 신호의 진폭(AM: amplitude modulation)을 증폭하여, 하부 전극에 공급한다. 제2 고주파 전원(90)의 증폭기는, 100 MHz의 HF의 변조 신호의 진폭을 증폭하여, 하부 전극에 공급한다.

[0059] 신호 발생 회로(102)는, 부여된 동기 신호로부터 바이어스 파워의 전달 경로에서 측정되는, 주기적으로 변동하는 파라미터의 각 주기 내의 부분 기간에 직류 전압을 인가하여, 직류 전압의 절대값이 High와 Low가 교대로 반복되도록 제어하는 제어 신호를 생성해서, 가변 직류 전원(115)에 부여해도 좋다. 프로세서(100)는, LF가 인가되어 있지 않은 경우, HF의 진행파의 정의 피크가 되는 타이밍에 동기시켜 DC용의 동기 신호를 작성해도 좋다.

[0060] 신호 발생 회로(102)는, 부여된 동기 신호로부터 바이어스 파워의 전달 경로에서 측정되는, 주기적으로 변동하는 파라미터의 각 주기 내의 부분 기간에 고주파 전압을 인가하여, 고주파 전압이 High와 Low가 교대로 반복되도록 제어하는 제어 신호를 생성해서, 가변 직류 전원(115)에 부여한다. 부분 기간은, 전극의 전위가 정의 피크가 되는 타이밍을 포함해도 좋고, 전극의 전위가 부(負; negative)의 피크가 되는 타이밍을 포함해도 좋으며, 그 양방의 타이밍을 포함해도 좋다. 예컨대, 도 3b 및 도 3c는 바이어스 파워의 전송 경로(급전계)에서 측정된 전압, 전류 또는 전자계 중 어느 하나를 「기준 전기 상태」로 하는 경우의 일례이다. 예컨대 도 3b에서는, 프로세서(100)가 전송 경로에 부착된 VI 프로브 등의 센서로부터 HF 전압 또는 전류, LF의 전압 또는 전류, HF의 위상 신호 또는 LF의 위상 신호 중 어느 하나를 입력으로 한다. 프로세서(100)는, 입력된 HF의 전압 또는 전류, LF의 전압 또는 전류, HF의 위상 신호 또는 LF의 위상 신호 중 어느 하나를 나타내는 기준 전기 상태의 1주기 내의 위상과 동기하여 직류 전압을 제1 상태와 제2 상태로 교대로 인가한다.

[0061] 프로세서(100)는, 센서로부터의 신호에 기초하지 않고서 제1 고주파 전원(48)으로부터 출력되는 바이어스 파워의 고주파 혹은 펄스파의 주기에 동기하는 신호를 이용하여 생성해도 좋다. 이 경우, 상기 신호의 상태를 기준 전기 상태로 할 수 있다. 또한, 바이어스 파워의 급전계에서 기준 전기 상태를 측정하는 공정을 생략할 수 있다. 예컨대 도 3c에서는, 프로세서(100)가, 제1 고주파 전원(48)으로부터 LF의 위상 신호(소전력 파형) 또는 바이어스 파워의 정보에 관한 신호를 입력으로 하고, 이 입력 신호에 기초하여 바이어스 파워의 고주파 혹은 펄스파의 주기에 동기하는 신호를 생성한다. 프로세서(100)는, 생성된 신호를 가변 직류 전원(115)에 출력한다. 가변 직류 전원(115)은, 이 신호에 기초하여 직류 전압을 제1 상태와 제2 상태로 교대로 인가한다.

[0062] 한편, 도 3d에 도시된 바와 같이, 프로세서(100)는, 제1 고주파 전원(48)으로부터의 신호를 이용하지 않고, 제1 고주파 전원(48)을 제어하기 위한 신호를 생성하고, 그 생성된 신호에 동기하는 신호를 생성함으로써, 제1 고주파 전원(48)으로부터 출력된 바이어스 파워의 고주파 혹은 펄스파의 주기에 동기하는 신호를 생성해도 좋다. 이 경우, 프로세서(100)는, 제1 고주파 전원(48)을 제어하는 LF의 신호를 생성하고, 이 생성된 신호에 동기하는 직류 전압의 신호를 생성한다. 프로세서(100)는, 생성된 LF의 신호를 제1 고주파 전원(48)에 송신하고, 생성된 직류 전압의 신호를 가변 직류 전원(115)에 송신한다. 제1 고주파 전원(48)은, LF의 신호에 기초하여 바이어스 파워를 출력한다. 가변 직류 전원(115)은, 직류 전압의 신호에 기초하여 직류 전압을 제1 상태와 제2 상태로 교대로 인가한다. 생성된 LF의 신호 및 직류 전압의 신호에는, 파워 정보가 포함된다.

[0063] [전극 전위와 이온의 충돌 에너지의 관계]

[0064] 다음으로, 전극 전위와 이온의 충돌 에너지의 관계에 대해 도 4를 참조하여 설명한다. 제1 고주파 전원(48)으로부터 정현파이며 LF 전력을 인가한 경우, LF 전압이 부일 때에는 LF 전압이 정일 때보다 자기 바이어스(V_{dc})에 의해 전압이 부로 깊어진다. 이에 의해, 도 4에 도시된 바와 같이, LF 전력이 인가되는 전극 전위가 정일 때에는, 그 전극 전위가 측벽의 전위(접지)보다 높아진다. 플라스마 전위는, 처리 용기(10) 내의 가장 높은 전위보다 약간 높은 전위를 취하기 때문에, 전극 전위가 정일 때에는 플라스마 전위는 전극 전위보다 약간 높아진다. 그때의 플라스마 전위와 측벽 전위의 전위차(V_b)를 도 4의 테두리(B) 내에 도시한다.

[0065] 한편, LF 전력이 인가되는 전극 전위가 부일 때에는, 자기 바이어스(V_{dc})에 의해 전극 전위가 측벽의

전위(접지)보다 낮아진다. 이때, 플라스마 전위는 측벽의 전위보다 약간 높아진다. 그때의 플라스마 전위와 측벽 전위의 전위차(V_a)를 도 4의 테두리(A) 내에 도시한다. 이에 의해, 전극 전위가 정일 때의 플라스마 전위와 측벽 전위의 전위차(V_b)는 전극 전위가 부일 때의 플라스마 전위와 측벽 전위의 전위차(V_a)보다 커진다. 이 때문에, 전극 전위가 정일 때, 측벽으로 향하는 이온의 가속 전압은 커져, 측벽에의 1개당의 이온의 충돌 에너지가 커진다. 이 결과, 측벽에의 스퍼터가 발생하기 쉬워진다. 따라서, 전극 전위에 따라 플라스마 전위와 측벽 및 천장벽 전위의 전위차를 제어함으로써, 가속 전압을 제어하면 1개의 이온의 충돌 에너지를 제어할 수 있고, 측벽 및 천장벽에의 스퍼터력을 제어할 수 있다. 예컨대, 플라스마 전위와 측벽 및 천장벽의 전위차를 크게 제어하면, 도 4의 (a)의 화살표로 나타내는 바와 같이, 측벽 및 천장벽에의 스퍼터력을 강하게 할 수 있다. 한편, 그 전위차를 작게 제어하면, 도 4의 (b)의 화살표로 나타내는 바와 같이, 측벽 및 천장벽에의 스퍼터력을 약하게 할 수 있다.

[0066] 그래서, 일 실시형태에 따른 플라스마 처리 장치(1)의 제어 방법에서는, 바이어스 파워를 하부 전극에 공급하고, 가변 직류 전원(115)으로부터의 직류 전압을 디포지션 실드(11) 등의 파트에 공급한다. 또한, 본 제어 방법은, 직류 전압이, 제1 전압값을 갖는 제1 상태와, 제1 전압값보다 높은 제2 전압값을 갖는 제2 상태를 주기적으로 반복하는 공정과, 전극의 전위의 각 주기 내의 부분 기간에 제1 전압값을 인가하고, 제1 상태와 제2 상태가 연속되도록 제2 전압값을 인가하는 공정을 갖는다. 직류 전압이, 제1 상태와, 제2 상태와, 2개 이상의 전압값을 갖는 2 이상의 상태를 주기적으로 반복하여, 전극의 전위의 각 주기 내의 부분 기간에 제1 전압값을 인가하고, 제1 상태와 제2 상태와 2 이상의 상태가 연속되도록 제2 전압값, 2개 이상의 전압값을 순서대로 인가하는 공정을 가져도 좋다.

[0067] 제어부(200)는, 전극 전위의 주기와 동기하는 동기 신호를 작성하고, 상기 동기 신호로부터 직류 전압을 출력하는 직류 전원용의 제어 신호를 생성하여, 가변 직류 전원(115)과 위상 시프트 회로(210) 중 적어도 어느 하나에 송신한다. 전극의 전위의 주기란, 바이어스 파형의 주기에 동기한다. 이에 의해, 제어부(200)는, 가변 직류 전원(115)과 위상 시프트 회로(210) 중 적어도 어느 하나로부터 디포지션 실드(11) 등의 파트에 직류 전압을 공급한다. 예컨대, 직류 전압이, 제1 전압값을 갖는 제1 상태와, 상기 제1 전압값보다 높은 제2 전압값을 갖는 제2 상태를 주기적으로 반복하여, 상기 전극의 전위의 각 주기 내의 부분 기간에 상기 제1 전압값을 인가하고, 상기 제1 상태와 상기 제2 상태가 연속되도록 상기 제2 전압값을 인가하는 제1 제어 순서를 포함하는 프로그램을 갖는 기억 매체를 준비한다. 그리고, 제어부(200)는, 기억 매체의 프로그램을 실행한다. 이하에서는, 가변 직류 전원(115)에 직류 전압을 인가하는 경우를 예로 들어 설명한다.

[0068] [DC 전압의 공급 타이밍]

[0069] 본 실시형태에 있어서의 DC 전압의 공급 타이밍의 효과에 대해, 도 5를 참조하면서 설명한다. 도 5는 일 실시형태에 따른 직류 전압의 인가 방법(스퍼터 제어)과 그 효과의 일례를 도시한 도면이다. 이하에서는, LF 전압 및 DC 전압을 제어했을 때의, LF 전압을 인가한 전극 전위와 플라스마 전위, 디포지션 실드(11)의 전위에 대해 설명한다.

[0070] (스퍼터 억제)

[0071] 도 5의 (b)의 횡축에는 시간이 나타나고, 종축에는 LF 전압을 공급했을 때의 전극 전위, 플라스마 전위, 디포지션 실드(11)의 전위가 나타나 있다. 전극 전위는, LF 전압과 거의 동일하다. 도 5의 (b)의 C의 테두리 내에 도시된 바와 같이, LF 전압이 정일 때에는 가변 직류 전원(115)으로부터 정의 직류 전압이 디포지션 실드(11)에 인가된다. 이에 의해, 플라스마 전위와 디포지션 실드(11)의 전위차를 작게 할 수 있고, 도 5의 (a)에 화살표로 나타내는 바와 같이 측벽에의 스퍼터력을 억제할 수 있다.

[0072] 도 5의 (b)에 도시된 바와 같이, LF 전압이 부일 때에는 가변 직류 전원(115)으로부터의 직류 전압의 인가는 정지되어, 디포지션 실드(11)에 인가되는 직류 전압은 0이 된다. 직류 전압은, 전극 전위가 정인 타이밍에 일치시킨 구형파(矩形波)뿐만 아니라, 상승의 슬로우 업 또는 하강의 슬로우 다운 중 적어도 어느 하나를 포함하는 대략 구형파를 인가해도 좋다.

[0073] 제어부(200)는, 전극 전위의 주기와 동기하는 동기 신호로부터 LF 전압이 정일 때에 정의 직류 전압을 인가하고, LF 전압이 부일 때에 직류 전압의 인가를 정지하는 직류 전원용의 제어 신호를 생성하여, 가변 직류 전원(115)에 송신한다. LF 전압이 정일 때에 정의 직류 전압을 인가하는 상태는 제1 상태의 일례이고, LF 전압이 부일 때에 직류 전압의 인가를 정지하는 상태는 제2 상태의 일례이다. 제어 신호를 수신하면, 가변 직류 전원(115)은, 직류 전압의 제1 상태와 제2 상태를 전극 전위의 주기와 동기하여 교대로 인가한다.

- [0074] LF 전력이 인가되는 전극 전위가 부일 때에는 가변 직류 전원(115)으로부터의 직류 전압의 인가는 정지되고, 플라즈마 전위와 디포지션 실드(11)의 전위차(V_{off})가, 측벽으로 향하는 이온을 가속하는 가속 전압이 된다. 따라서, 측벽에의 1개당의 이온의 충돌 에너지는 전위차(V_{off})에 의해 정해진다.
- [0075] 한편, 도 5의 (b)의 테두리(C) 내에 도시된 전극 전위가 정일 때에는, 가변 직류 전원(115)으로부터의 직류 전압은 온되어, 정의 직류 전압이 디포지션 실드(11)에 인가된다. 그러면, 플라즈마 전위와 디포지션 실드(11)의 전위차(V_c)가 가속 전압이 되고, 측벽에의 1개당의 이온의 충돌 에너지는 전위차(V_c)에 의해 정해진다. 플라즈마 전위와 디포지션 실드(11)의 전위차(V_c)는, 가변 직류 전원(115)으로부터의 정의 직류 전압이 디포지션 실드(11)에 인가되지 않는 경우와 비교하여 작아진다. 이 때문에, 측벽에의 1개당의 이온의 충돌 에너지는, 정의 직류 전압이 디포지션 실드(11)에 인가된 경우, 인가되지 않는 경우와 비교하여 낮아진다. 이와 같이, 전극의 전위가 부일 때에는 플라즈마 전위와 디포지션 실드(11)의 전위차(V_{off})는 작다. 이에 대해, 가변 직류 전원(115)으로부터의 정의 직류 전압을 온하지 않으면, 전극의 전위가 정일 때에는 전극 전위가 벽의 전위보다 커지기 때문에 플라즈마 전위와 디포지션 실드(11)의 전위차가 크다. 이 때문에, 가변 직류 전원(115)으로부터의 정의 직류 전압을 온하여, 플라즈마 전위와 디포지션 실드(11)의 전위차를 작게 하도록 제어함으로써, 측벽에의 스퍼터력을 억제할 수 있다. 이에 의해, 처리 용기(10) 내의 하부 전극과 비교하여 측벽의 면적을 크게 함으로써, 캐소드/애노드비를 제어하여, 단위 면적당의 1개의 이온의 충돌 에너지를 작게 보이게 하는 제어와 동일한 제어가 가능해진다. 이에 의해, 단위 면적당의 1개의 이온의 충돌 에너지를 작게 함으로써, 측벽에의 스퍼터에 의한 프로세스에의 영향을 작게 할 수 있다. 한편, 제1 상태와 제2 상태는, 가변 직류 전원(115)으로부터의 정의 직류 전압을 온·오프함으로써 설정하는 제어에 한정되지 않는다. 제1 상태와 제2 상태는, 가변 직류 전원(115)으로부터의 정의 직류 전압을 High·Low로 함으로써 설정하도록 제어해도 좋다.
- [0076] 측벽에의 이온의 충돌 에너지를 줄이고 싶은 경우, 전극 전위가 정일 때에 디포지션 실드(11)에 정의 직류 전압을 온으로 제어함으로써, 전극 전위가 정일 때에 이온이 측벽과 충돌하는 효과를 저감할 수 있다. 이와 같이 하여 측벽에의 이온 충돌 에너지를 억제함으로써 챔버의 측벽의 수명을 연장시킬 수 있다. 또한, 측벽에의 이온 충돌 에너지를 억제함으로써 파티클을 저감할 수 있다. 또한, 측벽에의 이온 충돌 에너지를 억제함으로써, 클리닝 사이클을 연장시킬 수 있다.
- [0077] 또한, 전극 전위가 부일 때에 정의 직류 전압을 오프로 제어함으로써, 전극 전위가 부일 때에 이온이 웨이퍼(W)와 충돌하는 에너지를 유지할 수 있다.
- [0078] (클리닝/특정 프로세스)
- [0079] 이상으로 설명한 제1 상태의 기간은, 전극 전위가 정의 피크가 되는 타이밍을 포함하고, 정 또는 부의 직류 전압을 상기 파트에 인가해도 좋다. 제1 상태의 기간은, 전극 전위가 부의 피크가 되는 타이밍을 포함하고, 정 또는 부의 직류 전압을 상기 파트에 인가해도 좋다.
- [0080] 도 6은 일 실시형태에 따른 전극 전위의 정부와 이온의 충돌 에너지의 일례를 도시한 도면이다. 도 6의 (c)의 테두리(H) 내에 도시된 바와 같이, 예컨대, 전극 전위가 정일 때에 정의 직류 전압을 디포지션 실드(11) 및 천장벽[예컨대, 차폐 부재(42)]에 인가한 경우, 플라즈마 전위와 디포지션 실드(11)의 전위의 전위차가 H1로부터 H2로 작아져, 측벽에의 1개당의 이온의 충돌 에너지가 낮아진다. 그 결과, 측벽 및 천장벽에의 스퍼터력을 약하게 할 수 있다. 한편, 전극 전위가 정일 때에 부의 직류 전압을 디포지션 실드(11) 및 천장벽에 인가한 경우, 플라즈마 전위와 디포지션 실드(11)의 전위의 전위차가 커져, 측벽에의 1개당의 이온의 충돌 에너지가 상승한다. 그 결과, 측벽 및 천장벽에의 스퍼터력을 강하게 할 수 있다. 이와 같이 하여, 도 6의 (a)에 도시된 바와 같이 측벽 및 천장벽에의 1개당의 이온의 충돌 에너지를 제어할 수 있다.
- [0081] 또한, 도 6의 테두리(G) 내에 도시된 바와 같이, 전극 전위가 부일 때에 직류 전압을 디포지션 실드(11) 및 천장벽에 인가함으로써, 도 6의 (b)에 도시된 바와 같이, 웨이퍼(W)에의 1개당의 이온의 충돌 에너지를 제어할 수 있다. 예컨대, 도 7의 (b)에 도시된 바와 같이, 전극 전위가 부일 때에 정의 직류 전압을 디포지션 실드(11)에 인가하면, 플라즈마 전위와 전극 전위의 전위차가 커져, 도 7의 (a)의 화살표로 나타내는 바와 같이, 웨이퍼(W)에의 1개당의 이온의 충돌 에너지가 상승한다. 이에 의해, 프로세스의 효율화를 도모할 수 있다. 예컨대, MRAM의 제조에서는, 수십층의 금속을 에칭한다. 이와 같이 웨이퍼에 높은 이온 에너지를 가진 이온을 충돌시켜 깊게 구멍을 에칭하고 싶은 프로세스가 있다. 이러한 프로세스에서는, 전극 전위가 정일 때에는 직류 전압의 인가를 정지하고, 전극 전위가 부일 때에 정의 직류 전압을 디포지션 실드(11)에 인가함으로써 높은 이온 에너지를 가진 이온을 웨이퍼(W)에 내리칠 수 있다. 이에 의해, 상기 프로세스에서의 웨이퍼와의 이온의 충돌 에너지를

를 상승시켜서 프로세스의 처리 효율을 높여, 생산성을 향상시킬 수 있다.

[0082] 클리닝 처리 시에는, 전극 전위가 정일 때에 부의 직류 전압을 디포지션 실드(11)에 인가하여, 측벽에의 1개당의 이온의 충돌 에너지를 상승시키고, 전극 전위가 부일 때에 직류 전압의 디포지션 실드(11)에의 인가를 정지한다. 이에 의해, 측벽에의 이온 충돌 에너지를 증가 또는 변경시켜 최적의 이온 에너지로 제어함으로써, 클리닝 사이클을 연장시킬 수 있고, 또한, 클리닝 시간을 단축시킬 수 있다. 한편, 클리닝 처리 시에는, 전극 전위가 정일 때에 부의 직류 전압을 디포지션 실드(11)에 인가하고, 전극 전위가 부일 때에는 직류 전압의 인가를 정지하는 제어에 한정되지 않고, 전극 전위가 부일 때에도 전극 전위가 정일 때와 동일한 부의 직류 전압을 연속해서 인가해도 좋다. 전극의 전위가 부일 때에 부의 DC를 디포지션 실드(11)에 인가하면, 플라스마 전위와 전극 전위의 전위차가 작아져, 웨이퍼에의 1개당의 이온의 충돌 에너지가 낮아진다. 이에 의해, WLDC의 클리닝에 있어서는, 웨이퍼를 배치하는 배치대의 배치면의 손상을 경감할 수 있다.

[0083] 또한, 예컨대 측벽의 부생성물이나 천장벽의 스퍼터물을 웨이퍼에 퇴적시키고 싶은 프로세스의 경우, 전극 전위가 정일 때에 부의 직류 전압을 디포지션 실드(11)에 인가함으로써, 이온을 벽면에 충돌시키기 쉽게 함으로써, 부생성물 등을 웨이퍼에 퇴적시킬 수 있다. 한편, 예컨대 측벽의 부생성물 등을 웨이퍼에 퇴적시키고 싶지 않은 프로세스나, 측벽의 스퍼터를 최대한 행하고 싶지 않은 프로세스의 경우, 전극 전위가 정일 때에 부의 직류 전압을 디포지션 실드(11)에 인가하여, 이온을 웨이퍼에 충돌시키기 어렵게 함으로써, 부생성물 등을 웨이퍼에 퇴적시키지 않도록 할 수 있다.

[0084] 이와 같이 디포지션 실드(11)에의 직류 전압의 정·부 및 크기에 의해 측벽에의 이온의 충돌 에너지를 제어함으로써, 높은 바이어스 파워를 인가하는 제어가 가능해진다. 또한, 상기 직류 전압의 정·부 및 크기의 제어와 함께, 공급하는 바이어스 파워를 더욱 높여 인가해도 좋다.

[0085] 복수의 가변 직류 전원을 이용하여 직류 전압을 복수의 파트에 인가해도 좋다. 예컨대, 도 8의 (a)에 도시된 바와 같이 가변 직류 전원(115)이 처리 용기(10)의 디포지션 실드(11)에 전기적으로 접속되고, 가변 직류 전원(117)이 처리 용기(10)의 천장벽의 파트에 전기적으로 접속되어도 좋다. 가변 직류 전원(115)에는, LF 및 HF 전류를 컷트하고, 가변 직류 전원(115)을 보호하는 로우패스 필터(116)가 접속되어 있다. 가변 직류 전원(117)에는, LF 및 HF 전류를 컷트하고, 가변 직류 전원(117)을 보호하는 로우패스 필터(118)가 접속되어 있다.

[0086] 예컨대, 하부 전극에 LF 전력 및 HF 전력이 인가되는 경우, 상부 전극에 부생성물이 부착되기 쉽다. 그래서, 부생성물이 부착되기 쉬운 천장벽에 접속된 가변 직류 전원(117)에는, 도 8의 (b)의 E에 도시된 바와 같이, 전극 전위가 정일 때에 부의 직류 전압을 디포지션 실드(11)에 인가한다. 이에 의해, 플라스마 전위와 천장벽의 전위의 전위차를 크게 하여, 천장벽에의 이온의 충돌 에너지를 상승시킴으로써 천장벽에의 스퍼터력을 높여, 천장벽에 부착된 부생성물을 제거하기 쉽게 한다. 또한, 부생성물이 천장벽보다 부착되기 어려운 디포지션 실드(11)에 접속된 가변 직류 전원(115)에는, 도 8의 (b)의 D에 도시된 바와 같이, 전극 전위가 정일 때에 부의 직류 전압을 디포지션 실드(11)에 인가한다. 이에 의해, 플라스마 전위와 디포지션 실드(11)의 전위의 전위차를 작게 하여, 측벽에의 이온의 충돌 에너지를 낮춰, 측벽에의 스퍼터력을 약하게 할 수 있다. 이 결과, 복수의 파트에 따라 부생성물의 부착량이 상이한 경우라도, 복수의 가변 직류 전원(115, 117)을 이용하여 파트마다 적절히 부생성물을 제거하여, 클리닝 시간을 동일하게 할 수 있다.

[0087] 또한, 상부 전극과 측벽에서는 온도가 상이하며, 상부 전극은 측벽보다 온도가 높아진다. 즉, 상부 전극 근방에는 플라스마가 생성되기 때문에, 온도가 높고, 또한 이온의 수가 많다. 이에 대해 측벽은, 상부 전극보다 온도가 낮고, 또한 이온의 수도 적다. 이온의 충돌 에너지는, 온도와 가속 전압으로 결정되기 때문에, 이것을 고려하여 복수 계통의 가변 직류 전원으로부터의 복수의 파트에의 직류 전압을 제어하는 것이 바람직하다.

[0088] [제어 방법]

[0089] 이상으로 설명한 바와 같이, 일 실시형태에 따른 평행 평판형의 플라스마 처리 장치(1)의 제어 방법은, 바이어스 파워를, 웨이퍼(W)를 배치하는 배치대(16)에 공급하는 공정과, 직류 전압을 처리 용기 내의 플라스마에 폭로되는 파트에 공급하는 직류 전원에 공급하는 공정을 포함한다.

[0090] 본 제어 방법에서는, 직류 전압은, 제1 전압값을 갖는 제1 상태와, 상기 제1 전압값보다 높은 제2 전압값을 갖는 제2 상태를 주기적으로 반복하여, 전극의 전위의 각 주기 내의 부분 기간에 상기 제1 전압값을 인가하고, 상기 제1 상태와 상기 제2 상태가 연속되도록 상기 제2 전압값을 인가한다. 전극의 전위는, 상기 바이어스 파워의 전달 경로에서 측정되는, 주기적으로 변동하는 파라미터에 의해 정해지고, 상기 주기적으로 변동하는 파라미터는, 전압, 전류, 전자기, 발생한 플라스마의 발광의 변화 또는 피처리체 상의 플라스마의 시스 두께의 변화여도

좋다.

- [0091] 예컨대, 도 8의 예에서는, 디포지션 실드(11)의 전위가 제1 상태가 되도록, 전극 전위를 일례로 하는 주기적으로 변동하는 파라미터가 정의 값을 포함하는 부분 기간에 DC 전압을 인가하고, 제2 상태를 제1 상태와 연속해서 인가한다. 도 5, 도 7, 도 8, 디포지션 실드(11), 도 10a에서는, DC 전압의 제1 상태가 정(또는 부)의 전압값이고, 제2 상태가 0이다. 도 10b에서는, DC 전압의 제1 상태가 정의 전압값이고, 제2 상태가 부의 전압값이다.
- [0092] 도 5, 도 7 내지 도 10a에 도시된 바와 같이, 파트에 인가하는 직류 전압이 온(DC ON, 즉, DC가 정 또는 부로 인가)되어 있는 상태는, 제1 전압값을 갖는 제1 상태의 일례이다. 파트에 인가하는 직류 전압이 오프(DC OFF, 즉, DC가 0) 또는 제1 상태와는 상이한 전압값으로 되어 있는 상태는, 제1 전압값보다 높은 제2 전압값을 갖는 제2 상태의 일례이다.
- [0093] 한편, 제1 상태 및 제2 상태는, 파트에 인가하는 직류 전압이 온 및 오프로 제어되는 상태에 한정되지 않고, 전압값의 절대값이 Low 및 High로 제어되는 상태를 포함한다.
- [0094] 제1 상태의 기간은, 제1 전극 또는 제2 전극의 전위가 정의 피크가 되는 타이밍을 포함하고, 정 또는 부의 직류 전압을 상기 파트에 인가해도 좋다. 또한, 제1 상태의 기간은, 제1 전극 또는 제2 전극의 전위가 부의 피크가 되는 타이밍을 포함하고, 정 또는 부의 직류 전압을 상기 파트에 인가해도 좋다.
- [0095] 또한, 직류 전압은, 전극 전위가 정인 타이밍으로부터 임의의 지연과 임의의 폭을 갖는 타이밍에 상기 파트에 인가해도 좋다. 예컨대, 전극 전위가 정인 타이밍으로부터 미리 정해진 시간만큼 뒤로 어긋나게 한 타이밍 또는 미리 정해진 시간만큼 앞으로 어긋나게 한 타이밍 중 적어도 어느 하나에 상기 파트에 인가해도 좋다. 전극 전위의 특히 정측(正側)의 파형은, LF의 주파수나 가스종이나 압력에 의존하여 일그러지는 경우가 있다. 이러한 경우에는, 전극 전위가 정인 타이밍으로부터 미리 정해진 시간만큼 어긋나게 하여, 보다 시스가 얇아 전자가 들어가기 쉬운 위상을 선정하여 직류 전압을 인가하는 것이 바람직하다. 또한, 직류 전압은, 전극 전위가 정인 타이밍에 대해 미리 정해진 시간만큼 길게 또는 짧게 하도록 인가 시간의 폭을 조정해도 좋다.
- [0096] LF 전압의 주기와 동기하여, 직류 전압과 HF 전압의 양방을, 온·오프 또는 High·Low로 제어해도 좋다. 이때, 전극 전위가 정 또는 부 중 어느 한쪽의 타이밍에 HF 전압을 공급하고, 전극 전위가 정 또는 부 중 어느 다른쪽의 타이밍에 HF 전압의 공급을 정지해도 좋다. 직류 전압의 인가 타이밍과 동일한 타이밍에서 HF 전압을 제어해도 좋다.
- [0097] 또한, 예컨대 WLDC의 클리닝 처리에 있어서 배치대(16)의 손상을 저감하기 위해서 LF 전력을 인가하지 않는 경우가 있다. 이 경우에, 제어부(200)는, 상기 직류 전압의 제1 상태와 제2 상태를 전극 전위와 동기시키기 위해서, 소스 파워의 주기와 동기하여 교대로 인가해도 좋다. 특히, 상부 전극에 HF 전압을 인가함으로써 WLDC 시의 웨이퍼에의 손상을 줄일 수 있다. 이때, 배치대(16)는 벽으로서 간주된다. 배치대(16)에 RF 파워를 인가하는 RF 전원을 별도로 설치하여, 상부 전극의 전위가 높을 때에, 배치대(16)에 RF 전원으로부터 RF 파워를 인가하여, 웨이퍼 전위를 높게 제어해도 좋다. 이에 의해, 상부 전극의 전위와 웨이퍼 전위의 전위차를 작게 제어하여, 배치대(16)에의 손상을 억제할 수 있다. 이 경우, LF의 주파수와 동일하거나 그보다 높은 주파수의 RF 파워를 인가하는 것이 바람직하다.
- [0098] [변형예 1-1~1-3]
- [0099] 다음으로, 일 실시형태의 변형예 1-1~1-3에 따른 플라즈마 처리 장치(1)의 제어 방법에 대해 설명한다. 도 9, 도 10a, 도 10b는 일 실시형태의 변형예 1-1~1-3에 따른 제어 방법을 도시한 타이밍 차트이다. 도 9의 변형예 1-1에서는, DC 펄스의 전압은, 제1 제어 공정에 있어서 제1 상태와 제2 상태를 교대로 1회 이상 반복한다. 제1 제어 공정에서는, LF의 주파수는, 예컨대 0.1 Hz~100 Hz여도 좋다.
- [0100] 도 9의 변형예 1-1에서는, LF 전압 대신에 DC 펄스가 배치대(16)에 인가된다. DC 펄스의 전압의 정의 값은, LF 전압의 정의 피크에 일치하고, DC 펄스의 전압의 부의 값 또는 0은, LF 전압의 부의 피크에 일치하며, 디포지션 실드(11)에 인가하는 직류 전압이 제1 상태와 제2 상태가 되도록 DC 펄스의 전압에 동기하여 직류 전압을 교대로 인가한다. 구체적으로는, DC 펄스의 전압이 정인 타이밍에 디포지션 실드(11)의 전위는 제1 상태가 되고, DC 펄스의 전압이 부인 타이밍에 디포지션 실드(11)의 전위가 제2 상태가 되도록 직류 전압을 제어해도 좋다. 이에 의하면, DC 펄스의 전압이 2치화되어 있고, 이에 따라 직류 전압을 2치화하여 제어하기 때문에, 직류 전압의 인가의 제어가 용이해진다. 한편, 직류 전압을 주기적으로 온·오프하는 대신에, 직류 전압을 주기적으로 High·Low가 되도록 제어해도 좋다.

- [0101] 도 10a의 변형예 1-2에서는, 직류 전압은, 제1 상태에 있어서 정의 값이고 단계적으로 2개 이상의 전압값을 가지며, 제2 상태에 있어서 0으로 제어된다. 또한, 도 10b의 변형예 1-3에서는, 직류 전압은, 제1 상태에 있어서 정의 값이고 매끄럽게 2개 이상의 전압값을 가지며, 제2 상태에 있어서 매끄럽게 부의 전압값을 갖는다. 변형예 1-2, 1-3에서는, 제1 상태 또는 제2 상태에 있어서의 직류 전압을 복수의 값으로 제어함으로써, 보다 정밀도 좋게 이온 에너지를 제어할 수 있다.
- [0102] 상기한 실시형태 및 각 변형예에서는, 전극 전위의 전압의 주기와 동기하여 직류 전압을 인가하는 제어 방법의 일례로서, 바이어스 파워의 전압의 주기와 동기하여 직류 전압을 인가하는 제어 방법에 대해 설명하였다. 그러나, 소스 파워의 전압의 주기와 동기하여 직류 전압을 인가해도 좋다. 바이어스 파워 또는 소스 파워의 전압의 주기와 동기하여 직류 전압 및 소스 파워의 전압 중 적어도 어느 하나를 인가해도 좋다.
- [0103] 이상에서는, 가변 직류 전원(115) 또는 가변 직류 전원(117)으로부터 처리 용기(10)의 디포지션 실드(11)에 인가하는 직류 전압에 대한 제어 방법을 설명하였으나, 이것에 한정되지 않는다. 예컨대, 고주파 전원[제1 고주파 전원(48)]으로부터 처리 용기(10)의 디포지션 실드(11)에 인가하는 고주파 전압에 대해서도 직류 전압에 대한 제어 방법과 동일하게 제어할 수 있다.
- [0104] 즉, 본 실시형태에 따른 플라즈마 처리 장치는, 처리 용기와, 처리 용기 내에서 피처리체를 배치하는 전극과, 처리 용기 내에 플라즈마를 공급하는 플라즈마 생성원과, 전극에 바이어스 파워를 공급하는 바이어스 전원과, 처리 용기 내의 플라즈마에 폭로되는 파트와, 바이어스 파워의 전압의 주파수와 동일한 주파수를 갖는 고주파 전압을 파트에 공급하는 고주파 전원과, 전극의 전위의 위상에 대해 미리 정해진 위상차를 발생시키도록 고주파 전압을 인가하는 제1 제어 순서를 포함하는 프로그램을 갖는 기억 매체와, 상기 기억 매체의 프로그램을 실행하는 제어부를 가져도 좋다. 미리 정해진 위상차는, $90^{\circ} \sim 270^{\circ}$ 여도 좋다.
- [0105] 또한, 바이어스 전원으로부터 출력되는 고주파 전압용의 제어 신호를 생성하고, 생성된 상기 제어 신호를 위상 시프트 회로에 송신하며, 위상 시프트 회로로부터 상기 에지 링에 고주파 전압을 공급해도 좋다.
- [0106] 또한, 예컨대, 직류 전압에 삼각파로 출력되는 전압을 합성하는 등, 직류 전압에 다른 전압을 합성한 전압을 가해도 좋다.
- [0107] 상기 프로그램은, CD-ROM, DVD 등의 가반성의 컴퓨터 판독 가능한 기억 매체에 수용된 상태로 미리 정해진 위치에 세팅되고, 제어부에 의해 판독되도록 해도 좋다.
- [0108] [변형예 1-4~1-6]
- [0109] 다음으로, 일 실시형태의 변형예 1-4~1-6에 따른 플라즈마 처리 장치(1)의 제어 방법에 대해, 도 11 내지 도 13을 참조하여 설명한다. 도 11은 일 실시형태의 변형예 1-4에 따른 제어 방법을 도시한 타이밍 차트이다. 도 12는 일 실시형태의 변형예 1-5에 따른 제어 방법을 도시한 타이밍 차트이다. 도 13은 일 실시형태의 변형예 1-6에 따른 제어 방법을 도시한 타이밍 차트이다.
- [0110] 도 11에 도시된 변형예 1-4에서는, 직류 전압은, LF 전압 또는 바이어스 파워의 1주기를 4준으로 나누고, 각 준에 따라 미리 정해진 값의 직류 전압으로 제어되어, 디포지션 실드(11)에 인가된다. 즉, 제1 제어 공정에 있어서 제1 준의 제1 상태와, 제2 준의 제2 상태와, 제3 준의 제3 상태와, 제4 준의 제4 상태를 이 순서로 1회 이상 반복한다. 이에 의해, 디포지션 실드(11)의 전위는, 4개의 상태(고정값)로 제어된다. 변형예 1-4에서는, 인접하는 준에 인가되는 전압은 상이한 값이며 일정한 값이다. 한편, 제1 제어 공정에서는, LF의 주파수는, 예컨대 $0.1 \text{ Hz} \sim 100 \text{ Hz}$ 여도 좋다.
- [0111] 도 12에 도시된 변형예 1-5에서는, 원하는 파형의 바이어스 파워를 사용한다. 바이어스 파워는, 이러한 바이어스 파워의 파형은, 원하는 파형(바이어스 파워)의 일례이다. 원하는 바이어스 파워는, 도 12에 도시된 바와 같이 임의의 파형이며, 그 1주기를 4준으로 나누고, 각 준에 따라 미리 정해진 값의 직류 전압이 디포지션 실드(11)에 인가된다. 즉, 제1 제어 공정에 있어서 제1 준의 제1 상태와, 제2 준의 제2 상태와, 제3 준의 제3 상태와, 제4 준의 제4 상태를 이 순서로 1회 이상 LF의 주기에 맞춰 반복한다. 이에 의해, 디포지션 실드(11)의 전위는, 4개의 상태(고정값)로 제어된다. 변형예 1-5에서는, 인접하는 준에 인가되는 전압은 상이한 값이며 일정한 값이다.
- [0112] 도 13에 도시된 변형예 1-6도, 변형예 1-5와 동일한 바이어스 파워의 1주기를 4준으로 나누고, 각 준에 따라 미리 정해진 값의 직류 전압이 디포지션 실드(11)에 인가된다. 제1 제어 공정에 있어서 제1 준의 제1 상태와, 제2 준의 제2 상태와, 제3 준의 제3 상태와, 제4 준의 제4 상태를 이 순서로 1회 이상 LF의 주기에 맞춰 반복한다.

이에 의해, 디포지션 실드(11)의 전위는, 4개의 상태(가변값을 포함함)로 제어된다. 도 13의 예에서는, 제1 존에서 인가되는 전압은, 시점으로부터 종점까지 전위가 경사지게 변화하는 가변값이다. 제2 존~제4 존에서 인가되는 전압은, 고정값이다. 제1 존에 나타내는 파형을 테일러드 파형이라고도 한다.

[0113] 이상으로 설명한 바와 같이, 바이어스 파워를 전극에 공급하는 바이어스 전원으로서 LF 전력을 공급하는 제1 고주파 전원(48) 대신에, 원하는 바이어스 파형의 바이어스 파워를 전극에 공급하는 전원을 가져도 좋다. 이 경우, 바이어스 파형의 바이어스 파워의 1주기를 복수의 존으로 분할하여 각 존에 따라, 직류 전압이, 제1 전압값을 갖는 제1 상태와, 제1 전압값과는 상이한 제2 전압값을 갖는 제2 상태와, 제2 전압값과는 상이한 제3 전압값을 갖는 제3 상태와, 제3 전압값과는 상이한 제4 전압값을 갖는 제4 상태를 주기적으로 반복하여, 전극의 전위의 각 주기 내의 부분 기간에 제1 전압값을 인가하고, 제1 상태와 제2 상태가 연속되도록 제2 전압값을 인가하며, 제2 상태와 제3 상태가 연속되도록 제3 전압값을 인가하고, 제3 상태와 제4 상태가 연속되도록 제2 전압값을 인가하는 제1 제어 순서를 포함하는 프로그램을 갖는 기억 매체를 가져도 좋다. 그리고, 제어부(200)는, 그 기억 매체의 프로그램을 실행해도 좋다. 이에 의해, 바이어스 파형의 1주기를 복수의 존으로 나누고, 존마다 고정 또는 가변의 전압을 인가하도록 제어함으로써, 이온의 충돌 에너지를 제어할 수 있다. 바이어스 파형의 1주기를 나누는 존수는 2 이상이면 된다. 이에 의해, 바이어스 파형의 1주기에 2 이상의 상태의 전압을 디포지션 실드(11) 등의 파트에 인가할 수 있다.

[0114] 원하는 바이어스 파형은, LF(RF), DC 펄스에 한하지 않는다. 원하는 바이어스 파형은, 도 12 및 도 13에 도시된 테일러드 파형을 포함하는 파형이어도 좋다. 바이어스 파형의 신호는, 발신기[도 3c의 프로세서(100) 참조]에서 생성하고, 생성된 신호를 증폭기로 증폭하여 임의의 파형의 파워를 공급하는 전원에 출력함으로써 생성할 수 있다. 전술한 바이어스 파워는, 원하는 바이어스 파형의 파워의 일레이다. 가변 직류 전원(115)은, 파트에 원하는 바이어스 파형의 전압을 공급하는 전원의 일레이다. 가변 직류 전원(115)을 대신하여 배치될 수 있는 교류 전원으로부터 파트에 원하는 바이어스 파형의 전압을 공급해도 좋다. 또한, 제1 고주파 전원(48)도 마찬가지로, 전극에 원하는 바이어스 파형의 파워를 공급하는 바이어스 전원의 일레이다. 배치대(16)에 제2 고주파 전원(90)과는 다른 RF 파워를 인가하는 RF 전원을 별도로 설치해도 좋다. 이 경우, 제2 고주파 전원(90) 및 RF 전원은, 원하는 바이어스 파형의 파워의 전압의 주파수와 동일 또는 상이한 주파수를 갖는 고주파 전압을 디포지션 실드(11) 등의 파트에 공급하는 전원의 일레이다.

[0115] 디포지션 실드(11)에 인가하는 전압은, 직류 전압을 온·오프할 뿐만이 아니라, 고주파 RF의 파워를 변경해도 좋고, 도 13의 디포지션 실드(11)의 전위에 나타내는 바와 같이 임의로 형성된 바이어스 파형을 인가해도 좋다. 직류 전압 및 고주파 RF의 파워를 제어하고, 또한 고주파 RF의 주파수를 변경해도 좋다. 디포지션 실드(11) 등의 파트에 인가하는 전압은, 프로세스 레시피에 대응하여 제어부(200)에 의해 제어해도 좋다.

[0116] [변형예 2-1~2-4]

[0117] 다음으로, 일 실시형태의 변형예 2-1~2-4에 따른 플라즈마 처리 장치(1)의 제어 방법에 대해 설명한다. 변형예 2-1~2-4에서는, 바이어스 파워와 직류 전압 중 어느 하나 또는 양방을 간헐적으로 정지하는 제어를 행한다. 도 14a 내지 도 14d는 일 실시형태의 변형예 2-1~2-4에 따른 제어 방법을 도시한 타이밍 차트이다.

[0118] 도 14a의 변형예 2-1에서는, 제1 제어 공정에 더하여, 직류 전압을, LF 전압에 의해 일레를 나타내는 주기적으로 변동하는 파라미터의 주기와 독립된 주기로 간헐적으로 정지하는 제2 제어 공정을 포함한다. 제1 제어 공정과 제2 제어 공정은 반복해서 실행된다.

[0119] 변형예 2-1에서는, LF 전압은, 제1 제어 공정 및 제2 제어 공정에 있어서 동일한 주기로 인가된다. 한편, DC 전압은, 제1 제어 공정에 있어서 제1 상태와 제2 상태를 교대로 1회 이상 반복하고, 제2 제어 공정에 있어서 제1 제어 공정 사이에서 간헐적으로 정지된다.

[0120] 제1 제어 공정 및 제2 제어 공정에서는, LF의 주파수는, 예컨대 0.1 Hz~100 kHz여도 좋다. 도 14a의 변형예 2-1 내지 도 14d의 변형예 2-4에서는, 처리 용기의 디포지션 실드(11)의 전위가 제1 상태가 되도록, 전극 전위를 일레로 하는 주기적으로 변동하는 파라미터가 정의 값을 포함하는 부분 기간에 직류 전압을 인가하고, 제2 상태를 제1 상태와 연속해서 인가한다. 직류 전압의 경우, 정의 값이며, 제1 상태의 제1 전압값이 제2 상태의 제2 전압값보다 높다.

[0121] 도 14a의 변형예 2-1 내지 도 14d의 변형예 2-4에서는, DC 전압의 제1 상태가 정의 전압값을 갖고, 제2 상태가 0이다. 한편, 직류 전압의 Duty비[=제4 상태/(제3 상태+제4 상태)]는, 1%~99%의 범위 내이면 된다.

[0122] 미리 정해진 고주파 전압(이하, 「RF 전압」이라고도 함)을 처리 용기의 디포지션 실드(11)에 공급해도 좋다.

이 경우, 제2 고주파 전원(90)으로부터, RF 전압을 처리 용기의 디포지션 실드(11)에 공급해도 좋고, 배치대(16)에 RF 전압을 인가하는 RF 전원을 별도로 설치해도 좋다. RF 전압은, 제1 상태의 제1 전압값이 제2 상태의 제2 전압값보다 높다.

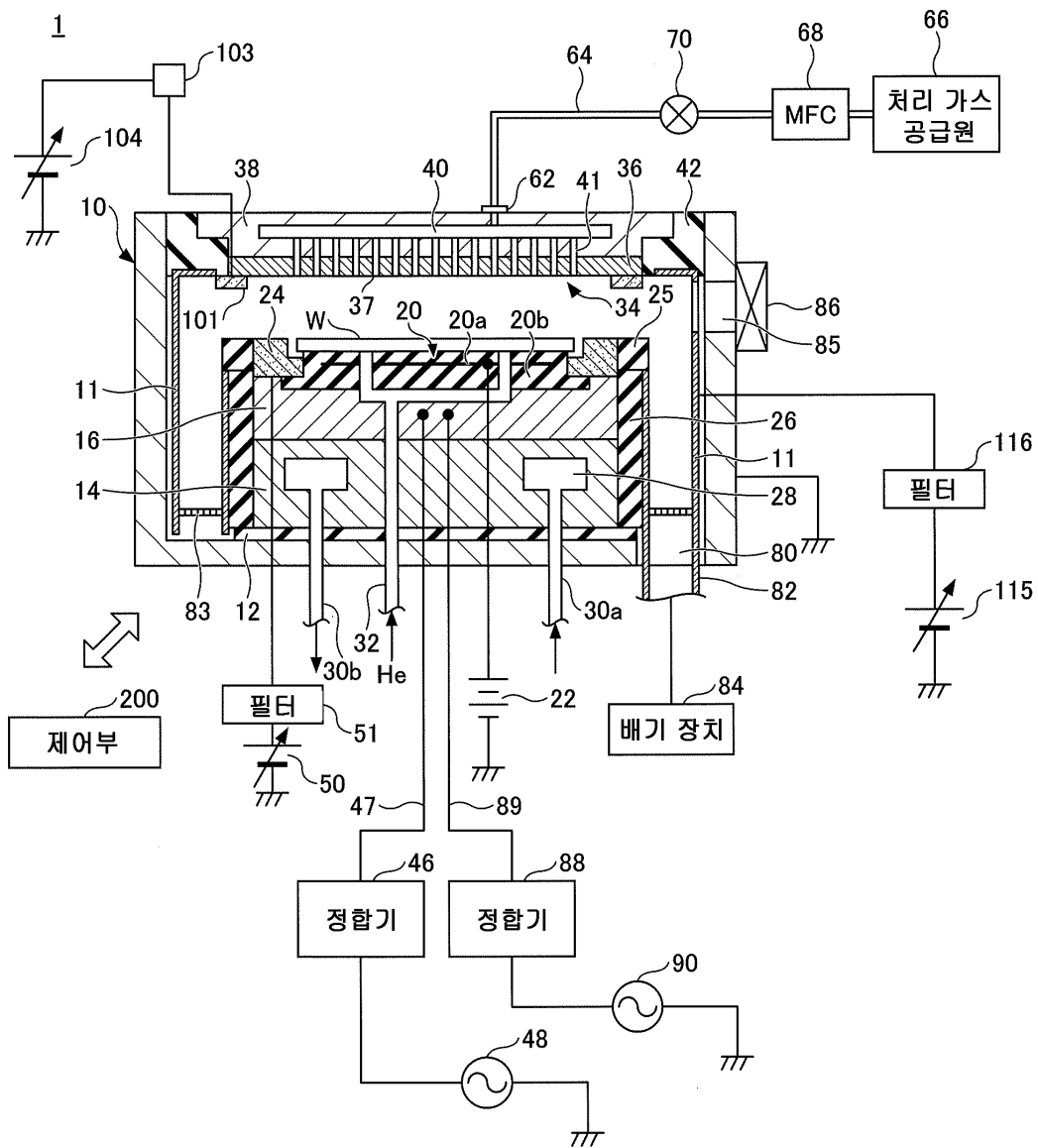
- [0123] 도 14a의 변형예 2-1에 있어서, 제1 제어 공정에 있어서의 LF 전압이 정인 타이밍에서 동기한 DC 전압이 제1 상태를 취하고, 0의 제2 상태와 반복되는 것이, 제3 상태의 일례이다. 제2 제어 공정에 있어서의 LF 전압의 주기와 독립된 DC 전압의 상태는, 제3 상태와는 상이한 제4 상태의 일례이다.
- [0124] 도 14b의 변형예 2-2에 따른 제어 방법은, 변형예 2-1과 동일한 제1 제어 공정에 더하여, 바이어스 파워를 DC 전압의 주기와는 독립된 주기로 간헐적으로 정지하는 제3 제어 공정을 포함한다. 제3 제어 공정에 있어서의 바이어스 파워의 상태는, 제4 상태의 일례이다.
- [0125] 변형예 2-2에서는, 제1 제어 공정과 제3 제어 공정이 반복해서 실행된다. 변형예 2-2에서는, 제3 제어 공정에 있어서의 DC 전압은, 제1 제어 공정과 동일한 주기로 제1 상태와 제2 상태가 반복된다.
- [0126] 한편, 제1 제어 공정에 있어서 LF의 주파수는, 예컨대 0.1 Hz~100 Hz여도 좋고, LF 전압의 Duty비[=제4 상태/(제3 상태+제4 상태)]는, 1%~90%의 범위 내이면 된다.
- [0127] 도 14c의 변형예 2-3에 따른 제어 방법은, 변형예 2-1과 동일한 제1 제어 공정에 더하여, 변형예 2-1의 제2 제어 공정의 DC의 제어와 변형예 2-2의 제3 제어 공정의 LF의 제어가 행해진다. 즉, 변형예 2-3에 있어서의 DC 전압 및 바이어스 파워의 양방을 간헐적으로 정지한 상태는, 제4 상태의 일례이다.
- [0128] 바이어스 파워를 간헐적으로 정지하는 주기와 DC 전압을 간헐적으로 정지하는 주기는 동기시켜도 좋다. 이 경우, DC 및 바이어스 파워를 간헐적으로 정지하는 주기는, 도 14c에 도시된 바와 같이 일치해도 좋고, 도 14d에 도시된 바와 같이, DC가 바이어스 파워보다 뒤로 어긋나 있어도 좋으며, DC가 바이어스 파워보다 앞으로 어긋나 있어도 좋다.
- [0129] 한편, 도 14a 내지 도 14d에서는, 제3 상태에 있어서, 바이어스 파워가 정인 일부의 타이밍에, DC 전압을 온하고 있으나, 이것에 한정되지 않는다. 또한, DC 전압을 주기적으로 온·오프하는 대신에, DC 전압을 정의 값이며 주기적으로 절대값이 High·Low가 되도록 제어해도 좋다.
- [0130] [변형예 3]
- [0131] 다음으로, 일 실시형태의 변형예 3에 따른 제어 방법에 대해, 도 15를 참조하여 설명한다. 도 11은 일 실시형태의 변형예 3에 따른 제어 방법을 도시한 타이밍 차트이다.
- [0132] 예컨대, 변형예 3에 따른 제어 방법에서는, 도 15에 도시된 바와 같이 DC 펄스가 배치대(16)에 인가된다. DC 펄스의 정의 값은, LF 전압의 정의 피크에 일치하고, DC 펄스의 부의 값은, LF 전압의 부의 피크에 일치한다.
- [0133] 이 경우, 변형예 3에 따른 제어 방법에서는, 정의 직류 전압 또는 고주파 전압은 제1 상태와 제2 상태를 주기적으로 반복하여, 제1 상태를, DC 펄스의 각 주기 내의 부분 기간에 인가하고, 제2 상태를 제1 상태와 연속해서 인가한다. 이에 의해서도, 웨이퍼(W)의 에지부의 홀의 타원 형상이나 틸팅의 발생을 방지할 수 있다.
- [0134] 예컨대, DC 펄스가 0 또는 정인 동안의 일부 또는 전부에 있어서 직류 전압은, 제1 상태의 제1 전압값으로 제어되고, DC 펄스가 부인 동안의 일부 또는 전부에 있어서 제2 상태의 제2 전압값은, 제1 상태의 제1 전압값보다 낮아지도록 제어해도 좋다. 이에 의하면, DC 펄스가 2치화되어 있고, 이에 따라 DC 전압을 2치화하여 제어하기 때문에, 제어가 용이해진다.
- [0135] [변형예 4-1, 4-2]
- [0136] 도 16a는 일 실시형태의 변형예 4-1에 따른 제어 방법을 도시한 타이밍 차트이다. 도 16b는 일 실시형태의 변형예 4-2에 따른 제어 방법을 도시한 타이밍 차트이다. 예컨대, 도 16a 및 도 16b에 도시된 변형예 4-1, 4-2에 따른 제어 방법에서는, 처리 용기의 디포지션 실드(11)의 전위가 제1 상태가 되도록, 전극 전위를 일례로 하는 주기적으로 변동하는 파라미터가 정의 값을 포함하는 부분 기간에 고주파 전압을 인가하고, 제2 상태를 제1 상태와 연속해서 인가한다. 도 16a에 도시된 변형예 4-1에서는, DC 전압의 제1 상태가, 정의 값이고 단계적으로 2개 이상의 제1 전압값을 갖는다. 이 경우에도 정의 전압은, 제1 상태의 제1 전압값이 제2 상태의 제2 전압값보다 높다.
- [0137] 고주파 전압을 인가하는 경우에는, 제1 상태의 제1 전압값이 제2 상태의 제2 전압값의 절대값보다 크다. 고주파

전압은, 제2 고주파 전원(90)으로부터 처리 용기의 디포지션 실드(11)에 공급해도 좋고, 고주파 전압을 인가하는 RF 전원을 별도로 설치해도 좋다.

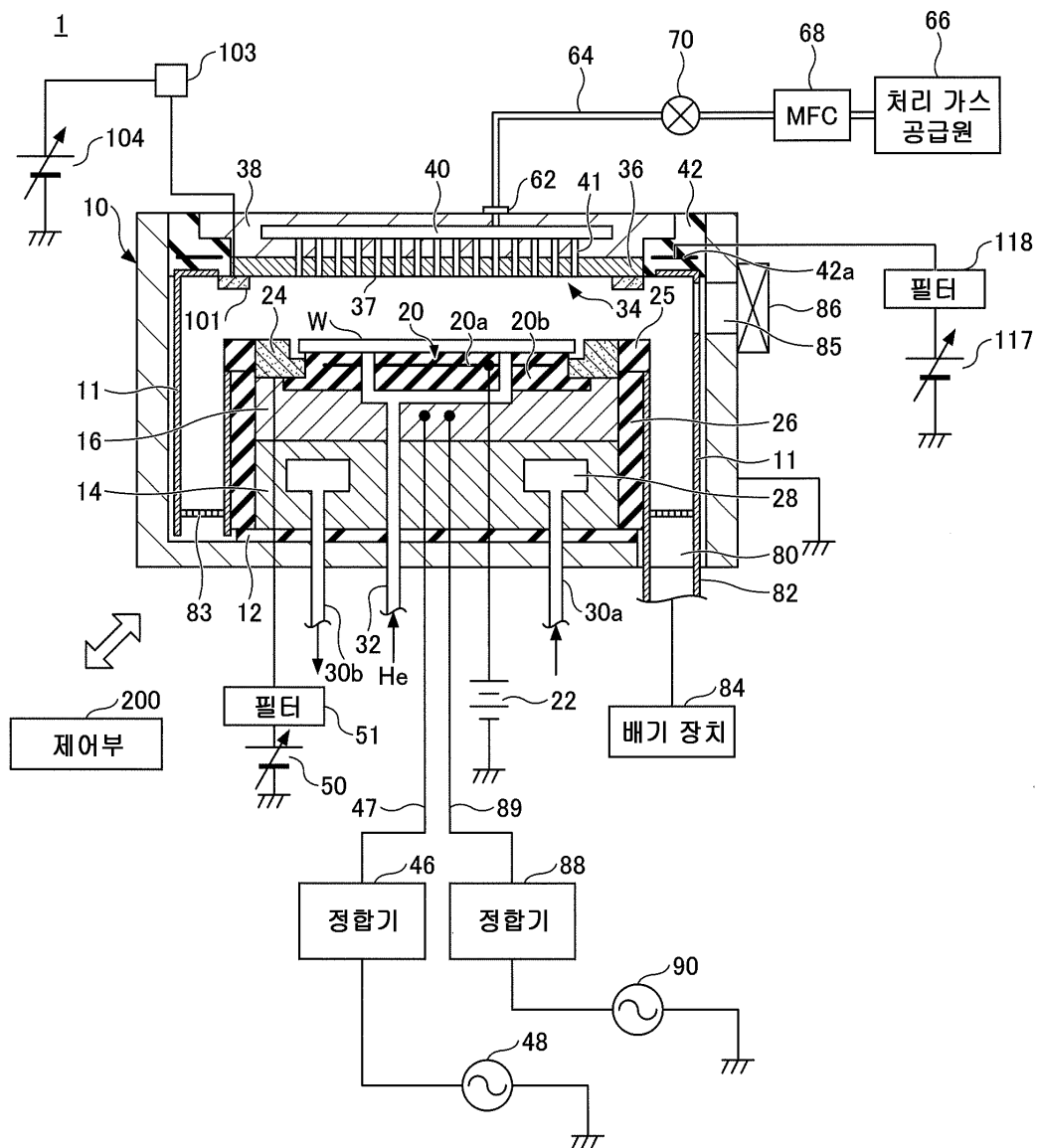
- [0138] 도 16b에 도시된 변형예 4-2에서는, 고주파 전압의 제1 상태가, 매끄럽게 2개 이상의 제1 전압값을 갖는다. 도 16a 및 도 16b의 어느 경우에도, 제1 상태와 제2 상태는 주기적으로 반복된다.
- [0139] 예컨대, 도 16a에 도시된 변형예 4-1에서는, 직류 전압의 제1 상태가, 정의 값이고 단계적으로 2개 이상의 제1 전압값을 갖는다. 이 경우에도, 제1 상태의 제1 전압값이 제2 상태의 제2 전압값보다 높다.
- [0140] (그 외)
- [0141] 제어부(200)의 제어에 대해 부기한다.
- [0142] (부기 1)
- [0143] 제어부(200)는, 상기 제1 상태의 기간에 소스 파워를 공급해도 좋다.
- [0144] (부기 2)
- [0145] 제1 상태의 기간은, 하부 전극 또는 상부 전극이 정의 피크가 되는 타이밍을 포함해도 좋다.
- [0146] (부기 3)
- [0147] 제어부(200)는, 상기 전극 전위가 정의 타이밍인 시간에 소스 파워 및 직류 전압 중 적어도 어느 하나를 공급해도 좋다.
- [0148] (부기 4)
- [0149] 제어부(200)는, 상기 전극 전위가 정인 타이밍으로부터 미리 정해진 시간 시프트시킨 시간에 소스 파워 및 직류 전압 중 적어도 어느 하나를 공급해도 좋다.
- [0150] (부기 5)
- [0151] 제어부(200)는, 상기 전극 전위가 정인 타이밍으로부터 미리 정해진 시간의 마진을 부가한 시간에 소스 파워 및 직류 전압 중 적어도 어느 하나를 공급해도 좋다.
- [0152] 이상, 제어 방법 및 플라스마 처리 장치를 상기 실시형태에 의해 설명하였으나, 본 개시에 따른 제어 방법 및 플라스마 처리 장치는 상기 실시형태에 한정되는 것은 아니며, 본 개시의 범위 내에서 여러 가지 변형 및 개량이 가능하다. 상기 복수의 실시형태에 기재된 사항은, 모순되지 않는 범위에서 조합할 수 있다. 또한, 일 실시 형태 및 복수의 변형예는, 모순되지 않는 범위에서 조합할 수 있다.
- [0153] 본 개시에 따른 플라스마 처리 장치는, CCP(Capacitively Coupled Plasma), ICP(Inductively Coupled Plasma), RLSA(Radial Line Slot Antenna), ECR(Electron Cyclotron Resonance Plasma), HWP(Helicon Wave Plasma)의 어느 타입에도 적용 가능하다.
- [0154] 상기 바이어스 파워보다 높은 주파수를 갖는 소스 파워를 플라스마 처리 공간에 공급하는 공정은, 플라스마를 생성하기 위한 플라스마 생성원이, 마이크로파원, 고주파 전원 등의 소스 파워를 플라스마 처리 공간에 공급함으로써 실행되어도 좋다.
- [0155] 본 명세서에서는, 피처리체의 일례로서 반도체 웨이퍼(W)를 들어 설명하였다. 그러나, 피처리체는, 이것에 한하지 않고, LCD(Liquid Crystal Display), FPD(Flat Panel Display)에 이용되는 각종 기판, CD 기판, 프린트 기판 등이어도 좋다.

도면

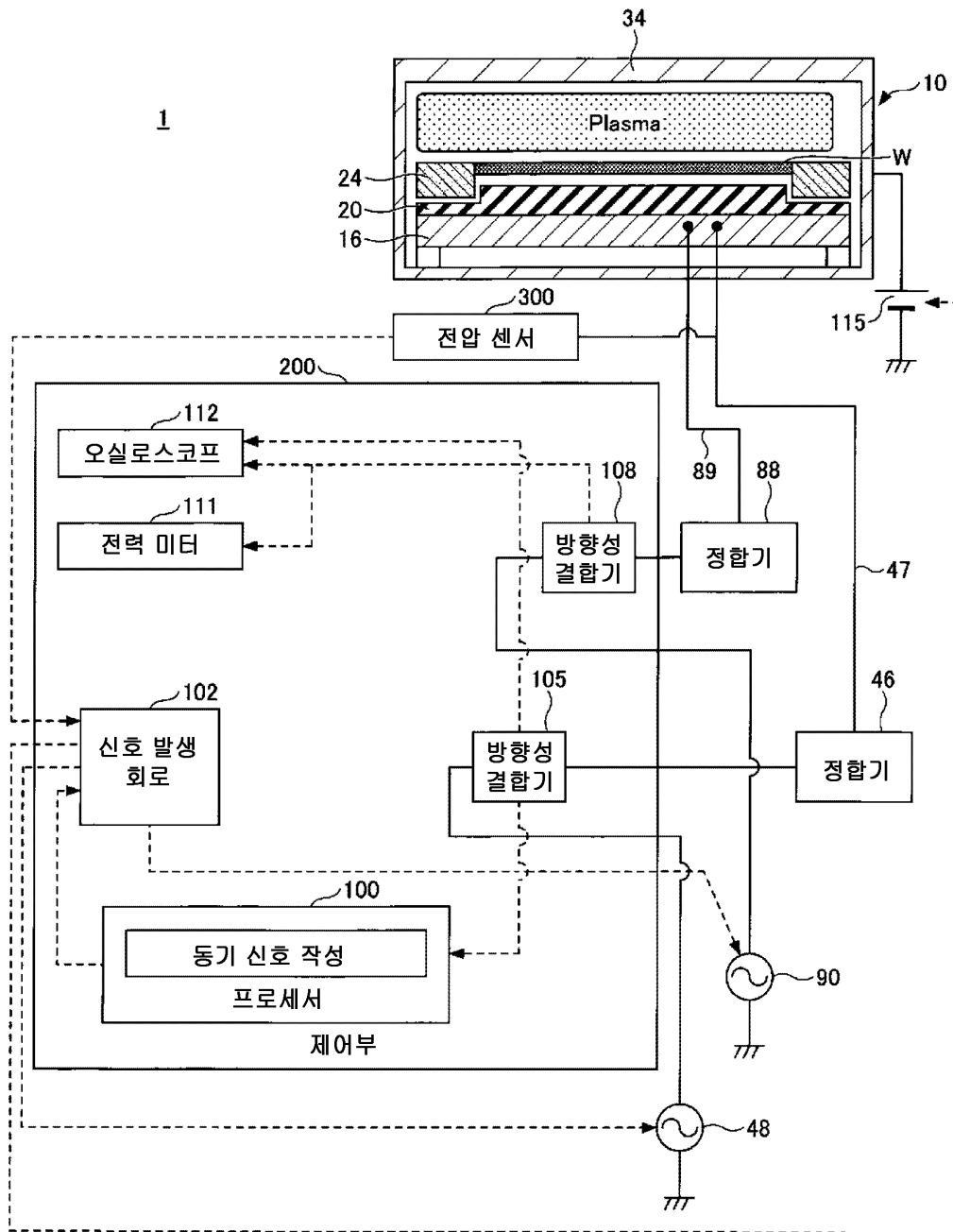
도면1a



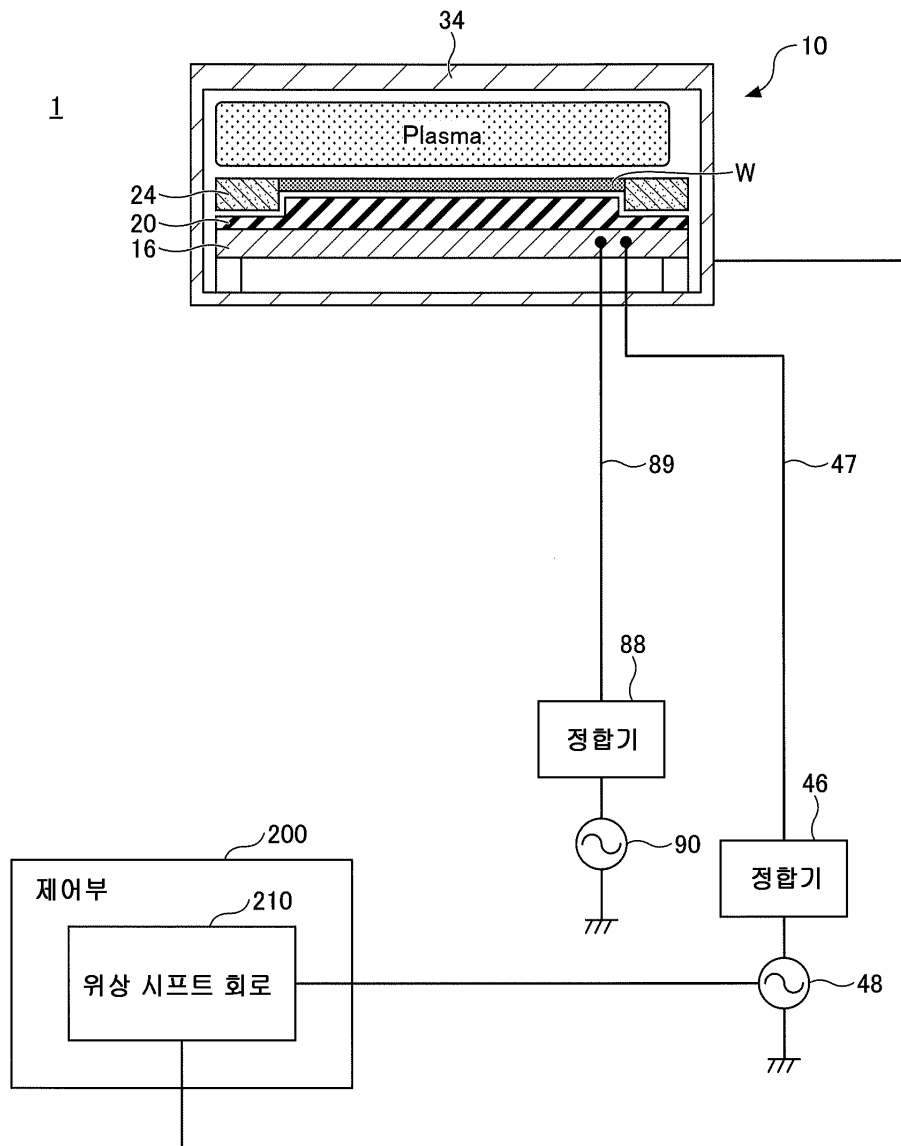
도면 1b



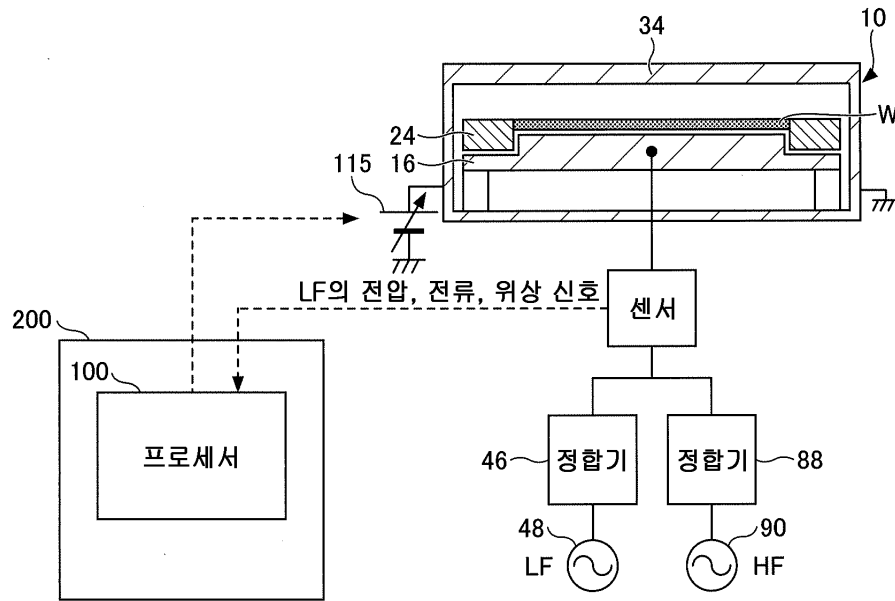
도면2



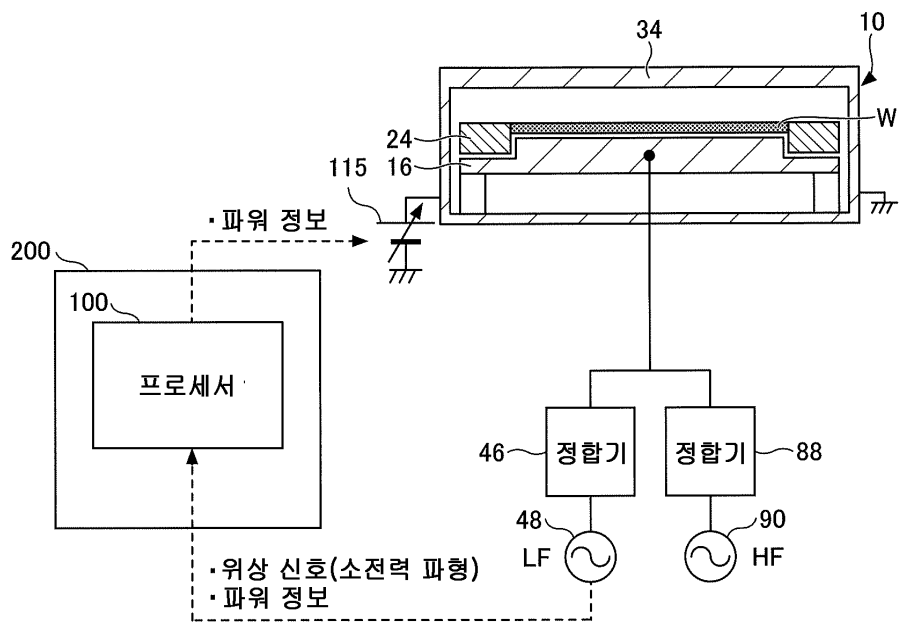
도면3a



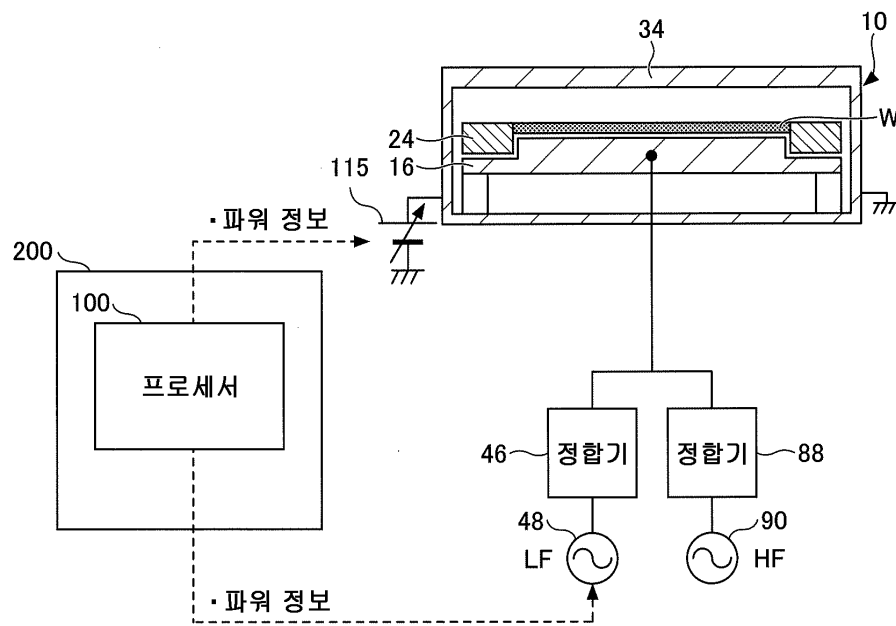
도면3b



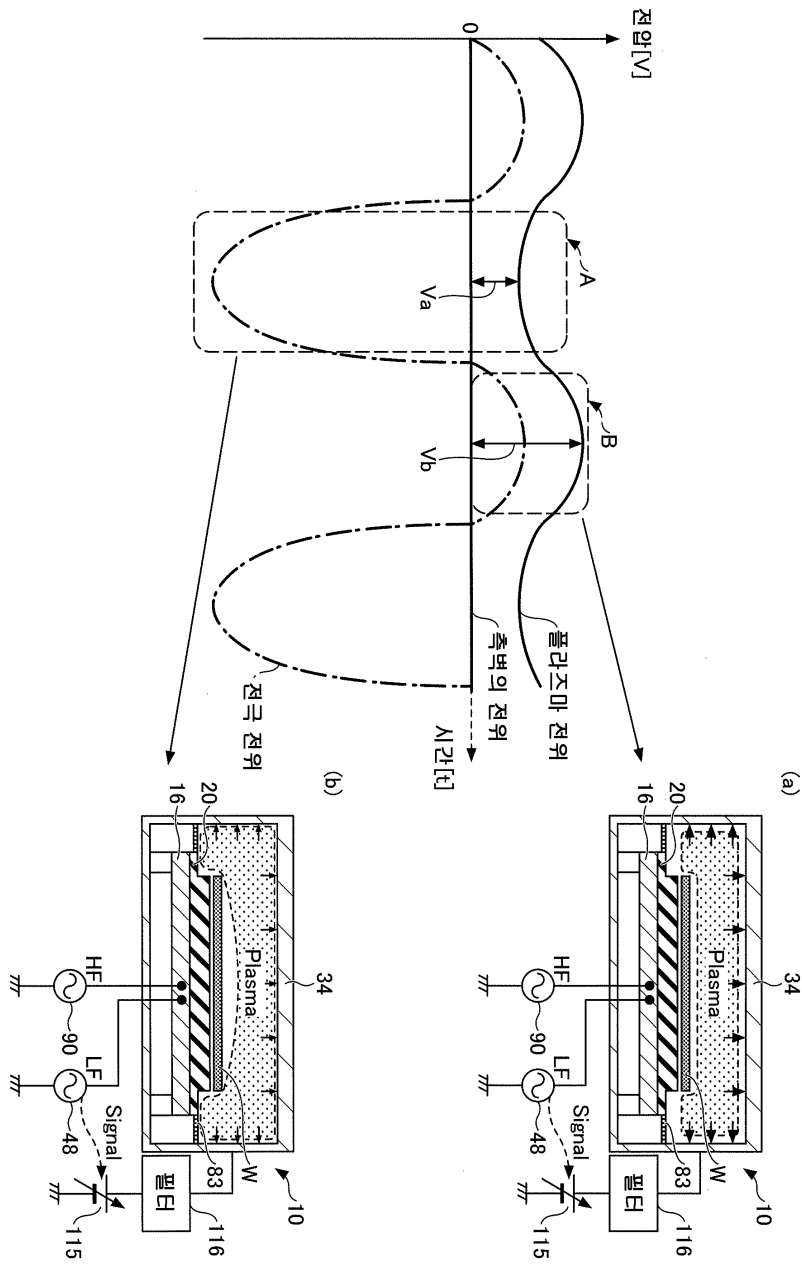
도면3c



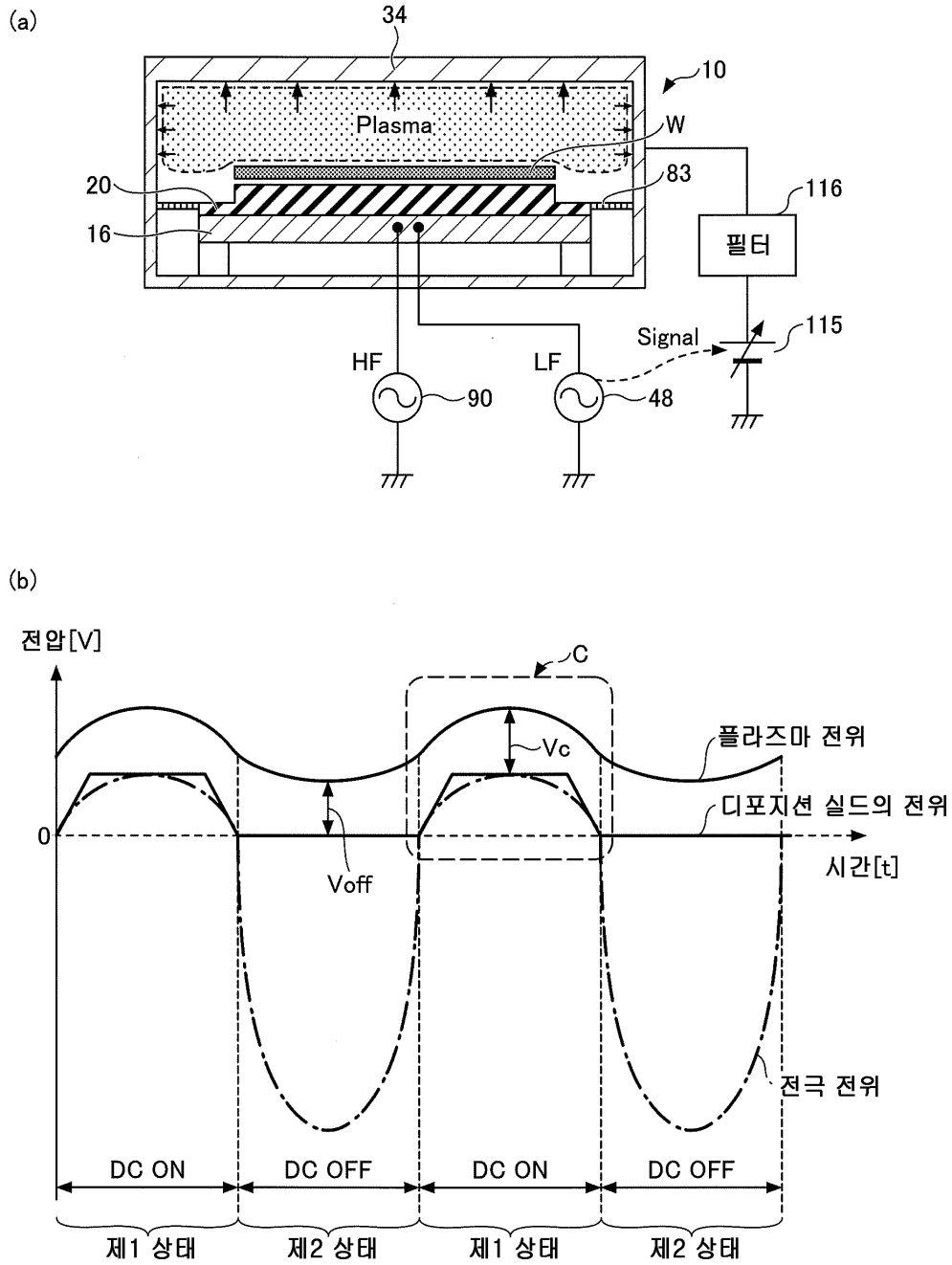
도면 3d



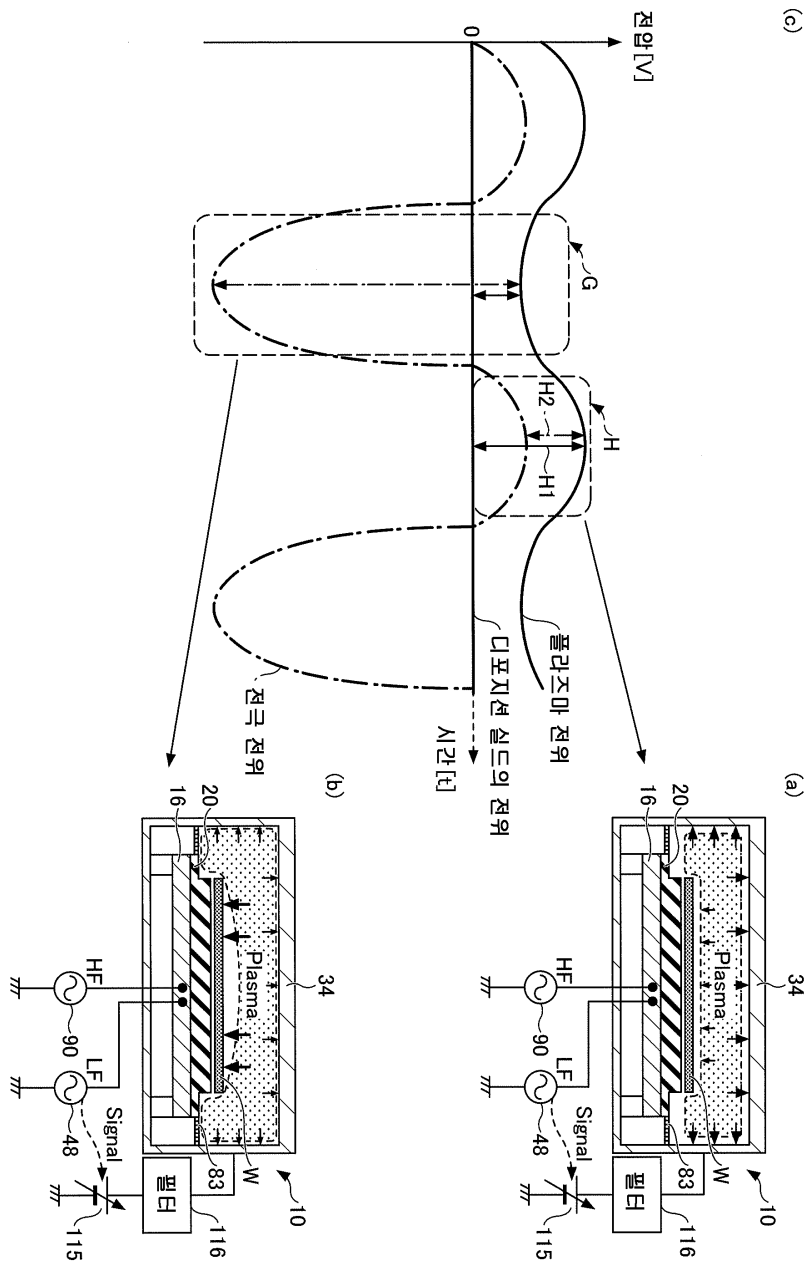
도면4



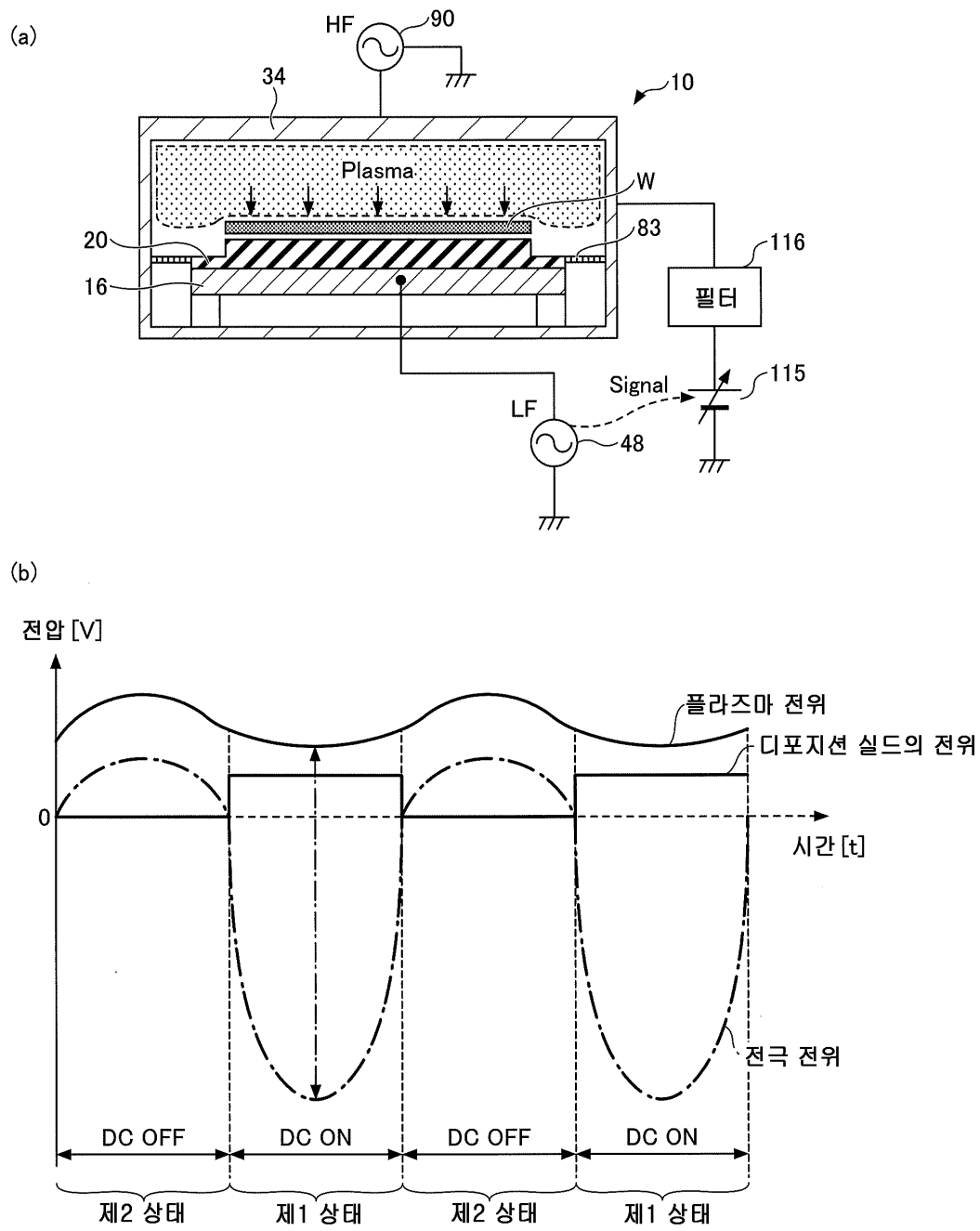
도면5



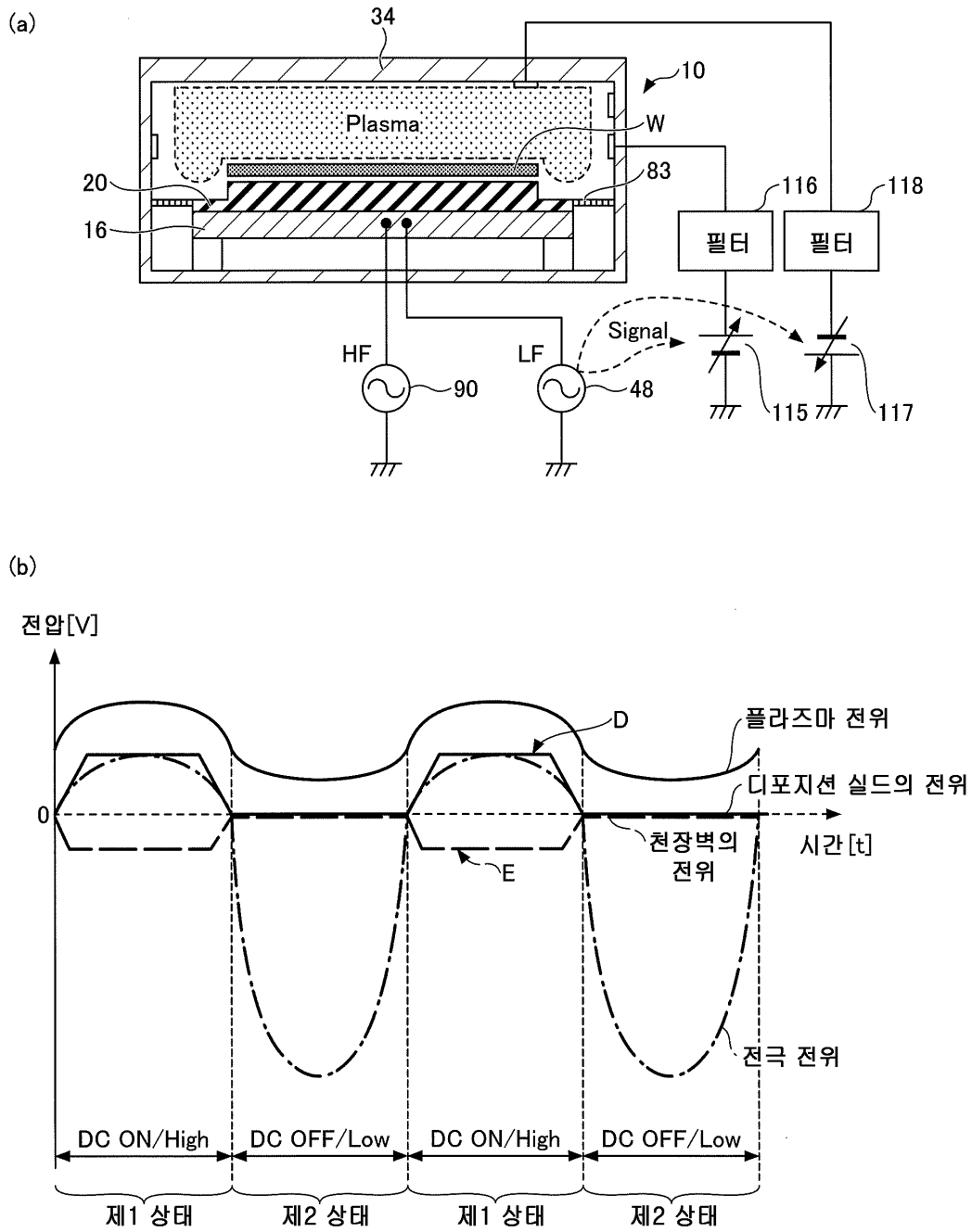
도면6



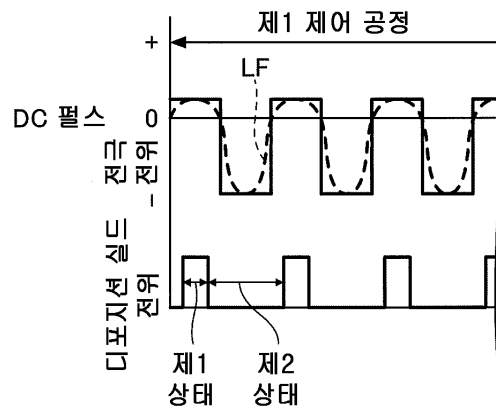
도면7



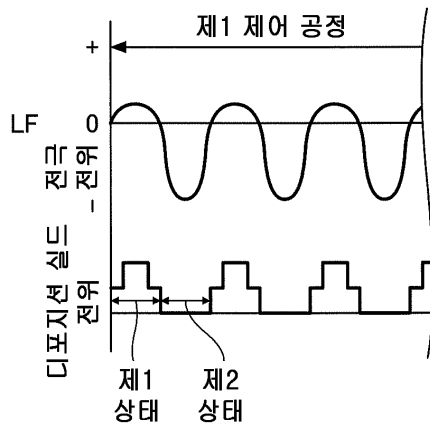
도면8



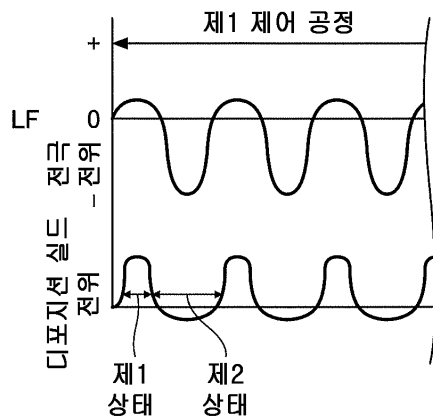
도면9



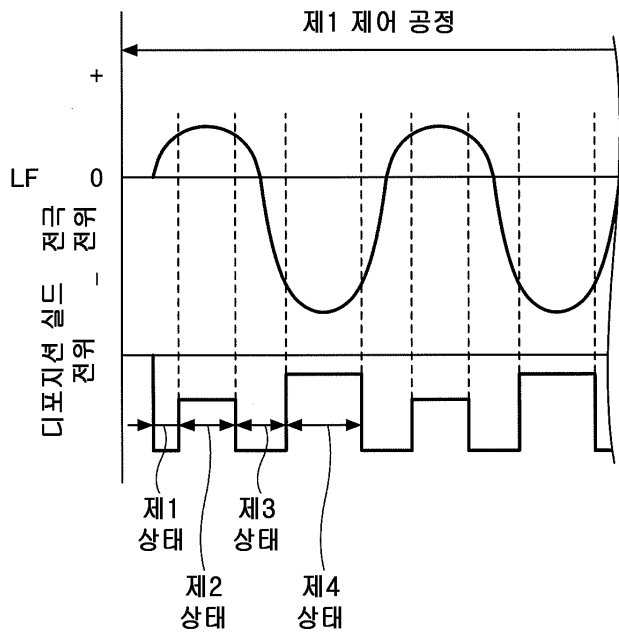
도면10a



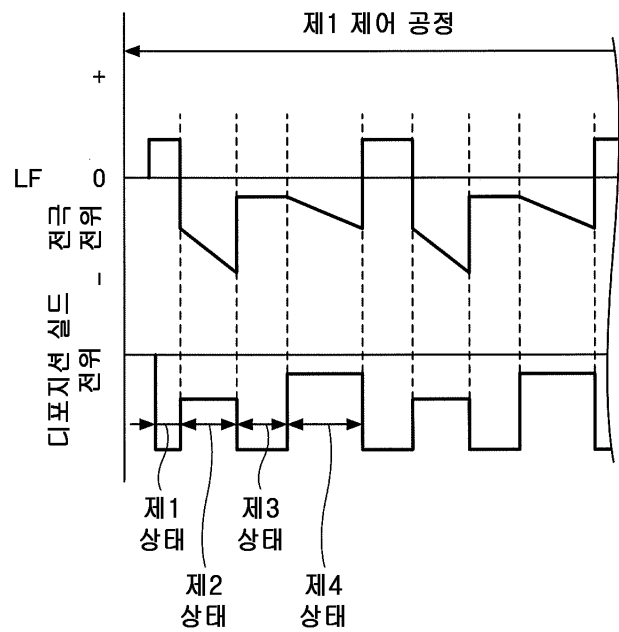
도면10b



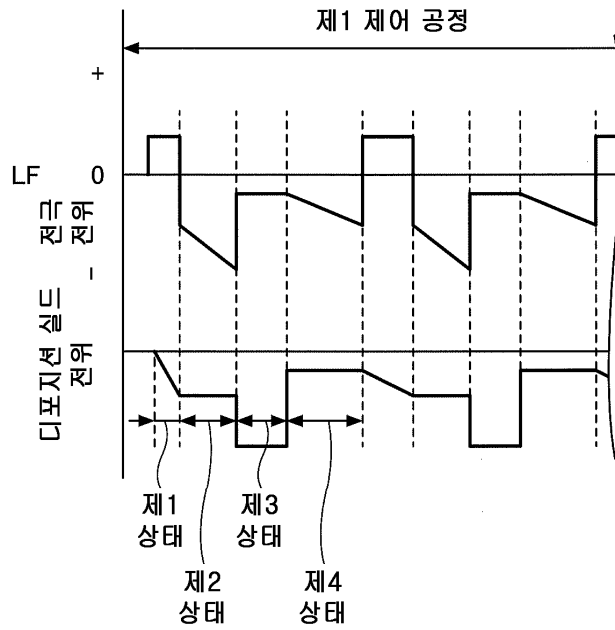
도면11



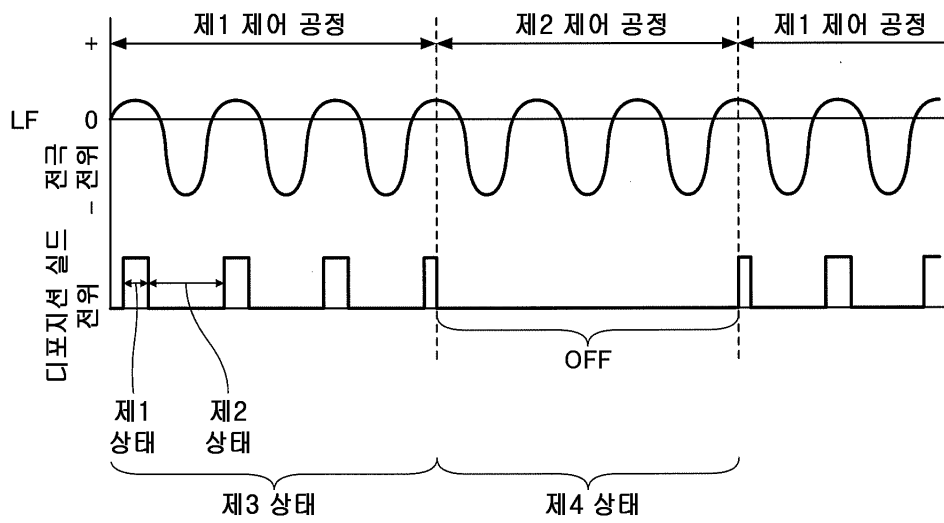
도면12



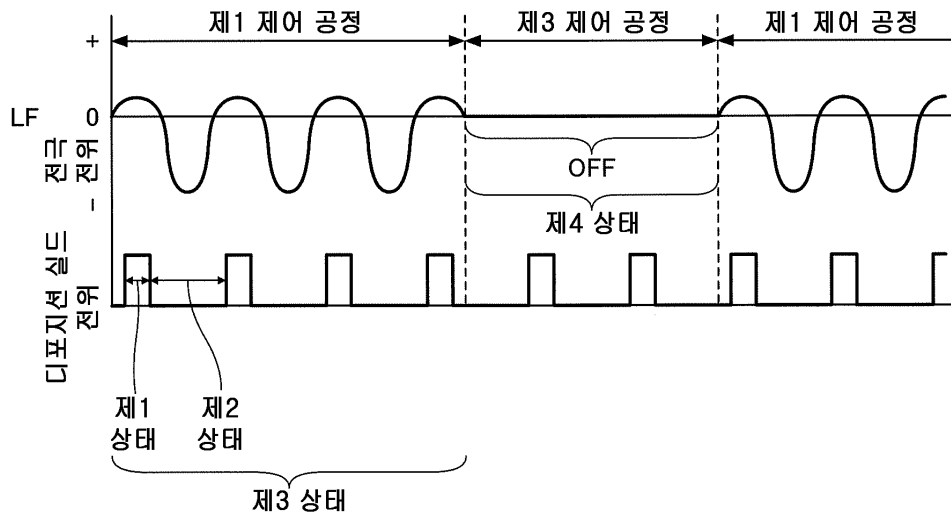
도면13



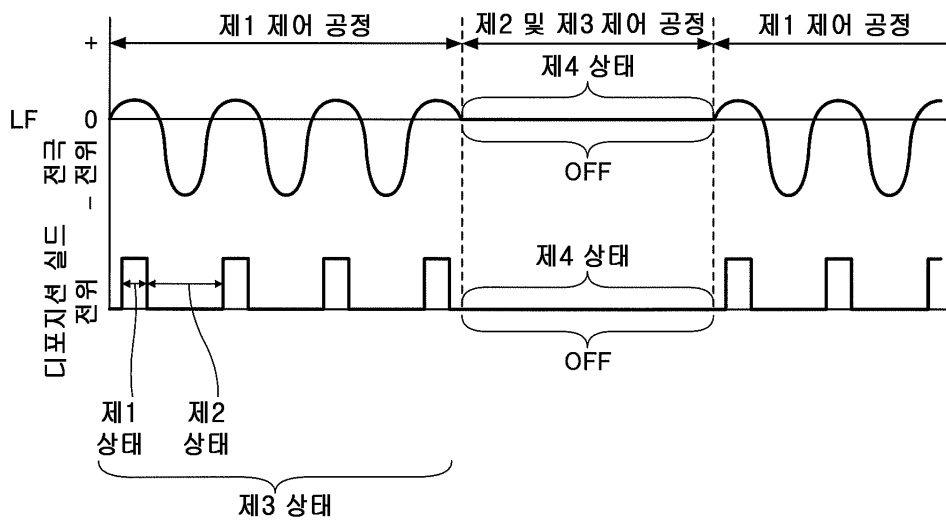
도면14a



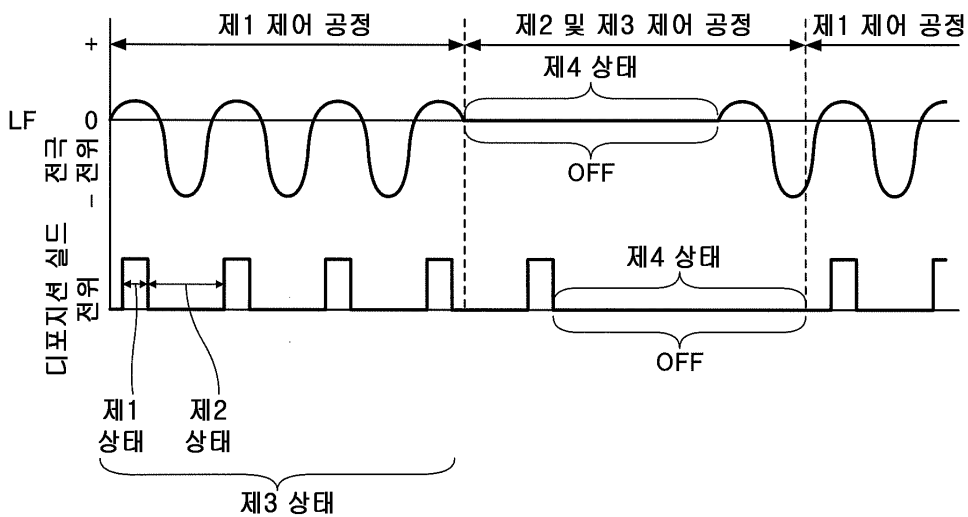
도면14b



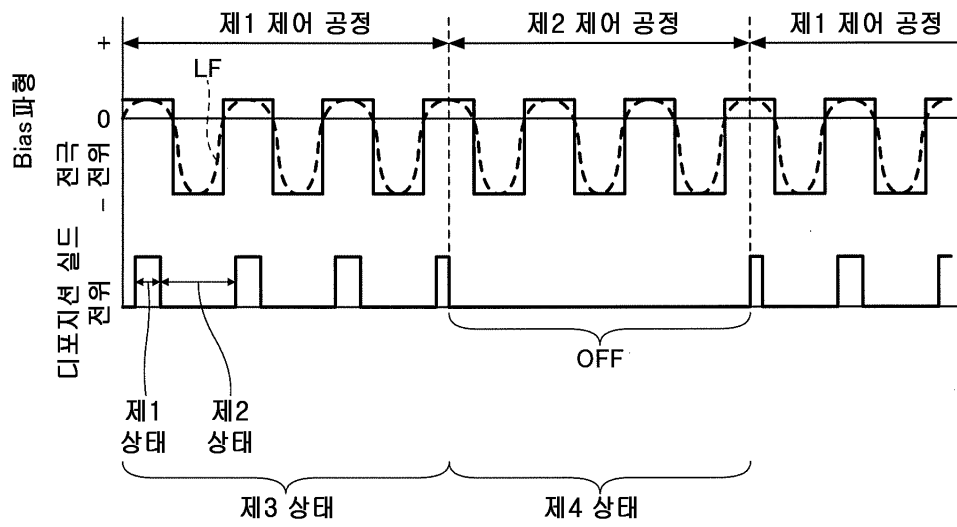
도면14c



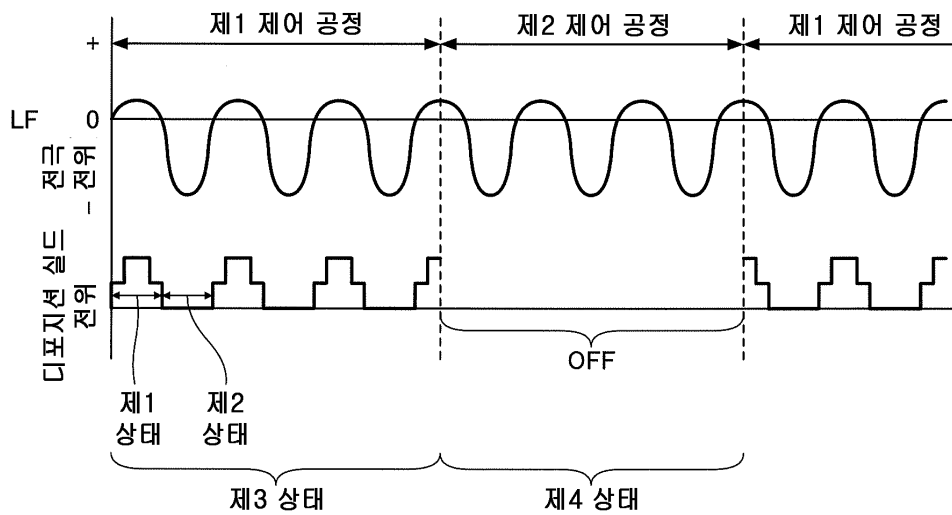
도면14d



도면15



도면16a



도면16b

