

(12) SOLICITUD INTERNACIONAL PUBLICADA EN VIRTUD DEL TRATADO DE COOPERACIÓN EN MATERIA DE PATENTES (PCT)

(19) Organización Mundial de la
Propiedad Intelectual
Oficina internacional



(10) Número de publicación internacional
WO 2018/158482 A1

(43) Fecha de publicación internacional
07 de septiembre de 2018 (07.09.2018) **WIPO | PCT**

(51) Clasificación internacional de patentes:
H04N 5/341 (2011.01) *H04N 19/48* (2014.01)

(21) Número de la solicitud internacional:
PCT/ES2018/070149

(22) Fecha de presentación internacional:
28 de febrero de 2018 (28.02.2018)

(25) Idioma de presentación: español

(26) Idioma de publicación: español

(30) Datos relativos a la prioridad:
P201730285 02 de marzo de 2017 (02.03.2017) ES

(71) Solicitantes: **CONSEJO SUPERIOR DE INVESTIGACIONES CIENTÍFICAS (CSIC)** [ES/ES]; C/ Serrano, nº 117, 28006 MADRID (ES). **UNIVERSIDAD DE SEVI-**

LLA [ES/ES]; Pabellon de Brasil - Pº de las Delicias, s/n, 41013 SEVILLA (ES).

(72) Inventores: **TREVISI, Marco**; INSTITUTO DE MICROELECTRONICA DE SEVILLA (IMSE,CNM), Avda. Americo Vespucio, s/n, ISLA DE LA CARTUJA, 41092 SEVILLA (ES). **CARMONA GALÁN, Ricardo**; Avda. Americo Vespucio, s/n, ISLA DE LA CARTUJA, 41092 SEVILLA (ES). **RODRÍGUEZ VÁZQUEZ, Ángel**; UNIVERSIDAD DE SEVILLA, Pabellon de Brasil - Pº de las Delicias, s/n, 41013 SEVILLA (ES).

(74) Mandatario: **PONS ARIÑO, Ángel**; Glorieta de Rubén Darío, 4, 28010 MADRID (ES).

(81) Estados designados (a menos que se indique otra cosa, para toda clase de protección nacional admisible): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,

(54) Title: IMAGE SENSOR

(54) Título: SENSOR DE IMÁGENES

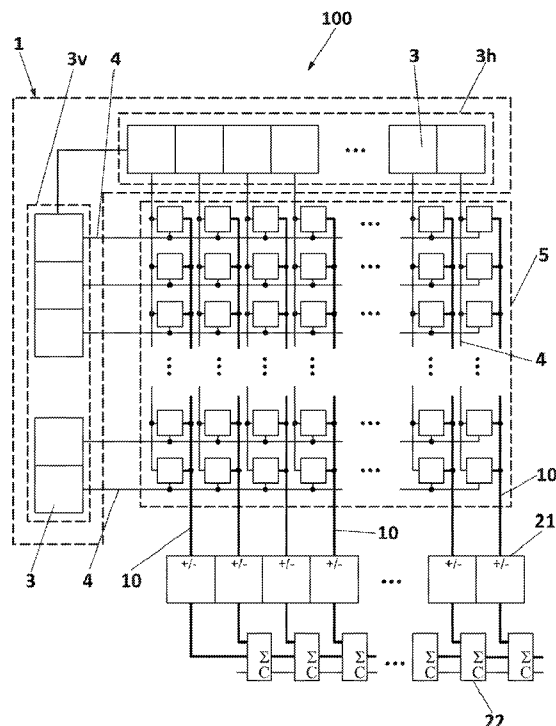


FIG. 1

(57) **Abstract:** The invention relates to an image sensor (100) with "on-chip" compressive sensing for capturing, understanding and transmitting entire images. More specifically, the invention relates to an image sensor (100) comprising: a pixel matrix (5) with rows and columns, for converting incident light into an electrical signal; a first circuit for generating a pseudo-random sequence of binary numbers, which selects the pixels to be compressed; second and third circuits for receiving the selection signal (4) for each pixel and, for each compressed pixel, generating pulse-frequency coding of the value of the pixel; and a fourth circuit which receives the pulse-frequency coding of the value of the pixel for each compressed pixel, in order to obtain a compressed digital signal for the entire image.

BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Estados designados (*a menos que se indique otra cosa, para toda clase de protección regional admisible*): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), euroasiática (AM, AZ, BY, KG, KZ, RU, TJ, TM), europea (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Publicada:

- *con informe de búsqueda internacional (Art. 21(3))*
- *antes de la expiración del plazo para modificar las reivindicaciones y para ser republicada si se reciben modificaciones (Regla 48.2(h))*

(57) Resumen: El objeto de la invención es un sensor de imágenes (100) con muestreo compresivo "on-chip" para la captura, comprensión y transmisión de imágenes completas. Más concretamente, este sensor de imágenes (100) que comprende una matriz de píxeles (5) con filas y columnas, para convertir la luz incidente en una señal eléctrica, un primer circuito, para generar una secuencia pseudo-aleatoria de números binarios que selecciona los píxeles a comprimir, un segundo y un tercer circuito para recibir la señal de selección (4) de cada pixel y generar para cada pixel comprimido una codificación en frecuencia de pulsos del valor del pixel, y un cuarto circuito que recibe la codificación en frecuencia de pulsos del valor del pixel de cada pixel comprimido, para obtener una señal digital comprimida de la imagen completa.

SENSOR DE IMÁGENES

DESCRIPCIÓN

5 OBJETO DE LA INVENCION

El objeto de la invención es un sensor de imágenes con muestreo compresivo “on-chip” para la captura y transmisión de imágenes completas comprimidas.

10 ANTECEDENTES DE LA INVENCION

Los sensores de imágenes comprenden una matriz de píxeles, con filas y columnas, en donde cada píxel a su vez comprende un elemento fotosensible, tal como un fotodiodo polarizado inversamente, para convertir la luz incidente en una señal eléctrica. El nivel de
15 iluminación que recibe cada píxel se determina integrando la corriente eléctrica producida por el elemento fotosensible, ya que el número de electrones generado durante la integración es proporcional a la cantidad de luz incidente.

Actualmente, los sensores de imágenes se dividen principalmente en dos grupos, sensores
20 CMOS (Complementary Metal Oxide Semiconductor) y sensores CCD (Charge Coupled Device). Generalmente, estos se diferencian entre sí porque el sensor CMOS comprende un amplificador de la señal eléctrica para cada elemento fotosensible, mientras que el sensor CCD envía la señal eléctrica producida por cada elemento fotosensible al exterior del píxel para ser amplificada.

25 Ambos tipos de sensores de imágenes digitalizan la señal eléctrica generada por los elementos fotosensibles y la transmiten a memorias, generalmente off-chip, es decir memorias que no forman parte del sensor de imágenes. En estas memorias es donde se almacenan las imágenes en forma de datos digitales. Habitualmente, para disminuir la
30 cantidad de datos almacenados estos datos digitales son comprimidos generando una imagen comprimida de menor tamaño y almacenada en dicha memoria.

Estas imágenes comprimidas requieren un menor ancho de banda a la hora de ser transmitidas a expensas de un esfuerzo computacional para su reconstrucción. Debido a
35 este menor ancho de banda, actualmente diferentes métodos de compresión se aplican en fotografía, tomografía, resonancia magnética y radioastronomía, con el fin de obtener la

máxima información en las imágenes comprimidas y por tanto de menor tamaño.

Los métodos más comunes que se utilizan para comprimir estas señales eléctricas digitalizadas y obtener las imágenes comprimidas presentan una serie de inconvenientes.

5 Entre estos inconvenientes se encuentra un tiempo elevado para adquirir la imagen digitalizada completa debido a que es necesario un elevado número de muestras de la imagen digitalizada, un consumo eléctrico elevado de los convertidores analógico/digital que digitalizan la imagen y una complejidad elevada del propio método de compresión que puede llegar a necesitar de un procesador completamente dedicado a implementar dicha compresión.

Actualmente, con tal de reducir estos inconvenientes se ha comenzado a implementar en sensores de imágenes técnicas de muestreo compresivo, obteniendo los primeros sensores de imágenes con muestreo compresivo. La característica principal de las técnicas de muestreo compresivo está contenida en la siguiente ecuación:

$$y=\Phi\Psi\alpha \quad (1)$$

donde “y” son las muestras de la señal eléctrica comprimidas, “ Φ ” es la estrategia de compresión, “ Ψ ” es el diccionario de dispersión (“sparsification”), y “ α ” son los coeficientes de la señal eléctrica original.

El requisito fundamental para un muestreo compresivo exitoso es que la señal α sea suficientemente dispersa (“sparse”). Una señal dispersa es la que tiene un pequeño número de componentes distintos de cero en comparación con su longitud total. Esta propiedad puede darse bien en el dominio original o bien con respecto a otra base. Por ejemplo, es posible expresar una imagen, en el dominio de Fourier, o en forma de wavelets. La estrategia de compresión Φ es el método mediante el cual se forman combinaciones lineales de los coeficientes de la señal expresada en un dominio en el cual resulta especialmente dispersa. El diccionario de dispersión Ψ es una matriz que multiplicada por una señal original devuelve un vector que contiene los coeficientes de la transformación de la señal original de dicho dominio.

Una aplicación del muestreo compresivo en sensores de imágenes es la implementación de una estrategia compresiva Φ dentro del propio sensor, de modo que cada una de las muestras obtenidas sea la combinación lineal de un grupo de píxeles de la imagen original.

Para incorporar esta estrategia compresiva en el sensor de imágenes existen en la actualidad dos metodologías: seleccionar los elementos de Φ de una distribución aleatoria, o bien reorganizar de forma aleatoria las filas de una matriz que constituya una base ortonormal incoherente. Cada uno de estos métodos resulta en una implementación física diferente. Hasta la fecha, el uso de una base ortonormal incoherente está detrás de las intervenciones en los elementos ópticos del sensor, mientras que el uso de distribuciones aleatorias se ha utilizado para diseñar elementos ópticos o electrónicos específicos para la implementación de la estrategia de compresión.

Un ejemplo de sensor de imágenes con muestreo compresivo realizado por elementos ópticos es la cámara de un solo píxel descrita en "An Architecture for Compressive Imaging" por M. B. Wakin, et al., en donde se describe un primer intento de implementación de una estrategia de muestreo compresivo. Más concretamente, la luz se proyecta sobre una matriz de micro-espejos cuya posición está controlada por un patrón pseudo-aleatorio. Los espejos seleccionados proyectan la intensidad luminosa sobre un fotosensor que integra todas las contribuciones resultando en una muestra comprimida consistente en la combinación lineal de las intensidades luminosas incidentes en todos los micro-espejos seleccionados por el patrón.

Sin embargo, los de sensor de imágenes con muestreo compresivo por elementos ópticos presentan un coste muy elevado de producción debido a que requieren dispositivos micro-electromecánicos, tal como micro-espejos que son muy caros de fabricar. Otra desventaja, es que estas partes son móviles con lo cual requiere de actuadores de alta precisión que consumen electricidad y ocupan un espacio importante en el sensor. Adicionalmente, al haber partes móviles requieren un mantenimiento preventivo de estas para asegurar el correcto funcionamiento.

Debido a esto, se han desarrollaron sensores de imágenes con muestreo compresivo realizado por elementos electrónicos. El primero de estos sensores de imágenes fue descrito por en V. Majidzadeh et al en "A (256x256) Pixel 76.7mW CMOS Imager/Compressor Based on Real-Time In-Pixel Compressive Sensing". Este sensor de imágenes comprende un píxel en modo de corriente y elementos de selección in-pixel, y mediante una técnica de codificación bidimensional programable garantiza la aleatoriedad de los coeficientes utilizados en las sucesivas muestras. Estos patrones aleatorios se generan utilizando una fuente externa y se distribuyen a cada píxel mediante el uso de registros de desplazamiento. Las corrientes generadas por todos los píxeles que

contribuyen a la muestra se agregan con un amplificador de transimpedancia. A continuación la muestra es digitalizada mediante un convertidor de 11 bits. Esto produce una pérdida de información debido a la baja resolución de la cuantización realizada durante el procesamiento de la imagen.

5

Otro ejemplo de sensor de imágenes con muestreo compresivo por medios electrónicos es descrito por Y. Oike et al. en "CMOS Image Sensor With Per-Column $\Sigma\Delta$ ADC and Programmable Compressed Sensing (DOI: 10.1109/JSSC.2012.2214851)" donde emplea un modulador $\Sigma\Delta$ por columna. La selección de los bloques de píxeles y las columnas se realiza mediante un generador de patrones externo. La estrategia de compresión se realiza a bloques de 16×16 píxeles. Para hacer la suma de las contribuciones dentro de cada bloque se realiza un promediado, lo que resulta en una pérdida de resolución y una reconstrucción posterior más pobre de la imagen comprimida.

10

15

También es conocido otro de sensor de imágenes con muestreo compresivo que opera sobre sub-imágenes, tal y como se describe en "A Low Power CMOS Imager Based on Distributed Compressed Sensing (DOI: 10.1109/VLSID.2014.99)" por B. Kaliannan, et al. Este sensor de imágenes opera en bloques de 8×8 píxeles. Más concretamente, el muestreo del bloque se realiza de acuerdo a una secuencia binaria pseudo-aleatoria que está almacenada en un chip. La combinación lineal se realiza mediante el promediado de los píxeles seleccionados. Con el fin de reducir el rango dinámico necesario para la suma de contribuciones, los píxeles son seleccionados mediante una matriz de Rademacher, de modo que hay contribuciones positivas y negativas. Estas últimas se obtienen cambiando la polaridad de los condensadores empleados para realizar el promediado mediante redistribución de carga.

20

25

Cabe destacar que la solución óptima para el problema de la reconstrucción de una imagen a partir de las muestras comprimidas se obtiene cuando cada una de estas muestras ha sido obtenida mediante la combinación lineal de todos los píxeles de la imagen multiplicados cada uno de ellos por un peso aleatorio. Actualmente, las estrategias implementadas son una simplificación de este procedimiento que desemboca en una reconstrucción sub-óptima. Habitualmente dicha reconstrucción se realiza mediante métodos de reconstrucción tal como el algoritmo de Nesterov que es un método de reconstrucción de imágenes basado en la aceleración del método de gradiente descendente o algoritmo del descenso rápido.

30

35

Adicionalmente, también estos sensores de imagen con muestreo compresión están limitados en la práctica por la necesidad de compartir la estrategia de compresión entre el sensor de imagen y los mecanismos de reconstrucción de la imagen. Para ello es necesario generar dicha estrategia en el sensor y retransmitirla a los mecanismos de reconstrucción, o bien tenerla almacenada de antemano. En ambos casos, las limitaciones prácticas de la implementación conducen a la aplicación de las estrategias de compresión a bloques de píxeles de tamaño reducido, resultando en una reconstrucción sub-óptima

Otro problema recurrente en la aplicación de estrategias de muestreo compresivo a una matriz de píxeles es el rango dinámico de las muestras compresivas. Formalmente el rango dinámico de las muestras compresivas necesario será tantas veces mayor que el rango dinámico de una muestra original como píxeles contenga la imagen. Es decir ya que una muestra compresiva se obtiene a partir de la combinación lineal de los valores de los píxeles, es bastante habitual que el valor de una muestra compresiva sea más grande que el valor de un único píxel, pero no se puede descartar que la muestra compresiva sea muy pequeña, entonces el rango dinámico que necesitamos para expresar una muestra compresiva (comprimida) es bastante mayor que el que necesitamos para expresar un único píxel.

En la práctica esto significa que para representar las muestras comprimidas correspondientes a la imagen completa necesitaríamos demasiados recursos. Debido a esto, actualmente se trabaja con bloques de la imagen, cuyas muestras comprimidas cubren un rango dinámico más asequible.

DESCRIPCIÓN DE LA INVENCION

La presente invención describe un sensor de imágenes con muestreo compresivo que comprende una matriz de píxeles con filas y columnas, en donde cada píxel a su vez comprende un elemento fotosensible para convertir la luz incidente en una señal eléctrica. Más concretamente, el sensor de imágenes comprende:

- un bus de columna para cada columna de la matriz de píxeles, en donde cada bus de columna está vinculado con todos los píxeles de su correspondiente columna, y en donde cada bus de columna a su vez comprende dos líneas de transmisión de pulsos, una para pulsos positivos y otra para pulsos negativos,
- un primer circuito, para generar una secuencia pseudo-aleatoria de números binarios, que comprende respectivamente un elemento vertical y un elemento

horizontal, por cada fila y columna de la matriz de píxeles; en donde los elementos verticales y horizontales están conectados entre sí en anillo, cada elemento vertical está vinculado con todos los píxeles de su correspondiente fila, cada elemento horizontal está vinculado con todos los píxeles de su correspondiente columna; y cada elemento vertical y horizontal genera una señal de selección de píxeles, que selecciona los píxeles que contribuyen a la compresión,

- un segundo circuito que recibe la señal de selección de píxeles para establecer por cual línea de transmisión de pulsos, positiva o negativa, se transmite la contribución de cada pixel,
- un tercer circuito para generar en cada pixel una codificación en frecuencia de pulsos del valor del pixel y transmitirla a la línea de transmisión seleccionada por el segundo circuito de su bus de columna correspondiente, y
- un cuarto circuito vinculado con al menos el tercer circuito, a través de un bus de columna, para cada columna de la matriz de píxeles para recibir la codificación en frecuencia de pulsos del valor del pixel de cada pixel comprimido, para obtener una señal digital comprimida de la imagen completa.

Dicho primer circuito es un circuito digital que implementa un autómata celular de clase III para generar, a partir de una semilla inicial, la secuencia pseudo-aleatoria de números binarios.

De este modo, las filas y columnas de la matriz de píxeles se seleccionan de manera pseudo-aleatoria, sin necesidad de almacenar nada más allá de la semilla inicial, y sin necesidad de retransmitir la secuencia pseudo-aleatoria. Esto es debido a que esta secuencia pseudo-aleatoria se reproduce en un dispositivo de descompresión mediante un circuito digital similar que partirá desde la misma semilla.

En la presente descripción se considera como un autómata celular a un modelo matemático de un sistema dinámico que evoluciona y que genera patrones complejos pseudo-aleatorios a partir de una regla lógica. Este autómata celular comprende células que están implementadas por electrónica digital y vinculadas entre sí. A lo largo de la descripción también nos referimos al autómata celular como el primer circuito o circuito digital que lo implementa, así como a las células o como la electrónica digital que las implementa.

Cada elemento del primer circuito es un elemento digital, a modo de célula del autómata celular, que comprende tres entradas: L, C, R y una salida de estado actual S, en donde dicha salida de estado actual S se realimenta a través de la entrada C y se transmite a las dos células vecinas anterior y posterior a través de sus entradas R y L respectivamente para que el autómata celular de clase III que siga la regla 30.

Al presentar una topología de conexión en anillo, preferentemente la célula vecina anterior de la primera célula de la columna es la última célula de la fila y la célula vecina posterior de la última célula de la fila es la última célula de la columna.

10

Más concretamente cada elemento digital, o célula, comprende:

- una puerta OR que recibe las entradas C y L,
- una primera puerta XOR que recibe la salida de la puerta OR y la entrada R, y cuya salida es igual al próximo estado NS de la célula, y
- un flip-flop tipo D que recibe la salida de la puerta XOR y una entrada de reloj CLK; y cuya salida, que es la señal de selección de pixel, no pasará a ser igual al próximo estado NS hasta el siguiente flanco del reloj CLK.

15

De este modo, la regla lógica, concretamente la regla 30, relaciona el próximo estado de cada una de las células con su estado actual y los estados actuales de sus células vecinas más próximas para cada ciclo de reloj, resultando en una tabla de verdad fácilmente obtenible a partir de la semilla inicial, y por tanto es posible descomprimir la imagen comprimida mediante mecanismos de reconstrucción que invierten la regla lógica aplicada.

20

Preferentemente, el reloj es una señal eléctrica externa a la matriz de pixeles que en cada ciclo reloj permite al sensor de imágenes generar una nueva muestra comprimida. Concretamente una FPGA ("Field Programmable Gate Array") previamente programada para generar esta señal, o un temporizador IC 555.

25

Preferentemente, cada elemento fotosensible es un fotodiodo y el tercer circuito para cada fotodiodo comprende:

- un primer transistor,
- un segundo transistor,
- un nudo vinculado con el fotodiodo para recibir la corriente fotogenerada en el fotodiodo,

30

35

- un amplificador operacional que comprende una entrada positiva y una entrada negativa, estando la entrada negativa vinculada con dicho nudo, con la entrada positiva vinculada con un voltaje de referencia y la salida vinculada con el primer y el segundo transistor,
- 5
- un transistor de reset vinculado con el nudo y activado por la salida del amplificador operacional, y
 - en donde dicha salida del amplificador operacional es un tren de pulsos cuya frecuencia es proporcional a la intensidad luminosa incidente sobre el fotodiodo.
- 10
- También el segundo circuito para cada fotodiodo comprende: una segunda puerta XOR, un inversor, un tercer transistor y un cuarto transistor, de modo que:
- las dos entradas de la segunda puerta XOR están vinculadas con la señales de selección generadas en la célula vertical y por la célula horizontal correspondiente a este pixel, y su salida está vinculada con la entrada del
- 15
- inversor y con la puerta del tercer transistor,
 - la salida del inversor está vinculada con la puerta del cuarto transistor,
 - la salida del amplificador operacional está vinculada con la puerta del primer y del segundo transistor, el drenador del tercer transistor está vinculado con la línea positiva del bus de columna y su fuente con el drenador del primer transistor
- 20
- que a su vez tiene conectada su fuente a tierra, y
 - el drenador del cuarto transistor está vinculado con la línea negativa del bus de columna y su fuente con el drenador del segundo transistor que a su vez tiene conectado su fuente a tierra, y
 - cuando se genera el tren de pulsos, la segunda puerta XOR combina a nivel de
- 25
- píxel las señales de selección por columna y por fila, para contabilizar la contribución del este píxel como positiva, activando el tercer transistor, o como negativa activando el cuarto transistor, y transmitirlos a través del bus de columna para formar la codificación en frecuencia de pulsos del valor del pixel
- 30
- Por otro lado que el cuarto circuito comprende:
- una batería de contadores para cada columna vinculada con su correspondiente bus de columna para acumular las contribuciones que el bus de columna transporta durante un periodo de integración, es decir el periodo de exposición
- 35
- de la matriz de pixel a la luz que viene determinado por las condiciones de iluminación de la escena, y

- una cascada de sumadores vinculados con las baterías de contadores para sumar las contribuciones de cada columna y comprimir la imagen captada por el sensor.

5 De este modo se obtiene un sensor de imágenes que comprime una imagen completa sin necesidad de descomponer la imagen en bloques y manteniendo el rango dinámico de la imagen. Adicionalmente, este sensor de imágenes permite implementar una estrategia de compresión para la imagen completa sin necesitada de retransmitir o almacenar dicha estrategia.

10

DESCRIPCIÓN DE LOS DIBUJOS

Para complementar la descripción que se está realizando y con objeto de ayudar a una mejor comprensión de las características de la invención, de acuerdo con un ejemplo preferente de realización práctica de la misma, se acompaña como parte integrante de dicha descripción, un juego de dibujos en donde con carácter ilustrativo y no limitativo, se ha representado lo siguiente:

15

Figura 1.- Muestra un diagrama de la arquitectura del sensor.

20

Figura 2.- Muestra una vista de la arquitectura del autómatas celular en la que se muestra el conexionado de cada célula del autómatas celular.

Figura 3.- Muestra una representación gráfica de la aplicación de la regla 30 sobre las células del autómatas celular.

25

Figura 4.- Muestra un diagrama esquemático de una implementación preferente de cada una de las células del autómatas celular.

Figura 5.- Muestra un diagrama esquemático de uno de los píxeles de la matriz de píxeles.

30

REALIZACIÓN PREFERENTE DE LA INVENCION

35 Una realización preferente de la invención, tal y como se muestra en la figura 1, es un sensor de imágenes (100) con muestreo compresivo generado "on-chip", en donde la

compresión se realiza sobre la imagen completa y se realiza una adecuación del rango dinámico para una codificación precisa de las muestras comprimidas.

5 Más concretamente, el sensor de imágenes (100) comprende una matriz de píxeles (5) con filas y columnas, un autómata celular (1) vinculado con los dicha matriz de píxeles (5), un bus de columna (10) para cada columna de la matriz de píxeles (5), una batería de contadores (21) vinculada con cada bus de columna (10) y una cascada de sumadores (22) vinculados con las baterías de contadores (21).

10 Este autómata celular (1) sigue la regla 30 por lo que tiene un comportamiento de clase III y comprende una pluralidad de células (3). Concretamente una célula vertical (3v) por cada columna y una célula horizontal (3h) por cada fila de la matriz de píxeles (5), de modo que cada célula vertical (3v) está vinculada con cada pixel de su columna y cada célula horizontal (3h) está vinculada con cada pixel de la fila para generar unas señales
15 de selección (4). Estas células tienen una estructura de anillo que implementa un comportamiento aperiódico para generar una secuencia pseudo-aleatoria de número binarios con tantos dígitos como la suma de las filas y las columnas de la matriz de píxeles (5). De este modo, a partir de la secuencia pseudo-aleatoria, las señales de selección (4) seleccionan los píxeles de las filas y columnas para comprimir su
20 información.

Es decir, cada célula vertical y horizontal (3v, 3h) genera una señal de selección (4) que comprende un bit de selección para seleccionar, o no, el pixel y de este modo comprimir la imagen completa.

25 Adicionalmente, la salida de cada uno de los píxeles de una de las columnas está conectada a uno de los buses de columna (10). Cada bus de columna (10) comprende dos líneas de transmisión de pulsos, una para pulsos positivos y otra para los negativos. Los pulsos de cada bus de columna (10) son acumulados, durante un periodo de
30 integración, por la batería de contadores (21) a la que este se encuentre vinculada. Al final del periodo de integración, la cascada de sumadores (22), agregará las cuentas realizadas en cada columna para conformar la muestra comprimida.

35 Destacar que el periodo de integración es la ventana de tiempo durante la cual la cascada de sumadores (22) cuenta los pulsos. Es decir, en ese tiempo se cuentan todos los pulsos, es decir las contribuciones positivas o negativas de los píxeles, y el resultado

es la suma de todos los pulsos que se han recibido en la cascada de sumadores (22) formando la muestra comprimida.

5 Más concretamente, las conexiones en anillo de cada célula (3) del autómata celular (1) se muestran en la figura 2. Cada célula (3) está implementada por un elemento digital que comprende tres entradas: L, C, R y una salida de estado actual S, en donde dicha salida de estado actual S se realimenta a través de la entrada C y se transmite a las dos células vecinas anterior (3a) y posterior (3p) a través de sus entradas R y L respectivamente. Estas entradas L, C R se emplean para generar el próximo estado de la salida de estado actual S siguiendo una tabla de verdad (8) tal y como se muestra en la figura 3.

15 Más concretamente, en la figura 3 se muestra la representación gráfica de la aplicación de la regla 30 sobre las células (3) del autómata celular (1) y el estado actual de cada célula (3) y de sus células (3) vecinas inmediatamente anterior y posterior. En donde, para cada célula (3) la entrada C representa su estado actual de la entrada L representa el valor actual de su la célula (3) anterior y la entrada R representa el valor actual de su la célula (3) posterior. Estas entradas L, C y R respectivamente, están representadas por los primeros cuadrados (7), y a partir de ellos y siguiendo la tabla de verdad (8), teniendo en cuenta que un cuadro en negro equivale a un "1" lógico y un cuadro en blanco a un "0", se obtienen los próximos estados, NS, de cada célula (3), representados por los segundos cuadrados (6).

25 Por otro lado, en la figura 2 puede verse una representación gráfica de una posible semilla inicial (2) que iniciaría al autómata celular (1) para generar una pseudo-aleatoria que si inicia con los valores de bit de dicha semilla inicial (2).

30 Preferente, tal y como se muestra en la figura 4, cada una de las células (3) del autómata celular (1) comprende una puerta OR (23), una primera puerta XOR (24) y un flip-flop tipo D (25). De este modo la tabla de verdad (8) puede realizarse mediante dicha puerta OR (23) vinculada con la puerta XOR (24) con las que se combinan las entradas correspondientes a los vecinos anterior y posterior, L y R, y la propia realimentación del estado S a través de C. Con el fin de separar el próximo estado, NS, del estado actual S, se utiliza la flip-flop tipo D (25) de forma que el próximo estado NS no pasará a ser el actual hasta el siguiente flanco del reloj CLK.

35

Por otro lado cada, la figura 5 muestra el diagrama esquemático de uno de los píxeles de la matriz (5). De este modo, cada pixel comprende un fotodiodo (19) cuya corriente fotogenerada se descarga en un nudo (18).

5 Adicionalmente, tal y como se muestra dicha figura 5, el sensor de imágenes (100) comprende un amplificador operacional (13) y un transistor de reset (20), por cada pixel, en donde amplificador operacional (13) comprende una entrada positiva y una entrada negativa, estando la entrada negativa vinculada con dicho nudo (18) y con la entrada positiva vinculada con un voltaje de referencia (V_{ref}). De este modo, cuando la tensión
10 en este nudo (18) pasa a estar por debajo del voltaje de referencia (V_{ref}), el amplificador operacional (13) que hace las veces de comparador, pondrá su salida en alto. Esto hará que el transistor de reset (20) entre en conducción, restableciendo la tensión en el nudo (18) al valor de reset. Por efecto de esto, el amplificador operacional (13) volverá a ofrecer un valor de tensión bajo en la salida. Este ciclo se repetirá mientras que se
15 ilumine el fotodiodo (19), generándose así un tren de pulsos cuya frecuencia será proporcional a la intensidad luminosa incidente sobre el fotodiodo (19).

Adicionalmente, sensor de imágenes (100) comprende una segunda puerta XOR (9), un inversor (16), un primer transistor (11), un segundo transistor (12), un tercer transistor
20 (14) y un cuarto transistor (15), de modo que:

- las dos entradas de la segunda puerta XOR (9) están vinculadas con la señales de selección (4) generada la célula (3) vertical y por la célula (3) horizontal correspondiente a este pixel, y su salida está vinculada con la entrada del inversor (16) y con la puerta del tercer transistor (14),
25 (16) y con la puerta del tercer transistor (14),
- la salida del inversor (16) está vinculada con la puerta del cuarto transistor (15),
- la salida del amplificador operacional (13) está vinculada con la puerta del primer y del segundo transistor (11, 12), el drenador del tercer transistor (14) está vinculado con la línea positiva del bus de columna (10) y su fuente con el drenador del primer
30 transistor (11) que a su vez tiene conectada su fuente a tierra, y
- el drenador del cuarto transistor (15) está vinculado con la línea negativa del bus de columna (10) y su fuente con el drenador del segundo transistor (12) que a su vez tiene conectada su fuente a tierra.

35 De este modo, mientras se genera el tren de pulsos la segunda puerta XOR (9) combina a nivel de píxel las señales de selección (4) por columna y por fila, de modo que decide

si la contribución del píxel va a contabilizarse como positiva, activando el tercer transistor (14) o negativa, activando el cuarto transistor (15), de modo que los pulsos generados por el amplificador operacional (13) son reproducidos por el primer y el segundo transistor (11, 12) y transmitidos como contribuciones positivas o negativas a través de una sus respectiva líneas positiva o negativa del bus de columna (10). Los pulsos activos en alto generados se transmiten como pulsos activos en bajo por la estructura de las líneas, que tienen unas resistencias “pull-up” (17) para que la tensión esté en alto si ninguno de los píxeles de la columna está emitiendo un pulso.

REIVINDICACIONES

1.- Sensor de imágenes (100) con muestreo compresivo que comprende una matriz de píxeles (5) con filas y columnas, en donde cada píxel a su vez comprende un elemento fotosensible para convertir la luz incidente en una señal eléctrica, caracterizado por que el sensor de imágenes (100) comprende:

- un bus de columna (10) para cada columna de la matriz de píxeles (5), en donde cada bus de columna (10) está vinculado con todos los píxeles de su correspondiente columna, y en donde cada bus de columna (10) a su vez comprende dos líneas de transmisión de pulsos, una para pulsos positivos y otra para pulsos negativos,
- un primer circuito, para generar una secuencia pseudo-aleatoria de números binarios, que comprende respectivamente un elemento vertical y un elemento horizontal por cada fila y columna de la matriz de píxeles (5) conectados entre sí en anillo; en donde cada elemento vertical está vinculado con cada uno de los píxeles de su correspondiente fila, y cada elemento horizontal está vinculado con cada uno de los píxeles de su correspondiente columna; de modo que cada elemento vertical y horizontal genera una señal de selección (4) de píxeles que selecciona los píxeles que contribuyen a la compresión,
- un segundo circuito que recibe la señal de selección (4) de píxeles para establecer por cual línea de transmisión de pulsos, positiva o negativa, se transmite la contribución de cada píxel,
- un tercer circuito para generar en cada píxel una codificación en frecuencia de pulsos del valor del píxel y transmitirla a la línea de transmisión seleccionada por el segundo circuito de su bus de columna correspondiente, y
- un cuarto circuito vinculado con al menos el tercer circuito, a través de un bus de columna (10), para cada columna de la matriz de píxeles (5) para recibir la codificación en frecuencia de pulsos del valor del píxel de cada píxel comprimido, para obtener una señal digital comprimida de la imagen completa.

2.- Sensor de imágenes (100) según la reivindicación 1, caracterizado por que el primer circuito es un circuito digital que implementa un autómata celular (1) de clase III para generar, a partir de una semilla inicial (2), la secuencia pseudo-aleatoria de números binarios.

3.- Sensor de imágenes (100) según la reivindicación 2, caracterizado por que cada

elemento del primer circuito es un elemento digital, a modo de célula (3) del autómata celular (1), que comprende tres entradas: L, C, R y una salida de estado actual S, en donde dicha salida de estado actual S se realimenta a través de la entrada C y se transmite a las dos células vecinas anterior (3a) y posterior (3p) a través de sus entradas R y L respectivamente para que el autómata celular (1) de clase III que siga la regla 30.

4.- Sensor de imágenes (100) según la reivindicación 3, caracterizado por que cada elemento digital comprende:

- una puerta OR (23) que recibe las entradas C y L,
- una primera puerta XOR (24) que recibe la salida de la puerta OR (23) y la entrada R, y cuya salida es igual al próximo estado NS de la célula (3) y
- un flip-flop tipo D (25) que recibe la salida de la puerta XOR (24) y una entrada de reloj CLK; y cuya salida, que es la señal de selección (4) de pixel, no pasará a ser igual al próximo estado NS hasta el siguiente flanco del reloj CLK.

5.- Sensor de imágenes (100) según la reivindicación 1, caracterizado por que cada elemento fotosensible es un fotodiodo (19).

6.- Sensor de imágenes (100) según la reivindicación 5, caracterizado por que el tercer circuito para cada fotodiodo (19) comprende:

- un primer transistor (11),
- un segundo transistor (12),
- un nudo (18) vinculado con el fotodiodo (19) para recibir la corriente fotogenerada en el fotodiodo (19),
- un amplificador operacional (13) que comprende una entrada positiva y una entrada negativa, estando la entrada negativa vinculada con dicho nudo (18), la entrada positiva vinculada con un voltaje de referencia (V_{ref}) y la salida vinculada con el primer y el segundo transistor (11, 12), y
- un transistor de reset (20) vinculado con el nudo (18) y activado por la salida del amplificador operacional (13),
- en donde dicha salida del amplificador operacional (13) es un tren de pulsos cuya frecuencia es proporcional a la intensidad luminosa incidente sobre el fotodiodo (19).

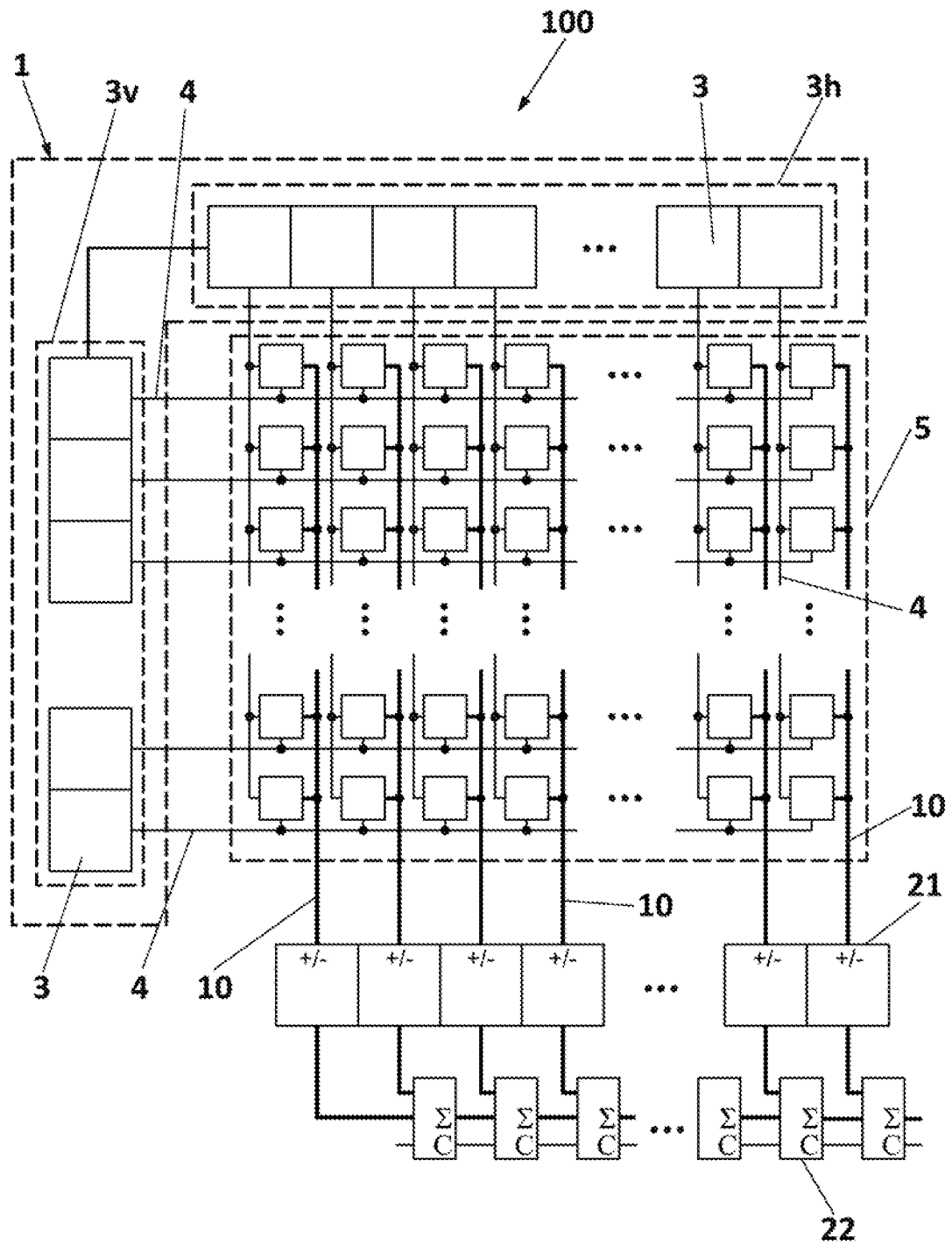
7.- Sensor de imágenes (100) según la reivindicación 6, caracterizado por que el segundo circuito para cada fotodiodo (19) comprende: una segunda puerta XOR (9), un

inversor (16), un tercer transistor (14) y un cuarto transistor (15), de modo que:

- las dos entradas de segunda puerta XOR (9) están vinculadas a la señales de selección (4) generadas en la célula vertical (3v) y por la célula horizontal (3h) correspondiente a este pixel, y su salida está vinculada con la entrada del inversor (16) y con la puerta del tercer transistor (14),
- la salida del inversor (16) está vinculada con la puerta del cuarto transistor (15),
- la salida del amplificador operacional (13) está vinculada con la puerta del primer y el segundo transistor (11, 12), el drenador del tercer transistor (14) está vinculado con la línea positiva del bus de columna (10) y su fuente con el drenador del primer transistor (11) que a su vez tiene conectada su fuente a tierra, y
- el drenador del cuarto transistor (15) está vinculado con la línea negativa del bus de columna (10) y su fuente con el drenador del segundo transistor (12) que su vez tiene conectada su fuente a tierra, y
- cuando se genera el tren de pulsos, la segunda puerta XOR (9) combina a nivel de píxel las señales de selección (4) por columna y por fila, para contabilizar la contribución del este píxel como positiva, activando el tercer transistor (14), o como negativa activando el cuarto transistor (15), y transmitirlos a través del bus de columna (10) para formar la codificación en frecuencia de pulsos del valor del pixel.

8.- Sensor de imágenes (100) según la reivindicación 7, caracterizado por que el cuarto circuito comprende:

- una batería de contadores (21) para cada columna vinculada con su correspondiente bus de columna (10) para acumular las contribuciones que el bus de columna (10) transporta durante un periodo de integración o periodo de exposición determinado por las condiciones de iluminación de la escena, y
- una cascada de sumadores (22) vinculados con las baterías de contadores para sumar las contribuciones de cada columna y comprimir la imagen captada por el sensor.

**FIG. 1**

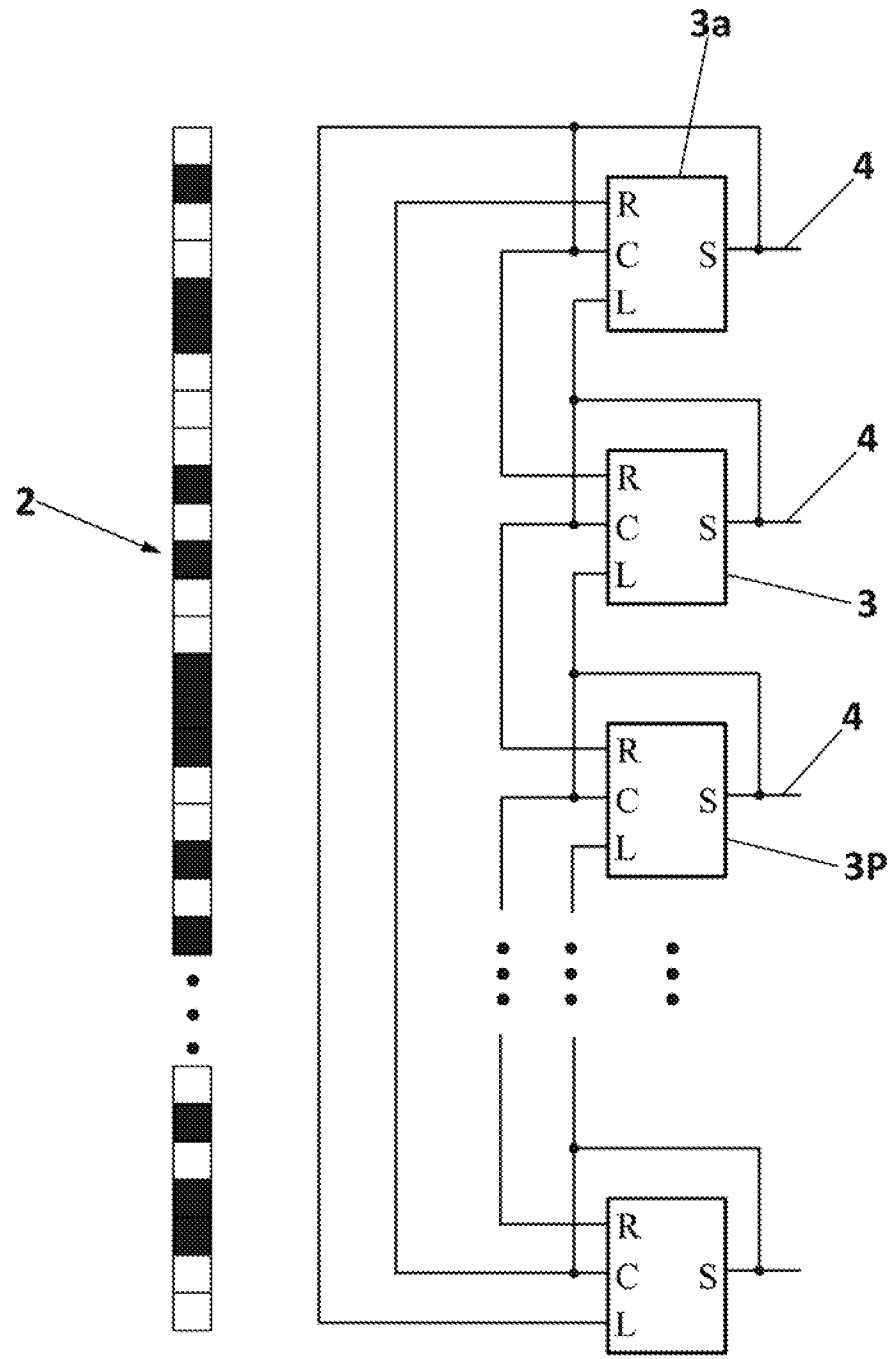


FIG. 2

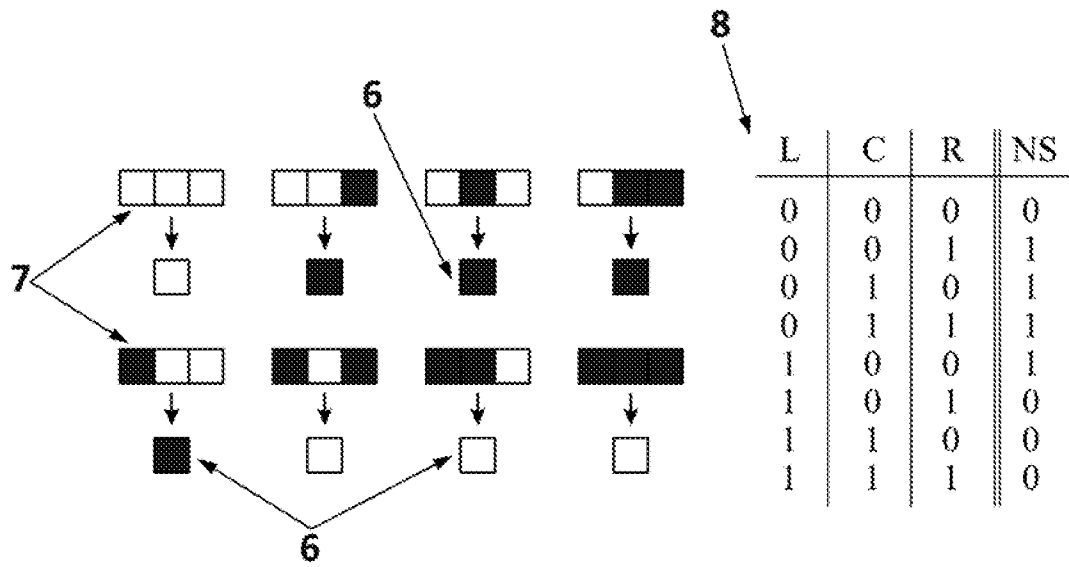


FIG. 3

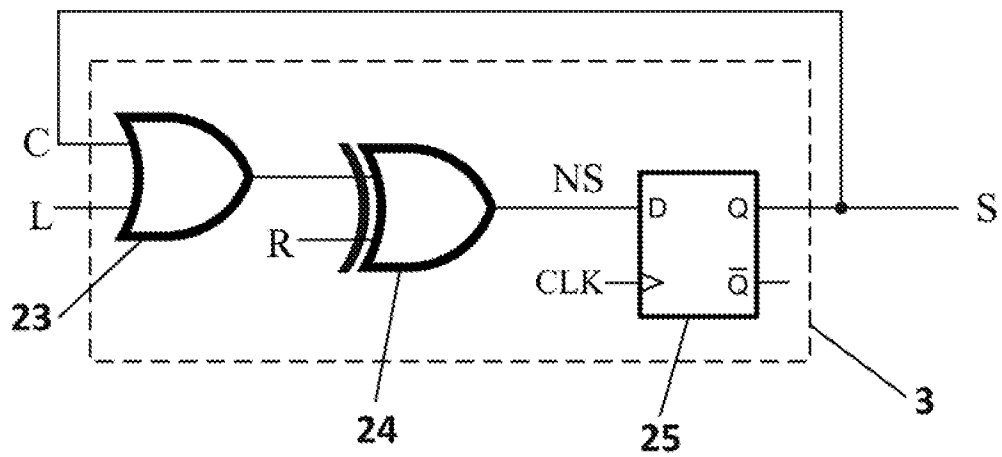
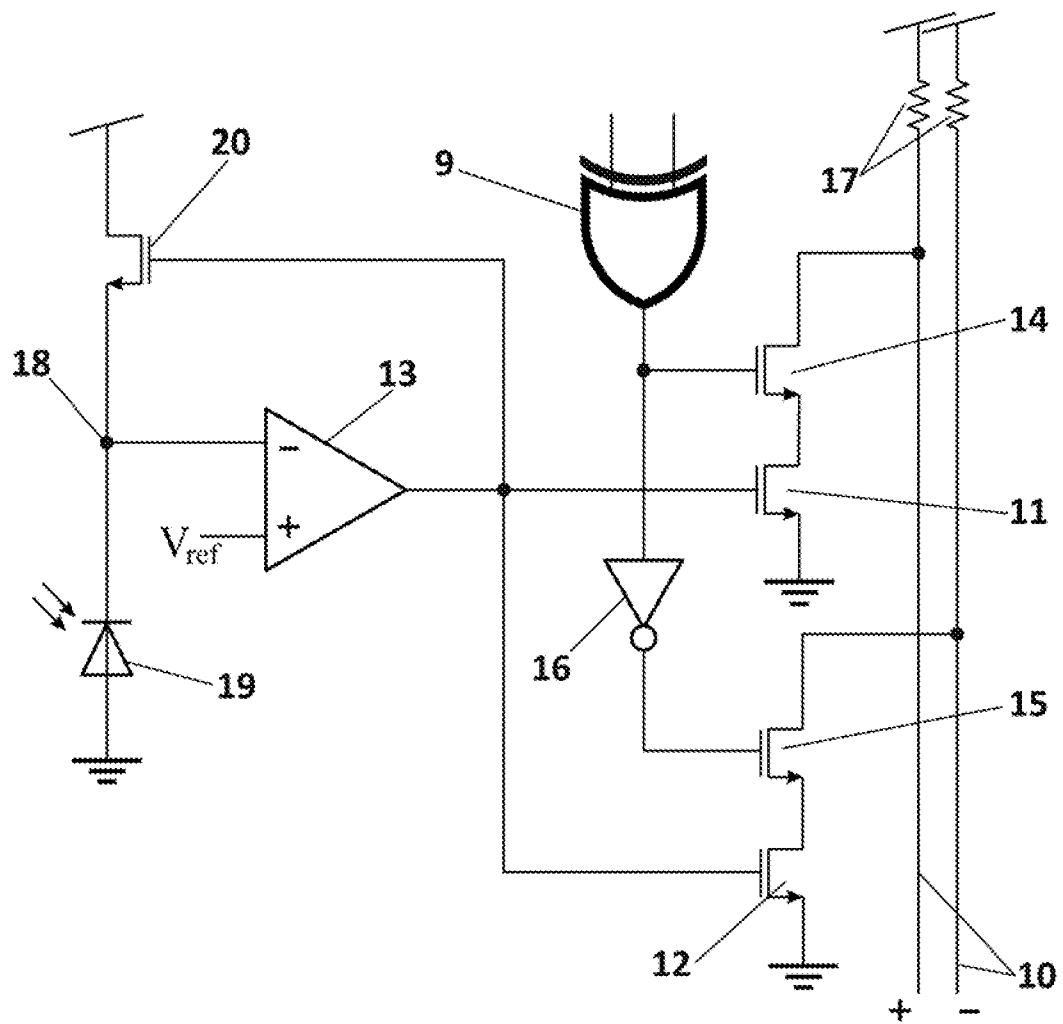


FIG. 4

**FIG. 5**

INTERNATIONAL SEARCH REPORT

International application No.

PCT/ES2018/070149

A. CLASSIFICATION OF SUBJECT MATTER

See extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPODOC, INVENES, WPI, NPL, XPESP, XPAIP, XPI3E, INSPEC.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 2846533 A1 (COMMISSARIAT ENERGIE ATOMIQUE) 11/03/2015, paragraphs [0030] a [0079]; figures 1-3.	1-8
A	EP 2846535 A1 (COMMISSARIAT ENERGIE ATOMIQUE) 11/03/2015, paragraphs [0032] a [0117]; figures 1-5.	1-8
A	GUICQUERO WILLIAM et al.. An Algorithm Architecture Co-Design for CMOS Compressive High Dynamic Range Imaging. IEEE Transactions on Computational Imaging, 20160901 IEEE. 01/09/2016, Vol. 2, N° 3, Pages 190 - 203, <DOI: 10.1109/TCI.2016.2557073>	1-8

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance.	
"E" earlier document but published on or after the international filing date	
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"O" document referring to an oral disclosure use, exhibition, or other means.	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other documents, such combination being obvious to a person skilled in the art
"P" document published prior to the international filing date but later than the priority date claimed	"&" document member of the same patent family

Date of the actual completion of the international search
04/07/2018

Date of mailing of the international search report
(10/07/2018)

Name and mailing address of the ISA/

Authorized officer
J. Botella Maldonado

OFICINA ESPAÑOLA DE PATENTES Y MARCAS
Paseo de la Castellana, 75 - 28071 Madrid (España)
Facsimile No.: 91 349 53 04

Telephone No. 91 3495382

INTERNATIONAL SEARCH REPORT

International application No.

Information on patent family members

PCT/ES2018/070149

Patent document cited in the search report	Publication date	Patent family member(s)	Publication date
EP2846533 A1	11.03.2015	JP2015056903 A	23.03.2015
		US2015070555 A1	12.03.2015
		US9451191 B2	20.09.2016
		FR3010603 A1	13.03.2015
-----	-----	-----	-----
EP2846535 A1	11.03.2015	JP2015056902 A	23.03.2015
		US2015070541 A1	12.03.2015
		US9942490 B2	10.04.2018
		FR3010602 A1	13.03.2015
		FR3010602 B1	02.10.2015
-----	-----	-----	-----

INTERNATIONAL SEARCH REPORT

International application No.

PCT/ES2018/070149

CLASSIFICATION OF SUBJECT MATTER

H04N5/341 (2011.01)

H04N19/48 (2014.01)

H04N5/341 (2011.01)

H04N19/48 (2014.01)

INFORME DE BÚSQUEDA INTERNACIONAL

Solicitud internacional nº

PCT/ES2018/070149

A. CLASIFICACIÓN DEL OBJETO DE LA SOLICITUD

Ver Hoja Adicional

De acuerdo con la Clasificación Internacional de Patentes (CIP) o según la clasificación nacional y CIP.

B. SECTORES COMPRENDIDOS POR LA BÚSQUEDA

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)

H04N

Otra documentación consultada, además de la documentación mínima, en la medida en que tales documentos formen parte de los sectores comprendidos por la búsqueda

Bases de datos electrónicas consultadas durante la búsqueda internacional (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)

EPODOC, INVENES, WPI, NPL, XPESP, XPAIP, XPI3E, INSPEC.

C. DOCUMENTOS CONSIDERADOS RELEVANTES

Categoría*	Documentos citados, con indicación, si procede, de las partes relevantes	Relevante para las reivindicaciones nº
A	EP 2846533 A1 (COMMISSARIAT ENERGIE ATOMIQUE) 11/03/2015, párrafos [0030] a [0079]; figuras 1-3.	1-8
A	EP 2846535 A1 (COMMISSARIAT ENERGIE ATOMIQUE) 11/03/2015, párrafos [0032] a [0117]; figuras 1-5.	1-8
A	GUICQUERO WILLIAM et al.. An Algorithm Architecture Co-Design for CMOS Compressive High Dynamic Range Imaging. IEEE Transactions on Computational Imaging, 20160901 IEEE. 01/09/2016, Vol. 2, Nº 3, Páginas 190 - 203, XP011618751 <DOI: 10.1109/TCI.2016.2557073>	1-8

☐ En la continuación del recuadro C se relacionan otros documentos

☒ Los documentos de familias de patentes se indican en el anexo

* Categorías especiales de documentos citados:	"T" documento ulterior publicado con posterioridad a la fecha de presentación internacional o de prioridad que no pertenece al estado de la técnica pertinente pero que se cita por permitir la comprensión del principio o teoría que constituye la base de la invención.
"A" documento que define el estado general de la técnica no considerado como particularmente relevante.	"X" documento particularmente relevante; la invención reivindicada no puede considerarse nueva o que implique una actividad inventiva por referencia al documento aisladamente considerado.
"E" solicitud de patente o patente anterior pero publicada en la fecha de presentación internacional o en fecha posterior.	"Y" documento particularmente relevante; la invención reivindicada no puede considerarse que implique una actividad inventiva cuando el documento se asocia a otro u otros documentos de la misma naturaleza, cuya combinación resulta evidente para un experto en la materia.
"L" documento que puede plantear dudas sobre una reivindicación de prioridad o que se cita para determinar la fecha de publicación de otra cita o por una razón especial (como la indicada).	"&" documento que forma parte de la misma familia de patentes.
"O" documento que se refiere a una divulgación oral, a una utilización, a una exposición o a cualquier otro medio.	
"P" documento publicado antes de la fecha de presentación internacional pero con posterioridad a la fecha de prioridad reivindicada.	

Fecha en que se ha concluido efectivamente la búsqueda internacional.
04/07/2018

Fecha de expedición del informe de búsqueda internacional.
10 de julio de 2018 (10/07/2018)

Nombre y dirección postal de la Administración encargada de la búsqueda internacional
OFICINA ESPAÑOLA DE PATENTES Y MARCAS
Paseo de la Castellana, 75 - 28071 Madrid (España)
Nº de fax: 91 349 53 04

Funcionario autorizado
J. Botella Maldonado
Nº de teléfono 91 3495382

INFORME DE BÚSQUEDA INTERNACIONAL

Informaciones relativas a los miembros de familias de patentes

Solicitud internacional nº

PCT/ES2018/070149

Documento de patente citado en el informe de búsqueda	Fecha de Publicación	Miembro(s) de la familia de patentes	Fecha de Publicación
EP2846533 A1	11.03.2015	JP2015056903 A US2015070555 A1 US9451191 B2 FR3010603 A1	23.03.2015 12.03.2015 20.09.2016 13.03.2015
-----	-----	-----	-----
EP2846535 A1	11.03.2015	JP2015056902 A US2015070541 A1 US9942490 B2 FR3010602 A1 FR3010602 B1	23.03.2015 12.03.2015 10.04.2018 13.03.2015 02.10.2015
-----	-----	-----	-----

CLASIFICACIONES DE INVENCION

H04N5/341 (2011.01)

H04N19/48 (2014.01)

H04N5/341 (2011.01)

H04N19/48 (2014.01)