[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02B 26/10 (2006.01)
G03G 15/00 (2006.01)

[12] 发明专利说明书

专利号 ZL 200510004522.X

[45] 授权公告日 2007 年 5 月 30 日

[11] 授权公告号 CN 1318881C

[22] 申请日 2005.1.14
[21] 申请号 200510004522.X
[30] 优先权
[32] 2004.1.15 [33] JP [31] 2004-008521
[73] 专利权人 株式会社东芝
地址 日本东京都
共同专利权人 东芝泰格有限公司
[72] 发明人 小宫研一 谷本弘二 石川大介 稻川雄二
[56] 参考文献
JP9-109447A 1997.4.28
JP2003-25629A 2003.1.29
JP2002-19186A 2002.1.23
JP9-68662A 1997.3.11
CN1118890A 1996.3.20

审查员 孙孟辉
[74] 专利代理机构 中国国际贸易促进委员会专利商标事务所
代理人 康建忠

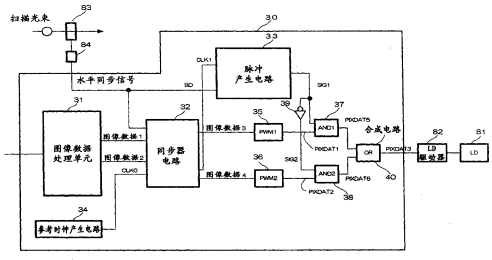
权利要求书 2 页 说明书 24 页 附图 10 页

[54] 发明名称

光束扫描设备及使用该设备的图像形成装置

[57] 摘要

一种光束扫描装置(30)包括一个图像数据处理单元(31)，其可操作以输出图像处理后的相邻像素数据，所输出的数据被分成第一像素数据和第二像素数据以供分发，该扫描器还包括一个同步器电路(32)，它接收由图像数据处理器(31)输出的第一和第二图像数据并在输出这些像素数据时使它们与根据水平同步信号(BD)被同步的时钟信号同步。该扫描器进一步包括一对脉冲宽度调制器或“PWM”(35，36)、合成电路(40)以及激光二极管(LD)模块(81)。PWM 用于调节由同步器电路(32)分别输出的第一和第二像素数据的脉冲宽度。合成电路(40)将脉冲宽度调节后的第一和第二像素数据组合在一起。LD(81)发射光束，指示所得到的组合像素数据。



1.一种光束扫描装置，包含:

图像数据处理器装置，用于输出相邻像素数据并将该数据分成第一像素数据和第二像素数据供分发;

调节器装置，用于针对所述图像数据处理器装置输出的第一像素数据和第二像素数据进行指定的调节，

合成装置，用于将所述调节器装置输出的调节后的第一和第二像素数据组合到一起，

光发射装置，响应接收由所述合成装置输出的像素数据，以发射光束作为扫描光束，以及

水平同步信号发生器装置，用于根据对所述光发射装置发射的扫描光束的通过所作的检测，产生水平同步信号，其中

所述调节器装置包括信号同步器装置，所述信号同步器装置用于根据由所述水平同步信号发生器装置产生的水平同步信号，同步参考时钟信号，并与这样被同步的所述参考时钟信号同步地输出第一和第二像素数据。

2.根据权利要求 1 的装置，其中所述调节器装置包括:

第一输出脉冲调节装置，用于根据由所述信号同步器装置输出的第一像素数据，调节输出脉冲的宽度; 以及

第二输出脉冲调节装置，用于根据由所述信号同步器装置输出的第二像素数据，调节输出脉冲的宽度。

3.根据权利要求 1 的装置，其中所述调节器装置包括:

延时装置，用于使由所述信号同步器装置输出的第二像素数据在延时等效于一个像素输出时段的范围内的指定时间长度后输出。

4.根据权利要求 3 的装置，其中所述信号同步器装置由第一信号同步器装置和第二信号同步器装置构成，该第一信号同步器装置只对第一像素数据进行同步处理，而该第二信号同步器装置只对第二像素数据进行同步处理，而且其中

所述延时装置接收由所述水平同步信号发生器装置输出的水平同步信号并向所述第二信号同步器装置输出这一信号。

5.根据前述权利要求 2 至 4 中任何一个的装置，其中所述调节器装置包括:

数据掩蔽合成装置，用于输入由所述水平同步信号发生器装置输出的水平同步信号以及由所述信号同步器装置输出的所述第一和第二像素数据中的至少第二像素数据，并根据用于掩蔽影响相邻像素数据的像素数据部分的信号，对所述第一或第二像素数据进行掩蔽合成。

6.一种图像形成装置，包含:

如前述权利要求 1 至 5 的任何一个中所述的光束扫描装置；以及

打印机引擎单元，包括显影装置，用于针对光发射装置发射的光束的接收，强化由所述光束在图像保持体上建立的潜像。

光束扫描设备及使用该设备的图像形成装置

技术领域

本发明涉及一种光束扫描设备及使用该扫描设备的图像形成装置。

背景技术

使用电子照相术的一类图像形成装置装备有光束扫描设备。光束扫描设备有其光源，由激光二极管（LD）之类发光元件构成。近年来，曾尝试利用多个 LD，以加速图像形成操作。各单个 LD 的输出光束被引导通过一个半透明反射镜结构，使得这些光束被聚集在一起，沿着一个预定方向以预先指定的光束间隔形成基本上单一的激光束。然后，被聚集的激光束被引导落在一个多角镜（polygon mirror）上。

例如，在日本公开专利申请 2001-91873 号中公开说明了这一方案的一个例子（图 1 和图 7）。

不幸的是，那里教导的装置面临下述问题。市场上可得到的用作发射光束的发光元件的 LD 在市场上购买的价格很高。这样，使用多个这样的 LD 作为光发射装置会造成增大光束扫描设备及使用这种扫描器的图像形成装置的生产成本。

发明内容

所以，本发明的一个目的是避免或缓解上述问题。本发明的另一目的是提供一种技术，使能使用减少数量的光发射装置降低生产成本，而同时又能实现用于图像形成的高速光发射性能。

根据本发明的一个方面，提供了一种光束扫描设备，它包括一个图像数据处理器单元，可操作以输出相邻像素的图像数据，同时将该数据分成第一像素数据和第二像素数据供交替分发。该扫描器设备还包括一个调节器单元，它对图像数据处理器单元输出的第一像素数据和第二像素数据进行指定的调节。该扫描器进一步包括一个合成单元，用于将调节器单元输出的调节后的第一和第二像素数据组合到一起，以及一个光发射单元，它在操作上响应对合成单元输出的像素数据的接收，以发射

光作为扫描光束。该扫描器进一步包括水平同步信号发生器装置，同于根据对所述光发射装置发射的扫描光束的通过所作的检测，产生水平同步信号，其中所述调节器装置包括信号同步器装置，所述信号同步器装置用于根据由所述水平同步信号发生器装置产生的水平同步信号，同步参考时钟信号，并与这样被同步的所述参考时钟信号同步地输出第一和第二像素数据。

根据本发明的一个方面，提供了一种图像形成装置，包含：上述的光束扫描装置；以及打印机引擎单元，包括显影装置，用于针对光发射装置发射的光束的接收，强化由所述光束在图像保持体上建立的潜像。

附图说明

图 1 是根据本发明第一实施例的图像形成装置的电路方块图。

图 2 描绘根据第一实施例的光束扫描装置的部分电路的详细结构。

图 3 是关于第一实施例中一个脉冲宽度调制器（PWM）的脉冲宽度调节和脉冲位置的图示。

图 4 是第一实施例中产生的一些主要脉冲信号的时序图。

图 5 显示根据本发明第二实施例的光束扫描器装置的部分电路的详细结构。

图 6 是第二实施例中产生的一些主要脉冲信号的时序图。

图 7 显示根据本发明第三实施例的光束扫描器装置的部分电路的详细结构。

图 8 是第三实施例中产生的一些主要脉冲信号的时序图。

图 9 显示根据本发明第四实施例的光束扫描器的部分电路的详细结构。

图 10 是第四实施例中产生的主要脉冲信号的时序图。

具体实施方式

下面将参考图 1 至图 4 描述本发明的第一实施例。

图 1 是一个图像形成装置的电路方框图，图 2 是一个光束扫描设备的部分电路的详细电路图，图 3 用于解释一个脉冲宽度调制器（PWM）的脉冲宽度调节和脉冲位置，图 4 是第一实施例的时序图。

首先解释图 1 所示图像形成装置的总体结构，该图像形成装置包括主控制单元 11，它提供对整个图像形成装置的控制。这一控制单元 11 可

以是一个中央处理器单元或“CPU”。CPU 11 在操作上与图像形成装置中提供的存储器模块 12 关联。存储器模块 12 通常实现为存储由 CPU 11 执行的控制任务的只读存储器（ROM）和不同于图像处理存储器的随机存取存储器（RAM），随机存取存储器（RAM）在 CPU 11 控制下暂时存储各种数据。

图像形成装置还有一个打印机（printer）引擎单元 13，这一引擎 13 包括一个电子照相处理单元、一个介质传送单元和一个图像定影单元。这里使用的打印介质可为纸张，因此介质传送器可作为供纸器实现。电子照相处理单元通常由静电充电单元、显影单元和转印单元构成，其中静电充电单元允许在图像承载/保持体表面上均匀带电，显影单元使在图像保持体上建立的潜像更清晰或“强化（emphasize）”该潜像，而转印单元将图像保持体上被强调的图像转印到由供纸器传送的一张纸上。图像定影单元可操作以照相似地固定被传送到纸上的图像。这些电子照相处理器、供纸器和图像定影器等可以是已知的部件，由于这一理由，这些部件被集成在一起作为图 1 中的打印机引擎单元 13，在这里略去对它们的详细解释和单独图示。

图像形成装置还包括一个扫描器单元 14 用于光学读取文档等的图像以及一个图像处理单元 15，它含有图像处理器，用于处理由扫描器 14 读取的图像，扫描器也是已知的部件，因此在图 1 中简略描绘。提供了一个外部接口（I/F）用于接收由外部关联的个人计算机（PC）等发送的数据，然后输出到打印介质，如纸张，还提供了一个页存储器 17，它暂时存储这样从外部接口 16 接收的图像信息。所提供的图像数据接口 18 用于有选择地接收或来自图像处理器单元 15 或来自页存储器 17 的图像数据。

再有，图像形成装置有一个控制面板单元 19，它包括一个控制面板以允许操作员的手工操作以及一个在操作上与之关联的控制电路。该装置还能接收要利用传真通信经由外部通信接口（Ext-Com I/F）20 发送的数据。

该图像形成装置进一步包括一个激光控制器单元 30，它是一个激光

控制装置，这是本发明的一个特征部分。激光控制器 30 与一个激光二极管驱动器 82 相连，驱动器 82 可操作以控制用于激光束发射的激光二极管（LD）模块 81。激光控制器 30 和 LD 81 构成一个光发射装置。由 LD 81 发射的激光束被光学引导以命中打印机引擎单元 13 中提供的图像保持体的表面，从而在上面形成潜像。激光控制器 30 还连接到光束检测电路 84，它包括一个驱动器，一个电流到电压转换电路以及一个二进制电路，其中该驱动器控制一个水平同步传感器 83 以接收由 LD 81 发射的光束，电流到电压转换电路转换由水平同步传感器 83 输入的脉冲电流，而二进制电路又称作二进制化器。传感器 83 和光束检测器 84 构成水平同步信号产生装置。再有，激光控制器 30 还与图像数据接口 18 相连，以接收来自图像数据接口 18 的图像数据。

在图像形成装置中提供了一个多角形（polygon）马达驱动器 86，用于控制一个转动多角镜的多角形马达，该多角镜接收和反射由 LD 81 发射的光束。

CPU 11 通过数据总线连接于存储器 12，打印机引擎 13、扫描器 14、控制面板单元 19、外部通信接口 20、光束检测器电路 84、多角形马达驱动器 86 以及其他部件。

通常，光束扫描装置由激光控制器 30、LD 81、LD 驱动器 82、水平同步传感器 83、光束检测器电路 84、多角形马达 85 及多角形马达驱动器 86 构成。

下面将参考图 2 详细解释激光控制单元 30。激光控制器 30 有若干内置部件，包括图像数据处理单元 31、同步器电路 32、脉冲产生电路 33 以及参考时钟产生电路 34。图像数据处理器 31 用作图像数据处理装置用于接收相邻画面元素或“像素”的图像处理后的数据系列，然后将该数据系列分成第一串像素数据和第二串像素数据供交替分发，同步器电路 32 是一个信号同步装置，用于以与参考时钟信号同步的方式一次输出或第一像素数据或第二像素数据。脉冲发生器电路 33 用作掩蔽脉冲产生装置，用于产生一个电信号，以把掩蔽处理应用于能影响相邻像素图像数据的某些数据。参考时钟发生器 34 在其输出端产生时钟信号，用作激光控制

处理的参考信号。

激光控制器30还包括第一脉冲宽度调制器(下文中称作第一PWM)35，用作第一输出脉冲调节装置，以根据第一像素数据调节输出脉冲的宽度，以及第二脉冲宽度调制器(下文中称作第二PWM)36，它是第二输出脉冲调节装置，用于根据第二像素数据调节输出脉冲宽度。还提供了第一与(AND)门电路(AND#I)37、第二与门电路(AND#2)38以及合成电路40。第一与门电路37是数据掩蔽合成装置的一部分，用于计算脉冲发生器电路33输出的信号和第一PWM 35输出的信号的逻辑积。第二与门38是数据掩蔽合成装置的一部分，用于接收脉冲发生器电路33输出的信号，它经由反相器39反转了极性，即极性反转后的信号，以及第二PWM 36输出的信号，并逻辑计算这两个信号的乘积。合成电路40是一个合成器装置，用于提供来自第一与门37的输出信号(调节后的第一像素数据)和第二与门38的输出信号(调节后的第二像素数据)这两个信号的逻辑和。请注意，同步器电路32、脉冲发生器电路33、第一和第二PWM 35-36、第一和第二与门电路37-38以及反相器39构成一个调节装置。

光束检测器电路84和脉冲发生器电路33连在一起，从而向脉冲发生器33发送水平同步信号BD。光束检测器84还连接于同步器电路32，使得向它发送水平同步信号BD。图像数据处理器31与图像数据接口18相连。图像数据处理器31借助分开的信号线连接，以将第一像素数据和第二像素数据传送给同步器电路32。参考时钟发生器34连接于同步器32。同步器32连接于第一PWM 35以及第二PWM 36。第一与门电路37与脉冲发生器33相连，并与第一PWM 35相连。第二与门38经由反相器39与脉冲发生器33相连，并与第二PWM 36相连。合成电路40与第一和第二与门37-38相连，还与LD驱动器82相连。

水平同步传感器83由光二极管(PD)组件构成。当一激光束沿着由图2中箭头指示方向被一个由多角形马达85旋转驱动的多角镜(未示出)扫描时，传感器83检测或感测这一激光束的穿过时间，然后产生一个电流，其电流幅度对应于这样感测的光量。这一电流被提供给光束检测器

电路 84 中提供的电流到电压转换电路。这一 I-V 转换器将电流转换成相应的电压。它然后被传送给二进制电路供转换成数字信号，它是光束检测器 84 的输出。

图像数据处理器 31 接收经由图像数据接口 18 向其输入的图像数据，该图像数据可以是当前存储在图像处理器 15 的图像存储器中的像素数据，或者是图 1 中所示页存储器 17 中的数据。图像数据处理器 31 进行操作，以将输入的像素数据分成分别对应于 PWM 35-36 的像素数据串供交替分发。在这一实施例中，第一 PWM 35 被安排成处理奇数序号像素的数据，而第二 PWM 36 处理偶数序号像素的数据。这样被分开的得到的数据项然后经由相应数据线传送到同步电路 32。在这一实施例中，奇数序号像素数据即第一像素数据，通过图 2 中指示图像数据#1 的线路输入同步电路 32，而偶数序号像素数据，即第二像素数据，经由指示图像数据#2 的另一线路输入同步电路 32，。

同步器电路 32 在操作上响应一个参考时钟信号 CLK0 输入，信号 CLK0 是由参考时钟发生器 34 产生的，以产生一个与光束检测器电路 84 输出的水平同步信号 BD 同步的新的参考时钟信号 CLK1。一旦收到由图像数据处理器 31 发送的第一像素数据，同步器电路 32 便迫使该数据与新产生的参考时钟 CLK1 同步。这样被同步的奇数序号像素数据，即第一像素数据，将经由图 2 中指示图像数据#3 的传输线路发送出去并输入到第一 PWM 35。类似地，这样由同步器 32 同步的偶数序号像素数据，即第二像素数据，将经由图 2 中指示图像数据#4 的传输线路发送出去并输入到第二 PWM 36。

从检测器电路 84 输出的水平同步信号 BD 和由同步器电路 32 使用从光束检测器 84 输出的水平同步信号 BD 所同步的参考时钟信号 CLK1 被输入到脉冲发生器电路 33。根据这些输入信号，脉冲发生器 33 产生一个信号，用于掩蔽对相邻像素有影响的某些数据，该信号作为第一掩蔽脉冲信号 SIG1 输出。由脉冲发生器 33 输出的这一掩蔽脉冲信号通过反相器 39，从而产生有相反极性的第二掩蔽脉冲信号 SIG2。

在激光控制器 30 中独特地提供参考时钟发生器 34，以建立用于激光

控制的时序。

第一 PWM 35 和第二 PWM 36 作为输出脉冲调节装置，每个被安排成根据各像素数据输出脉冲宽度。在第一实施例中，PWM 35-36 被设计成共享参考时钟，从而在不采取任何动作的情况下第一像素数据和第二像素数据能彼此重叠。为避免这一危险，使用脉冲调节和脉冲位置改变功能以在第一和第二 PWM 35-36 输出信号之间提供一个相位差。此外，调节脉冲宽度实现以少于 1 个像素形成一个图像。再有，改变脉冲位置实现形成增强光滑度的斜线，而没有任何可感测的阶梯状“锯齿形”图案。通过使用这一脉冲位置可变功能，这一实施例能排除不希望的相邻像素重叠。能这样说，是因为它提供了适当的控制，使得脉冲宽度被“切片”成 1/255 的小段，同时使用第一 PWM 35 形成奇数序号像素，以左边缘作为参考来定义脉冲位置，即脉冲边缘是左对齐的，同样使用第二 PWM 36 形成偶数序号像素，而以中心位置作为参考来定义脉冲位置，即脉冲边缘是中心对齐的。

这里，将参考图 3 详细解释上述脉冲宽度和位置的改变/修改功能。请注意，这些功能可解释为输出脉冲调节装置。

图 3 中由“T1”指出的时间周期可与第一 PWM 35 的操作周期相比较，图 3 中由“T2”指出的周期对应于像素时钟周期。周期 T1 的长度是周期 T2 的 2 倍。周期 T1 的第一半位置，即周期 T2，涉及对一个奇数序号像素的操作，而周期 T1 的第二半，即 T2，与偶数序号像素的操作有关。

对脉冲位置的确定，有下述三种可用模式可供选择；1）左参考模式，以相对于时间序列系统的前侧脉冲边缘作为参考或“基准”点，2）在参考模式，以相对于时间轴的后侧脉冲边缘作为基准点，以及 3）中心参考模式，以脉冲宽度的中央作为基准点，在基于左参考基准选择脉冲位置的情况中，改变或修改脉冲宽度时以脉冲的上升缘位置作为基准点。更具体地说，相对于一个最小脉冲宽度的脉冲宽度增大造成图 3 中所示右侧下降缘位置的类似改变，它是在相对于所涉及的时间轴的后侧。这一下降缘位置的改变造成脉冲宽度的扩展。在图 3 中，最小脉冲宽度由“t_1”指出。其宽度为脉冲宽度 t_1 2 倍的脉冲由“t_2”指出。其宽度为脉冲宽度 t_1

3 倍的脉冲由“t_3”指出。其宽度为脉冲宽度 t_1 4 倍的脉冲由“t_4”指出。请注意，这里的脉冲宽度 t_4 几乎等于一个奇数序号像素的最大脉冲宽度的一半。在以右边缘作为参考选择脉冲位置的情况中，以脉冲的下降缘位置作为参考改变脉冲宽度。更具体地说，相对于最小脉冲宽度的脉冲宽度增大造成图 3 中所示左侧上升缘位置的改变或“偏移”，它是在沿时间轴相对于该脉冲序列的前侧。这导致脉冲宽度的扩展，在右参考横式情况中的下降缘位置与指定像素的后缘位置相同。

与此相反，在以中心参考基准为准选择脉冲位置的情况中，是以脉冲的中心位置作为参考改变脉冲宽度。更具体地说，相对于最小脉冲宽度的脉冲宽度增大造成相对于时间序列在其前侧和后侧的左侧上升缘位置和右侧下降缘位置二者的改变，这导致脉冲的扩展。在图 3 中，用作最小单位的脉冲宽度由 t_1 表示。脉冲宽度为脉冲宽度 t_1 2 倍的脉冲由 t_2 表示。其宽度为最小脉冲宽 3 倍的脉冲由 t_3 表示。其宽度为最小脉冲宽度 4 倍的脉冲由 t_4 表示，其宽度为最小宽度 5 倍的脉冲由 t_5 表示。

在第一实施例中，具有上述功能的脉冲宽度调节元件被用于第一 PWM 35 和第二 PWM 36，第一 PWM 35 使用左参考模式（scheme），而第二 PWM 36 使用中心参考。从而对每个像素信号提供了一个相位。

第一与门电路 37 在其输入端接收第一像素数据 PIXDAT1 的信号和一个掩蔽信号，数据 PIXDAT1 是由第一 PWM 35 输出然后受到脉冲宽度调节处理。掩蔽信号是由脉冲发生器电路 33 输出的，一旦接收了这些输入信号，与门 37 便在其输出端产生一个调节后的信号，它是在图 2 中由“PIXDAT5”指出的信号。类似地，第二与门电路 38 输入由第二 PWM 36 输出并被调节脉冲宽度的第二像素数据 PIXDAT2 的信号以及由脉冲发生器 33 输出的掩蔽信号的反相形式。在接收了这些信号时，与门 38 便输出调节后的信号，图 2 中由“P1×DAT6”指出。

合成电路 40 可操作以把第一和第二像素数据组合或“合成“到一起，其中前者是由第一与门 37 输出的调节后数据 PIXDAT5，而后者是由第二与门 38 输出的调节后数据 PL×DAT6。得到的组合信号作为像素数据 PIXDAT3 提供给 LD 驱动器 82。这一合成电路 40 通常是作为或（OR）

门电路实现。

应该指出，与第一和第二 PWM 35-36 相比，LD 驱动器 82 是能以高速度进行信号处理的部件，这样，LD 驱动器 82 处置已由两个单独处理路径处理过的那些信号时几乎不会失败。

下面将参考图 4 解释第一实施例的操作。

当水平同步信号 BD 从光束检测器电路 84 输出并输入到同步器电路 32 时，参考时钟信号改变其周期。在第一实施例中，在水平同步信号 BD 上升时，由同步器 32 输出的参考时钟信号 CLK1 被改变，使其周期短于上述 PWM 操作周期 T1。

当水平同步信号 BD 电位降低时，从同步器电路 32 输出的参考时钟信号 CLK1 上升，由第一 PWM 35 输出的像素数据信号 PIXDAT1 的电位也上升。在此时，第一 PWM 35 以左参考基准为基准，以周期 T1 中有 255 个切片脉冲段为参照，输出脉冲宽度 96。此外，由脉冲发生器电路 33 输出的第一掩蔽脉冲(mask pulse)信号 SIG1 有其脉冲宽度在时间上等于 PWM 操作周期 T1 的一半（T2）。关于由合成电路 40 输出的信号 PIXDAT3，当水平同步信号 BD 下降时这一信号上升，使得开始第一像素数据输出。在此时该脉冲宽度使得在 PIXDAT1 的整个上升时间第一掩蔽脉冲信号也已经上升。这样，便可能得到类似于或等效于 PIXDAT1 的信号。此外，在此时的 PIXDAT3 信号是 PIXDAT5 信号，尽管在图 4 中未具体说明。

构成第二像素图像的由第二 PWM 36 输出的信号有其脉冲宽度 64，它是以中央参考基准为基准定义的。于是，PIXDAT2 信号的电位上升发生在自水平同步信号 BD 下降时起始的 T2 消逝之前。根据脉冲发生器电路 33 产生的第一掩蔽脉冲信号 SIG1 而产生的第二掩蔽脉冲信号 SIG2 表现为自水平同步信号 BD 下降起始的 T2 消逝之后才上升。请注意，这里如图 4 中所示，第一和第二掩蔽脉冲信号 SIG1 和 SIG2 有周期 T1，并且处于“高”电平时间和处于“低”电平时间为 T2，这样，这些信号表现为具有占空比 50%的信号。这些掩蔽脉冲信号 SIG1-SIG2 表现为二者之间有 T2 相位差。由合成电路 40 输出的信号 PIXDAT3 有其脉冲宽度 32，

这是根据输出信号 PIXDAT2 确定的指定宽度值。在此时，PIXDAT3 的高电平输出时间是数据 PIXDAT2 和第二掩蔽脉冲信号 SIG2 二者都处于高电平的时间周期。由于在自水平同步信号 BD 上升起始的 T2 消逝之后掩蔽脉冲信号 SIG2 变为高电平，与作为 PIXDAT2 的高电平时段第一半的脉冲宽度 32 对应的部分并不反映在 PIXDAT3 上；这部分的 PIXDAT3 输出是在低电平。作为第二 PWM 36 的输出，PIXDAT2 的输出脉冲宽度的第一半并不反映在 LD 驱动器 82 上，换言之，它被掩蔽了。幸运的是，这一部分固有地不是由第二 PWM 36 处理，而是处于由第一 PWM 35 处置的时段。这样，即使第二 PWM 36 是中心参考模式的，仍然基于脉冲发生器电路 33 的输出信号完成掩蔽。这使得有可能提供具有所希望脉冲宽度的信号。此外，尽管这里没有具体描绘，在此时得到的 PIXDAT3 信号是 PIXDAT6 信号。

利用上述技术，针对第一像素，可得到具有脉冲宽度 96 的输出，而对于第二像素，可得到具有脉冲宽度 32 的输出。关于第三像素及其后续奇数序号像素，将以类似于第一像素的操作得到 PIXDAT3 的输出，关于第四像素及其后续偶数序号像素，将以类似于第二像素的方式得到 PIXDAT3 的输出。

在第一实施例中，有可能得到高速光发射，能这样说是因为针对单个 LD 驱动器 82 使用两个并行连接的 PWM 35-36 以实现光发射，其中 PWM 35-36 的驱动操作慢于 LD 驱动器 82。利用这样的结构安排，与每个 LD 驱动器使用单个 PWM 进行发光射的结构安排相比，还使以高速度进行光发射成为可能。另一个好处在于能实现高速性能而不必增加所需高价激光二极管的数量。此外，使用脉冲发生器电路 33 使得有可能掩蔽那些能影响相邻像素某些部分的数据（信号）。这样，有可能建立适当的光发射时序，这又使得有可能实现成功的图像形成。

按下来将解释本发明的第二实施例。请注意，整个图像形成装置类似于图 1 中所示，所以相似的部分或部件以相似参考字符表示，并在这里略去对它们的详细解释。图 5 描绘激光控制单元 30 的电路结构，它是光束扫描器设备的一部分。图 6 是第二实施例的时序图。

图 5 的激光控制单元 30 的内部电路由若干部件构成，包括图像数据处理单元 51、同步器电路 52、脉冲发生器电路 53 和参考时钟发生器电路 54。图像数据处理器 51 是一个图像数据处理装置，用于将图像处理后的相邻像素数据分成第一像素数据和第二像素数据供交替分发。同步器电路 52 是一个信号同步装置，以与参考时钟信号同步的方式输出第一和第二像素数据。脉冲发生器电路 53 是掩蔽脉冲产生装置，用于产生不只一个电信号，以对能影响相邻像素的某些数据进行掩蔽。参考时钟发生器 54 可操作以在其输出端产生时钟信号，用作涉及激光控制处理的参考时钟。

激光控制器 30 还包括延时电路(DLY1)50 和第一、第二 PWM 55-56。延时电路 50 是一个延时装置，用于迫使由同步器电路 52 输出的被时钟同步的像素数据延时一个预先指定的时间长度。第一 PWM 55 是第一输出脉冲调节装置，用于根据第一像素调节输出信号的脉冲宽度。第二 PWM 56 是第二输出脉冲调节装置，用于根据第二像素调节输出脉冲宽度。激光控制器 30 还包括第一、第二与（AND）门电路 57-58 以及合成电路 60。第一与门（AND#1）57 是数据掩蔽合成装置的一部分，用于计算脉冲发生器电路 53 的输出信号和第一 PWM 55 的输出信号的逻辑和，即与值。第二与门（AND#2）58 用作数据掩蔽合成装置，计算脉冲发生器 53 的输出信号经由反相器 59 反相后的信号与第二 PWM 56 的输出信号的与值。合成电路 60 计算第一、第二与门 57-58 的输出信号（即调节后的第一和第二像素数据）的逻辑和，即或值，请注意，一个调节装置通常由同步器电路 52、脉冲发生器电路 53、PWM 55-56、与门 57-58、反相器 59 以及延时电路 50 构成。

脉冲发生器电路 53 与光束检测器电路 84 相连，它向脉冲发生器电路 53 提供水平同步信号 BD。光束检测器 84 还与同步器电路 52 耦合，以允许传送同步信号 BD。图像数据处理器 51 与图像数据接口 18 相连。图像数据处理器 51 以单独的信号线与同步器 52 相连，用于分别向同步器 52 发送第一图像数据和第二图像数据，参考时钟发生器 54 与同步器 52 连接，同步器 52 又与第一 PWM 55 连接。同步器 52 经由分别传送时

间信号和图像信号的两个信号线连接于延时电路 50。延时电路 50 连接于脉冲发生器 53，还连接于第二 PWM 56。第一与门 57 连接于脉冲发生器 53，还连接于第一 PWM 55。第二与门 58 经由反相器 59 连接于脉冲发生器 53，还与第二 PWM 56 耦合，合成电路 60 连接于第一、第二与门 57-58，还连接于激光二极管（LD）驱动器 82。

图像数据处理器 51 经由图像数据接口 18 接收图像数据作为其输入，该数据可以是图像处理器 15 中的图像存储器中存储的像素数据，或者是页存储器 17 中的数据。图像数据处理器 51 将输入像素数据分成分别对应于 PWM 55-56 的像素数据串供交替分发。在这一实施例中，第一 PWM 55 被设计成处理奇数序号像素数据，而第二 PWM 56 处理偶数序号像素数据。然后，这样被分开供分发的数据项经由相应的传输线路被发送到同步器电路 52。在这一实施例中，奇数序号像素数据，即第一像素数据，经由图 5 中指出图像数据#1 的线路输入到同步器电路 52，而偶数序号像素数据，即第二像素数据，经由指出图像数据#2 的线路输入其中。

同步器电路 52 在操作上响应接收一个参考时钟信号 CLK0，信号 CLK0 是由参考时钟发生器 54 产生的，以产生一个与光束检测器电路 84 输出的水平同步信号 BD 同步的新的参考时钟信号 CLK1。一旦收到由图像数据处理器 51 发送的第一像素数据，同步器电路 52 便使该数据与新产生的参考时钟 CLK1 同步。这样被同步的奇数序号像素数据，即第一像素数据，将经由图 5 中指示图像数据#3 的传输线路发送出去并输入到第一 PWM 55。类似地，这样由同步器 52 同步的偶数序号像素数据，即第二像素数据将经由图 5 中指示图像数据#4-1 的传输线路发送出去并输入到延时电路 50。

一旦从同步器电路 52 收到第二像素数据，延时电路 50 便发挥其功能，使该数据的输出延时等效于单个像素输出期间内的一个指定时间，在第二实施例中，延时电路 50 对数据的延时程度对应于一个像素，从而提供一个延时后的输出信号，然后它经由图 5 中指出图像数据 4-2 的线路传送到第二 PWM 56。此外，延时一个像素的同步信号被作为参考时钟 CLK2 输入到脉冲发生器电路 53。

从光束检测器 84 输出的水平同步信号 BD 和由同步器电路 52 使用从光束检测器 84 输出的水平同步信号 BD 所同步的参考时钟信号 CLK1 被输入到脉冲发生器电路 53。此外，被延时指定时间的参考时钟信号 CLK2 也从延时电路 50 输入，根据这些输入信号，脉冲发生器 53 产生一个信号，用于掩蔽能影响相邻像素的某些数据，该信号作为第一掩蔽脉冲信号 SIG1 输出。由脉冲发生器 53 输出的这一掩蔽脉冲信号通过反相器 59，从而产生有相反极性的第二掩蔽脉冲信号 SIG2。

在激光控制器 30 中独特地提供参考时钟发生器 54，以建立用于激光控制的时序。

第一和第二 PWM 55-56 作为输出脉冲调节装置，每个被设计成根据各自像素数据来输出脉冲宽度和设定脉冲位置。通过使用这一脉冲位置可变的功能，第二实施例被安排成使得该脉冲宽度被切成多个段，每个段有 1/255 的相等宽度，供使用第一 PWM 55 以基于左参考基准定义的脉冲位置形成奇数序号像素数据时和以类似于第一 PWM 55 的方式使用第二 PWM 56 以基于左参考基准定义的脉冲位置形成偶数序号像素数据时进行控制。使用这一技术允许在各像素数据信号之间提供显著的相位分离，从而防止相邻相素之间的不希望的重叠。在 PWM 的脉冲宽度/位置改变功能方面类似于第一实施例。

第一与门电路 57 在其输入端接收第一像素数据 PIXDAT1 的信号和掩蔽信号。数据 PIXDAT1 是第一 PWM 55 输出的，然后其脉冲宽度被调节。掩蔽信号是脉冲发生器电路 53 输出的。一旦接收了这些输入信号，与门 57 在其输出端产生一个调节后的信号，它是在图 5 中由“PIXDAT5”指出的信号。类似地，第二与门电路 58 输入一个由第二 PWM 56 输出并被调节脉冲宽度的第二像素数据 PIXDAT2 以及脉冲发生器电路 53 输出的掩蔽信号的反相信号。一旦接收了这些信号，与门 58 输出一个调节后的信号，即如图 5 中由“PIXDAT6”指出的信号。

合成电路 60 可操作以把第一和第二像素数据相加和组合在一起，其中前者是由第一与门 57 输出的调节后数据 PIXDAT5，而后者是由第二与门 58 输出的调节后数据 PIXDAT6。然后，组合信号作为像素数据

PIXDAT3 提供给 LD 驱动器 82，合成电路 60 是作为或（OR）门电路实现的。

下面将参考图 6 描述第二实施例的操作。

当水平同步信号 BD 从光束检测器电路 84 输出并输入到同步器电路 52 时，参考时钟信号改变其周期。在第二实施例中，在水平同步信号 BD 上升时，由同步器 52 输出的参考时钟信号 CLK1 被改变，使其周期短于上述 PWM 周期 T1。

当水平同步信号 BD 电位降低时，从同步器电路 52 输出的参考时钟信号 CLK1 上升，由第一 PWM 55 输出的像素数据信号 PIXDAT1 的电位也上升。在此时，第一 PWM 55 以左参考基准为基准，以周期 T1 有 255 个切片脉冲段为参照，输出脉冲宽度 96。再有，由脉冲发生器电路 53 输出的第一掩蔽脉冲信号 SIG1 有其脉冲宽度在时间上等于相邻上升脉冲缘之间一个周期 T1 的一半（T2）。关于合成电路 60 的输出信号 PIXDAT3，当水平同步信号 BD 下降时，这一信号上升，使得开始第一像素数据输出。在此时该脉冲宽度使得在 PIXDAT1 的整个上升时间第一掩蔽脉冲信号也已经上升。这样，便可能得到等效于 PIXDAT1 的信号。此外，在此时的 PIXDAT3 信号是 PIXDAT5 信号，尽管在图 6 中未具体说明。

在对应于自水平同步信号 BD 下降时起始的一个像素的时间消逝后的 T2 周期终点，参考时钟 CLK2 上升，在此时，由第二 PWM 56 输出的信号 PIXDAT2 上升。在这一事件中，第二 PWM 56 以左参考基准为基准，以周期 T1 中有 255 个切片脉冲段为参照，输出脉冲宽度 96。根据脉冲发生器电路 53 产生的第一掩蔽脉冲信号 SIG1 产生第二掩蔽脉冲信号 SIG2。在自水平同步信号 BD 下降时起始的 T2 消逝之后，信号 SIG2 上升。

由脉冲发生器电路 53 输出的第一掩蔽脉冲信号 SIG1 有其时间长度为 T2 的脉冲宽度，它是在 PWM 操作期间相邻时钟脉冲上升缘之间的一个周期 T1 的一半。当水平同步信号 BD 下降时，合成电路 60 的输出信号 PIXDAT3 也上升，使得开始输出第一像素数据，在此时该脉冲宽度使

得在 PIXDAT1 的整个上升时间周期第一掩蔽脉冲信号也已经上升。这样，便可能得到 PIXDAT1 的等效信号。此外，在此时的 PIXDAT3 信号是 PIXDAT5，尽管在图 6 中未具体说明。

时间周期 T2 的长度基本上等于一个像素数据处理操作的周期，如图 6 中所示，第一和第二掩蔽脉冲信号 SIG1 和 SIG2 每个有其周期 T1。而且二者的高电平时间周期和低电平时间周期都是 T2，从而表现为具有占空比 50%的信号。这些掩蔽脉冲信号 SIG1-SIG2 表现为二者之间有 T2 相位差。由合成电路 60 输出的信号 PIXDAT3 有其脉冲宽度 96，这是根据输出信号 PIXDAT2 确定的指定宽度值。尽管未具体说明，但此时的 PIXDAT3 信号是 PIXDAT6 信号。

利用上述技术，针对第一像素，可得到具有脉冲宽度 96 的输出，而对于第二像素，也可得到具有脉冲宽度 96 的输出，关于第三像素及其后续奇数序号像素，将以类似于第一像素的操作得到 PIXDAT3 的输出。关于第四像素及其后续偶数序号像素，将以类似于第二像素的方式得到 PIXDAT3 的输出。

然而，由于环境的变化，温度变化或其他变化，第一和第二 PWM 55-56 的输出脉冲有时会改变宽度，使脉冲宽度长于预期宽度。它的一个典型情况示于图 6，其中假定这种脉冲宽度变化发生在处理第五和第十像素的时候。

对于第五像素数据，发生了不希望的脉冲宽度增大，于是 PIXDAT1 的相应的高电平输出脉冲宽度变得长于一个像素周期 T2 的时间长度，如图 6 中由虚线指出的那样。仅只这一信号输出能影响相邻像素的数据，造成不能执行高级图像处理。另一方面，与第五像素数据关联的第一掩蔽脉冲信号 SIG1 有其高电平脉冲宽度等于一个像素周期 T2 的时间长度。合成电路 60 的输出信号 PIXDAT3 有 PIXDAT1 和第一掩蔽脉冲信号 SIG1 的或值。因此，即使信号 PIXDAT1 是能影响相邻像素的信号，但由第一掩蔽脉冲信号 SIG1 实施了掩蔽。这使得有可能防止信号 PIXDAT3 影响相邻像素。

对第十像素有相同的情况。就是说，即使信号 PIXDAT2 是影响相邻

像素的信号，但由第二掩蔽脉冲信号 SIG2 实施了掩蔽。这样便可能防止信号 PIXDAT3 影响相邻像素。

在第二实施例中，有可能实现高速光发射。能这样说是因为针对单个 LD 驱动器 82 使用两个单独的 PWM 55-56 以实现所需要的光发射，其中 PWM 的驱动操作慢于 LD 驱动器 82。利用这样的结构安排，与每个 LD 驱动器使用单个 PWM 进行光发射的结构安排相比，还使以高速度进行光发射成为可能。另一个好处在于能实施高速性能而不必增加所需高价激光二极管的数量。此外，使用脉冲发生器电路 53 使得有可能掩蔽那些能影响相邻像素某些部分的数据（信号）。这样，有可能建立适当的光发射时序，这又使得有可能实现成功的图像形成。

又一个好处在于能防止由脉冲发生器电路 53 输出的信号影响相邻像素，即使那里 PWM 的输出数据由于可能的环境变化（如温度变化）而长时间处于高电平。

接下来将解释本发明的第三实施例。请注意，整个图像形成装置类似于图 1 中所示，所以相似的部分或部件以相似参考字符表示，并在这里略去对它们的详细解释。图 7 描绘激光控制单元 30 的电路结构，它是光束扫描器设备的一部分。图 8 是第三实施例的时序图。

图 7 的激光控制单元 30 的内部电路由若干部件构成，包括图像数据处理单元 71、一对第一和第二同步电路 72a-72b、脉冲发生器电路 73 和参考时钟发生器电路 74。图像数据处理器 71 是一个图像数据处理装置，用于将图像处理后的相邻像素数据分成第一像素数据和第二像素数据供交替分发。第一同步器电路（同步器#1）72a 是第一信号同步装置，以与一个参考时钟信号同步的方式输出第一像素数据。第二同步器电路（同步器#2）72b 是第二信号同步装置，以与该参考时钟信号同步的方法输出第二像素数据。脉冲发生器电路 73 是数据掩蔽合成装置，用于产生不只一个电信号，以对能影响相邻像素的某些数据进行掩蔽。参考时钟发生器 74 在其输出端产生时钟信号，用作涉及激光控制处理的参考。

激光控制器 30 还包括延时电路（DLY1）70 和第一、第二 PWM 75-76。延时电路 70 是一个延时装置，用于迫使由图 7 的水平同步传感器 83 输

出的水平同步信号 BD1 延时一个预先指定的时间长度。第一 PWM 75 是第一输出脉冲调节装置，用于根据第一像素调节输出信号的脉冲宽度。第二 PWM 76 是第二输出脉冲调节装置，用于根据第二像素数据调节输出脉冲宽度。激光控制器 30 还包括第一和第二与（AND）门电路 77-78 以及合成电路 80，第一与门（AND#1）77 是数据掩蔽合成装置的一部分，用于计算脉冲发生器电路 73 的输出信号和第一 PWM 75 的输出信号的逻辑与值。第二与门（AND#2）78 用作数据掩蔽合成装置的另一部分，用于计算脉冲发生器 73 的输出信号经由反相器 79 转换极性后的信号与第二 PWM 76 的输出信号二者的与值。合成电路 80 计算第一和第二与门 77-78 的输出信号（这样调节后的第一和第二像素数据）的逻辑和，即或值。请注意，一个调节装置通常由同步器 72、脉冲发生器 73、PWM 75-76、与门 77-78、反相器 79 以及延时电路 70 构成。

光束检测器电路 84 与脉冲发生器电路 73 相连，并与延时电路 70 耦合，光束检测器 84 还与第一同步器电路 72a 相连，以向其发送水平同步信号 BD1，图像数据处理器 71 与图像数据接口 18 相连。数据处理器 71 与第一同步器 72a 相连，用于向其发送第一像素数据。处理器 71 与第二同步器 72b 相连，以向其发送第二像素数据。参考时钟发生器 74 与第一、第二同步器 72a-72b 相连。第一同步器 72a 与第一 PWM 75 相连，还与脉冲发生器 73 相连，第二同步器 72b 与第二 PWM 76 及脉冲发生器 73 相连。合成电路 80 与 LD 驱动器 82 耦合，如图 7 中所示。

第一与门 77 与脉冲发生器电路 73 相连，还与第一 PWM 75 相连。第二与门 78 经由反相器 79 与脉冲发生器 73 相连，还与第二 PWM 76 相连。合成电路 80 与第一、第二与门 77-78 相连。图像数据处理器 71 利用图像数据接口 18 输入图像数据，其中的输入数据可以是在图像处理器 15 中的图像存储器中存储的像素数据或在页存储器 17 中存储的像素数据。图像数据处理器 71 将输入的像素数据分成对应于各 PWM 的像素数据串供交替分发。在这一实施例中，所做的设置使奇数序号像素数据由第一 PWM 75 处理，而偶数序号像素数据由第二 PWM 76 处理。然后，所分发的像素数据经由相应的信号线传送到第一同步器电路 72a 或第二

同步器电路 72b。在这一实施例中，奇数序号像素数据即第一像素数据，经由图 7 中指出图像数据#1 的线路输入到第一同步器电路 72a，而偶数序号像素数据经由指出图像数据#2 的线路输入到第二合成器电路 72b。

延时电路 71 的功能是迫使从光束检测器电路 84 接收的水平同步信号 BD1 延时到对应于一个像素的程度。这一延时电路 70 输出的被延时指定时间的信号经由图 7 中指出水平同步信号 BD2 的线路发送到脉冲发生器电路 73，作为延时一个像素的水平同步信号 BD2。

第一同步器电路 72a 在操作上响应接收一个参考时钟信号 CLK0，信号 CLK0 是由参考时钟发生器 74 产生的，以产生一个与光束检测器电路 84 输出的水平同步信号 BD1 同步的新的参考时钟信号 CLK1。第一同步器 72a 使图像数据处理器 71 发送的第一像素数据与新产生的参考时钟信号 CLK1 同步。这样被同步的奇数序号像素数据，即第一像素数据，经由图 7 中指出图像数据#3 的信号线输入到第一 PWM 75。

第二同步器电路 72b 响应接收由参考时钟发生器 74 产生的这一参考时钟信号 CLK0，以产生一个新的参考时钟信号 CLK2，它与光束检测器电路 84 输出的并被延时的水平同步信号 BD2 同步。第二同步器电路 72b 使图像数据处理器 71 发送的第一像素数据与新产生的参考时钟信号 CLK2 同步。奇数序号像素数据，即同步后的第二像素数据，经由图 7 中指出图像数据#4 的信号线输入到第二 PWM 76

脉冲发生器电路 73 在其输入端接收由光束检测器电路 84 输出的水平同步信号 BD1 和来自延时电路 70 的被延时一个像素的水平同步信号 BD2。脉冲发生器电路 73 还输入分别由第一和第二同步器电路 72a-72b 输出的参考时钟信号 CLK1 和 CLK2。脉冲发生器电路 73 根据这些输入信号产生一个信号用于掩蔽能影响相邻像素的数据，该信号将作为第一掩蔽脉冲信号 SIG1 输出。这样由脉冲发生器 73 输出的掩蔽脉冲信号 SIG1 穿过反相器 79，造成具有相反极性的第二掩蔽脉冲信号 SIG2。

在激光控制器 30 中独特地提供参考时钟发生器 74，以建立激光控制的适当时序。

第一和第二 PWM 75-76 作为输出脉冲调节装置，每个被设计成根据

各自像素数据来输出脉冲宽度和设定脉冲位置，通过使用这一脉冲位置可变的功能，第三实施例被安排成使得一个脉冲宽度被切成多个段，每个段 1/255 的相等宽度，供使用第一 PWM 75 以基于左参考基准定义的脉冲位置形成奇数序号像素数据时和以类似于第一 PWM 75 的方式使用第二 PWM 76 以基于左参考基准定义的脉冲位置形成偶数序号像素数据时进行控制。使用这一技术允许在各像素数据信号之间提供显著的相位分离或“隔离”，从而防止相邻像素之间的不希望的重叠。这一实施例在 PWM 的脉冲宽度/位置修改功能方面类似于第一实施例。

第一与门电路 77 在其输入端接收第一像素数据 PIXDAT1 的信号和掩蔽信号，数据 PIXDAT1 是第一 PWM 75 输出的，然后其脉冲宽度被调节。掩蔽信号是由脉冲发生器电路 73 输出的。一旦接收了这些输入信号，与门 77 在其输出端产生一个调节后的信号，它是在图 7 中由“PIXDAT5”指出的信号。类似地，第二与门电路 78 输入一个由第二 PWM 76 输出并被调节脉冲宽度的第二像素数据 PIXDAT2 以及脉冲发生器电路 73 输出的掩蔽数据的反相信号。一旦接收了这些信号，与门 78 输出一个调节后的信号，即如图 7 中由“PIXDAT6”指出的信号。

会成电路 80 可操作以把第一和第二像素数据相加和组合在一起，其中前者是由第一与门 77 输出的调节后数据 PIXDAT5，而后者是由第二与门 78 输出的调节后数据 PIXDAT6。然后，得到的信号作为像素数据 PIXDAT3 提供给 LD 驱动器 82。合成电路 80 可以是一个或（OR）电路。

下面将参考图 8 讨论第三实施例的操作。

当水平同步信号 BD1 从光束检测器电路 84 输出并输入到同步器电路 72a 时，参考时钟信号改变其周期。在第三实施例中，在水平同步信号 BD1 上升时，由同步器 72a 输出的参考时钟信号 CLK1 被改变，使其周期短于前述 PWM 周期 T1。再有，当被延时电路 70 延时的水平同步信号 BD2 输入到第二同步器电路 72b 时，该参考时钟信号改变其周期。在第三实施例中，在同步信号 BD2 上升时，从第二同步器 72b 输出的参考时钟信号 CLK1 被修改成其周期短于 PWM 周期 T1。

当水平同步信号 BD1 电位降低时，从第一同步器电路 72a 输出的参

考时钟信号 CLK1 上升，由第一 PWM 75 输出的像素数据信号 PIXDAT1 的电位也上升，在此时，第一 PWM 75 以左参考基准为基准，以周期 T1 中有 255 个切片脉冲段为参照，输出脉冲宽度 96。再有，由脉冲发生器电路 73 输出的第一掩蔽信号 SIG1 有其脉冲宽度在时间长度上等于相邻上升脉冲缘之间一个周期 T1 的一半（T2）。当水平同步信号 BD1 或 BD2 下降时，合成电路 80 的输出信号 PIXDAT3 也上升，使得开始第一像素数据输出。在此时该脉冲宽度使得在 PIXDAT1 的整个上升时间第一掩蔽脉冲信号也已经上升。这样，使可能得到等效于 PIXDAT1 的信号。此外，在此时的 PIXDAT3 信号是 PIXDAT5，尽管这里未具体描绘。

当被延时电路 70 延时的水平同步信号 BD2 的电位下降时，由第二同步器电路 72b 输出的参考时钟信号 CLK2 上升，而第二 PWM 76 输出的像素数据 PIXDAT2 也上升。在自水平同步信号 BD1 上升时起始的 T2 时间消逝之后，水平同步信号 BD2 上升。第二 PWM 76 以左参考基准为基准，以周期 T1 中有 255 个切片脉冲段为参照，输出脉冲宽度 96。另一方面，由脉冲发生器电路 73 输出的第二掩蔽脉冲信号 SIG2 有具脉冲宽度等于 T2 周期，它是 PWM 操作周期 T1 的一半。当水平同步信号 BD2 下降时，合成电路 80 的输出信号 PIXDAT3 也上升，使得开始输出第二像素。在此时，该脉冲宽度使得在 PIXDAT2 的整个上升时间第二掩蔽脉冲信号也已经上升，从而有可能得到等效于 PIXDAT1 的信号。此外，在此时的 PIXDAT3 信号是 PIXDAT6 信号，尽管在图 8 中未具体描绘。

利用上述技术，针对第一像素，可得到具有脉冲宽度 96 的输出，而对于第二像素，也可得到具有脉冲宽度 96 的输出。关于第三像素及其后续奇数序号数据，将以类似于第一像素的操作得到 PIXDAT3 的输出。关于第四像素及其后续偶数序号像素，将以类似于第二像素的方式得到 PIXDAT3 的输出。

然而，由于环境的变化，如温度变化或其他变化，第一和第二 PWM 75-76 的输出脉冲有时会改变宽度，使脉冲宽度长于预期宽度。它的一个典型情况示于图 8，其中假定这种脉冲宽度扩展发生在第五和第十像素数据的时候。

对于第五像素数据，发生了不希望的脉冲宽度增大，于是 PIXDAT1 的相应的高电平输出脉冲宽度变得长于一个像素周期 T2 的时间长度，如图 8 中由虚线指出的那样。仅只这一信号输出能影响相邻像素的数据，造成不能执行高级图像处理。另一方面，与第五像素数据关联的第一掩蔽脉冲信号 SIG1 有其高电平脉冲宽度等于一个像素周期 T2 的时间长度。合成电路 80 的输出信号 PIXDAT3 有 PIXDAT1 和第一掩蔽脉冲信号 SIG1 的或值。因此，即使信号 PIXDAT1 是能影响相邻像素的信号，但由第一掩蔽脉冲信号 SIG1 实施了掩蔽。这使得有可能防止信号 PIXDAT3 影响相邻像素。

对第十像素有相同的情况。即使信号 PIXDAT2 是影响相邻像素的信号，但由第二掩蔽脉冲信号 SIG2 实施了掩蔽。这样便可能防止信号 PIxDAT3 影响相邻像素。

在第三实施例中，有可能实现高速发射。能这样说是因为针对单个 LD 驱动器 82 使用两个单独的 PWM 75-76 以实现所需要的光发射，其中 PWM 的驱动操作慢于 LD 驱动器 82。利用这样的结构安排，与每个 LD 驱动器使用单个 PWM 进行光发射的结构安排相比，还使以高速度进行光发射成为可能。另一个好处在于能实现高速性能而不必增加所需高价激光二极管的数量。此外，使用脉冲发生器电路 73 使得有可能掩蔽那些能影响相邻像素某些部分的数据（信号）。这样，有可能建立适当的光发射时序（timing），这又使得有可能实现成功的图像形成。

又一个好处在于能防止由脉冲发生器电路 73 输出的信号影响相邻像素，即使那里 PWM 的输出数据由于可能的环境变化（如温度变化）而长时间处于高电平。

接下来将解释本发明的第四实施例。请注意，整个图像形成装置类似于图 1 中所示，所以相似的部分或部件以相似参考字符表示，并在这里略去对它们的详细解释。图 9 显示激光控制单元 30 的详细结构，它是光束扫描器设备的一部分。图 10 是第四实施例的时序图。

图 9 中所示激光控制单元 30 由若干内置部件构成，包括图像数据处理单元 91、同步电路 92 以及参考时钟发生器电路 94，图像数据处理器

91 是一个图像数据处理装置，用于将图像处理后的相邻像素数据分成第一像素数据和第二像素数据借交替分发。同步器电路 92 是一个信号同步装置，以与一个参考时钟信号同步的方式输出第一像素数据和第二像素数据，参考时钟发生器 94 在其输出端产生时钟信号，用作涉及激光控制处理的参考。激光控制器 30 还包括第一和第二 PWM 95 和 96。第一 PWM（PWM#1）95 是第一输出脉冲调节装置，用于根据第一像素调节输出脉冲宽度。第二 PWM（PWM#2）96 是第二输出脉冲调节装置，用于根据第二像素数据调节输出脉冲宽度。激光控制器 30 还包括合成电路 97 或其类似物，它是一个合成装置，用于计算由同步器 92 输出的第一和第二像素数据的逻辑和。请注意，一个调节装置由同步器 92、PWM 95-96 以及其他部件构成。

光束检测器电路 84 与同步器电路 92 相连。图像数据处理器单元 91 与图像数据接口 18 相连。图像数据处理器 91 与第一、第二 PWM 95、96 相连。参考时钟发生器 94 与 PWM 95-96 相连，它们又与同步器电路 92 相连。同步器 92 通过单独的信号线分别向合成电路 97 发送第一和第二像素数据。合成电路 97 与激光二极管（LD）驱动器 82 耦合。

图像数据处理器 91 经由图像数据接口 18 接收向其输入的图像数据，这些数据可以是存储在图像处理器 15 的图像存储器中的或存储在页存储器 17 中的像素数据。图像数据处理器 91 将输入的图像数据分成对应于各 PWM 95-96 的像素数据串供交替分发。在第四实施例中，第一 PWM 95 被设计成处理奇数序号像素数据，而第二 PWM 96 处理偶数序号像素数据。然后这样分开供分发的数据项经由相应的传输线路发送到相应的 PWM。在这第四实施例中，奇数像素数据，即第一像素数据，是通过图 9 中指出图像数据#1 的线路输入到 PWM 95，而偶数像素数据，即第二像素数据，是通过指出图像数据#2 的另一线路输入到 PWM 96。

在激光检测器 30 中独特地提供参考时钟发生器 94，以建立激光控制的适当时序。

第一和第二 PWM 95-96 作为输出脉冲调节装置，每个被设计成根据各自像素数据来输出脉冲宽度和设定脉冲位置。通过使用这一脉冲位置

可变的功能，第四实施例被安排成使得一个脉冲宽度被切成多个段，每个段有 1/255 的相等宽度，供使用第一 PWM 95 以基于左参考基准定义的脉冲位置形成奇数序号像素数据时和使用第二 PWM 96 以基于右参考基准定义的脉冲位置形成偶数序号像素据时进行控制。使用这一方案可在各像素数据信号之间提供显著的相位分离。从而防止相邻像素之间的不希望的重叠。这第四实施例在 PWM 的脉冲宽度/位置改变功能方面类似于第一实施例。

同步器电路 92 从光束检测器电路 84 接收水平同步信号 BD，同时在其输入端通过图 10 中指出图像数据#3 的线路接收第一像素数据并通过指出图像数据#4 的线路接收第二像素数据。同步器 92 以与水平同步信号 BD 同步的方式输出第一像素数据或第二像素数据。

合成电路 97 进行操作以组合成“合成”经由各自线路从同步器电路 92 输出的第一像素数据或第二像素数据。所得到的组合信号作为 PIxDAT3 输出到 LD 驱动器 82。合成电路 97 通常被作为或（OR）门电路实现。

现在将参考 10 讨论第四实施例的操作。

当从光束检测器电路 84 输出的水平同步信号 BD 被输入到同步器电路 92 时，参考时钟信号改变其周期。在第四实施例中。当水平同步信号 BD 电位上升时，由同步器 92 输出的参考时钟信号 CLK1 被修改，使其周期短于 PWM 周期 T1。

当水平同步信号 BD 位下降时，由同步器电路输出的像素数据 PIxDAT1 电位上升，而像素数据 PIxDAT2 下降。在此时，第一 PWM 95 基于左参考基准，以周期 T1 中的 255 个切片脉冲段落为参照，输出脉冲宽度 96。在此时，由合成电路 97 输出的像素数据 PIxDAT3 与 PIXDAT1 有相同波形。这样，对应于第一像素的像素数据从图 9 的 LD 模块 81 中输出。

再有，自水平同步信号 BD 下降时起始的等于一个像素周期加上一个预先指定的时间长度的时间消逝之后，像素数据 PIxDAT2 电位上升，在此时，第二 PWM 96 基于右参考基准，以周期 T1 中有 255 个切片脉冲段为参照，输出脉冲宽度 96。在此时，由合成电路 97 输出的像素数据

PIxDAT3 与 PIxDAT2 有相同波形。这样，对应于第二像素的像素数据从 LD 81 中输出。对于第三像素之后到来的奇数序号像素，可以以与上述第一像素基本相同的过程得到输出像素数据 PIxDAT3。至于第四像素之后的偶数序号像素，可以以与第二像素相同的过程得到输出像素数据 PIxDAT3，由于奇数像素输出序列的的最后一个和偶数像素输出序列的第一个二者都处于高电平，所以在进行输出下一个像素数据时，同时让 PIxDAT3 处于高电平。

这样，在第四实施例中，有可能实现高速光发射。能这样说是因为两个 PWM 95-96 用于单个 LD 驱动器 82 以实现光发射，其中前者在驱动能力方面差于后者。利用这一结构安排，与每个 LD 驱动器使用一个 PWM 进行光发射的标准结构安排相比，使以高速度进行光发射成为可能。另一个好处在于能实现高速性能而不必增加所需高价激光二极管的数量。

应该指出，上述第一至第三实施例可修改以去掉使用脉冲发生器电路中的第一和第二与门电路。即使在这种情况中，仍然可能使用两个 PWM 以允许激光驱动器发光，从而有可能使用较少数量激光二极管实现预期的具有高速度性能的图像形成装置。如果性况是这样的话，由于在输出那些影响相邻像素的信号时缺少任何掩蔽功能，所以确信可推荐提供脉冲产生电路或其他电路。

虽然在第一至第四实施例中利用了一种特定结构安排以对每个 LD 驱动器使用一对 PWM，但本发明不应局限于此。在 LD 驱动器的数据处理能力或“处理能力”四倍于 PWM 的情况中，对每个 LD 驱动器可使用四个 PWM，以这种遵循 LD 驱动器处理能力的方式，可以以个案为基础设定要连接于它的 PWM 数量。再有，虽然上述第一至第四实施例是针对单色图像形成的情况，本发明的原理可应用于具有全彩色图像处置能力的彩色图像形成装置。还应该指出，尽管在第一至第四实施例中的讨论涉及沿主扫描方向的相邻像素。但本领域技术人员会容易地理解，。本发明的原理可应用于沿副扫描方向的相邻像素。在各实施例中使用的结构可组合，以得到本发明的效果和优点。

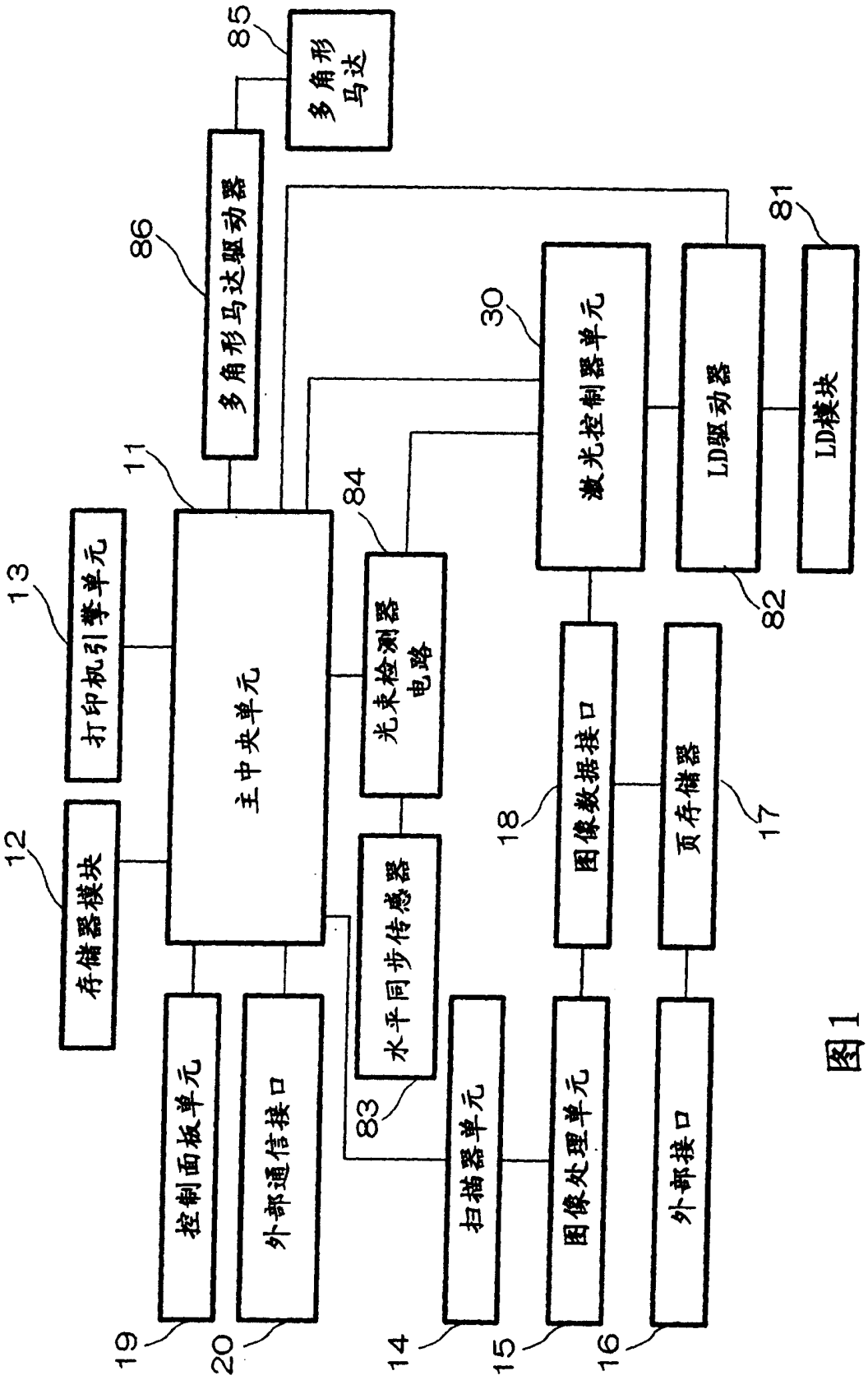

85
多角形马达
86
多角形马达驱动器
11
主中央单元
84
光束检测器电路
30
激光控制器单元
81
LD驱动器
LD模块
82
13
打印机引擎单元
12
存储器模块
18
图像数据接口
17
页存储器
控制面板单元
外部通信接口
水平同步传感器
83
扫描器单元
图像处理单元
外部接口
19
20
14
15
16

图1

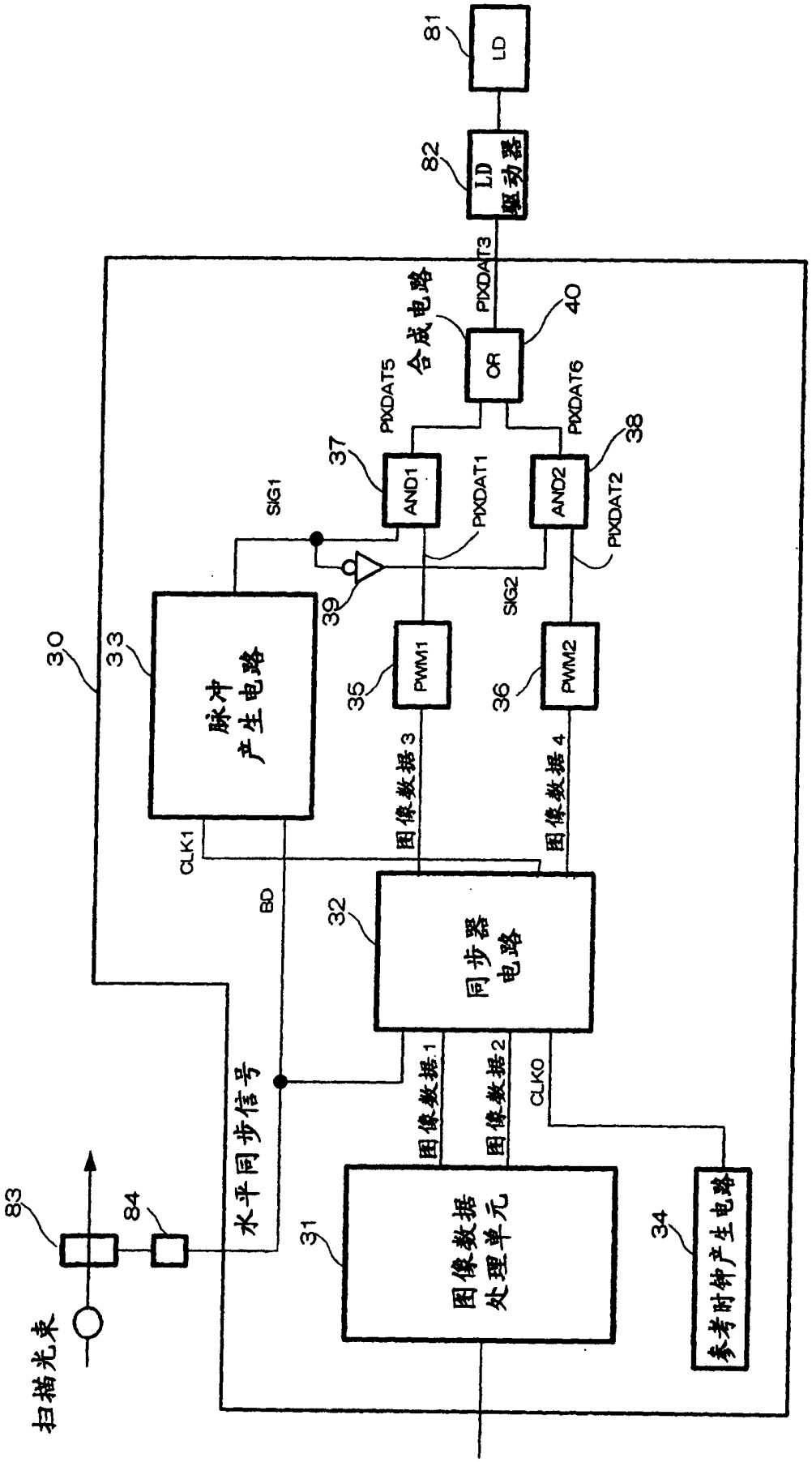

81
LD
82
LD
驱动器
PIXDAT3
合成电路
40
OR
PIXDAT5
PIXDAT6
37
AND1
38
AND2
SIG1
PIXDAT1
PIXDAT2
39
SIG2
30
33
脉冲
产生电路
35
PWM1
36
PWM2
图像数据3
图像数据4
CLK1
BD
32
同步器
电路
图像数据1
图像数据2
CLK0
水平同步信号
83
84
扫描光束
31
图像数据
处理单元
34
参考时钟产生电路

图2

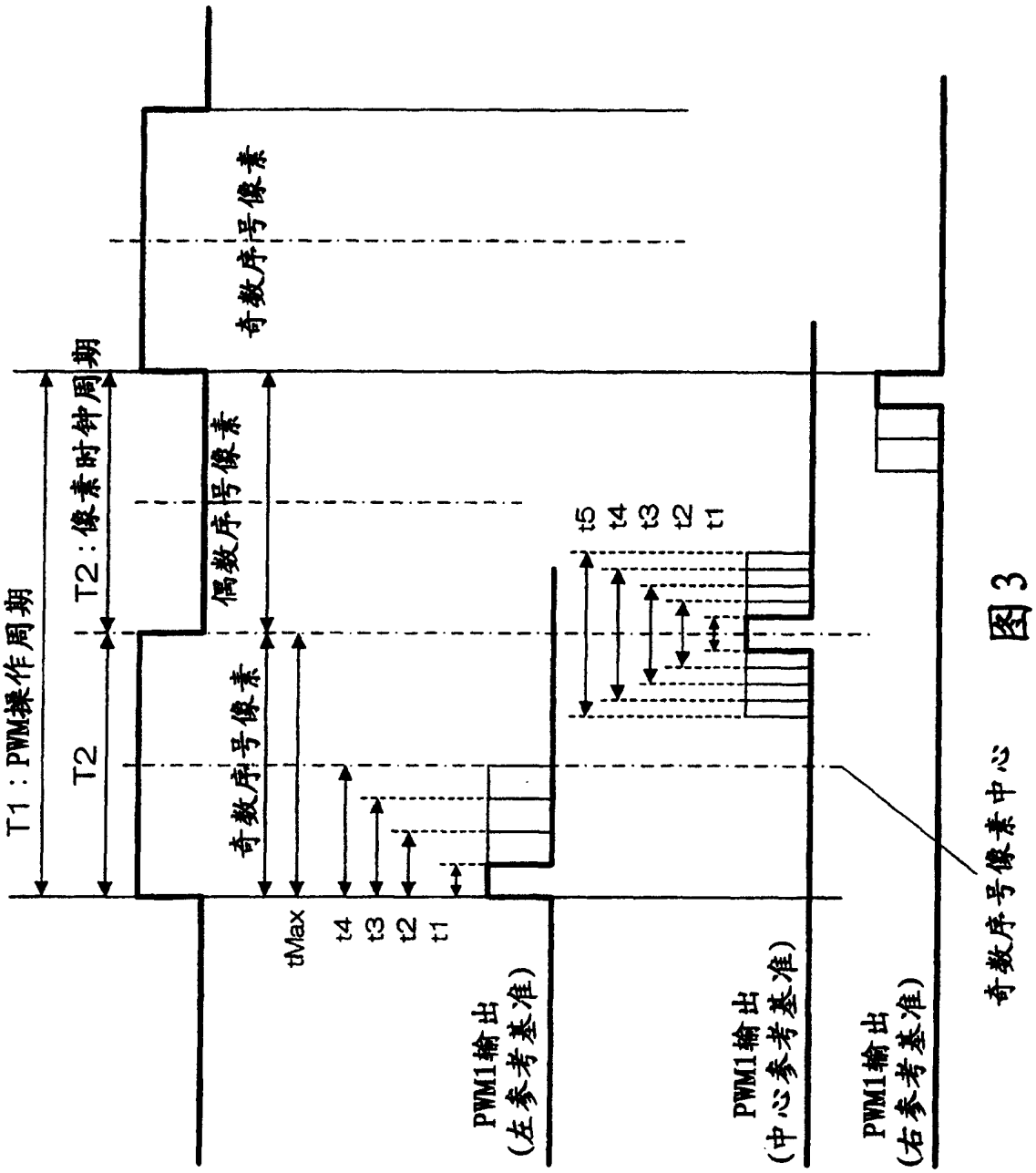

T1：PWM操作周期
T2
T2：像素时钟周期
奇数序号像素
偶数序号像素
奇数序号像素
tMax
t4
t3
t2
t1
t5
t4
t3
t2
t1
PWM1输出
(左参考基准)
PWM1输出
(中心参考基准)
PWM1输出
(右参考基准)
奇数序号像素中心

图3

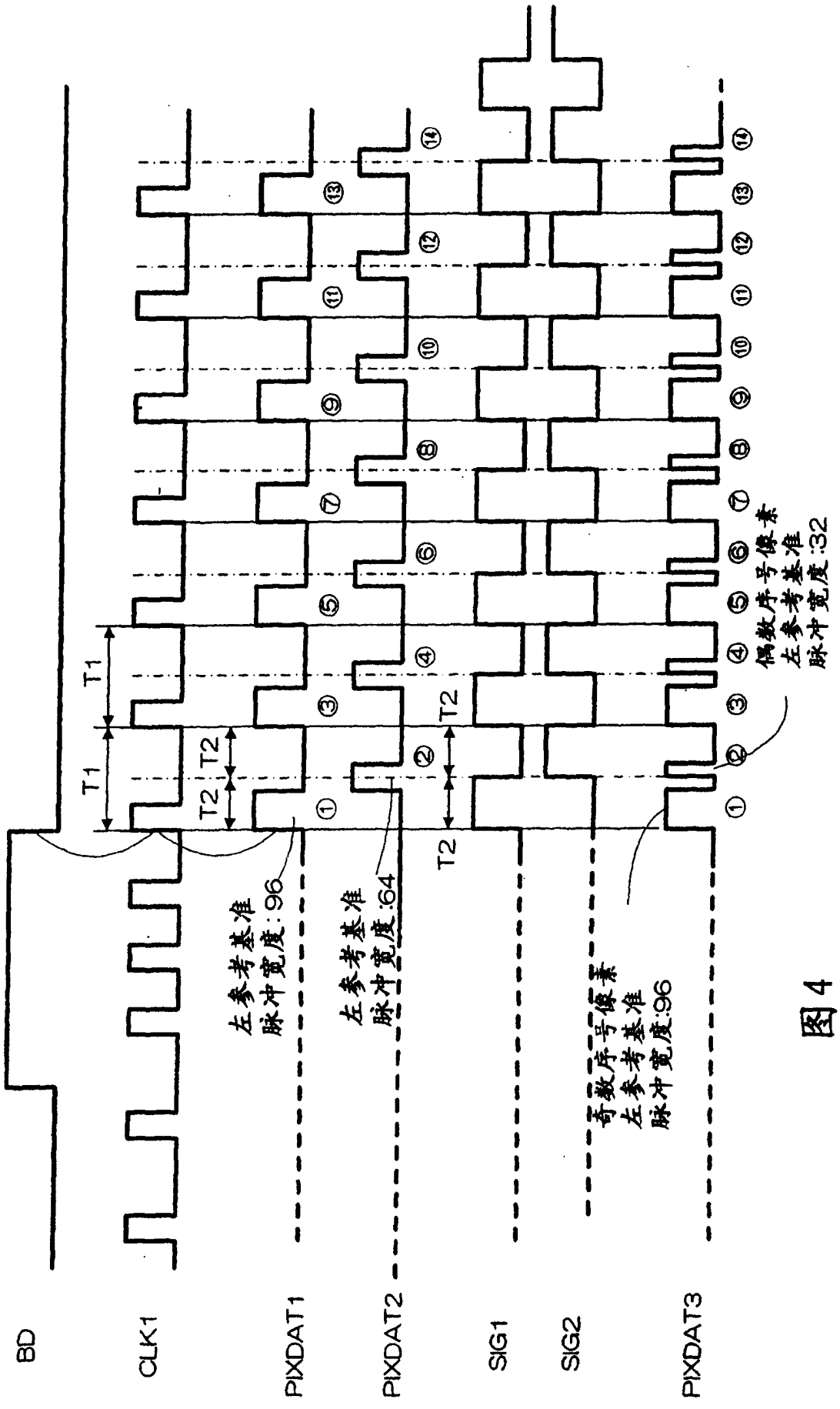

BD
CLK1
PIXDAT1
PIXDAT2
SIG1
SIG2
PIXDAT3
T1
T2
T2
T1
T2
T2
左参考基准
脉冲宽度:96
左参考基准
脉冲宽度:64
奇数序号像素
左参考基准
脉冲宽度:96
偶数序号像素
左参考基准
脉冲宽度:32
①
②
③
④
⑤
⑥
⑦
⑧
⑨
⑩
⑪
⑫
⑬
⑭

图 4

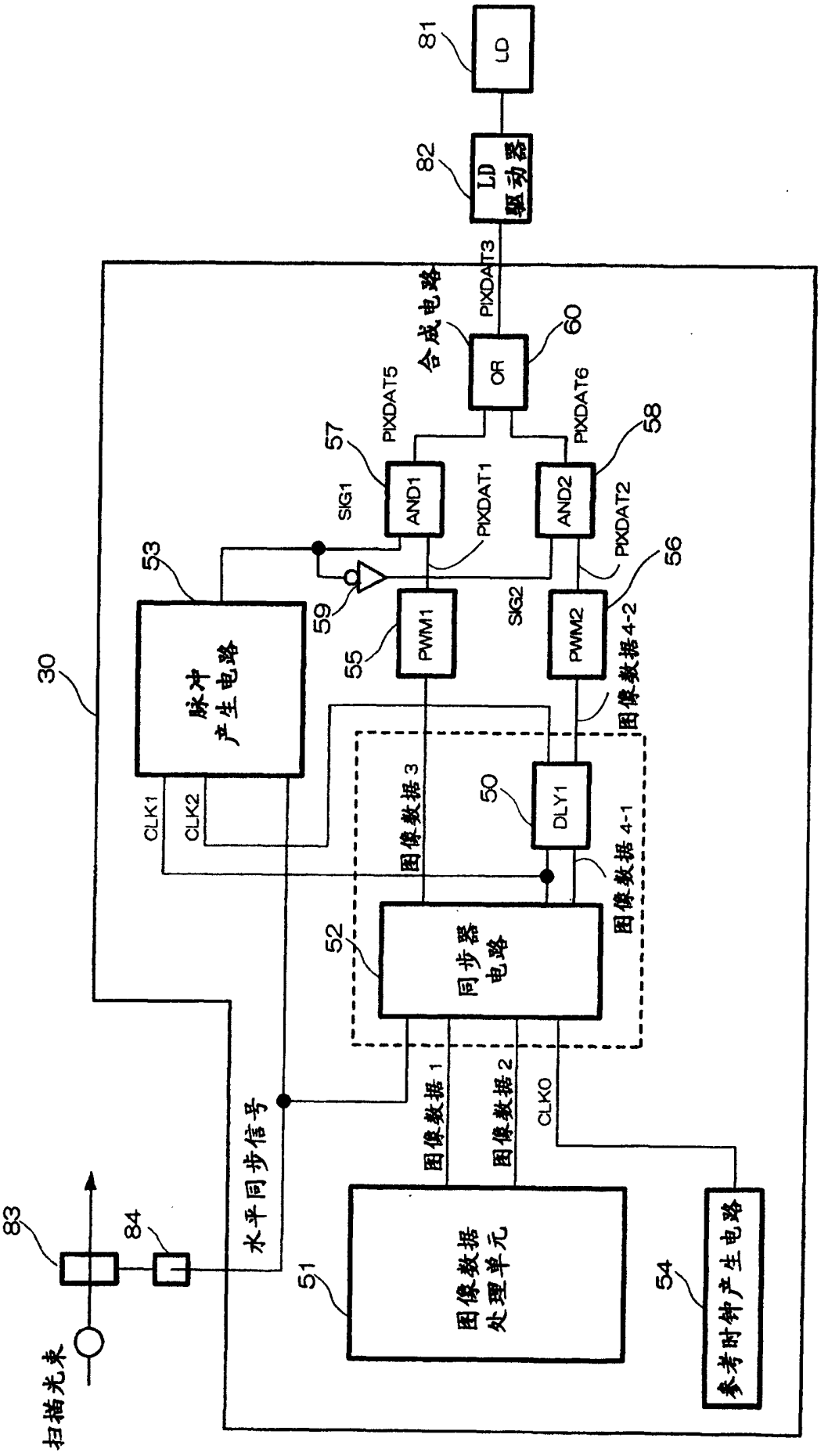

81
LD
82
LD驱动器
PIXDAT3
合成电路
60
OR
PIXDAT5
PIXDAT6
57
58
SIG1
AND1
AND2
PIXDAT1
PIXDAT2
53
56
59
SIG2
55
PWM1
PWM2
30
脉冲产生电路
图像数据4-2
CLK1
CLK2
图像数据3
50
DLY1
图像数据4-1
52
同步器电路
图像数据1
图像数据2
CLKO
水平同步信号
83
84
51
图像数据处理单元
54
参考时钟产生电路
扫描光束

图5

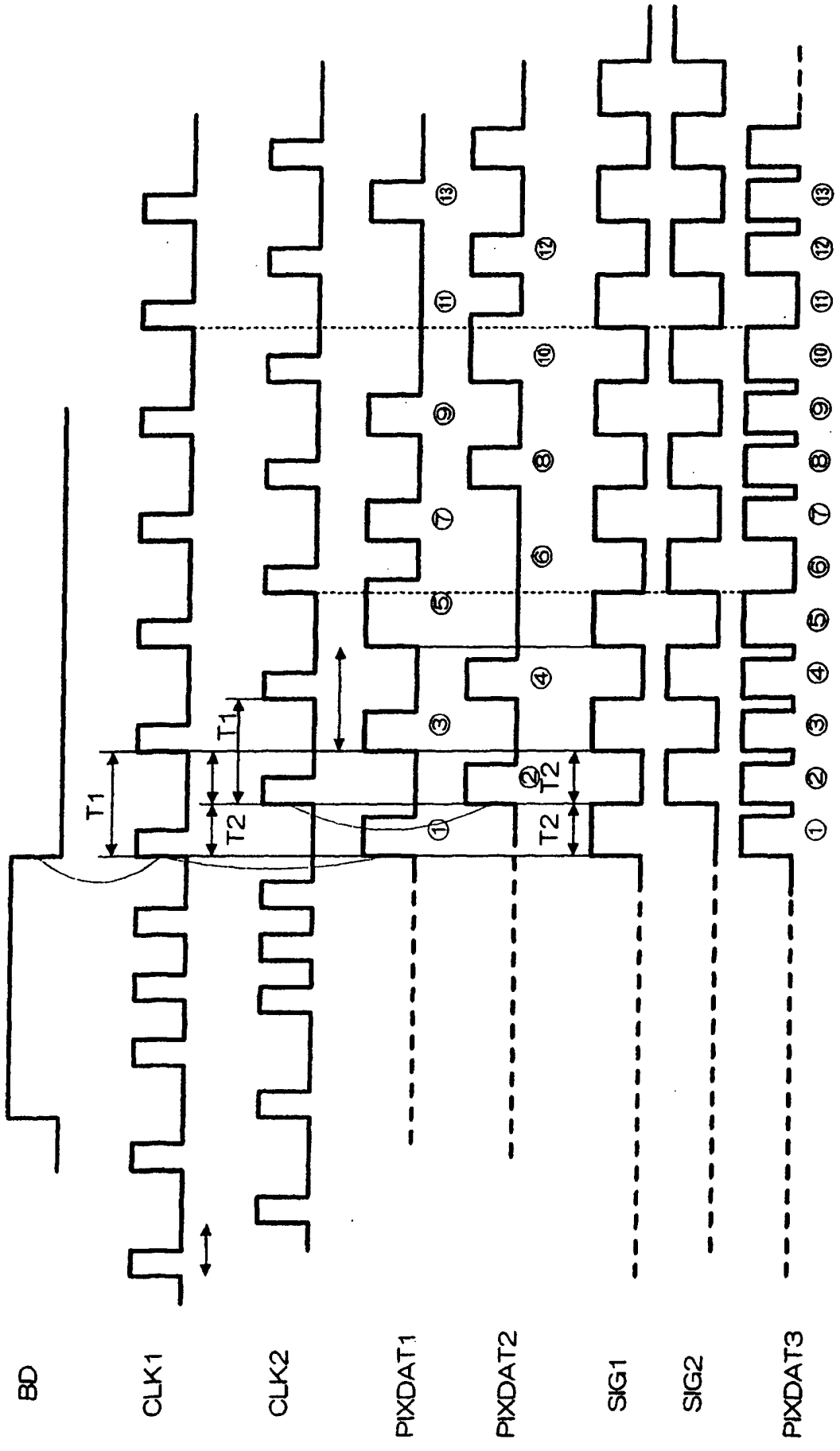

BD
CLK1
CLK2
PIXDAT1
PIXDAT2
SIG1
SIG2
PIXDAT3
T1
T2
T1
T2
T2
T2
①
②
③
④
⑤
⑥
⑦
⑧
⑨
⑩
⑪
⑫
⑬

图6

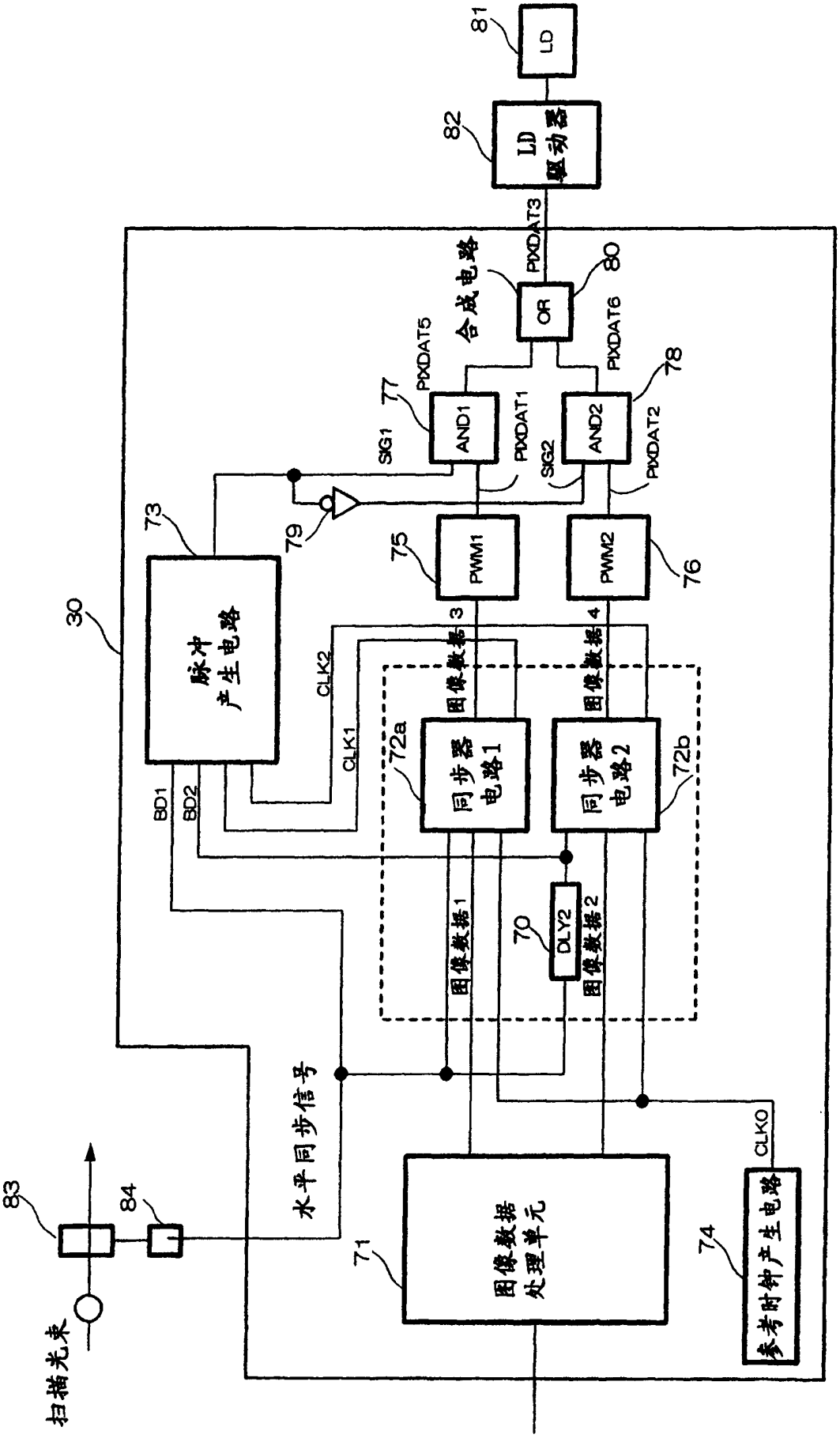

81
LD
82
LD
驱动器
PIXDAT3
合成电路
OR
80
PIXDAT5
PIXDAT6
77
AND1
78
AND2
SG1
PIXDAT1
SG2
PIXDAT2
79
73
75
PWM1
PWM2
76
30
脉冲
产生电路
3
4
图像数据
CLK2
CLK1
72a
同步器
电路1
同步器
电路2
72b
BD1
BD2
图像数据1
70
DLY2
图像数据2
水平同步信号
83
84
扫描光束
71
图像数据
处理单元
74
参考时钟产生电路
CLKO

图7

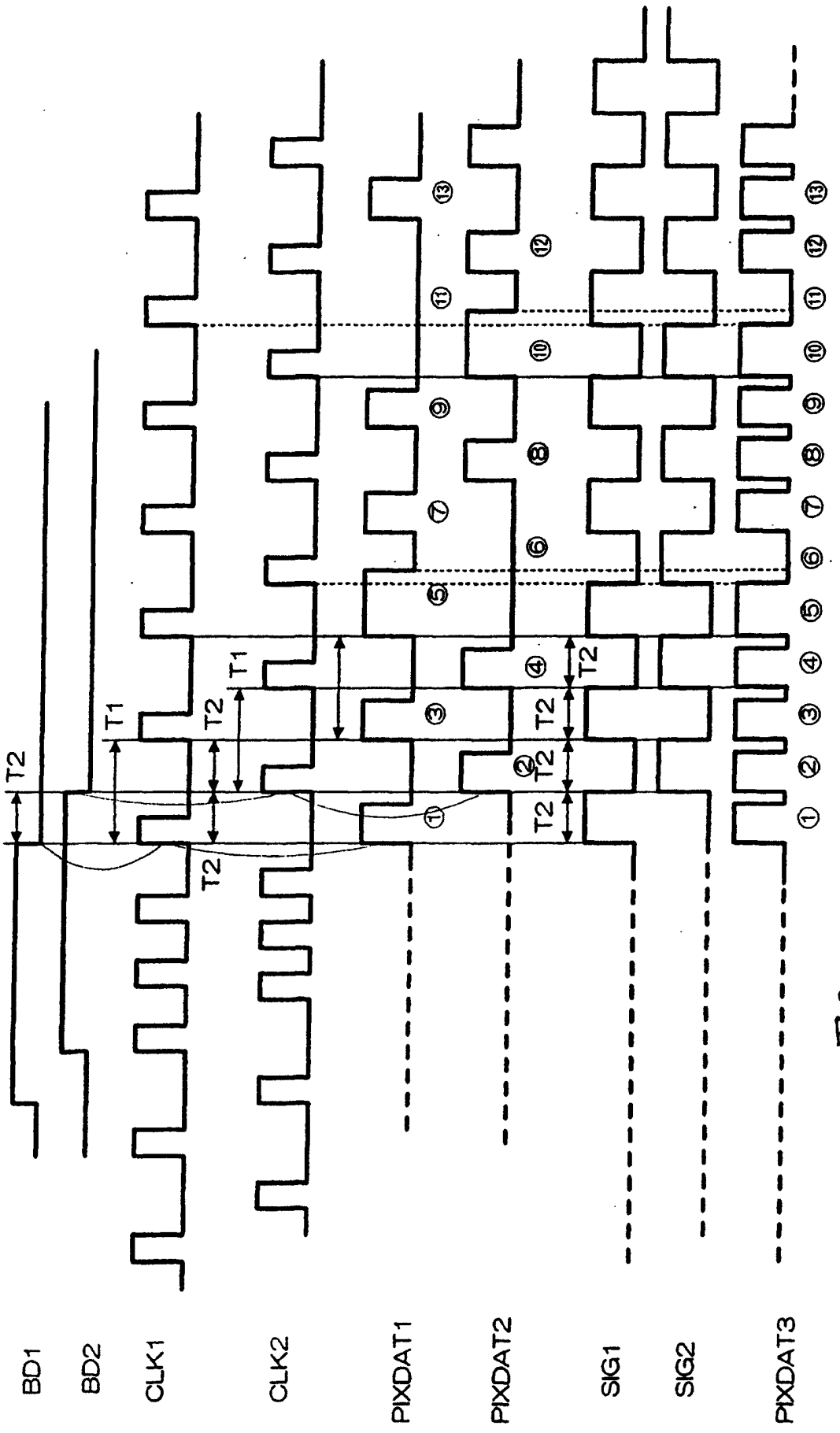

BD1
BD2
CLK1
CLK2
PIXDAT1
PIXDAT2
SIG1
SIG2
PIXDAT3
T1
T2
①
②
③
④
⑤
⑥
⑦
⑧
⑨
⑩
⑪
⑫
⑬

图8

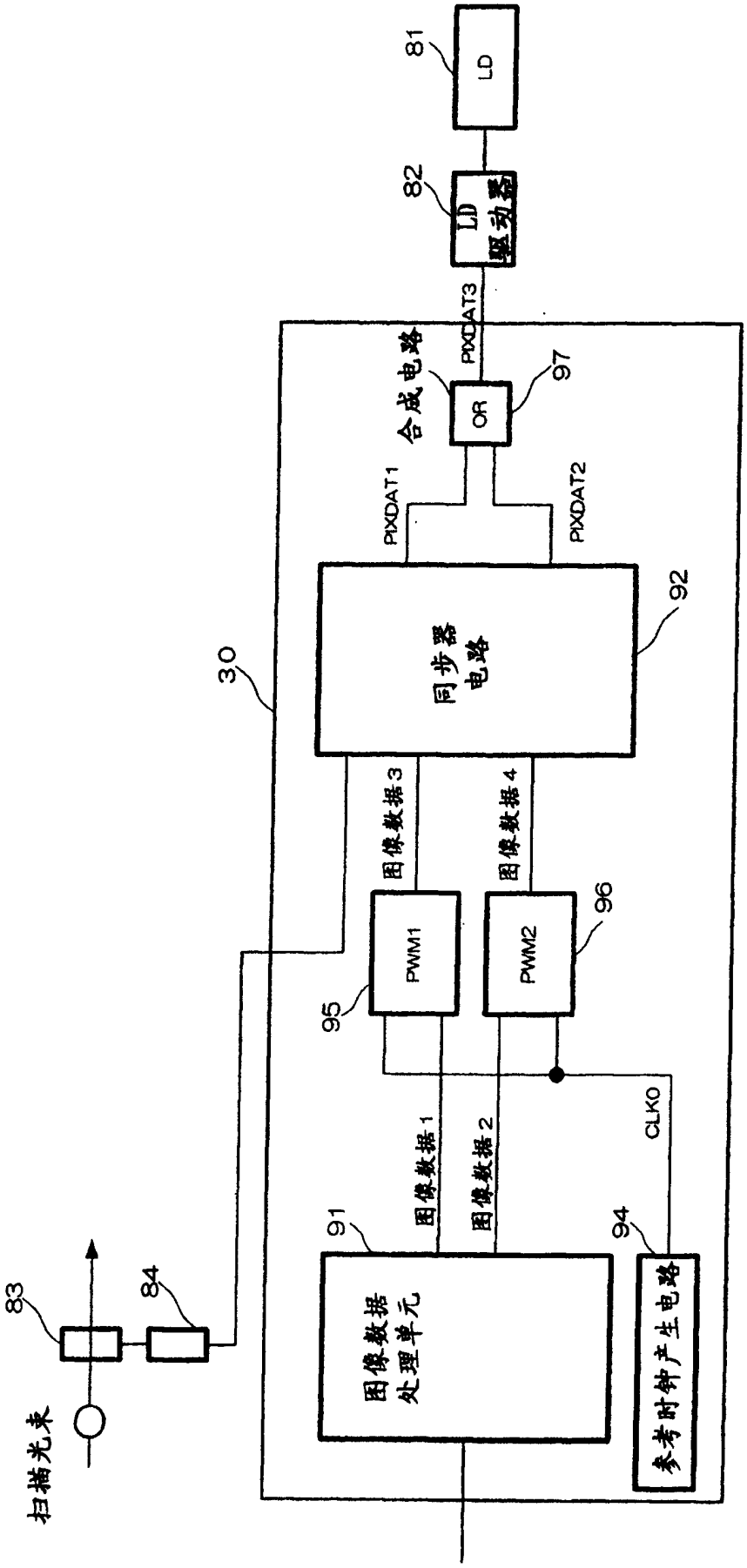

81
LD
82
LD驱动器
PIXDAT3
合成电路
OR
97
PIXDAT1
PIXDAT2
30
同步器电路
92
图像数据3
图像数据4
PWM1
PWM2
95
96
图像数据1
图像数据2
CLKO
91
94
图像数据处理单元
参考时钟产生电路
83
84
扫描光束

图9

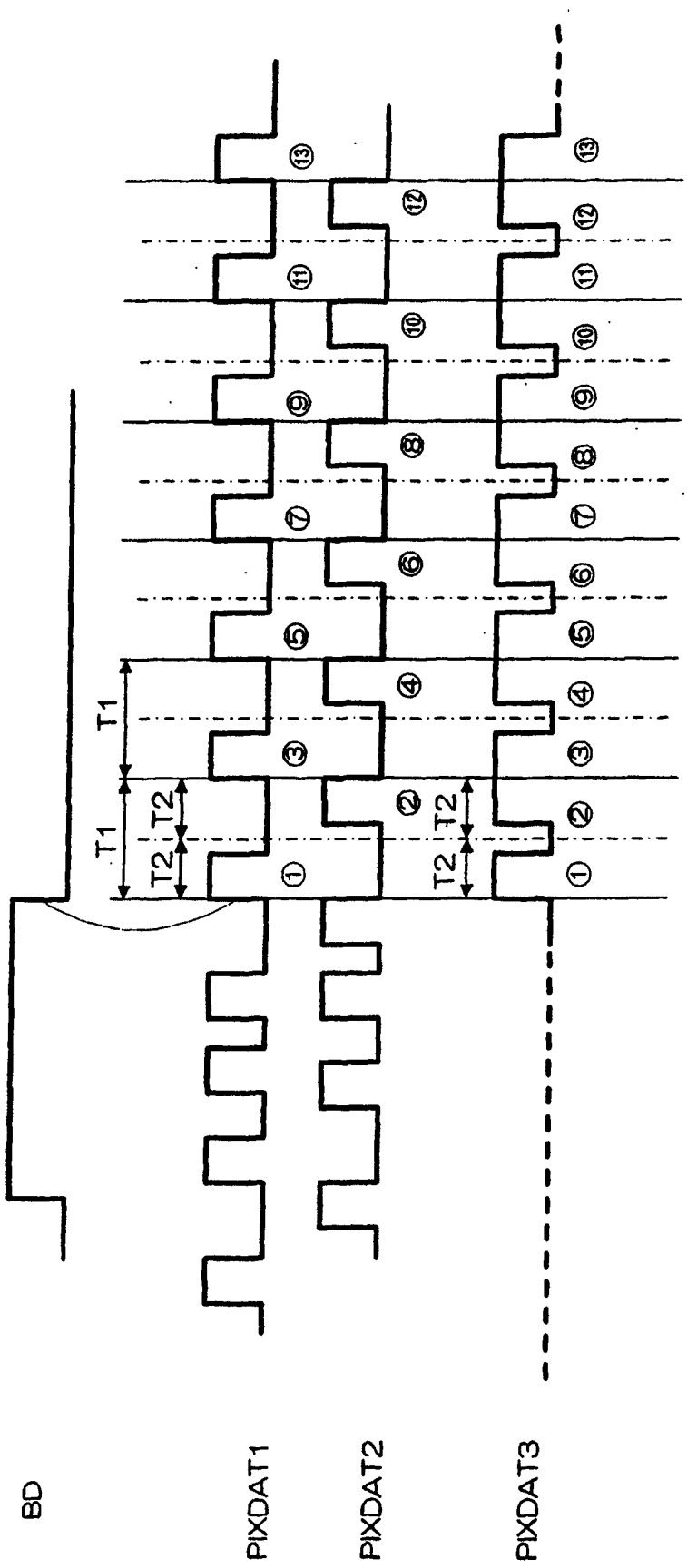


图10