

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5617418号
(P5617418)

(45) 発行日 平成26年11月5日 (2014. 11. 5)

(24) 登録日 平成26年9月26日 (2014. 9. 26)

(51) Int. Cl.

F I

H O 1 L 21/02 (2006. 01)

H O 1 L 21/02 B

H O 1 L 21/68 (2006. 01)

H O 1 L 21/68 F

H O 1 L 21/02 A

請求項の数 19 (全 21 頁)

(21) 出願番号 特願2010-176468 (P2010-176468)
 (22) 出願日 平成22年8月5日 (2010. 8. 5)
 (65) 公開番号 特開2012-38860 (P2012-38860A)
 (43) 公開日 平成24年2月23日 (2012. 2. 23)
 審査請求日 平成25年7月16日 (2013. 7. 16)

(73) 特許権者 000004112
 株式会社ニコン
 東京都千代田区有楽町1丁目12番1号
 (74) 代理人 110000877
 龍華国際特許業務法人
 (72) 発明者 菅谷 功
 東京都千代田区有楽町一丁目12番1号
 株式会社ニコン内

審査官 大嶋 洋一

最終頁に続く

(54) 【発明の名称】 半導体基板の積層方法、半導体基板の積層装置およびデバイスの製造方法

(57) 【特許請求の範囲】

【請求項 1】

複数の半導体基板のうち少なくとも二つの半導体基板を互いに積層する半導体基板の積層方法であって、

複数の半導体基板のうち、第1の半導体基板に対する積層基準を満たす第2の半導体基板を選択する選択ステップと、

前記第1の半導体基板と前記第2の半導体基板とを互いに積層する積層ステップと、を有する半導体基板の積層方法。

【請求項 2】

前記第1の半導体基板の表面に設けられた指標の位置を計測する計測ステップを有し、

前記選択ステップは、前記第1の半導体基板の前記位置に対して、予め定められた基準を満たす位置に指標が配置された半導体基板を、前記積層基準を満たす前記第2の半導体基板として選択する請求項1に記載の半導体基板の積層方法。

【請求項 3】

前記複数の半導体基板のうち、表面に設けられた指標の位置が前記基準を満たさない半導体基板を、保留基板として保留する保留ステップを有する請求項2に記載の半導体基板の積層方法。

【請求項 4】

前記選択ステップは、前記第1の半導体基板の前記指標の位置に対するずれ量が予め定められた範囲内にある前記指標が配置されている半導体基板を前記第2の半導体基板とし

10

20

て選択する請求項 2 または 3 に記載の半導体基板の積層方法。

【請求項 5】

前記第 1 の半導体基板と前記第 2 の半導体基板とを互いに積層した後、前記第 2 の半導体基板を研磨する研磨ステップと、

前記第 2 の半導体基板の研磨された面に指標を形成する指標形成ステップと、
を含み、

前記計測ステップは、前記指標形成ステップで形成された前記指標の位置を計測し、

前記選択ステップは、前記計測ステップで計測された前記指標の位置に対して前記基準を満たす位置に指標が配置された半導体基板を、前記積層基準を満たす新たな前記第 2 の半導体基板として選択する請求項 2 から 4 のいずれか 1 項に記載の半導体基板の積層方法

10

【請求項 6】

前記計測ステップは、前記第 1 の半導体基板の反りが矯正された状態で前記位置を計測する請求項 2 から 5 のいずれか 1 項に記載の半導体基板の積層方法。

【請求項 7】

前記基準は、前記第 1 の半導体基板の表面に設けられた電極の高さと前記複数の半導体基板の表面に設けられた電極の高さを加味して定められる請求項 2 から 6 のいずれか 1 項に記載の半導体基板の積層方法。

【請求項 8】

前記選択ステップは、加熱を含む後工程における熱膨張を考慮して第 2 の半導体基板を選択する請求項 1 から 7 のいずれか 1 項に記載の半導体基板の積層方法。

20

【請求項 9】

前記選択ステップは、複数の前記第 1 の半導体基板と前記複数の半導体基板との全ての組み合わせにおいて前記積層基準を満たすか否かを判断し、複数の前記第 1 の半導体基板と前記複数の半導体基板との組み合わせ数が最も多くなるように前記第 2 の半導体基板を選択する請求項 1 から 8 のいずれか 1 項に記載の半導体基板の積層方法。

【請求項 10】

前記第 1 の半導体基板および前記第 2 の半導体基板の少なくとも一方は、既に積層された半導体基板である請求項 1 から 9 のいずれか 1 項に記載の半導体基板の積層方法。

【請求項 11】

30

複数の半導体基板のうち少なくとも二つの半導体基板を互いに積層する半導体基板の積層装置であって、

複数の半導体基板のうち、第 1 の半導体基板に対する積層基準を満たす第 2 の半導体基板を選択する選択部と、

前記第 1 の半導体基板と前記第 2 の半導体基板とを互いに積層する積層部と、
を備える半導体基板の積層装置。

【請求項 12】

前記第 1 の半導体基板の表面に設けられた指標の位置を計測する計測部を備え、

前記選択部は、前記第 1 の半導体基板の前記位置に対して、予め定められた基準を満たす位置に指標が配置された半導体基板を、前記積層基準を満たす前記第 2 の半導体基板として選択する請求項 11 に記載の半導体基板の積層装置。

40

【請求項 13】

前記複数の半導体基板のうち、表面に設けられた指標の位置が前記基準を満たさない半導体基板を、保留基板として保留する保留部を備える請求項 12 に記載の半導体基板の積層装置。

【請求項 14】

前記選択部は、前記第 1 の半導体基板の前記指標の位置に対するずれ量が予め定められた範囲内にある前記指標が配置されている半導体基板を前記第 2 の半導体基板として選択する請求項 12 または 13 に記載の半導体基板の積層装置。

【請求項 15】

50

前記計測部は、前記第 1 の半導体基板の反りが矯正された状態で前記位置を計測する請求項 1 2 から 1 4 のいずれか 1 項に記載の半導体基板の積層装置。

【請求項 1 6】

前記基準は、前記第 1 の半導体基板の表面に設けられた電極の高さと前記複数の半導体基板の表面に設けられた電極の高さを加味して定められる請求項 1 2 から 1 5 のいずれか 1 項に記載の半導体基板の積層装置。

【請求項 1 7】

前記選択部は、加熱を含む後工程における熱膨張を考慮して第 2 の半導体基板を選択する請求項 1 1 から 1 6 のいずれか 1 項に記載の半導体基板の積層装置。

【請求項 1 8】

前記選択部は、複数の前記第 1 の半導体基板と前記複数の半導体基板との全ての組み合わせにおいて前記積層基準を満たすか否かを判断し、複数の前記第 1 の半導体基板と前記複数の半導体基板との組み合わせ数が最も多くなるように前記第 2 の半導体基板を選択する請求項 1 1 から 1 7 のいずれか 1 項に記載の半導体基板の積層装置。

【請求項 1 9】

複数の基板を重ね合わせて製造されるデバイスの製造方法であって、
前記複数の基板を重ね合わせる工程は、
請求項 1 から 1 0 のいずれか 1 項に記載の半導体基板の積層方法を有するデバイスの製造方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、半導体基板の積層方法、半導体基板の積層装置およびデバイスの製造方法に関する。

【背景技術】

【0 0 0 2】

積層する一対の基板のそれぞれにアライメントマークを設けて、相互のアライメントマークを指標として一対の基板を位置合わせすることが知られている（例えば、特許文献 1 参照）。

〔先行技術文献〕

〔特許文献〕

〔特許文献 1〕米国特許第 6 2 1 4 6 9 2 号明細書

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 3】

アライメントマークを位置合わせすべく、一対の基板を、回転を含むあらゆる方向に相對移動させても、一部のアライメントマークを合わせ切れない場合がある。

【課題を解決するための手段】

【0 0 0 4】

上記課題を解決するために、本発明の第 1 の態様に係る半導体基板の積層方法は、第 1 の半導体基板を準備する準備ステップと、一つ以上の他の半導体基板のうち、第 1 の半導体基板に対する積層基準を満たす第 2 の半導体基板を選択する選択ステップと、第 1 の半導体基板と第 2 の半導体基板を積み重ねる積層ステップとを有する。

【0 0 0 5】

また上記課題を解決するために、本発明の第 2 の態様に係る半導体基板の積層装置は、一つ以上の半導体基板のうち、第 1 の半導体基板に対する積層基準を満たす第 2 の半導体基板を選択する選択部と、第 1 の半導体基板と第 2 の半導体基板を積み重ねる積層部とを備える。

【0 0 0 6】

また上記課題を解決するために本発明の第 3 の態様に係るデバイスの製造方法は、複数

10

20

30

40

50

の基板を重ね合わせて製造されるデバイスの製造方法であって、複数の基板を重ね合わせる工程は、第１の半導体基板を準備する準備ステップと、一つ以上の他の半導体基板のうち、第１の半導体基板に対する積層基準を満たす第２の半導体基板を選択する選択ステップと、第１の半導体基板と第２の半導体基板を積み重ねる積層ステップとを含む。

【０００７】

なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【図面の簡単な説明】

【０００８】

【図１】接合装置の全体構造を概略的に示す平面図である。

10

【図２】上基板を保持した上基板ホルダを下方から見上げた様子を概略的に示す斜視図である。

【図３】下基板を保持した下基板ホルダを上方から見下ろした様子を概略的に示す斜視図である。

【図４】本アライナの構造を概略的に示す断面図である。

【図５】加熱加圧ユニットの構造を概略的に示す断面図である。

【図６】第１実施形態に係る基板の積層処理の流れを示すフローチャートである。

【図７】ペア判定処理の流れを示すフローチャートである。

【図８】アライメントマークと電極の位置関係を概略的に示す概念図である。

【図９】第２実施形態に係る基板の積層処理の流れを示すフローチャートである。

20

【図１０】第３実施形態に係る基板の積層処理の流れを示すフローチャートである。

【図１１】組み合わせ判定処理の流れを示すフローチャートである。

【発明を実施するための形態】

【０００９】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【００１０】

[第１実施形態]

図１は、接合装置１００の全体構造を概略的に示す平面図である。接合装置１００は、回路領域が形成された複数の基板を、接合すべき電極同士が接触するように積み重ねて加熱加圧することにより接合する。

30

【００１１】

接合装置１００は、筐体１０１と、筐体１０１の外面に設置された制御部１１０及び３つのロードポート１０２と、筐体１０１に收容されたローダ１２０、加熱加圧室１３０、ホルダラック１４０、予備アライナ１５０、本アライナ１６０および保留基板カセット１７０を備える。基板２００を接合する処理を開始するにあたっては、ユーザにより、基板２００を接合する条件が予めレシピとして設定され、制御部１１０が備える記憶部１１２に記憶される。レシピとしては、例えば、接合されるウェハが達すべき温度、加えられる圧力が、開始時刻から終了時刻まで時間軸に沿って定められる。

40

【００１２】

ロードポート１０２には、複数の上基板２１０を收容する第１收容部の一例としての基板カセット１１３および、複数の下基板２２０を收容する第２收容部の一例としての基板カセット１１４が装着される。またロードポート１０２には、上基板２１０と下基板２２０を接合した接合基板２３０を收容する基板カセット１１５が装着される。

【００１３】

基板カセット１１３、１１４、１１５はロードポート１０２に対して取り外し可能であり、例えば基板カセット１１３を取り外して他の基板カセット１１３を装着することにより、接合装置１００に複数の上基板２１０を追加で装填できる。基板カセット１１３、１１４、１１５には、個体毎に異なるカセット識別番号を記憶した無線タグが取り付けられ

50

ている。接合装置 100 は、ロードポート 102 が備える無線タグリーダ 103 によりカセット識別番号を読み取ることによって、基板カセット 113、114、115 をそれぞれ識別する。

【0014】

基板カセット 113 は複数の載置段を備えており、各載置段に上基板 210 を収容する。各載置段には上から順に載置段番号が割り振られている。制御部 110 は、基板カセット 113 から搬出した上基板 210 が収容されていた基板カセット 113 のカセット識別番号と、載置段の載置段番号とを組み合わせ、接合装置 100 内で扱う上基板 210 を識別する管理 ID とする。例えば、制御部 110 は、カセット識別番号 1 が割り振られた基板カセット 113 内の最上段の載置段から搬出した上基板 210 を、管理 ID 1 - 1 と

10

【0015】

なお、上基板 210 と下基板 220 は、同一種類の場合もあれば異なる種類の場合もある。例えば、上基板 210 が基板一枚の単層基板、下基板 220 がすでに接合された接合基板である場合もある。上基板 210 と下基板 220 を区別せずに説明する場合はまとめて基板 200 と呼ぶ。

【0016】

ロード 120 は、フォーク 122、落下防止爪 124 およびフォールディングアーム 126 を備える。フォールディングアーム 126 の一端は、筐体 101 に対して回転自在に支持される。フォールディングアーム 126 の他端は、フォーク 122 および落下防止爪 124 を、垂直軸および水平軸の回りに回転自在に支持する。フォーク 122 は、搭載した基板 200 または基板ホルダ 300 を吸着して保持する。ロード 120 は、ロード 120 自体の屈曲および回転を組み合わせ、フォーク 122 に保持された基板 200 または基板ホルダ 300 を任意の位置に移動する。

20

【0017】

落下防止爪 124 は、フォーク 122 が反転して基板 200 または基板ホルダ 300 を下向きに保持した場合に、フォーク 122 の下方に差し出される。落下防止爪 124 は、基板 200 または基板ホルダ 300 が、筐体 101 内の床まで落下することを防止する。フォーク 122 が反転しない場合、落下防止爪 124 は、フォーク 122 上の基板 200 および基板ホルダ 300 と干渉しない位置まで退避する。

30

【0018】

ロード 120 は、基板カセット 113、114 から予備アライナ 150、ホルダラック 140 から予備アライナ 150、予備アライナ 150 から本アライナ 160、本アライナ 160 から加熱加圧室 130 へと基板 200 及び基板ホルダ 300 を搬送する。更に、ロード 120 は、接合基板 230 を基板カセット 115 に搬送する。

【0019】

ホルダラック 140 は、複数の基板ホルダ 300 を収容する。基板ホルダ 300 は、ロード 120 により 1 枚ずつ取り出され、基板 200 を 1 枚ずつ保持する。基板 200 を保持した基板ホルダ 300 は、接合装置 100 の内部において基板 200 と一体的に取り扱われる。基板ホルダ 300 は、上基板ホルダ 310 下基板ホルダ 320 の 2 種類に分けられ、上基板ホルダ 310 と下基板ホルダ 320 が対として使用される。

40

【0020】

予備アライナ 150 は、位置合わせ精度よりも処理速度を重視した位置合わせ機構を有する。予備アライナ 150 は、基板 200 と基板ホルダ 300 の相対的な位置関係が予め定められた範囲に収まるように、基板 200 および基板ホルダ 300 の位置関係を調整する。予備アライナ 150 による調整によって、後述する本アライナ 160 における位置合わせに要する時間を短縮する。

【0021】

位置関係を調整した後、予備アライナ 150 は、基板ホルダ 300 上に基板 200 を載置して、基板ホルダ 300 に電力を供給する。予備アライナ 150 から電力を供給された

50

基板ホルダ 300 は、内部に設けられた静電チャックにより、基板 200 を静電吸着する。静電吸着により一体化された基板 200 と基板ホルダ 300 の組み合わせをワークと呼ぶ。また、上基板 210 と上基板ホルダ 310 の組み合わせを上ワーク、下基板 220 と下基板ホルダ 320 との組み合わせを下ワークと呼ぶ。また予備アライナ 150 は、ワークが搬入された場合に、基板 200 を基板ホルダ 300 から分離する。

【0022】

本アライナ 160 は、一对のワークを相互に位置合わせした後に積み重ねる積層装置の役割を担う。本アライナ 160 に求められる位置合わせ精度は高く、例えば、素子が形成された半導体基板を位置合わせする場合には、サブミクロンレベルの精度が求められる。本アライナ 160 の構造および動作については後述する。

10

【0023】

保留基板カセット 170 は、基板 200 を収容する複数の載置段を備える。各載置段には上から順に載置段番号が割り振られている。保留基板カセット 170 には、制御部 110 によって保留することが決定された基板 200 が、ローダ 120 によって搬入される。保留基板カセット 170 に搬入された基板 200 は、上から順に載置段に収容される。なお、保留基板カセット 170 に収容されている上基板 210 を保留上基板 212、下基板 220 を保留下基板 222 と呼ぶ。また、保留上基板 212 と保留下基板 222 を区別せずに説明する場合はまとめて保留基板 202 と呼ぶ。

【0024】

加熱加圧室 130 は、複数の加熱加圧ユニット 132 を備える。加熱加圧ユニット 132 は、本アライナ 160 において位置合わせされて積層された一对の基板 200 を加熱加圧して、基板 200 同士を接合する。加熱加圧ユニット 132 による加熱加圧により基板 200 は恒久的に接合された接合基板 230 となる。加熱加圧ユニット 132 の構造および動作については後述する。

20

【0025】

図 2 は、上基板 210 を保持した上基板ホルダ 310 を下方から見上げた斜視図である。上基板 210 は、ノッチ 203 により一部が欠けた円形を有し、表面にそれぞれ複数のアライメントマーク 204 および回路領域 206 を有する。ノッチ 203 は、上基板 210 の結晶配向性等に対応して形成されている。よって、上基板 210 を取り扱う場合に、ノッチ 203 により上基板 210 の方向を知ることができる。

30

【0026】

回路領域 206 は電極 208 を含む。上基板 210 の電極 208 と、下基板 220 の回路領域 206 が含む電極 208 とを接触させることにより、両基板の回路領域 206 が電氣的に導通する。アライメントマーク 204 は、上基板 210 に回路領域 206 を形成する場合に、回路領域 206 と共に作り込まれる指標である。したがって、本アライナ 160 によって、アライメントマーク 204 を位置合わせすることにより、回路領域 206 も位置合わせできる。

【0027】

なお、図中では回路領域 206 およびアライメントマーク 204 を大きく描いているが、例えば 300 mm の大型の上基板 210 に形成される回路領域 206 の数は数百以上にも及ぶ場合がある。また、図示の十字型のアライメントマーク 204 は一例に過ぎず、アライメントマーク 204 は様々な形状で形成される。更に、回路領域 206 またはその周辺に形成された配線パターン等がアライメントマーク 204 として利用される場合もある。

40

【0028】

上基板ホルダ 310 は、全体として円板状をなして、上基板 210 を保持する平坦な保持面 302 を中央に有する。上基板 210 の保持は、静電力を利用した吸着により行われる。具体的には、上基板ホルダ 310 に埋め込まれた静電チャックに、保持面 302 とは反対側の面に設けられた給電端子 308 を介して電圧が加わることにより電位差が生じて、上基板 210 を保持面 302 に吸着する。上基板 210 は、形状に反りを有する場合が

50

あるが、平面である保持面 3 0 2 に吸着保持されている間は反りが矯正される。

【 0 0 2 9 】

また保持面 3 0 2 には上基板ホルダ 3 1 0 の表裏を貫通する貫通孔 3 0 6 が設けられている。貫通孔 3 0 6 には、例えば予備アライナ 1 5 0 が備えるプッシュアップピンが挿通されて、上基板ホルダ 3 1 0 から上基板 2 1 0 が分離される。また上基板ホルダ 3 1 0 は、保持面 3 0 2 において保持した上基板 2 1 0 よりも外側である外周領域にマグネットユニット 3 1 4 を備える。図の場合、2 個を一組として 1 2 0 度毎に合計 6 個のマグネットユニット 3 1 4 が配されている。

【 0 0 3 0 】

図 3 は、下基板 2 2 0 を保持した下基板ホルダ 3 2 0 を上方から見下ろした斜視図である。上基板 2 1 0 および上基板ホルダ 3 1 0 と同様の構成については、同じ参照番号を付して説明を省略する。

10

【 0 0 3 1 】

下基板ホルダ 3 2 0 は、保持面 3 0 2 において保持した下基板 2 2 0 よりも外側である外周領域に吸着子 3 2 4 を備える。図の場合、2 個を一組として 1 2 0 度毎に合計 6 個の吸着子 3 2 4 が配されている。吸着子 3 2 4 は磁性体材料により形成されており、上基板ホルダ 3 1 0 のマグネットユニット 3 1 4 とそれぞれ対応するように配置されている。

【 0 0 3 2 】

上基板 2 1 0 を保持した上基板ホルダ 3 1 0 と、下基板 2 2 0 を保持した下基板ホルダ 3 2 0 とを互いに向かい合わせて積み重ねると、吸着子 3 2 4 とマグネットユニット 3 1 4 の間に吸引力が生じる。上基板ホルダ 3 1 0 と下基板ホルダ 3 2 0 は、吸着子 3 2 4 とマグネットユニット 3 1 4 の吸引力によって、上基板 2 1 0 と下基板 2 2 0 とを積層した状態で固定する。上基板ホルダ 3 1 0、下基板ホルダ 3 2 0、および両基板ホルダ 3 0 0 に挟まれた 2 つの基板 2 0 0 の組み合わせをワーク対と呼ぶ。

20

【 0 0 3 3 】

図 4 は、本アライナ 1 6 0 の構造を概略的に示す断面図である。本アライナ 1 6 0 は、上ステージ 1 6 1、下ステージ 1 6 2、上顕微鏡 1 6 3 および下顕微鏡 1 6 4 を備える。上ステージ 1 6 1 は、本アライナ 1 6 0 の天井側に固定される。下ステージ 1 6 2 は、下載置台 6 2 1、昇降部 6 2 2、台座部 6 2 3、駆動部 6 2 4 およびベース 6 2 5 を備える。

30

【 0 0 3 4 】

下載置台 6 2 1 には、基板 2 0 0 を搭載した基板ホルダ 3 0 0 が載置される。下載置台 6 2 1 は、真空吸着により基板ホルダ 3 0 0 を保持する。昇降部 6 2 2 は、下載置台 6 2 1 を上下方向に昇降させる。下載置台 6 2 1 上に下顕微鏡 1 6 4 が設置されており、昇降部 6 2 2 によって下載置台 6 2 1 が昇降すると、あわせて下顕微鏡 1 6 4 も昇降する。

【 0 0 3 5 】

下顕微鏡 1 6 4 は、上ステージ 1 6 1 に載置された基板ホルダ 3 0 0 または基板ホルダ 3 0 0 に保持された基板 2 0 0 を撮像する。一方上顕微鏡 1 6 3 は、上ステージ 1 6 1 に隣接して設置されており、下載置台 6 2 1 に載置された基板ホルダ 3 0 0 または基板ホルダ 3 0 0 に保持された基板 2 0 0 を撮像する。台座部 6 2 3 は駆動部 6 2 4 上に設置されている。駆動部 6 2 4 はベース 6 2 5 に設置されており、台座部 6 2 3 を X Y 平面方向に移動する。

40

【 0 0 3 6 】

ここで、第 1 実施形態に係る本アライナ 1 6 0 の動作について説明する。本アライナ 1 6 0 には、ローダ 1 2 0 によってまず上ワークが搬入される。上ワークは、ローダ 1 2 0 によって反転されて、基板を保持する面が下向きの状態で上ステージ 1 6 1 に押し当てられる。上ステージ 1 6 1 は上ワークを真空吸着して保持する。

【 0 0 3 7 】

次にローダ 1 2 0 が、下ワークを下載置台 6 2 1 に載置する。下載置台 6 2 1 は下ワークを真空吸着して保持する。そして本アライナ 1 6 0 は、駆動部 6 2 4 により下載置台 6

50

21を移動させながら、上顕微鏡163によって下基板220の表面を撮像して、下基板220の表面に形成された複数のアライメントマーク204の座標を計測する。本アライナ160は、計測した下基板220のアライメントマーク204の座標を、下基板220の管理IDと対応付けて記憶部112に記憶する。

【0038】

次に本アライナ160は、駆動部624により下載置台621を移動させながら、下顕微鏡164によって、上基板210表面を撮像する。そして、上基板210に形成された複数のアライメントマーク204の座標を計測する。本アライナ160は、計測した上基板210のアライメントマーク204の座標を、上基板210の管理IDと対応付けて記憶部112に記憶する。

10

【0039】

制御部110は、計測した両基板のアライメントマーク204の座標に対して所謂EGA（エンハンスド・グローバル・アライメント）法を適用することにより、相互の位置ずれ量が全体で最も小さくなる位置関係を検出する。EGA法は、まず複数のアライメントマーク204の中から数個のアライメントマーク204を選択して、両基板の対応するアライメントマーク204の位置ずれ量を算出する。そして統計処理によって、位置ずれの配列が全体で最も小さくなる位置を算出する算出手法である。

【0040】

制御部110は、上基板210と下基板220のアライメントマーク204の位置関係から、上基板210と下基板220とをペアとして積み重ねても良いか否かを判定する。ペア判定処理の詳細については後述する。ペア可と判定された場合、本アライナ160は、下載置台621を移動させて、上基板210と下基板220とを、EGA法の適用により算出した位置関係となるように配置する。そして、下載置台621を上昇させることにより、上基板210と下基板220を積み重ねてワーク対を形成する。

20

【0041】

一方、ペア不可と判定された場合には、ローダ120が、下ワークを本アライナ160から搬出して、予備アライナ150に搬入する。そして予備アライナ150によって下基板ホルダ320から下基板220が分離された後、ローダ120が下基板220を保留基板カセット170に収容する。即ち、保留基板カセット170には、上基板210に対して予め定められた基準を満たさない座標を有する下基板220が収容される。

30

【0042】

次に本アライナ160は、すでに保留基板カセット170に収容されている保留下基板222の中で、上基板210に対してペア可と判定される保留下基板222があるか否かを判断する。そして、ペア可となる保留下基板222がある場合には、ローダ120が保留下基板222を予備アライナ150に搬入して下ワークを形成して、下ステージ162に載置する。そして本アライナ160が、上基板210と保留下基板222とを積み重ねて、ワーク対を形成する。

【0043】

保留基板カセット170内にペア可の保留下基板222がない場合には、ローダ120によって、基板カセット114から次の下基板220が搬出され、予備アライナ150で下ワークを形成した後に、本アライナ160に搬入される。以上説明した処理を繰り返すことによって、本アライナ160は、上基板210に対する積層基準を満たす下基板220を選択して、順次積み重ねる。

40

【0044】

図5は、加熱加圧ユニット132の構造を概略的に示す断面図である。加熱加圧ユニット132は、筐体133の底部から順次積層された定盤138および加熱プレート136と、筐体133の天井面から垂下された圧下部135および加熱プレート136とを有する。加熱プレート136の各々はヒータを内蔵する。また、筐体133の側面のひとつには装入口134が設けられる。

【0045】

50

加熱加圧ユニット１３２には、本アライナ１６０により形成されたワーク対が搬入される。ワーク対は、定盤１３８の加熱プレート１３６上面に載置される。加熱加圧ユニット１３２は、加熱プレート１３６を昇温すると共に、圧下部１３５を降下して上側の加熱プレート１３６を押し下げる。加熱プレート１３６の間に挟まれたワーク対が加熱および加圧され、上基板２１０と下基板２２０は恒久的に貼り合わされた本接合の状態となる。

【００４６】

図６は、第１実施形態に係る基板２００の積層処理の流れを示すフローチャートである。ここでは、接合装置１００にカセット識別番号１の基板カセット１１３と、カセット識別番号２の基板カセット１１４が装着された場合を例に挙げて説明する。本フローは、ユーザによる積層処理開始の指示を受けた場合に開始する。そして、ユーザによって設定された上基板２１０に対する処理対象枚数の積層処理を実行して終了する。また本フローは、制御部１１０の制御に従って、接合装置１００内の各装置が連携することにより実行される。

10

【００４７】

ステップＳ６０１では、制御部１１０が、上基板２１０を基板カセット１１３から搬出した枚数をカウントするカウント変数ａおよび下基板２２０を基板カセット１１４から搬出した枚数をカウントするカウント変数ｂにそれぞれ０を代入する。ステップＳ６０２では、制御部１１０が変数ａをインクリメントする。

【００４８】

ステップＳ６０３では、ローダ１２０が、まずホルダラック１４０から上基板ホルダ３１０を搬出して、予備アライナ１５０に搬入する。次にローダ１２０が、基板カセット１１３から、管理ＩＤ１－ａの上基板２１０を搬出して予備アライナ１５０に搬送する。そして、予備アライナ１５０により形成された上ワークを、ローダ１２０が本アライナ１６０に搬入する。

20

【００４９】

ステップＳ６０４では、制御部１１０が変数ｂをインクリメントする。ステップＳ６０５では、ローダ１２０が、まずホルダラック１４０から下基板ホルダ３２０を搬出して、予備アライナ１５０に搬送する。次にローダ１２０が、基板カセット１１４から管理ＩＤ２－ｂの下基板２２０を搬出して予備アライナ１５０に搬送する。そして、予備アライナ１５０により形成された下ワークを、ローダ１２０が搬出して、本アライナ１６０に搬入する。

30

【００５０】

ステップＳ６０６では、本アライナ１６０が、上基板２１０の表面に設けられたアライメントマーク２０４と、下基板２２０の表面に設けられた複数のアライメントマーク２０４の座標を計測する。計測した座標は、制御部１１０によって、それぞれ上基板２１０の管理ＩＤ１－ａ、下基板２２０の管理ＩＤ２－ｂと対応付けて記憶部１１２に記憶される。

【００５１】

ステップＳ６０７では、制御部１１０が、上基板２１０と下基板２２０がペア可であるかペア不可であるかを判定するペア判定処理を実行する。ペア判定処理の詳細については後述する。ステップＳ６０８では、制御部１１０が、ステップＳ６０７で実行されたペア判定処理の結果を確認する。そして、ペア可と確認された場合にはステップＳ６０９に移行する。

40

【００５２】

ステップＳ６０９では、本アライナ１６０が、上基板２１０と下基板２２０の位置合わせをした後で、下置き台６２１を上昇させることにより、上基板２１０と下基板２２０を積層してワーク対を形成する。ステップＳ６０８でペア不可と確認された場合には、ステップＳ６１０に移行する。

【００５３】

ステップＳ６１０では、ローダ１２０が、管理ＩＤ２－ｂの下基板２２０を保留基板カ

50

セット１７０に収容する。ローダ１２０は、まず本アライナ１６０の下載置台６２１に載置された下ワークを搬出して、予備アライナ１５０に搬入する。そして、予備アライナ１５０によって下基板ホルダ３２０から分離された下基板２２０を予備アライナ１５０から搬出して、保留基板カセット１７０に搬入する。ここで制御部１１０は、下基板２２０の管理ＩＤ２－ｂに対して、下基板２２０を収容した保留基板カセット１７０の載置段番号を対応付けることにより、記憶部１１２を更新する。

【００５４】

ステップＳ６１１では、制御部１１０が、管理ＩＤ１－ａの上基板２１０に対して、ペア判定対象となる保留下基板２２２が、保留基板カセット１７０内にあるか否かを判定する。制御部１１０は、保留基板カセット１７０内に保留下基板２２２がない場合と、保留基板カセット１７０内の保留下基板２２２が、管理ＩＤ１－ａの上基板２１０に対してすべてペア判定済みの場合に、ペア判定対象の保留基板無と判定し、それ以外の場合に有と判定する。ステップＳ６１１でペア判定対象の保留基板無と判定された場合は、ステップＳ６０４に戻る。一方、ペア判定対象の保留基板有と判定された場合は、ステップＳ６１２に移行する。

10

【００５５】

ステップＳ６１２では、制御部１１０が、ステップＳ６１５でペア判定する保留下基板２２２の枚数をカウントするカウント変数ｈの値を０とする。ステップＳ６１３では、制御部１１０が変数ｈをインクリメントする。ステップＳ６１４では、制御部１１０が、記憶部１１２を参照して、保留基板カセット１７０のｈ番目の載置段番号に対応する保留下基板２２２の管理ＩＤを取得する。そして取得した管理ＩＤに対応する座標データを、制御部１１０が記憶部１１２から読み出す。

20

【００５６】

ステップＳ６１５では、制御部１１０が、ステップＳ６１４で読み出した座標データと、管理ＩＤ１－ａの上基板２１０の座標データをもとにしてペア判定を実行する。そしてステップＳ６１６で、制御部１１０によりステップＳ６１５のペア判定結果がペア可と確認された場合には、ステップＳ６１７に移行する。ステップＳ６１７では、ローダ１２０が保留基板カセット１７０から、ペア可と判定された保留下基板２２２を搬出して、予備アライナ１５０に搬入する。そしてローダ１２０が、予備アライナ１５０により形成された下ワークを本アライナ１６０に搬入する。なおローダ１２０は、保留下基板２２２を搬出した載置段に、他の保留下基板２２２のうち最も下の段に収容されている保留下基板２２２を移載する。

30

【００５７】

ステップＳ６１８では、本アライナ１６０がまず、搬入された保留下基板２２２のアライメントマーク２０４の座標を計測する。そして、ステップＳ６０３で計測した上基板２１０のアライメントマーク２０４の座標と、保留下基板２２２のアライメントマーク２０４の座標にＥＧＡ法を適用して位置合わせを実行する。そして、位置合わせ後に下載置台６２１を上昇させることにより、上基板２１０と保留下基板２２２を積層してワーク対を形成する。

【００５８】

40

ステップＳ６１６でペア不可と確認された場合には、ステップＳ６１９に移行する。ステップＳ６１９では、変数ｈの値が保留基板数と等しいか否かを制御部１１０が判定する。なお保留基板数は、ローダ１２０による保留基板カセット１７０への基板２００の出入れを制御部１１０が監視することによってカウントされ、記憶部１１２に記憶されている。ステップＳ６１９で、変数ｈの値が保留基板数と等しくないと判定された場合、ステップＳ６１３に戻る。一方、ステップＳ６１９で、変数ｈの値が保留基板数と等しいと判定された場合は、ステップＳ６０４に戻る。

【００５９】

ステップＳ６０９における上基板２１０と下基板２２０の積層処理後およびステップＳ６１８における上基板２１０と保留下基板２２２の積層処理後に、ステップＳ６２０に移

50

行する。ステップS 6 2 0では、変数 a が処理対象枚数と等しいか否かを、制御部 1 1 0 が判定する。ステップS 6 2 0で変数 a が処理対象枚数と等しくない判定された場合は、ステップS 6 0 2に戻って処理が継続される。一方、変数 a が処理対象枚数と等しい判定された場合は、本フローが終了する。本実施形態では、制御部 1 1 0 が上述したフローに従って積層処理を実行することにより、ペア可と判定された下基板 2 2 0 を、上基板 2 1 0 に対する積層基準を満たす下基板 2 2 0 として選択して、上基板 2 1 0 と下基板 2 2 0 を積み重ねる。

【 0 0 6 0 】

図 7 は、ペア判定処理の流れを示すフローチャートである。また図 8 は、ペア判定対象である 2 つの基板 2 0 0 のアライメントマーク 2 0 4 と電極 2 0 8 の位置関係を示す概念図である。実線で示す方が上基板 2 1 0 のアライメントマーク 2 1 4 および電極 2 1 8、破線で示す方が下基板 2 2 0 のアライメントマーク 2 2 4 および電極 2 2 8 を表す。

【 0 0 6 1 】

アライメントマーク 2 1 4 と電極 2 1 8 との位置関係は、設計値として予め把握されている。実際にはアライメントマーク 2 1 4 と電極 2 1 8 の位置関係は誤差を含むが、アライメントマーク 2 1 4 は基板 2 0 0 上に複数設けられているので、計測したアライメントマーク 2 1 4 の近傍に存在する電極 2 1 8 の当該アライメントマーク 2 1 4 に対する誤差は事実上無視し得る。したがって、複数設けられたアライメントマーク 2 1 4 をそれぞれ実測すれば、電極 2 1 8 のほぼ正確な位置を把握することができる。

【 0 0 6 2 】

ペア判定処理は、記憶部 1 1 2 に記憶された、判定対象である 2 つの基板 2 0 0 の複数のアライメントマーク 2 0 4 の座標に対して、制御部 1 1 0 が実行する演算処理である。ステップS 7 0 1では、制御部 1 1 0 が、ペア判定対象である 2 つの基板 2 0 0 のアライメントマーク 2 0 4 の座標に対して E G A 法を適用することにより、相互の位置ずれ量が全体で最も小さくなる位置関係を検出する。

【 0 0 6 3 】

ステップS 7 0 2では、ステップS 7 0 1で検出した位置関係に基板 2 0 0 を配置した場合の、対応するアライメントマーク 2 0 4 同士の位置ずれ量の合計を示す評価値 E V が、予め定められた閾値 E V₀ を下回っているか否かを、制御部 1 1 0 が判定する。評価値 E V は、下記の (式 1) により算出される。

【 数 1 】

$$EV = \sum_{i=1}^n \left\{ (Xu_i - Xd_i)^2 + (Yd_i - Yu_i)^2 \right\} \quad (1)$$

【 0 0 6 4 】

(X u_i、Y u_i) は、上基板 2 1 0 に形成された i 番目のアライメントマーク 2 0 4 の X Y 平面上における中心座標を表す。(X d_i、Y d_i) は、下基板 2 2 0 に形成された i 番目のアライメントマーク 2 0 4 の X Y 平面上における中心座標を表す。 i は i = 1 から n までの積算であり、n は上基板 2 1 0 または下基板 2 2 0 に対して計測したアライメントマーク 2 0 4 の数である。

【 0 0 6 5 】

そして制御部 1 1 0 により、算出した評価値 E V が予め定められた閾値 E V₀ を下回ると判定された場合にはステップS 7 0 3に移行する。一方、評価値 E V が閾値 E V₀ 以上であると判定された場合には、アライメントマーク 2 0 4 の全体的な位置ずれ量が許容ずれ量を超えていると判断されて、ステップS 7 0 8に移行して制御部 1 1 0 によりペア不可と判定される。

【 0 0 6 6 】

ステップS 7 0 3では制御部 1 1 0 が、処理対象のアライメントマーク 2 0 4 の数をカウントするカウント変数 i に 0 を代入する。ステップS 7 0 4では、制御部 1 1 0 が変数 i をインクリメントする。ステップS 7 0 5では、制御部 1 1 0 がまず 1 つ目のアライメ

ントマーク 204 の中心座標間の距離であるマーク間距離 D_i を算出する。マーク間距離 D_i は下記の (式 2) により算出する。

【数 2】

$$D_i = \sqrt{(Xu_i - Xd_i)^2 + (Yd_i - Yu_i)^2} \quad (2)$$

【0067】

そして制御部 110 は、算出した D_i の値が $2r_0$ を下回るか否かを判定する。 r_0 は電極 208 の半径である。つまり、接触する 2 つの電極 208 において許容される中心間距離は $2r_0$ であるが、良好な導通を確保する係数 ($0 < < 1$) を乗じて $2r_0$ を閾値とする。上述したように、計測したアライメントマーク 204 近傍の電極は、当該アライメントマーク 204 に対して設計値における位置関係を有するものとして差し支えないので、マーク間距離 D_i が $2r_0$ 以上の場合は、電極 218 と電極 228 が良好に導通しないと判断できる。そこで、ステップ S705 において、 D_i が $2r_0$ 以上と判定された場合は、ステップ S708 に移行してペア不可と判定する。一方、ステップ S705 で D_i が $2r_0$ を下回っていると判定された場合には、ステップ S706 に移行する。

【0068】

ステップ S706 では、変数 i が、測定したアライメントマーク 204 の数と等しいか否かを制御部 110 が判定する。ステップ S706 で等しくない判定された場合、ステップ S704 に戻る。一方、等しいと判定された場合は、いずれのアライメントマーク 204 のマーク間距離も、 $2r_0$ を超えなかったことになり、ステップ S707 に移行して、ペア可と判定する。

【0069】

図 6 に示すフローチャートでは、上基板 210 に対してペア不可と判定された下基板 220 が保留基板カセット 170 に収容される。そして、保留基板カセット 170 に収容した下基板 220 が、他の上基板 210 に対してペア可と判定された場合に、保留基板カセット 170 から搬出されて、ペア可と判定された上基板 210 と積層される。

【0070】

本実施形態に記載の基板 200 の積層処理によれば、積層対象の上基板 210 のアライメントマーク 204 に対して、位置ずれが許容値を超えるアライメントマーク 204 を有する下基板 220 は、破棄されずに保留基板カセット 170 に収容される。そして、保留基板カセット 170 に収容された下基板 220 は、アライメントマーク 204 の位置ずれの傾向が似ている上基板 210 が本アライナ 160 に搬入された場合に、その上基板 210 と積層される。

【0071】

したがって、本実施形態に記載の積層処理によれば、例えば、アライメントマーク 204 及び回路領域 206 が設計値に対して大きく位置ずれしている下基板 220 を処理対象としたときに、設計値に対して同じように位置ずれしている上基板 210 をペアとして組み合わせることができる。その結果として、破棄する基板 200 の数を減らすことができ、製品歩留まりを向上できる。

【0072】

図 6 に示すフローチャートでは、ステップ S618 において、本アライナ 160 に搬入された保留下基板 222 のアライメントマーク 204 の座標を改めて計測して位置合わせする例を挙げて説明した。しかしながらそれに限らず、ステップ S615 のペア判定処理で実行した EGA 法の適用結果に従って位置合わせしても良い。ステップ S615 のペア判定処理で実行した EGA 法の適用結果を再利用することにより、ステップ S618 における座標の計測および EGA 法の適用を省略でき、処理の高速化を図れる。

【0073】

[第 2 実施形態]

10

20

30

40

50

図9は、第2実施形態に係る基板200の積層処理の流れを示すフローチャートである。本実施形態における装置構成は、図1等を用いて説明した第1実施形態の装置構成と同様であるので、その説明を省略する。第1実施形態において図6で示したフローチャートが上基板210と下基板220の対を順次積み重ねるフローを示しているのに対して、本フローは、1つの上基板210に対して、予め定めた積層枚数 X_0 に達するまで下基板220を順次積層する処理を示す。すなわち、本実施形態では、保留基板カセット170に收容されている保留下基板222が、複数層にわたって積層し得る場合の処理を示す。例えば、5枚の基板が重ねあわされて5層積層基板を形成する場合に、2層目から4層目の基板が同一種類の基板であれば、この同一種類の保留下基板222は、2層目から4層目のいずれにも積層することができる。したがって、ここでの積層枚数 X_0 は、このような処理のできる枚数を表す。また以下のフローにおいては、管理ID1-1の上基板210に対して、基板カセット114に收容された下基板220を、管理ID2-1から順に搬出して、積層していく場合を例に挙げて説明する。

10

【0074】

ステップS901では、まずローダ120が、基板カセット113に收容された上基板210を予備アライナ150に搬入する。そしてローダ120が、予備アライナ150により形成された上ワークを本アライナ160に搬入する。上ワークは上ステージ161により吸着固定される。ステップS902では、本アライナ160が、上基板210のアライメントマーク204の座標を計測する。

【0075】

20

ステップS903では、制御部110が、保留基板カセット170に收容されている保留下基板222の枚数分、記憶部112に記憶されている保留下基板222の座標データを読み出す。そしてステップS904において制御部110は、保留下基板222のうち、上基板210に対してペア可と判定される保留下基板222があるか否かを確認する。制御部110は、ステップS902で計測した上基板210のアライメントマーク204の座標と、ステップS903で読み出した保留下基板222のアライメントマーク204の座標に対して図7で説明したペア判定処理を適用していくことにより、ペア可の保留下基板222があるか否かを判定する。

【0076】

ペア可と判定される保留下基板222がある場合には、ステップS905に移行する。ステップS905では、ローダ120が、上基板210に対してペア可と判定された一枚の保留下基板222を保留基板カセット170から搬出して、予備アライナ150に搬入する。そしてローダ120が予備アライナ150により形成された下ワークを本アライナ160の下ステージ162に載置する。ステップS906では、本アライナ160が、ステップS904におけるペア判定処理において実行されたEGAの結果に従って、上基板210と保留下基板222とを位置合わせして積層する。

30

【0077】

ステップS904で、ペア可の保留下基板222が無いと判定された場合にはステップS907に移行する。ステップS907では、ローダ120が、基板カセット114の最上段から管理ID2-1の下基板220を搬出して、予備アライナ150で下ワークを形成した後に、本アライナ160に搬入する。ステップS908では、本アライナ160が下基板220のアライメントマークの座標を計測する。

40

【0078】

ステップS909では、本アライナ160が、上基板210と下基板220とがペア可であるか否かを判定する。そして、ステップS910で、制御部110によりステップS909の判定処理の結果がペア可であると確認された場合に、ステップS911に移行する。ステップS911では、本アライナ160が上基板210と下基板220を積み重ねてワーク対を形成する。

【0079】

ステップS910でペア不可であると確認された場合は、ステップS912に移行する

50

。ステップS 9 1 2では、ローダ1 2 0が下基板2 2 0を本アライナ1 6 0から搬出して、保留基板カセット1 7 0に收容する。ステップS 9 1 3では、制御部1 1 0が、下基板2 2 0の管理IDに対して、下基板2 2 0を收容した保留基板カセット1 7 0の載置段番号を対応付けることにより、記憶部1 1 2を更新する。そしてステップS 9 0 7に戻り、基板カセット1 1 4内の1つ下の載置段に收容されている下基板2 2 0が基板カセット1 1 4から搬出されて、本アライナ1 6 0に搬入される。

【0080】

ステップS 9 1 4では、上基板2 1 0の積層数Xが目標積層数X_oと等しいか否かを、制御部1 1 0が判定する。そして目標積層数X_oと等しくないと判定された場合にはステップS 9 1 5に移行する。ステップS 9 1 5では、ローダ1 2 0がワーク対を本アライナ1 6 0から搬出する。そしてローダ1 2 0は、搬出したワーク対を加熱加圧ユニット1 3 2に搬入する。

10

【0081】

ステップS 9 1 6では、ローダ1 2 0によって加熱加圧ユニット1 3 2に搬送されたワーク対を、加熱加圧ユニット1 3 2が加熱加圧することにより、2組の基板2 0 0が接合される。加熱加圧により接合された接合基板2 3 0は、ローダ1 2 0により基板カセット1 1 5に收容された後、接合装置1 0 0から搬出される。

【0082】

ステップS 9 1 7では、基板2 0 0を研磨して薄化する周知の研磨装置によって、接合基板2 3 0の一方の面が研磨される。接合基板2 3 0は研磨されることにより、電極2 0 8が露出する。ステップS 9 1 8では、周知の露光装置によって、接合基板2 3 0の電極2 0 8が露出した面にアライメントマーク2 0 4が形成される。アライメントマーク2 0 4が形成された接合基板2 3 0は、基板カセット1 1 5に收容され、基板カセット1 1 5が再び接合装置1 0 0に装着される。

20

【0083】

ステップS 9 1 9では、ローダ1 2 0が、基板カセット1 1 5に收容された接合基板2 3 0を上基板2 1 0として、本アライナ1 6 0に搬入する。そしてステップS 9 0 2に戻り、本アライナ1 6 0が、接合基板2 3 0の研磨された面に形成されたアライメントマーク2 0 4の座標を計測する。ステップS 9 1 4で、積層数Xが目標積層枚数X_oに達したと判定された場合、フローが終了する。本実施形態では、制御部1 1 0が上述したフローに従って積層処理を実行することにより、ペア可と判定された下基板2 2 0を、上基板2 1 0に対する積層基準を満たす下基板2 2 0として選択して、上基板2 1 0と下基板2 2 0を積み重ねる。

30

【0084】

同じ上基板2 1 0であっても下基板2 2 0が積層されることによりアライメントマーク2 0 4の座標が変化する。したがって、一度ペア不可と判定された保留下基板2 2 2であっても、上基板2 1 0の積層数が変わることによってペア可と判定される可能性がある。図9に示したフローチャートでは、同じ上基板2 1 0に対して、積層数が変わる毎に、保留下基板2 2 2がペア可となるか否かを判定するので、保留下基板2 2 2が積層される可能性を高めることができる。

40

【0085】

[第3実施形態]

図10は、第3実施形態に係る基板2 0 0の積層処理の流れを示すフローチャートである。本実施形態における装置構成は、図1等を用いて説明した第1実施形態の装置構成と同様であるので、その説明を省略する。本フローは、基板カセット1 1 3に收容されたm枚の上基板2 1 0と、基板カセット1 1 4に收容された、上基板2 1 0と同数の下基板2 2 0を順次積み重ねる場合に、事前に上基板2 1 0と下基板2 2 0の組み合わせを決定する処理を示す。つまり、本実施形態においては、2枚1組のペアをできる限り多く形成することができるように予めアライメントマーク2 0 4の位置を計測して組み合わせの判定をしてから、判定したペアを順次搬出してワーク対を形成する。ここでは、カセット識

50

別番号3の基板カセット113とカセット識別番号4の基板カセット114に収容された、上基板210と下基板220を組み合わせる例を挙げて説明する。

【0086】

ステップS1001では、制御部110が、基板カセット113、114から搬出した基板200の枚数をカウントするカウント変数mに0を代入する。ステップS1002では、制御部110が変数mをインクリメントする。

【0087】

ステップS1003では、ローダ120が基板カセット113から、管理ID3-mの上基板210を搬出して、予備アライナ150に搬送する。そして予備アライナ150において形成された上ワークを、ローダ120が本アライナ160に搬入する。またローダ120が基板カセット114から管理ID4-mの下基板220を搬出して、予備アライナ150に搬入する。そして予備アライナ150において形成された下ワークを、ローダ120が本アライナ160に搬入する。

10

【0088】

ステップS1004では、本アライナ160が管理ID3-mの上基板210のアライメントマーク204の座標および、管理ID4-mの下基板220のアライメントマーク204の座標を計測する。ステップS1005では、制御部110が、ステップS1004で計測した座標を、上基板210の管理ID3-mおよび下基板220の管理ID4-mと対応付けてそれぞれ記憶部112に記憶する。座標計測後、上基板210は基板カセット113に、下基板220は基板カセット114にいったん戻される。

20

【0089】

ステップS1006では、インクリメントしたmが、処理対象枚数 m_0 と等しいか否かを制御部110が判定する。ステップS1006で、等しくないとは判定された場合はステップS1002に戻る。一方、等しいとは判定された場合はステップS1007に移行する。ステップS1002からステップS1006が繰り返されることにより、基板カセット113、114内の全てのの上基板210及び下基板220について、アライメントマーク204の座標が計測される。

【0090】

なお、本アライナ160に対して上基板210と下基板220を続けて搬入して、座標計測を実行する例を上述したが、搬入と計測を1枚ずつ実行してもよい。また搬入と計測を1枚ずつ実行する場合に、上基板210と下基板220を交互に搬入、計測しても良いし、先に上基板210に対して搬入と計測を連続して実行して、その後に下基板220に対して搬入と計測を連続して実行してもよい。

30

【0091】

ステップS1007では、制御部110が、基板カセット113、114から搬出して座標計測した上基板210と下基板220からペアを決定する場合に、より多くのペアが成立する組み合わせを決定する。組み合わせ判定の処理内容については後述する。

【0092】

ステップS1008では、ローダ120が、ステップS1007でペアと判定された上基板210と下基板220を、基板カセット113、基板カセット114から順次搬出して、本アライナ160に搬入する。本アライナ160に搬入されたペア基板は、順次積層され、加熱加圧ユニット132によって接合される。

40

【0093】

ステップS1009では、ステップS1007でペアが成立しなかった上基板210および下基板220を、ローダ120が、基板カセット113、114から搬出して、保留基板カセット170に収容する。ステップS1010では、制御部110が、ペアが成立した上基板210と下基板220の座標データを記憶部112から削除するとともに、保留基板カセット170に収容した上基板210の管理IDと下基板220の管理IDに対して、収容した保留基板カセット170の載置段番号を対応付けることにより、記憶部112を更新する。

50

【0094】

図11は、組み合わせ判定処理の流れを示すフローチャートである。本フローでは、予め設定された上基板210の処理対象枚数 f_0 と下基板220の処理対象枚数 e_0 の組み合わせを決定する。なお、図10のフローの場合、 f_0 と e_0 はそれぞれ共に m_0 である。ステップS1101では、制御部110が、処理済みの上基板210の枚数をカウントするカウント変数 e に0を代入して初期化する。ステップS1102では、制御部110が変数 e をインクリメントする。ステップS1103では、制御部110が、処理済みの下基板220の枚数をカウントするカウント変数 f に0を代入して初期化する。ステップS1104では、制御部110が変数 f をインクリメントする。

【0095】

ステップS1105では、制御部110が、記憶部112から管理ID3-eの上基板210の座標データおよび管理ID4-fの下基板220の座標データを読み出す。ステップS1106では、ステップS1105で読み出した座標データに対して、図7に示すペア判定を実行することにより、管理ID3-eの上基板210と管理ID4-fの下基板220が、ペア可であるかペア不可であるかを判定する。そして、ステップS1107では、ステップS1106の判定結果を記憶部112に記憶する。

【0096】

ステップS1108では、 f が処理対象枚数 f_0 と等しいか否かを、制御部110が判定する。 f が f_0 と等しくないとは判定された場合はステップS1104に戻る。一方、 f が f_0 と等しいとは判定された場合はステップS1109に移行する。ステップS1109では、 e が処理対象枚数 e_0 と等しいか否かを、制御部110が判定する。そして、 e が e_0 と等しくないとは判定された場合はステップS1102に戻る。一方、 e が e_0 と等しいとは判定された場合はステップS1110に移行する。ステップS1102からステップS1109までのステップを繰り返すことによって、基板カセット113に収容された上基板210と基板カセット114に収容された下基板220との全通りのペア判定が実行される。

【0097】

ステップS1110では、制御部110が、上基板210と下基板220の全通りのペア判定結果に従って、ペア可と判定されるペアの数がより多くなる組み合わせを決定する。制御部110は、全通りの組み合わせについてペア可となる数を算出し、その数が最も多くなる組み合わせを最終的な組み合わせとして決定する。

【0098】

第3実施形態に係る基板200の積層処理では、上述したように、積層対象の上基板210と下基板220のアライメントマーク204の座標をすべて事前に計測して、全体としてペア可と判定されるペアの数がより多くなる組み合わせを決定する。したがって、ペアとして積層される上基板210と下基板220の数を増やすことができるので、歩留まりを向上できる。

【0099】

なお、上記の実施形態によれば、カセット識別番号3の基板カセット113とカセット識別番号4の基板カセット114のそれぞれに収容された上基板210と下基板220を組み合わせる場合を説明した。しかし、組み合わせ判定において、カセット識別番号3の基板カセット113とカセット識別番号4の基板カセット114のそれぞれに収容された上基板210と下基板220に加えて、既に保留基板カセット170に収容されている保留基板202も組み合わせの対象としても良い。組み合わせの対象を増やすことにより、更なるペア数の確保を期待できる。

【0100】

図10に示すフローチャートでは、ステップS1001からステップS1006において、積層対象のすべての上基板210と下基板220のアライメントマーク204を本アライナ160によって計測する例を挙げて説明した。しかし、本アライナ160による計測の代わりに、他の装置において計測されたアライメントマーク204の座標を、制御部

10

20

30

40

50

1 1 0 が取得するように構成しても良い。例えば、制御部 1 1 0 は、上基板 2 1 0 および下基板 2 2 0 の表面にアライメントマーク 2 0 4 を形成した露光装置から座標を取得できる。

【0 1 0 1】

以上の 3 つの実施形態では、上基板 2 1 0 と下基板 2 2 0 のアライメントマーク 2 0 4 の座標を基準として、アライメントマーク 2 0 4 の位置ずれが予め定められた範囲内である場合に積層基準を満たすと判断して積層する例を挙げて説明したが、それに限らない。例えば、上基板 2 1 0 のノッチ 2 0 3 の位置と下基板 2 2 0 のノッチ 2 0 3 の位置が予め定められた範囲内である場合に積層基準を満たすと判断しても良い。また、上基板 2 1 0 と下基板 2 2 0 の 3 次元形状の一致度合いが予め定められた範囲内である場合に積層基準を満たすと判断しても良い。

10

【0 1 0 2】

また以上の 3 つの実施形態に対して、以下の変形例を適用することもできる。一つ目の変形例としては、ペア判定処理に電極の高さずれを判断基準として加える。すなわち、第 1 実施形態から第 3 実施形態におけるペア判定処理では、アライメントマーク 2 0 4 の X Y 方向への位置ずれを対象としたが、更に Z 方向である高さ方向のずれも判定基準として加える。

【0 1 0 3】

具体的には、図 7 のペア判定において、ステップ S 7 0 6 の後段に、高さずれの判定処理を加える。例えば、上基板 2 1 0 の電極 2 1 8 の凸量としての高さをそれぞれ計測し、また、下基板 2 2 0 の電極 2 2 8 の凸量としての高さもそれぞれ計測する。そして、互いの基板を近づけた場合に対向して接触する 3 組の電極を演算によって選択する。つまり、凸量の大きな 3 組の電極が最初に接触して接触平面を形成するが、この接触電極の組み合わせを選択する。そして、接触平面に対して、凸量の最も小さな電極がどれくらい離れているかを算出する。この距離が、加熱加圧ユニット 1 3 2 で加圧されたときの撓み量より小さいか否かによりペア可か否かを判断する。

20

【0 1 0 4】

二つ目の変形例としては、加熱加圧ユニット 1 3 2 で加熱されるとき基板の熱膨張を考慮してペア判定処理を行う。基板の熱膨張は、レシピによって規定される各パラメータ値、電極の分布、絶縁層領域の有無、既に積層された積層数等に起因して変化する。そこで、加熱加圧ユニット 1 3 2 で加熱されたときの変形を予めシミュレーションして、シミュレーションされた電極位置によりペア判定を実行する。具体的には、図 7 のペア判定において、ステップ S 7 0 1 の E G A 演算に先立ち、上基板 2 1 0 の電極 2 1 8 の位置と下基板 2 2 0 の電極 2 2 8 の位置を補正することにより実現する。もちろん、上記一つ目の変形例と組み合わせて、各電極の凸量に対しても熱変形による補正を行っても良い。

30

【0 1 0 5】

三つ目の変形例としては、上述した 3 つの実施形態では基板 2 0 0 を基板ホルダ 3 0 0 で保持することによって反りを矯正した状態でアライメントマーク 2 0 4 の座標計測を行ったのに対して、基板 2 0 0 が反ったり撓んだりした状態で座標計測を行う。そして基板 2 0 0 が反ったり撓んだりした状態で座標計測を行った場合に、積層対象として、反ったり撓んだりした基板 2 0 0 の座標に合う座標を有する基板 2 0 0 を積層対象として選択してよい。また、反ったり撓んだりした状態で座標計測した結果に基づいて、基板 2 0 0 の反り及び撓みが矯正された状態、即ち、基板ホルダ 3 0 0 に保持された状態での座標を予測して、その予測した座標に合う座標を有する基板 2 0 0 を積層対象として選択してもよい。

40

【0 1 0 6】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

50

【 0 1 0 7 】

特許請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。特許請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

【符号の説明】

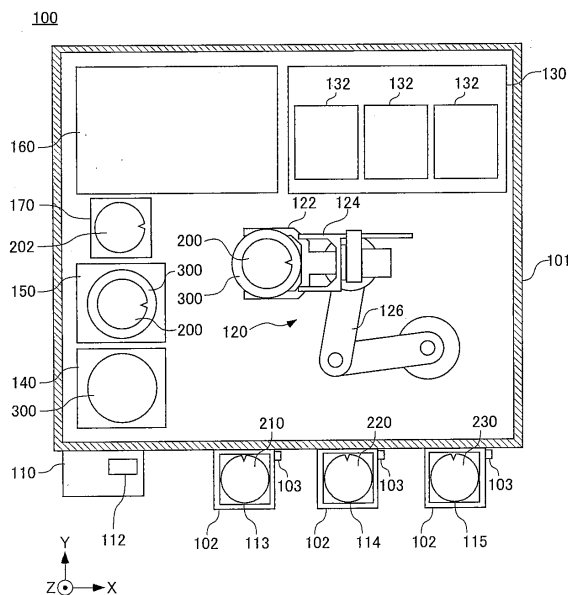
【 0 1 0 8 】

100 接合装置、101 筐体、102 ロードポート、103 無線タグリーダ、110 制御部、112 記憶部、113、114、115 基板カセット、120 ロータ、122 フォーク、124 落下防止爪、126 フォールディングアーム、130 加熱加圧室、132 加熱加圧ユニット、133 筐体、134 装入口、135 圧下部、136 加熱プレート、138 定盤、140 ホルダラック、150 予備アライナ、160 本アライナ、161 上ステージ、162 下ステージ、163 上顕微鏡、164 下顕微鏡、170 保留基板カセット、200 基板、202 保留基板、203 ノッチ、204 アライメントマーク、206 回路領域、208 電極、210 上基板、212 保留上基板、214 アライメントマーク、218 電極、220 下基板、224 アライメントマーク、222 保留下基板、228 電極、230 接合基板、300 基板ホルダ、302 保持面、306 貫通孔、308 給電端子、310 上基板ホルダ、314 マグネットユニット、320 下基板ホルダ、324 吸着子、621 下載置台、622 昇降部、623 台座部、624 駆動部、625 ベース

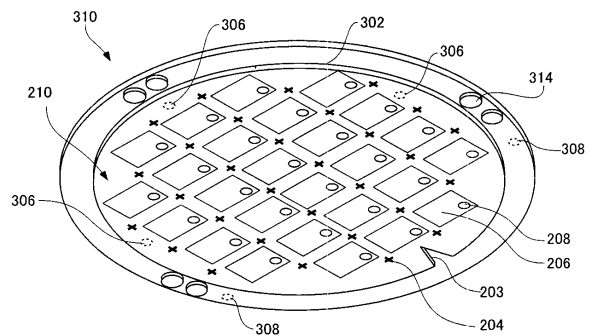
10

20

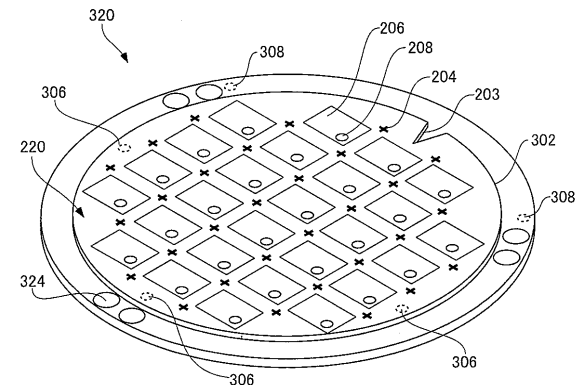
【図 1】



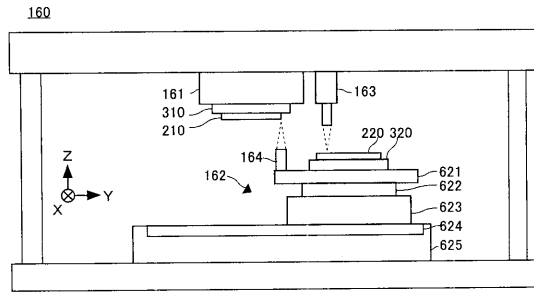
【図 2】



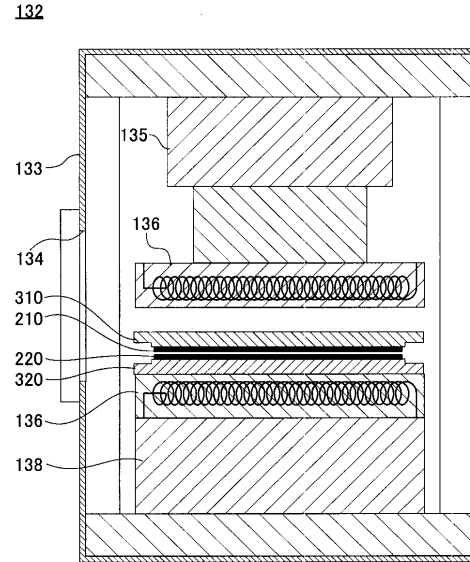
【図 3】



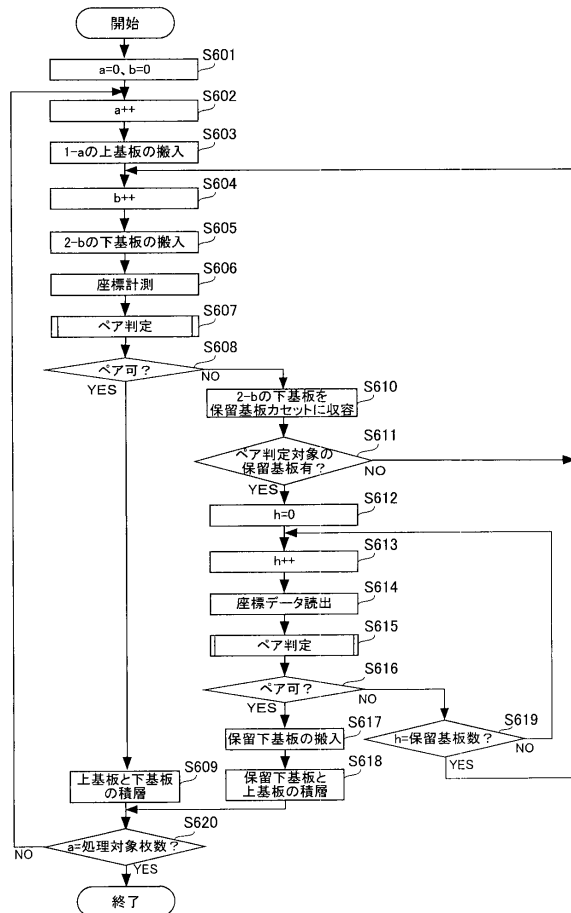
【図 4】



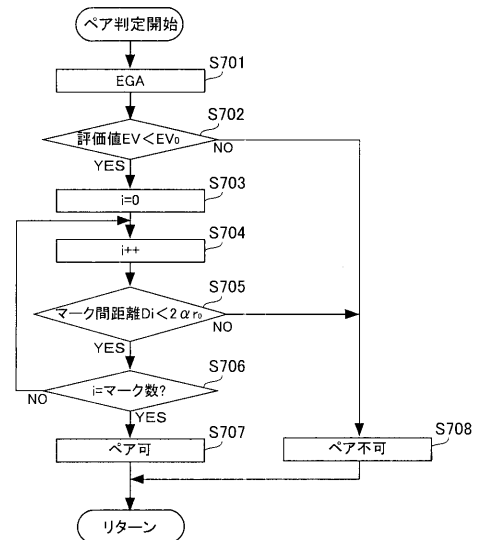
【図 5】



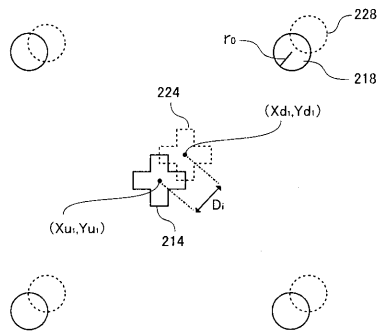
【図 6】



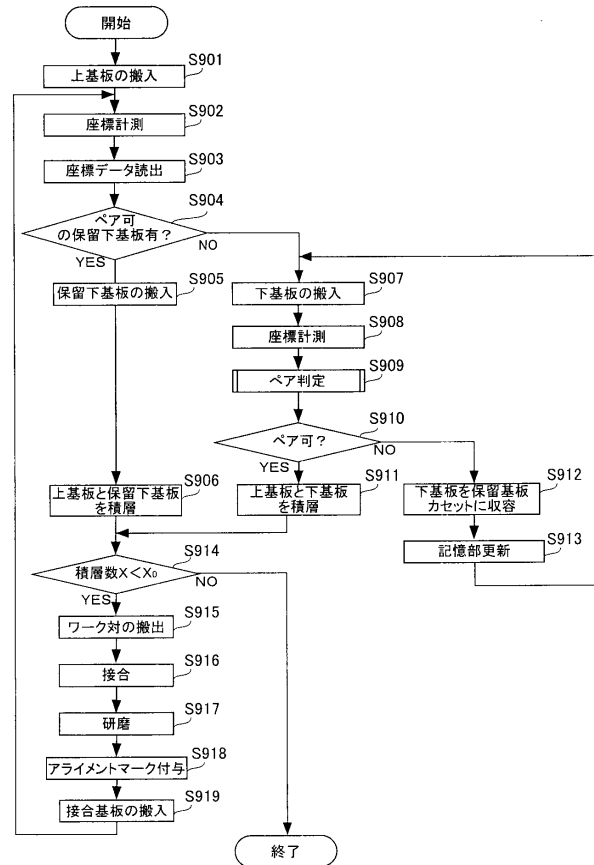
【図 7】



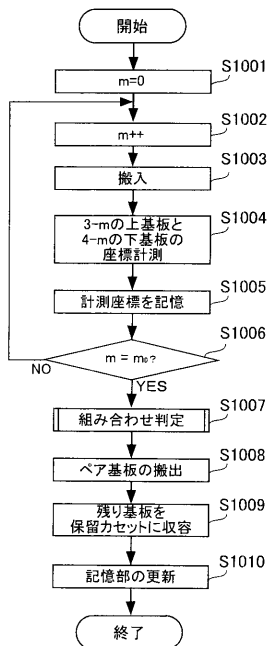
【図 8】



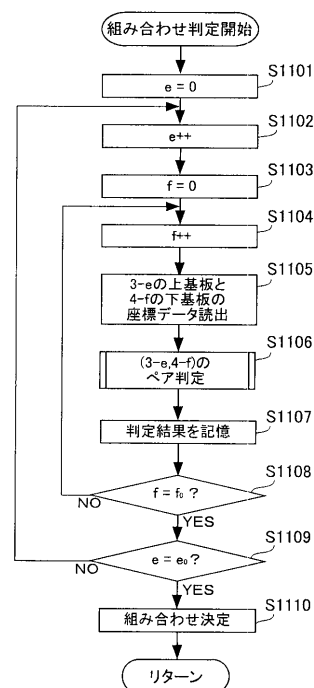
【図 9】



【図 10】



【図 11】



フロントページの続き

(56)参考文献 国際公開第2010/023935(WO,A1)
国際公開第2008/153086(WO,A1)
特開2006-196819(JP,A)

(58)調査した分野(Int.Cl.,DB名)
H01L 21/02
H01L 21/68