

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-123799

(P2005-123799A)

(43) 公開日 平成17年5月12日(2005.5.12)

(51) Int. Cl.⁷

H03B 1/04

H03B 5/32

F I

H03B 1/04

H03B 5/32

テーマコード (参考)

5J079

D

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21) 出願番号 特願2003-355258 (P2003-355258)

(22) 出願日 平成15年10月15日 (2003.10.15)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(74) 代理人 100095728

弁理士 上柳 雅誉

(74) 代理人 100107076

弁理士 藤綱 英吉

(74) 代理人 100107261

弁理士 須澤 修

(72) 発明者 神崎 実

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

Fターム(参考) 5J079 AA04 BA23 FB03 HA25 JA06

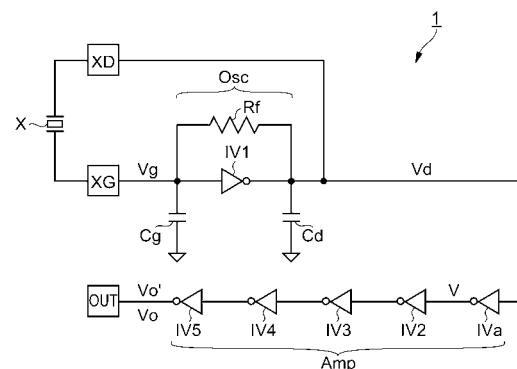
(54) 【発明の名称】 圧電発振回路

(57) 【要約】

【課題】 従来の圧電発振回路では、静電結合によって異常な発振信号が生じ、本来得べき発振信号が得られないという問題があった。

【解決手段】 本発明に係る圧電発振回路は、水晶振動子Xを接続するためのパッドXG及びXDと、出力信号を取り出すためのパッドOUTを有する半導体チップ上に形成され、インバータIV1及びコンデンサCg、Cdを含んで水晶振動子Xを励振するコルピッツ型の発振回路Oscと、発振回路OscとパッドOUT間に縦続接続された複数段の反転増幅器を含む増幅回路Ampとを有する圧電発振回路であって、前記反転増幅器の縦続接続段数を奇数としている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

圧電振動子を接続するための第 1 及び第 2 のパッドと、出力信号を取り出すための第 3 のパッドを有する半導体チップ上に形成され、少なくとも 1 個のインバータ及び 2 個のコンデンサを含んで前記圧電振動子を励振するコルピッツ型の発振回路と、前記発振回路と前記第 3 のパッド間に縦続接続された複数段の反転増幅器を含む増幅回路とを有する圧電発振回路であって、前記反転増幅器の縦続接続段数が奇数であることを特徴とする圧電発振回路。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、水晶振動子のような圧電振動子を用いた圧電発振回路に関する。

【背景技術】

【0002】

図 3 は、半導体チップ上に形成された従来の圧電発振回路の構成を示す回路図である。

【0003】

従来の圧電発振回路 10 は、図 3 に示されるように、パッド XG 及び XD を介して圧電振動子である水晶振動子 X と接続されており、水晶振動子 X を励振する発振回路 Osc と、発振回路 Osc から出力される発振信号 Vd を増幅して、パッド OUT に発振信号 Vo を出力する増幅回路 Amp とを含む。

20

【0004】

発振回路 Osc は、インバータ IV1 と、コンデンサ Cg、Cd とから構成される。インバータ IV1 には、一对の P チャネル MOS トランジスタ及び N チャネル MOS トランジスタからなる CMOS インバータが用いられる。あるいは、1 つを除いた残りの入力端子を定電位に接続して、等価的にインバータ動作を可能とした NAND ゲートや NOR ゲートであってもよい。

【0005】

ここで、インバータ IV1 は、入力端子及び出力端子が抵抗器 Rf で結ばれているため、電源が投入されると同時にインバータ IV1 自身によって所定の直流動作点（通常は正負電源電圧の中心値）までバイアスされ、ほぼ線形な反転型の電圧 - 電流変換器として動作を開始する。抵抗器 Rf の抵抗値は、通常、数 100 kΩ ~ 数 MΩ の十分に大きな値であることが多く、交流信号に対しては、その影響を無視することができる。このような回路はコルピッツ型発振回路として広く知られており、例えば、下記の特許文献 1 などにも詳細な記載がある。

30

【0006】

増幅回路 Amp は、縦続接続された 4 つのインバータ IV2 ~ IV5 からなり、発振回路 Osc から出力される発振信号 Vd を順次反転増幅して、発振信号 Vd と同位相の発振信号 Vo をパッド OUT に出力する。IV2 ~ IV5 の各インバータの出力電流は、パッド OUT に向かうにつれて徐々に増やされており、最終段のインバータ IV5 の出力電流は、パッド OUT に接続される所定の負荷容量を駆動できるだけの十分な値とされている。このため、増幅回路 Amp には、複数段の縦続接続されたインバータが必要となる。発振信号 Vd は、増幅回路 Amp で増幅された後、発振信号 Vo としてパッド OUT から出力される。

40

【特許文献 1】特開平 5 - 129833 号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、上記した従来の圧電発振回路 10 では、半導体チップ上でパッド OUT とパッド XG が近接した位置に設けられていると、両パッド間に静電結合が生じてしまい、これが原因となって、水晶振動子 X の共振周波数と無関係な異常発振が生じる危険性が

50

ある。集積化が進み、半導体チップが小型化された近年にあっては、この危険性は増加傾向にある。

【0008】

このような従来の圧電発振回路の異常発振動作を、図4に基づいて説明する。図4において、点線で示した電圧レベルは、回路の直流動作点（ここでは、正負電源電圧の中心値と仮定）を表している。まず、パッドOUTから方形波の異常な発振信号Voが出力されたと仮定する。このとき、パッドOUTとパッドXGとの間に静電結合が存在すると、異常な発振信号Voに起因して、小振幅の発振信号VgがパッドXGに生起する。発振信号Vgは、発振回路OscのインバータIV1を動作させ、インバータIV1は、発振信号Vgと位相が逆で、ほぼ同一形状の方形波の電流を出力する。この電流によってコンデンサCdが充放電されるため、図4に示した三角波の発振信号Vdが出力される。 10

【0009】

さらに、発振信号Vdは、インバータIV2を動作させ、インバータIV2は、発振信号Vdと位相が逆で、ほぼ同一形状の三角波の電流を出力する。この電流によってインバータIV2の出力に存在する寄生容量（図示せず）が充放電されるため、図4に示した発振信号Vが出力される。発振信号Vの立ち上がり及び立ち下がり、は、ほぼ二次関数の軌跡に沿って変化するが、インバータIV2の出力に存在する寄生容量は大きくないため、充放電が速やかに完了して、方形波に近い波形となる。このとき、発振信号Voの周波数によっては、発振信号Vが直流動作点と交差する立ち上がり（または立ち下がり）タイミングが、発振信号Voが直流動作点と交差する立ち下がり（または立ち上がり）タイミング 20 よりも僅かに早い状態となり得る。

【0010】

その後、発振信号Vは、さらに3段のインバータIV3～IV5で増幅されて、位相が反転した方形波の発振信号Vo'に波形整形されるが、その際、当該インバータ3段分の伝播遅延量が前述のタイミング差に一致すると、発振信号Vo'は、元の異常な発振信号Voとまったく一致した波形となる。このような状態に陥ると、正帰還が確立し、異常な発振信号Voは安定して持続してしまう。

【0011】

以上の説明から判るように、上述の異常発振は、水晶振動子Xと何ら関係なく成立しており、発振信号Voの周波数は、水晶振動子の共振周波数とは無関係な周波数である。このとき、水晶振動子Xは高いインピーダンスを示して、回路動作から切り離された状態となっている。ひとたび、このような異常発振が生起すると、水晶振動子は回路動作から切り離されたままとなり、水晶振動子の共振周波数における所望の発振信号は得ることができない。 30

【課題を解決するための手段】

【0012】

上記した課題を解決すべく、本発明に係る圧電発振回路は、圧電振動子を接続するための第1及び第2のパッドと、出力信号を取り出すための第3のパッドを有する半導体チップ上に形成され、少なくとも1個のインバータ及び2個のコンデンサを含んで前記圧電振動子を励振するコルピッツ型の発振回路と、前記発振回路と前記第3のパッド間に縦続接続された複数段の反転増幅器を含む増幅回路とを有する圧電発振回路であって、前記反転増幅器の縦続接続段数が奇数であることを特徴とする。 40

【0013】

本発明に係る圧電発振回路によれば、増幅回路が、縦続接続された奇数個の反転増幅器から構成されていることから、パッドOUTとパッドXGとの間に静電結合が生じたとしても、前述した正帰還が確立することがなく、水晶振動子Xの共振周波数と無関係な異常発振の発生を回避することが可能になる。

【発明を実施するための最良の形態】

【0014】

本発明に係る圧電発振回路の実施例について、図面を参照して説明する。 50

【0015】

図1は、実施例の圧電発振回路の構成を示す回路図であり、図2は、実施例の圧電発振回路によって得られる効果を説明するための波形図である。

【0016】

実施例の圧電発振回路1は、図1に示されるように、パッドXG及びXDを介して圧電振動子である水晶振動子Xと接続されており、水晶振動子Xを励振する発振回路Oscと、発振回路Oscから出力される発振信号Vdを増幅して、パッドOUTに発振信号Voを出力する増幅回路Ampとを含む。また、発振回路Oscは、インバータIV1と、コンデンサCg、Cdと、抵抗器Rfとからなり、増幅回路Ampは、インバータIVa、IV2～IV5からなる。即ち、実施例1の圧電発振回路1の構成を示す図1と従来の圧電発振回路10の構成を示す図3との比較から明らかなように、実施例の圧電発振回路1は、従来の圧電発振回路10に比較して、インバータIVaが追加されており、これにより、増幅回路Ampが、合計5つのインバータIVa、IV2～IV5を有する点のみが異なっている。従って、従来の圧電発振回路10と同一の部分については、説明の重複を避けることとする。

【0017】

次に、図2を用いて、インバータIVaが追加されたことによる効果を説明する。図2において、点線で示した電圧レベルは、回路の直流動作点（ここでは、正負電源電圧の中心値と仮定）を表している。まず、パッドOUTから方形波の異常な発振信号Voが出力されたと仮定する。このとき、パッドOUTとパッドXGとの間に静電結合が存在すると、異常な発振信号Voに起因して、小振幅の発振信号VgがパッドXGに生起する。発振信号Vgは、発振回路OscのインバータIV1を動作させ、インバータIV1は、発振信号Vgと位相が逆で、ほぼ同一形状の方形波の電流を出力する。この電流によってコンデンサCdが充放電されるため、図2に示した三角波の発振信号Vdが出力される。

【0018】

さらに、発振信号Vdは、インバータIVaを動作させ、インバータIVaは、発振信号Vdと位相が逆で、ほぼ同一形状の三角波の電流を出力する。この電流によってインバータIVaの出力に存在する寄生容量（図示せず）が充放電されるため、図2に示した発振信号Vが出力される。発振信号Vの立ち上がり及び立ち下がり、ほぼ二次関数の軌跡に沿って変化するが、インバータIVaの出力に存在する寄生容量は大きくないため、充放電が速やかに完了して、方形波に近い波形となる。このとき、発振信号Vが直流動作点と交差する立ち上がり（または立ち下がり）タイミングは、発振信号Voが直流動作点と交差する立ち下がり（または立ち上がり）タイミングと近くなる。

【0019】

その後、発振信号Vは、さらに4段のインバータIV2～IV5で増幅されて方形波の発振信号Vo'に波形整形され、元の異常な発振信号Voとほぼ位相が反転した波形となる。このような状態では、異常な発振信号Voは帰還されてきた発振信号Vo'によって打ち消されてしまい、安定して持続することができない。

【0020】

なお、異常な発振信号Voの周波数が極めて高い場合には、増幅器Amp内部の伝播遅延によって、発振信号Vo'の位相がちょうど反転し、元の異常な発振信号Voの位相と一致してしまうことが考えられる。しかしながら、例えばこのような状態になったとしても、異常な発振信号Voが安定して持続することは難しい。なぜならば、異常な発振信号Voの周波数が高くなるにつれて、発振信号Vdの振幅が小さくなり、結果として発振信号Vo'の振幅も小さくなる。すると、発振信号Vo'の振幅は、元の異常な発振信号Voの振幅と同一にならず、小さくなってしまふ。このような状態では、異常な発振信号Voは、徐々に減衰してしまい、安定して持続することはできないのである。

【0021】

上述したように、実施例の圧電発振回路1では、発振回路Oscに後続する増幅回路Ampが、直列接続された5つのインバータIVa、IV2～IV5から構成されている。

これにより、増幅回路 Amp の出力端子側のパッド OUT から出力された異常な発振信号 V_o が、静電結合によって、発振回路 Osc の入力端子側のパッド XG に誘起されたとしても、最終的にパッド OUT に帰還されて出力される発振信号 V_o' の位相は、元の異常な発振信号 V_o とほぼ逆相関係になる。従って、異常な発振信号 V_o が正帰還によって安定な発振を持続することはなくなり、この結果、実施例の圧電発振回路 1 は、水晶振動子 X の共振周波数で規定される本来の周波数で発振することが可能になる。

【図面の簡単な説明】

【0022】

【図 1】実施例の圧電発振回路の構成を示す図。

【図 2】実施例の圧電発振回路の動作を示す図。

10

【図 3】従来の圧電発振回路の構成を示す図。

【図 4】従来の圧電発振回路の動作を示す図。

【符号の説明】

【0023】

1 圧電発振回路

X 水晶振動子

Osc 発振回路

Amp 増幅回路

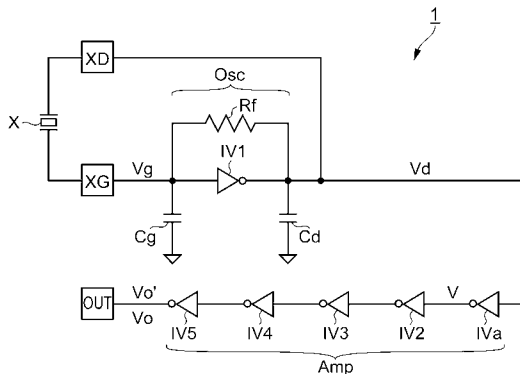
IVa 、 $IV1 \sim IV5$ インバータ

Cg 、 Cd コンデンサ

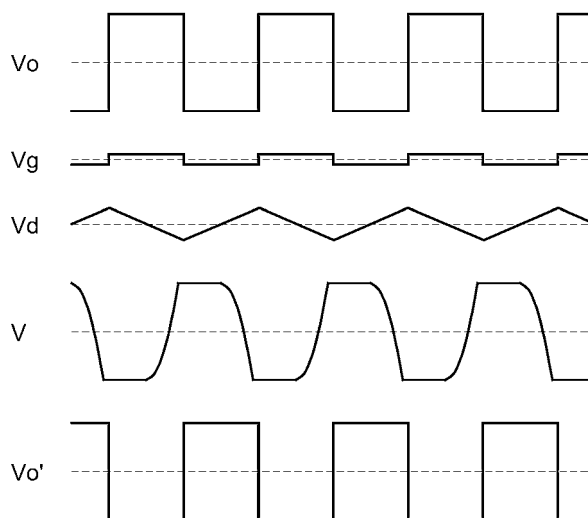
Rf 抵抗器

20

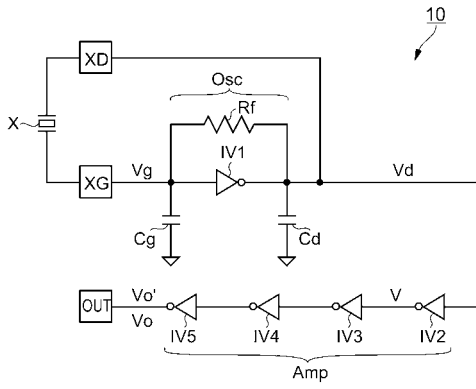
【図 1】



【図 2】



【 図 3 】



【 図 4 】

