

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-22126

(P2009-22126A)

(43) 公開日 平成21年1月29日(2009.1.29)

(51) Int.Cl.
H02J 17/00 (2006.01)F1
H02J 17/00

テーマコード (参考)

B

審査請求 有 請求項の数 11 O L (全 28 頁)

(21) 出願番号 特願2007-183947 (P2007-183947)
(22) 出願日 平成19年7月13日 (2007.7.13)(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(74) 代理人 100090479
弁理士 井上 一
(74) 代理人 100104710
弁理士 竹腰 昇
(74) 代理人 100124682
弁理士 黒田 泰
(72) 発明者 曾我部 治彦
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(72) 発明者 大西 幸太
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

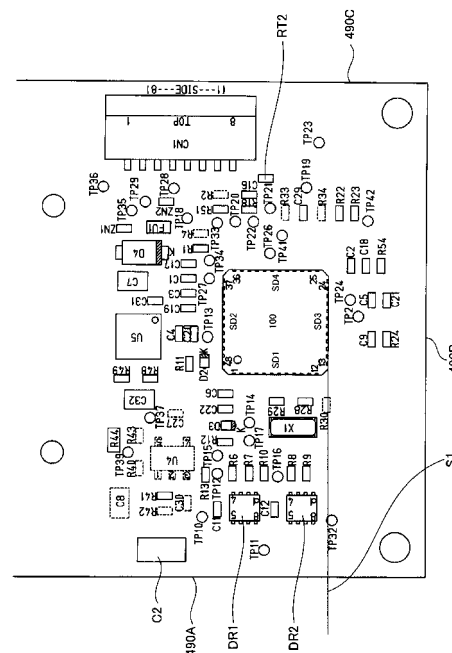
(54) 【発明の名称】 送電装置及び電子機器

(57) 【要約】

【課題】 アナログ大電流を微弱なアナログ信号と分離した送電装置を提供すること。

【解決手段】 一次コイルCL1と共に直列共振回路を形成する共振コンデンサC2と、一次コイルの両端側より一次コイルを駆動する第1、第2の送電ドライバDR1、DR2と、第1、第2の送電ドライバに対してドライバ制御信号を出力する制御IC100とを基板490上に有する。制御ICは、第1の送信ドライバへのドライバ制御信号の出力端子が第1辺SD1に、第2の送信ドライバへのドライバ制御信号の出力端子が第2辺SD2に、コイル接続端子の一方の信号波形が波形検出配線パターン250～252を介して入力される入力端子が第3辺SD3にそれぞれ配置される。共振コンデンサ及び第1、第2の送信ドライバは、制御ICの第1辺と平行な第1基板辺490Aと制御ICとの間に配置され、波形検出配線パターンは、第2基板辺490Bと、制御ICの第3辺を延長した延長線S1との間の領域を経由して延在されて、コイル接続端子の一方に接続される。

【選択図】 図12



【特許請求の範囲】

【請求項 1】

一次コイルを含み、前記一次コイルを受電装置側の二次コイルと電磁的に結合させて、前記受電装置の負荷に対して電力を供給する送電装置において、

前記一次コイルの両端がそれぞれ接続されるコイル接続端子と、

前記一次コイルと共に直列共振回路を形成する共振コンデンサと、

前記コイル接続端子を介して前記一次コイルの両端側より前記一次コイルを駆動する第 1、第 2 の送電ドライバと、

前記第 1、第 2 の送電ドライバに対してドライバ制御信号を出力する制御 IC と、
を基板上に有し、

10

前記制御 IC は、第 1～第 4 辺を有する四角形に形成され、前記第 1 の送信ドライバへのドライバ制御信号の出力端子が第 1 辺に設けられ、前記第 2 の送信ドライバへの前記ドライバ制御信号の出力端子が前記第 1 辺に隣接する第 2 辺に設けられ、前記コイル接続端子の一方の信号波形が波形検出配線パターンを介して入力される入力端子が、前記第 2 辺と対向する第 3 辺に配置され、

前記共振コンデンサ及び前記第 1、第 2 の送信ドライバは、前記制御 IC の第 1 辺と平行な第 1 基板辺と前記制御 IC との間に配置され、

前記波形検出配線パターンは、前記制御 IC の前記第 3 辺と平行な第 2 基板辺と、前記制御 IC の前記第 3 辺の延長線との間の領域を経由して延在されて、前記コイル接続端子の一方に接続されることを特徴とする送電装置。

20

【請求項 2】

請求項 1 において、

前記共振コンデンサ及び前記第 1、第 2 の送信ドライバは、前記延長線よりも前記制御 IC が位置する側にシフトして配置されていることを特徴とする送電装置。

【請求項 3】

請求項 1 または 2 において、

前記波形検出配線パターンは、前記第 1 基板辺に沿って形成されて前記コイル接続端子の一方に接続される幅広パターンと、前記第 1 基板辺に沿って形成されて前記制御 IC の前記第 3 辺に設けられた前記入力端子に接続される幅狭パターンとを含むことを特徴とする送電装置。

30

【請求項 4】

請求項 3 において、

前記基板上にて前記制御 IC が実装される実装面の裏面側の非実装面には電源パターンが設けられ、

前記電源パターンは、

前記第 1、第 2 の送電ドライバに接続されるパワー接地電源パターンと、

前記制御 IC の電源端子に接続されるアナログ接地電源パターン及びデジタル接地電源パターンと、

を含み、

前記パワー接地電源パターンは、前記制御 IC の前記第 4 辺と平行な第 3 基板辺側に設けた接地端子の領域のみにて、前記アナログ接地電源パターン及び前記デジタル接地電源パターンと接続されることを特徴とする送電装置。

40

【請求項 5】

請求項 4 において、

前記パワー接地電源パターンは、前記共振コンデンサ及び前記第 1、第 2 の送電ドライバが搭載される領域の対向裏面である前記非実装面の領域から、前記制御 IC を挟んで前記幅狭パターンとは逆側の領域の対向裏面である前記非実装面の領域を経て、前記第 3 基板辺側に設けた接地端子に接続されることを特徴とする送電装置。

【請求項 6】

請求項 1 乃至 5 のいずれかにおいて、

50

前記基板の実装面上に設けられ、前記制御 I C の前記第 1 辺に設けられた端子と接続される発振器が、前記第 1, 第 2 の送信ドライバと前記制御 I C の前記第 1 辺との間に設けられていることを特徴とする送電装置。

【請求項 7】

請求項 6 において、

前記発振器は、前記制御 I C の前記第 1 辺及び前記第 3 辺が交わる第 1 の隅部側に配置され、

前記制御 I C の前記第 2 辺及び前記第 4 辺が交わる第 2 の隅部側には配置された電源部品と前記発振器とが、前記制御 I C を挟んで対峙していることを特徴とする送電装置。

【請求項 8】

請求項 1 乃至 7 のいずれかにおいて、

前記一次コイルの温度を検出する第 1 のサーミスタと、環境温度を検出する第 2 のサーミスタとがさらに設けられ、

前記制御 I C は、前記第 1 のサーミスタからの前記一次コイルの温度と、前記第 2 のサーミスタからの環境温度との温度差を求める温度検出回路を含むことを特徴とする送電装置。

【請求項 9】

請求項 1 乃至 7 のいずれかにおいて、

前記一次コイルの温度を検出する第 1 のサーミスタと、環境温度を検出する第 2 のサーミスタとがさらに設けられ、

前記制御 I C は、前記第 1 のサーミスタからの前記一次コイルの温度と、前記第 2 のサーミスタからの環境温度との温度差を求めることで、前記共振コンデンサの $\tan \delta$ の異常を検出する温度検出回路を含むことを特徴とする送電装置。

【請求項 10】

請求項 8 または 9 において、

前記制御 I C は、前記温度検出回路にて温度異常が検知された時に、前記第 1, 第 2 の送電ドライバによる送電を停止させる制御回路を含むことを特徴とする送電装置。

【請求項 11】

請求項 1 乃至 10 のいずれかに記載の送電装置を含むことを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、無接点で電力を送電する送電装置及び電子機器に関する。

【背景技術】

【0002】

近年、電磁誘導を利用し、金属部分の接点がなくとも電力伝送を可能にする無接点電力伝送（非接触電力伝送）が脚光を浴びている。この無接点電力伝送の適用例として、携帯電話機や家庭用機器（例えば電話機の子機）の充電などが提案されている。

【0003】

無接点電力伝送の従来技術として特許文献 1 がある。この特許文献 1 では、送電ドライバの出力に接続された共振コンデンサと一次コイルとにより直列共振回路を構成して、送電装置（一次側）から受電装置（二次側）に電力を供給している。

【特許文献 1】特開 2006-60909 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

ここで、送電装置には、一次コイル、共振コンデンサ及び送信ドライバ等のパワー系回路に例えば数百 mA から 1 A 程度の高周波アナログ大電流が交流的に流れる一方で、それらのパワー系回路を駆動制御する I C 及びその周辺回路は、微弱なデジタル信号やアナログ信号が流れる。よって、送電装置では、アナログ大電流による悪影響を低減しないと、

10

20

30

40

50

パワー系回路を適切に制御できない。

【0005】

そこで、本発明の幾つかの態様では、アナログ大電流を微弱なアナログ信号或いは微弱なデジタル信号と分離して、アナログ大電流による悪影響を低減できる送電装置及び電子機器を提供することにある。

【課題を解決するための手段】

【0006】

本発明の一態様に係る送電装置は、一次コイルを含み、前記一次コイルを受電装置側の二次コイルと電磁的に結合させて、前記受電装置の負荷に対して電力を供給する送電装置において、

前記一次コイルの両端がそれぞれ接続されるコイル接続端子と、
前記一次コイルと共に直列共振回路を形成する共振コンデンサと、
前記コイル接続端子を介して前記一次コイルの両端側より前記一次コイルを駆動する第1、第2の送電ドライバと、
前記第1、第2の送電ドライバに対してドライバ制御信号を出力する制御ICと、
を基板上に有し、

前記制御ICは、第1～第4辺を有する四角形に形成され、前記第1の送信ドライバへのドライバ制御信号の出力端子が第1辺に設けられ、前記第2の送信ドライバへの前記ドライバ制御信号の出力端子が前記第1辺に隣接する第2辺に設けられ、前記コイル接続端子の一方の信号波形が波形検出配線パターンを介して入力される入力端子が、前記第2辺と対向する第3辺に配置され、

前記共振コンデンサ及び前記第1、第2の送信ドライバは、前記制御ICの第1辺と平行な第1基板辺と前記制御ICとの間に配置され、

前記波形検出配線パターンは、前記制御ICの前記第3辺と平行な第2基板辺と、前記制御ICの前記第3辺の延長線との間の領域を経由して延在されて、前記コイル接続端子の一方に接続されることを特徴とする。

【0007】

本発明の一態様では、一次コイル、共振コンデンサ及び第1、第2の送信ドライバがパワー系回路であり、高周波数のアナログ大電流が交流的に流れるパワー系回路と、制御ICから第1、第2の送信ドライバに供給されるドライバ制御信号の配線パターンは、基板上の実装面にて集約配置されている。このため、アナログ微弱信号が流れる波形検出配線パターンを形成する余地を確保できる。こうして、アナログ大電流とアナログ微弱信号とを分離できる。なお、制御ICには波形検出回路が内蔵され、一次コイルの一端の誘起電圧に相当する信号の波形をモニタし、二次側（受電装置側）の負荷変動を検出する。これにより、データ（負荷）検出、異物（金属）検出、着脱（取り外し）検出等が可能になる。

【0008】

本発明の一態様では、前記共振コンデンサ及び前記第1、第2の送信ドライバは、前記制御延長線よりも前記制御ICが位置する側にシフトして配置することができる。

【0009】

こうすると、アナログ大電流とアナログ微弱信号とをより明確に分離でき、

本発明の一態様では、前記波形検出配線パターンは、前記第1基板辺に沿って形成されて前記コイル接続端子の一方に接続される幅広パターンと、前記第1基板辺に沿って形成されて前記制御ICの前記第3辺に設けられた前記入力端子に接続される幅狭パターンとを含むことができる。制御ICに接続される波形検出配線パターンを幅狭パターンとしても、その配線レイアウトからアナログ大電流による悪影響は低減される。

【0010】

本発明の一態様では、前記基板上にて前記制御ICが実装される実装面の裏面側の非実装面には電源パターンが設けられ、前記電源パターンは、前記第1、第2の送電ドライバに接続されるパワー接地電源パターンと、前記制御ICの電源端子に接続されるアナログ

10

20

30

40

50

接地電源パターン及びデジタル接地電源パターンとを含み、前記パワー接地電源パターンは、前記制御 IC の前記第 4 辺と平行な第 3 基板辺に設けた接地端子の領域のみにて、前記アナログ接地電源パターン及び前記デジタル接地電源パターンを接続することができる。

【0011】

上述の通りにパワー接地電源パターンからアナログ接地電源パターン及びデジタル接地電源パターンを分離することで、パワー系回路、アナログ回路、デジタル回路の基準電位を、互いの干渉を低減して安定化することができる。

【0012】

本発明の一態様では、前記パワー接地電源パターンは、前記共振コンデンサ及び前記第 1, 第 2 の送電ドライバが搭載される領域の対向裏面である前記非実装面の領域から、前記制御 IC を挟んで前記幅狭パターンとは逆側の領域の対向裏面である前記非実装面の領域を経て、前記第 3 基板辺に設けた接地端子に接続することができる。

【0013】

こうして、パワー接地電源パターンからアナログ接地電源パターンを分離することができる。

【0014】

本発明の一態様では、前記基板の実装面上に設けられ、前記制御 IC の第 1 辺に設けられた端子と接続される発振器を、前記第 1, 第 2 の送信ドライバと前記制御 IC の前記第 1 辺との間に設けることができる。

【0015】

発振器はパワー系回路の駆動周波数の元になる基準周波数を発振するものであり、パワー系回路に近づけても比較的問題が少ない可能性がある。

【0016】

さらに、前記発振器は、前記制御 IC の前記第 1 辺及び前記第 3 辺が交わる第 1 の隅部側に配置されることが好ましい。こうすると、前記制御 IC の前記第 2 辺及び前記第 4 辺が交わる第 2 の隅部側には配置された電源部品と前記発振器とが、前記制御 IC を挟んで対峙する。これにより、電源部品や、電源部品から制御 IC に供給される電源に対して、発振器が及ぼすノイズなどの悪影響を低減できる。

【0017】

本発明の一態様では、前記一次コイルの温度を検出する第 1 のサーミスタと、環境温度を検出する第 2 のサーミスタとがさらに設けられ、前記制御 IC は、前記第 1 のサーミスタからの前記一次コイルの温度と、前記第 2 のサーミスタからの環境温度との温度差を求める温度検出回路を含むことができる。

【0018】

一次コイルの温度は、例えば一次・二次コイル間に金属異物などが存在すると高温となり、環境温度と比較することで送電異常を検出することができる。

【0019】

本発明の一態様では、前記一次コイルの温度を検出する第 1 のサーミスタと、環境温度を検出する第 2 のサーミスタとがさらに設けられ、前記制御 IC は、前記第 1 のサーミスタからの前記一次コイルの温度と、前記第 2 のサーミスタからの環境温度との温度差を求めることで、前記共振コンデンサの $\tan \delta$ の異常を検出する温度検出回路を含むことができる。つまり、一次コイルに異常電流が流れることで発熱する共振コンデンサの異常を、その $\tan \delta$ の異常に基づいて検出できる。

【0020】

本発明の一態様では、上述した温度検出によって異常が検出された時に、前記第 1, 第 2 の送電ドライバによる送電を停止させる制御回路を含むことができる。これにより、一次コイルと対向して金属等の異物が配置された際に、一次コイルへの送電を停止することができ、安全性が高まる。

【0021】

本発明の他の態様は、上述した送電装置を含む電子機器を定義している。

【発明を実施するための最良の形態】

【0022】

以下、本発明の好適な実施の形態について詳細に説明する。なお以下に説明する本実施形態は特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【0023】

1. 電子機器

図1(A)に本実施形態の無接点電力伝送手法が適用される電子機器の例を示す。電子機器の1つである充電器500(クレードル)は送電装置10を有する。また電子機器の1つである携帯電話機510は受電装置40を有する。また携帯電話機510は、LCDなどの表示部512、ボタン等で構成される操作部514、マイク516(音入力部)、スピーカ518(音出力部)、アンテナ520を有する。

【0024】

充電器500にはACアダプタ502を介して電力が供給され、この電力が、無接点電力伝送により送電装置10から受電装置40に送電される。これにより、携帯電話機510のバッテリーを充電したり、携帯電話機510内のデバイスを動作させることができる。

【0025】

なお本実施形態が適用される電子機器は携帯電話機510に限定されない。例えば腕時計、コードレス電話器、シェーバー、電動歯ブラシ、リストコンピュータ、ハンディターミナル、携帯情報端末、或いは電動自転車などの種々の電子機器に適用できる。

【0026】

図1(B)に模式的に示すように、送電装置10から受電装置40への電力伝送は、送電装置10側に設けられた一次コイルL1(送電コイル)と、受電装置40側に設けられた二次コイルL2(受電コイル)を電磁的に結合させて電力伝送トランスを形成することで実現される。これにより非接触での電力伝送が可能になる。

【0027】

2. 送電装置、受電装置

図2に本実施形態の送電装置10、送電制御装置20、受電装置40、受電制御装置50の構成例を示す。図1(A)の充電器500などの送電側の電子機器は、少なくとも図2の送電装置10を含む。また携帯電話機510などの受電側の電子機器は、少なくとも受電装置40と負荷90(本負荷)を含む。そして図2の構成により、一次コイルL1と二次コイルL2を電磁的に結合させて送電装置10から受電装置40に対して電力を伝送し、受電装置40の電圧出力ノードNB7から負荷90に対して電力(電圧VOUT)を供給する無接点電力伝送(非接触電力伝送)システムが実現される。

【0028】

送電装置10(送電モジュール、一次モジュール)は、一次コイルL1、送電部12、電圧検出回路14、表示部16、送電制御装置20を含むことができる。なお送電装置10や送電制御装置20は図2の構成に限定されず、その構成要素の一部(例えば表示部、電圧検出回路)を省略したり、他の構成要素を追加したり、接続関係を変更するなどの種々の変形実施が可能である。

【0029】

送電部12は、電力伝送時には所定周波数の交流電圧を生成し、データ転送時にはデータに応じて周波数が異なる交流電圧を生成して、一次コイルL1に供給する。具体的には図3(A)に示すように、例えばデータ「1」を受電装置40に対して送信する場合には、周波数f1の交流電圧を生成し、データ「0」を送信する場合には、周波数f2の交流電圧を生成する。この送電部12は、一次コイルL1の一端を駆動する第1の送電ドライバと、一次コイルL1の他端を駆動する第2の送電ドライバと、一次コイルL1と共に共振回路を構成する少なくとも1つのコンデンサを含むことができる。

【0030】

10

20

30

40

50

そして送電部 12 が含む第 1、第 2 の送電ドライバの各々は、例えばパワー MOS トランジスタにより構成されるインバータ回路（バッファ回路）であり、送電制御装置 20 のドライバ制御回路 26 により制御される。

【0031】

一次コイル L1（送電側コイル）は、二次コイル L2（受電側コイル）と電磁結合して電力伝送用トランスを形成する。例えば電力伝送が必要なときには、図 1（A）、図 1（B）に示すように、充電器 500 の上に携帯電話機 510 を置き、一次コイル L1 の磁束が二次コイル L2 を通るような状態にする。一方、電力伝送が不要なときには、充電器 500 と携帯電話機 510 を物理的に離して、一次コイル L1 の磁束が二次コイル L2 を通らないような状態にする。

10

【0032】

電圧検出回路 14 は一次コイル L1 の誘起電圧を検出する回路であり、例えば抵抗 RA1、RA2 や、RA1 と RA2 の接続ノード NA3 と GND（広義には第 1 の電源）との間に設けられるダイオード DA1 を含む。

【0033】

この電圧検出回路 14 は、一次コイル L1 のコイル端電圧信号の半波整流回路として機能する。そして、一次コイル L1 のコイル端電圧を抵抗 RA1、RA2 で分圧することで得られた信号 PHIN（誘起電圧信号、半波整流信号）が、送電制御装置 20 の波形検出回路 28（振幅検出回路、パルス幅検出回路）に入力される。即ち抵抗 RA1、RA2 は電圧分割回路（抵抗分割回路）を構成し、その電圧分割ノード NA3 から信号 PHIN が出力される。

20

【0034】

表示部 16 は、無接点電力伝送システムの各種状態（電力伝送中、ID 認証等）を、色や画像などを用いて表示するものであり、例えば LED や LCD などにより実現される。

【0035】

送電制御装置 20 は、送電装置 10 の各種制御を行う装置であり、集積回路装置（制御 IC）などにより実現できる。この送電制御装置 20 は、制御回路 22（送電側）、発振回路 24、ドライバ制御回路 26、波形検出回路 28、温度検出回路（tan δ 検出回路）38 を含むことができる。

【0036】

30

制御回路 22（制御部）は送電装置 10 や送電制御装置 20 の制御を行うものであり、例えばゲートアレイやマイクロコンピュータなどにより実現できる。具体的には制御回路 22 は、電力伝送、負荷検出、周波数変調、異物検出、或いは着脱検出などに必要な各種のシーケンス制御や判定処理を行う。

【0037】

発振回路 24 は例えば水晶発振回路により構成され、外部の発振器 206（図 8 及び図 9 参照）からの基準クロックに基づいて一次側のクロックを生成する。ドライバ制御回路 26 は、発振回路 24 で生成されたクロックや制御回路 22 からの周波数設定信号などに基づいて、所望の周波数の制御信号を生成し、送電部 12 の第 1、第 2 の送電ドライバに出力して、第 1、第 2 の送電ドライバを制御する。

40

【0038】

波形検出回路 28 は、一次コイル L1 の一端の誘起電圧に相当する信号 PHIN の波形をモニタし、二次側（受電装置側）の負荷変動を検出する。これにより、データ（負荷）検出、異物（金属）検出、着脱（取り外し）検出等が可能になる。具体的には波形検出回路 28（振幅検出回路）は、一次コイル L1 の一端の誘起電圧に相当する誘起電圧信号 PHIN の振幅情報（ピーク電圧、振幅電圧、実効電圧）を検出する。

【0039】

例えば受電装置 40 の負荷変調部 46 が、送電装置 10 に対してデータを送信するための負荷変調を行うと、一次コイル L1 の誘起電圧の信号波形が図 3（B）のように変化する。具体的には、データ「0」を送信するために負荷変調部 46 が負荷を低くすると、信

50

号波形の振幅（ピーク電圧）が小さくなり、データ「1」を送信するために負荷を高くすると、信号波形の振幅が大きくなる。従って、波形検出回路28は、誘起電圧の信号波形のピークホールド処理などを行って、ピーク電圧がしきい値電圧を超えたか否かを判断することで、受電装置40からのデータが「0」なのか「1」なのかを判断できる。

【0040】

なお波形検出回路28による負荷変動の検出手法は図3（A）、図3（B）の手法に限定されず、受電側の負荷が高くなったか低くなったかを、ピーク電圧以外の物理量を用いて判断してもよい。例えば波形検出回路28（パルス幅検出回路）は、一次コイルL1の誘起電圧信号PHINのパルス幅情報（コイル端電圧波形が所与の設定電圧以上になるパルス幅期間）を検出してもよい。具体的には波形検出回路28は、信号PHINの波形整形信号を生成する波形整形回路からの波形整形信号と、ドライバ制御回路26に駆動クロックを供給する駆動クロック生成回路からの駆動クロックを受ける。そして波形整形信号のパルス幅情報を検出することで、誘起電圧信号PHINのパルス幅情報を検出し、負荷変動を検出してもよい。

【0041】

$\tan \delta$ 検出回路（温度検出回路）38は、無接点電力伝送に使用されるコンデンサの $\tan \delta$ の異常（不良）を検出する。このコンデンサは、例えばその一端が送電部12の送電ドライバの出力に電氣的に接続され、一次コイルL1と共に共振回路（直列共振回路）を構成するコンデンサである。制御回路22は、コンデンサの $\tan \delta$ の異常が検出された場合に、送電部12の送電ドライバによる送電を停止させる制御を行う。具体的には $\tan \delta$ 検出回路38は、コンデンサ温度と周囲温度との温度差を求めることで、コンデンサの $\tan \delta$ の異常を検出する。そして制御回路22は、コンデンサ温度と周囲温度との温度差が所与の温度差を超えたと判断した場合に、一次側から二次側への送電を停止させる。或いはコンデンサ温度が所与の温度を超えた場合に、一次側から二次側への送電を停止させてもよい。

【0042】

$\tan \delta$ 検出回路38に代えて、あるいはこれに追加して、他の温度検出回路を設けることができる。この温度検出回路は、一次コイルL1の温度と環境温度とを比較することで、一次コイルL1の温度異常を検出するものである。この場合にも、一次コイル温度と周囲温度との温度差が所与の温度差を超えたと判断した場合に、一次側から二次側への送電を停止させることができる。

【0043】

受電装置40（受電モジュール、二次モジュール）は、二次コイルL2、受電部である受電回路42、負荷変調部46、給電制御部48、受電制御装置50を含むことができる。なお受電装置40や受電制御装置50は図2の構成に限定されず、その構成要素の一部を省略したり、他の構成要素を追加したり、接続関係を変更するなどの種々の変形実施が可能である。

【0044】

受電回路42は、二次コイルL2の交流の誘起電圧を直流電圧に変換する。この変換は受電回路42が有する整流回路43により行われる。この整流回路43は、ダイオードDB1～DB4を含む。ダイオードDB1は、二次コイルL2の一端のノードNB1と直流電圧VDCの生成ノードNB3との間に設けられ、DB2は、ノードNB3と二次コイルL2の他端のノードNB2との間に設けられ、DB3は、ノードNB2とVSSのノードNB4との間に設けられ、DB4は、ノードNB4とNB1との間に設けられる。

【0045】

受電回路42の抵抗RB1、RB2はノードNB1とNB4との間に設けられる。そしてノードNB1、NB4間の電圧を抵抗RB1、RB2により分圧することで得られた信号CCMPIが、受電制御装置50の周波数検出回路60に入力される。

【0046】

受電回路42のコンデンサCB1及び抵抗RB4、RB5は、直流電圧VDCのノード

10

20

30

40

50

N B 3とV S SのノードN B 4との間に設けられる。そしてノードN B 3、N B 4間の電圧を抵抗R B 4、R B 5により分圧することで得られた信号A D I Nが、受電制御装置50の位置検出回路56に入力される。

【0047】

負荷変調部46は負荷変調処理を行う。具体的には受電装置40から送電装置10に所望のデータを送信する場合に、送信データに応じて負荷変調部46（二次側）での負荷を可変に変化させて、図3（B）に示すように一次コイルL1の誘起電圧の信号波形を変化させる。このために負荷変調部46は、ノードN B 3、N B 4の間に直列に設けられた抵抗R B 3、トランジスタT B 3（N型のCMOSトランジスタ）を含む。このトランジスタT B 3は受電制御装置50の制御回路52からの信号P 3 Qによりオン・オフ制御される。そしてトランジスタT B 3をオン・オフ制御して負荷変調を行う際には、給電制御部48のトランジスタT B 1、T B 2はオフにされ、負荷90が受電装置40に電氣的に接続されない状態になる。

10

【0048】

例えば図3（B）のように、データ「0」を送信するために二次側を低負荷（インピーダンス大）にする場合には、信号P 3 QがLレベルになってトランジスタT B 3がオフになる。これにより負荷変調部46の負荷はほぼ無限大（無負荷）になる。一方、データ「1」を送信するために二次側を高負荷（インピーダンス小）にする場合には、信号P 3 QがHレベルになってトランジスタT B 3がオンになる。これにより負荷変調部46の負荷は、抵抗R B 3（高負荷）になる。

20

【0049】

給電制御部48は負荷90への電力の給電を制御する。レギュレータ49は、整流回路43での変換で得られた直流電圧V D Cの電圧レベルを調整して、電源電圧V D 5（例えば5 V）を生成する。受電制御装置50は、例えばこの電源電圧V D 5が供給されて動作する。

【0050】

トランジスタT B 2（P型のCMOSトランジスタ）は、受電制御装置50の制御回路52からの信号P 1 Qにより制御される。具体的にはトランジスタT B 2は、I D認証が完了（確立）して通常の電力伝送を行う場合にはオンになり、負荷変調の場合等にはオフになる。

30

【0051】

トランジスタT B 1（P型のCMOSトランジスタ）は、出力保証回路54からの信号P 4 Qにより制御される。具体的には、I D認証が完了して通常の電力伝送を行う場合にはオンになる。一方、A Cアダプタの接続が検出されたり、電源電圧V D 5が受電制御装置50（制御回路52）の動作下限電圧よりも小さい場合等に、オフになる。

【0052】

受電制御装置50は、受電装置40の各種制御を行う装置であり、集積回路装置（I C）などにより実現できる。この受電制御装置50は、二次コイルL2の誘起電圧から生成される電源電圧V D 5により動作することができる。また受電制御装置50は、制御回路52（受電側）、出力保証回路54、位置検出回路56、発振回路58、周波数検出回路60、満充電検出回路62を含むことができる。

40

【0053】

制御回路52（制御部）は受電装置40や受電制御装置50の制御を行うものであり、例えばゲートアレイやマイクロコンピュータなどにより実現できる。具体的には制御回路52は、I D認証、位置検出、周波数検出、負荷変調、或いは満充電検出などに必要な各種のシーケンス制御や判定処理を行う。

【0054】

出力保証回路54は、低電圧時（0 V時）の受電装置40の出力を保証する回路であり、電圧出力ノードN B 7から受電装置40側への電流の逆流を防止する。

【0055】

50

位置検出回路 56 は、二次コイル L2 の誘起電圧の波形に相当する信号 A D I N の波形を監視して、一次コイル L1 と二次コイル L2 の位置関係が適正であるかを判断する。具体的には信号 A D I N をコンパレータで 2 値に変換して、位置関係が適正であるか否かを判断する。

【0056】

発振回路 58 は、例えば C R 発振回路により構成され、二次側のクロックを生成する。周波数検出回路 60 は、信号 C C M P I の周波数 (f_1 、 f_2) を検出して、図 3 (A) に示すように、送電装置 10 からの送信データが「1」なのか「0」なのかを判断する。

【0057】

満充電検出回路 62 (充電検出回路) は、負荷 90 のバッテリー 94 (二次電池) が、満充電状態 (充電状態) になったか否かを検出する回路である。

【0058】

負荷 90 は、バッテリー 94 の充電制御等を行う充電制御装置 92 を含む。この充電制御装置 92 (充電制御 IC) は集積回路装置などにより実現できる。なお、スマートバッテリーのように、バッテリー 94 自体に充電制御装置 92 の機能を持たせてもよい。

【0059】

3. $\tan \delta$ の異常検出

図 4 に本実施形態の送電制御装置 20 の具体的な構成例を示す。図 4 においてドライバ制御回路 26 は、ドライバ制御信号を生成して、一次コイル L1 を駆動する第 1、第 2 の送電ドライバ D R 1、D R 2 に対して出力する。送電ドライバ D R 1 の出力と一次コイル L1 の間にはコンデンサ C1 が設けられ、送電ドライバ D R 2 の出力と一次コイル L1 の間にはコンデンサ C2 が設けられる。そしてコンデンサ C1、C2 と一次コイル L1 により直列共振回路が構成される。なお、共振回路の構成は図 4 に限定されず、例えばコンデンサ C1、C2 のいずれか一方を省略してもよい。

【0060】

$\tan \delta$ 検出回路 38 (温度測定回路) は、コンデンサ C1 や C2 の $\tan \delta$ の異常 (不良) を検出する。なおコンデンサ C1、C2 の両方の $\tan \delta$ の異常を検出してもよいし、一方のみの $\tan \delta$ の異常を検出してもよい。制御回路 22 は、このような $\tan \delta$ の異常が検出された場合に、送電ドライバ D R 1、D R 2 による送電を停止させる制御を行う。具体的には例えば制御回路 22 がドライバ制御回路 26 に対して駆動停止信号を出力し、ドライバ制御回路 26 が送電ドライバ D R 1、D R 2 へのドライバ制御信号の出力を停止する。或いはドライバ制御信号 26 がドライバ制御信号を生成するために使用する駆動クロックを停止する。これにより送電ドライバ D R 1、D R 2 による一次コイル L1 の駆動が停止し、無接点電力伝送による送電が停止する。

【0061】

例えば理想的なコンデンサに流れる正弦波の電流の位相は、電圧の位相に対して 90 度ずれるが、現実のコンデンサでは、寄生抵抗等に起因する誘電体損失により、この位相のずれは角度 δ だけ小さくなる。即ち図 5 (A) に示すように、現実のコンデンサは、理想的なコンデンサのインピーダンス ($-j Z_c$ 、 $Z_c = 1 / 2 \pi f c$) に対して $Z_c \times \tan \delta$ に相当する損失があると考えられ、この損失によりコンデンサが発熱する。この $\tan \delta$ は誘電正接と呼ばれ、コンデンサの性能を表す重要なパラメータとなっている。

【0062】

図 5 (B) にコンデンサの $\tan \delta$ の測定値を示す。B1 は正常品の測定値であり、B2、B3 は異常品の測定値である。B1 の正常品では周波数が高くなった時の $\tan \delta$ の上昇は少ないが、B2、B3 の異常品では周波数が高くなった時に $\tan \delta$ も大きく上昇する。例えば回路基板への実装前には正常であったコンデンサも、実装時のハンダの熱等が原因で $\tan \delta$ が異常になる場合がある。

【0063】

図 4 の送電ドライバ D R 1、D R 2 は、例えば 100 K H z ~ 500 K H z というような高い駆動周波数 (交流周波数) で一次コイル L1 を駆動する。一次コイル L1 や共振コ

10

20

30

40

50

ンデンサC 1、C 2には交流でかつ数百mA～1 A程度の大電流（他は数十mAの小電流である）が流れる。従ってコンデンサの $\tan \delta$ に異常があると、誘電損失による発熱が生じ、コンデンサC 1、C 2が破壊するおそれがある。

【0064】

この場合、図5（B）から明らかなように、駆動周波数が低い場合には、コンデンサの $\tan \delta$ に異常があってもそれほど問題は生じない。このため、従来ではこのようなコンデンサの $\tan \delta$ の異常については考慮していなかった。

【0065】

ところが、無接点電力伝送の効率や安定性を高めたり、低消費電力化を図るためには、駆動周波数を、共振回路の共振周波数からなるべく離して、高い周波数に設定することが望ましいということが判明した。そして駆動周波数が高くなり、例えば100 KHz以上になると、コンデンサの $\tan \delta$ に異常があった場合に、コンデンサが発熱して破壊するおそれがある。

【0066】

そこで、このような事態を防止するために本実施形態では、コンデンサの $\tan \delta$ の異常を検出し、異常が検出された場合には一次側から二次側への送電を停止する手法を採用している。例えばコンデンサ温度と周囲温度との温度差が高くなった場合やコンデンサ温度が高くなった場合に、異常が検出されたと判断して送電を停止する。

【0067】

具体的には図4において温度検出部15は、基準抵抗R 0と、コンデンサ温度測定用のサーミスタ（第1のサーミスタ）R T 1と、周囲温度測定用のサーミスタ（第2のサーミスタ）R T 2を含む。サーミスタR T 1はコンデンサC 1やC 2の近くに配置され、サーミスタR T 2はコンデンサC 1やC 2から距離が離れた位置に配置される。例えば、基準抵抗R 0、サーミスタR T 1、R T 2は、送電制御装置20のICが実装される回路基板に外付け部品として実装される。そしてサーミスタR T 1はコンデンサC 1やC 2の近くに実装され、サーミスタR T 2はコンデンサC 1やC 2から離れた位置に実装される。なおサーミスタは、温度変化に対して電気抵抗の変化の大きい抵抗体である。

【0068】

$\tan \delta$ 検出回路38は、RFコンバージョン（抵抗－周波数変換）方式で温度を測定する。具体的には基準抵抗R 0とコンデンサ温度測定用サーミスタR T 1との抵抗比情報である第1の抵抗比情報（基準計測時間内の第1のカウント値、CR発振時間）を求めることで、コンデンサ温度を測定する。また基準抵抗R 0と周囲温度測定用サーミスタR T 2との抵抗比情報である第2の抵抗比情報（基準計測時間内の第2のカウント値、CR発振時間）を求めることで、周囲温度を測定する。そして測定されたコンデンサ温度と周囲温度との温度差を求めることで、コンデンサの $\tan \delta$ の異常を検出する。

【0069】

即ちサーミスタR T 1、R T 2は例えば負の温度係数を有し、温度が上昇するとその抵抗値が減少する。従って、基準抵抗R 0とサーミスタR T 1との第1の抵抗比情報や、基準抵抗R 0とサーミスタR T 2の第2の抵抗比情報を求めることで、コンデンサ温度や周囲温度を測定できる。そしてこのように基準抵抗R 0とサーミスタR T 1、R T 2との抵抗比で温度を測定すれば、基準キャパシタC 0の容量値や電源電圧等が変動した場合にも、この変動を吸収することができ、温度測定の精度を高めることができる。なお、上述したサーミスタの構成は、一次コイルL 1の温度を検出する素子にも同様に適用できる。

【0070】

また、コンデンサ温度のみに基づいてコンデンサの $\tan \delta$ の異常を検出しようとする、たまたま周囲温度が低いため、コンデンサ温度が高くならず、 $\tan \delta$ の異常を検出できないおそれがある。例えば周囲温度が5℃で、コンデンサ温度が30℃である場合には、コンデンサにおいて25℃の発熱が発生しているのにもかかわらず、 $\tan \delta$ の異常を検出できない。従って、 $\tan \delta$ の異常を内在するコンデンサが看過されてしまう。

【0071】

この点、図4では、コンデンサ温度と周囲温度との温度差に基づいて、 $\tan \delta$ の異常が検出される。例えば周囲温度（環境温度）が 5°C で、コンデンサ温度が 30°C である場合にも、温度差が 25°C であるため、 $\tan \delta$ の異常であると検出される。従って、 $\tan \delta$ の異常によるコンデンサの発熱を、周囲環境の温度に依存せずに、早期且つ確実に発見することができ、信頼性を向上できる。なお、この周囲温度に基づく温度検出方法は、一次コイルL1の温度を検出する場合にも同様に適用できる。

【0072】

$\tan \delta$ 検出回路38は、抵抗比情報を温度に変換するための変換テーブル38Aを有する。この変換テーブル38Aは例えばROM等のメモリにより実現できる。なお変換テーブル38Aを組み合わせ回路等により実現してもよい。

10

【0073】

そして $\tan \delta$ 検出回路38は、変換テーブル38Aと第1の抵抗比情報とに基づいて、コンデンサ温度を求め、変換テーブル38Aと第2の抵抗比情報とに基づいて、周囲温度を求める。即ち $\tan \delta$ 検出回路38は、例えば変換テーブル38Aから、抵抗比情報を温度に変換するための変換情報を読み出し、この変換情報に基づいて、第1の抵抗比情報（第1のカウント値）をコンデンサ温度に変換したり、第2の抵抗比情報（第2のカウント値）を周囲温度に変換する。

【0074】

更に具体的には変換テーブル38Aは、このような変換情報として、温度の10の位（ 10°C 刻みの温度）を求めるための第1の変換情報（CN）と、温度の1の位（ 1°C 刻みの温度）を求めるための第2の変換情報（AN）を記憶する。

20

【0075】

そして $\tan \delta$ 検出回路38は、第1の抵抗比情報（第1のカウント値）に対応する温度の10の位を、変換テーブル38Aの第1の変換情報に基づき特定する。そして第1の抵抗比情報に対応する温度の1の位を、変換テーブル38Aの第2の変換情報を用いた線形補間（補間演算）により求めることで、第1の抵抗比情報（第1のカウント値）をコンデンサ温度のデータに変換する。

【0076】

また $\tan \delta$ 検出回路38は、第2の抵抗比情報（第2のカウント値）に対応する温度の10の位を、変換テーブル38Aの第1の変換情報に基づき特定する。そして第2の抵抗比情報に対応する温度の1の位を、変換テーブル38Aの第2の変換情報を用いた線形補間（補間演算）により求めることで、第2の抵抗比情報（第2のカウント値）を周囲温度のデータに変換する。

30

【0077】

このような変換テーブル38Aを用いれば、温度－サーミスタ抵抗値の変換特性が線形特性ではない場合にも、測定温度範囲を分割する複数の温度範囲の各温度範囲内の特性を、擬似的な線形特性とみなして、線形補間による変換処理を行うことが可能になる。これにより、 $\tan \delta$ 検出回路38の小規模化や処理の簡素化を図れる。また各温度範囲内で線形補間を行えば、例えば $-30^{\circ}\text{C} \sim 120^{\circ}\text{C}$ というような広い温度範囲での温度変換処理を実現できる。これにより、広い測定温度範囲において $\tan \delta$ の異常を検出でき、信頼性を向上できる。

40

【0078】

4. 制御IC

図6の制御IC100は、図2に示す発振回路24、波形検出回路28、温度検出回路38の他、デジタル電源調整回路30、アナログ電源調整回路32、リセット回路39、制御ロジック回路110、アナログ回路120及びロジック回路130を有する。

【0079】

制御ロジック回路110は、図2に示す送電側制御回路22及びドライバ制御回路26を内蔵している。制御ロジック回路110は、NAND、NOR、インバータ、Dフリップフロップなどの論理セルを有し、デジタル電源調整回路30により調整されたデジタル

50

電源VDD3が供給されて動作する回路である。この制御ロジック回路110は、例えばゲートアレイやマイクロコンピュータなどにより実現でき、各種のシーケンス制御や判定処理を行う。制御回路110は、制御IC100全体の制御を行う。

【0080】

デジタル電源調整回路30（デジタル電源レギュレータ、デジタル用定電圧生成回路）は、デジタル電源（デジタル電源電圧、ロジック電源電圧）の調整（レギュレーション）を行う。具体的には例えば外部から入力された5Vのデジタル用の電源VDD5の電圧を調整して、例えば3Vの安定した電位のデジタル電源VDD3の電圧を出力する。

【0081】

アナログ電源調整回路32（アナログ電源レギュレータ、アナログ用定電圧生成回路）は、アナログ電源（アナログ電源電圧）の調整（レギュレーション）を行う。具体的には例えば外部から入力された5Vのアナログ用の電源VD5Aの電圧を調整して、例えば4.5Vの安定した電位のアナログ電源VD45Aの電圧を出力する。

【0082】

デジタル電源調整回路30、アナログ電源調整回路32としては例えば公知のシリーズレギュレータを採用できる。このシリーズレギュレータは、例えば、高電位側電源とその出力ノードとの間に設けられた駆動トランジスタと、その出力ノードと低電位側電源との間に設けられ、出力電圧を抵抗分割する電圧分割回路と、その第1の入力端子（例えば非反転入力端子）に基準電圧が入力され、その第2の入力端子（例えば反転入力端子）に電圧分割回路からの抵抗分割電圧が入力され、その出力端子が駆動トランジスタのゲートに接続されるオペアンプなどを含むことができる。なおアナログ電源調整回路32は、アナログGNDを生成してアナログ回路120に供給する回路であってもよい。

【0083】

リセット回路39は、リセット信号を生成して集積回路装置の各回路に出力する。具体的にはリセット回路39は、外部からの電源の電圧や、デジタル電源調整回路30により調整されたデジタル電源（ロジック電源）の電圧や、アナログ電源調整回路32により調整されたアナログ電源の電圧を監視する。そしてこれらの電源の電圧が適正に立ち上がった場合に、リセット信号を解除し、集積回路装置の各回路の動作を開始させ、いわゆるパワーオンリセットを実現する。

【0084】

アナログ回路120は、コンパレータやオペアンプなどを有し、アナログ電源調整回路32により調整されたアナログ電源VD45Aが供給されて動作する回路である。具体的にはアナログ回路120は、1又は複数のコンパレータや1又は複数のオペアンプを用いたアナログ処理を行う。更に具体的にはアナログ回路120は、振幅検出（ピーク検出）、パルス幅検出、位相検出又は周波数検出などの各種の検出処理を行う検出回路、アナログ電圧を用いた判定処理を行う判定回路、アナログ信号の増幅処理を行う増幅回路、カレントミラー回路、或いはアナログ電圧をデジタル電圧に変換するA/D変換回路などを含むことができる。この他、デジタル処理を実施するロジック回路130が設けられている。

【0085】

この制御IC100は四角形に形成され、第1辺SD1、第2辺SD2、第3辺SD3、第4辺SD4を有する。

【0086】

制御IC100には、プリドライバPR1、PR2、PR3、PR4が設けられている。図6では制御IC100の第1辺SD1に沿ってプリドライバPR1、PR2が配置され、第1辺SD1に隣接する第2辺SD2に沿ってプリドライバPR3、PR4が設けられている。なお、プリドライバPR1、PR2、PR3、PR4は、相補型トランジスタ（TP1、TN1）、（TP2、TN2）、（TP3、TN3）、（TP4、TN4）にて形成されている。

【0087】

例えば図7において、制御IC100の外部には、第1の送信ドライバDR1が設けられている。この第1の送信ドライバDR1は、外付け部品であるN型パワーMOSトランジスタPTN1（広義にはN型トランジスタ、N型MOSトランジスタ）とP型パワーMOSトランジスタPTP1（広義にはP型トランジスタ、P型MOSトランジスタ）により構成される。この第1の送信ドライバDR1としては、無接点電力伝送において一次コイルを駆動する送電ドライバや、モータを駆動するモータドライバなどの様々なドライバが考えられる。

【0088】

ブリドライバPR1は、第1の送信ドライバDR1のN型パワーMOSトランジスタPTN1を駆動する。具体的にはブリドライバPR1としては、N型トランジスタ及びP型トランジスタにより構成されるインバータ回路を用いることができる。そしてブリドライバPR1のドライバ制御信号DN1が、出力パッドを介してN型パワーMOSトランジスタPTN1のゲートに入力され、トランジスタPTN1のオン・オフ制御が行われる。

【0089】

ブリドライバPR2は、第1の送信ドライバDR1のP型パワーMOSトランジスタPTP1を駆動する。具体的には、ブリドライバPR2としては、N型トランジスタ及びP型トランジスタにより構成されるインバータ回路を用いることができる。そしてブリドライバPR2のドライバ制御信号DP1が、出力パッドを介してP型パワーMOSトランジスタPTP1のゲートに入力され、トランジスタPTP1のオン・オフ制御が行われる。

【0090】

この場合に、ドライバ制御信号DN1、DP1は、アクティブになる期間が互いにオーバーラップしないノン・オーバーラップ信号になっており、これにより、高電位側電源からトランジスタを介して低電位側電源に貫通電流が流れるのを防止できる。

【0091】

なお、ブリドライバPR3、PR4は、図7に示す第2の送信ドライバDR2を構成するトランジスタPTN2、PTP2をドライバ制御信号DN2、DP2で駆動するもので、ブリドライバPR1、PR2と同様に動作する。

【0092】

図7において、第1、第2の送信ドライバDR1、DR2の各ノードN1、N2は、共振コンデンサC1、C2を介して、一次コイルL1の両端に接続されている。なお、共振コンデンサC1、C2は、一次コイルとともに直列共振回路を構成するもので、コンデンサC1、C2のいずれか一方のみを設けても良い。

【0093】

また、第1の送信ドライバDR1を構成するP型パワーMOSトランジスタPTP1及びN型パワーMOSトランジスタPTN1は、パワー電源電位PVDDとパワー接地電源電位PVSSとの間に直列接続されている。同様に、第2の送信ドライバDR2を構成するP型パワーMOSトランジスタPTP2及びN型パワーMOSトランジスタPTN2は、パワー電源電位PVDDとパワー接地電源電位PVSSとの間に直列接続されている。従って、第1、第2の送信ドライバDR1、DR2を駆動制御することで、高周波数のアナログ大電流が、一次コイルL1、第1、第2の共振コンデンサC1、C2及び第1、第2の送信ドライバDR1、DR2（パワー系回路）に交流的に流れることが分かる。

【0094】

なお、図6に示す制御IC100の第1辺SD1～第4辺SD4には各種の端子が設けられているが、ドライバ制御信号DN1、DP1の出力端子は第1辺SD1に、ドライバ制御信号DN2、DP2の出力端子は第2辺SD2に設けられている。また、発振回路24に接続された端子は第2辺SD2に設けられ、波形検出回路28に入力される誘起電圧信号PHINの入力端子は第3辺SD3に設けられている。さらに、温度検出回路38に入力される温度検出信号は、第4辺SD4に設けられている。

【0095】

5. コイルユニットの構造

10

20

30

40

50

図 1 に示すコイルユニット 10 の構成として、図 8 及び図 9 (A) (B) を参照して説明する。

【0096】

図 8 はコイルユニット 10 の分解組立斜視図、図 9 (A) はコイルユニット 10 を表面側から見た斜視図、図 9 (B) はコイルユニット 10 を裏面側から見た斜視図である。

【0097】

図 8 において、コイルユニット 10 の基本的構成として、伝送面 431 及び非伝送面 432 を有する平面状コイル (一次コイル L1) 430 と、平面状コイル 430 の非伝送面 432 側に設けられた磁性シート 440 と、磁性シートが平面状コイル 430 と面する側とは逆側の面に積層された放熱／磁気シールド板 450 を含む。

10

【0098】

平面状コイル 430 は、平面的な空芯コイルであれば特に限定されないが、たとえば、単芯または多芯の被覆コイル線を平面上で巻回したコイルを適用することができる。本実施形態では、平面状コイル 430 は中心に空芯部 433 を有する。また、平面状コイル 430 はスパイラルの内端に接続された内端引き出し線 434 と、スパイラル外端に接続された外端引き出し線 435 とを含む。本実施形態では、内端引き出し線 434 は平面状コイル 430 の非伝送面 432 を経由して半径方向外側に引き出されている。こうすると、平面状コイル 430 の伝送面 431 側がフラットになり、無接点電力伝送する際に一次・二次コイルを近接配置しやすくなる。

【0099】

20

平面状コイル 430 の非伝送面 432 側に配置される磁性シート 440 は、平面状コイル 430 を覆うに十分な大きさにて形成されている。この磁性シート 440 は、平面状コイル 430 からの磁束を受ける働きをし、平面状コイル 430 のインダクタンスを上げる機能を有する。磁性シート 440 の材質としては、軟磁性材が好ましく、フェライト軟磁性材や金属軟磁性材を適用することができる。

【0100】

また、磁性シート 440 が平面状コイル 430 に面する側の逆側には、放熱／磁気シールド板 450 が配置される。この放熱／磁気シールド板 450 の板厚は磁性シート 440 よりも厚い。放熱／磁気シールド板 450 は、放熱板としての機能と、磁性シート 440 が捕捉しきれなかった磁束を吸収して磁気シールドする機能とを併せ持つ。具体的には、放熱／磁気シールド板 450 は、反磁性体、常磁性体及び反強磁性体の総称である非磁性体を用いることができ、アルミニウム、銅を好適に使用できる。

30

【0101】

平面状コイル 430 に通電された時の平面状コイル 430 の発熱は、この平面状コイル 430 に積層された磁性シート 440 及び放熱／磁気シールド板 450 の固体熱伝導を用いて放熱される。また、磁性シート 440 が捕捉しきれなかった磁束は、放熱／磁気シールド板 450 にて吸収される。この際、放熱／磁気シールド板 450 は、磁性シート 440 が捕捉しきれなかった磁束により誘導加熱される。しかし、放熱／磁気シールド板 450 は所定の厚さを有することで熱容量が比較的大きく、発熱温度が低い上に、また、放熱／磁気シールド板 450 は、その放熱特性により放熱しやすい。よって、平面状コイル 430 の発熱を効率よく発熱できる。本実施形態では、平面状コイル 430、磁性シート 440 及び放熱／磁気シールド板 450 のトータル厚さは、1.65mm 程度に薄くできる。

40

【0102】

本実施形態では、平面状コイル 430 と磁性シート 440 との間に、内端引き出し線 434 の太さと実質的に等しいスペーサ部材 460 を有する。このスペーサ部材 460 は平面状コイル 430 とほぼ同一直径の円形に形成され、少なくとも内端引き出し線 434 を避ける位置にスリット 462 を有する。このスペーサ部材 460 は例えば両面接着シートであり、平面状コイル 430 を磁性シート 440 上に接着する。

【0103】

50

本実施形態では、平面状コイル４３０の非伝送面４３２側は内端引き出し線４３４の分だけ突出するが、スペーサ部材４６０により平面状コイル４３０の非伝送面４３２側をフラットにして磁性シート４４０と密着させることができる。こうして、伝熱性を維持することができる。

【０１０４】

本実施形態では、放熱／磁気シールド板４５０が固定される基板４９０をさらに有する。この場合、放熱／磁気シールド板４５０は基板４９０に放熱する。基板４９０には、平面状コイル４３０の内端及び外端引き出し線４３４、４３５が接続されるコイル接続パッド４９３を有する。

【０１０５】

また、磁性シート４４０及び放熱／磁気シールド板４５０の各端部を覆って、磁性シート４４０及び放熱／磁気シールド板４５０を基板４９０の表面４９１に接着固定する保護シート４７０を有する。この際、平面状コイル４３０の内端及び外端引き出し線４３４、４３５は、保護シート４７０上を経由して基板４９０のコイル接続パッド４９３に接続される（図９（Ａ）参照）。保護シート４７０は、平面状コイル４３０を収容する孔部４７１を有する。保護シート４７０は、磁性シート４４０の端部を覆う被覆部材としても機能する。磁性シート４４０の端部は脆く離脱し易いが、被覆部材である保護シート４７０により磁性シート４４０の端部を被覆することで、磁性シート４４０の端部の材料が飛散することを防止できる。この被覆部材は、保護シート４７０に代えて、シリコンなどの封止部材で形成しても良い。

【０１０６】

本実施形態では、図９（Ｂ）に示すように、基板４９０の例えば裏面４９２に搭載されて、磁性シート４４０及び放熱／磁気シールド板４５０による固体熱伝導を介して伝熱された平面状コイル４３０の発熱温度を検出する温度検出素子４８０（第１のサーミスタＲＴ０）をさらに有する。一次・二次コイル間に異物などが入りこんで一次側の平面状コイル４３０の温度が周囲温度に比べて異常に高くなったとしても、温度検出素子４８０により、その異常を検知することができる。この温度検出素子４８０により平面状コイル４３０の異常温度を検出した場合には、制御ＩＣ内の制御回路により伝送を中止する制御を実行することができる。これにより、異物などが入りこんで平面状コイル４３０の昇温により放熱／磁気シールド板の温度が異常に高くなった時に、平面状コイル４３０での通電を遮断できる。

【０１０７】

なお、図８～図１３に示す実施形態では、図２に示すような共振コンデンサ（Ｃ１またはＣ２）の温度を検出する第１のサーミスタＲＴ１は設けられていない。この理由は、図８～図１２に示す実施形態では共振コンデンサＣ２はセラミックコンデンサであり、フィルムコンデンサのように温度上昇し難いからである。このため、図８～図１３に示す実施形態では、一次コイルＬ１の温度を第１のサーミスタＲＴ０にて測定し、第２のサーミスタＲＴ２により周囲温度を測定し、その温度差から送電異常を検出している。これに加えて上述した $\tan \delta$ 検出回路３８を設けても良いし、あるいは $\tan \delta$ 検出回路３８のみを設けても良い。

【０１０８】

図１０は基板４９０の表面４９１の配線パターン図、図１１は基板４９０の裏面４９２の配線パターン図である。図１０及び図１１に示すように、基板４９０の表面４９１及び裏面４９２であって、放熱／磁気シールド板４５０と対向する領域には、ほぼ全面に亘って伝熱用導電パターン４９４Ａ、４９４Ｂが形成されている。基板４９０の表裏面４９１、４９２の各伝熱用導電パターン４９４Ａ、４９４Ｂは、多数のスルーホール４９４Ｃにより接続されている。

【０１０９】

図１０に示す基板４９０の表面４９１には、放熱／磁気シールド板４５０及び伝熱用導電パターン４９４Ａとは絶縁分離されたサーミスタ配線パターン４９５Ａ、４９５Ｂが形

10

20

30

40

50

成されている。このサーミスタ配線パターン４９５Ａ、４９５Ｂは、２つのスルーホール４９６Ａ、４９６Ｂを介して、図１１に示す基板１００の裏面１０２に形成されたサーミスタ接続パターン４９７Ａ、４９７Ｂに接続されている。なお、このサーミスタ接続パターン４９７Ａ、４９７Ｂも、伝熱用導電パターン４９４Ｂとは絶縁分離されている。

【０１１０】

こうすると、平面状コイル４３０の発熱は、磁性シート４４０、放熱／磁気シールド板４５０、基板４９０の表面４９１側の伝熱用導電パターン４９４Ａ、スルーホール４９４Ｃ及び基板４９０の裏面４９２側の伝熱用導電パターン４９４Ｂの固体熱伝導を介して温度検出素子４０（図１１では省略）に伝熱される。しかも、温度検出素子４８０を基板４９０の裏面４９１に設けることで、温度検出素子４８０は放熱／磁気シールド板４５０とは干渉しない。

10

【０１１１】

６．基板の実装面上での主要部品のレイアウト

送電装置１０の基板４９０の実装面４９２Ａ上に配置される主要部品を図１２に示す。以下、図１０～図１２において、右向き方向（例えば第１の方向）をＤ１、左向き方向（例えば第２の方向）をＤ２、上向き方向をＤ３、下向き方向をＤ４と定義して、主要部品のレイアウトについて説明する。また、図１０～図１２において、基板４９０の三辺を、第１基板辺４９０Ａ、第２基板辺４９０Ｂ及び第３基板辺４９０Ｃと称する。

【０１１２】

図１０において、一次コイルＬ１の両端がそれぞれ接続されるコイル接続端子２０２、２０４が配置されている。

20

【０１１３】

制御ＩＣ１００は、基板４９０の方向Ｄ４側の実装領域のほぼ中央領域に配置されている。制御ＩＣ１００は、図１２に示すように第１辺ＳＤ１～第４辺ＳＤ４を有するほぼ正方形に形成され、４辺上に計４８ピンを有する。第１辺ＳＤ１の方向Ｄ３側の端部のピン番号１とし、左回りに昇順して第２辺ＳＤ２の方向Ｄ２の端部をピン番号４８とする。

【０１１４】

一次コイルＣＬ１と共に直列共振回路を形成する共振コンデンサとして、共振コンデンサＣ２が設けられている。なお、図４及び図７に示すコンデンサＣ１は図１０～図１２の実施形態では設けられていない。

30

【０１１５】

コイル接続端子２０２、２０４を介して一次コイルＬ１の両端側より一次コイルＬ１を駆動する第１、第２の送電ドライバＤＲ１、ＤＲ２は、共振コンデンサＣ２と共に、制御ＩＣ１００の第１辺ＳＤ１と平行な基板の一边４９０Ａと、制御ＩＣ１００との間の領域に配置されている。

【０１１６】

環境温度を測定するサーミスタＲＴ２は、制御ＩＣ１００の第４辺ＳＤ４より方向Ｄ１側にシフトさせて配置されている。

【０１１７】

発振器Ｘ１は、図６に示す制御ＩＣ１００の発振回路２４に基準クロックを供給するものであり、制御ＩＣ１００の第１辺ＳＤ１と第１、第２の送電ドライバＤＲ１、ＤＲ２との間に配置されている。

40

【０１１８】

７．基板の実装面上での配線パターンのレイアウト

次に、基板４９０の実装面４９２の配線パターンは図１１に示す通りである。図１０に示す非実装面４９１のコイル端子２０２、２０４には、幅広パターン２１０、２２０がそれぞれ接続されている。幅広パターン２１０は、スルーホールを介して図１２に示す第１の送信ドライバＤＲ１に接続されている。幅広パターン２２０は、図１１に示す共振コンデンサＣ２を介して、図１２に示す第２の送信ドライバＤＲ２に接続されている。第２の幅広パターン２２０は、上述した波形検出信号ＰＨＩＮの波形検出配線パターンの一部と

50

しても兼用される。

【0119】

第1の送信ドライバDR1を構成するトランジスタPTP1, PTN1 (図7参照)のゲートは、制御IC100の第4, 6, 43, 45ピンにそれぞれ接続される。

【0120】

このように、2つのコイル接続端子202, 204に接続された幅広パターン210, 220、共振コンデンサC2及び第1, 第2の送信ドライバDR1, DR2を、基板490の一辺490A側に配置している。こうすることで、例えば5Vで数百mA~1A程度の大きな高周波電力を要するパワー系回路(一次コイルCL1、共振コンデンサC2及び第1, 第2の送信ドライバDR1, DR2)を、第1基板辺490A側(第2の方向DR2にシフトした位置)に集約して配置している。この結果、パワー系回路を流れる大電流の経路は第1基板辺490A側であり、さらに好ましくは図12に示す制御IC100の第3辺SD3の延長線S1よりも方向D3側の一部に集約できる。この他、パワー系部品同士が近接配置しているので、電流ロスも低減できる。

10

【0121】

上述した通り、一次コイルL1のコイル端子204側より、制御IC100の第3辺SD3に設けた入力端子(ピン番号17, 18)に、波形検出信号PHINを入力させる必要がある。この波形検出信号PHINは、電圧5Vで電流が数十mAのアナログ小信号であり、アナログ大電流との干渉を防止する必要がある。

【0122】

本実施形態では、波形検出信号PHINが伝播される波形電圧検出パターン(幅狭パターン)250~252(図10参照)は、制御IC100の第3辺SD3に設けた入力端子(ピン番号17, 18)に接続されたパターンのスルーホール250A, 251Aに接続されている。なお、波形電圧検出パターン(幅狭パターン)252が、幅広パターン220を介して一次コイルL1のコイル端子204に接続されている。

20

【0123】

この波形電圧検出パターン(幅狭パターン)250~252(図10参照)は、図12に示す延長線S1よりも方向D4にシフトされ、第2基板辺489Bに沿った領域に配置されるので、アナログ大電流やそれに同期した電流が流れず、波形検出信号PHINにはノイズが重畳され難い。

30

【0124】

平面状コイルCL1の温度を測定するサーミスタ(第1のサーミスタ)480(RT0)の配線は、基板490の表裏面の配線パターンを経由して制御IC100の第4辺SD4に設けられた第31ピンと接続される。一方、環境温度を測定するサーミスタ(第2のサーミスタ)RT2は、制御IC100の第4辺SD4に設けた第36ピンと接続される。

【0125】

第2のサーミスタRT2は、制御IC100の第4辺SD4と対向する側に配置されているので、その配線パターン引き回しは容易である。

【0126】

図12に示す発振器X1は、制御IC100の第1辺SD1に設けた第9, 11ピンと接続されている。なお、発振器X1206からの基準クロック信号は、第1, 第2の送信ドライバDR1, DR2に供給される電流と同期しているので、アナログ大電流による悪影響は少ない。

40

【0127】

特に、発振器X1は、図9及び12に示す制御IC100の第1辺SD1及び第3辺SD3交わる第1の隅部側に配置されることが好ましい。こうすると、制御IC100の第2辺SD2及び第4辺SD4が交わる第2の隅部側には配置された電源部品CN1(図12参照)と発振器X1が、制御IC100を挟んで対峙する。これにより、電源部品CN1や、電源部品CN1から制御IC100に供給される電源に対して、発振器X1が及

50

ばすノイズなどの悪影響を低減できる。

【0128】

8. 基板の電源パターン

図10に示すように、基板490の実装面492とは反対側の非実装面491には、上述した各種信号配線パターンの他、電源パターンが設けられている。なお、図10は、図9の実装面492側から透視した状態で描かれており、図9の実装面492の例えば右端は、図10の非実装面491の右端と対向関係にある。また、図9及び図10上にて二重丸はスルーホールを示し、図10に示す電源パターンは図9に示す実装面492側の電源パターンと接続されている。

【0129】

接地(GND)電源パターンとして、第1, 第2の送電ドライバに接続されるパワー接地電源パターンPGNDと、制御IC100の電源端子群に接続されるアナログ接地電源パターンAGND及びデジタル接地電源パターンDGNを有する。

【0130】

制御IC100内部では、図13に模式的に示すパワー接地電源パターンPGND、アナログ接地電源パターンAGND及びデジタル接地電源パターンDGNを有する。

【0131】

図10に示すパワー接地電源パターンPGNDは、制御IC100の第4辺SD4と平行な第3基板辺490Cに設けた接地端子230, 240の領域のみにて、アナログ接地電源パターンAGND及びデジタル接地電源パターンDGNと接続されている。アナログ接地電源パターンAGND及びデジタル接地電源パターンDGNは、接地端子240に至る前に合流している。

【0132】

制御IC100の少なくとも一部及び波形検出配線パターンの幅狭パターン250~252と対向する領域に、アナログ接地電源パターンAGNDが形成されている。第1基板辺490Aから第3の方向D3に向かい、さらに第1の方向に向かって第3基板辺490Cの接地電源端子230に向かう領域に、パワー接地電源パターンPGNDが形成されている。

【0133】

つまり、パワー接地電源パターンPGNDは、共振コンデンサC2及び第1, 第2の送電ドライバDR1, DR2が搭載される領域の対向裏面である非実装面491の領域から、制御IC100を挟んで幅狭パターン250~251とは逆側の領域の対向裏面である非実装面491の領域を経て、第3基板辺490Cに設けた接地端子230に接続される。デジタル接地電源パターンDGNは、制御IC100の裏面位置付近からアナログ接地電源パターンAGNDと合流し、サーミスタ配線495A, 495Bを迂回して第3基板辺490Cに設けた接地電源端子240に向かっている。

【0134】

このように、パワー接地電源パターンPGNDを流れる電流は、波形検出信号PHINの波形検出配線パターンと対向する領域を流れることが無いので、アナログ大電流が波形検出信号PHINに与える影響を低減できる。

【0135】

なお、図12及び図13に示すように、発振器X1は、制御IC100の第1辺SD1及び第3辺SD3が交わる第1の隅部側に配置されている。こうすると、制御IC100の第2辺SD2及び第4辺SD4が交わる第2の隅部側には配置された電源部品CN1と発振器X1とが、制御IC100を挟んで対峙する。これにより、電源部品CN1や、電源部品CN1から制御IC100に供給される電源に対して、発振器X1が及ぼすノイズなどの悪影響を低減できる。

【0136】

なお、上記のように本実施形態について詳細に説明したが、本発明の新規事項及び効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであ

10

20

30

40

50

ろう。従って、このような変形例はすべて本発明の範囲に含まれるものとする。例えば、明細書又は図面において、少なくとも一度、より広義または同義な異なる用語と共に記載された用語は、明細書又は図面のいかなる箇所においても、その異なる用語に置き換えることができる。また本実施形態及び変形例の全ての組み合わせも、本発明の範囲に含まれる。

【図面の簡単な説明】

【0137】

【図1】図1（A）、図1（B）は無接点電力伝送の説明図である。

【図2】本実施形態の送電装置、送電制御装置、受電装置、受電制御装置の構成例を示す図である。

10

【図3】図3（A）、図3（B）は周波数変調、負荷変調によるデータ転送の説明図である。

【図4】本実施形態の送電制御装置の構成例を示す図である。

【図5】図5（A）、図5（B）はコンデンサの $\tan \delta$ の説明図である。

【図6】制御ICのレイアウト例を示す図である。

【図7】2つの送電ドライバと直列共振回路の説明図である。

【図8】コイルユニットの分解組立斜視図である。

【図9】図9（A）はコイルユニット10を表面側から見た斜視図、図9（B）はコイルユニット10を裏面側から見た斜視図である。

20

【図10】基板を表面側から見た斜視図である。

【図11】基板を裏面側から見た斜視図である。

【図12】基板の実装面の部品レイアウトを示す図である。

【図13】制御IC内の接地電源パターンを模式的に示す図である。

【符号の説明】

【0138】

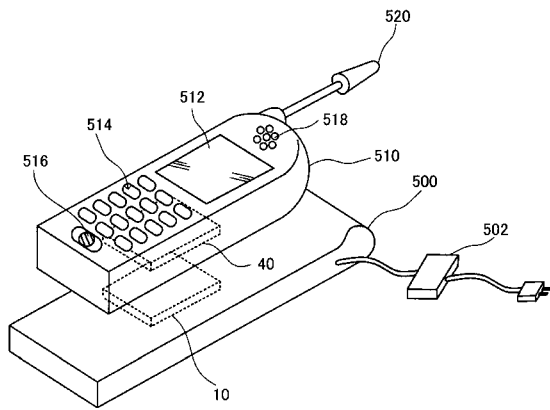
L1 一次コイル、L2 二次コイル、10 送電装置、12 送電部、14 電圧検出回路、15 温度検出部、16 表示部、20 送電制御装置、22 制御回路（送電側）、24 発振回路、26 ドライバ制御回路、28 波形検出回路、30 デジタル電源調整回路、32 アナログ電源調整回路、38 $\tan \delta$ 検出回路、38A 変換テーブル、40 受電装置、42 受電回路、43 整流回路、46 負荷変調部、48 給電制御部、50 受電制御装置、52 制御回路（受電側）、54 出力保証回路、56 位置検出回路、58 発振回路、60 周波数検出回路、62 満充電検出回路、90 負荷、92 充電制御装置、94 バッテリ、100 制御IC、110 制御ロジック回路、120 アナログ回路、130 ロジック回路、202 第1のコイル接続端子、204 第2のコイル接続端子、210, 220 幅広パターン、250～252 幅狭パターン（波形検出配線パターン）、490 基板、491 非実装面（表面）、492 実装面（裏面）、AGND アナログ接地電源パターン、C1, C2 共振コンデンサ、DR1, DR2 第1, 第2の送信ドライバ、DGNL デジタル接地電源パターン、PGND パワー接地電源パターン、D1 第1の方向、D2 第2の方向、P1～P4 第1～第4列位置、RT0, RT1（480） 第1のサーミスタ、RT2 第2のサーミスタ、SD1～SD4 第1辺～第4辺、X1 発振器

30

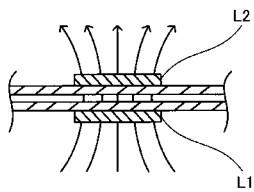
40

【図 1】

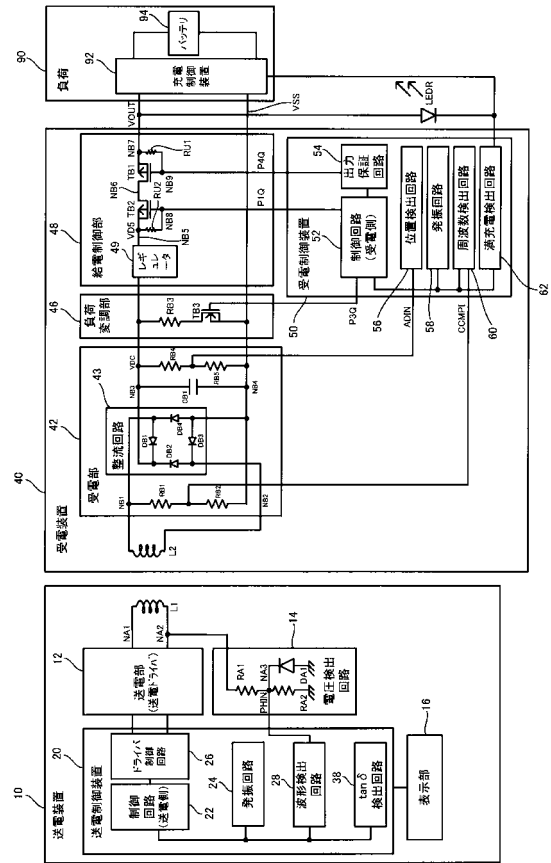
(A)



(B)

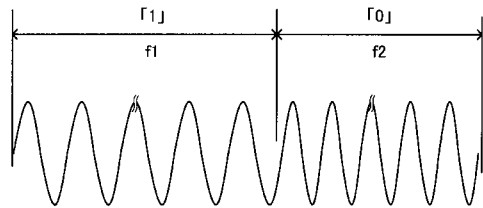


【図 2】

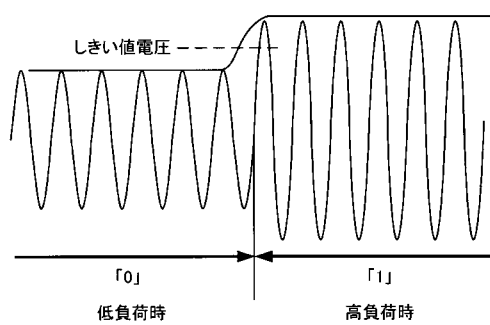


【図 3】

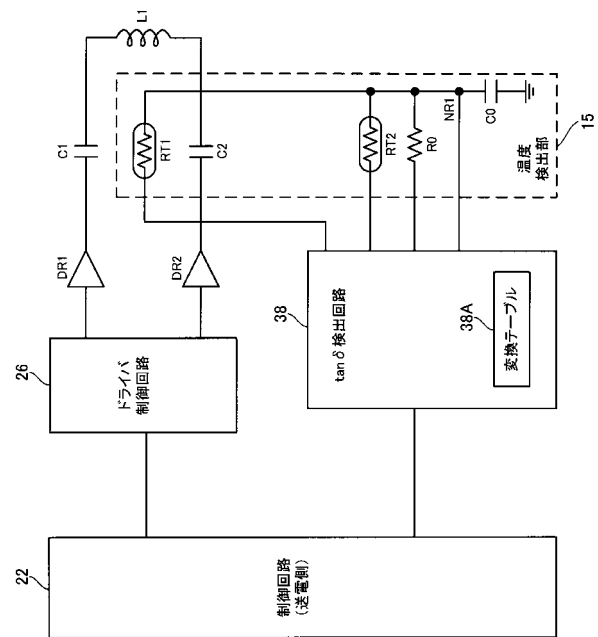
(A)



(B)

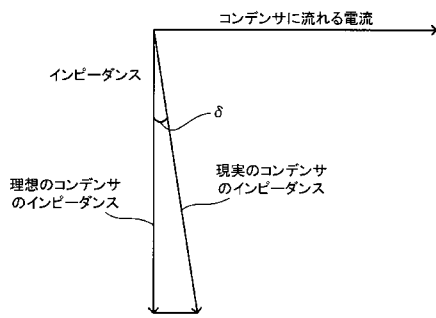


【図 4】

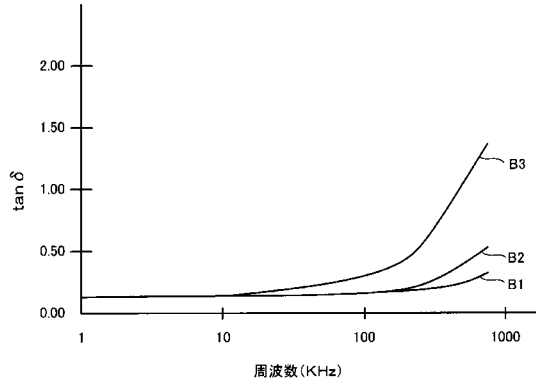


【図 5】

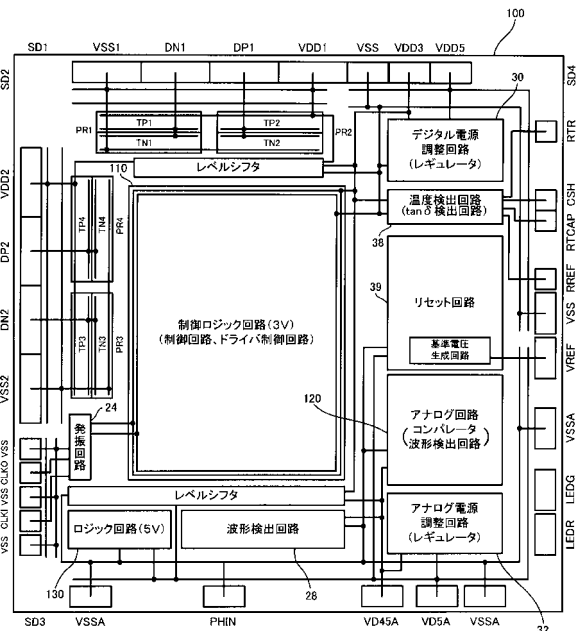
(A)



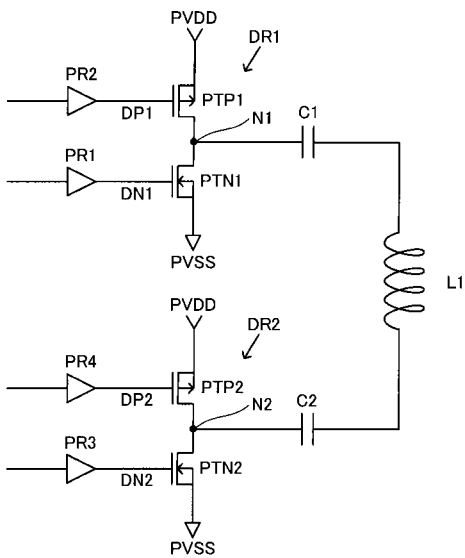
(B)



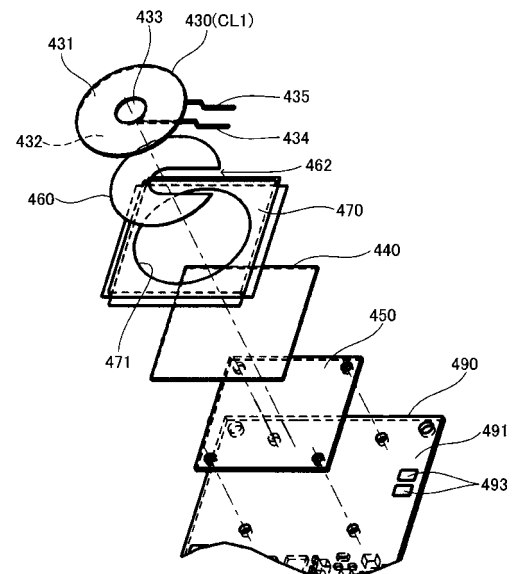
【図 6】



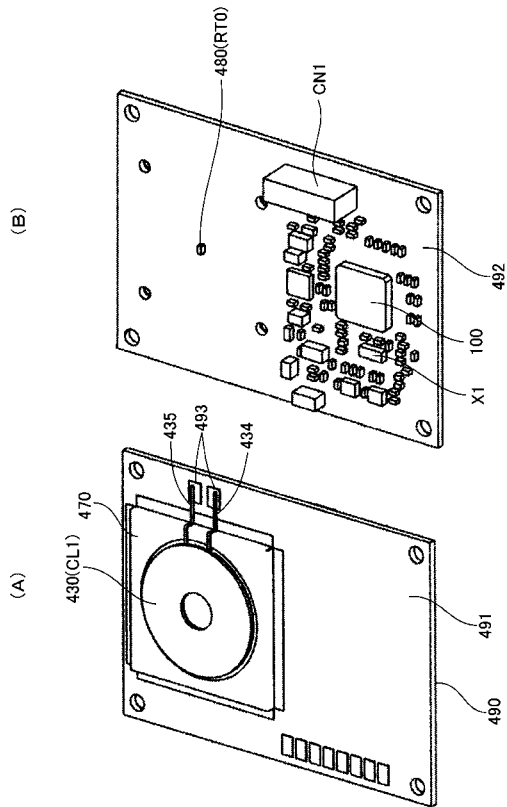
【図 7】



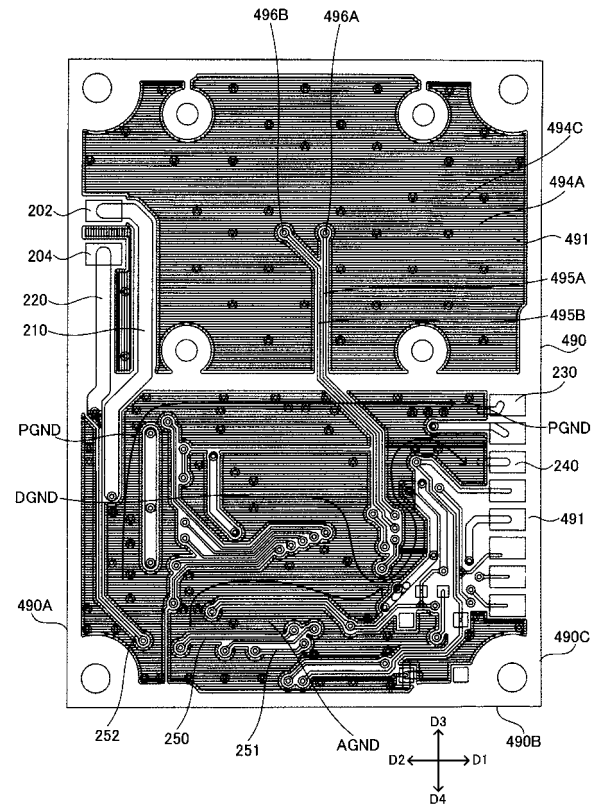
【図 8】



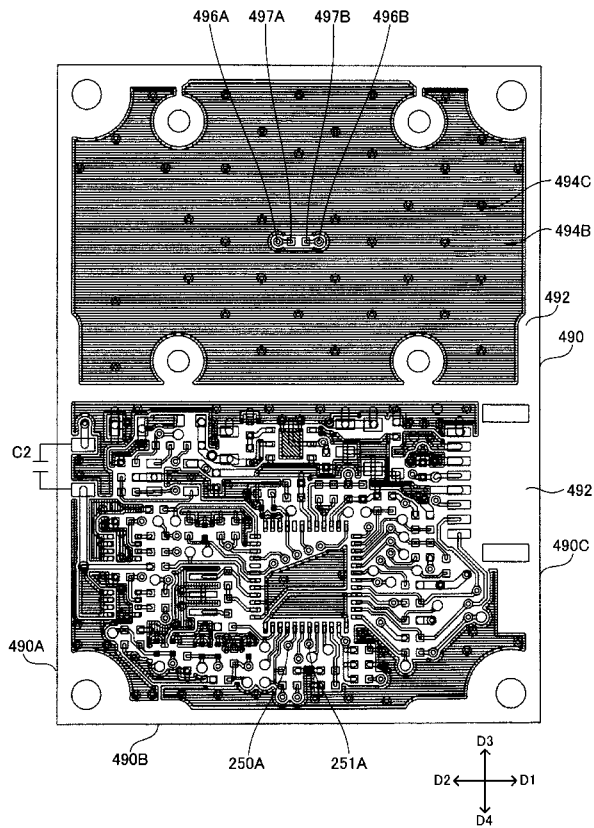
【図 9】



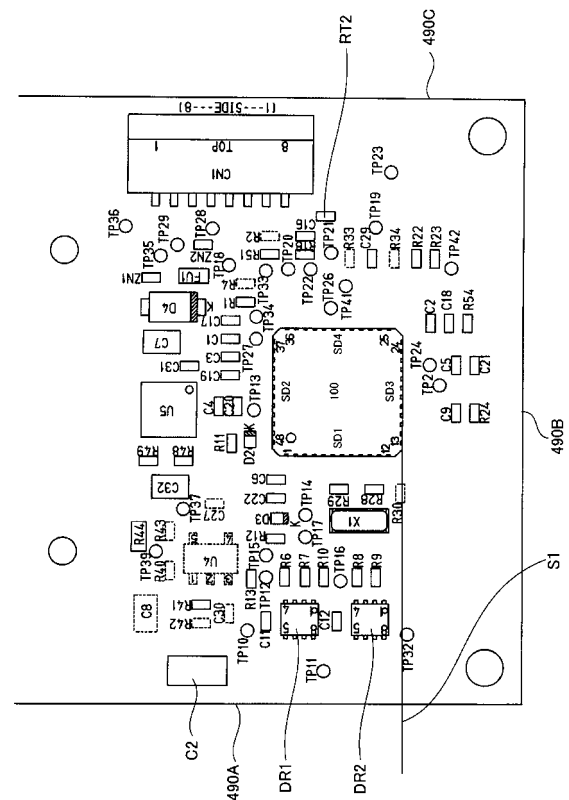
【図 10】



【図 11】



【図 12】



[illegible]

【請求項 1】

前記波形検出配線パターンは、前記制御 IC の前記第 3 辺と平行な第 2 基板辺と、前記

制御 IC の前記第 3 辺の延長線との間の領域を経由して延在されて、前記コイル接続端子の一方に接続されることを特徴とする送電装置。

【請求項 2】

請求項 1 において、

前記共振コンデンサ及び前記第 1, 第 2 の送信ドライバは、前記延長線よりも前記制御 IC が位置する側にシフトして配置されていることを特徴とする送電装置。

【請求項 3】

請求項 1 または 2 において、

前記波形検出配線パターンは、前記第 1 基板辺に沿って形成されて前記コイル接続端子の一方に接続される幅広パターンと、前記第 1 基板辺に沿って形成されて前記制御 IC の前記第 3 辺に設けられた前記入力端子に接続される幅狭パターンとを含むことを特徴とする送電装置。

【請求項 4】

請求項 3 において、

前記基板上にて前記制御 IC が実装される実装面の裏面側の非実装面には電源パターンが設けられ、

前記電源パターンは、

前記第 1, 第 2 の送電ドライバに接続されるパワー接地電源パターンと、

前記制御 IC の電源端子に接続されるアナログ接地電源パターン及びデジタル接地電源パターンと、

を含み、

前記パワー接地電源パターンは、前記制御 IC の前記第 4 辺と平行な第 3 基板辺側に設けた接地端子の領域のみにて、前記アナログ接地電源パターン及び前記デジタル接地電源パターンと接続されることを特徴とする送電装置。

【請求項 5】

請求項 4 において、

前記パワー接地電源パターンは、前記共振コンデンサ及び前記第 1, 第 2 の送電ドライバが搭載される領域の対向裏面である前記非実装面の領域から、前記制御 IC を挟んで前記幅狭パターンとは逆側の領域の対向裏面である前記非実装面の領域を経て、前記第 3 基板辺側に設けた接地端子に接続されることを特徴とする送電装置。

【請求項 6】

請求項 1 乃至 5 のいずれかにおいて、

前記基板の実装面上に設けられ、前記制御 IC の前記第 1 辺に隣接して設けられた端子と接続される発振器が、前記第 1, 第 2 の送信ドライバと前記制御 IC の前記第 1 辺との間に設けられていることを特徴とする送電装置。

【請求項 7】

請求項 6 において、

前記発振器は、前記制御 IC の前記第 1 辺及び前記第 3 辺が交わる第 1 の隅部側に配置され、

前記制御 IC の前記第 2 辺及び前記第 4 辺が交わる第 2 の隅部側には配置された電源部品と前記発振器とが、前記制御 IC を挟んで対峙していることを特徴とする送電装置。

【請求項 8】

請求項 1 乃至 7 のいずれかにおいて、

前記一次コイルの温度を検出する第 1 のサーミスタと、環境温度を検出する第 2 のサーミスタとがさらに設けられ、

前記制御 IC は、前記第 1 のサーミスタからの前記一次コイルの温度と、前記第 2 のサーミスタからの環境温度との温度差を求める温度検出回路を含むことを特徴とする送電装置。

【請求項 9】

請求項 1 乃至 7 のいずれかにおいて、

前記一次コイルの温度を検出する第 1 のサーミスタと、環境温度を検出する第 2 のサーミスタとがさらに設けられ、

前記制御 IC は、前記第 1 のサーミスタからの前記一次コイルの温度と、前記第 2 のサーミスタからの環境温度との温度差を求めることで、前記共振コンデンサの $\tan \delta$ の異常を検出する温度検出回路を含むことを特徴とする送電装置。

【請求項 10】

請求項 8 または 9 において、

前記制御 IC は、前記温度検出回路にて温度異常が検知された時に、前記第 1、第 2 の送電ドライバによる送電を停止させる制御回路を含むことを特徴とする送電装置。

【請求項 11】

請求項 1 乃至 10 のいずれかに記載の送電装置を含むことを特徴とする電子機器。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0086

【補正方法】変更

【補正の内容】

【0086】

制御 IC100 には、ブリドライバ PR1、PR2、PR3、PR4 が設けられている。図 6 では制御 IC100 の第 2 辺 SD2 に沿ってブリドライバ PR1、PR2 が配置され、第 2 辺 SD2 に交差する第 1 辺 SD1 に沿ってブリドライバ PR3、PR4 が設けられている。なお、ブリドライバ PR1、PR2、PR3、PR4 は、相補型トランジスタ (TP1, TN1), (TP2, TN2), (TP3, TN3), (TP4, TN4) にて形成されている。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0094

【補正方法】変更

【補正の内容】

【0094】

なお、図 6 に示す制御 IC100 の第 1 辺 SD1 ~ 第 4 辺 SD4 には各種の端子が設けられているが、ドライバ制御信号 DN1, DP1 の出力端子は第 2 辺 SD2 に隣接して、ドライバ制御信号 DN2, DP2 の出力端子は第 1 辺 SD1 に隣接して、それぞれ設けられている。また、発振回路 24 に接続された端子は第 1 辺 SD1 に隣接して設けられ、波形検出回路 28 に入力される誘起電圧信号 PHIN の入力端子は第 3 辺 SD3 に隣接して設けられている。さらに、温度検出回路 38 に入力される温度検出信号は、第 4 辺 SD4 に設けられている。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0121

【補正方法】変更

【補正の内容】

【0121】

上述した通り、一次コイル L1 のコイル端子 204 側より、制御 IC100 の第 3 辺 SD3 に隣接して設けた入力端子 (ピン番号 17, 18) に、波形検出信号 PHIN を入力させる必要がある。この波形検出信号 PHIN は、電圧 5V で電流が数十 mA のアナログ小信号であり、アナログ大電流との干渉を防止する必要がある。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0122

【補正方法】変更

【補正の内容】

【0122】

本実施形態では、波形検出信号 P H I N が伝播される波形電圧検出パターン（幅狭パターン）250～252（図10参照）は、制御IC100の第3辺SD3に隣接して設けた入力端子（ピン番号17, 18）に接続されたパターンのスルーホール250A, 251Aに接続されている。なお、波形電圧検出パターン（幅狭パターン）252が、幅広パターン220を介して一次コイルL1のコイル端子204に接続されている。

【手続補正6】

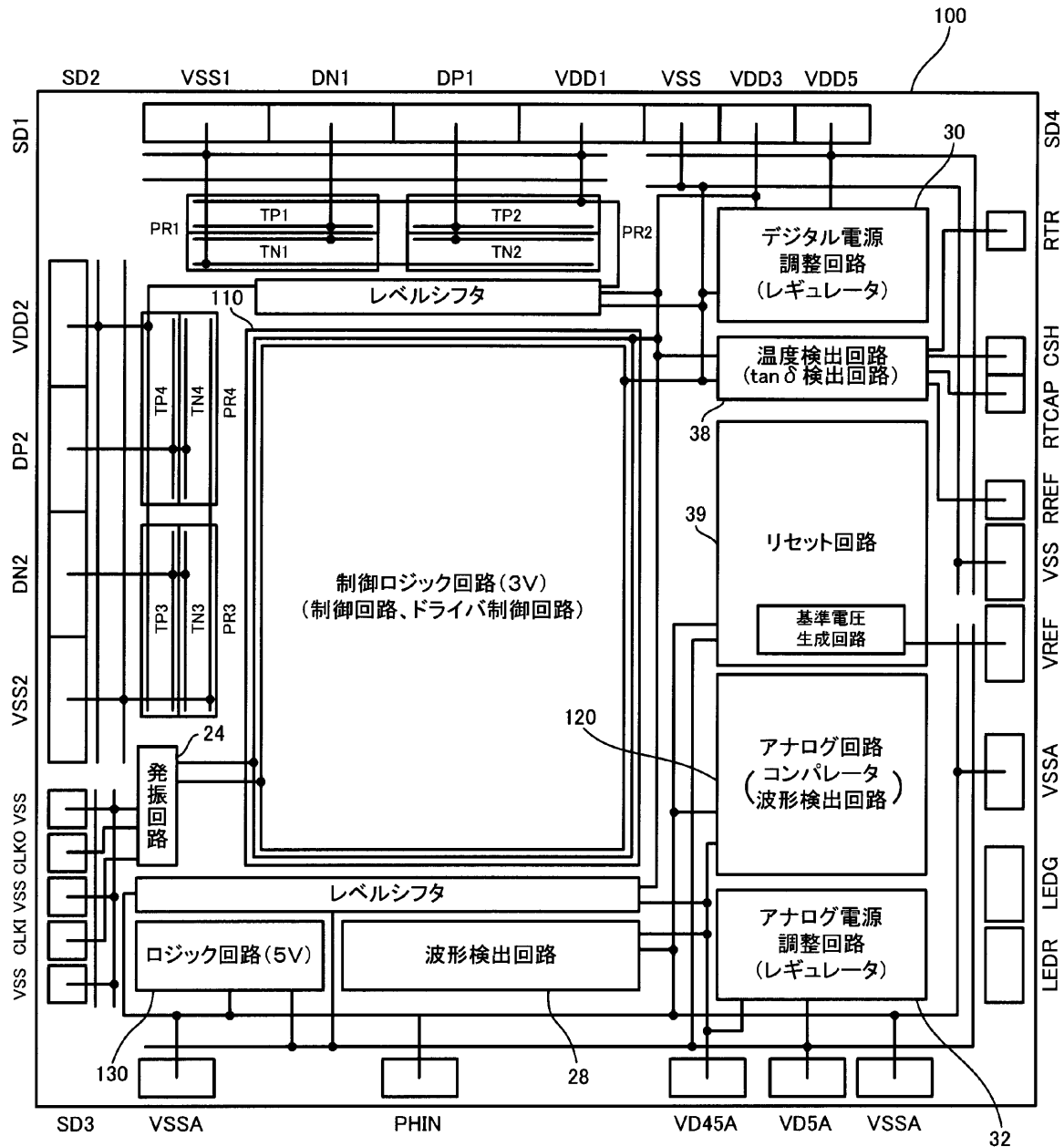
【補正対象書類名】図面

【補正対象項目名】図6

【補正方法】変更

【補正の内容】

【図6】



【手続補正7】

【補正対象書類名】図面

【補正対象項目名】図13

【補正方法】変更

【補正の内容】

【図 1 3】

