



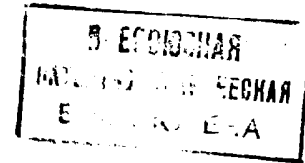
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1529456** **A1**

(51) 4 Н 03 М 1/52

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



1
(21) 4403785/24-24
(22) 05.04.88
(46) 15.12.89. Бюл. № 46
(71) Пензенский политехнический институт
(72) В.Д.Михотин, П.П.Першенков,
Б.Л.Свиштунов и В.А.Юрманов
(53) 681.325(088.8)
(56) Авторское свидетельство СССР
№ 345345, кл. Н 03 М 1/52, 1986.
Авторское свидетельство СССР
№ 1285599, кл. Н 03 М 1/52, 1985.

2
(54) ПРЕОБРАЗОВАТЕЛЬ НАПРЯЖЕНИЯ В ИНТЕРВАЛ ВРЕМЕНИ
(57) Изобретение относится к электроизмерительной технике. Цель изобретения - повышение точности преобразователя - достигается введением источника тока, дополнительного интегратора, триггера, двух транзисторных ключей, делителя частоты, элемента И, одновибратора, что позволяет получить дополнительную информацию о приращении напряжения на интеграторе. 2 ил.

Изобретение относится к электроизмерительной технике и может быть использовано при создании точных и быстродействующих АЦП постоянного и переменного тока и в устройствах первичной обработки информации.

Цель изобретения - повышение точности преобразователя.

На фиг.1 приведена структурная схема преобразователя; на фиг.2 - временные диаграммы, поясняющие его работу.

Преобразователь содержит первый интегратор, выполненный на преобразователе 1 напряжения в ток и конденсаторе 2, второй и третий интеграторы на конденсаторах 3, 4, три операционных усилителя 5-7, четыре ключа 8-11, два транзисторных ключа 12 и 13, два источника опорного тока 14, 15, генератор 16 тактовых импульсов, делитель 17 частоты, два триггера 18 и 19, элемент И 20, одновибратор 21 и токоограничивающий элемент, выполненный на диоде 22.

Преобразователь работает следующим образом.

К моменту начала очередного цикла конденсаторы 2 и 4 разряжены, конденсатор 3 заряжен до некоторого напряжения за предыдущий цикл (фиг.3,В), ключи 8, 10, 11 разомкнуты, ключ 9 замкнут, триггер 18 находится в "нулевом" состоянии.

Цикл работы начинается в момент t_0 , с приходом импульса T_0 с делителя 17. Импульс T_0 с инверсного выхода размыкает ключ 9, а импульс T_0 с прямого выхода делителя 17 проходит через элемент И 20 и замыкает ключ 8. В результате происходит заряд конденсатора 2 входным током I_A , а конденсатор 3 разряжается током I_0 , от источника 14 опорного тока.

За интервал времени T_0 конденсатор 2 получит заряд, значение которого определяется выражением

$$Q_2 = I_A T_0 = k U_x T_0 = U_2 C_2$$

где U_2 - напряжение на конденсаторе 2;

(19) **SU** (11) **1529456** **A1**

$\bar{U}_x$ - среднее значение входного напряжения.

В течение интервала времени T_0 операционный усилитель 5 выполняет роль компаратора. Как только конденсатор 3 разрядится до значения $U_{оп1}$ компаратор сработает и подготовит триггер 18. Как только придет очередной тактовый импульс f_T , триггер 18 сработает. Это приведет к размыканию ключа 8 и запуску одновибратора 21. Импульс с одновибратора 21 замыкает ключ 10. В течение интервала времени от момента t_3 срабатывания компаратора до момента t_4 прихода тактового импульса конденсатор получает паразитное приращение напряжения

$$\Delta U_n = \frac{\Delta t_n I_{02}}{C_2}$$

где $\Delta t_n = (t_4 - t_3)$.

В течение интервала времени t_{00} задаваемого одновибратором 21, ключ 10 остается замкнутым. В результате замыкается отрицательная обратная связь через транзисторный ключ 13 и происходит перенесение остаточного паразитного заряда с конденсатора 3 на конденсатор 4. В результате конденсатор 3 разрядится до $U_{оп2}$, а конденсатор 4 - до напряжения

$$U_4 = \frac{\Delta U_n \cdot C_3}{C_4}$$

Это выражение справедливо, так как разряд C_3 и заряд C_4 вызываются одним и тем же током.

Таким образом, к моменту окончания интервала времени преобразователь будет находиться в следующем состоянии: конденсатор 2 заряжен до некоторого напряжения (информативный заряд, который получил конденсатор 2, определяется выражением для Q_1); конденсатор 3 разряжен, конденсатор 4 заряжен до напряжения U_4 .

После окончания интервала времени T_0 ключ 9 замыкается и тем самым замыкается петля отрицательной обратной связи операционного усилителя 6. Конденсатор 2 за счет действия ООС будет разряжаться до нуля (фиг.3,А), а конденсатор 3 будет заряжаться этим же током. Очевидно, что заряд Q_3 , получаемый конденсатором 3, будет равен Q_1 .

Напряжение на конденсаторе 3 определяется выражением

$$U_3 = k \frac{T_0 \bar{U}_x C_2}{C_3}$$

В течение следующего цикла T_0 конденсатор 3 разряжается опорным током I_{01} до исходного состояния. Время разряда определяется выражением

$$\Delta T_{1 \text{ вых}} = \frac{k \bar{U}_x T_0}{I_{01}} C_2.$$

Этот интервал времени, пропорциональный входному напряжению, подается на первый выход и далее может использоваться для определения старших разрядов при измерении U_x .

Одновременно с окончанием T_0 взводится триггер 19 и замыкается ключ 11. Происходит разряд конденсатора 4 опорным током I_{02} до нуля. На выходе триггера 19 формируется второй выходной интервал времени

$$\Delta T_{2 \text{ вых}} = \frac{U_4}{I_{02}} C_4$$

или

$$\Delta T_{2 \text{ вых}} = \frac{\Delta U_n C_3}{I_{02}}$$

Интервал времени $\Delta T_{2 \text{ вых}}$ несет информацию о паразитном приращении напряжения на конденсаторе 3.

Дополнительный выходной интервал $\Delta T_{3 \text{ вых}}$ может быть использован для уточнения младших разрядов соответствующего АЦП.

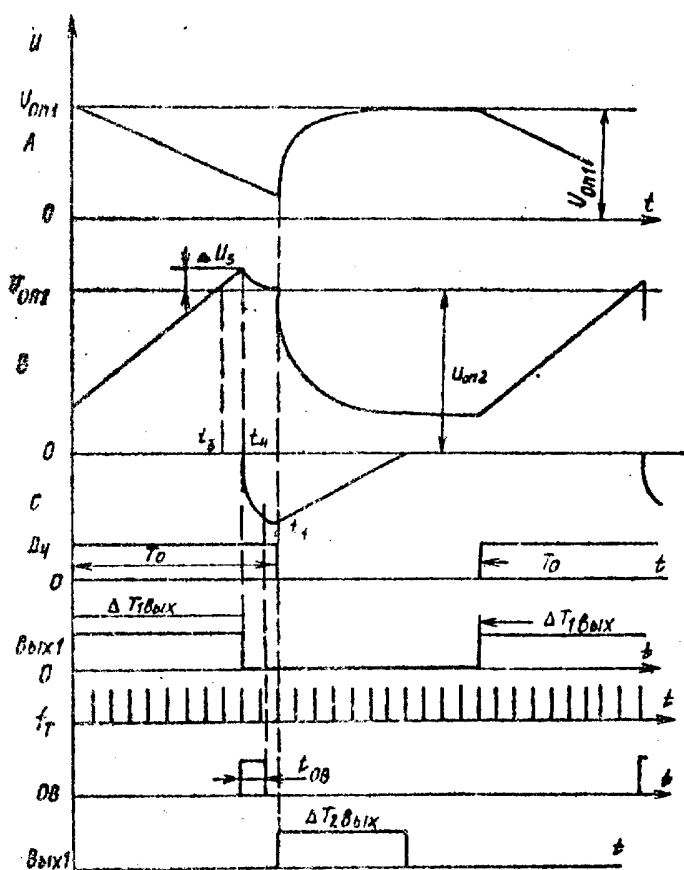
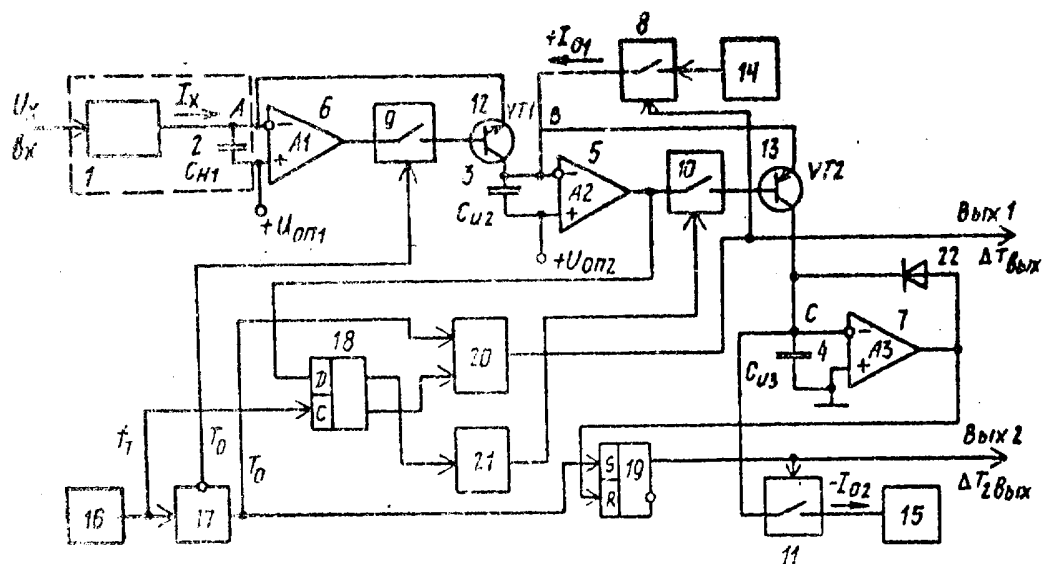
Существенным достоинством предлагаемого преобразователя является то, что он позволяет без снижения быстродействия дополнительно получить информацию о паразитном приращении напряжения на интегрирующем конденсаторе, а это дает возможность учесть вызванную этим явлением погрешность преобразования (измерения) и использовать эту информацию при работе преобразователя в составе АЦП для уточнения младших разрядов выходного кода.

Ф о р м у л а и з о б р е т е н и я

Преобразователь напряжения в интервал времени, содержащий первый интегратор, вход которого является входной шиной, второй интегратор, выполненный на первом конденсаторе, первый вход которого соединен с вы-

ходом первого ключа, информационный вход которого подключен к выходу первого источника опорного тока, генератор тактовых импульсов, выход которого соединен с первым входом первого триггера, второй вход которого соединен с выходом первого операционного усилителя, о т л и ч а ю щ и й с я тем, что, с целью повышения точности преобразователя, в него введены делитель частоты, одновибратор, второй триггер, третий интегратор, выполненный на втором конденсаторе, второй и третий операционные усилители, второй, третий и четвертый ключи, второй источник опорного тока, первый и второй транзисторные ключи, токоограничивающий элемент, выполненный на диоде, и элемент И, первый вход которого соединен с инверсным выходом первого триггера, прямой выход которого через одновибратор соединен с управляющим входом второго ключа, информационный вход которого подключен к выходу первого операционного усилителя, а выход - к базе первого транзисторного ключа, эмиттер которого объединен с инвертирующим входом первого операционного усилителя и подключен к выходу первого ключа, а коллектор объединен с катодом диода, инвертирующим входом второго операционного усилителя, первым выводом второго конденсатора и подключен к выходу третьего ключа, информационный вход которого соединен с выходом второго источника опорного тока, а управляющий вход - с выходом

второго триггера, первый вход которого объединен с анодом диода и подключен к выходу второго операционного усилителя, второй вход второго триггера соединен с прямым выходом делителя частоты и объединен с вторым входом элемента И, выход которого подключен к управляющему входу первого ключа и является первой выходной шиной, второй выходной шиной является выход второго триггера, а вход делителя частоты соединен с выходом генератора тактовых импульсов, инверсный выход - с управляющим входом четвертого ключа, информационный вход которого подключен к выходу третьего операционного усилителя, а выход - к базе транзисторного ключа, эмиттер которого объединен с инвертирующим входом третьего операционного усилителя и подключен к первому выходу первого интегратора, второй выход которого соединен с неинвертирующим входом третьего операционного усилителя и является шиной первого опорного напряжения, коллектор второго транзисторного ключа соединен с первым выводом первого конденсатора и объединен с инвертирующим входом первого операционного усилителя, неинвертирующий вход которого является шиной второго опорного напряжения и подключен к второму выводу первого конденсатора, а неинвертирующий вход второго операционного усилителя объединен с вторым выводом второго конденсатора и является общей шиной.



$\phi_{L2,2}$

Техред М. Дидык

Корректор М. Васильева

Редактор А.Маковская

Заказ 7760/56

Тираж 884

Подписное

ВНИИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101