(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2017-188545
(P2017-188545A)
(43)公開日　平成29年10月12日(2017.10.12)

(51)Int.Cl.			F I			テーマコード（参考）
H01G	2/06	(2006.01)	H01G	1/035	A	
H01G	4/228	(2006.01)	H01G	1/14	W	

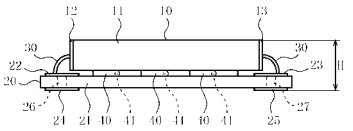
審査請求 未請求　請求項の数 5　ＯＬ　（全 13 頁）

(21)出願番号　特願2016-75629(P2016-75629)
(22)出願日　平成28年4月5日(2016.4.5)

(71)出願人　000204284
太陽誘電株式会社
東京都中央区京橋二丁目７番１９号
(74)代理人　100145517
弁理士　宮原　貴洋
(72)発明者　志村　哲生
東京都台東区上野６丁目１６番２０号　太陽誘電株式会社内
(72)発明者　仲田　要輔
東京都台東区上野６丁目１６番２０号　太陽誘電株式会社内

(54)【発明の名称】インターポーザ付き電子部品

(57)【要約】
【課題】高さ寸法に過度のバラツキを生じることを改善できるインターポーザ付き電子部品を提供する。
【解決手段】インターポーザ付き積層セラミックコンデンサＣＷＩ１は、積層セラミックコンデンサ１０とインターポーザ２０との間に接着材部４０が設けられ、接着材部４０に積層セラミックコンデンサ１０とインターポーザ２０との間隔を定める間隔設定物４１が含まれている。
【選択図】図２



【特許請求の範囲】
【請求項１】
電子部品にインターポーザが取り付けられたインターポーザ付き電子部品であって、
前記電子部品と前記インターポーザとの間に接着材部が設けられ、前記接着材部に前記電子部品と前記インターポーザとの間隔を定める間隔設定物が含まれている、
インターポーザ付き電子部品。
【請求項２】
前記電子部品と前記インターポーザとの間における前記接着材部の周囲に、外部に開放した空間が存在する、
請求項１に記載のインターポーザ付き電子部品。
【請求項３】
前記接着材部は３個以上であり相互に離れている、
請求項１又は２に記載のインターポーザ付き電子部品。
【請求項４】
前記接着材部に含まれる前記間隔設定物の数は少なくとも１個である、
請求項１～３の何れか１項に記載のインターポーザ付き電子部品。
【請求項５】
前記インターポーザは、前記電子部品の外部電極の数に対応した数の接続電極を一面に有し、前記接続電極の数に対応した数の実装電極を他面に有しており、対向する前記接続電極と前記実装電極のそれぞれは接続導体によって接続されている、
請求項１～４の何れか１項に記載のインターポーザ付き電子部品。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、電子部品にインターポーザが取り付けられたインターポーザ付き電子部品に関する。
【背景技術】
【０００２】
特許文献１及び２には、前掲に関連するインターポーザ付き積層セラミックコンデンサが開示されている。このインターポーザ付き積層セラミックコンデンサは、特許文献１の図４と特許文献２の図７～図９に示されているように回路基板等に実装して使用される。
【０００３】
ところで、インターポーザ付き積層セラミックコンデンサは積層セラミックコンデンサとインターポーザとを組み合わせた部品であるため、これを作製するには積層セラミックコンデンサにインターポーザを取り付ける工程、具体的には、積層セラミックコンデンサの外部電極をインターポーザの一面に設けられた接続電極に接続する工程が必要となる。
【０００４】
特許文献１及び２に開示されているインターポーザ付き積層セラミックコンデンサではハンダ等の接合材によって前記接続を行っているが、硬化前の接合材がペースト状のものであると、前記接続工程においてインターポーザに対する積層セラミックコンデンサの高さ位置が変動して、インターポーザ付き積層セラミックコンデンサ自体の高さ寸法に過度のバラツキを生じるおそれがある。
【０００５】
即ち、インターポーザ付き積層セラミックコンデンサ自体の高さ寸法が基準高さ寸法＋プラス側公差を上回る場合には、先に述べた回路基板等への実装に際してこれをマウンターによって回路基板等に搭載すると、マウンターから過度の外力が付与されて積層セラミックコンデンサに亀裂や欠け等が発生する懸念が生じる。一方、インターポーザ付き積層セラミックコンデンサ自体の高さ寸法が基準高さ寸法－マイナス側公差を下回る場合には、先に述べた回路基板等への実装に際してこれをマウンターによって回路基板等に搭載すると、回路基板等への接近不足を原因として搭載不良が発生する懸念が生じる。これら懸

念は、積層セラミックコンデンサが他の電子部品であるインターポーザ付き電子部品においても同様に生じ得る。
【先行技術文献】
【特許文献】
【０００６】
【特許文献１】特開２０１４－１８７３１５号公報
【特許文献１】特開２０１５－１３５９１０号公報
【発明の概要】
【発明が解決しようとする課題】
【０００７】
本発明の課題は、高さ寸法に過度のバラツキを生じることを改善できるインターポーザ付き電子部品を提供することにある。
【課題を解決するための手段】
【０００８】
前記課題を解決するため、本発明に係るインターポーザ付き電子部品は、電子部品にインターポーザが取り付けられたインターポーザ付き電子部品であって、前記電子部品と前記インターポーザとの間に接着材部が設けられ、前記接着材部に前記電子部品と前記インターポーザとの間隔を定める間隔設定物が含まれている。
【発明の効果】
【０００９】
本発明に係るインターポーザ付き電子部品によれば、インターポーザ付き電子部品自体の高さ寸法に過度のバラツキを生じることを改善できる。
【図面の簡単な説明】
【００１０】
【図１】図１は本発明の第１実施形態に係るインターポーザ付き積層セラミックコンデンサの上面図である。
【図２】図２は図１に示したインターポーザ付き積層セラミックコンデンサの幅方向側面図である。
【図３】図３は図１に示したインターポーザ付き積層セラミックコンデンサの下面図である。
【図４】図４は図１に示した積層セラミックコンデンサのＳ１－Ｓ１線に沿う拡大断面図である。
【図５】図５は図３に示したインターポーザのＳ２－Ｓ２線に沿う拡大断面図である。
【図６】図６は図２に示した接着材部の配置位置を示す図である。
【図７】図７（Ａ）と図７（Ｂ）それぞれは図６に示した接着材部の配置位置の変形例を示す図である。
【図８】図８は本発明の第２実施形態に係るインターポーザ付き積層セラミックコンデンサの上面図である。
【図９】図９は図８に示したインターポーザ付き積層セラミックコンデンサの幅方向側面図である。
【図１０】図１０は図９に示した接着材部の配置位置を示す図である。
【発明を実施するための形態】
【００１１】
《第１実施形態》
先ず、図１～図６を用いて、本発明の第１実施形態に係るインターポーザ付き積層セラミックコンデンサＣＷＩ１の構造について説明する。
【００１２】
図１～図３に示したインターポーザ付き積層セラミックコンデンサＣＷＩ１は、積層セラミックコンデンサ１０と、インターポーザ２０と、端子３０と、接着材部４０とを備えている。このインターポーザ付き積層セラミックコンデンサＣＷＩ１のサイズは、図１及

び図２に示した長さ寸法Ｌと幅方向寸法Ｗと高さ方向寸法Ｈによって規定されている。
【００１３】
積層セラミックコンデンサ１０は、略直方体状のコンデンサ本体１１と、コンデンサ本体１０の長さ方向一面に設けられた平面状の第１外部電極１２と、コンデンサ本体１０の長さ方向他面に設けられた平面状の第２外部電極１３とを有している。
【００１４】
図４に示したように、コンデンサ本体１１は複数の第１内部電極層１１ａと複数の第２内部電極層１１ｂとが誘電体層１１ｃを介して高さ方向に交互に積層された容量部（符号省略）を内蔵しており、この容量部の幅方向両側と高さ方向両側は誘電体からなるマージン部（符号省略）によって覆われている。また、各第１内部電極層１１ａの長さ方向一端縁は第１外部電極１２に接続されており、各第２内部電極層１１ｂの長さ方向他端縁は第２外部電極１３に接続されている。
【００１５】
コンデンサ本体１１の各第１内部電極層１１ａと各第２内部電極層１１ｂを除く部分の材料には、チタン酸バリウム、チタン酸ストロンチウム、チタン酸カルシウム、チタン酸マグネシウム、ジルコン酸カルシウム、チタン酸ジルコン酸カルシウム、ジルコン酸バリウム、酸化チタン等を主成分とした誘電体セラミックスが使用できる。また、各第１内部電極層１１ａと各第２内部電極層１１ｂそれぞれの材料には、ニッケル、銅、パラジウム、白金、銀、金、これらの合金等を主成分した良導体が使用できる。
【００１６】
図示を省略したが、第１外部電極１２と第２外部電極１３それぞれは、コンデンサ本体１１の外面に密着した下地膜とこの下地膜の外面に密着した表面膜との２層構造、下地膜と表面膜との間に少なくとも１つの中間膜を有する多層構造、或いは、コンデンサ本体１１の外面に密着した下地膜又は表面膜のみの単層構造を有している。下地膜は例えば焼き付け膜又はメッキ膜からなり、この下地膜の材料には好ましくはニッケル、銅、パラジウム、白金、銀、金、これらの合金等を主成分とした良導体を使用できる。表面膜は例えばメッキ膜からなり、この表面膜の材料には好ましくは銅、スズ、パラジウム、金、亜鉛、これらの合金等を主成分とした良導体を使用できる。中間膜は例えばメッキ膜からなり、この中間膜の材料には好ましくは白金、パラジウム、金、銅、ニッケル、これらの合金等を主成分とした良導体を使用できる。
【００１７】
インターポーザ２０は、略矩形板状の基板２１と、基板２１の上面の長さ方向両側に設けられた略矩形輪郭の第１接続電極２２及び第２接続電極２３と、基板２１の下面の長さ方向両側に設けられた略矩形輪郭の第１実装電極２４及び第２実装電極２５と、第１接続電極２２と第１実装電極２４とを接続する２個の接続導体２６と、第２接続電極２３と第２実装電極２５とを接続する２個の接続導体２７とを有している。
【００１８】
図１及び図２に示したように、基板２１の長さ方向寸法及び幅方向寸法は積層セラミックコンデンサ１０の長さ方向寸法及び幅方向寸法よりも大きいため、基板２１の長さ方向寸法が前記長さ寸法Ｌとなっており、基板２１の幅方向寸法が前記幅寸法Ｗとなっている。第１接続電極２２と第２接続電極２３と第１実装電極２４と第２実装電極２５それぞれの輪郭形状は略等しく、第１接続電極２２と第１実装電極２４は基板２１を介して対向し、第２接続電極２３と第２実装電極２５は基板２１を介して対向している。
【００１９】
なお、図１及び図３には第１接続電極２２と第２接続電極２３と第１実装電極２４と第２実装電極２５それぞれの幅方向寸法が積層セラミックコンデンサ１０の幅方向寸法よりも小さいものを示しているが、各々の幅方向寸法は積層セラミックコンデンサ１０の幅方向寸法と同じか、或いは、僅かに大きくても構わない。
【００２０】
各接続導体２６は第１接続電極２２と第１実装電極２４それぞれの幅方向両端部に対応

する位置に存在し、各接続導体２７は第２接続電極２３と第２実装電極２５それぞれの幅方向両端部に対応する位置に存在している。図５に示したように、各接続導体２６は基板２１に形成された貫通孔（符号省略）に充填された導体から成り、基板２１の厚さ方向で対向する第１接続電極２２と第１実装電極２４とを接続している。また、各接続導体２７は基板２１に形成された貫通孔（符号省略）に充填された導体から成り、基板２１の厚さ方向で対向する第２接続電極２３と第２実装電極２５とを接続している。

【００２１】

なお、図２、図３及び図５には各接続導体２６及び２７として円柱状のものを示しているが、各接続導体２６及び２７は円筒状であっても所期の接続は行える。

【００２２】

基板２１の材料には、二酸化ケイ素、酸化アルミニウム、窒化ケイ素、酸化ジルコニウム等のセラミックスや、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ユリア樹脂、メラミン樹脂、不飽和ポリエステル樹脂、ビスマレイミド樹脂、ポリウレタン樹脂、ジアリルフタレート樹脂、シリコーン樹脂、シアネート樹脂等の熱硬化性合成樹脂や、これら熱硬化性合成樹脂にガラスフィラー等の補強フィラーを含有させたものが使用できる。また、第１接続電極２２と第２接続電極２３と第１実装電極２４と第２実装電極２５それぞれの材料と、各接続導体２６及び２８の材料には、ニッケル、銅、パラジウム、白金、銀、金、これらの合金等を主成分した良導体が使用できる。

【００２３】

端子３０は、略平行な複数の線状部分とこれらと直行する線状部分とを一体に有する形状を成していて、全体が湾曲している。端子３０は、積層セラミックコンデンサ１０の第１外部電極１２側と第２外部電極１３側のそれぞれに２個づつ設けられている。第１外部電極１２側の２個の端子３０は、各線状部分の一端を第１外部電極１２にハンダ等の接合材（図示省略）によって接続されており、各線状部分の他端をインターポーザ２０の第１接続電極２２にハンダ等の接合材（図示省略）によって接続されている。また、第２外部電極１３側の２個の端子３０は、各線状部分の一端を第２外部電極１３にハンダ等の接合材（図示省略）によって接続されており、各線状部分の他端をインターポーザ２０の第２接続電極２３にハンダ等の接合材（図示省略）によって接続されている。

【００２４】

各端子３０の材料には、ニッケル、銅、パラジウム、白金、銀、金、これらの合金等の金属が使用できる。また、各端子３０を各外部電極１２及び１３と各接続電極２２及び２３に接続する接合材の材料には、スズ、銅、銀、ニッケル、ゲルマニウム、金、アンチモン、ビスマス、亜鉛、ガリウム、インジウムのうちの２種類以上の金属元素を含むハンダ、或いは、銀粒子、金粒子等を分散させて導電性を持たせた樹脂接着剤等が使用できる。

【００２５】

接着材部４０は、積層セラミックコンデンサ１０とインターポーザ２０との間、具体的には、積層セラミックコンデンサ１０の各外部電極１２及び１３を除く下面領域と、この下面領域と向き合うインターポーザ２０の各接続電極２２及び２３を除く上面領域との間に設けられている。

【００２６】

図６に示したように、図１～図３に示したインターポーザ付き積層セラミックコンデンサＣＷＩ１には、５個の接着材部４０が用いられている。各接着材部４０の輪郭形状は円形状又はこれに近い形状であり、相互に離れている。即ち、各接着材部４０の周囲には連続した空間ＳＰが存在し、この空間ＳＰは外部に開放している。また、５個の接着材部４０は、原則として、各々の中心位置又はこれに近い位置に１個以上の間隔設定物４１を含んでいるが、中央の１個の接着材部４０は間隔設定物４１を必ずしも含んでいる必要はない。

【００２７】

つまり、図１～図３に示したインターポーザ付き積層セラミックコンデンサＣＷＩ１では、５個の接着材部４０によって、積層セラミックコンデンサ１０とインターポーザ２０

とが接着されている。また、５個の接着材部４０のうちの少なくとも４個の接着材部４０に含まれる間隔設定物４１によって、積層セラミックコンデンサ１０とインターポーザ２０との間隔が定められている。即ち、積層セラミックコンデンサ１０とインターポーザ２０との間隔を間隔設定物４１によって定めることができるため、図２に示したインターポーザ付き積層セラミックコンデンサＣＷＩ１自体の高さ方向寸法Ｈに過度のバラツキを生じることはない。

【００２８】

各接着材部４０の材料には、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ユリア樹脂、メラミン樹脂、不飽和ポリエステル樹脂、ビスマレイミド樹脂、ポリウレタン樹脂、ジアリルフタレート樹脂、シリコーン樹脂、シアネート樹脂等の熱硬化性合成樹脂を主成分とした接着材や、これら熱硬化性合成樹脂にガラスフィラー等の補強フィラーを含有させたものを主成分とした接着材が使用できる。また、各間隔設定物４１の材料には、二酸化ケイ素、酸化アルミニウム、窒化ケイ素、酸化ジルコニウム等のセラミックスや、鉄、マンガン、コバルト、ニッケル、銅、チタン、バナジウム、モリブデン、タングステン、アルミニウム、マグネシウム、ジュラルミン、ステンレス、鋼鉄等の金属や、グラファイト、ダイヤモンド、シリコン、タングステンカーバイト等の無機物や、ポリカーボネイト樹脂、アクリル樹脂、フェノール樹脂等の合成樹脂が使用できる。さらに、間隔設定物４１の形状には、球体状、楕円体状、立方体状、直方体状等が使用できる。

【００２９】

なお、接着材部４０の数と接着材部４０の輪郭形状の大きさは、積層セラミックコンデンサ１０の前記下面領域の広さの制限を受けるものの、少なくとも前記空間ＳＰを確保できれば、図６に示した態様に制限されない。例えば、積層セラミックコンデンサ１０の前記下面領域の広さが広い場合には、接着材部４０の数を増加してもよいし、接着材部４０の輪郭形状の大きさを拡大してもよい。一方、積層セラミックコンデンサ１０の前記下面領域の広さが狭い場合には、接着材部４０の数を減少してもよいし、接着材部４０の輪郭形状の大きさを縮小してもよい。

【００３０】

また、接着材部の輪郭形状は、必ずしも円形状又はこれに近い形状である必要はなく、楕円状、正方形状、長方形状等の形状であってもよい。さらに、接着材部４０に含まれる間隔設定物４１の数は必ずしも１個である必要はなく、２個以上としてもよい。

【００３１】

ここで、接着材部４０の輪郭形状が円形状又はこれに近い形状である場合を例として、その配置位置について補足する。

【００３２】

接着材部４０の数が５個の場合（図６を参照）には、積層セラミックコンデンサ１０の前記下面領域に描いた２本の対角線ＤＬ１及びＤＬ２の交点と重なるように１個の接着材部４０を配置し、対角線ＤＬ１と重なるように２個の接着材部４０を配置し、対角線ＤＬ２と重なるように２個の接着材部４０を配置することが好ましい。また、中央の１個の接着材部４０を除く残り４個の接着材部４０を各々の中心が長方形の角に位置するように配置することがより好ましい。

【００３３】

接着材部４０の数が４個の場合（図７（Ａ）を参照）には、積層セラミックコンデンサ１０の前記下面領域に描いた２本の対角線ＤＬ１及びＤＬ２のうち、対角線ＤＬ１と重なるように２個の接着材部４０を配置し、対角線ＤＬ２と重なるように２個の接着材部４０を配置することが好ましい。また、４個の接着材部４０を各々の中心が長方形の角に位置するように配置することがより好ましい。

【００３４】

接着材部４０の数が３個の場合（図７（Ｂ）を参照）には、積層セラミックコンデンサ１０の前記下面領域に描いた２本の対角線ＤＬ１及びＤＬ２と１本の幅方向中心線ＣＬ１のうち、対角線ＤＬ１と重なるように１個の接着材部４０を配置し、対角線ＤＬ２と重な

るように１個の接着材部４０を配置し、幅方向中心線ＣＬ１と重なるように１個の接着材部４０を配置することが好ましい。また、３個の接着材部４０を各々の中心が二等辺三角形又は正三角形の角に位置するように配置することがより好ましい。

【００３５】

接着材部４０の数に応じて前記のような配置位置を採用すれば、接着材部４０及び間隔設定物４１によって積層セラミックコンデンサ１０を安定に支持できるし、積層セラミックコンデンサ１０とインターポーザ２０とに高い平行度を確保できる。

【００３６】

次に、図１～図３と図６を用いて、図１～図３に示したインターポーザ付き積層セラミックコンデンサＣＷＩ１の好ましい作製方法例について説明する。

【００３７】

〈第１の作製方法例〉

作製に際しては、図１～図３に示した積層セラミックコンデンサ１０とインターポーザ２０と端子３０を用意する。そして、インターポーザ２０の各接続電極２２及び２３を除く上面領域に、スクリーン印刷やグラビア印刷等の印刷法によって接着材部４０用ペーストを印刷して未硬化の接着材部４０を必要数形成する（図６を参照）。そして、未硬化の接着材部４０に間隔設定物４１を埋め込む。この埋め込み工程は、接着材部４０用ペーストに予め間隔設定物４１を混入しておくことで省略することもできる。そして、積層セラミックコンデンサ１０の各外部電極１２及び１３を除く下面領域を、未硬化の接着材部４０に押し付けるようにしてインターポーザ２０上に搭載する。そして、熱風吹き付けや加熱炉投入等の手法によって未硬化の接着材部４０を硬化させ、積層セラミックコンデンサ１０をインターポーザ２０に接着する。そして、インターポーザ２０の第１接続電極２２及び第２接続電極２３それぞれに２個の端子３０を搭載し、第１接続電極２２側の２個の端子３０の各線状部分の一端を第１外部電極１２にハンダ等の接合材によって接合し、各線状部分の他端を第１接続電極２２にハンダ等の接合材によって接合すると共に、第２接続電極２３側の２個の端子３０の各線状部分の一端を第２外部電極１３にハンダ等の接合材によって接合し、各線状部分の他端を第２接続電極２３にハンダ等の接合材によって接合する。

【００３８】

〈第２の作製方法例〉

作製に際しては、図１～図３に示した積層セラミックコンデンサ１０とインターポーザ２０と端子３０を用意する。そして、積層セラミックコンデンサ１０の第１外部電極１２側に２個の端子３０の各線状部分の一端をハンダ等の接合材によって接合し、第２外部電極１３に２個の端子３０の各線状部分の一端をハンダ等の接合材によって接合する。そして、インターポーザ２０の各接続電極２２及び２３を除く上面領域に、スクリーン印刷やグラビア印刷等の印刷法によって接着材部４０用ペーストを印刷して未硬化の接着材部４０を必要数形成する（図６を参照）。そして、未硬化の接着材部４０に間隔設定物４１を埋め込む。この埋め込み工程は、接着材部４０用ペーストに予め間隔設定物４１を混入しておくことで省略することもできる。そして、積層セラミックコンデンサ１０の各外部電極１２及び１３を除く下面領域を、未硬化の接着材部４０に押し付けるようにしてインターポーザ２０上に搭載する。そして、熱風吹き付けや加熱炉投入等の手法によって未硬化の接着材部４０を硬化させ、積層セラミックコンデンサ１０をインターポーザ２０に接着する。そして、積層セラミックコンデンサ１０の第１外部電極１２側の２個の端子３０の各線状部分の他端をインターポーザ２０の第１接続電極２２にハンダ等の接合材によって接合すると共に、第２外部電極１３側の２個の端子３０の各線状部分の他端をインターポーザ２０の第２接続電極２３にハンダ等の接合材によって接合する。

【００３９】

次に、図１～図３に示したインターポーザ付き積層セラミックコンデンサＣＷＩ１によって得られる効果について説明する。

【００４０】

（１）前記インターポーザ付き積層セラミックコンデンサＣＷＩ１は、積層セラミックコンデンサ１０とインターポーザ２０との間に接着材部４０が設けられ、接着材部４０に積層セラミックコンデンサ１０とインターポーザ２０との間隔を定める間隔設定物４１が含まれている。即ち、積層セラミックコンデンサ１０とインターポーザ２０との間隔を間隔設定物４１によって定めることができるため、インターポーザ付き積層セラミックコンデンサＣＷＩ１自体の高さ方向寸法Ｈに過度のバラツキを生じることはない。依って、インターポーザ付き積層セラミックコンデンサＣＷＩ１をマウンターによって回路基板等に搭載に搭載するときに、積層セラミックコンデンサ１０に亀裂や欠け等が発生する懸念や搭載不良が発生する懸念を払拭できる。

【００４１】

（２）前記インターポーザ付き積層セラミックコンデンサＣＷＩ１は、積層セラミックコンデンサ１０とインターポーザ２０との間における接着材部４０の周囲に、外部に開放した空間ＳＰが存在する。即ち、インターポーザ付き積層セラミックコンデンサＣＷＩ１を回路基板等に実装した状態でインターポーザ２０の温度が上昇した場合でも、この熱を空間ＳＰを利用して外部に放出できるため、インターポーザ２０からの伝熱による積層セラミックコンデンサ１０の温度上昇を抑制して、温度上昇に基づく能力低下等の機能障害が積層セラミックコンデンサ１０に生じることを極力防止できる。

【００４２】

（３）前記インターポーザ付き積層セラミックコンデンサＣＷＩ１における接着材部４０の数を３個以上とすれば、接着材部４０及び間隔設定物４１によって積層セラミックコンデンサ１０を安定に支持できる。

【００４３】

《第２実施形態》

先ず、図８～図１０を用いて、本発明の第２実施形態に係るインターポーザ付き積層セラミックコンデンサＣＷＩ２の構造について説明する。

【００４４】

図８及び図９に示したインターポーザ付き積層セラミックコンデンサＣＷＩ２は、積層セラミックコンデンサ５０と、インターポーザ６０と、接合材７０と、接着材部８０とを備えている。このインターポーザ付き積層セラミックコンデンサＣＷＩ２のサイズは、図８及び図９に示した長さ寸法Ｌと幅方向寸法Ｗと高さ方向寸法Ｈによって規定されている。

【００４５】

積層セラミックコンデンサ５０は、略直方体状のコンデンサ本体５１と、コンデンサ本体１０の長さ方向一面と幅方向両面の一部と高さ方向両面の一部に連続して設けられた有底角筒状の第１外部電極５２と、コンデンサ本体１０の長さ方向他面と幅方向両面の一部と高さ方向両面の一部に連続して設けられた有底角筒状の第２外部電極５３とを有している。

【００４６】

コンデンサ本体５１は複数の第１内部電極層（図示省略）と複数の第２内部電極層（図示省略）とが誘電体層（図示省略）を介して高さ方向に交互に積層された容量部（図示省略）を内蔵しており、この容量部の幅方向両側と高さ方向両側は誘電体からなるマージン部（図示省略）によって覆われている。また、各第１内部電極層の長さ方向一端縁は第１外部電極５２に接続されており、各第２内部電極層の長さ方向他端縁は第２外部電極５３に接続されている。

【００４７】

コンデンサ本体５１の各第１内部電極層と各第２内部電極層を除く部分の材料と、各第１内部電極層と各第２内部電極層それぞれの材料と、第１外部電極５２と第２外部電極５３それぞれの構成及び材料は、前記《第１実施形態》の欄に記載したとおりであるため説明を省略する。

【００４８】

インターポーザ６０は、略矩形板状の基板６１と、基板６１の上面の長さ方向両側に設けられた略矩形輪郭の第１接続電極６２及び第２接続電極６３と、基板６１の下面の長さ方向両側に設けられた略矩形輪郭の第１実装電極６４及び第２実装電極６５と、第１接続電極６２と第１実装電極６４とを接続する２個の接続導体６６と、第２接続電極６３と第２実装電極６５とを接続する２個の接続導体６７とを有している。

【００４９】

図８及び図９に示したように、基板６１の長さ方向寸法及び幅方向寸法は積層セラミックコンデンサ５０の長さ方向寸法及び幅方向寸法よりも大きいため、基板６１の長さ方向寸法が前記長さ寸法Ｌとなっており、基板６１の幅方向寸法が前記幅寸法Ｗとなっている。第１接続電極６２と第２接続電極６３と第１実装電極６４と第２実装電極６５それぞれの輪郭形状は略等しく、第１接続電極６２と第１実装電極６４は基板６１を介して対向し、第２接続電極６３と第２実装電極６５は基板６１を介して対向している。

【００５０】

なお、図８及び図９には第１接続電極６２と第２接続電極６３と第１実装電極６４と第２実装電極６５それぞれの幅方向寸法が積層セラミックコンデンサ５０の幅方向寸法よりも大きいものを示しているが、各々の幅方向寸法は積層セラミックコンデンサ５０の幅方向寸法と同じか、或いは、僅かに小さくても構わない。

【００５１】

各接続導体６６は第１接続電極６２と第１実装電極６４それぞれの幅方向両端部に対応する位置に存在し、各接続導体６７は第２接続電極６３と第２実装電極６５それぞれの幅方向両端部に対応する位置に存在している。各接続導体６６は基板６１に形成された貫通孔（符号省略）に充填された導体から成り、基板６１の厚さ方向で対向する第１接続電極６２と第１実装電極６４とを接続している。また、各接続導体６７は基板６１に形成された貫通孔（符号省略）に充填された導体から成り、基板６１の厚さ方向で対向する第２接続電極６３と第２実装電極６５とを接続している。

【００５２】

なお、図９には各接続導体６６及び６７として円柱状のものを示しているが、各接続導体２６及び２７は円筒状であっても所期の接続は行える。

【００５３】

基板６１の材料と、各接続電極６２及び６３の材料と、各実装電極６４及び６５の材料と、各接続導体６６及び６７の材料は、前記《第１実施形態》の欄に記載したとおりであるため説明を省略する。

【００５４】

図８及び図９から分かるように、積層セラミックコンデンサ５０の第１外部電極５２は接合材７０によってインターポーザ６０の第１接続電極６２に接続されており、積層セラミックコンデンサ５０の第２外部電極５３は接合材７０によってインターポーザ６０の第２接続電極６３に接続されている。接合材７０の材料は、前記《第１実施形態》の欄に記載したとおりであるため説明を省略する。

【００５５】

接着材部８０は、積層セラミックコンデンサ５０とインターポーザ６０との間、具体的には、積層セラミックコンデンサ５０の各外部電極５２及び５３を除く下面領域と、この下面領域と向き合うインターポーザ６０の各接続電極６２及び６３を除く上面領域との間に設けられている。

【００５６】

図１０に示したように、図８及び図９に示したインターポーザ付き積層セラミックコンデンサＣＷＩ２には、５個の接着材部８０が用いられている。各接着材部８０の輪郭形状は円形状又はこれに近い形状であり、相互に離れている。即ち、各接着材部８０の周囲には連続した空間ＳＰが存在し、この空間ＳＰは外部に開放している。また、５個の接着材部８０は、原則として、各々の中心位置又はこれに近い位置に１個以上の間隔設定物８１を含んでいるが、中央の１個の接着材部８０は間隔設定物８１を必ずしも含んでいる必要

はない。

【００５７】

つまり、図８及び図９に示したインターポーザ付き積層セラミックコンデンサＣＷＩ２では、５個の接着材部８０によって、積層セラミックコンデンサ５０とインターポーザ６０とが接着されている。また、５個の接着材部８０のうちの少なくとも４個の接着材部８０に含まれる間隔設定物８１によって、積層セラミックコンデンサ５０とインターポーザ６０との間隔が定められている。即ち、積層セラミックコンデンサ５０とインターポーザ６０との間隔を間隔設定物８１によって定めることができるため、図９に示したインターポーザ付き積層セラミックコンデンサＣＷＩ２自体の高さ方向寸法Ｈに過度のバラツキを生じることはない。

【００５８】

各接着材部８０の材料と、各間隔設定物８１の材料は、前記《第１実施形態》の欄に記載したとおりであるため説明を省略する。

【００５９】

なお、接着材部８０の数と接着材部８０の輪郭形状の大きさは、積層セラミックコンデンサ５０の前記下面領域の広さの制限を受けるものの、少なくとも前記空間ＳＰを確保できれば、図１０に示した態様に制限されない。例えば、積層セラミックコンデンサ５０の前記下面領域の広さが広い場合には、接着材部８０の数を増加してもよいし、接着材部８０の輪郭形状の大きさを拡大してもよい。一方、積層セラミックコンデンサ５０の前記下面領域の広さが狭い場合には、接着材部８０の数を減少してもよいし、接着材部８０の輪郭形状の大きさを縮小してもよい。

【００６０】

また、接着材部の輪郭形状は、必ずしも円形状又はこれに近い形状である必要はなく、楕円状、正方形状、長方形状等の形状であってもよい。さらに、接着材部８０に含まれる間隔設定物８１の数は必ずしも１個である必要はなく、２個以上としてもよい。

【００６１】

ここで、接着材部８０の輪郭形状が円形状又はこれに近い形状である場合を例として、その配置位置について補足する。

【００６２】

接着材部８０の数が５個の場合（図１０を参照）には、積層セラミックコンデンサ５０の前記下面領域に描いた２本の対角線ＤＬ１及びＤＬ２の交点と重なるように１個の接着材部８０を配置し、対角線ＤＬ１と重なるように２個の接着材部８０を配置し、対角線ＤＬ２と重なるように２個の接着材部８０を配置することが好ましい。また、中央の１個の接着材部８０を除く残り４個の接着材部８０を各々の中心が長方形の角に位置するように配置することがより好ましい。

【００６３】

接着材部８０の数が４個の場合には、図７（Ａ）に示した態様と同じように、積層セラミックコンデンサ５０の前記下面領域に描いた２本の対角線ＤＬ１及びＤＬ２のうち、対角線ＤＬ１と重なるように２個の接着材部８０を配置し、対角線ＤＬ２と重なるように２個の接着材部８０を配置することが好ましい。また、４個の接着材部８０を各々の中心が長方形の角に位置するように配置することがより好ましい。

【００６４】

接着材部８０の数が３個の場合には、図７（Ｂ）に示した態様と同じように、積層セラミックコンデンサ５０の前記下面領域に描いた２本の対角線ＤＬ１及びＤＬ２と１本の幅方向中心線ＣＬ１のうち、対角線ＤＬ１と重なるように１個の接着材部８０を配置し、対角線ＤＬ２と重なるように１個の接着材部８０を配置し、幅方向中心線ＣＬ１と重なるように１個の接着材部８０を配置することが好ましい。また、３個の接着材部８０を各々の中心が二等辺三角形又は正三角形の角に位置するように配置することがより好ましい。

【００６５】

接着材部８０の数に応じて前記のような配置位置を採用すれば、接着材部８０及び間隔

設定物８１によって積層セラミックコンデンサ５０を安定に支持できるし、積層セラミックコンデンサ５０とインターポーザ６０とに高い平行度を確保できる。

【００６６】

次に、図８～図１０を用いて、図８及び図９に示したインターポーザ付き積層セラミックコンデンサＣＷＩ２の好ましい作製方法例について説明する。

【００６７】

作製に際しては、図８～図９に示した積層セラミックコンデンサ５０とインターポーザ６０を用意する。そして、インターポーザ６０の各接続電極６２及び６３を除く上面領域に、スクリーン印刷やグラビア印刷等の印刷法によって接着材部８０用ペーストを印刷して未硬化の接着材部８０を必要数形成する（図１０を参照）。そして、未硬化の接着材部８０に間隔設定物８１を埋め込む。この埋め込み工程は、接着材部８０用ペーストに予め間隔設定物８１を混入しておくことで省略することもできる。そして、積層セラミックコンデンサ５０の各外部電極５２及び５３を除く下面領域を、未硬化の接着材部８０に押し付けるようにしてインターポーザ８０上に搭載する。そして、熱風吹き付けや加熱炉投入等の手法によって未硬化の接着材部８０を硬化させ、積層セラミックコンデンサ５０をインターポーザ６０に接着する。そして、積層セラミックコンデンサ５０の第１外部電極５２をインターポーザ６０の第１接続電極６２にハンダ等の接合材（７０）によって接合すると共に、第２外部電極５３をインターポーザ６０の第２接続電極６３にハンダ等の接合材（７０）によって接合する。

【００６８】

次に、図８及び図９に示したインターポーザ付き積層セラミックコンデンサＣＷＩ２によって得られる効果について説明する。

【００６９】

（１）前記インターポーザ付き積層セラミックコンデンサＣＷＩ２は、積層セラミックコンデンサ５０とインターポーザ６０との間に接着材部８０が設けられ、接着材部８０に積層セラミックコンデンサ５０とインターポーザ６０との間隔を定める間隔設定物８１が含まれている。即ち、積層セラミックコンデンサ５０とインターポーザ６０との間隔を間隔設定物８１によって定めることができるため、インターポーザ付き積層セラミックコンデンサＣＷＩ２自体の高さ方向寸法Ｈに過度のバラツキを生じることはない。依って、インターポーザ付き積層セラミックコンデンサＣＷＩ２をマウンターによって回路基板等に搭載に搭載するときに、積層セラミックコンデンサ５０に亀裂や欠け等が発生する懸念や搭載不良が発生する懸念を払拭できる。

【００７０】

（２）前記インターポーザ付き積層セラミックコンデンサＣＷＩ２は、積層セラミックコンデンサ５０とインターポーザ６０との間における接着材部８０の周囲に、外部に開放した空間ＳＰが存在する。即ち、インターポーザ付き積層セラミックコンデンサＣＷＩ２を回路基板等に実装した状態でインターポーザ６０の温度が上昇した場合でも、この熱を空間ＳＰを利用して外部に放出できるため、インターポーザ６０からの伝熱による積層セラミックコンデンサ５０の温度上昇を抑制して、温度上昇に基づく能力低下等の機能障害が積層セラミックコンデンサ５０に生じることを極力防止できる。

【００７１】

（３）前記インターポーザ付き積層セラミックコンデンサＣＷＩ２における接着材部８０の数を３個以上とすれば、接着材部８０及び間隔設定物８１によって積層セラミックコンデンサ５０を安定に支持できる。

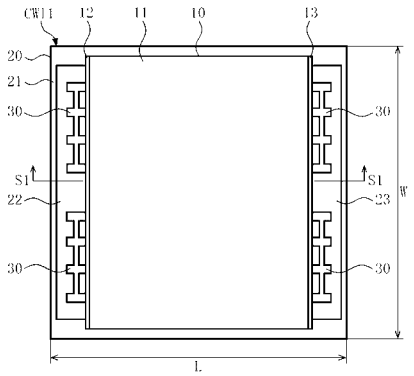
【００７２】

《他の実施形態》

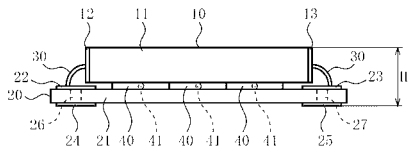
（１）前記《第１実施形態》の欄、並びに、前記《第２実施形態》の欄では、インターポーザに１個の積層セラミックコンデンサを搭載したインターポーザ付き電子部品を示したが、２個以上の積層セラミックコンデンサを搭載した場合でも、各欄で記載した効果と同様の効果を得ることができる。

【００７３】
（２）前記《第１実施形態》の欄、並びに、前記《第２実施形態》の欄では、電子部品として積層セラミックコンデンサを用いたインターポーザ付き電子部品を示したが、積層セラミックコンデンサ以外の電子部品、例えば積層セラミックインダクタ等の電子部品をインターポーザに搭載した場合でも、各欄で記載した効果と同様の効果を得ることができる。
【符号の説明】
【００７４】
ＣＷＩ１…インターポーザ付き積層セラミックコンデンサ、１０…積層セラミックコンデンサ、１１…コンデンサ本体、１１ａ…第１内部導体層、１１ｂ…第２内部導体層、１１ｃ…誘電体層、１２…第１外部電極、１３…第２外部電極、２０…インターポーザ、２１…基板、２２…第１接続電極、２３…第２接続電極、２４…第１実装電極、２５…第２実装電極、２６，２７…接続導体、３０…端子、４０…接着材部、４１…間隔設定物、ＳＰ…空間、ＣＷＩ２…インターポーザ付き積層セラミックコンデンサ、５０…積層セラミックコンデンサ、５１…コンデンサ本体、５２…第１外部電極、５３…第２外部電極、６０…インターポーザ、６１…基板、６２…第１接続電極、６３…第２接続電極、６４…第１実装電極、６５…第２実装電極、６６，６７…接続導体、７０…接合材、８０…接着材部、８１…間隔設定物、ＳＰ…空間。

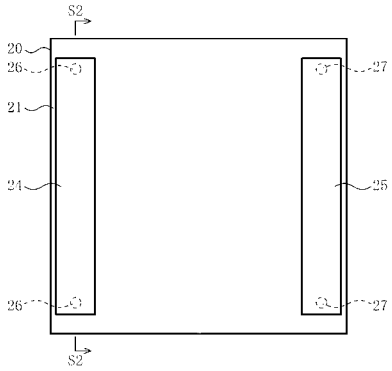
【図１】



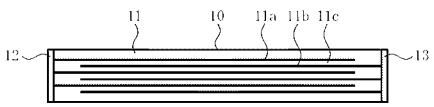
【図２】



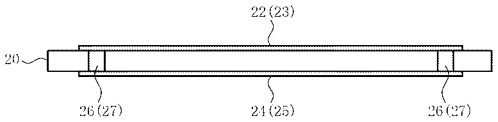
【図３】



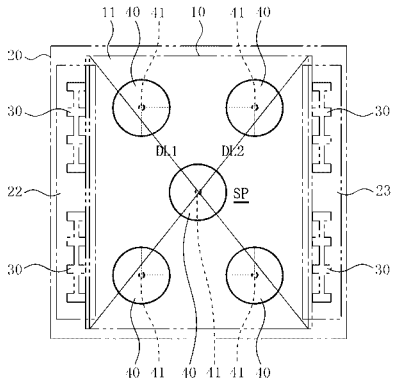
【図４】



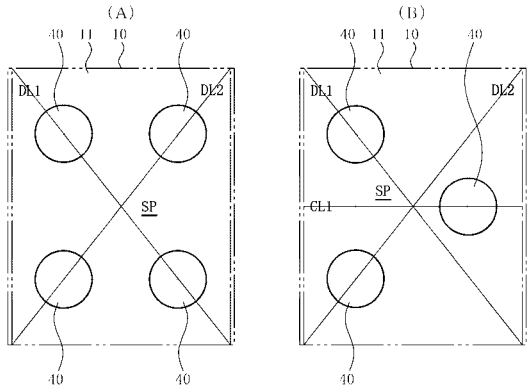
【図５】



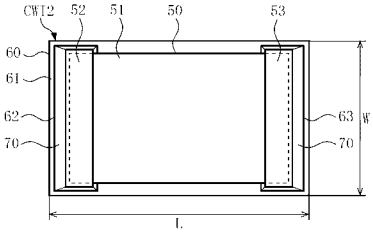
【図６】



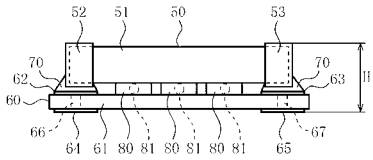
【図７】



【図８】



【図９】



【図１０】

