



(12) 发明专利

(10) 授权公告号 CN 101317211 B

(45) 授权公告日 2011.08.10

(21) 申请号 200680044465.0

(22) 申请日 2006.11.02

(30) 优先权数据

341410/2005 2005.11.28 JP

(85) PCT申请进入国家阶段日

2008.05.28

(86) PCT申请的申请数据

PCT/JP2006/322423 2006.11.02

(87) PCT申请的公布数据

W02007/060842 JA 2007.05.31

(73) 专利权人 索尼株式会社

地址 日本东京都

(72) 发明人 寺西康幸 仲岛义晴 木田芳利

中西贵之

(74) 专利代理机构 北京东方亿思知识产权代理

有限责任公司 11258

代理人 董方源

(51) Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

(56) 对比文件

JP 2002-268600 A, 2002.09.20,

JP 2002-175039 A, 2002.06.21,

JP 60-64395 A, 1985.04.12,

CN 1191562 C, 2005.03.02,

CN 1179313 C, 2004.12.08,

CN 1179313 C, 2004.12.08,

审查员 刘锋

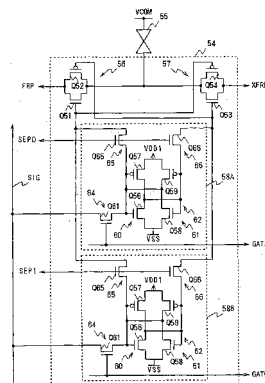
权利要求书 3 页 说明书 16 页 附图 38 页

(54) 发明名称

图像显示装置、电子设备、便携式设备和图像显示方法

(57) 摘要

本发明应用于例如基于多位存储器系统的液晶显示设备。在本发明中,输入图像数据(SIG)被记录在每个像素中的存储器部分62中,并且通过根据该存储器部分62中所记录的所述输入图像数据(SIG)的时分驱动来表现灰度级。



1. 一种图像显示装置,包括具有排列成矩阵的像素的显示单元、向所述显示单元输出门控信号的垂直驱动器、将输入图像数据分配并输出到所述显示单元的信号线的水平驱动器、以及向所述显示单元、所述水平驱动器和所述垂直驱动器输出用于操作基准的定时信号的定时发生器,其中:

所述输入图像数据是多位图像数据,

所述像素包括存储器部分,所述存储器部分根据所述门控信号选择性地被提供并保存被输出给所述信号线的所述输入图像数据,并且

所述像素基于根据被保存在所述存储器部分中的所述输入图像数据的时分驱动,来表现灰度级,

其中,所述像素包括所述存储器部分的多个系统,并且所述像素在所述多个系统之间切换用于所述时分驱动的输入图像数据。

2. 根据权利要求 1 的图像显示装置,其中

所述存储器部分包括多个一位的存储器,各个存储器获取并保存所述输入图像数据的相应一位的逻辑值,

所述存储器部分设有存储器输出开关电路,所述存储器输出开关电路在与所述输入图像数据中要被所述多个存储器中的相应一个存储器处理的位的位置相对应的时段内,选择性地输出所述多个存储器中的所述相应的一个存储器的记录,并且

所述像素包括用于进行驱动信号切换的开关电路,所述开关电路根据所述存储器输出开关电路的输出信号,切换被施加到所述像素的电极上的信号。

3. 根据权利要求 1 的图像显示装置,其中

所述水平驱动器将所述输入图像数据作为串行数据输出到相应的信号线,

所述垂直驱动器输出多个门控信号,所述多个门控信号的信号电平与所述串行数据同步地顺序上升,并且

所述像素根据所述多个门控信号,顺序地获取所述串行数据的多个位的逻辑值,并将所获取的逻辑值记录在所述存储器部分中。

4. 根据权利要求 1 的图像显示装置,其中

所述像素包括多个子像素,所述多个子像素的数目小于所述输入图像数据的位的数目,并且在用于显示的部分的面积方面彼此不相同,并且

所述像素通过根据被保存在所述存储器部分中的所述输入图像数据的多个位中的相应一位的逻辑值对所述子像素的时分驱动,来表现与所述输入图像数据相对应的灰度级。

5. 根据权利要求 1 所述的图像显示装置,其中

在所述像素中与所述时分驱动相关的相位在相邻行之间是不同的。

6. 根据权利要求 1 所述的图像显示装置,其中

基于在所述多个系统之间的切换的图像显示是基于消隐的图像显示。

7. 根据权利要求 1 所述的图像显示装置,其中

基于在所述多个系统之间的切换的图像显示是基于叠加的图像显示。

8. 根据权利要求 1 所述的图像显示装置,其中

所述时分驱动对应于重复周期为一个帧的时段的显示。

9. 根据权利要求 1 所述的图像显示装置,其中

所述时分驱动对应于如下显示：其中多个帧被分配给与所述输入图像数据的各个位相对应的驱动，并且重复周期是所述多个帧的时段。

10. 根据权利要求 1 所述的图像显示装置，其中

所述水平驱动器包括数模转换器，所述数模转换器对所述输入图像数据执行数模转换处理，并输出模拟信号，

所述水平驱动器包括选择电路，所述选择电路根据选择信号向所述信号线输出代替所述输入图像数据的所述模拟信号，并且

根据选择信号，所述像素基于代替所述时分驱动的通过被输出到所述信号线的模拟信号的驱动，来表现灰度级。

11. 根据权利要求 10 所述的图像显示装置，其中

所述像素包括操作停止开关电路，所述操作停止开关电路根据所述选择信号停止所述时分驱动，并且

所述像素包括模拟信号开关电路，所述模拟信号开关电路选择性地输入被输出到所述信号线的模拟信号。

12. 根据权利要求 1 所述的图像显示装置，其中

所述水平驱动器包括数模转换器，所述数模转换器对所述输入图像数据执行数模转换处理，并输出模拟信号，

所述水平驱动器包括选择电路，所述选择电路根据选择信号向所述信号线输出代替所述输入图像数据的所述模拟信号，并且

根据选择信号，在所述显示单元的部分区域中的像素基于代替所述时分驱动的通过被输出到所述信号线的模拟信号的驱动，来表现灰度级。

13. 一种电子设备，所述电子设备利用图像获取装置获取输入图像数据，并且利用图像显示装置部分显示所述输入图像数据，其中

所述图像显示装置部分包括具有排列成矩阵的像素的显示单元、向所述显示单元输出门控信号的垂直驱动器、将输入图像数据分配并输出到所述显示单元的信号线的水平驱动器、以及向所述显示单元、所述水平驱动器和所述垂直驱动器输出用于操作基准的定时信号的定时发生器，

所述输入图像数据是多位图像数据，

所述像素包括存储器部分，所述存储器部分根据所述门控信号选择性地被提供并保存输出到所述信号线的所述输入图像数据，并且

所述像素基于根据被保存在所述存储器部分中的所述输入图像数据的时分驱动，来表现灰度级，

其中，所述像素包括所述存储器部分的多个系统，并且所述像素在所述多个系统之间切换用于所述时分驱动的输入图像数据。

14. 一种便携式设备，所述便携式设备基于电池进行操作，并且利用图像获取装置获取输入图像数据，从而利用图像显示装置部分显示所述输入图像数据，其中

所述图像显示装置部分包括具有排列成矩阵的像素的显示单元、向所述显示单元输出门控信号的垂直驱动器、将输入图像数据分配并输出到所述显示单元的信号线的水平驱动器、以及向所述显示单元、所述水平驱动器和所述垂直驱动器输出用于操作基准的定时信

号的定时发生器，

所述输入图像数据是多位图像数据，

所述像素包括存储器部分，所述存储器部分根据所述门控信号选择性地被提供并保存输出到所述信号线的所述输入图像数据，并且

所述像素基于根据被保存在所述存储器部分中的所述输入图像数据的时分驱动，来表现灰度级，

其中，所述像素包括所述存储器部分的多个系统，并且所述像素在所述多个系统之间切换用于所述时分驱动的输入图像数据。

15. 一种图像显示方法，用于基于相应的输入图像数据来驱动排列成矩阵的像素，从而显示与所述输入图像数据相对应的图像，所述方法包括：

图像数据记录步骤，将相应的输入图像数据记录在被设置在一个像素中的用于多位的存储器部分中；以及

显示步骤，在与所述存储器部分的相应一位相对应的时间段内执行驱动，从而基于根据所述输入图像数据的时分驱动来表现灰度级，

其中，所述像素包括所述存储器部分的多个系统，并且所述方法还包括在所述多个系统之间切换用于所述时分驱动的输入图像数据。

图像显示装置、电子设备、便携式设备和图像显示方法

技术领域

[0001] 本发明涉及图像显示装置、电子设备、便携式设备和图像显示方法，并且可被应用于例如基于多位存储器系统的液晶显示器中。根据本发明，输入图像数据被记录在每个像素的存储器部分中，并且灰度级是通过根据被记录在存储器部分中的输入图像数据的时分驱动来表示的。利用该特征，在利用多位存储器系统的图像显示中，与传统技术相比，可以以更高的效率和更高的图像质量来显示图像。

背景技术

[0002] 传统上，针对液晶显示器，在日本专利申请早期公开 No. 2005-1641814 等中已经提出了所谓的面积比灰度级系统。在该系统中，一个像素由具有不同面积的多个子像素构成，并且通过对这些多个子像素的显示 / 不显示的控制来改变用于显示的区域面积，从而改变每个像素的灰度级。此外，该日本专利申请早期公开 No. 2005-1641814 提出了一种方法，该方法为每一个子像素提供一位的存储器，并且通过在该存储器中进行记录来控制相应的子像素的显示 / 不显示，从而表示由多个位构成的输入图像数据的灰度级。在下文中，这样的系统将被称为多位存储器系统，在该系统中，每一个像素被设有多位存储器，并且通过在该多位存储器中进行记录来表示每个像素的灰度级。

[0003] 图 1 是示出了基于面积比灰度级系统的双位存储器系统的图像显示装置的框图。在该图像显示装置 1 中，显示单元 2 是反射型液晶显示面板或者透射型液晶显示面板，并且通过以矩阵的形式排列设有红、绿、蓝滤色器的像素而形成。

[0004] 图 2 示出了在该显示单元 2 中的一个像素 2A 的配置。如图 2 中所示，每个像素 2A 由多个子像素 2AA 到 2AF 构成，其中作为用于显示的部件的电极 3A、3B、3C、3D、3E 和 3F 的面积比被设为 1 : 2 : 4 : 8 : 16 : 32。各个子像素 2AA 到 2AF 被形成为具有相同的配置，只是电极 3A 到 3F 的面积被设计为具有某个比例关系。在这些子像素中，包括电极 3A 到 3F 的液晶单元 5A 到 5F 分别被像素电路 4A 到 4F 驱动，如图 3 中所示。

[0005] 具体而言，像素电路 4A 到 4F 包括 CMOS 反相器 6 和 CMOS 反相器 7。CMOS 反相器 6 由 N 沟道 MOS (下文中，被称为 NMOS) 晶体管 Q1 和 P 沟道 MOS (下文中，被称为 PMOS) 晶体管 Q2 构成，这两个晶体管的栅极和漏极彼此连接。CMOS 反相器 7 由 NMOS 晶体管 Q3 和 PMOS 晶体管 Q4 构成，这两个晶体管的栅极和漏极也类似地彼此连接。CMOS 反相器 6 和 7 彼此平行地被设置在正极性电源线 VDD 和负极性电源线 VSS 之间，并且以环路的形式被连接到彼此，从而形成了基于 SRAM (静态随机访问存储器) 配置的存储器。在像素电路 4A 到 4F 中，NMOS 晶体管 Q5 用作开关电路 8，该开关电路 8 将信号线 SIG 连接到 CMOS 反相器 6 和 7 并将信号线 SIG 的逻辑值提供给存储器。基于这种配置，如图 4 中所示，通过利用门控信号 GATE (图 4(B)) 对 NMOS 晶体管 Q5 的控制，经过信号线 SIG (图 4(A)) 的数据被设置在存储器中 (图 4(C))。符号 V1 表示反相器 6 的输入侧电势，反相器 6 相对于该开关电路 8 而言位于输入侧。

[0006] 在像素电路 4A 到 4F 中，根据被保存在存储器中的数据，分别与被施加到液晶单元

5A(5B 到 5F) 的公共电极的公共电压 VCOM(图 4(G)) 同相和反相的驱动信号 FRP(图 4(D)) 和驱动信号 XFRP(图 4(E)) 中的一个被选择并施加到液晶单元 5A(5B 到 5F), 从而驱动液晶单元 5A(5B 到 5F)。就是说, 像素电路 4A 到 4F 利用反相器 7 的输出来控制由 NMOS 晶体管 Q6 和 PMOS 晶体管 Q7 构成的开关电路 9 的开 / 关, 从而将与公共电势 VCOM 同相的驱动信号 XFRP 经由该开关电路 9 施加到液晶单元 5A(5B 到 5F)。此外, 像素电路 4A 到 4F 利用反相器 6 的输出控制由类似的 NMOS 晶体管 Q8 和 PMOS 晶体管 Q9 构成的开关电路 10 的开 / 关, 从而将与公共电势 VCOM 反相的驱动信号 FRP 经由该开关电路 10 施加到液晶单元 5A(5B 到 5F)。由于这些操作, 如图 4 中所示, 如果信号线 SIG 的电势被切换, 则被施加到液晶单元 5A(5B 到 5F) 的电压 V5(图 4(F)) 在信号线 SIG 的电势切换之后的门控信号 GATE 上升的定时 t_1 处, 从与公共电势 VCOM 同相的电压切换为与之反相的电压。这使得液晶单元 5A(5B 到 5F) 的状态能够在显示状态和不显示状态之间切换。图 4 中所示的示例对应于所谓的常黑模式的情形。

[0007] 在图像显示装置 1(图 1) 中, 接口 (IF) 11 根据被设有该图像显示装置 1 的设备的配置, 输入作为顺序地指示各个像素的灰度级的串行数据的图像数据 SDI、与该图像数据 SDI 同步的系统时钟 SCK 以及与垂直同步信号同步的定时信号 SCS。接口 11 将该图像数据 SDI 分成与显示单元 2 的奇数行和偶数行相对应的双通道数据, 并将被分离后的图像数据 DATA 输出到水平驱动器 120 和 12E。此外, 接口 11 产生与该图像数据 DATA 同步的时钟 LSSCK, 并将其输出到定时发生器 14。另外, 基于定时信号 SCS, 接口 11 向定时发生器 14 输出复位信号 RST, 该信号的信号电平在与垂直同步信号同步的定时处上升。

[0008] 定时发生器 14 根据时钟 LSSCK 和复位信号 RST 产生对于水平驱动器 120 和 12E 以及垂直驱动器 15 的操作所必要的各种定时信号, 并输出所产生的信号。

[0009] 水平驱动器 120 和 12E 根据从定时发生器 14 输出的定时信号进行操作, 并且针对显示单元 2 的奇数行和偶数行上的像素, 与从接口 11 输出的图像数据 DATA 相匹配地设置信号线 SIG 的逻辑电平。

[0010] 具体而言, 如图 5 中所示, 在水平驱动器 120 和 12E 中, 在水平扫描时段开始的定时处上升的定时信号 HST 沿行方向顺序地通过移位寄存器 (SR) 21A、21B、... 被传送, 并且图像数据 DATA 根据从相应的移位寄存器 21A、21B、... 输出的定时信号, 由采样锁存器 (SL) 22A、22B、... 锁存。这使得水平驱动器 120 和 12E 能够将图像数据 DATA 分配给相应的信号线 SIG。

[0011] 第二锁存器 23A、23B、... 锁存并输出采样锁存器 22A、22B、... 的锁存结果。这可以在相同的定时处输出分配给各个信号线 SIG 的图像数据。并 - 串转换电路 (PS) 24A、24B、... 根据选择信号 SERI 顺序地选择并输出第二锁存器 23A、23B、... 的锁存结果 Lout 中的相应位的逻辑值, 从而将被分配给相应的信号线 SIG 的输入图像数据转换为串行数据并将其输出。

[0012] 具体而言, 如图 6 和 7 中所示, 在并 - 串转换电路 24A、24B、... 中, AND 电路 25 到 30 基于信号电平顺序地循环上升的选择信号 SERI0 到 SERI5(图 7(A0) 到图 7(A5)), 来选通锁存结果 Lout 中的相应位的逻辑值 Lout0 到 Lout5。OR 电路 31 产生来自这些 AND 电路 25 到 30 的输出信号的 OR 信号。并 - 串转换电路 24A、24B、... 经由缓冲电路 32 输出来自该 OR 电路 31 的输出信号, 从而将被分配给各个信号线 SIG 的图像数据作为一位串行数据

(图 7(B)) 输出到信号线 SIG。

[0013] 与这些水平驱动器 120 和 12E 对信号线 SIG 的驱动相匹配地,垂直驱动器 15(图 1) 根据由定时发生器 14 产生的定时信号逐行地选择显示单元 2 中的像素 2A。此外,针对每一行,垂直驱动器 15 输出门控信号 GATE0 到 GATE5,以顺序地选择子像素。

[0014] 具体而言,如图 8 中所示,在垂直驱动器 15 中,其信号电平与垂直同步信号同步上升的定时信号 VST(图 7(C)) 沿垂直方向通过移位寄存器 (SR) 41A、41B、... 被传送。在垂直驱动器 15 中,AND 电路 42A0 到 42A5、42B0 到 42B5、... 基于来自移位寄存器 41A、41B、... 的输出信号选通其信号电平顺序地循环上升的选择信号 ENB0 到 ENB5(图 7(D0) 到 7(D5)),从而产生门控信号 GATE0 到 GATE5(图 7(E0) 到 7(E5)),用于顺序地选择相应行上的子像素中的每一个。垂直驱动器 15 将门控信号 GATE0 到 GATE5 经由缓冲电路 43A0 到 43A5、43B0 到 43B5、... 输出到显示单元 2。

[0015] 基于上述配置,在图 1 中所示的示例的图像显示装置 1 中,一条信号线基于时分机制被分配给沿垂直方向排列的多个像素,并且一条信号线 SIG 基于时分机制被分配给一个像素中的多个子像素。通过对各个子像素的显示 / 不显示的控制,来显示所期望的图像。基于这种多位存储器系统的图像显示装置可以被广泛地应用,甚至可以应用于代替反射型液晶或透射型液晶而使用采用反射电极和透射电极两种电极的液晶单元的情况下。

[0016] 然而,这种多位存储器系统需要使一个像素中的多个子像素的电极彼此绝缘。这会产生对于一个像素中的显示毫无贡献的无用区域,会导致一个像素的透射率和反射率降低的缺点。这就引起了无法实现高效率图像显示的问题。

[0017] 此外,因为灰度级是通过对具有不同面积的子像素的开 / 关的控制来表示的,所以与显示有关的区域的中心位置会根据像素的亮度而随着不同的像素而变化。这会产生以下缺点:在特定的灰度级处,会在视觉上出现取决于子像素的排列的固定图案。此外,存在以下缺点:灰度级的分辨率和数目受到具有最小面积的子像素的处理准确度的限制。另外,还存在以下缺点:需要在一个像素中设置大量的半导体元件,并且从而限制了灰度级的分辨率和数量。由于这些原因,上述系统存在图像质量不能满足实际应用的问题。

发明内容

[0018] 本发明是在考虑到上述方面的情况下被提出的,并且要为多位存储器系统提供能够克服所有这些缺点并且与传统技术相比允许以更高的效率和更高的图像质量来进行图像显示的图像显示器、电子设备、便携式设备和图像显示方法。

[0019] 为了解决该问题,本发明被应用于这样的图像显示装置,该图像显示装置包括具有排列成矩阵的像素的显示单元、向显示单元输出门控信号的垂直驱动器、向显示单元的信号线分配并输出输入图像数据的水平驱动器、以及向显示单元、水平驱动器和垂直驱动器输出供操作基准的定时信号的定时发生器。输入图像数据是多位图像数据。像素包括被提供了并保存输入图像数据的存储器部分,输入图像数据根据门控信号被选择性地输出到信号线。像素基于根据存储器部分中所保存的输入图像数据的时分驱动来表现灰度级。

[0020] 根据本发明的配置,在应用于如下图像显示装置的情况下,该图像显示装置包括具有排列成矩阵的像素的显示单元、向显示单元输出门控信号的垂直驱动器、向显示单元的信号线分配并输出输入图像数据的水平驱动器、以及向显示单元、水平驱动器和垂直驱

动器输出供操作基准的定时信号的定时发生器,输入图像数据是多位图像数据,并且像素包括存储器部分,该存储器部分被提供并且保存输入图像数据,该输入图像数据根据门控信号被选择性地输出给信号线,并且像素基于根据被保存在存储器部分中的输入图像数据的时分驱动来表现灰度级。由于这种配置,对于基于多位存储器系统的图像显示而言,可以利用面积大于在面积比灰度级方法中所使用的电极的面积来制作像素。这可以减少电极之间的无用区域,并且可以防止固定图案的出现。此外,由于电极的处理准确度引起的对灰度级的分辨率和数目的限制得到减轻,并且可以减少半导体元件的数目。由于这些优点,利用多位存储器系统,与传统技术相比,可以执行具有更高效率和更高的图像质量的图像显示。

[0021] 此外,本发明被应用于如下电子设备,该电子设备利用图像获取设备获取输入图像数据并且利用图像显示装置部分显示输入图像数据。图像显示装置部分包括具有排列成矩阵的像素的显示单元、向显示单元输出门控信号的垂直驱动器、向显示单元的信号线分配并输出输入图像数据的水平驱动器、以及向显示单元、水平驱动器和垂直驱动器输出供操作基准的定时信号的定时发生器。输入图像数据是多位图像数据。像素包括存储器部分,该存储器部分被提供并且保存输入图像数据,该输入图像数据根据门控信号被选择性地输出给信号线。像素基于根据被保存在存储器部分中的输入图像数据的时分驱动来表现灰度级。

[0022] 根据本发明的配置,利用多位存储器系统,与传统技术相比,可以执行具有更高的效率和更高的图像质量的图像显示。

[0023] 此外,本发明被应用于如下便携式设备,该便携式设备基于电池进行操作,并且利用图像获取设备来获取输入图像数据以利用图像显示装置部分显示输入图像数据。图像显示装置部分包括具有排列成矩阵的像素的显示单元、向显示单元输出门控信号的垂直驱动器、向显示单元的信号线分配并输出输入图像数据的水平驱动器、以及向显示单元、水平驱动器和垂直驱动器输出供操作基准的定时信号的定时发生器。输入图像数据是多位图像数据。像素包括存储器部分,该存储器部分被提供并且保存输入图像数据,该输入图像数据根据门控信号被选择性地输出给信号线。像素基于根据被保存在存储器部分中的输入图像数据的时分驱动来表现灰度级。

[0024] 根据本发明的配置,利用多位存储器系统,与传统技术相比,可以执行具有更高的效率和更高的图像质量的图像显示。

[0025] 此外,本发明被应用于如下图像显示方法,该方法用于基于相应的输入图像数据驱动排列成矩阵的像素,从而显示与输入图像数据相对应的图像。该方法包括图像数据记录步骤和显示步骤,图像数据记录步骤将相应的输入图像数据记录在被设置在一个像素中的用于多位的存储器部分中,显示步骤在与存储器部分中的相应位相对应的时间段内执行驱动,从而基于根据输入图像数据的时分驱动来表现灰度级。

[0026] 根据本发明的配置,利用多位存储器系统,与传统技术相比,可以执行具有更高的效率和更高的图像质量的图像显示。

[0027] 本发明可以为基于多位存储器系统的图像显示提供能够克服传统技术中的所有缺点并且允许实现与传统技术相比具有更高的效率和更高的图像质量的图像显示的电子设备、便携式设备和图像显示方法,。

附图说明

- [0028] 图 1 是示出传统图像显示器的框图。
- [0029] 图 2 是示出在图 1 的图像显示装置中的像素的配置的连接图。
- [0030] 图 3 是示出在图 2 的像素中的像素电路的配置的连接图。
- [0031] 图 4 是用于说明图 3 的配置的操作的时序图。
- [0032] 图 5 是示出图 1 的图像显示装置中的水平驱动器的框图。
- [0033] 图 6 是示出图 5 的水平驱动器中的并 - 串转换电路的框图。
- [0034] 图 7 是用于说明图 5 的水平驱动器的操作的时序图。
- [0035] 图 8 是示出图 1 的图像显示装置中的垂直驱动器的框图。
- [0036] 图 9 是示出根据本发明的第一实施例的图像显示装置的框图。
- [0037] 图 10 是示出被应用于图 9 的图像显示装置的一个像素的连接图。
- [0038] 图 11 是示出图 10 的一个像素的基本配置的连接图。
- [0039] 图 12 是用于说明图 11 的像素的操作的时序图。
- [0040] 图 13 是示出图 10 的配置的等效电路的连接图。
- [0041] 图 14 是用于说明图 12 的像素的操作的时序图。
- [0042] 图 15 是示出被应用于根据本发明的第二实施例的图像显示装置的一个像素的连接图。
- [0043] 图 16 是示出被应用于根据本发明的第三实施例的图像显示装置的一个像素的连接图。
- [0044] 图 17 是示出被应用于根据本发明的第四实施例的图像显示装置的一个像素的连接图。
- [0045] 图 18 是示出在被应用于根据本发明的第五实施例的图像显示装置的像素中的电极的平面图。
- [0046] 图 19 是示出在根据与图 18 的示例不同的示例的像素中的电极的平面图。
- [0047] 图 20 是示出在根据与图 18 和 19 的示例不同的示例的像素中的电极的平面图。
- [0048] 图 21 是示出根据本发明的第六实施例的像素电路的连接图。
- [0049] 图 22 是示出根据与图 21 的示例不同的示例的像素电路的连接图。
- [0050] 图 23 是示出根据与图 21 和 22 的示例不同的示例的像素电路的连接图。
- [0051] 图 24 是用于说明根据本发明的第七实施例的每个像素的驱动的框图。
- [0052] 图 25 是用于说明图 24 的每个像素的驱动的时序图。
- [0053] 图 26 是示出根据本发明的第八实施例的图像显示装置的框图。
- [0054] 图 27 是示出图 26 的图像显示装置中的一个像素的配置的连接图。
- [0055] 图 28 是用于说明向图 27 中所示的配置中的另一系统侧的写入的连接图。
- [0056] 图 29 是示出消隐显示的平面图。
- [0057] 图 30 是示出通过叠加进行显示的平面图。
- [0058] 图 31 是示出根据本发明的第九实施例的图像显示装置的框图。
- [0059] 图 32 是用于说明利用图 31 的图像显示装置进行的三维显示的示意图。
- [0060] 图 33 是用于说明根据本发明的第十实施例的图像显示装置的配置的时序图。

- [0061] 图 34 是示出根据本发明的第十一实施例的图像显示装置的框图。
- [0062] 图 35 是示出图 34 的图像显示装置的像素的配置的连接图。
- [0063] 图 36 是示出图 34 的图像显示装置中的水平驱动器的配置的框图。
- [0064] 图 37 是示出图 34 的图像显示装置中的垂直驱动器的配置的框图。
- [0065] 图 38 是用于说明基于图 34 的图像显示装置中的多位存储器系统的操作的时序图。
- [0066] 图 39 是用于说明在图 34 的图像显示装置中在模拟信号驱动时的操作的时序图。
- [0067] 图 40 是用于说明图 34 的图像显示装置中的操作切换的时序图。
- [0068] 图 41 是示出根据本发明的第十二实施例的图像显示装置的显示屏幕的平面图。

具体实施方式

[0069] 下面将参考附图详细描述本发明的实施例。

[0070] (1) 第一实施例的配置

[0071] 图 9 是示出根据本发明的第一实施例的图像显示装置的框图。该图像显示装置 51 利用多位存储器系统、基于例如从调谐器单元或者在显示单元 52 上未示出的外部设备输出的视频数据来显示图像。对于图 9 中所示的图像显示装置 51, 与以上结合图 1 所描述的图像显示装置 1 中的那些组件相同的组件被赋予相同的符号, 并且省略了关于它们的重复描述。

[0072] 显示单元 52 是反射型液晶显示面板或者透射型液晶显示面板, 并且通过以矩阵形式排列设有红、绿、蓝滤色器的像素而形成。图 10 示出了在该显示单元 52 中的一个像素 52A 的配置。如图 10 中所示, 在像素 52A 中, 具有大面积的一个电极 53 被设置在用于显示的部分, 并且利用该电极 53 形成了液晶单元。每个像素 52A 被设有像素电路 54, 并且通过利用该像素电路 54 对电极 53 进行驱动来表现灰度级。

[0073] 图 11 示出与利用两位来表现灰度级的情况相对应的像素电路 54 的配置示例。如图 12 中所示, 在每个像素 52A 中, 公共电压 VCOM (图 12(A)) 被施加到液晶单元 55 的公共电极, 所述公共电压 VCOM 的信号电平例如以帧为周期被切换。在像素电路 54 中, 电极 53 经由开关电路 56 被连接到与该公共电压 VCOM 同相的驱动信号 FRP (图 12(B)), 所述开关电路 56 由 NMOS 晶体管 Q51 和 PMOS 晶体管 Q52 构成, 这两个晶体管的源极和漏极被彼此连接。此外, 电极 53 经由开关电路 57 被连接到与该公共电压 VCOM 反相的驱动信号 XFRP (图 12(C)), 所述开关电路 57 由 NMOS 晶体管 Q53 和 PMOS 晶体管 Q54 构成, 这两个晶体管的源极和漏极被类似地彼此连接。

[0074] 基于这种配置, 像素电路 54 以互补的方式控制开关电路 56 和 57 的开 / 关, 从而切换液晶单元 55 的显示 / 不显示。此外, 像素电路 54 利用驱动电路 58A 和 58B、基于时分机制控制开关电路 56 和 57 的开 / 关, 驱动电路 58A 和 58B 分别用于与图像数据中的相应位相对应的显示。基于利用这些驱动电路 58A 和 58B 进行的时分驱动来表现灰度级。更具体而言, 利用这些驱动电路 58A 和 58B 对开关电路 56 和 57 进行驱动的时间被设计为与由驱动电路 58A 和 58B 处理的图像数据位相对应。这允许具有一个电极 53 的液晶单元 55 基于时分机制被驱动。

[0075] 驱动电路 58A 和 58B 被形成为具有相同的配置, 只是处理目标位和与控制相关的

信号不同。因而,下面将只描述驱动电路 58A 的配置并且省略重复的描述。驱动电路 58A 包括 CMOS 反相器 60 和 CMOS 反相器 61。CMOS 反相器 60 由栅极和漏极被彼此连接的 NMOS 晶体管 Q56 和 PMOS 晶体管 Q57 构成。CMOS 反相器 61 由栅极和漏极被类似地彼此连接的 NMOS 晶体管 Q58 和 PMOS 晶体管 Q59 构成。这些 CMOS 反相器 60 和 61 被彼此平行地设置在正极性电源线 VDD1 和负极性电源线 VSS 之间,并且以环路的形式被连接到彼此,因此形成了基于 SRAM 配置的存储器 62。

[0076] 此外,驱动电路 58A 包括由 NMOS 晶体管 Q61 形成的开关电路 64,该开关电路根据门控信号 GATE 在开/关之间切换,并将信号线 SIG 的逻辑值写入存储器 62。另外,驱动电路 58A 包括由 NMOS 晶体管 Q65 和 Q66 形成的开关电路 65 和 66,开关电路 65 和 66 根据选择信号 SEP 选择性地为存储器 62 的输出提供开关电路 56 和 57。因此,该像素电路 54 可以用图 13 中所示的等效电路来表示。

[0077] 对于每个像素电路 54,如图 12(D1) 和 (D2) 中所示,时段 T0 和 T1 的比被设置为与输入图像数据的相应位相对应的比率,在所述时段 T0 和 T1 期间,分别被提供给驱动电路 58A 和 58B 的选择信号 SEP0 和 SEP1 的信号电平被保持为高电平,从而使得驱动电路 58A 和 58B 分别受开关电路 56 和 57 的控制。因而,在图 11 的示例中,时段 T0 和 T1 的比被设置为 1 : 2。与以上利用图 2 对像素电路 4A 到 4F 的描述类似地,来自信号线 SIG 的逻辑值作为串行数据被输入到相应的驱动电路 58A 和 58B。此外,根据选择信号 SEP0 和 SEP1,图像数据的低位的逻辑值被选择性地输入到在较短的时段内受开关电路 56 和 57 的控制的驱动电路 58A,并且高位的逻辑值被选择性地输入到另一驱动电路 58B。

[0078] 基于该配置,像素电路 54 将输入图像数据记录并保存在由驱动电路 58A 和 58B 中的存储器 62 形成的存储器部分中。通过根据被保存在该存储器部分中的输入图像数据进行时分驱动,像素电路 54 利用沿时间轴方向累积的效果来表示基于两位的输入图像数据的灰度级(图 12(E))。

[0079] 基于这种灰度级表示原理,图像显示装置 51(图 10)中的像素 52A 被设有六个驱动电路 58A 到 58F,以使得可以表示基于六位的灰度级。通过选择信号 SEP0 到 SEP5 来设计利用这六个驱动电路 58A 到 58F 对开关电路 56 和 57 进行控制的时间,以使得这些时间分别对应于驱动电路 58A 到 58F 中相应的一个驱动电路要针对其进行驱动的位。

[0080] 具体而言,在图像显示装置 51(图 9)中,定时发生器 71 产生并输出公共电压 VCOM 和驱动信号 FRP 和 XFRP,如图 14 中所示(图 14(A) 到 (C))。此外,定时发生器 71 产生选择信号 SEP0 到 SEP5(图 14(D1) 到 (D6)),用于使驱动电路 58A 到 58F 中相应的一个驱动电路受开关电路 56 和 57 的控制。选择信号 SEP0 到 SEP5 被设计以使得其信号电平以一幅为周期被选择性地顺序升高,并且时段 T0 到 T5 的长度沿从最低有效位到最高有效位的方向按升序以二的幂数的方式增加。因而,在该示例中,相对于其间与最低有效位相关的选择信号 SEP0 的信号电平被保持为高电平的时段 T0,其间分别与高位相关的选择信号 SEP1 到 SEP5 的信号电平被保持为高电平的时段 T1 到 T5 被分别设计为具有两倍、四倍、八倍、十六倍和三十二倍的长度(图 14(E))。在该图像显示装置 51 中,定时发生器 71、水平驱动器 120 和 12E 等被整体形成在显示单元 52 的玻璃基片上。

[0081] (2) 第一实施例的操作

[0082] 基于上述配置,在该图像显示装置 51(图 9)中,作为串行数据而经由接口 11 输入

的图像数据 SDI 被分到奇数行和偶数行,以被输入到水平驱动器 120 和 12E,并且被分配到显示单元 52 的各个信号线 SIG(图 5),之后被转换为一位串行数据并被输出到显示单元 52 的各个信号线 SIG(图 6)。此外,在通过水平驱动器 120 和 12E 对信号线 SIG 进行驱动时,门控信号 GATE 由垂直驱动器 15 产生并被提供给显示单元 52,因此从水平驱动器 120 和 12E 输出到信号线 SIG 的图像数据被顺序地输入到相应的像素以用于显示。这允许图像显示装置 51 在显示单元 52 上基于图像数据 SDI 显示图像。

[0083] 在显示单元 52 中的每个像素 52A(图 10、11 和 13) 中,提供了其相对电极由一个大面积电极 53 形成的液晶单元 55。通过以互补的方式对开关电路 56 和 57 的开 / 关进行控制,分别与施加到液晶单元 55 的公共电极的公共电压 VCOM 同相和反相的驱动信号 FRP 和驱动信号 XFRP 之一被选择性地施加给电极 53。因而,在形成常黑模式的液晶单元 55 的情况下,通过对开关电路 56 和 57 的控制将同相驱动信号 FRP 施加到电极 53,像素 52A 可被转变为不显示状态。相反,通过将反相驱动信号 XFRP 施加到电极 53,像素 52A 可被转变为显示状态。

[0084] 在该图像显示装置 51 中,通过利用门控信号 GATE0 到 GATE5 的控制,被作为位串输出到信号线 SIG 的图像数据的逻辑值被逐位地顺序写入被设在驱动电路 58A 到 58F 中的存储器 62。开关电路 56 和 57 根据所写入的逻辑值而被控制。其间驱动电路 58A 到 58F 受到开关电路 56 和 57 的控制的时段通过选择信号 SEP0 到 SEP5 被设计为分别对应于图像数据中由驱动电路 58A 到 58F 中相应的一个驱动电路针对其进行驱动的那一位。具体而言,这些时段被设计以使得处理较高位的驱动电路 58A 到 58F 进行在通过乘以二的高次幂数而得到的较长的时段内的驱动。

[0085] 基于该配置,在该图像显示装置 51 中,输入图像数据被记录在每个像素 52A 的存储器部分中,并且通过根据被保存在该存储器部分中的输入图像数据的时分驱动来表现灰度级。

[0086] 具体而言,在每个像素 52A 中,显示状态和不显示状态的时段根据被记录在驱动电路 58A 到 58F 中的存储器 62 中的相应位的逻辑值而被切换,因此与图像数据 SDI 的位数目相对应的灰度级可以根据人眼的累积效应(integral effect)来表示。这允许图像显示装置 51 基于多位存储器系统来驱动液晶单元 55,从而表示与图像数据 SDI 的位数目相对应的灰度级。此外,图像显示装置 51 不需要为水平驱动器 120 和 12E 等提供模数转换电路等,并且从而可以利用进行了相应简化的整体配置来执行图像显示。另外,由于图像数据不必被逐帧地写入等的优点,可以降低功耗。

[0087] 对于利用这种多位存储器系统的图像显示,在该图像显示装置 51 中,一个像素 52A 被设有一个电极 53,并且通过基于时分机制来切换对该电极 53 的驱动,以表现灰度级。与以上结合图 1 所描述的基于面积比灰度级系统的双位存储器系统不同,这一特征可以消除存在于子像素之间的对显示毫无贡献的无用区域,并且因而可以相应地防止一个像素的透射率和反射率的降低,这允许进行高效的图像显示。

[0088] 此外,因为一个像素 52A 可以利用一个电极 53 来形成,所以可以防止在面积比灰度级系统中所存在的中心位置随灰度级的变化,这可以避免固定图案的出现。另外,还可以避免由于具有最小面积的子像素的处理准确度而引起的对灰度级的分辨率和数目的限制。此外,与多位存储器系统不同,不必为每一位布置与在同相和反相驱动信号之间进行切换

相关的开关电路,而为每一位布置用于向开关电路 56 和 57 选择性地输出被分配给相应位的存储器 62 的输出的开关电路就足够了。因此,半导体元件的数目可以被相应地减少,并且从而整个配置可以被简化。因此,还可以避免由于半导体元件的数目引起的对灰度级的分辨率和数目的限制。具体而言,对于每一位而言,可以省去四个晶体管 Q6 到 Q9(图 3)。作为代替,用作开关电路 56 和 57 的四个晶体管 Q51 到 Q54 被提供给整个像素电路,并且两个晶体管 Q65 和 Q66 被提供给每一位。因此,在根据该实施例的基于六位的灰度级表示中,晶体管的数目可被减少到 46 个,而基于面积比灰度级系统的多位存储器系统则需要 54 个晶体管。

[0089] 因而,与传统技术相比,可以执行具有更高效率和更高图像质量的图像显示。

[0090] 上述特征等价于以下事实:根据该实施例的图像显示装置 51 通过对被施加给液晶单元的驱动信号的脉宽的控制来表现灰度级。就这种灰度级表示方法而言,传统上已知有一种基于针对 STN(super twisted nematic,超扭曲向列型)液晶的脉宽调制系统的灰度级表示方法。然而,在这种针对 STN 液晶的脉宽调制系统中,显示单元是基于模拟系统而被驱动的。相比之下,根据本实施例的驱动系统是多位存储器系统。因而,这两种系统从根本上不同于彼此。

[0091] (3) 第一实施例的有益效果

[0092] 根据上述配置,输入图像数据被记录在每个像素的存储器部分中,并且灰度级是通过根据被保存在存储器部分中的输入图像数据的时分驱动来表示的。利用该特征,在利用多位存储器系统的图像显示中,与传统技术相比,可以以更高的效率和更高的图像质量来显示图像。

[0093] 更具体而言,每个像素被设有多个一位存储器,这些存储器分别获取并在其中记录输入图像数据中的相应位的逻辑值。此外,对于与输入图像数据中被多个存储器中相应的一个存储器处理的位的位置相对应的时段,记录在多个存储器中的所述相应的一个存储器中的数据被选择性地输出到开关电路,以使得被施加到像素的电极的信号根据该开关电路的输出信号而被切换。与传统技术相比,该特征允许以简化的配置显示具有更高图像质量的图像。

[0094] 此外,输入图像数据作为基于位串的串行数据从水平驱动器被输出到信号线,并且该输入图像数据的每个位的逻辑值被记录在存储器中并且用于每个像素中的显示。该特征可以减少信号线的数目并且从而可以简化显示单元的配置。

[0095] (4) 第二实施例

[0096] 图 15 是用于基于与图 10 的对比来示出在被应用于根据本发明的第二实施例的图像显示装置的显示单元中的一个像素的连接图。在根据该实施例的图像显示装置中,通过组合透射电极和反射电极来形成与该像素 82A 相关的电极 83。根据该实施例的图像显示装置被形成为具有与第一实施例的图像显示装置 51 的配置相同的配置,只是像素配置不同。

[0097] 根据该实施例,同样当液晶单元的电极是通过组合透射电极和反射电极来形成的时,可以得到与第一实施例相同的有益效果。

[0098] (5) 第三实施例

[0099] 图 16 是用于基于与图 10 的对比来示出在被应用于根据本发明的第三实施例的图像显示装置的显示单元中的一个像素的连接图。在该第三实施例中,基于与面积比灰度级

方法的组合来表现灰度级。因此,在该实施例中,液晶单元的电极由多个子电极构成。此外,对于输入图像数据的各个位,通过将用于显示的子电极的面积与驱动时段的长度相乘而得到的值被设计为具有分别与相应位的位置相对应的二的幂数的比例关系。

[0100] 具体而言,像素 92A 被形成为包括三个子电极 93A、93B 和 93C:该子电极的数目小于图像数据的位的数目。这三个子电极 93A、93B 和 93C 的面积被设计为具有 2 的幂数的关系:该面积比被设置为 1 : 2 : 4。

[0101] 子电极 93A、93B 和 93C 被分别设置有像素电路 54A、54B 和 54C,每个电路处理两位。对于像素电路 54A、54B 和 54C 中的每一个,其间驱动电路 58A 和 58B 分别受开关电路 56 和 57 的控制的时段的长度被设计为具有 1 : 8 的比例关系,并且选择信号 EP0 和 EP1 从定时发生器被提供以匹配该时段设计。

[0102] 从输入图像数据的最低有效位开始的三位按照从具有最小面积子电极 93A 到具有大面积子电极 93B 和 93C 的顺序被顺序地分配给子电极。此外,后续的高三位以相同的顺序被顺序地分配给子电极。除了这些配置是不同的以外,根据该实施例的图像显示装置被形成为具有与根据上述实施例的图像显示器相同的配置。

[0103] 根据本实施例,通过基于与面积比灰度级方法的组合来表现灰度级,可以减少选择信号 SEP 的类型的数目。这简化了互连并且相应地提高了布线效率,并且可以得到与第一实施例相同的有益效果。此外,与面积比灰度级系统的组合可以提高像素设计中的灵活性。

[0104] (6) 第四实施例

[0105] 图 17 是用于基于与图 16 的对比来示出在被应用于根据本发明的第四实施例的图像显示装置的显示单元中的一个像素的连接图。在根据该实施例的图像显示装置中,与该像素 102A 相关的子电极 103A、103B 和 103C 均通过组合透射电极和反射电极来形成。根据该实施例的图像显示装置被形成为具有与上述实施例的图像显示装置的配置相同的配置,只是像素配置不同。

[0106] 根据该实施例,同样当液晶单元的电极是通过组合透射电极和反射电极来形成的时,可以得到与第三实施例相同的有益效果。

[0107] (7) 第五实施例

[0108] 图 18 到图 20 是示出根据不同于第三和第四实施例的其他实施例的基于与面积比灰度级方法的组合的灰度级表示方法的平面图。在基于与面积比灰度级方法的组合的灰度级表示中,对于输入图像数据的各个位,通过将用于显示的子电极的面积与驱动时段的长度相乘而得到的值被设计为具有分别与相应位的位置相对应的 2 的幂的关系。在面积和长度之间将可存在各种组合。在图 18 的示例中,子电极面积的比被设置为 1 : 4 : 16,并且驱动时段长度的比被设置为 1 : 2。在图 19 的示例中,子电极面积的比被设置为 1 : 8,并且驱动时段长度的比被设置为 1 : 2 : 4。在图 20 的示例中,子电极面积的比被设置为 1 : 2,并且驱动时段长度的比被设置为 1 : 4 : 8。除了这些配置是不同的以外,根据该实施例的图像显示装置被形成为具有与根据上述实施例的图像显示器的那些配置相同的配置。

[0109] 此外,当子电极面积的比和驱动时段长度的比被进行各种改变时,可以得到与第三和第四实施例的那些有益效果相同的有益效果。

[0110] (8) 第六实施例

[0111] 图 21 到图 23 是用于基于与图 13 的对比来示出用于液晶单元的其他驱动电路的配置的连接图。为了对液晶单元进行时分驱动,可以应用各种配置中的任一种。在图 21 的示例,开关电路 56 是通过利用反相器 110 对用于开关电路 57 的驱动信号进行反相而被驱动的。此外,来自驱动电路 118A 和 118B 的输出在一个通道上被收集,并且开关电路 65 被省略。在图 22 的示例中,开关电路 57 是通过利用反相器 120 对用于开关电路 56 的驱动信号进行反相而被驱动的。此外,来自驱动电路 128A 和 128B 的输出在一个通道上被收集,并且开关电路 66 被省略。在图 23 的示例中,图 22 中的开关电路 56 和 57 和反相器 120 被异或电路 131 代替,并且在像素电路中从驱动信号 FRP 产生驱动信号 XFRP。除了这些配置是不同的以外,根据该实施例的图像显示装置被形成为具有与根据上述实施例的图像显示装置的那些配置相同的配置。

[0112] 此外,当像该实施例一样,各种配置中的任一种被应用于用于液晶单元的驱动电路时,可以得到与上述实施例的那些有益效果相同的有益效果。

[0113] (9) 第七实施例

[0114] 图 24 是示出被应用于根据本发明的第七实施例的图像显示装置的显示单元的配置的平面图。根据本实施例的图像显示装置被形成为具有与上述实施例的那些配置相同的配置,只有与该显示单元 142 相关的配置是不同的。

[0115] 在该实施例中,用于对液晶单元的时分驱动进行控制的选择信号 SEP0 到 SEPN(SEP00 到 SEP0N、SEP01 到 SEP0N1、SEP02 到 SEP0N2、...) 被设计以使得在相邻行之间这些选择信号的相位是不同的。就用于逐行改变相位的方法而言,选择信号 SEP0 到 SEPN 的极性可以逐行地被反相。或者,如图 25 中所示,选择信号 SEP0 到 SEPN 的相位可以逐行地被顺序偏移固定的相位。又或者,这些方案可以彼此组合。此外,在同一行上,这些选择信号 SEP0 到 SEPN 的相位可以被使得在相邻帧之间是不同的。

[0116] 通过像本实施例一样以一种方式设计用于对液晶单元的时分驱动进行控制的选择信号,以使得选择信号的相位在相邻行之间是不相同的,可以防止闪烁,并且可以得到与上述实施例的那些有益效果相同的有益效果。

[0117] (10) 第八实施例

[0118] 图 26 是用于基于与图 9 的对比来示出根据本发明的第八实施例的图像显示装置的框图。该图像显示装置 181 是诸如蜂窝电话、电子静态照相机或摄像机之类的便携式设备。图像显示装置 181 在控制器 184 的控制下切换显示单元 182 的显示,所述控制器 184 通过响应于用户的操作执行被记录在未示出的存储器中的程序来控制整个操作。

[0119] 如图 27 中所示,显示单元 182 被设有第一系统的驱动电路组 186A 和第二系统的驱动电路组 186B。驱动电路组 186A 包括记录被输出到信号线 SIG 的图像数据并驱动开关电路 56 和 57 的驱动电路 58AA、58AB、...。驱动电路组 186B 包括类似地记录图像数据并驱动开关电路 56 和 57 的驱动电路 58BA、58BB、...。开关电路 56 和 57 受来自这些双系统驱动电路 58AA、58AB、...、58BA、58BB、... 的输出的控制。

[0120] 与该配置相匹配,定时发生器 183(图 26)在控制器 184 的控制下选择性地输出与这些双系统驱动电路 58AA、58AB、...、58BA、58BB、... 相对应的双系统选择信号 SEP0A 到 SEP5A 和 SEP0B 到 SEP5B。这允许控制开关电路 56 和 57 的驱动电路在这些双系统驱动电

路 58AA、58AB、...、58BA、58BB、... 之间切换。

[0121] 具体而言,如果用户发出要显示由成像结果等产生的运动图像的指令,如图 27 中所示,则选择信号 SEP0A 到 SEP5A 和 SEP0B 到 SEP5B 被输出,以使得开关电路 56 和 57 受与第一系统有关的驱动电路 58AA、58AB、... 的控制。如果用户发出要显示电子邮件等的指令,如与图 27 形成对比的图 28 中所示,选择信号 SEP0A 到 SEP5A 和 SEP0B 到 SEP5B 被输出,以使得开关电路 56 和 57 受与第二系统有关的驱动电路 58BA、58BB、... 的控制。

[0122] 接口 (I/F) 185 在控制器 184 的控制下、根据控制器 184 所产生的视频数据 SDI 和图像数据 DV、基于时分机制输出与这些双系统驱动电路组 186A 和 186B 相关的图像数据 DATAA 和 DATAB。此外,垂直驱动器 186 在控制器 184 的类似控制下输出与图像数据 DATAA 和 DATAB 的输出相对应的相应系统的门控信号 GATEA 和 GATEB。

[0123] 例如在通过对各个单元的操作的监视而检测到问题时,控制器 184 产生用于显示警告用户所检测到的问题的符号、消息等的图像数据 DV。此外,在定时发生器 183 的控制下,该图像数据 DV (DATAA) 被存储在双系统驱动电路组 186A 和 186B 的一个系统中,如图 29 中所示。另外,产生由于对该图像数据 DV 的灰度级进行反相所得到的图像数据 DV,并且通过灰度级反相所得到的该图像数据 DV (DATAB) 被存储在另一系统中。在图像数据被这样存储在相应的系统之后,选择信号 SEPA 和 SEPB 被以这样的方式输出,以在定时发生器 183 的控制下以多个帧为周期地被切换。由于该操作,利用双系统驱动电路的图像显示以多个帧为周期被切换,从而通过消隐来显示这种警报指示。

[0124] 此外,参考图 30,例如如果剩余电池功率变低或者如果记录介质的空余空间变小,则当基于视频数据 SDI 的图像被这两个系统之一显示时,用于显示警告用户这些情形的符号、消息等的图像数据 DV 被产生,并且该图像数据 DV 被存储在剩下的一个系统中。该图像数据 DV 的存储例如可以在一个或多个垂直消隐时段中被执行。或者,可以仅在一个帧的时段内停止视频数据 SDI 的写入,并且在该时段内执行存储。

[0125] 在这种情况下,在这样将图像数据 DV 存储在剩下的一个系统之后,控制器 184 以帧为周期在这两个系统之间切换显示,从而以叠加的方式在运动图像上显示与该警报有关的字符、符号等。

[0126] 根据该实施例,每个像素被设有用于在其中记录图像数据的存储器部分的两个系统以及用于基于根据该存储器部分的记录的时分机制来驱动液晶单元的驱动器。利用该特征,通过利用两个系统来切换显示并且确保多种功能,可以得到与上述实施例的有益效果相同的有益效果。

[0127] (11) 第九实施例

[0128] 图 31 是用于基于与图 26 的对比来示出根据本发明的第九实施例的图像显示装置的框图。该图像显示装置 191 例如是监视器装置,并且视频数据 SDI 被输入到其中。在该实施例中,视频数据 SDI 被用于三维显示,并且由一系列以帧为周期的针对右眼的图像数据和针对左眼的图像数据的交替切换而形成。该图像显示装置 191 被形成为具有与根据第八实施例的上述图像显示装置 181 的配置相同的配置,只有与该视频数据 SDI 有关的配置是不同的。图像显示装置 191 以帧为周期交替地将用于三维显示的视频数据 SDI 的右眼图像数据和左眼图像数据存储在被设置在显示单元 182 中的双系统驱动电路组 186A 和 186B 中。此外,图像显示装置 191 利用显示单元 182 显示基于以帧为周期被交替地记录在这些

双系统驱动电路组 186A 和 186B 中的图像数据的图像。

[0129] 该图像显示装置 191 通过与显示的切换相关的控制器 194 来控制视差生成机构 196 的操作。因而,如图 32 中所示,图像显示装置 191 产生针对右眼的显示图像 182R 和针对左眼的显示图像 182L 之间的视差,并基于视频数据 SDI 为观看者提高针对右眼的图像和针对左眼的图像。就这种视差生成机构 196 而言,诸如采用光偏转的机构之类的各种机构都可以使用。

[0130] 根据该实施例,用于在其中记录图像数据的存储器部分的两个系统和用于基于根据该存储器部分的记录的时分机制驱动液晶单元的驱动器提供并被用于三维显示。利用该特征,可以得到与上述实施例的有益效果相同的有益效果。

[0131] (12) 第十实施例

[0132] 在上述实施例中,每个液晶单元的时分驱动是以帧为周期来执行的。然而,该驱动周期也可以被设置为多个帧。如果每个液晶单元是基于以多个帧为周期的时分机制而被驱动的,则会产生向各个信号线 SIG 输出图像数据的时间容限。基于该特征,本实施例通过有效地利用该时间容限,可利用少量的驱动电路来表示大量的灰度级。

[0133] 在根据该实施例的图像显示装置中,显示单元中的像素具有图 11 中所示的配置,用于处理基于两位的灰度级,并且该图像显示装置基于四位来表现灰度级。该实施例的图像显示装置被形成为具有与根据第一实施例的上述图像显示装置的配置相同的配置,只有显示单元和与该显示单元相关的配置是不同的。因此,将基于图 9 的配置来描述该图像显示装置的配置。

[0134] 如图 33 中所示,在该实施例中,在连续的三帧的起始帧中,水平驱动器 120 和 12E 向信号线 SIG 输出四位图像数据的后面两位,作为位串;最低有效位 B0 和比最低有效位 B0 高两位的位 B2。在后续的两个帧中,水平驱动器 120 和 12E 将余下的位 B1 和 B3 作为位串输出到信号线 SIG(图 33(A))。

[0135] 定时发生器 71 以这样的方式输出选择信号 SEP0 和 SEP1 以将起始帧的时段分成长度比为 1 : 4 的时段并类似地将后面两帧的时段分成长度比为 1 : 4 的时段(图 33(B) 和 33(C))。在该实施例中,通过重复在起始帧中输出的选择信号,后面两帧的时段被分成长度比为 1 : 4 的时段。

[0136] 显示单元 52 分别在驱动电路 58A 和 58B 中获取在起始帧中被输出到信号线 SIG 的输入图像数据的位 B0 和 B2,并将所获取的数据用于对开关电路 56 和 57 的驱动。此外,在后面两帧的时段内,显示单元 52 分别在驱动电路 58A 和 58B 中获取被输出到信号线 SIG 的输入图像数据的位 B1 和 B3,并且将所获取的数据用于对开关电路 56 和 57 的驱动。

[0137] 因而,在该实施例中,通过在连续的三帧中重复该时分驱动,分别与位 B0 到 B3 相对应的用于显示的时段被设计为具有 1 : 2 : 4 : 8 的长度比例关系,从而显示所期望的图像。

[0138] 通过像该实施例这样基于在多个帧中的重复驱动来根据输入图像数据执行时分驱动,可以进一步简化整个配置。

[0139] (13) 第十一实施例

[0140] 图 34 是用于基于与图 9 的对比来示出根据本发明的第十一实施例的图像显示装置的框图。该图像显示装置 201 被应用于基于电池进行操作的便携式设备,例如蜂窝电话。

在要求高灰度级时,该图像显示装置 201 通过基于模拟信号的驱动来在显示单元 202 上显示图像。相比之下,在不需要高灰度级的情况下,例如用于电子邮件的文本显示的情况,以及在始终涉及功耗的显示的情况下,例如待机屏幕的显示,图像显示装置 201 利用其中位数较小的多位存储器系统来在显示单元 202 上显示图像。为此目的,在该图像显示装置 201 中,显示单元 202 等被设计为与驱动系统的切换相匹配。对于该实施例,与上述实施例中的组件相同的组件被赋予了相同的符号或标号,并且省略了重复的描述。

[0141] 图 35 是示出该显示单元 202 中的一个像素的连接图。除了以上结合图 11 所描述的基于两位的多位存储器系统的配置以外,该像素 202A 还被提供了用于基于模拟信号进行驱动的配置。具体而言,在该像素 202A 中,用于两位的像素电路 54A 的开关电路 56 和 57 的输出被经由由 NMOS 晶体管 Q200 形成的用于切换到数字驱动的开关电路 203 输出到液晶单元 55。

[0142] 该液晶单元 55 被设置有保持电容 CS 1,并且经由由 NMOS 晶体管 Q201 形成的开关电路 204 被连接到信号线 SIG,开关电路 204 根据用于切换到模拟驱动的门控信号 AGATE 在开/关之间被切换。基于该配置,在该像素 202A 中,用于切换到模拟驱动的开关电路 204 和用于切换到数字驱动的开关电路 203 被分别设置为关状态和开状态,从而通过基于多位存储器系统的时分驱动来驱动液晶单元 55。相比之下,用于切换到模拟驱动的开关电路 204 和用于切换到数字驱动的开关电路 203 被分别设置为开状态和关状态,从而针对与被输出到信号线 SIG 的驱动信号的信号电平相对应的灰度级来驱动液晶单元 55。

[0143] 在显示单元 202 中,水平驱动器 2060 和 206E 分别向奇数行和偶数行上的信号线 SIG 选择性地输出与模拟信号驱动相关的驱动信号和输入图像数据。具体而言,如图 36 中所示,在水平驱动器 2060 和 206E 中,在水平扫描时段开始的定时处上升的定时信号 HST 沿行方向被移位寄存器 (SR) 21A、21B、... 顺序地传送,并且图像数据 DATA 根据从相应的移位寄存器 21A、21B、... 输出的定时信号由采样锁存器 (SL) 22A、22B、... 锁存。利用该操作,图像数据 DATA 被分配到相应的信号线 SIG。

[0144] 此外,这些采样锁存器 22A、22B、... 的锁存结果被第二锁存器 23A、23B、... 锁存并输出,从而使被分配给各个信号线 SIG 的图像数据的定时彼此匹配。并-串转换电路 (PS) 210A、210B、... 根据从定时发生器 205 输出的定时信号 SERI 选择性地获取从第二锁存器 23A、23B、... 输出的六位图像数据的低二位,并将所获取的数据转换成串行数据。

[0145] 另外,水平驱动器 2060 和 206E 利用数模转换电路 (DAC) 211A、211B、... 对从第二锁存器 23A、23B、... 输出的六位图像数据进行数模转换处理,从而输出与模拟信号驱动相关的驱动信号。

[0146] 水平驱动器 2060 和 206E 经由开关电路 213A 和 214A、213B 和 214B、... 向信号线 SIG 选择性地输出来自并-串转换电路 210A、210B、... 的数据和由数模转换电路 211A、211B、... 输出的与模拟信号驱动相关的驱动信号,所述开关电路根据从定时发生器 205 输出的选择信号 SEL 和 XSEL 以互补的方式在开/关之间被切换。

[0147] 如图 37 中所示,在垂直驱动器 207 中,其信号电平与垂直同步信号同步上升的定时信号 VST 在垂直方向上通过移位寄存器 (SR) 41A、41B、... 被传送。在垂直驱动器 207 中,基于来自移位寄存器 41A、41B、... 的输出信号,从定时发生器 205 输出的选择信号 AENB、DENB0 和 DENB1 分别通过 AND 电路 211A 到 211C 被选通。选择信号 AENB 是用于模拟信号驱

动的信号,并且选择信号 DENB0 和 DENB1 是在基于多位存储器系统的驱动中分别用于发出写入低位和写入高位的指令的信号。由于该操作,用于模拟信号驱动的门控信号 AGATE 和用于在基于多位存储器系统的驱动中选择相应位的门控信号 DGATE0 和 DGATE1 被产生,从而门控信号 AGATE、DGATE0 和 DGATE1 分别经由缓冲电路 212A 到 212C 被输出到显示单元 202。

[0148] 基于上述配置,在该图像显示装置 201 中,如图 38 中所示,在选择信号 SEL(图 38(A))的电平被设为高电平的情况下,由第二锁存器 23A、23B、... 锁存的图像数据的两位 Lout0 和 Lout1 与定时信号 SERI0 和 SERI1(图 38(B) 和 (C)) 同步地被交替输出到信号线 SIG(图 38(D))。在垂直驱动器 207 中,分别用于给出写入低位和高位的指令的选择信号 DENB0 和 DENB1(图 38(F) 和 (G)) 基于从移位寄存器 41A 输出的定时信号 VST(图 38(E)) 被选通,因此门控信号 DGATE0 和 DGATE1(图 38(H) 和 (L)) 从垂直驱动器 207 被输出。根据门控信号 DGATE0 和 DGATE1,被输出到信号线 SIG 的图像数据的相应位被分别记录在驱动电路 58A 和 58B 中,使得液晶单元 55 基于该记录而被驱动。

[0149] 另一方面,如图 39 中所示,在选择信号 SEL(图 39(A))的电平被设为低电平的情况下,数模转换电路 211A、211B、... 的驱动信号被输出到信号线 SIG(图 39(B))。此外,用于选择模拟信号驱动的选择信号 AENB(图 39(D)) 通过从移位寄存器 41A 输出的定时信号 VST(图 39(C)) 被选通,使得门控信号 AGATE(图 39(E)) 被输出。根据门控信号 AGATE,液晶单元 55 通过被输出到信号线 SIG 的驱动信号被驱动。

[0150] 图 40 是基于与图 38 和 39 的对比来示出在定时 t1 处驱动从基于多位存储器系统的驱动被切换为模拟信号驱动的情况的时序图。

[0151] 针对上述配置,定时发生器 205 产生对于水平驱动器 2060 和 206E、垂直驱动器 207 和显示单元 202 的操作所必需的各种定时信号,并且在控制器 208 的控制下将这些信号输出到相应的单元。

[0152] 控制器 208 是通过响应于用户的操作、执行被记录在未示出的存储器中的程序来控制整个操作的控制设备。在用户发出获取成像结果的指令时,控制器 208 控制未示出的成像单元的操作以获取成像结果。控制器 208 将基于该成像结果的运动图像和静态图像的视频数据 SDI 输入到接口 11,并控制定时发生器 205 的操作以使得其可以操作于模拟信号驱动。此外,控制器 208 将该成像结果记录并保存在未示出的存储器中。在用户发出显示被记录并保存的图像结果的指令时,控制器 208 以类似的方式将该成像结果显示在显示单元 202 上。基于该配置,当要求进行高灰度级的显示时,控制器 208 以某种方式来控制整个操作,以使得将通过模拟信号驱动来在显示单元 22 上显示图像。

[0153] 相比之下,针对待机屏幕和电子邮件的显示,控制器 208 切换定时发生器 205 的操作,以使得可以利用多位存储器系统来执行显示,从而减少功耗。

[0154] 根据该实施例,通过分开地提供用于模拟信号驱动和切换显示的配置,可以在减少功耗的同时执行具有高图像质量的图像显示。

[0155] (14) 第十二实施例

[0156] 图 41 是示出根据本发明的第十二实施例的图像显示装置的显示屏幕的平面图。根据本实施例的图像显示装置被应用于蜂窝电话。在该实施例中,在关于第十一实施例所描述的图像显示装置 201 的配置中,通过利用控制器 208 对定时发生器 205 的控制,显示屏

幕被分成沿垂直方向排列的两个区域ARA和ARB,并且在屏幕上方的区域ARA被定义为部分显示区域。

[0157] 部分显示区域是用于显示被要求不断地通知该设备的状态的信息的显示区域。例如,关于剩余电池功率、电场强度等的信息被显示在该区域上。

[0158] 在该实施例中,定时发生器205的操作被控制器208设计,以使得在该部分显示区域ARA上的显示将通过上述多位存储器系统来执行。此外,只有当需要更新正在被显示的信息时,控制器208才更新记录在驱动电路中的与该多位存储器系统相关的图像数据,从而相应地减少了功耗。

[0159] 相比之下,在另一区域ARB上,图像显示是通过模拟信号驱动来执行的。

[0160] 根据该实施例,通过在显示屏幕的部分区域上执行基于多位存储器系统的图像显示而在其余区域上执行基于模拟信号驱动的图像显示,减少了功耗。因此,可以得到与第十一实施例的那些有益效果相同的有益效果。在这种情况下,与基于区域来切换显示系统相匹配地,显示单元可以具有分别只用于相应的那个区域的配置。

[0161] (15) 其他实施例

[0162] 在上述实施例中,利用多位存储器系统来显示基于两位或六位的输入图像数据。然而,本发明不局限于此,而是也可以被广泛地应用于显示基于各种位数目的图像数据。

[0163] 此外,在上述实施例中,每个驱动电路被设有具有SRAM配置的存储器。然而,本发明不局限于此,而是可以广泛地采用诸如DRAM存储器之类的各种配置。

[0164] 另外,在上述实施例中,基于均由六位构成的红、绿、蓝色的数据的输入图像数据被输入进行图像显示。然而,本发明并不局限于此,而是也可以被广泛地应用于显示基于四种或更多种色彩数据的彩色图像等。

[0165] 在上述实施例中,本发明被应用于通过在玻璃基片上制作显示单元等而得到的液晶显示器。然而,本发明并不局限于此,而是可以被广泛地应用于诸如EL(电致发光)显示器之类的各种显示器。

[0166] 工业应用

[0167] 本发明可以被应用于例如基于多位存储器系统的液晶显示器。

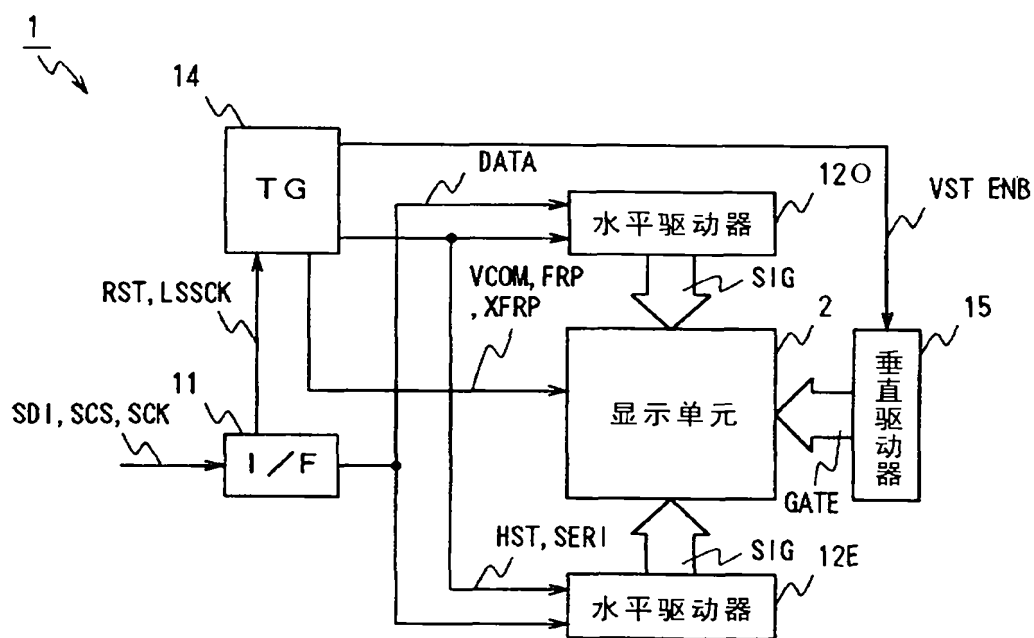


图1

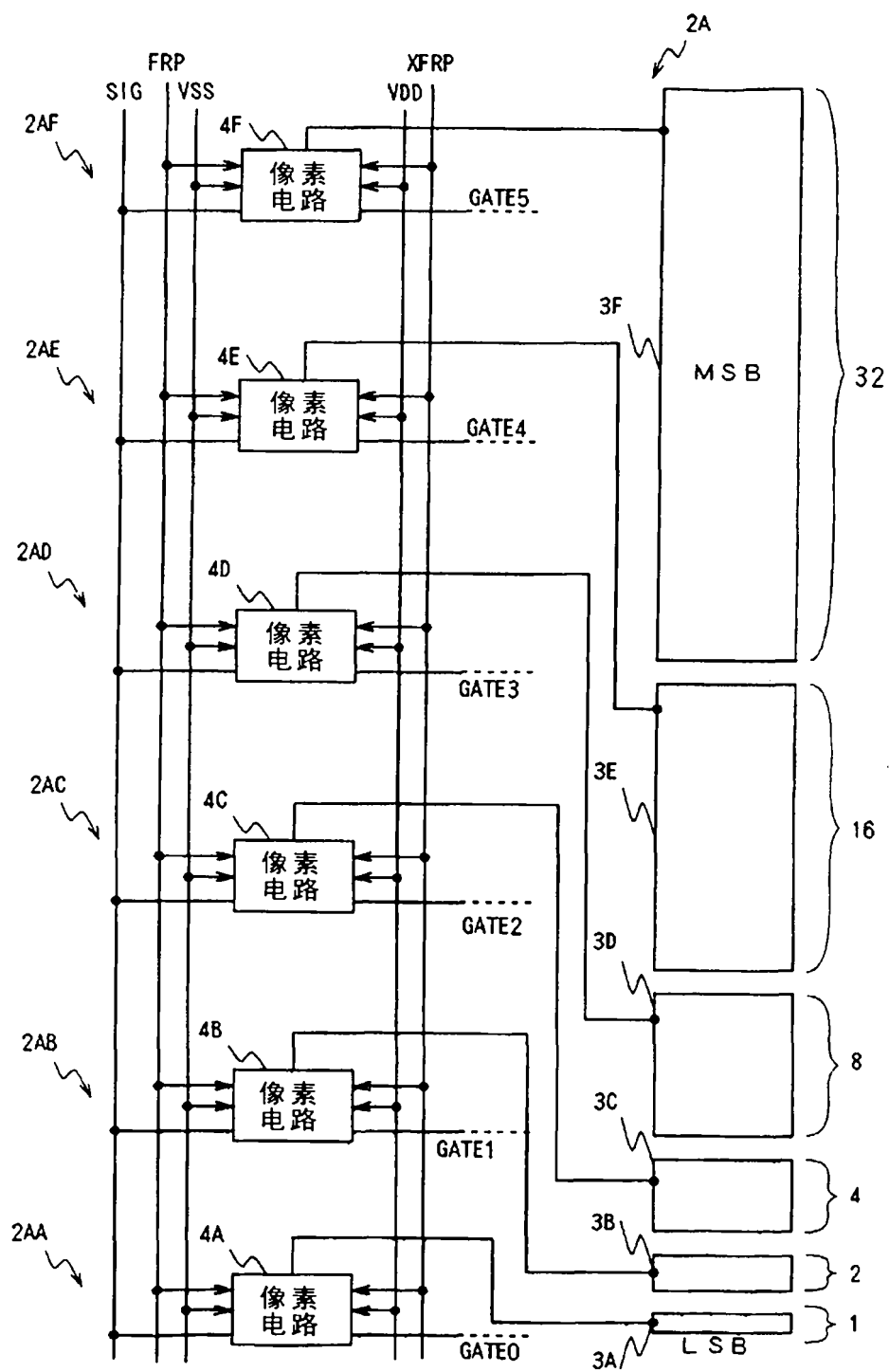


图 2

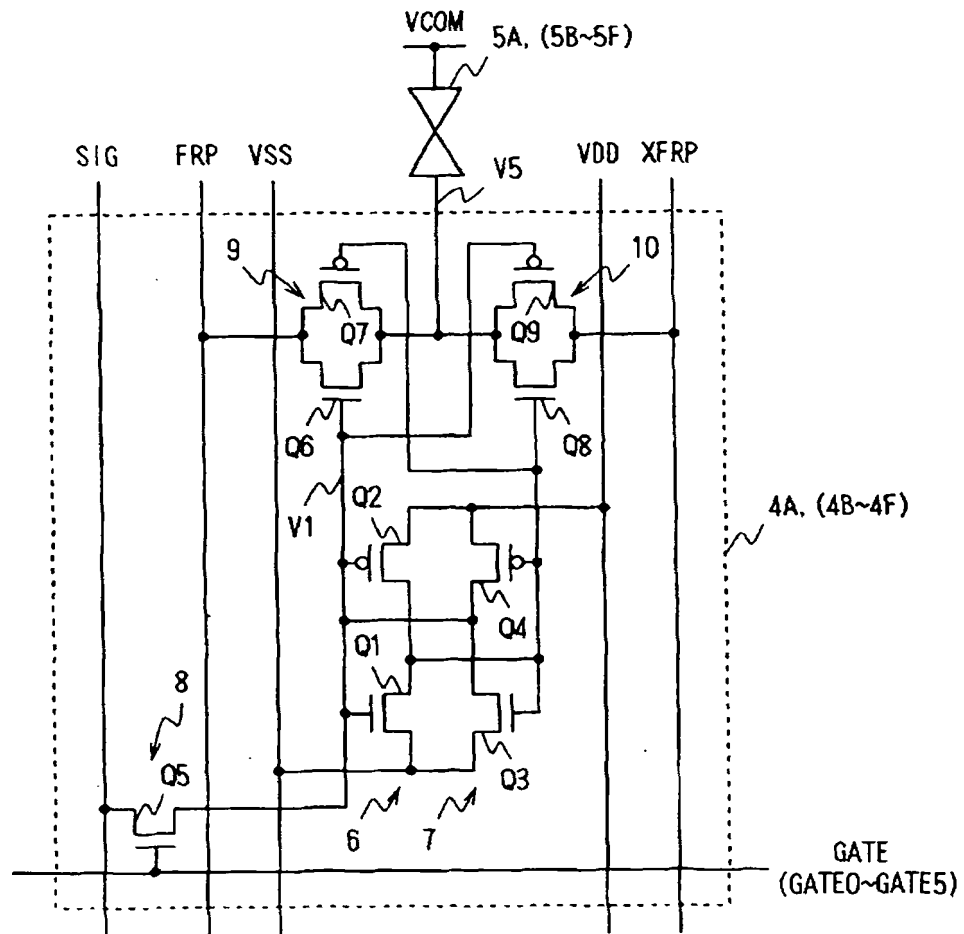


图3

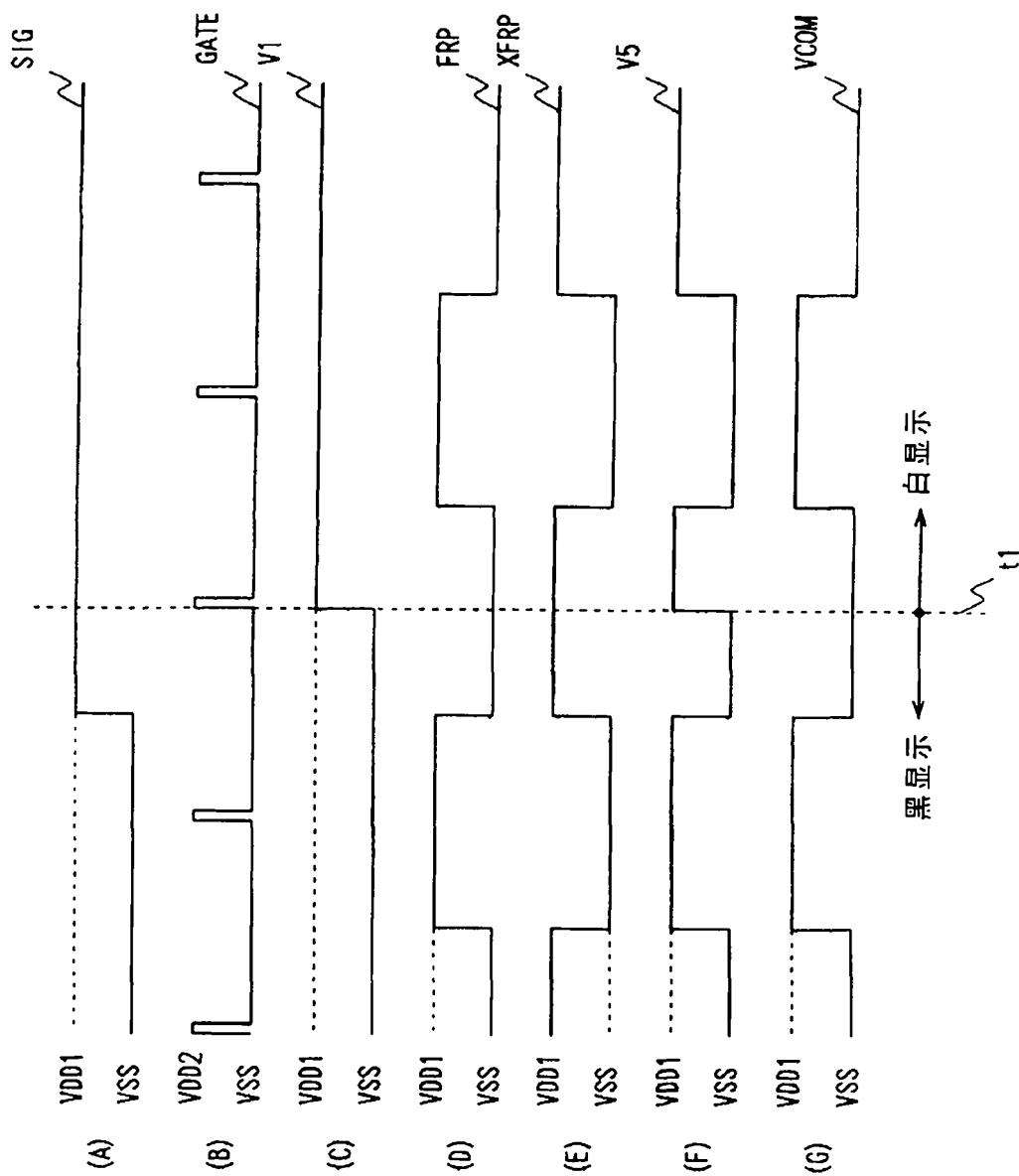


图4

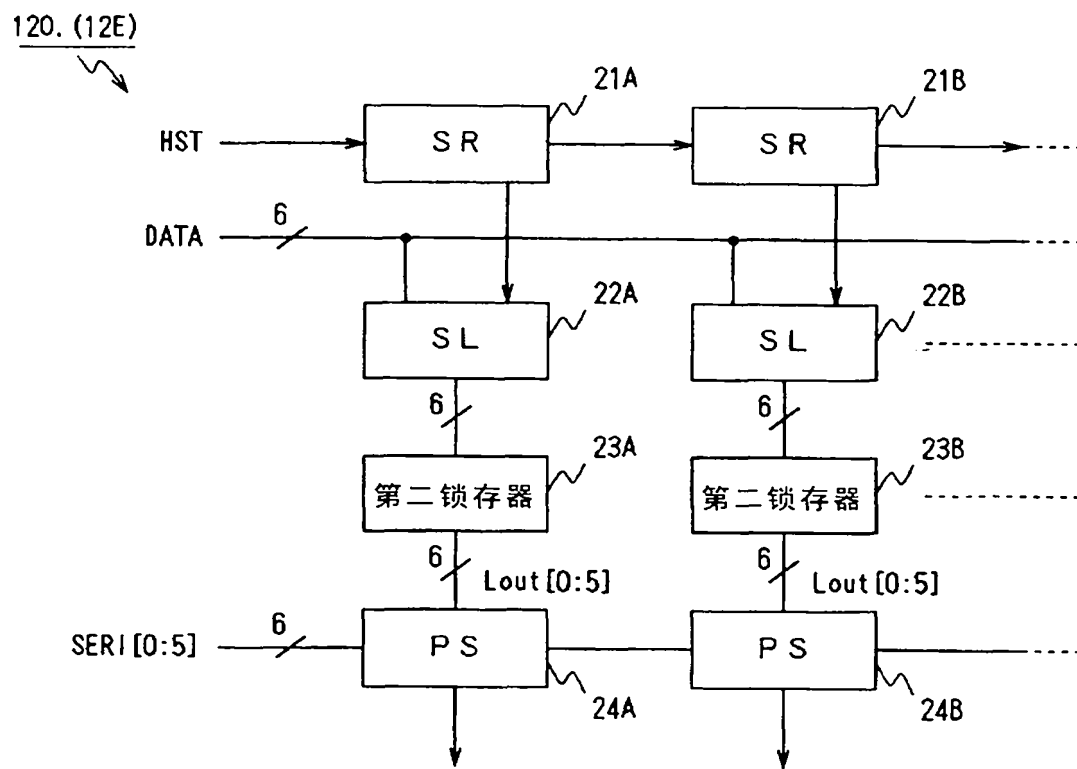


图5

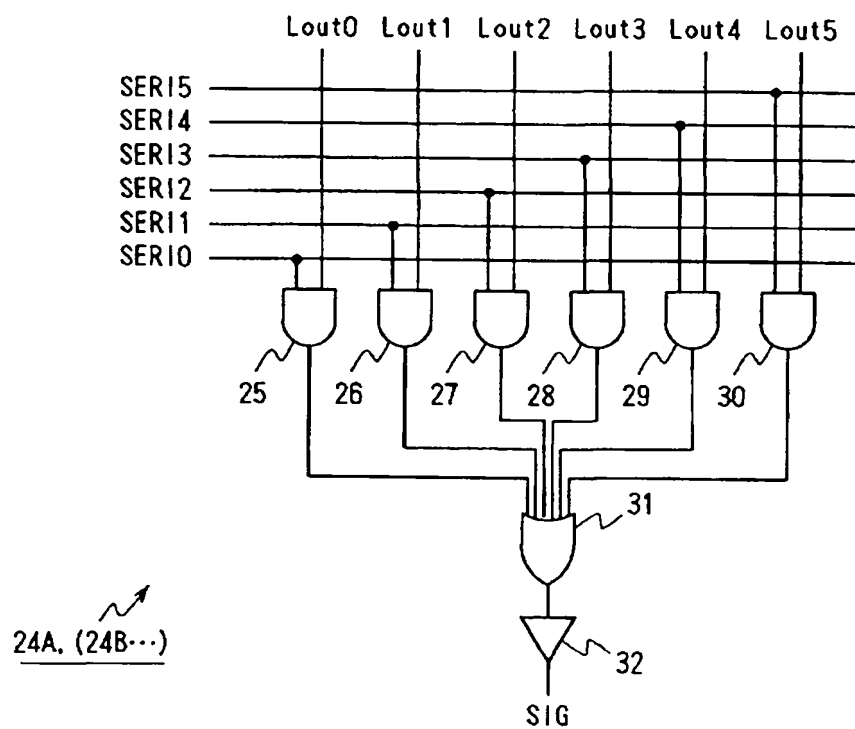


图6

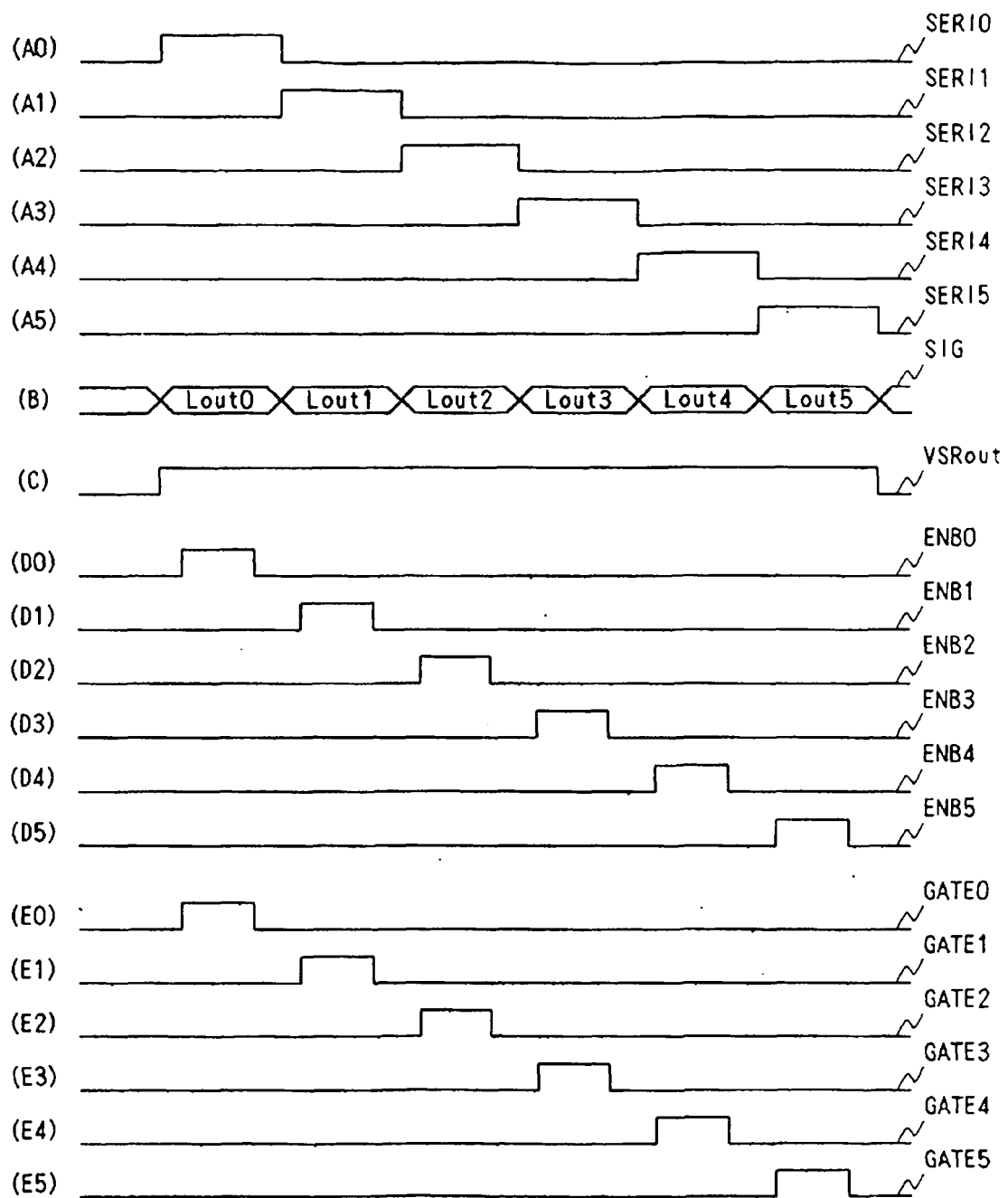


图 7

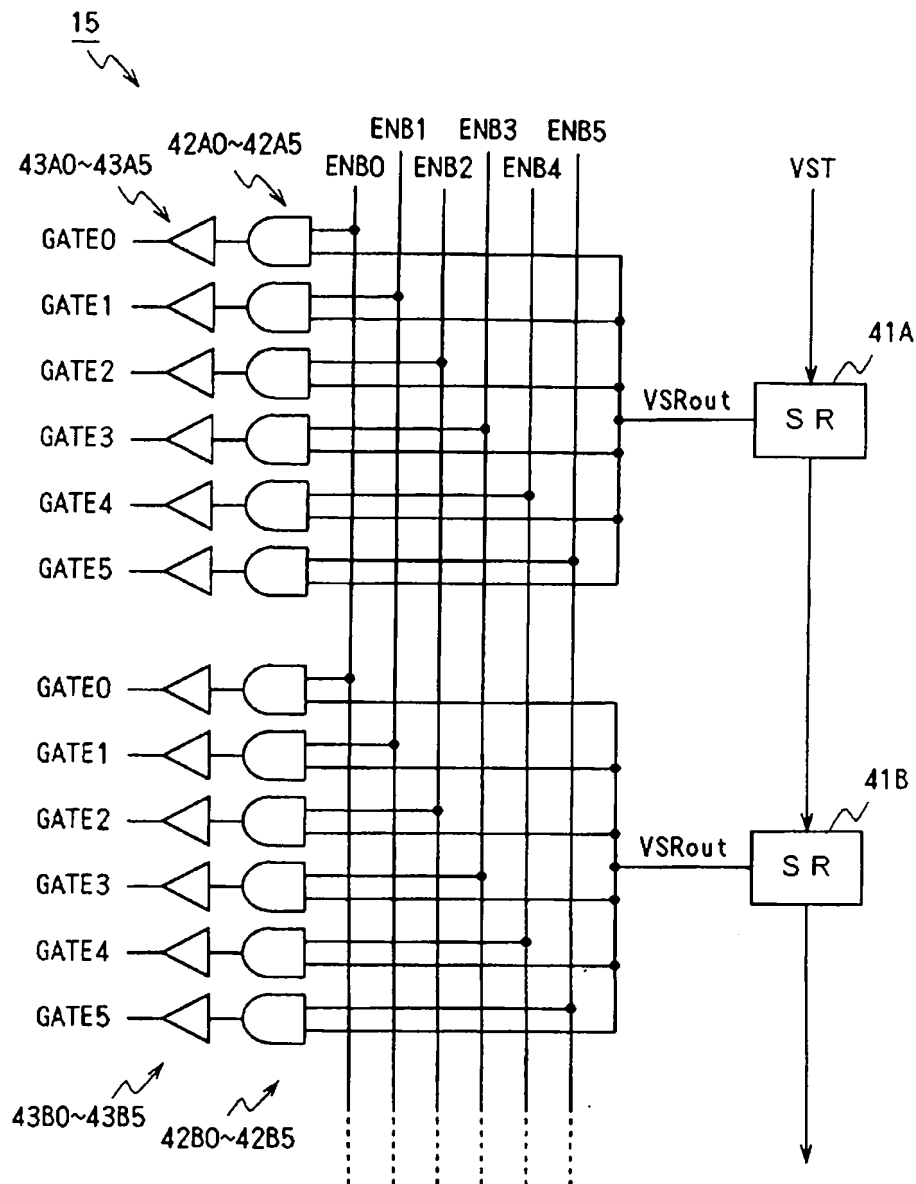


图 8

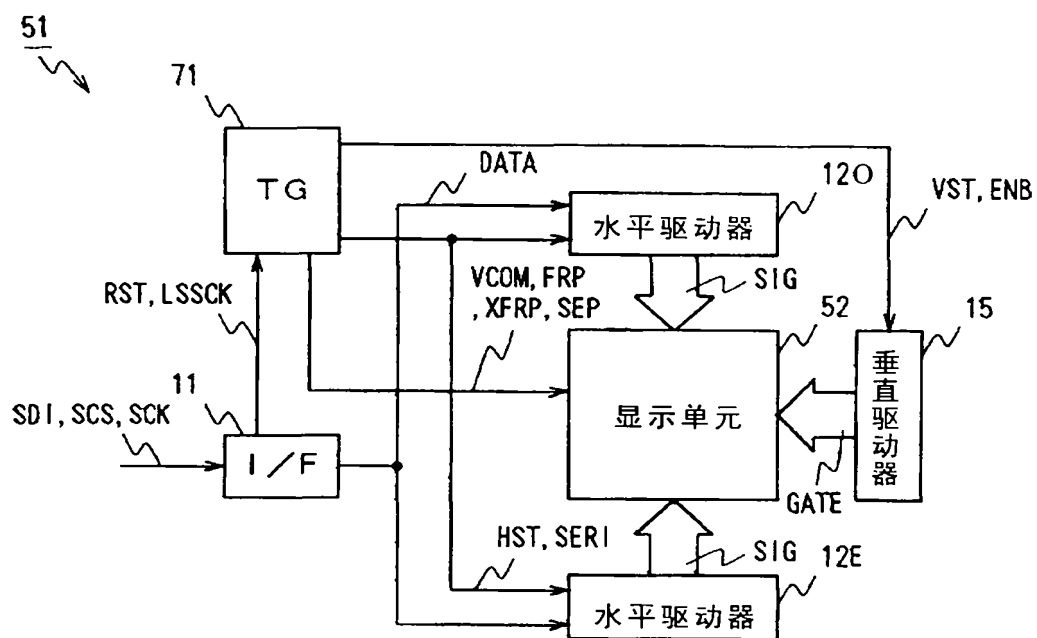


图9

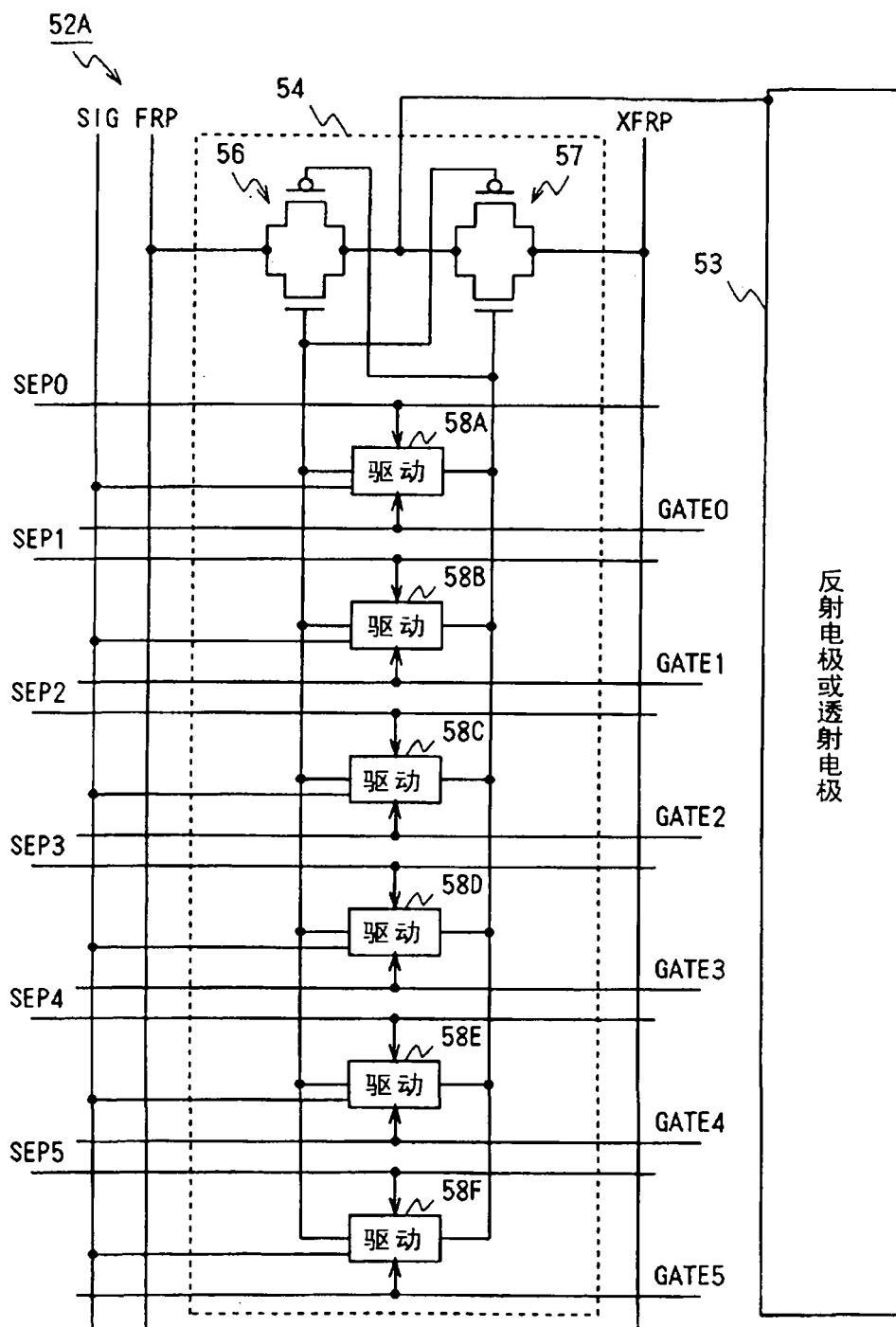


图 10

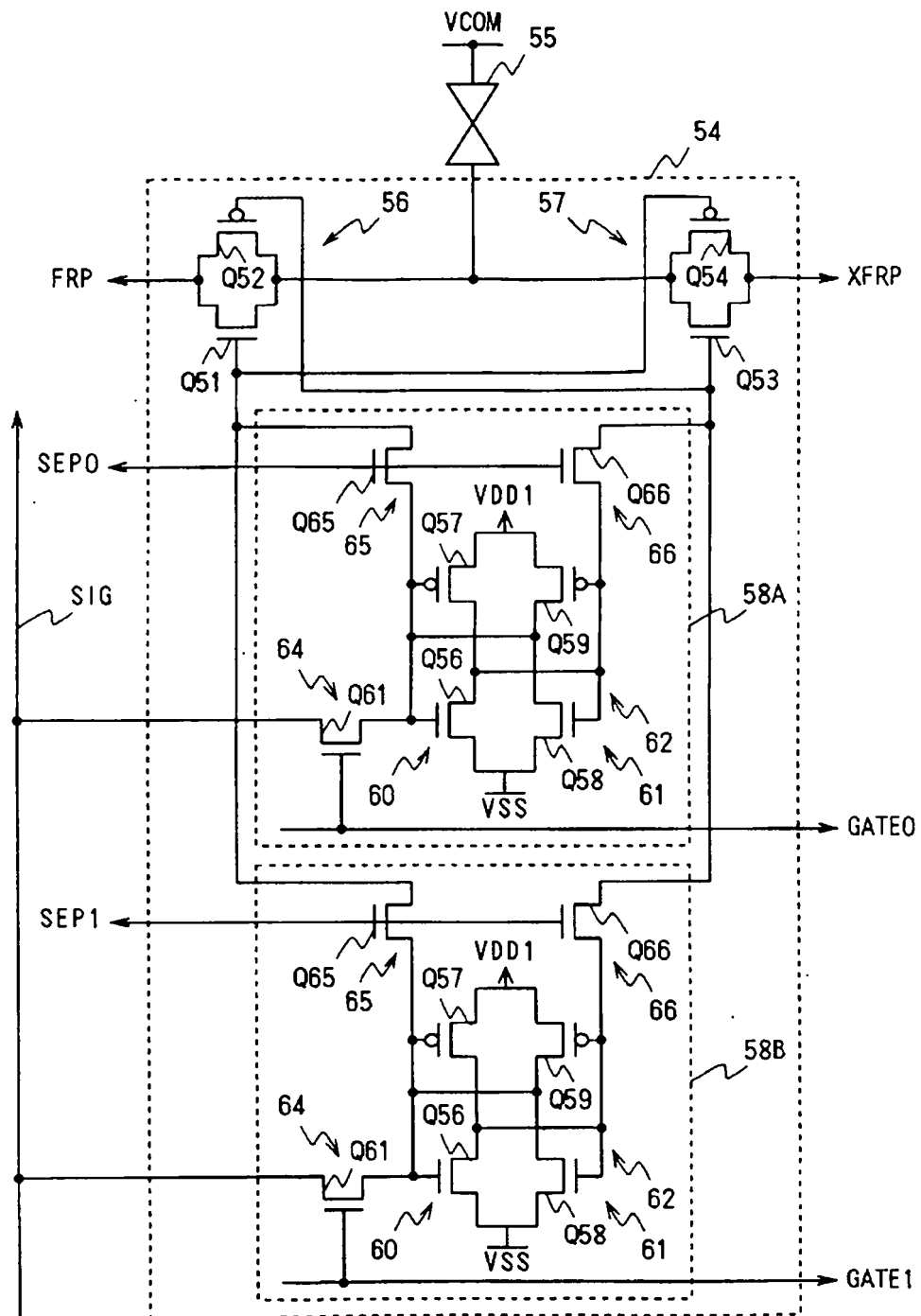


图 11

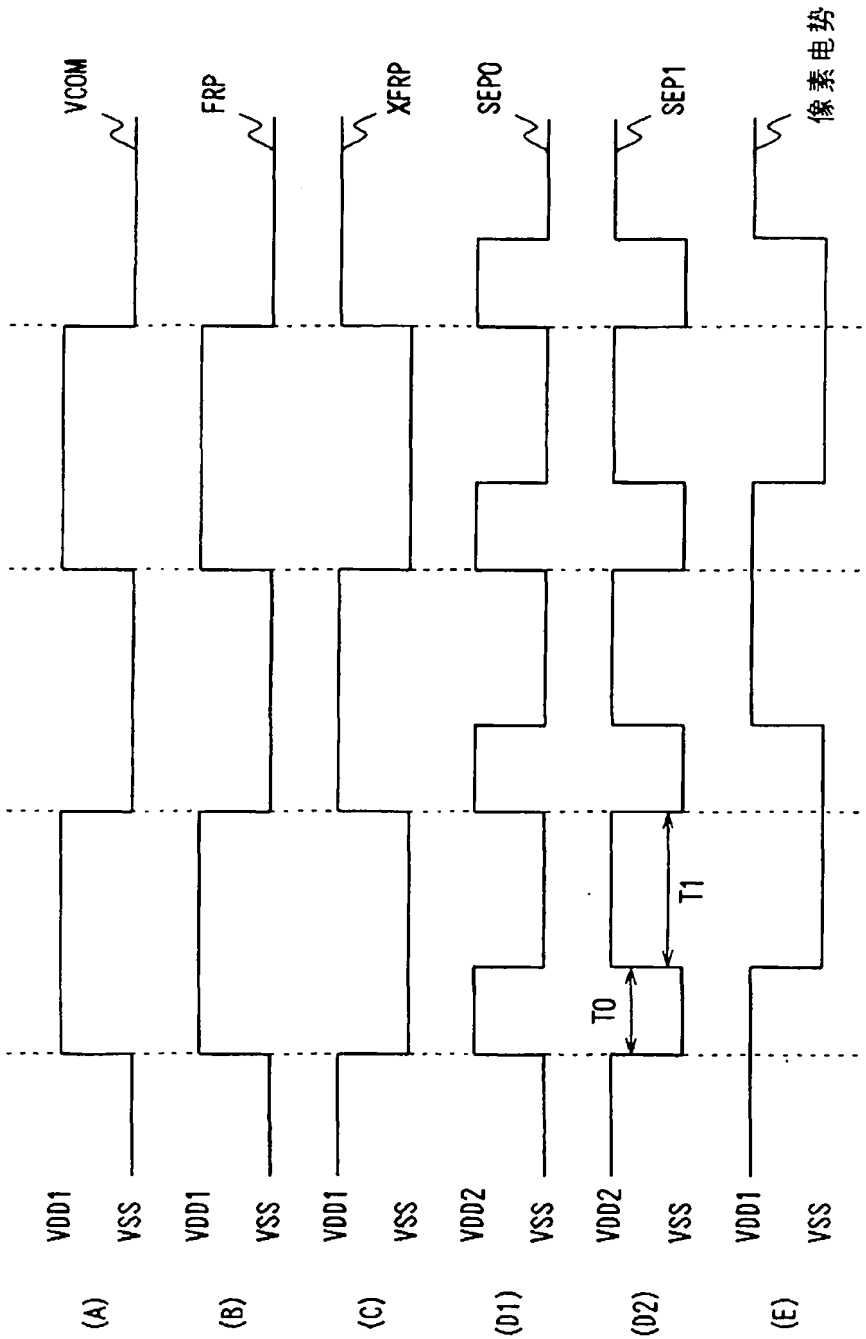


图12

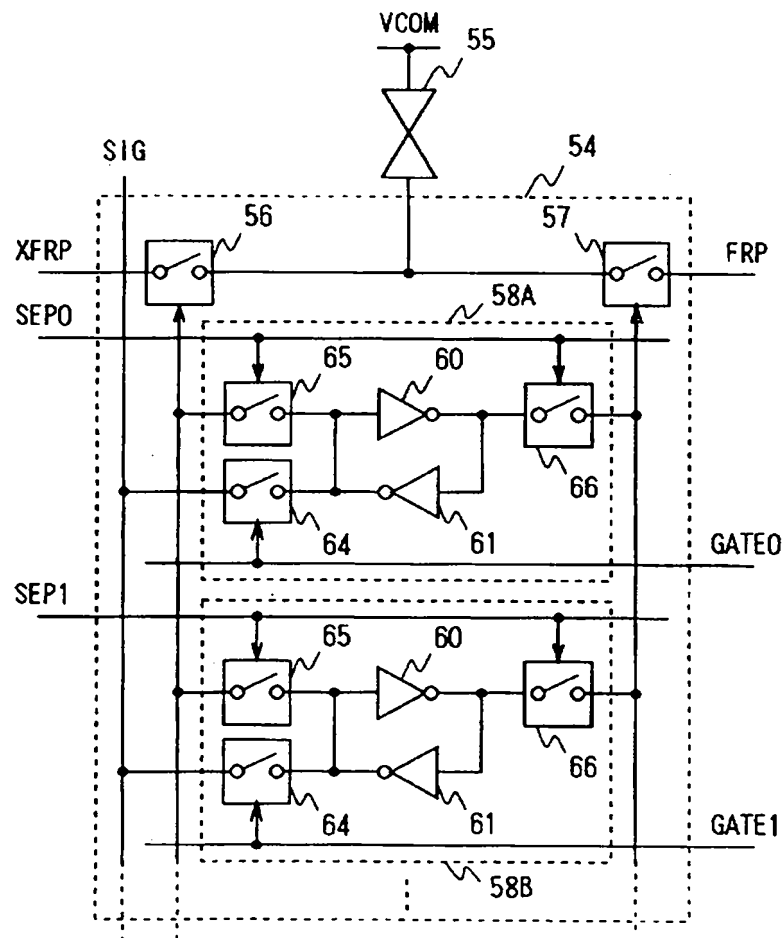


图13

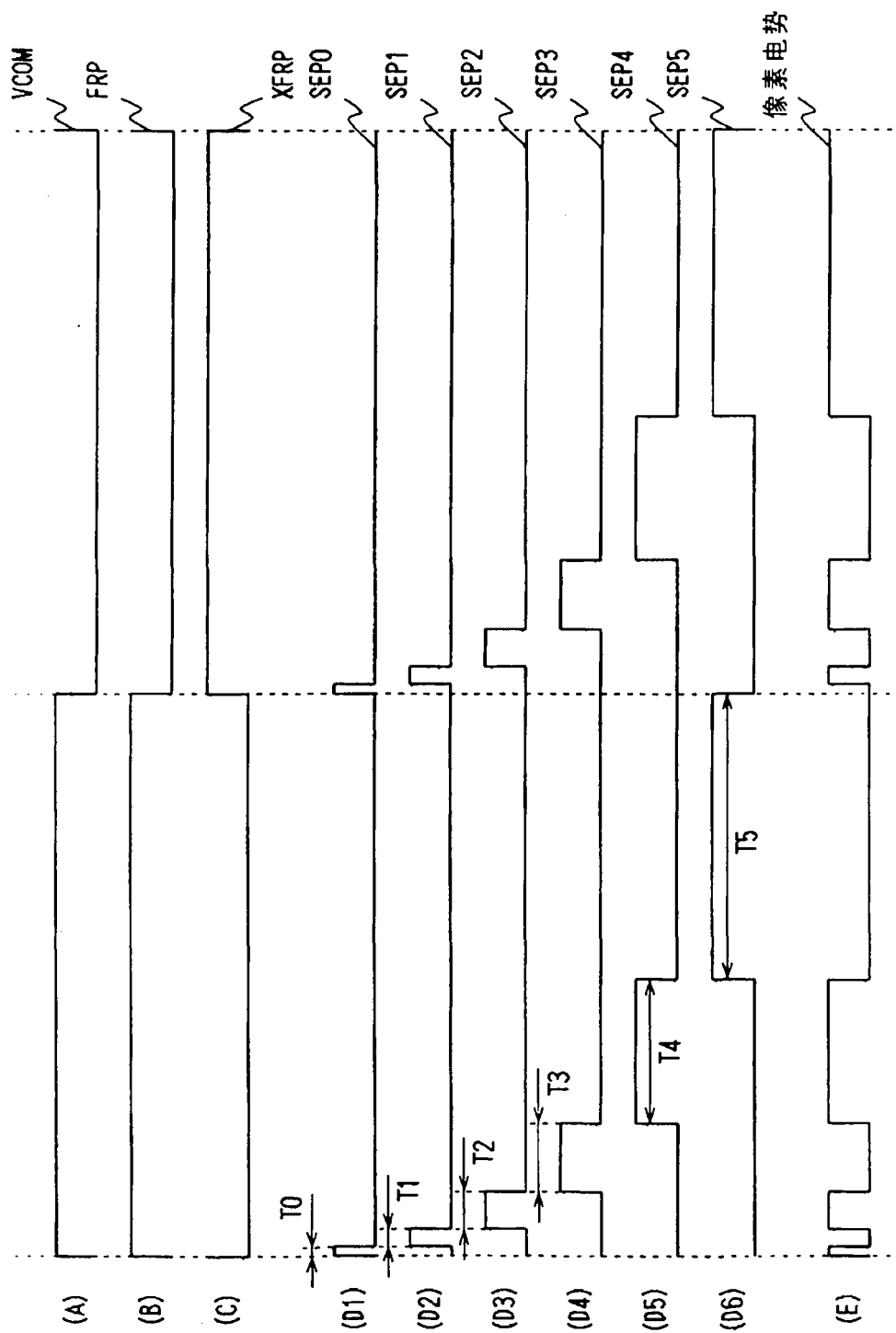


图14

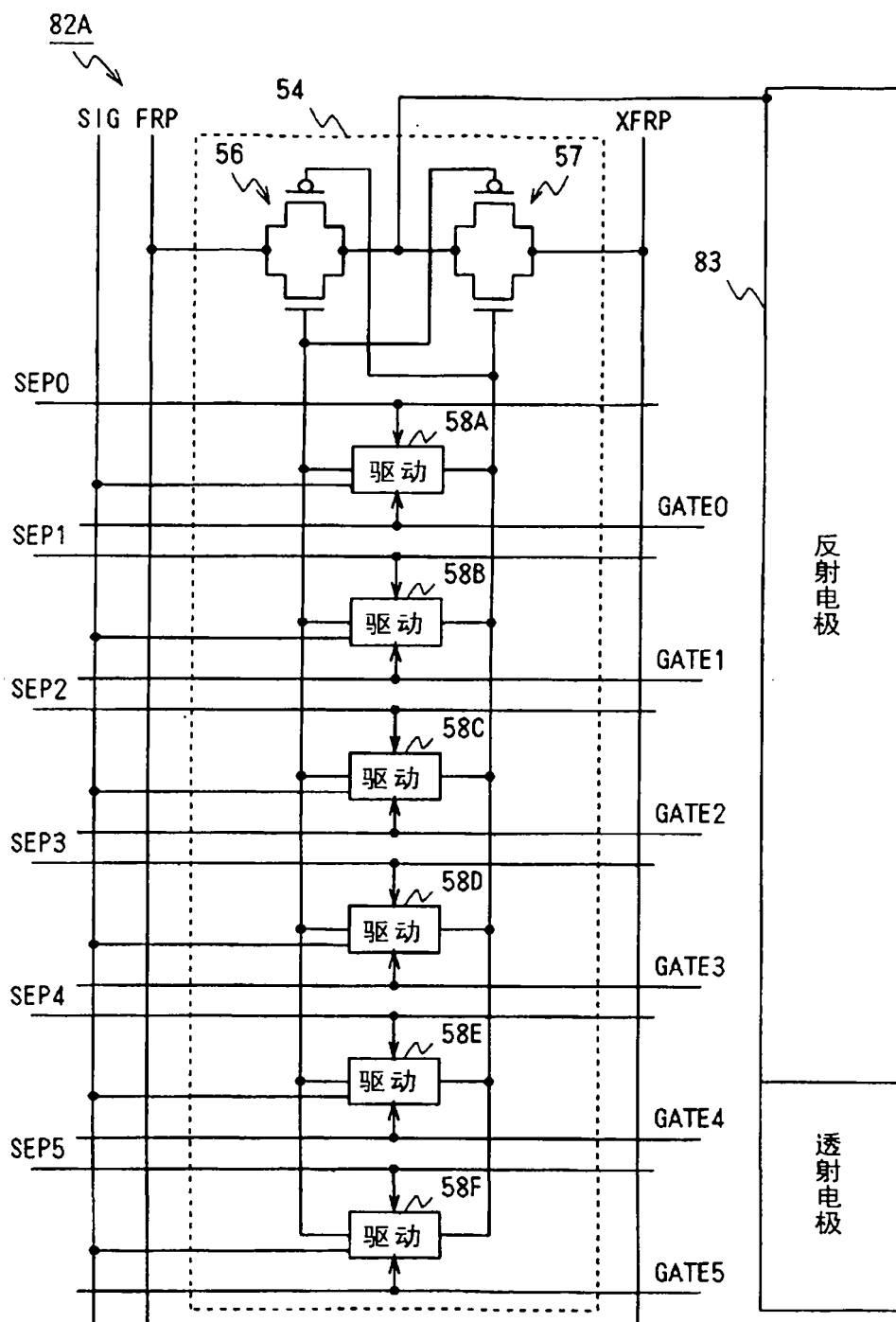


图 15

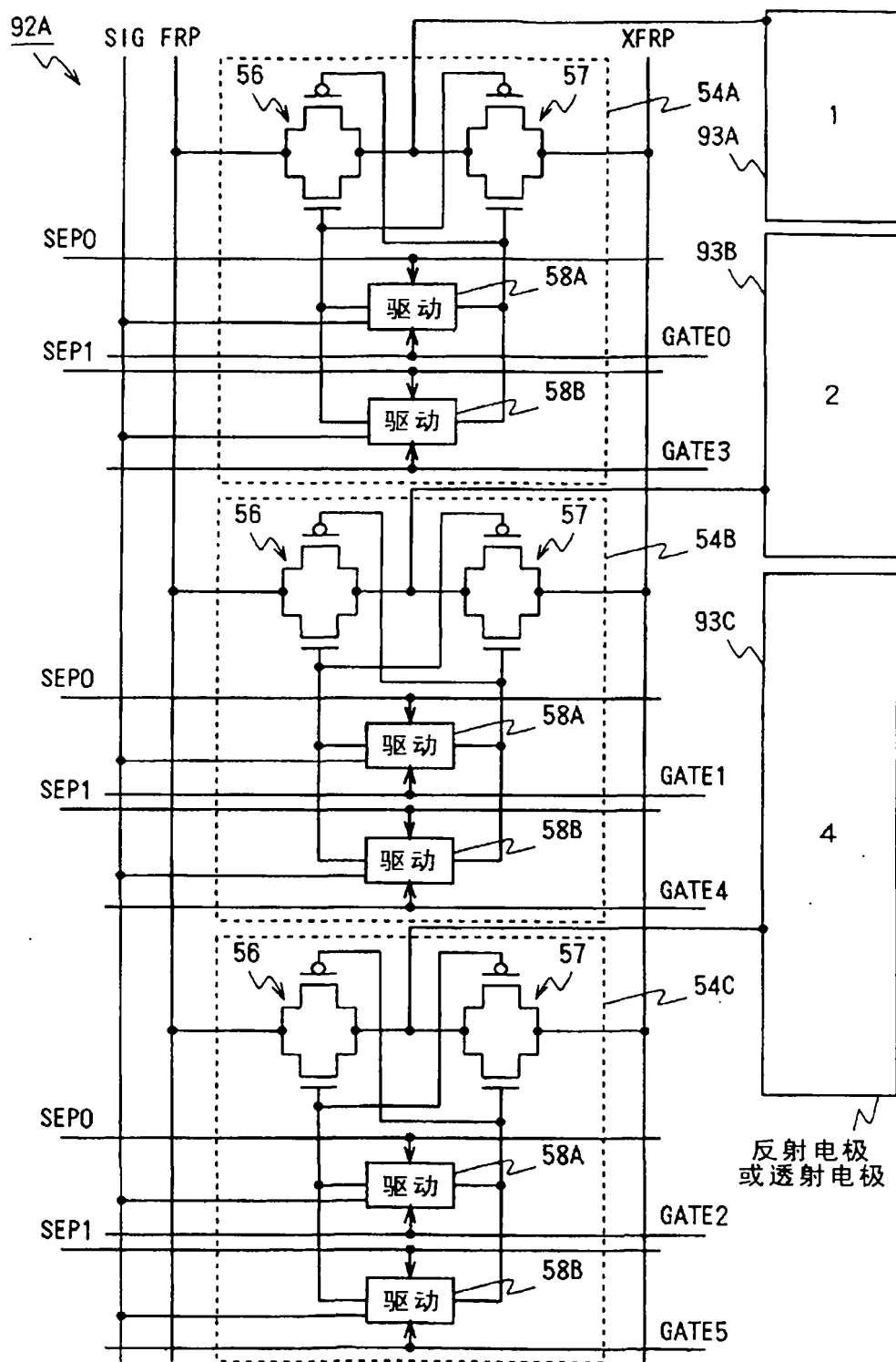


图 16

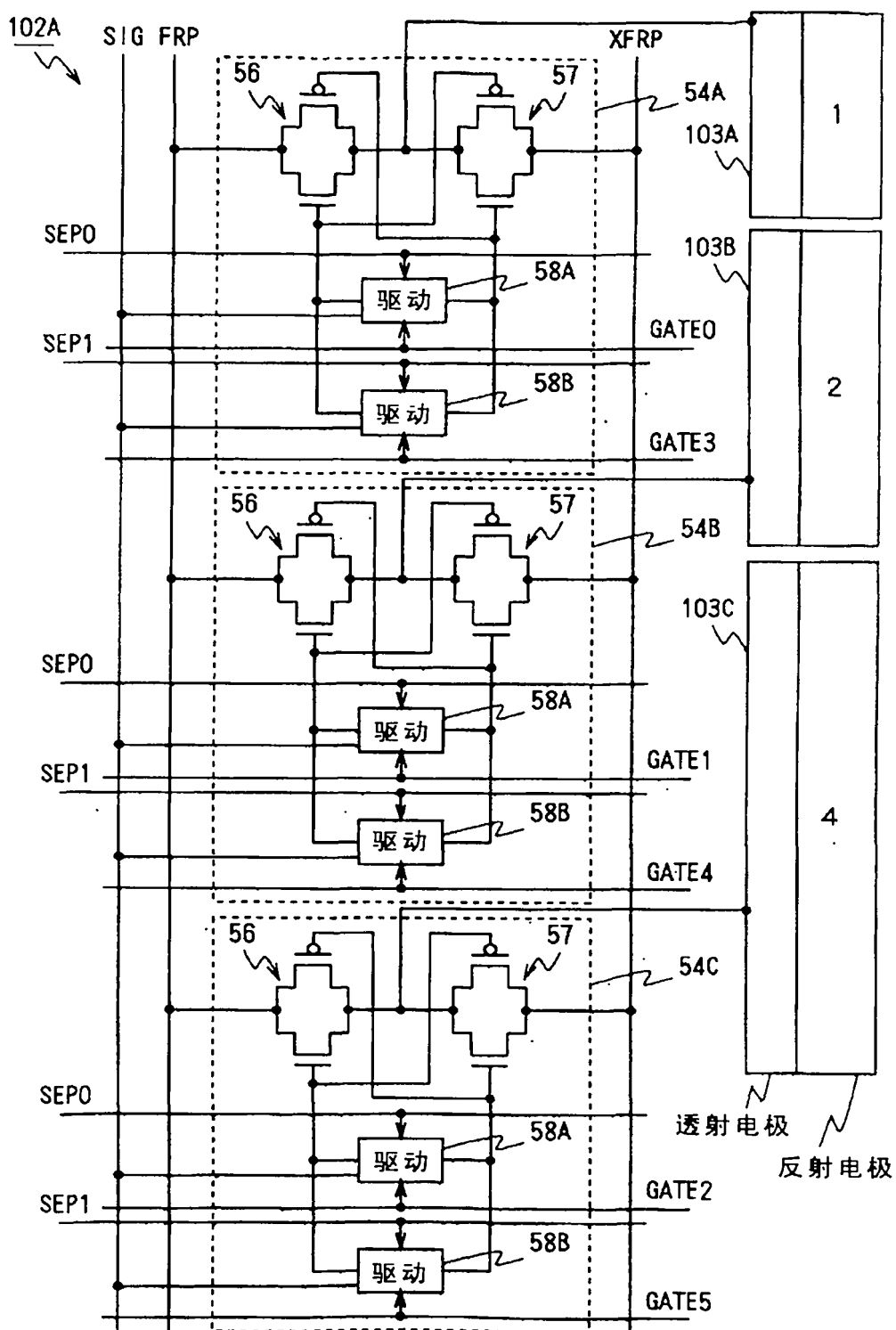


图 17

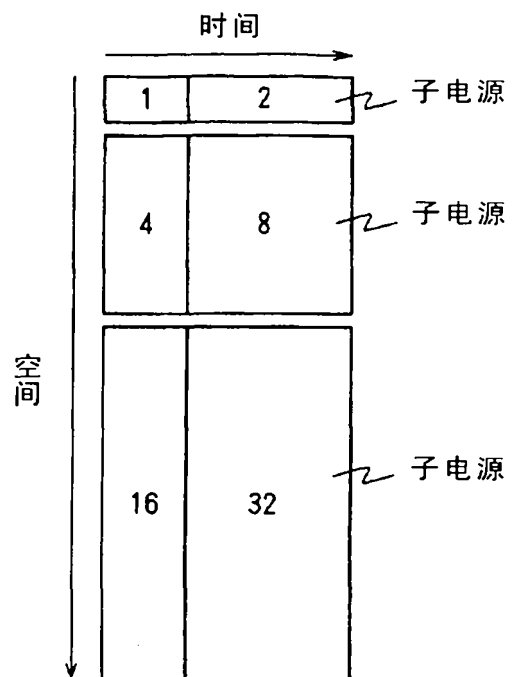


图 18

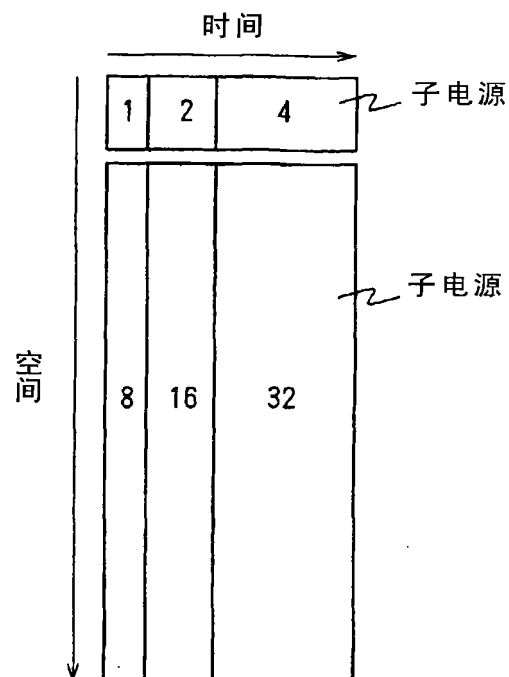


图 19

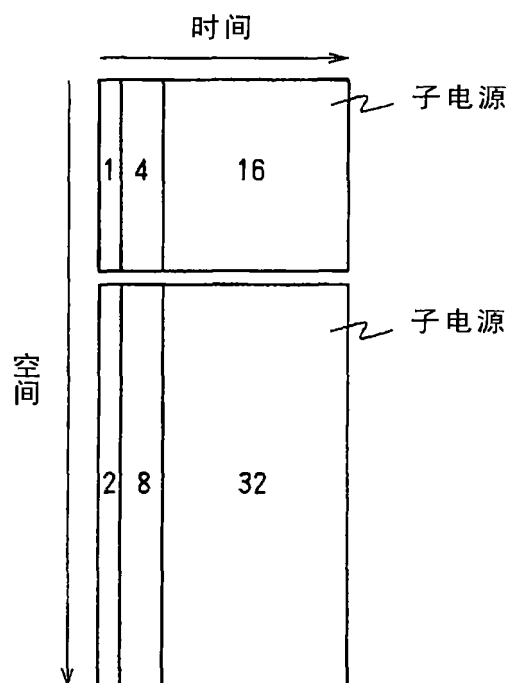


图 20

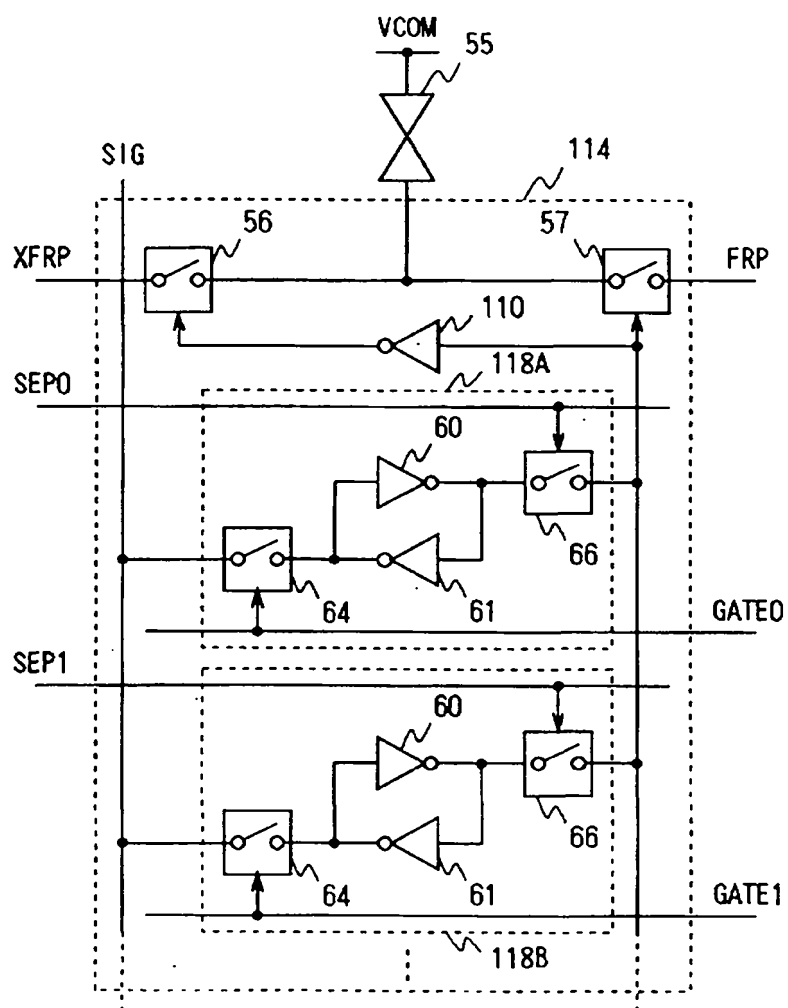


图21

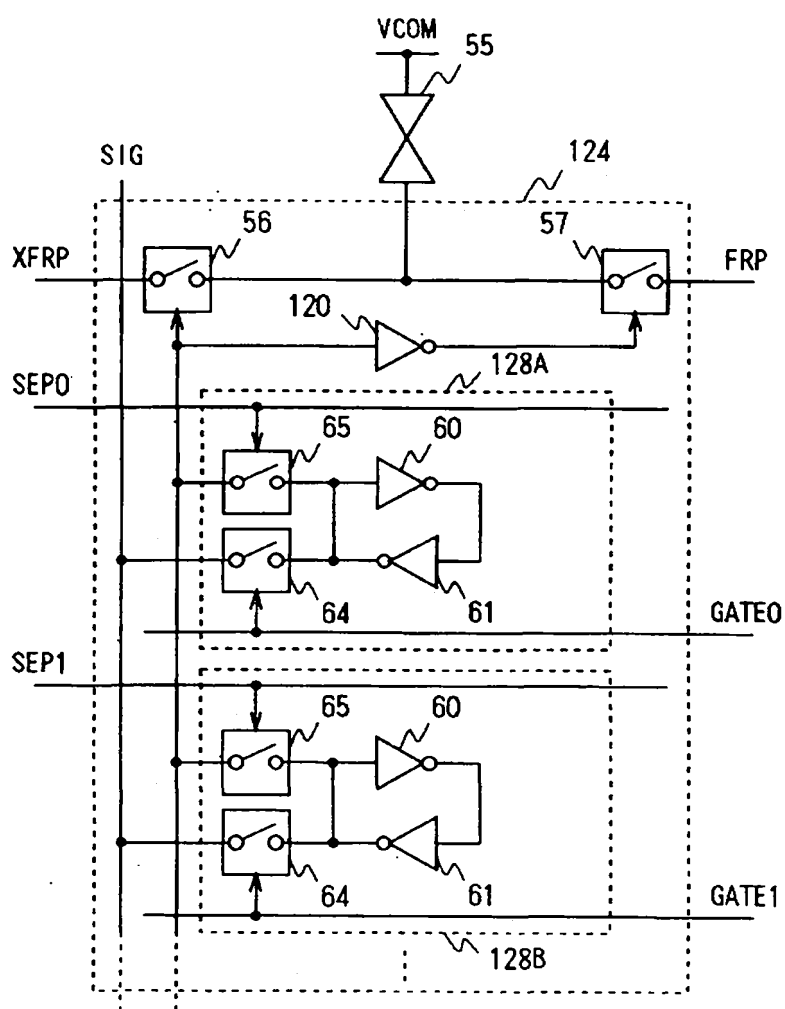


图 22

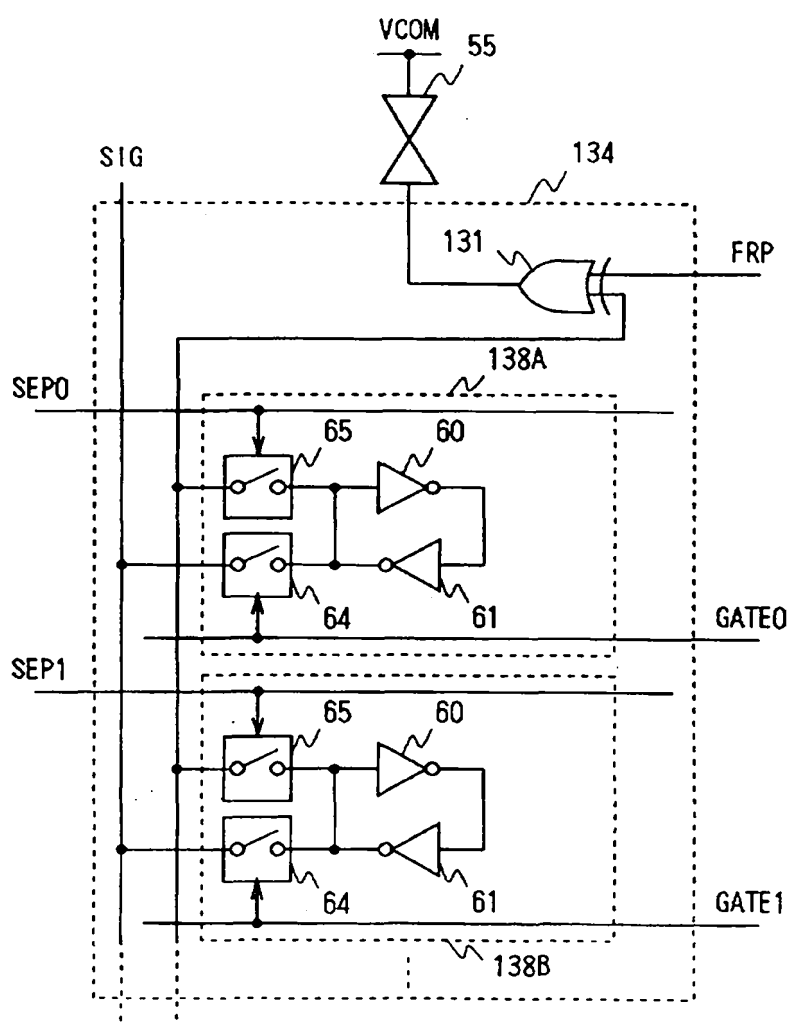


图 23

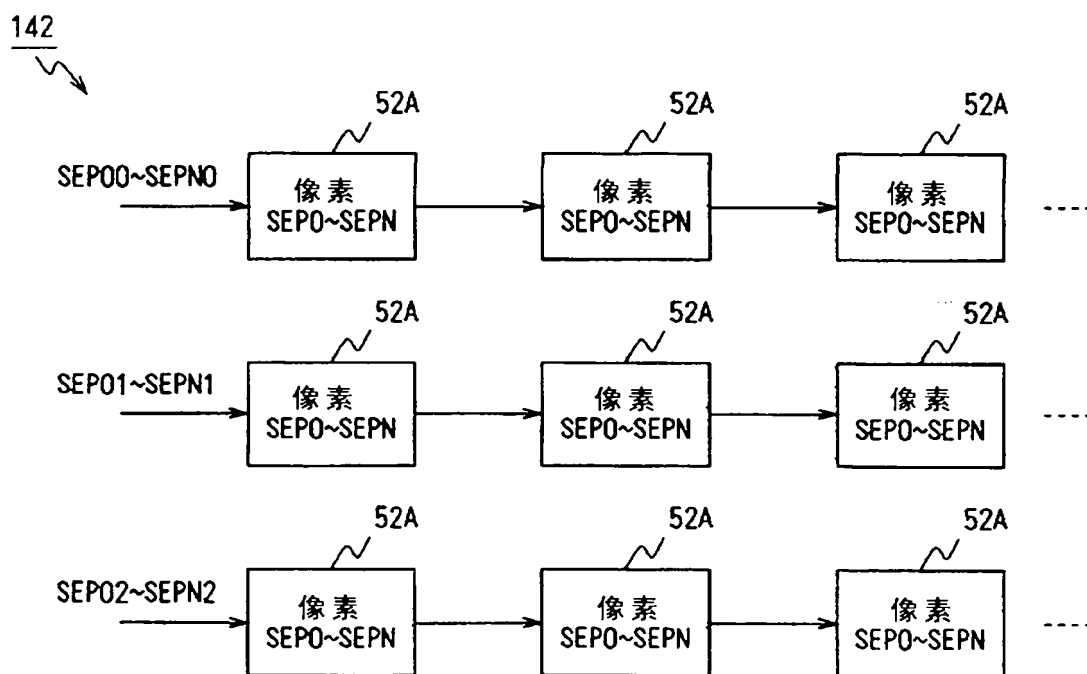


图24

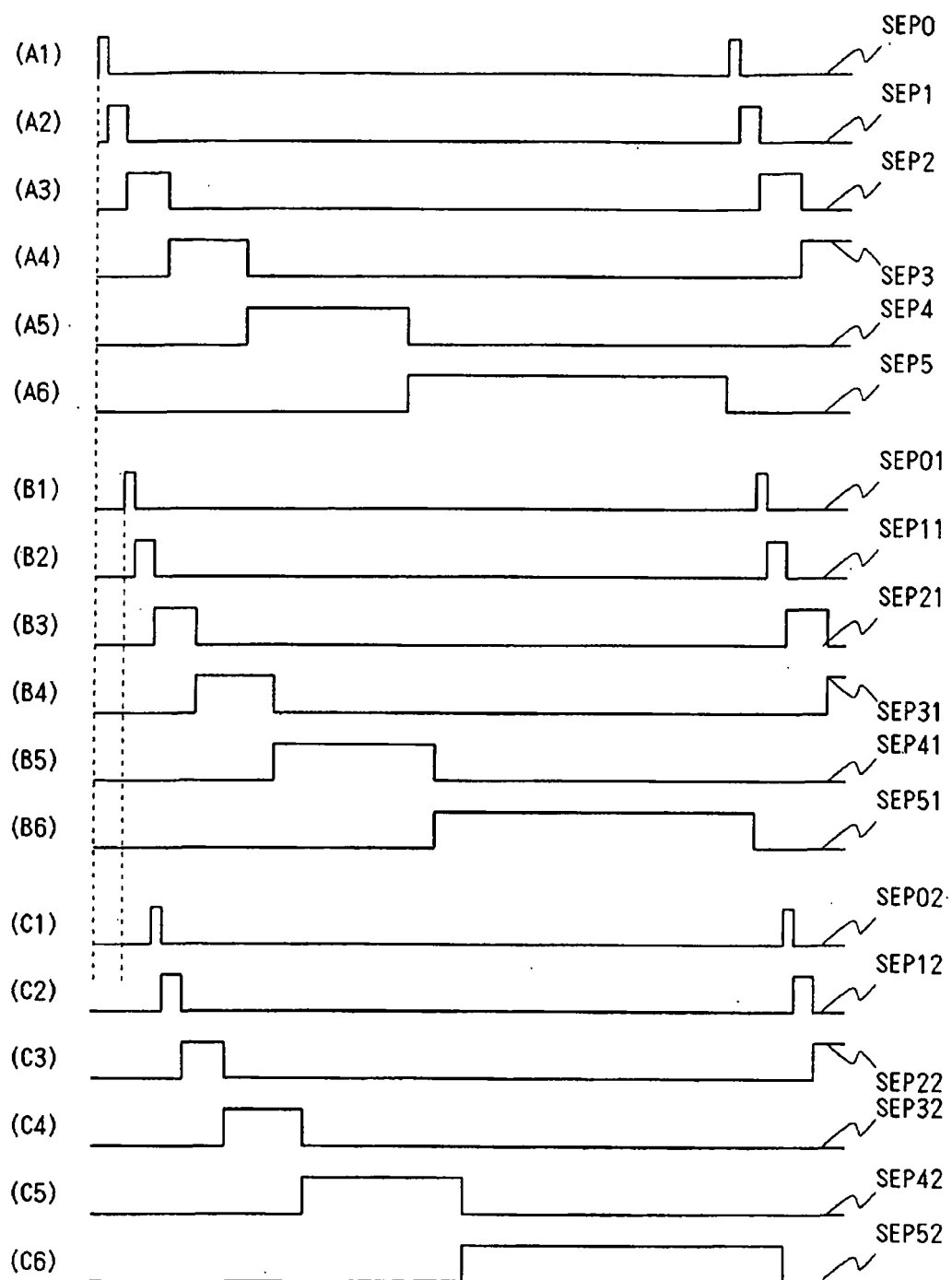


图 25

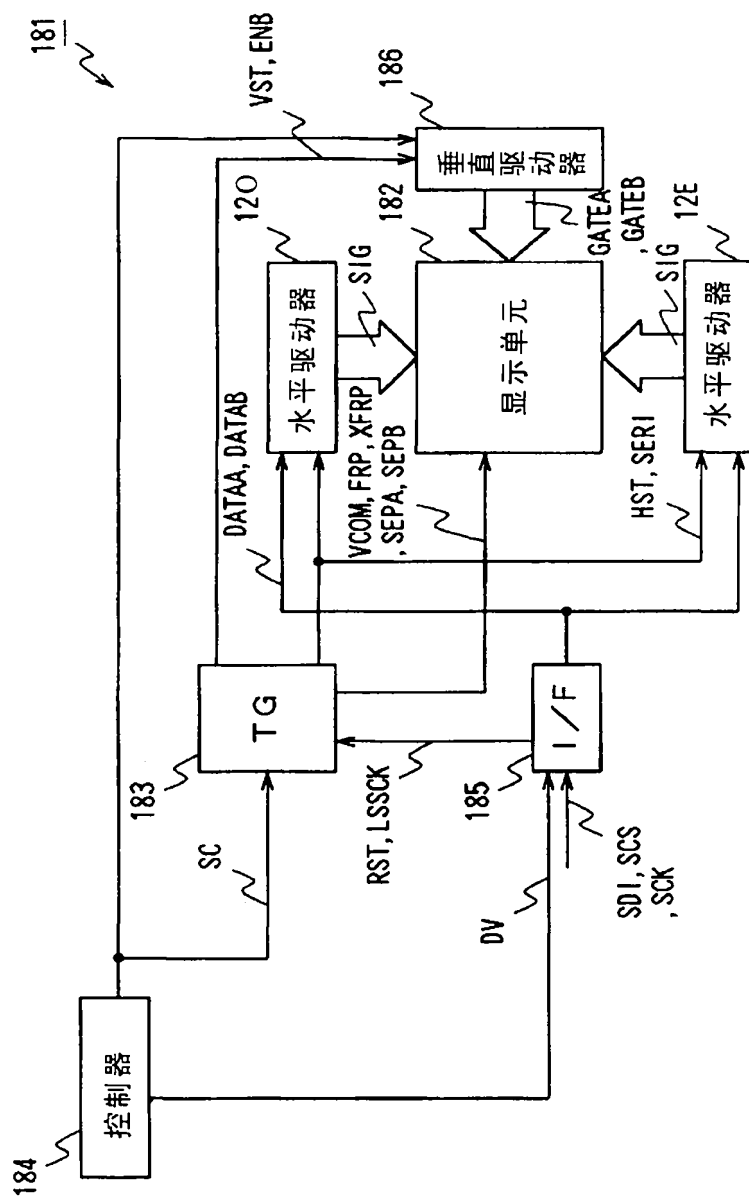


图26

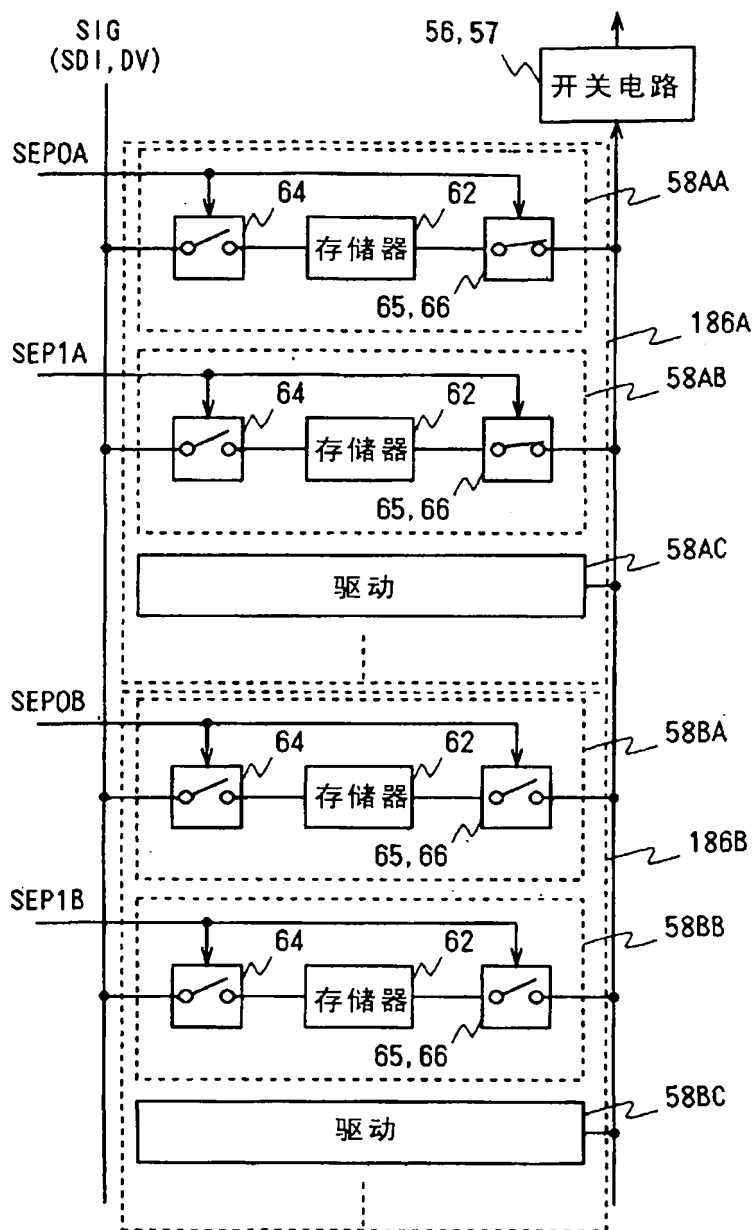


图 27

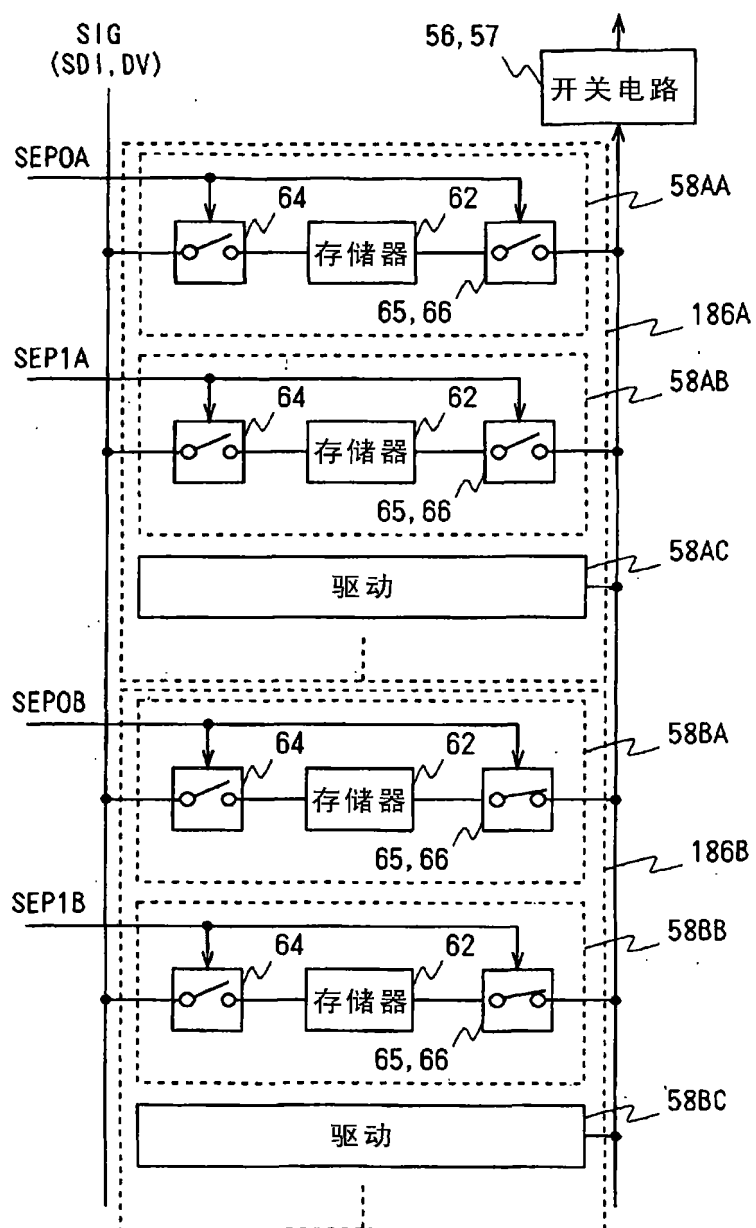


图 28

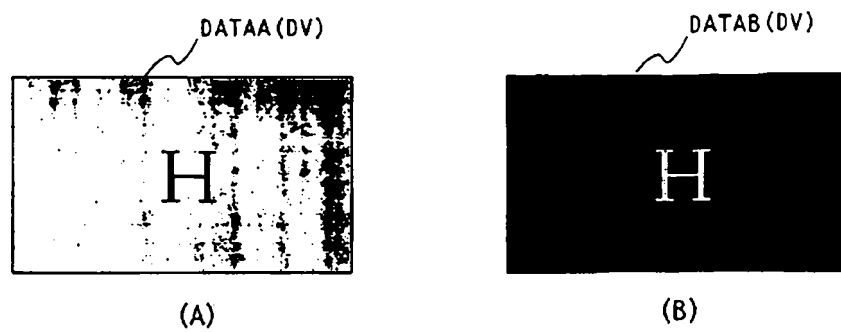


图29

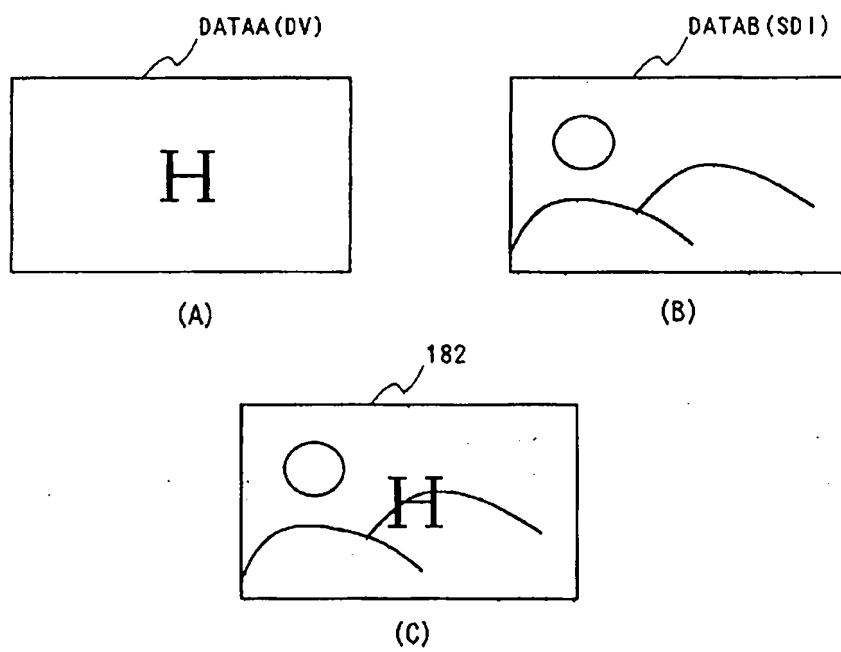


图30

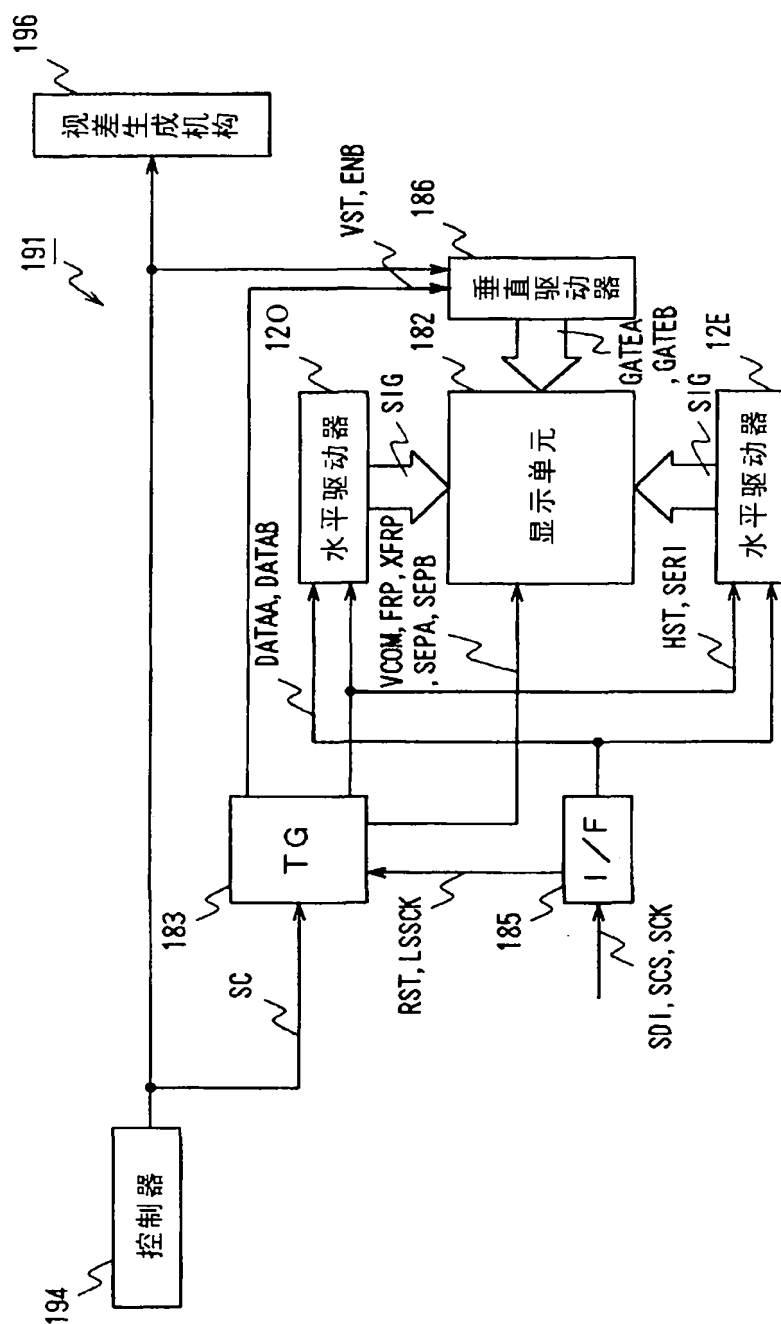


图31

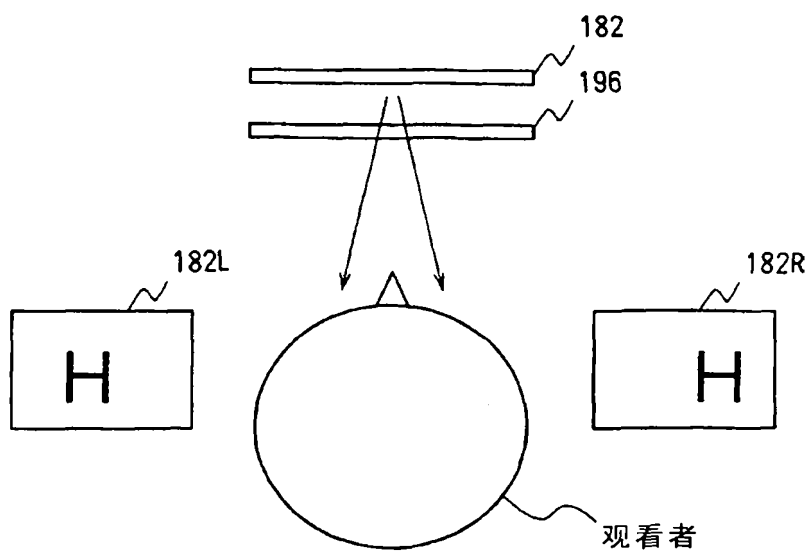


图 32

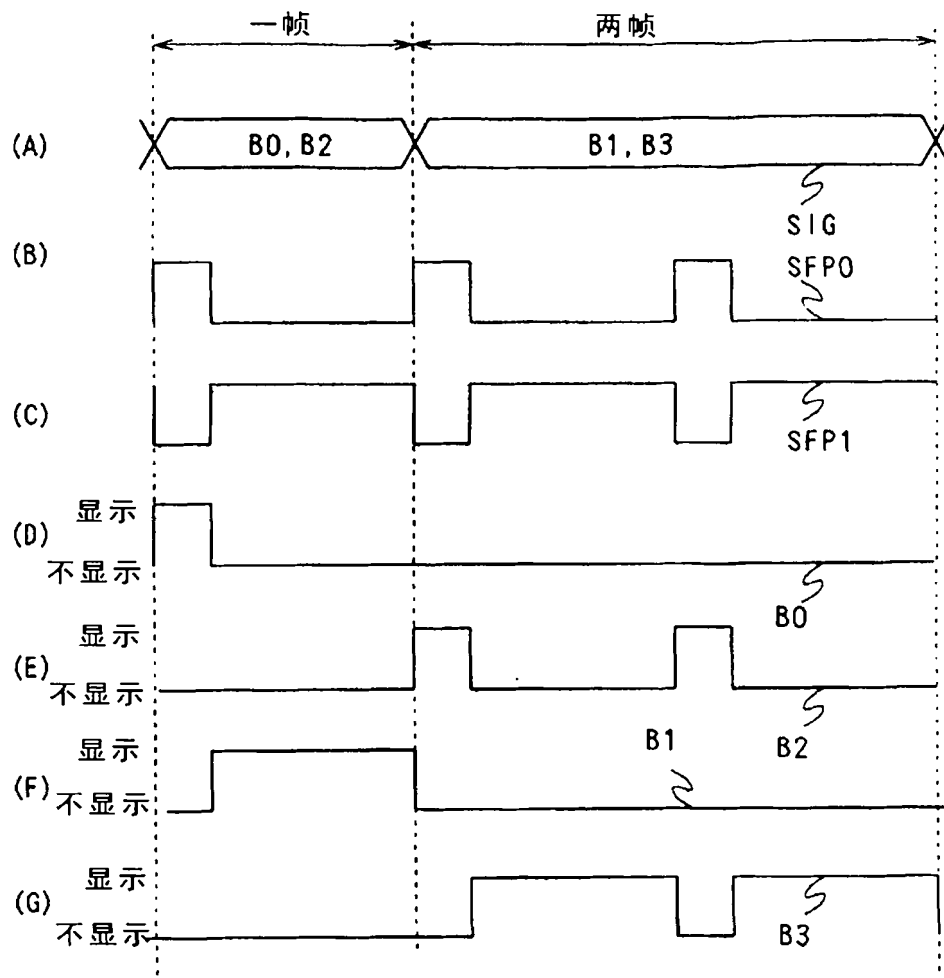


图 33

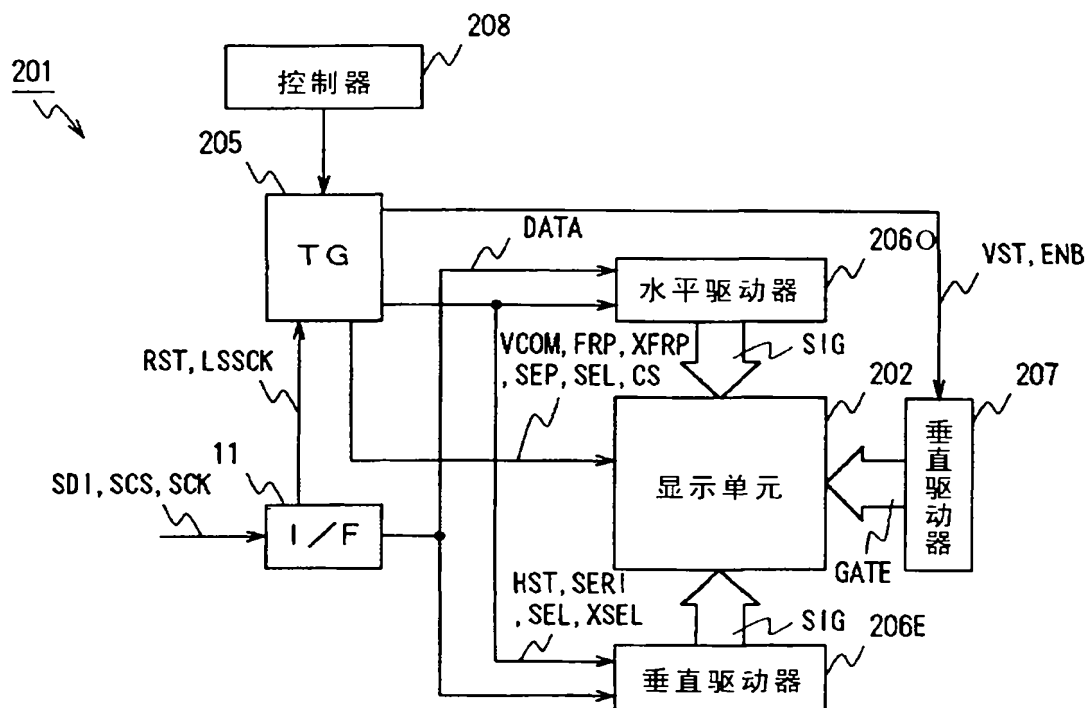


图34

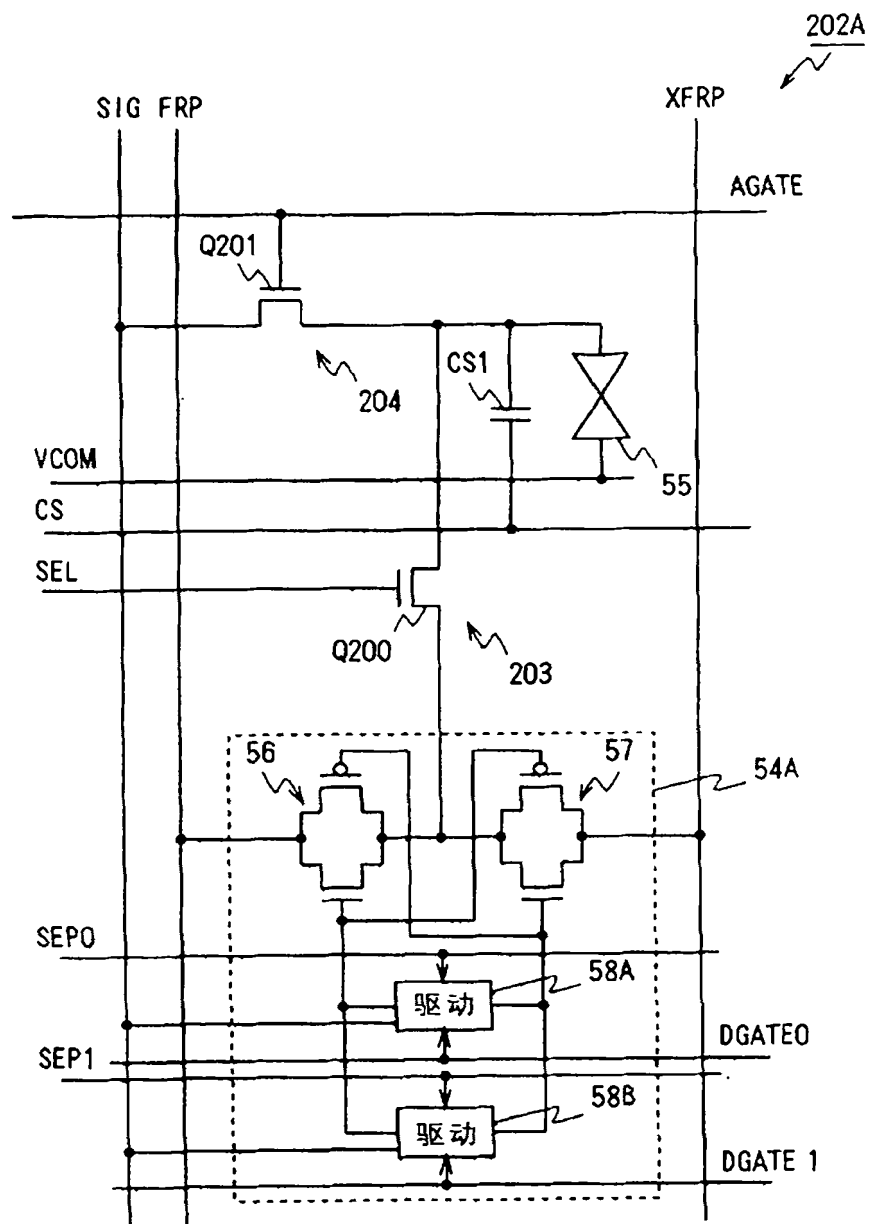


图 35

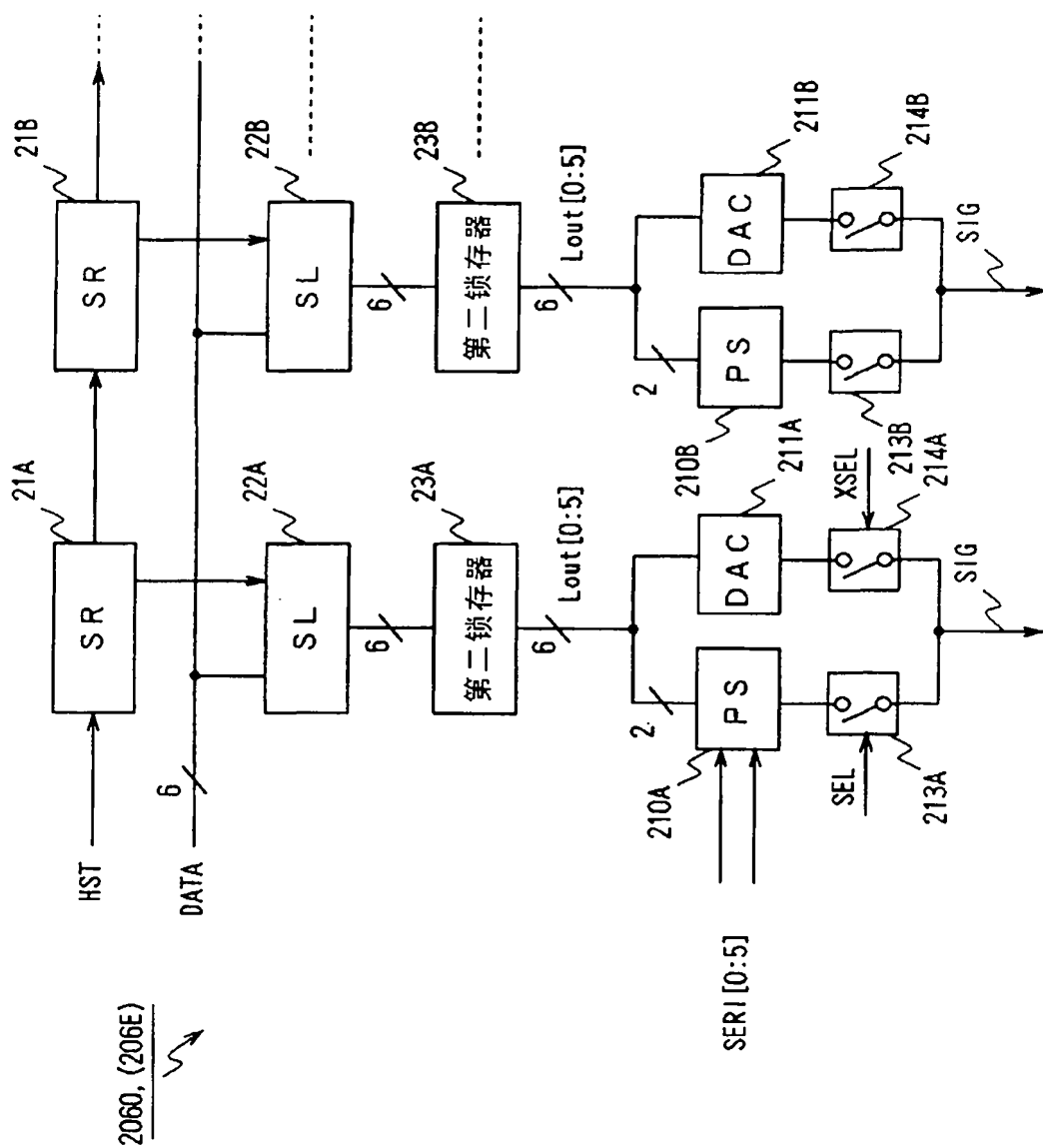


图36

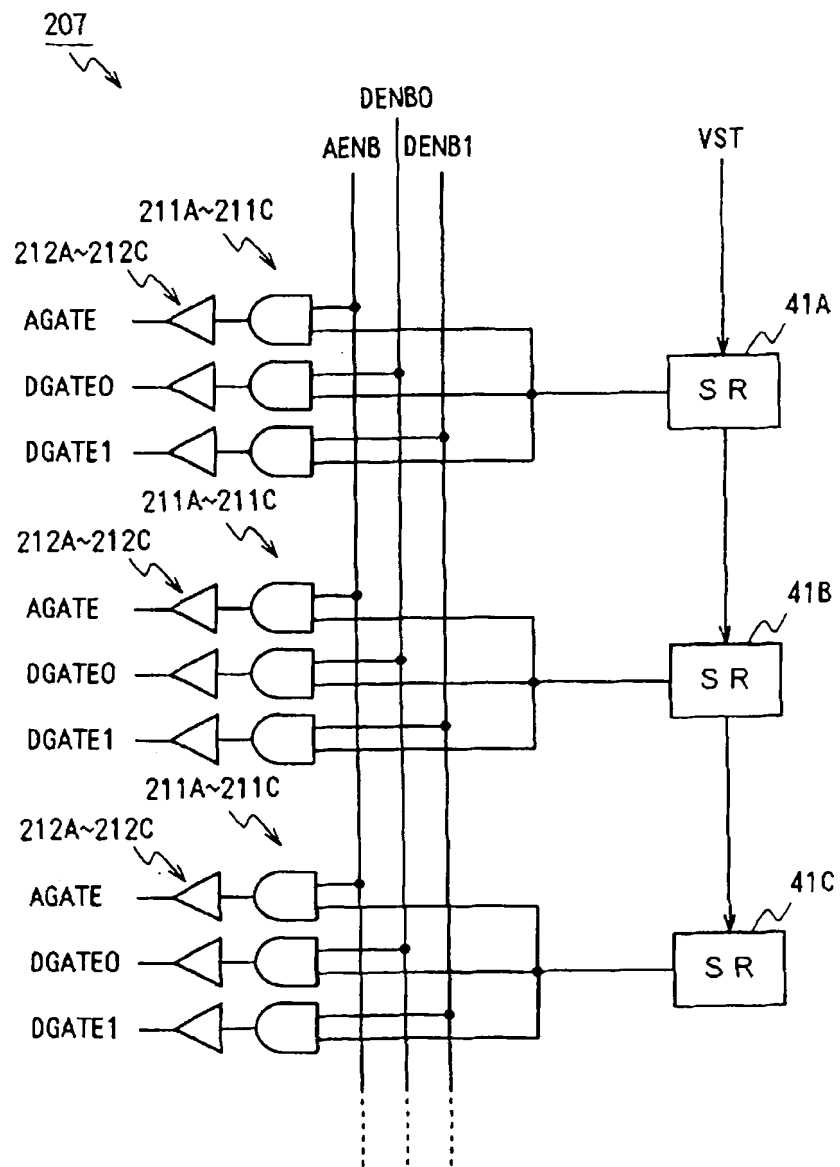


图 37

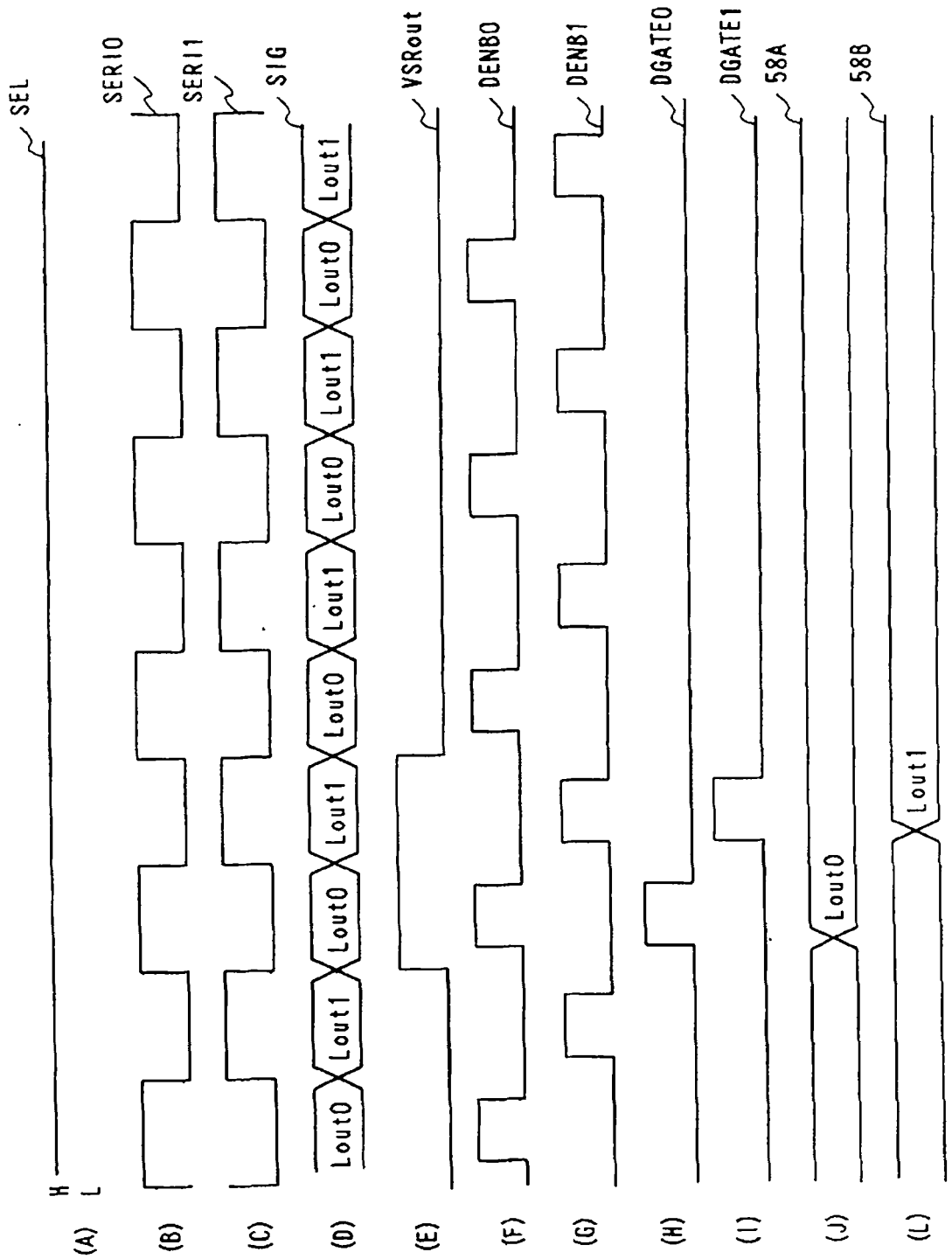


图38

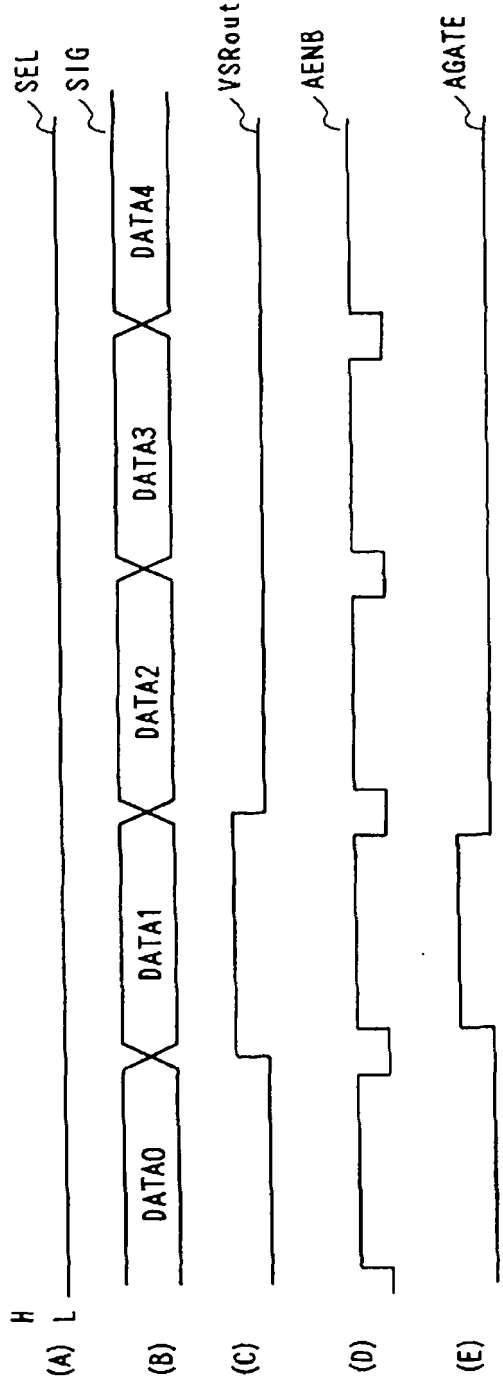


图39

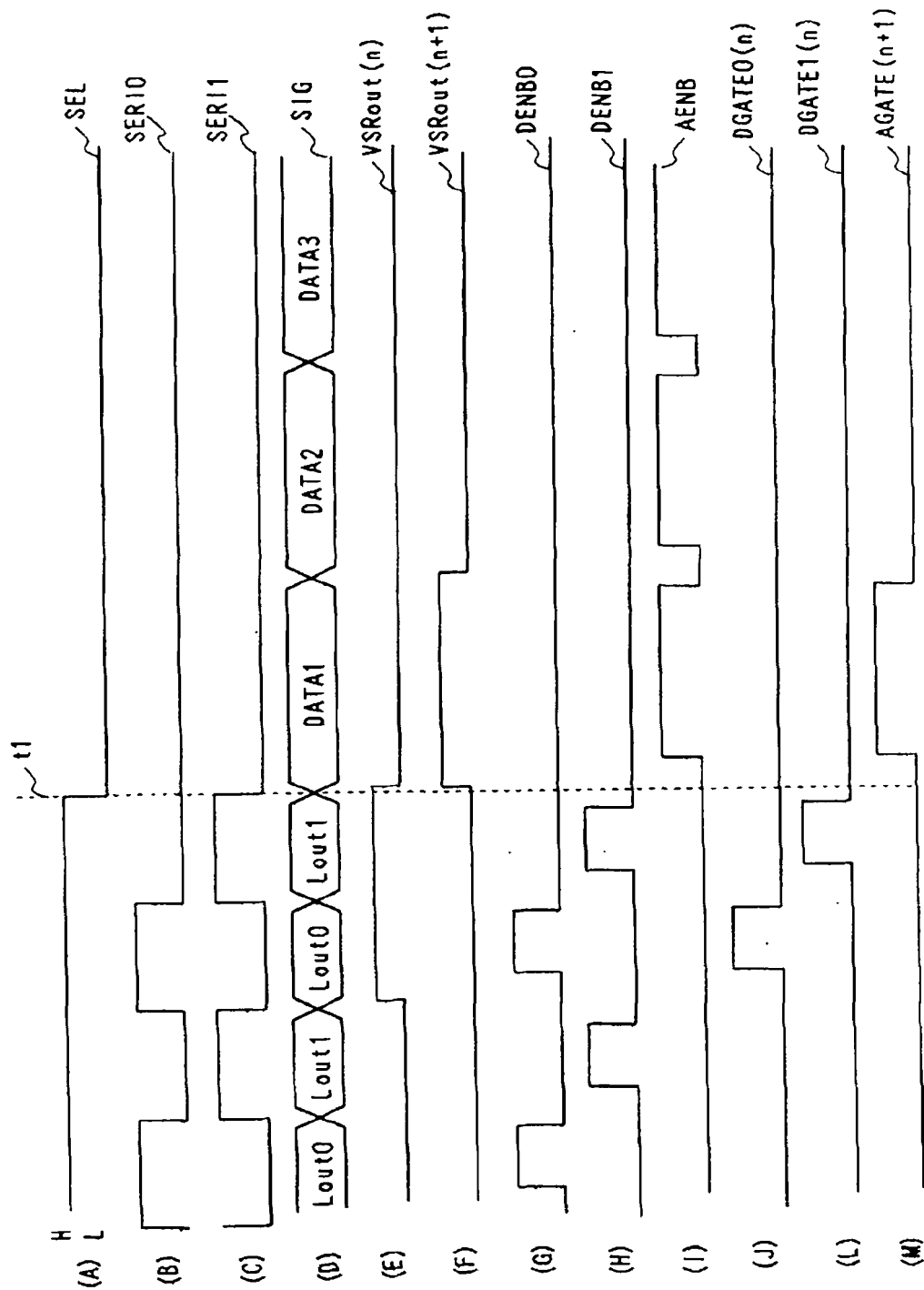


图40

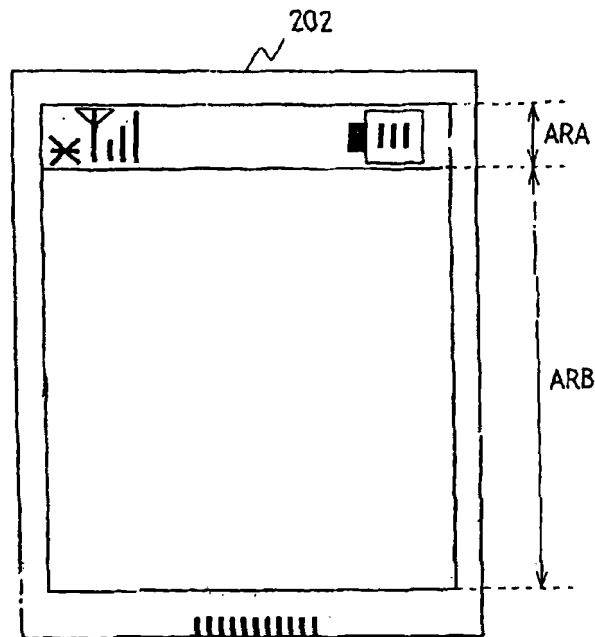


图 41

标号说明 1、51、181、191、201……图像显示装置、2、52、142、182、202……显示单元、2A、52A、82A、92A、102A、202A……像素、2AA ~ 2AF……子像素、3A ~ 3F、53、83……电极、4A ~ 4F、54、54A、54B、54C……像素电路、5A ~ 5F、55……液晶单元、6、7、60、61、110、120……反相器、8、9、10、56、57、58、64、65、66、203、204、213A、213B、214A、214B……开关电路、11、185……接口、120、12E、2060、206E……水平驱动器、14、71、183、205……定时发生器、15、186、207……垂直驱动器、21A、21B、41A、41B……移位寄存器、22A、22B……采样锁存器、23A、23B……第二锁存器、24A、24B、210A、210B……并串转换电路、25 ~ 30、42A0 ~ 42A5、211A ~ 211C……AND 电路、31……OR 电路、32、43A0 ~ 43A5、212A ~ 212C……缓冲电路、58A ~ 58F、58AA、58AB、58BA、58BB、118A、118B、128A、128B……驱动电路、62……存储器、93A、93B、93C、103A、103B、103C……子电极、131……异或电路、184、194、208……控制器、186A、186B……驱动电路组、196……视差生成机构、211A、211B……数模转换电路、Q1 ~ Q9、Q51 ~ Q59、Q61、Q65、Q200、Q201……晶体管