

發明專利說明書**公告本**

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94139705

※申請日期：2005 年 11 月 11 日

※IPC 分類：H01L 21/31.29/78
(2006.01)**一、發明名稱：(中文/英文)**

低溫聚矽 TFT 用的多層高品質閘極介電層

MULTI-LAYER HIGH QUALITY GATE DIELECTRIC FOR

LOW-TEMPERATURE POLY-SILICON TFTs

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商·應用材料股份有限公司

APPLIED MATERIALS, INC.

代表人：(中文/英文)

鄭錦安

KWONG, RAYMOND K.

住居所或營業所地址：(中文/英文)

美國加州聖大克勞拉市波爾斯大道 3050 號

3050 Bowers Avenue, Santa Clara, CA 95054, U.S.A.

國籍：(中文/英文)

美國/USA

三、發明人：(共 1 人)

姓名：(中文/英文)

懷特約翰 M/WHITE, JOHN M.

國籍：(中文/英文)

美國/USA

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

美國；2004 年 11 月 16 日；10/990,185

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明之實施例係有關於一種使用電漿處理系統以製作電子元件之設備及方法。

【先前技術】

於製作平面面板顯示器(FPD)、薄膜電晶體(TFT)與液晶單元時，藉由沈積與移除在玻璃基板上的多層導電材料、半導體材料與介電材料而形成金屬內連線與其他特徵。所形成之各種特徵係整合於一個系統中而產生如主動矩陣式顯示螢幕，在其中顯示狀態係於 FPD 上之每一個畫素中產生。用以生產 FPD 之製程技術包含電漿增強型化學氣相沈積(PECVD)、物理氣相沈積(PVD)、蝕刻等。電漿處理技術係特別適合生產平面面板顯示器，因為該技術在沈積薄膜過程中需要相對較低的製程溫度且可產出良好的薄膜品質。

用於 TFT 顯示器製作的常用 FPD 元件係低溫多晶矽(LTPS)TFT 元件，如第 1 圖所示之先前技術。LTPS TFT 元件為形成在光學透明基板 1 上具有源極區 9A、通道區 9B 與汲極區 9C 的 MOS 元件。源極區 9A、通道區 9B 與汲極區 9C 一般形成在最初沈積之非晶矽(a-Si)層上，此層稍後被退火以形成多晶矽層(p-Si)。源極、汲極與通道區之形成係藉由圖案化位於光學透明基板 1 上的區域以及離子摻雜最初沈積之 a-Si 層所形成，此 a-Si 層隨後會進行退火以

形成多晶矽層。接著沈積閘極介電層 4 在 p-Si 層的頂部以將閘極 5 從通道、源極及汲極區中隔離開來。閘極 5 係形成於閘極介電層 4 之頂部。由於閘極介電層 4 通常由二氧化矽 (SiO_2) 層所製成，因此亦被稱為閘極氧化層。隨後製作絕緣層 6 與元件連線通過絕緣層以容許對 TFT 元件進行控制。

p-Si TFT 元件之效能表現係由形成 MOS 結構之沈積薄膜的品質所決定。MOS 元件之主要效能表現因素在於 p-Si 通道層膜、閘極介電層膜與 p-Si/閘極介電層界面之品質。近來，p-Si 通道層的品質頗受關注，但是卻忽略了生產高品質之閘極介電層與 p-Si/閘極界面的重要。閘極介電層 4 對 TFT 元件的電性表現是關鍵因素。特別是，為了製作具有所需電性表現與高崩潰電壓 (V_B) 的電晶體，閘極介電層需為高品質層（例如，低平帶電壓 (V_{fb})）。閘極氧化層之品質會影響元件表現，進而影響 FPD 之品質與可用性。

閘極介電層 4 典型地包含一氧化層，其可由習知技術加以沈積，例如用 PECVD 在大約 350°C 至約 450°C 的環境下加以沈積。不幸地，在沈積膜層與 p-Si 通道層間的界面品質並未達到最高 TFT 元件表現的需求。由於高溫沈積製程會造成摻雜物在已沈積膜層的內部擴散，因此高溫沈積製程（例如高於 600°C ）大多不能用來形成位於沈積膜層與 p-Si 通道層間良好界面，且可能因玻璃可能變軟造成尺寸不穩定而不適用於具有薄膜沈積其上之玻璃基板。

一個耐用的 LCD TFT 閘極介電膜具有高品質的

Si/SiO₂ 界面，其特徵為低界面阻陷電荷 (low interface-trapped charge)、介電層中的缺陷數量少、低固定氧化物電荷與低移動離子密度，上述特徵皆在製程溫度低於 500 °C 下發生。

因此，需要一種可克服上述缺點而且可形成用於薄膜電晶體中的高品質閘極介電層之方法及設備。

【發明內容】

本發明提供一種電漿反應室用於電漿處理一基板。此電漿反應室包含一個或多個定義電漿處理區域的壁；一基板支持件，安置在電漿處理區域中且用以支持基板位於複數個垂直分隔之位置上；一種 RF 發射元件，用以傳送 RF 能量至電漿處理區域；一種 RF 功率源，連接至 RF 發射元件；以及一種氧化氣體源，其與上述之電漿處理區域連接。

本發明提供一種電漿反應室用以電漿處理一基板。此電漿反應室包含一個或多個定義出電漿處理區域之壁；一基板支持件，安置在電漿處理區域中且用以支持基板位於複數個垂直分隔之位置上；一第一 RF 發射元件，用以傳送 RF 能至電漿處理區域；一第一 RF 功率源，連接至該第一 RF 發射元件；一第二 RF 發射元件，以傳送 RF 能量至電漿處理區域；一第二 RF 功率源，連接至第二 RF 發射元件；一種氧化氣體源，其與電漿處理區域連接；以及一個控制器，連接至該第一 RF 功率源、該第二 RF 功率源與該氣體源，其中此控制器用以控制傳送至第一 RF 發射元件

之 RF 能量、控制傳送至第二 RF 發射元件之 RF 能量、與控制從該氧化氣體源傳送至該電漿處理區域中的氣體。

本發明大體上提供一種電漿處理一個基板之方法。此方法包含移動該基板至電漿反應室之電漿處理區域中複數個處理位置的第一位置上；導入氧化氣體混合物進入電漿處理區域中；在基板溫度不超過 550°C 的情況下，產生電漿於電漿處理區域中以形成氧化表面於基板上；移動基板至複數個處理位置中的第二位置；以及形成介電層於基板表面上，以形成厚度介於約 $100\text{\AA}$ 至約 $6000\text{\AA}$ 間的閘極介電層。

本發明提供一種以電漿處理一基板之方法。此方法包含將該基板移動至電漿反應室之電漿處理區域內複數個處理位置中的第一位置上；導入氧化氣體混合物進入該電漿處理區域中；利用第一 RF 發射元件產生電漿於電漿處理區域中，此時基板溫度不超過 550°C ；移動基板至電漿反應室之電漿處理區域內複數個處理位置中的第二位置上；導入一介電層形成氣體混合物至該電漿處理區域中；以及利用第二 RF 發射元件，於基板表面溫度不超過 550°C 的情況下在電漿處理區域中產生電漿以形成介電層於基板表面上。

本發明大體上提供一種用以形成高品質閘極氧化層於基板上之群集工具。該群集工具包含複數個電漿處理反應室，用以形成氧化表面於基板上，以及沈積一介電層於基板上以形成閘極介電層；以及一控制器，用以維持基板溫

度不超過 550°C。

本發明大體上提供一種用以形成高品質閘極氧化層於基板上之群集工具。該群集工具包含一第一反應室，在溫度不超過 550°C 時用以形成氧化表面於基板上；以及一第二反應室，在溫度不超過 550°C 時用以沈積一介電層於基板之氧化表面上。

本發明提供一種用於電漿處理一基板的電漿反應室。其包含：一個或多個定義電漿處理區域之壁；一基板支持件，安置在電漿處理區域中且用以支持基板位於複數個垂直分隔之電漿處理位置上；一種 RF 線圈，用以傳送 RF 能量至該電漿處理區域；一種 RF 功率源，連接至 RF 線圈上；一種氣體分配盤，用以傳送 RF 能量至該電漿處理區域；一種 RF 功率源，連接至氣體分配盤上；以及一種氧化氣體源，與該電漿處理區域連接。

本發明提供一種用以電漿處理一個基板的電漿反應室。此電漿反應室包含一個或多個定義電漿處理區域之壁；一基板支持件，安置在電漿處理區域中且用以支持基板位於複數個垂直分隔之電漿處理位置上，此基板支持件係用以傳送 RF 能量至電漿處理區域中，其中 RF 能量係由 RF 功率源輸配至該基板支持件；一種氣體分配盤，安置在電漿處理區域中，其中氣體分配盤係接地；以及一種氧化氣體源，與電漿處理區域連接。

【實施方式】

本發明提供一種利用感應耦合高密度電漿以處理基板表面的設備與方法。通常，本發明之概念可應用於平面面板顯示器製程、半導體製程、太陽能電池製程或任何其他種基板製程。以下將示範性地參考一種用來處理大面積基板之化學氣相沈積系統來說明本發明，例如一種可購自 AKT 公司之電漿增強型化學氣相沈積 (PECVD) 系統；AKT 係為位於加州聖塔摩尼卡之 Applied Material 公司所屬之單位。然而需瞭解的是，此設備與方法亦可應用於其他系統中，包含用來處理圓形基板之系統。

第 1 圖繪示一個薄膜電晶體結構之剖面圖；光學透明基板 1 可包含一種實質上光學透明之材料，例如，玻璃或透明塑膠。此光學透明基板 1 可以有各種形狀或尺寸。在 TFT 應用上，光學透明基板 1 通常是表面積大於約 2000 平方公分之玻璃基板。

主體半導體層 (bulk semiconductive layer) 3A 係形成在光學透明基板 1 上。主體半導體層 3A 可包含多結晶矽 (多晶矽) 或非晶矽 (a-Si) 層，其可利用習知方法藉由 PECVD 系統加以沈積。主體半導體層 3A 可具有大約 100Å 至約 3000Å 之厚度。實施例中，主體半導體層 3A 為摻雜的 n 型或 p 型半導體多晶矽或 a-Si 層。實施例中，另一層多晶矽或 a-Si 第二半導體層 3B 可沈積在主體半導體層 3A 上，並具有大約 100Å 至大約 3000Å 的厚度。

在光學透明基板 1 與主體半導體層 3A 之間可選擇性具有絕緣材料 2，例如二氧化矽 (SiO_2) 或氮化矽 (SiN) 層。

閘極介電層 4 係形成在主體半導體層 3A(或第二半導體層 3B)上。在本發明一態樣中，閘極介電層 4 係利用下述高密度電漿氧化(HDPO)製程消耗部分已沈積之矽層而長成出來的二氧化矽所形成。另一個實施例中，一多層式閘極介電層 4 係利用 HDPO 製程成長二氧化矽膜，接著以電漿增強型化學氣相沈積法在上述 HDPO 膜上沉積二氧化矽、氮氧化矽(SiON)、以及/或氮化矽(SiN)膜後所形成。在一實施例中，係利用高密度電漿增強型 CVD 製程沈積第二層。總體之閘極介電層 4 的沈積厚度介於約 100Å 至約 6000Å 的範圍內。

閘極電極層 5 係形成於閘極介電層 4 上。閘極電極層 5 包含電性傳導層，其控制帶電電荷在 TFT 元件中的移動。閘極電極層 5 可以包含金屬，例如鋁(Al)、鎢(W)、鉻(Cr)、鉭(Ta)、多晶矽或上述物質之組合等等。利用習知沈積技術、微影及蝕刻技術可以形成閘極電極層 5。再者，利用習知沈積、微影與蝕刻技術於該閘極電極層 5 上方形成絕緣層 6、電性源極與汲極接觸 7 以及鈍化層 8。

第 2 圖係電漿處理反應室 100 之剖面圖。電漿處理反應室 100 通常包含氣體分配組件 64、感應耦合源組件 70、以及下層反應室組件 25。由製程體積 18 與下層體積 19 所組成的反應室體積 17，定義出在電漿處理反應室 100 中的電漿處理區域，且被氣體分配組件 64、感應耦合源組件 70 以及下層反應室組件 25 所包圍。

下層反應室組件 25 通常包含基板升降組件 51、基板

支持件 238 與處理反應室底座 202。處理反應室底座 202 具有反應室壁 206 與反應室底部 208，其部分定義出下層體積 19。透過位於反應室壁 206 之存取口 (access port) 32，可進出處理反應室底座 202。存取口 32 定義出基板 240 進出處理反應室底座 202 之區域。反應室壁 206 與反應室底部 208 可由一整塊的鋁或其他適合於製程的材料所製作而成。

溫度受控制的基板支持件 238 係連接至處理反應室底座 202。基板支持件 238 於處理過程中支撐著基板 240。在一實施例中，基板支持件 238 包含鋁金屬主體 224，其包含至少一個嵌入式加熱器 232。嵌入式加熱器 232，例如熱阻元件，係設置在基板支持件 238 中。嵌入式加熱器 232 耦接至功率源 274，其藉由控制器 300 而可控制地將該基板支持件 238 與安置在支持件上的基板 240 加熱至一預定溫度。典型地，在大部分 CVD 製程，嵌入式加熱器 232 將基板 240 維持在一均勻的溫度範圍內，例如從用於塑膠基板之約 60°C 至用於玻璃基板所需約 550°C 之溫度範圍。

通常，基板支持件 238 具有背側 226、前側 234 與軸 (stem) 242。前側 234 支撐基板 240，而軸 242 耦接至背側 226。連結該軸 242 之軸底座 42 係連接至一升降組件 40 上，以使基板支持件 238 在各種位置間移動，如第 2 至 4 圖所示。如第 4 圖所示般，傳送位置使系統機械手臂（未繪示）可自由進出電漿處理反應室 100 而不會干擾基板支持件 238 以及 / 或升降插梢 52。軸 242 另提供一種導管以

容置位於基板支持件 238 及該群集工具 310 之其他構件之間的導電性及熱電偶導線。升降組件可以包含氣動式或機械式導程螺桿升降組件，當電漿處理反應室 100 處在真空環境下時，其可供給一種用以抵抗作用在基板支持件 238 上的重力與大氣壓力之力量，以及準確地將支持組件定位在電漿處理反應室 100 中。

風箱 246 耦接在基板支持件 238 (或軸 242) 與處理反應室底座 202 之反應室底部 208 之間。風箱 246 在反應室體積 17 與處理反應室底座 202 外的大氣間提供真空密封作用，同時幫助基板支持件 238 的垂直移動。

基板支持件 238 額外支撐基板 240 與一外接的遮蔽框 248。通常，遮蔽框 248 防止材料沈積於基板 240 之邊緣與基板支持件 238 上。在一實施例中，遮蔽框 248 藉由使用連接至基板升降組件 51 上的特徵 (未繪示) 而與基板 240 以及基板支持件 238 分開。另一個實施例中，遮蔽框 248 係設置在擷取特徵 (capturing feature, 未繪示) 上，此擷取特徵設置在電漿處理反應室 100 中，當基板支持件位於擷取特徵上且由處理位置向下移動時，此擷取特徵可使基板支持件 238 與遮蔽框 248 分開。該擷取特徵實例或該連接於基板升降組件實施例上的特徵因而有助於基板 240 從基板支持件 238 上以及電漿處理反應室 100 中移除。

基板支持件 238 設置有貫穿其中的複數個孔洞 228，用以容納複數個升降插稍 52。升降插稍 52 通常由陶瓷、石墨、塗佈有陶瓷的金屬或不鏽鋼所製成。利用能夠將升

降插稍 52 由下縮位置（如第 2 圖所示）升至上升位置（未繪示）之升降盤 50，使升降插稍 52 可以相對於基板支持件 238 與處理反應室底座 202 而移動。連結至每一個升降插稍 52 與反應室底部 208 之升降風箱 54 係用來隔離下層體積 19 與在電漿處理反應室 100 外之大氣環境，同時亦允許升降插稍 52 可由下縮位置（如第 2 圖所示）升至上升位置（未繪示）。利用升降致動器 56 以啟動升降盤 50。當升降插稍 52 在上升位置且基板支持件 238 在傳送位置時，基板 240 係被抬升至存取口 32 之頂邊的上方，使得系統機械手臂可從電漿處理反應室 100 進出。

凸緣組件 65 典型包含入口 112，由氣體源 110 提供之製程氣體在通過氣體分配盤 64 之後係透過此入口 112 導入製程體積 18 中。利用質量流量控制器（未繪示）與控制器 300，可適當控制與調節從氣體源 110 至入口 112 之氣體流。氣體源 110 可包含複數個質量流量控制器（未繪示）。在此所使用之“質量流量控制器”一詞，係指任何可提供快速與正確氣體流至電漿處理反應室 100 內之控制閥門。入口 112 使得製程氣體被導入且均勻地分佈在電漿處理反應室 100 中。此外，入口 112 可以選擇性地被加熱以避免任何反應性氣體在歧管內發生凝結。

入口 112 亦耦接至清洗源 120 上。清洗源 120 典型地提供一種清洗劑，如解離氟（disassociated fluorine），其被導入至製程體積 18 中以移除沈積副產物以及於先前處理步驟後遺留下的沈積材料。

凸緣組件 65 提供該製程體積 18 的上層邊界。凸緣組件 65 能由反應室底座 202 以及 / 或感應耦合源組件 70 上移除，以檢修在電漿處理反應室 100 中的零件。典型地，凸緣組件 65 係由鋁 (Al) 或電鍍鋁主體製作而成。

在一實施例中，凸緣組件 65 包含抽氣空間 63，其耦接至外部真空抽氣系統 152 上。抽氣空間 63 係用以將氣體與製程副產物由製程體積 18 中均勻地排出。抽氣空間 63 係形成於反應室蓋內或連接至其上，並被平板 68 所覆蓋，以形成抽氣通道 61。為確保製程體積 18 之均勻排空，係在平板 68 與反應室蓋 60 之間形成一間隙，以為氣體流進入抽氣通道 61 時產生一個小小的限制條件。在一實施例中，形成在感應耦合源組件 70 之凸緣支持構件 72 上的遮蔽特徵 71 亦可提供額外之限制條件以進一步確保製程體積 18 之均勻排空。真空抽氣系統 152 通常包含一真空幫浦，其可以是渦輪幫浦、低真空幫浦以及 / 或可達成需求反應室處理壓力之 Roots Blower™。

另一個實施例中，在下層反應室組件 25 中存在一個抽氣空間 24，其係可利用真空抽氣系統 150 以從製程體積 18 中均勻地排空氣體與製程副產物。抽氣空間 24 通常形成於反應室底部 208 內或連結其上，且可被平板 26 所覆蓋以形成圍封之抽氣通道 23。平板 26 通常包含複數個孔洞 21 (或狹縫) 以對氣體流進入抽氣通道 23 時產生小小限制，而確保反應室體積 17 之均勻排空。抽氣通道 23 透過抽氣口 150A 而連結至真空抽氣系統 150 上。真空抽氣系統 150

通常將包含真空幫浦，其可以是渦輪幫浦、低真空幫浦、以及/或可達成需求反應室處理壓力之 Roots BlowerTM。實施例中，如第 2 至 4 圖所示，抽氣空間 24 係對稱地分佈在處理反應室的中心附近以保證製程體積 18 中之氣體排空。

另一個實施例中，抽氣空間 24 及抽氣空間 63 皆用來排空製程體積 18。在此實施例中，利用真空抽氣系統 152 而由製程體積 18 移除之氣體相對流速，以及利用真空抽氣系統 150 而由下層體積 19 移除之氣體相對流速均可被最佳化，以改善電漿處理結果並減少電漿與製程副產物洩漏至下層體積 19。減少電漿與製程副產物之洩漏將可減少在下層反應室組件 25 零件上的沈積，因而減少清洗時間以及/或減少為移除這些無用沈積物而需要使用清洗源 120 的頻率。

氣體分配盤 64 係耦接至凸緣組件 65 之頂板 62 上。氣體分配盤 64 的形狀係大致上與基板 240 的外形一致。氣體分配盤 64 包含一有孔區域 67，來自氣體源 110 之製程氣體與其他氣體係透過此有孔區域 67 而被輸配至製程體積 18 中。氣體分配盤 64 之有孔區域 67 係用以提供均勻之氣體分配通過氣體分配盤 64 而進入製程體積 18 中。本發明所採用之氣體分配盤係闡述於 2003 年 1 月 7 日由 Blonigan 等人所申請之已受讓之美國專利申請號 10/337483 中；於 2002 年 11 月 12 日發證予 White 等人之美國專利號 6447980；以及，由 Choi 等人於 2003 年 4 月 16 日申請的美國專利申請號 10/417592；在此係以參考方式併入上述

案件之全部內容。

如第 2 至 4 圖所示之氣體分配盤 64 可由單一構件所形成。另一個實施例中，氣體分配盤 64 可由二個或更多個分開之部件所形成。複數個氣體通道 69 貫穿形成於擴散板 64 中，以使製程氣體能以想要的分配情形通過氣體分配盤 64 而進入製程體積 18 中。空間 66 係形成於氣體分配盤 64 與頂板 62 之間。空間 66 可使氣體由氣體源 110 流入空間 66 中以均勻地分配於氣體分配盤 64 上且均勻地流過氣體通道 69。氣體分配盤 64 係由鋁 (Al)、電鍍鋁、或其他 RF 傳導材料所構成。氣體分配盤 64 係藉由電子絕緣部件 (未繪示) 而與反應室蓋 60 電性隔離。

參照第 2、2A 與 2B 圖，感應耦合源組件 70 通常包含 RF 線圈 82、支持結構 76、覆蓋物 80 與各種絕緣部件 (例如，內部絕緣體 78、外部絕緣體 90 等)。支持結構 76 通常包含支撐構件 84 與凸緣支持構件 72，此二者接地金屬零件，可支持凸緣組件 65 的零件。RF 線圈 82 係由數個零件所支持與圍繞，該等零件可避免由 RF 功率源 140 輸送至線圈的 RF 功率擊穿該支持結構 76 或對接地的反應室零件造成重大之損害 (例如，處理反應室底座 202 等)。覆蓋物 80 係連結至支持結構 76 上，且覆蓋物係為重疊片段組成之薄的連續的環狀物、帶狀物或陣列。覆蓋物 80 係用以保護 RF 線圈 82 免於受到電漿處理化學物的影響，或免於被電漿處理過程中產生的離子或中性粒子或反應室清洗化學物的轟擊。覆蓋物 80 係由陶瓷材料所製成 (例如，鋁或

藍寶石)或其他與製程相合適之介電材料。再者,各種絕緣部件,例如內部絕緣體78與外部絕緣體90,係用以支持與隔離RF線圈82和電性接地支持結構76。絕緣部件通常由電性絕緣材料所製成,例如,鐵氟龍或陶瓷材料。真空餽入裝置83連接至支持結構76上以穩固與支撐RF線圈82,以及避免大氣洩漏至已排空的製程體積18中。支持結構76、真空餽入裝置83與各種O型環85、86、87、88與89形成可支持RF線圈82與氣體分配組件64的一種真空緊密結構,並使得RF線圈82可與製程體積18相通而沒有抑制RF產生區域的傳導阻礙。

如第2至5圖所示,RF線圈82係透過RF阻抗匹配網路138而連接至RF功率源140上。在此組態中,RF線圈82係當作一種感應耦合RF能量發射元件,其可產生及控制在製程體積18中生成的電漿。在一個實施例中,可為RF線圈82提供動態阻抗匹配。控制器300以及安置在製程體積18周圍的RF線圈82可用以控制與形成產生在基板表面240A附近的電漿。在一實施例中,如第2至5圖所示之RF線圈82,係用以控制產生在反應室體積17附近之電漿的單匝線圈。另一個實施例中,多匝線圈可用以控制電漿的成形與密度。

在一些組態中,單匝線圈之線圈端可影響產生在電漿處理反應室100中的電漿之均勻性。當不期望重疊線圈端時,如第6與7圖所示之間隙區域“A”,可存在於線圈端之間。由於線圈的缺漏長度與RF電壓在線圈輸入端82A

和輸出端 82B 的交互影響，接近間隙”A”處會產生較弱的 RF 生成磁場。在此區的較弱磁場可能對反應室內的電漿均勻性有不良影響。為解決這可能產生的問題，可在製程中利用可變的誘導器連續地或重複地調整在 RF 線圈 82 與接地間的電抗(reactance)，誘導器可偏移或轉動 RF 電壓分佈，而利用時間來平均調沿著 RF 線圈 82 所生成之電漿的電漿不均勻性，並減少 RF 電壓在線圈端的交互影響。調整在 RF 線圈 82 與接地間的電抗以偏移在線圈中的 RF 電壓分佈之方法實例係進一步闡述於美國專利號 6254738 中，其名稱為”Use of Variable Impedance Having Rotating Core to Control Coil Sputtering Distribution”，其於 1998 年 3 月 31 日申請，在此係以參考方式且在不與本發明之專利申請概念以及揭露不一致的程度下併入該案內容。結果，利用改變 RF 電壓分佈而對電漿分佈作時間平均化，能使產生在製程體積 18 中的電漿較均勻且軸向對稱控制。沿著 RF 線圈 82 之 RF 電壓分佈可影響各種電漿的特性，包含電漿密度、RF 電位分佈，以及暴露於電漿下之包含基板 240 之表面的離子轟擊。

在一實施例中，氣體分配盤 64 係經 RF 偏壓，使得產生於製程體積 18 中的電漿可藉由利用與氣體分配盤相連接的阻抗匹配元件 130、RF 功率源 132 與控制器 300 而受控制與成形。RF 偏壓氣體分配盤 64 係作為電容耦合 RF 能量發射元件，其可產生與控制在製程體積 18 中的電漿。

另一個實施例中，RF 功率源 136 透過阻抗匹配元件

134 而施加 RF 偏壓功率於基板支持件 238 上。藉由 RF 功率源 136、阻抗匹配元件 134 與控制器 300，使用者能夠控制在製程體積 18 中產生的電漿、控制基板 240 之電漿轟擊以及改變在基板表面 240A 上的電漿殼層厚度。另一個實施例中，RF 功率源 136 及阻抗匹配元件 134 係可替換成一個或多個接地連線（未繪示），因而使基板支持件 238 接地。

為控制電漿處理反應室 100、製程變數與零件以及其他群集工具 310 零件，控制器 300 係用以控制完整基板製程程序之所有狀況。控制器 300 係用以控制阻抗匹配元件（即，130、134 與 138）、RF 功率源（即，132、136 與 140）與其他電漿處理反應室 100 之元件。電漿處理反應室 100 的電漿處理變數係由控制器 300 所控制，控制器係為含微處理器之控制器。控制器 300 用以接收來自使用者以及/或在電漿處理反應室中各種感測器的輸入，並根據各種輸入與存於控制器記憶體中的軟體指令而適當地控制電漿處理反應室零件。控制器 300 通常包含記憶體與中央處理器（CPU），當有需要時，此二者藉由控制器而保留各種程式、處理程式以及執行程式。記憶體係耦接至 CPU 上，以及可以是一或多個隨時可用之記憶體元件，例如隨機存取記憶體（RAM）、唯讀記憶體（ROM）、軟碟、硬碟或任何其他形式的數位儲存，不管是局部或遙控之記憶儲存。軟體指令與資料可被編碼與儲存於記憶體中以對 CPU 發出指令。支持電路亦耦接至 CPU 上以支持處理器。這些支持電路包含快取、功率供應器、時鐘電路、輸入/輸出電路、輔助系統

等習知的電路。由控制器 300 讀取之程式（或電腦指令）可決定在電漿處理反應室中要進行哪一個工作。較佳地，程式係為控制器 300 讀取之軟體，並包含指令以根據規定與輸入資料而監測與控制電漿處理製程。

電漿處理

操作上，藉由真空抽氣系統 150 與/或真空抽氣系統 152 將電漿處理反應室 100 排空至一預定的壓力/真空，使得電漿處理反應室 100 能夠從系統機械手臂（未繪示）上接收基板 240，其中機械手臂係安裝在同樣為真空環境下的中央傳送室 312 內。為了將基板 240 傳送至反應室中，係將用來密封隔離中央傳送室 312 與電漿處理反應室 100 的縫閥（參見第 8 圖中的標號 341、343、345 與 347）開啟以使系統機械手臂延伸通過在處理反應室底座 202 中的存取口 32。升降插稍 52 由延伸的機械手臂上移除基板 240。系統機械手臂接著由電漿處理反應室 100 中縮回，且關閉該反應室縫閥以隔離電漿處理反應室 100 與中央傳送室 312。基板支持件 238 係由升降插稍 52 處抬升基板 240 並將基板 240 移至所需之處理位置。

一但基板 240 被接收，利用一般電漿處理步驟以完成基板 240 上的處理程序。首先，當基板 240 由升降插稍處離開後，基板支持件 238 係移動至所需之處理位置且電漿處理反應室係被排空至預定壓力。一但達到預定壓力，具有特定流速之一種或多種氣體由氣體源 110 通過氣體分配盤 64 導入反應室體積 17 中，此時真空抽氣系統持續排空

反應室體積 17，以達成平衡的處理壓力。控制器 300 藉由阻滯該等真空抽氣系統（即，150 以及/或 152）之間的連通以及/或調整來自氣體源 110 之製程氣體的導入流速而調整製程的處理壓力。當所需壓力及氣體流速建立之後，可啟動各自的 RF 功率供給器以產生及控制產生於製程體積 18 中的電漿。使用控制器 300 將功率分別供應至 RF 線圈 82、氣體分配盤 64 以及/或基板支持件 238。由於電漿離子密度係直接與生成的磁場以及/或電場強度相關，因此可藉由改變輸入至 RF 線圈 82、氣體分配盤 64 以及/或基板支持件 238 之 RF 功率來改變產生於製程體積 18 中的電漿密度。電漿離子密度亦可以透過調整製程處理壓力或調整輸送至 RF 線圈 82 以及/或氣體分配盤 64 之 RF 功率而予以增加或減少。基板在經過下述各種反應室製程步驟處理後，係藉由抬升升降插稍 52、降低基板支持件 238 以放置基板 240 於升高之升降插稍 52 上、開啟縫閥（未繪示）、伸長系統機械手臂至反應室中、降低升降插稍 52 以放置基板 240 於系統機械手臂刀刃（未繪示）上、接著縮回系統機械手臂並關閉縫閥等步驟，而將基板由電漿處理反應室 100 中移開。

高品質閘極氧化物的形成

本發明之實施例闡述形成高品質閘極介電層之製程以確保在製造完成的 TFT 元件中有穩定、可再現性與想要的電子效能表現。本發明實施例闡述一或多個製程步驟，其用以在上述之電漿處理反應室 100 中形成高品質閘極介電

層。

本發明之實施例中，下述之單一高密度電漿氧化製程（HDPO）係用以形成閘極介電層。在實施例中的 HDPO 製程層之厚度可介於約 $20\text{\AA}$ 至約 $1000\text{\AA}$ 之間，但較佳介於約 $50\text{\AA}$ 至 $150\text{\AA}$ 的厚度範圍。

另一個實施例中，藉由首先進行 HDPO 製程，接著形成 CVD 膜於最初 HDPO 製程層之頂部而形成一層雙層膜。在實施例中，CVD 膜可以利用 PECVD 四乙氧基矽烷 (TEOS) (或稱四乙基正矽酸鹽 (TEOS)) 沈積製程所沈積出來的二氧化矽 (SiO_2)。在實施例中的 HDPO 製程層之厚度介於約 $20\text{\AA}$ 至約 $500\text{\AA}$ 之間，但較佳地介於約 $50\text{\AA}$ 至 $150\text{\AA}$ 的厚度範圍內。整體閘極介電層 4 可以具有大約 $100\text{\AA}$ 至大約 $6000\text{\AA}$ 之厚度。

高密度電漿氧化製程

利用將矽基板表面 $240\text{\AA}$ 暴露在生成的電漿中而完成 HDPO 製程，其中該電漿係利用來自氣體源 110 且通過氣體分配盤 64 而輸入至製程體積 18 中的含氧氣體或氣體混合物所產生。HDPO 製程是一種電漿氧化製程。習知用來氧化矽的熱氧化製程常常需要非常高的溫度，通常大於 900°C 。因此，為減少用來形成高品質閘極介電層所需之溫度，本發明之概念可在低溫（小於 550°C ）下執行以形成高品質閘極介電層。典型上 HDPO 製程將在約 60°C 至約 550°C 溫度範圍下進行。在習知的熱氧化製程中，減少製程溫度將會減緩氧化層的成長速率，而延長反應室處理時間以及減少單位時間內

的系統產量。為增加成長速率與減少反應室處理時間，HDPO 製程利用 RF 能量來提升閘極氧化層的成長速率。由於 RF 能量的應用將 (1) 加強反應性物種之分解與離子化；(2) 加強反應性物種之能量 (或活性)；(3) 透過離子與中性子轟擊而增加基板表面 240A 的能量；以及 (4) 暴露基板表面 240A 至高密度電漿生成時所產生的熱輻射下，故相信 HDPO 製程可以增加成長速率。

在一實施例中，HDPO 製程必需控制輸入至 RF 線圈 82 之 RF 功率，以控制產生在基板表面 240A 上之製程體積 18 中的電漿離子密度。輸入至 RF 線圈 82 之 RF 功率可約為 250 至大約 25000 瓦特/平方公尺 (Watts/m^2)，其頻率約為 0.3 MHz 至 10 GHz。較佳者，該 RF 頻率大約 13 MHz 至 80 MHz。在一實施例中，藉著調整頻率、調整阻抗匹配網路或具正向功率伺服之頻率調整而為 RF 線圈 82 提供動態阻抗匹配。

另一個實施例中，HDPO 製程電漿係由輸送至氣體分配盤 64 之 RF 能量所產生與控制。通常輸送至氣體分配盤 64 之 RF 功率約從 250 至約 25000 瓦特/平方公尺，而頻率從大約 0.3 MHz 至 10 GHz 以上。較佳地，RF 頻率約為 13 MHz 至約 80 MHz。在一實施例中，藉著調整頻率、調整阻抗匹配網路或具正向功率伺服之頻率調整而為氣體分配盤 64 提供動態阻抗匹配。

另一個實施例中，藉由同時輸送 RF 能量至 RF 線圈 82 與氣體分配盤 64 上來完成 HDPO 製程。輸入至氣體分

配盤 64 與 RF 線圈 82 之 RF 功率可約 250 至約 25000 瓦特/平方公尺，而頻率大約為 0.3 MHz 至大於 10 GHz。較佳地，RF 頻率係大約 13 MHz 至大約 80 MHz。為避免輸送至 RF 線圈 82 與氣體分配盤 64 之 RF 功率的交互作用，輸送至每一個元件之 RF 功率的頻率可以是稍微不同的 RF 頻率。例如，RF 線圈 82 可以在大約 13.56MHz 下運作而氣體分配盤可以在大約 12.56MHz 下驅動；或者上述之元件運作頻率可以互換。

再又一個實施例中，基板支持件 238 係經 RF 偏壓或接地，同時 RF 能量係輸送至 RF 線圈 82 以及/或氣體分配盤 64 上。在此情況下，輸送至氣體分配盤 64、RF 線圈 82 與基板支持件 238 之 RF 功率可約 250 至大約 25000 瓦特/平方公尺，而頻率大約為 0.3 MHz 至大於 10 GHz。較佳地，RF 頻率係大約 13 MHz 至大約 80 MHz。在此實施例中，在不同頻率下將 RF 功率輸送至 RF 線圈 82、基板支持件 238 與氣體分配盤 64 上亦可減少任何因 RF 功率之交互作用所造成的影響。

產生於 HDPO 製程過程中的電漿離子密度將視各種製程處理參數而改變，例如，導入反應室的製程氣體或氣體混合物之種類、反應室壓力、以及/或輸入至反應室以激發氣體或氣體混合物的能量(例如，RF 功率等)。在一實施例中，HDPO 製程氣體可以包含一種氧氣來源，例如純氧氣或氧氣混合諸如氮氣、氫氣、氫氣、氫氣、氫氣或上述氣體之組合物等其他氣體。在一實施例中僅使用純氧氣。另

一個實施例中，可將水注入反應室中以加強氧化物的成長製程。

在一實施例中，為了產生與維持使用於 HDPO 製程的高密度電漿，氧氣與一種或多種其他氣體（如，氮氣、氬氣等）係注入反應室體積 17 中以達到約 1 毫托 (mTorr) 至約 0.5 托 (Torr) 之反應室壓力。較佳地，HDPO 製程使用之氧氣與氮氣的壓力範圍約介於 3 毫托至約 250 毫托之間。

當電漿與基板表面的交互作用受到所生成之電漿密度影響時，電漿與基板表面 240A 之交互作用亦受到基板在電漿反應室中的位置與基板支持件 238 的電性浮動、接地或 RF 偏壓所影響。一般而言，基板距離電漿產生源越遠，則基板表面 240A 與電漿間的交互作用越小。用以形成高品質氧化層的基板支持件之理想位置係取決於電漿在基板表面的密度、離子轟擊基板表面的能量、製程溫度以及所需之反應室處理時間。第 2 圖繪示電漿處理反應室的剖面圖，其中基板支持件係安置在處理反應室的中間位置，此位置在一實施例中係形成 HDPO 層之理想位置。第 3 圖繪示電漿處理反應室的剖面圖，在該反應室中，基板支持件係靠近氣體分配盤 64 之表面位置，在一實施例中，此位置係利用施加 RF 功率在氣體分配盤 64 上以形成 PECVD 氧化層之理想位置。因為 HDPO 層成長速率與製程均勻性係受基板表面與產生的電漿之互相作用所影響，基板支持件的處理位置可以根據在 HDPO 層製程條件中的製程處理變數而加以調整。理想的電漿處理位置主要取決於電漿處理

反應室的特性（如，反應室大小、基板相對於抽氣口的位置等）以及相對於基板表面之 RF 能量發射元件的組態。在一實施例中，當調整在 HDPO 層處理步驟中的電漿離子密度時，處理位置亦可能改變。第 2 圖繪示用於 HDPO 氧化物成長製程與 HDP 沈積製程的較佳位置。第 3 圖繪示用於習知 PECVD 沈積製程之較佳位置。較佳位置可藉由製程體積 18 的高度，或又稱反應室「間距」，而量測出。間距可以例如是介於安置在基板支持件 238 之基板支持表面 230 上的基板 240 與氣體分配盤 64 間的距離，但此間距常定義成從基板表面 240A 至氣體分配盤 64（即，製程體積 18 的邊緣）之垂直距離。在一實施例中，當使用一或多個 RF 能量發射元件時，在用來對 730mm x 920mm 基板進行 HDPO 製程之處理反應室中的間距可約介於 50 毫米 (mm) 至大約 500 毫米之間。反應室間距可隨著基板尺寸增加而改變。

第 4 圖繪示電漿處理反應室 100 的剖面圖，其中基板支持件 238 係設置於電漿處理反應室的底部上或靠近底部的位位置。此位置係用來使已處理之基板與未處理之基板進行交換。

第 5 圖繪示電漿處理反應室之一實施例的剖面圖，在處理反應室中接地表面之表面積（參見當基板支持件接地時，接地反應室壁表面 "B1" 與基板支持件表面 "B3"）係相對於接觸製程體積 18 之電容耦合電極表面（即，RF 能量發射元件（參見氣體分配盤表面 "B2" 以及 / 或基板支持件表

面”B3”)) 的表面積來增加，以在基板支持件接地時發展出最佳基板偏壓、改進所生成電漿之均勻性以及減少包含基板在內之接地元件的轟擊強度。在一實施例中，基板支持件 238 係為 RF 驅動電極，其具有阻隔電容 (blocking capacitor, 未繪示) 設置在基板支持件 238 與 RF 功率源 136 之間。在此實施例中，當 RF 驅動基板支持件以形成 HDPO 層或使用電漿 CVD 製程以沈積介電層時，接地表面積與 RF 驅動電極表面積的比率係經過設計，使得基板偏壓與電漿均勻性最適化。在此實施例中，氣體分配盤 64 為接地，且接地電極的總表面積比上基板支持件表面積的比率較佳介於約 1:1 至約 2:1 之間。

製作半導體元件之重要因素為形成半導體元件相關的購置成本(COO)。受多個因素影響之購置成本(COO)係主要與反應室產量有關或單純地與用來沈積高品質閘極介電層所需要的處理時間相關。閘極氧化層之所需厚度取決於所希望達成的 TFT 電性效能表現。尤其是，閘極介電層需為高品質層 (例如，低 FLATBAND 電壓(V_{fb}))，如此製成之電晶體具有所需的電性特性。為達成高品質閘極介電層，發展良好的閘極介電層是很重要的，此閘極介電層需具有優異的厚度均勻性(小於 1%)以及具有足夠厚度以達到所需程度之階梯覆蓋率與崩潰電壓。為達成所需階梯覆蓋率與崩潰電壓，閘極介電層厚度係大約 1000Å。實施例中，HDPO 製程成長速率係為每分鐘大約 10Å。因此，假設成長速率為定值 (當然這不太可能發生)，將需要花費大約

100 分鐘以長成 $1000\text{\AA}$ 之厚度。100 分鐘之製程時間將造成電漿製成反應室 100 的低產量，以及對群集工具之購置成本有不良影響。因此，需要使用非常薄的閘極介電層，或使用製程時間較短的多層堆疊層。

化學氣相沈積製程

為達成一種經濟上更合理的高品質閘極介電層，在一些實施例中需執行 HDPO 製程以在 HDPO 層上形成良好界面，且隨後沈積具有良好主體電子特性與較高沈積速率的一層或多層膜。在一實施例中，薄 HDPO 製程層係形成於通道上以形成高品質介電界面，以及一或多層介電層係被沈積在 HDPO 層上以形成高品質閘極介電層。在一實施例中，為減少電漿處理反應室的購置成本，可以使用兩個步驟之閘極氧化形成製程。在此實施例中，進行 HDPO 製程以達成良好閘極介電層界面（p-Si 與 HDPO 層界面），且隨後將具有比 HDPO 製程更佳之沈積速率的第二層沈積在 HDPO 層上。

在一實施例中，高密度電漿（HDP）CVD 沈積製程係用以沈積閘極介電層 4 的剩餘厚度，以形成符合所需物性與電性需求的膜層。在一實施例中，為達成 HDP CVD 製程，係將一種含矽氣體或含矽氣體混合物與一含氧氣體或含氧氣體混合物導入如第 2 圖所示的反應室中。RF 線圈 82 以及一個或二個其他 RF 源（如，氣體分配盤 64、基板支持件 238 等）係用以沈積 HDP CVD 氧化膜於已形成的 HDPO 層上。另一個實施例中，使用一含矽氣體（或含矽

氣體混合物)、含氧氣體以及/或含氮氣體來完成 HDP 製程。

在一實施例中，TEOS 沈積製程係用以沈積間極介電層 4 的剩餘厚度，以形成可符合所需之物性與電性需求的膜層。藉著導入具有大約 100sccm 載氣（如，氮氣）之約 600sccm 的 TEOS 以及大約 7000 sccm 之氧氣至總氣體壓力約 0.5 至約 3 托 (Torr) 的反應室中以形成一電漿後將基板暴露在該電漿中，並使基板溫度介於約 350°C 至約 550°C 範圍內，來實施用於 730mmx920mm 平面面板顯示器基板的典型 PECVD TEOS 製程實例。較佳地，反應室壓力約 1 托，而基板溫度介於約 350°C 至約 450°C (即 400°C $\pm$ 50°C) 的範圍內。約 2000 Watts 且頻率約 13.56MHz 之 RF 功率係輸送至氣體分配盤上，此時基板製程間距介於約 10 毫米至約 50 毫米之間，但典型地係距離氣體分配盤 64 約 15 毫米，以達到每分鐘約 1500Å 之沈積速率。由 TEOS 沈積製程所形成之二氧化矽在半導體工業中經常作為金屬層間的介電膜。TEOS 沈積製程之進行係利用諸如含有四乙基正矽酸鹽之氣體混合物等介電層形成氣體來沈積介電層。使用 TEOS 沈積之典型製程實例係進一步闡述於美國專利號 5462899 中，其名稱為 "Chemical Vapor Deposition Method for Forming SiO₂"，於 1995 年 10 月 31 日申請；以及美國專利號 6451390，其名稱為 "Deposition of TEOS Oxide Using Pulsed RF Plasma"，於 2002 年 9 月 17 日申請，在此係以參考方式且在不曾與本發明之專利申請概念以及揭露不一致的程度下

併入該案內容。

第 3 圖繪示電漿處理反應室 100 的剖面圖，其中基板支持件 238 設置在靠近氣體分配盤 64 之位置，以利於基板 240 表面上的電漿 CVD 沈積。因為 PECVD 或 HDP CVD 沈積製程的均勻性以及沈積速率係受基板表面與生成電漿間之交互作用的影響，基板支持件的處理位置可以根據在 CVD 製程條件中的製程變數而加以調整。理想的電漿處理位置係取決於電漿處理反應室的特性（如，反應室大小、基板相對於抽氣口的位置等）以及相對於基板表面之 RF 能量發射元件的組態。在實施例中，電漿離子密度在電漿處理步驟中被調整時，處理位置亦可以改變。

為避免對反應室零件之電弧作用 (arcing)、電漿造成之損傷，以及/或減少功率損失與減少在基板支持件 238 與反應室底座 202 上不需要的沈積，必須減少在下層體積 19 中的電漿生成或與零件的交互作用。典型地電漿處理反應室係設計成避免電漿生成於反應室體積 17 的無用區域中，但是現今常用的技術卻不能應用在該些允許反應室零件進行相對運動的反應室中，或於法應用在該些用於處理大面積基板(如，大於 2000 平方公分)之反應室中。大面積基板會因為在大氣/真空界面處的零件所受到強大大氣壓力、因 RF 接地所使得反應室結構複雜度提高與基板尺寸所造成熱均勻性以及/或上述大型零件之大型零件部件的成本等因素而有一些特殊的考量。為解決這些議題，在一實施例中，係安裝一種可在基板支持件 238 與反應室底座

202 間進行相對移動之物理屏障物（未繪示）以防止電漿洩漏或產生於下層體積 19 中。在此實施例中，此物理屏障物可連接於反應室底部 208 與可移動之基板支持件 238 的表面上。在一實施例中，該物理屏障物可以是一導體，並以設置金屬、風箱或可撓式導線網或網柵設置為佳，如此一來可避免電漿的生成。在另一個實施例中，遮蔽位在下層體積 19 中的零件（未繪示）有助於減少這些零件上的沈積或與電漿的交互作用。另一個實施例中，真空抽氣系統 152 以及/或真空抽氣系統 150 之排空速率（如，抽氣速率以及在製程體積 18 與下層體積 19 間的傳導）係受控制以減少從製程體積 18 至下層體積 19 之氣體流，進而減少電漿轟擊與化學物的作用。

為了移除在電漿處理反應室 100 中表面上的無用沈積物，使用一種來自清洗源 120 之清洗氣體以移除在反應室體積 17 內之零件上的沈積，其中上述氣體源係耦接至入口 112 上。清洗源 120 提供一種清洗劑，例如解離氟，其被導入至反應室體積 17 中。

群集工具設備及晶圓編排

本發明亦提供一種群集工具 310，其包含至少一種能夠沈積高品質閘極介電層之電漿處理反應室 100。群集工具 310 具有優點，因為其支援諸如預先加熱基板、在製程前預先清洗基板表面等製程前步驟，以及支援諸如後退火與冷卻等後製程步驟，所有步驟皆發生在單一可控制的環境中。使用一種用以沈積閘極介電層之可控制環境對於形

成高品質閘極介電層而言係為一個重要概念，因為將基板表面暴露在介於 HDPO 層與介電層沈積步驟間的大氣污染物下，會導致已形成的閘極層之電性特性不良，所以會使用分開的反應室，甚至使用分開的系統以沈積 HDPO 層與介電層。再者，若這些製程在不需暴露於大氣污染源下完成或這些製程在進行 HDPO 層以及/或介電層沈積製程之前或之後馬上完成，則在群集工具中使用退火、預清洗以及/或預熱反應室(皆於下文中闡述)將減少在已形成的閘極介電層 4 中生成缺陷。

第 8 圖繪示群集工具 310 之代表性圖式，其具有一個電漿處理反應室 100。群集工具 310 係顯示一種可用以處理基板 240 而不需將基板暴露於空氣中的群集工具。群集工具 310 包含中央傳送室 312，其連結至負載閉鎖/冷卻室 314A 與 314B、預熱室 302 以及處理反應室 340、342、344 與 346 上。中央傳送室 312、負載閉鎖/冷卻室 314A 與 314B、預熱室 302 以及處理反應室 340、342、344 與 346 係密接在一起以形成密閉環境，在此密閉環境中，該系統係在約 10 毫托至約 1 托之間的內部壓力下運作。負載閉鎖/冷卻室 314A 與 314B 具有複數個可關閉的開口，分別包含負載門 316A 與 316B，以傳送基板 240 至群集工具 310 中。利用大氣中的機械手臂（未繪示）而將基板 240 由基板儲存位置 38A-D 中的其中一個位置傳送至負載閉鎖/冷卻室 314A 或 314B 內。

負載閉鎖/冷卻室 314A 或 314B 各自包含一晶圓盒

317，其中有複數個可支持與冷卻基板之托架設置於晶圓盒中。在負載閉鎖/冷卻室 314 中的晶圓盒 317 係安置在一升降組件（未繪示）上，以一格托架之高度作為移動方式來升高或降低晶圓盒 317。對負載閉鎖室 314A 而言，負載門 316A 係開啟且基板 240 被置放在位於負載閉鎖/冷卻室 314A 之晶圓盒 317 的托架上。升降組件以一格一格托架高度的方式來升起晶圓盒 317，使得空的托架對著負載門 316A。另一個基板置放於空的托架上且此製程係重複直到晶圓盒上的所有托架放滿基板為止。此時，負載門 316A 係關閉且負載閉鎖/冷卻室 314A 被排空至群集工具 310 內的壓力。

隨後，開啟鄰接於中央傳送室 312 之負載閉鎖/冷卻室 314A 內壁上的縫閥 320A。基板 240 係藉由中央傳送室 312 之機械手臂 322 工具而被傳送至預熱室 302 中，在此基板被預熱至需求溫度。在一實施例中，基板 240 在預熱室 302 中被加熱至約 250°C 至約 450°C 範圍內的溫度。另一個實施例中，基板 240 在負載閉鎖/冷卻室 314A 中被預熱至約 250°C 至約 450°C 範圍內的溫度，而不需由預熱室 302 來執行此預熱功能。受控制器 300 所控制之機械手臂 322 係用以將基板由負載閉鎖/冷卻室 314A 之晶圓盒 317 中移除，將基板插入至預熱室晶圓盒 329 之空托架上，以及將基板移開、留在預熱室 302 之托架上。典型地，預熱室晶圓盒 329 係裝置在位於預熱室 302 之升降組件（未繪示）上。在裝載一個托架之後，預熱式晶圓盒 329 係被升高或

降低，以讓另一個空托架能被機械手臂 322 所汲取。機械手臂 322 接著由負載閉鎖/冷卻室 314A 之晶圓盒 317 中取回另一個基板。

從某方面來說，機械手臂 322 將所有或部分基板 240 由預熱室晶圓盒 329 傳送至四個處理反應室 340、342、344 與 346 的其中一個。每一個處理反應室 340、342、344 與 346 係分別在其內壁 340A、342A、344A 與 346A 上選擇性地安裝相關的縫閥 341、343、345 或 347，以隔離製程氣體。在一實施例中，處理反應室 340、342、344 與 346 係為上述之電漿處理反應室 100。此種組態之電漿處理反應室能夠在同一個反應室中形成 HDPO 層及習知 PECVD 沈積製程之高品質閘極氧化層。此實施例由於群集工具 310 內 HDPO 與 PECVD 反應室之間的機械手臂 322 數量大幅減少，故可改進基板產量（如，每小時所能處理的基板數量）。再者，實施例可允許眾多不同種類之處理反應室與各種反應室組態連接至群集工具 310 上以助於解決任何可能發生的製程程序瓶頸。在另一個實施例中，HDPO 製程係在裝置於群集工具系統中之第一反應室中完成，以及第二介電沈積步驟係在裝置於群集工具系統之第二處理反應室中完成。在此實施例中，第一模組（如，處理反應室 340）係裝設以執行上述之 HDPO 製程，以及第二模組（如，處理反應室 342）係裝設成 HDP CVD 或 PECVD 反應器以沈積介電層。在此實施例中，於後續模組（如，處理反應室 342）中將介電層鋪設在基板 240 上之前，先令 HDPO 層

成長基板 240 上。在一實施例中，於基板在後續模組（如，處理反應室 342）中被處理以前，先將基板 240 從第一模組（如，處理反應室 340）傳送至預熱室 302 中。在基板於後續模組中處理之前，於預熱室中先加熱基板至約 250°C 至約 450°C 的溫度。

於處理反應室 340、342、344 與 346 之至少其中一者內處理基板 240 之後，基板被傳送至負載閉鎖/冷卻室 314B 的晶圓盒 317 內。利用一種可移除位於晶圓盒 317 中基板上之熱的冷卻表面使基板於冷卻室中冷卻。利用習知熱交換流體流經安裝在該冷卻表面之熱交換器來冷卻該冷卻表面。一旦基板達到約 20°C 至約 150°C 之需求溫度時，基板通過開啟的負載門 316B 而被移出反應室 314B，且被置放於基板儲存位置 38A-D 中的其中一個位置上。

在群集工具 310 的一實施例中，群集工具 310 包含至少一個預清洗室設置在處理反應室 340、342、344 與 346 位置中的其中一個位置或位於預熱室 329 的位置上。系統中增加的預清洗室係用以在沈積閘極介電層 4 之前先移除任何無用的材料（如，表面氧化物、污染物等）。預清洗製程係為電漿清洗製程，其中可利用光濺鍍蝕刻以及/或利用電漿蝕刻化學品（如，三氟化氮、三氟化碳等）以由基板表面上移除氧化物與其他污染物。預清洗製程典型地為利用惰性氣體（如，氫氣、氬氣、氮氣等）以及利用由頻率約介於 0.3MHz 至約 10GHz 間的 RF 頻率驅動之感應以及/或電容耦合電漿所執行的非選擇性 RF 電漿蝕刻製程。用

以進行預清洗製程之 RF 功率係取決於反應室大小、所需的預清洗蝕刻速率、以及基板偏壓。在預熱步驟之前或之後，但在電漿處理步驟之前，可以增加一個預清洗製程至群集工具 310 處理程序中。在一實施例中，預熱及預清洗步驟係在同一個反應室中完成。另一個實施例中，預熱步驟係在電漿處理反應室中完成而預清洗步驟係在預熱步驟之前完成。另一個實施例中，可於電漿處理反應室 100 執行處理步驟之前，先於反應室 100 中原處進行預清洗步驟。在又一個實施例中，預清洗步驟與預熱步驟可於處理基板前在電漿處理反應室 100 中原處進行。或者，在另一個實施例中，可在將基板 240 置入群集工具 310 之前，先以諸如含有氫氟酸、氨水/雙氧水、硝酸、氯化氫等水性溶液或溫和鹼性溶液等濕式化學品來清洗基板 240。在群集工具中使用預清洗反應室係為形成高品質閘極氧化層之重要概念，因為在預清洗製程完成後且 HDPO 層形成前，將 p-Si 源極、汲極與通道表面暴露在大氣的污染物下，會導致閘極層的不良電性且破壞預清洗製程的目的。

在一個群集工具 310 之實施例中，群集工具 310 包含至少一個退火室，設置於處理反應室 340、342、344 與 346 之其中一個或位於預熱室 329 的位置上。在系統中增加一個退火室可減少於閘極介電層形成過程中所產生的缺陷數量。退火步驟係一熱製程，其中基板係在退火室中以介於約 400°C 至 550°C 間的溫度處理一段時間，退火步驟可發生在任何含氮氣、惰性氣體或諸如大約 95% 氮氣與 5% 氫

氣之氮氣與氫氣混合的環境中。退火步驟亦可以是在真空環境中進行。退火步驟大約需費時 5 至 30 分鐘，例如大約 10 分鐘。因為需要增加產量，可能需要提供二個或更多個退火室。在退火步驟完成後，基板 240 係傳送到冷卻/負載閉鎖室 314A-B 之其中一個內以冷卻至操作溫度。進行退火步驟之方法實例以及於群集工具中的示範性硬體設備係進一步闡述於美國專利號 6,610,374 中，名稱為「Method Of Annealing Large Area Glass Substrates」，其於 2001 年 9 月 10 日申請，在此係以參考方式且在不曾與本發明之專利申請概念以及揭露不一致的程度下併入該案內容。在群集工具之可控制環境中使用退火室對於形成高品質閘極氧化層而言為一個重要概念，因為在閘極介電層形成之後隨即進行退火步驟能夠減少任何因內部或外部應力對閘極介電層所造成的傷害。

雖然前文已闡述本發明之具體實施例，然在不脫離本發明之基本精神與範圍下，當可設計出本發明之其他具體實施例，且本發明之範圍係由後附之申請專利範圍所界定。

【圖式簡單說明】

在此可瞭解本發明上述列舉之特徵，至於以上已概述之更特定的發明，可參照實施例而獲得進一步瞭解，其中一些實施例係繪示於後附之圖式中。然而需注意的是本發明附加之圖式僅為代表性實施例，並非用以限定本發明範圍，其他等效之實施例仍應包含在本發明之範圍中。

第 1 圖（先前技術）係為先前技術之單一薄膜電晶體結構之示意圖；

第 2 圖係為實施例之電漿處理反應室之剖面圖，其中基板支持件位於低的處理位置上。

第 2A 與 2B 圖係繪示於第 2 至 4 圖中可用於本發明實施例之感應耦合源組件的剖面圖；

第 3 圖係可用於本發明實施例中之電漿處理反應室的剖面圖，其中基板支持件位於最高的處理位置上。

第 4 圖係可用於本發明實施例之電漿處理反應室的剖面圖，其中基板支持件位於基板交換位置上。

第 5 圖係為可用於本發明實施例之電漿處理反應室的剖面圖，其中在電漿處理反應室中接地表面的表面積比第 2 至 4 圖中之實施例的接地表面積多。

第 6 圖係可用於文中所述實施例之電漿處理反應室的上視圖；

第 7 圖係可用於文中所述實施例之反應室的等角視圖；

第 8 圖係顯示一種根據本發明實施例之用於製造高品質開極氧化層之群集工具。

【主要元件符號說明】

100	電漿處理反應室	64	氣體分配組件
70	感應耦合源組件	25	下層反應室組件
18	製程體積	19	下層體積

- | | |
|--------------------|---------------------|
| 17 反應室體積 | 238 基板支持件 |
| 51 升降組件 | 202 處理反應室底座 |
| 206 反應室壁 | 65 凸緣組件 |
| 51 升降組件 | 50 升降盤 |
| 63 抽氣空間 | 208 反應室底部 |
| 32 存取口 | 240 基板 |
| 232 嵌入式加熱器 | 300 控制器 |
| 274 功率源 | 234 前側 |
| 242 軸 | 42 軸底座 |
| 52 升降插稍 | 246 風箱 |
| 112 入口 | 248 遮蔽框 |
| 61 抽氣通道 | 60 反應室蓋 |
| 68 平板 | 152、150 真空抽氣系統 |
| 23 抽氣通道 | 26 平板 |
| 21 孔洞 | 150A 抽氣口 |
| 69 通道 | 76 支持結構 |
| 84 支撐構件 | 72 凸緣支持構件 |
| 82 RF 線圈 | 78 內部絕緣體 |
| 90 外部絕緣體 | 80 覆蓋物 |
| 83 真空餽入裝置 | 85、86、87、88、89 O 型環 |
| 138 阻抗匹配網路 | 140 RF 功率源 |
| 82A 輸入端 | 82B 輸出端 |
| 134、136 阻抗匹配元件 | 310 群集工具 |
| 341、343、345、347 縫閥 | |

B2 氣體分配盤表面	B3 基板支件表面
312 中央傳送室	302 預熱室
314A、314B 負載閉鎖/冷卻室	
340、342、344、346 處理反應室	
316A、316B 負載門	38A-D 基板儲存位置
317 晶圓盒	322 機械手臂
329 預熱室晶圓盒	

五、中文發明摘要：

一種利用高密度電漿氧化(HDPO)製程以於 MOS TFT 元件中形成高品質閘極介電層的方法與設備。此 HDPO 製程形成良好界面，以及具有良好體電性(bulk electrical properties)之第二層係以較高沈積速率而被沈積於 HDPO 層上。在實施例中，薄 HDPO 層係形成於通道、源極與汲極區域上以形成高品質介電界面，以及一層或多層介電層被沈積在 HDPO 層上以形成高品質閘極介電層。HDPO 製程通常利用感應耦合以及/或電容耦合射頻(RF)能量發射元件以產生與控制生成於基板表面上的電漿，並注入含氧化源之氣體以長成界面層。第二介電層可以利用化學氣相沉積(CVD)或電漿增強型 CVD 沈積製程而沈積於基板表面上。本發明亦提供一種群集工具(cluster tool)，其包含至少一種能夠沈積高品質閘極介電層之特製化電漿處理反應室。由於該群集工具能支援諸如預先加熱基板、在製程前預先清洗基板表面等製程前步驟，以及支援製程後的冷卻步驟而顯得相當便利有用，例如；所有步驟皆發生在單一可控制環境中。

六、英文發明摘要：

A method and apparatus that is useful for forming a high quality gate dielectric layer in MOS TFT devices using a high density plasma oxidation (HDPO) process. The HDPO process forms a good interface and then a second layer, which has good bulk electrical properties, is deposited at a higher deposition rate over the HDPO layer. In one embodiment a thin HDPO process layer is formed over the channel, source and drain regions to form a high quality dielectric interface and then one or more dielectric layers are deposited on the HDPO layer to form a high quality gate dielectric layer. The HDPO process generally entails using an inductively and/or capacitively coupled RF energy transmitting device to generate and control the plasma generated over the surface of the substrate and injecting a gas containing an oxidizing source to grow the interfacial layer. A second dielectric layer may then be deposited on the surface of the substrate using a CVD or plasma enhanced CVD deposition process. Aspects of the present invention also provide a cluster tool that contains at least one specialized plasma processing chamber that is capable of depositing a high quality gate dielectric layer. The cluster tool is advantageous because it supports both the pre-processing steps, such as, preheating the substrate, pre-cleaning the surface of the substrate prior to processing, and cool down after processing, all in a single controlled environment.

十、申請專利範圍：

1. 一種用於電漿處理一基板之反應室，包含：

- 一或多個反應室壁，定義出一電漿處理區域；
- 一基板支持件，安置在該電漿處理區域中並用以支撐該基板於複數個垂直分隔的電漿處理位置上；
- 一第一 RF 發射元件，裝設以傳送 RF 能量至該電漿處理區域；
- 一第一 RF 功率源，連接至該第一 RF 發射元件；
- 一第二 RF 發射元件，裝設以傳送 RF 能量至該電漿處理區域；
- 一第二 RF 功率源，連接至該第二 RF 發射元件；
- 一氧化氣體源，與該電漿處理區域連接；以及
- 一控制器，連接至該第一 RF 功率源、該第二 RF 功率源以及該氣體源，其中該控制器係用以控制輸送至該第一 RF 發射元件的 RF 能量、輸送至該第二 RF 發射元件的 RF 能量，以及控制由該氧化氣體源輸送至該電漿處理區域的氣體。

2. 如申請專利範圍第 1 項所述之反應室，更包含：

- 一第三 RF 發射元件，設置用以傳送 RF 能量至該電漿處理區域；
- 一第三 RF 功率源，連接至該第三 RF 發射元件；
- 以及

其中該控制器係連接至該第一 RF 功率源、該第二 RF 功率源、該第三 RF 功率源以及該氣體源，其中該控制器係用以控制輸送至該第一 RF 發射元件的 RF 能量、輸送至該第二 RF 發射元件的 RF 能量、輸送至該第三 RF 發射元件的 RF 能量以及從該氧化氣體源輸送至該電漿處理區域的氣體。

3. 如申請專利範圍第 2 項所述之反應室，其中該第一 RF 發射元件係一 RF 線圈，該第二 RF 發射元件係一氣體分配盤，以及該第三 RF 發射元件係一基板支持件。

4. 如申請專利範圍第 1 項所述之反應室，其中該第一 RF 發射元件是一電容耦合 RF 能量發射元件，並且與該電漿處理區域接觸之接地表面的表面積和該第一 RF 發射元件與該電漿處理區域接觸之表面積的比率係介於約 1 : 1 至約 2 : 1 之間。

5. 如申請專利範圍第 1 項所述之反應室，更包括：

一記憶體，其連接至該控制器，該記憶體包含一電腦可讀媒體，該電腦可讀媒體內建有一電腦可讀程式用以指示該電漿處理反應室的操作，該電腦可讀程式包括：

複數個電腦指令，用以控制該電漿處理反應室

執行：

- (1) 開始處理；
- (2) 移動該基板支持件至一第一電漿處理位置；
- (3) 利用來自該氧化氣體源的一第一氣體以及來自該第一 RF 功率源的一第一 RF 功率來處理該基板；
- (4) 經過一段使用者定義的時間後，停止電漿處理；
- (5) 移動該基板支持件至一第二電漿處理位置；
- (6) 利用來自一氣體源的一介電層形成氣體和來自一第二 RF 功率源的一第二 RF 功率來處理該基板；以及
- (7) 經過一段使用者定義的時間後，停止電漿處理。

6. 一種形成一閘極介電層於一基板上的方法，包含：

移動該基板至一電漿處理反應室之一電漿處理區域內複數個位置中的一第一位置；

導入一種氧化氣體混合物至該電漿處理區域，並且於基板表面溫度不高於約 550°C 時，於該電漿處理區域中產生一電漿，以在該基板上形成氧化層；

移動該基板至該電漿處理區域內該複數個處理位置中的一第二位置；以及

形成一介電層於該氧化層上，以形成一厚度介於約 $100\text{\AA}$ 至約 $6000\text{\AA}$ 間的閘極介電層，其中至少一部份的該介電層是當該基板位在該複數個處理位置中之第二位置時所形成的。

7. 如申請專利範圍第6項所述之方法，其中該基板上的該氧化層厚度介於約 $20\text{\AA}$ 至約 $500\text{\AA}$ 之間。
8. 如申請專利範圍第6項所述之方法，其中形成於該基板表面上的該介電層係利用四乙基正矽酸鹽(tetraethylorthosilicate)來形成。
9. 如申請專利範圍第6項所述之方法，其中該氧化氣體混合物包含一氧氣源。
10. 如申請專利範圍第9項所述之方法，其中該氧化氣體混合物更包含氮氣、氫氣、氫氣、氫氣、氫氣或上述之組合。
11. 如申請專利範圍第6項所述之方法，其中該氧化氣體混合物包含一含氧氣體，並且不含一含矽氣體。

12.如申請專利範圍第 11 項所述之方法，其中該氧化氣體混合物更包含至少一選自於由氮、氫、氫、氫及氫所構成之群組中的氣體。

13.如申請專利範圍第 6 項所述之方法，其中在該處理區域中產生一電漿的步驟是使用一感應耦合 RF 發射元件來形成。

14.如申請專利範圍第 13 項所述之方法，其中在該氧化層上形成一介電層的步驟是利用一電容耦合 RF 發射元件來形成，並且在該閘極介電層形成製成中，該電容耦合 RF 發射元件固定地設置於該處理區域內。

15.如申請專利範圍第 13 項所述之方法，其中移動該基板至該複數個處理位置中之第二位置的步驟係相對於該感應耦合 RF 發射元件來移動該基板。

16.如申請專利範圍第 6 項所述之方法，其中該氧化層是藉著使沉積在該基板上或其內的材料與該氧化氣體混合物反應所形成。

17.一種形成一閘極介電層於一基板上的方法，包含：

移動該基板至一電漿處理反應室的一電漿處理區域內複數個處理位置中之一第一位置；

導入一種氧化氣體混合物至該電漿處理區域中；

在基板表面溫度不高於約 550°C 時，利用一第一 RF 發射元件與該氧化氣體混合物於該電漿處理區域中產生一電漿，以在該基板的一表面上形成氧化層，其中至少一部份的該氧化層是當該基板位在該複數個處理位置中之第一位置時所形成的；

移動該基板至該電漿處理反應室之該電漿處理區域內該複數個處理位置中的一第二位置；

導入一介電層形成氣體混合物至該電漿處理區域中；以及

於基板表面溫度不高於約 550°C 時，利用一第二 RF 發射元件於該電漿處理區域中產生一電漿，以在該基板的該表面上形成一介電層，其中少一部份的該介電層是當該基板位在該複數個處理位置中之第二位置時所形成的。

18. 如申請專利範圍第 17 項所述之方法，其中該第一 RF 發射元件為感應耦合 RF 發射元件，以及該第二 RF 發射元件為電容耦合 RF 發射元件。

19. 如申請專利範圍第 18 項所述之方法，其中移動該基板

至該複數個處理位置中之第二位置的步驟需相對於該感應耦合 RF 發射元件與該電容耦合 RF 發射元件來移動該基板。

20.如申請專利範圍第 17 項所述之方法，其中該氧化層形成氣體混合物包含一氧氣源。

21.如申請專利範圍第 20 項所述之方法，其中該氧化層形成氣體混合物更包含氮氣、氫氣、氬氣、氙氣、氦氣或上述之組合。

22.如申請專利範圍第 17 項所述之方法，其中利用一第一 RF 發射元件於該電漿處理區域中產生一電漿之步驟更包含利用一第二 RF 發射元件於該電漿處理區域中產生一電漿。

23.如申請專利範圍第 17 項所述之方法，其中該形成一介電層之步驟係利用一含矽、一含氧及/或一含氮氣體以及利用一感應耦合 RF 能量發射元件與一電容耦合 RF 能量發射元件加以完成。

24.如申請專利範圍第 23 項所述之方法，其中該電容耦合 RF 能量發射元件係一氣體分配盤或一基板支持件。

25.如申請專利範圍第 17 項所述之方法，其中該氧化層是藉著使沉積在該基板上或其內的材料與該氧化氣體混合物反應所形成。

26.如申請專利範圍第 25 項所述之方法，其中該介電層形成氣體包含四乙氧基矽烷(tetraethoxysilane)或四乙基正矽酸鹽。

27.一種用來形成一高品質閘極氧化層於一基板上的群集工具，包含：

複數個電漿處理反應室，用以形成一氧化表面於該基板上以及沈積一介電層於該基板上，以形成一閘極介電層，其中該複數個處理反應室的至少其中一者包含：

一或多個反應室壁，定義出一電漿處理區域；

一基板支持件，安置在該電漿處理區域中，並用以支撐該基板於複數個垂直分隔的電漿處理位置上；

一第一 RF 發射元件，裝設以傳送 RF 能量至該電漿處理區域；

一第一 RF 功率源，連接至該第一 RF 發射元件；

一第二 RF 發射元件，裝設以傳送 RF 能量至該電漿處理區域；

一 第二 RF 功率源，連接至該第二 RF 發射元件；
一 氧化氣體源，與該電漿處理區域連接；以及
一 控制器，連接至該第一 RF 功率源、該第二 RF 功率源以及該氣體源，其中該控制器係用以控制輸送至該第一 RF 發射元件的 RF 能量、輸送至該第二 RF 發射元件的 RF 能量，以及控制由該氧化氣體源輸送至該電漿處理區域的氣體，並且該控制器經設計以維持該基板之溫度不高於約 550°C。

28. 如申請專利範圍第 27 項所述之群集工具，更包含一第二反應室，用以在該基板上形成該閘極介電層之前，預先清洗該基板。

29. 如申請專利範圍第 27 項所述之群集工具，更包含一第二反應室，用以在該基板上形成該閘極介電層之後，於一介於約 60°C 至約 550°C 間的溫度退火該基板。

30. 如申請專利範圍第 27 項所述之群集工具，更包含一第二反應室，用以在該基板上形成該閘極介電層之前，先預熱該基板至一介於約 60°C 至約 550°C 間之溫度。

31. 一種用來形成一高品質閘極氧化層於一基板上之群集工具，包含：

一第一反應室，用以在不高於 550°C 之溫度氧化一基板的一表面，其中該表面包含一含矽材料；以及

一第二反應室，用以在不高於 550°C 之溫度於該基板上的該氧化表面上沈積一介電層，該介電層包含二氧化矽 (silicon dioxide)。

32. 如申請專利範圍第 31 項所述之群集工具，更包含一第三反應室，用以在該基板上形成氧化表面之前，先預熱該基板至一介於約 60°C 至約 550°C 之間的溫度。

33. 如申請專利範圍第 31 項所述之群集工具，其中該第一反應室係一高密度電漿氧化 (HDPO) 反應室，該 HDPO 反應室包含：

一或多個反應室壁，定義出一電漿處理區域；

一基板支持件，安置在該電漿處理區域中以及用以支撐該基板於複數個垂直分隔的電漿處理位置上；

一第一 RF 發射元件，裝設以傳送 RF 能量至該電漿處理區域；

一 RF 功率源，連接至該第一 RF 發射元件上；

一氧化氣體源，與該電漿處理區域連接；

一第二 RF 發射元件，裝設以傳送 RF 能量至該電漿處理區域；

一第二 RF 功率源，連接至該第二 RF 發射元件；以

及

一控制器，連接至該第一 RF 功率源、該第二 RF 功率源以及該氣體源，其中該控制器係用以控制輸送至該第一 RF 發射元件的 RF 能量、輸送至該第二 RF 發射元件的 RF 能量，以及控制由該氧化氣體源輸送至該電漿處理區域的氣體。

34.如申請專利範圍第 31 項所述之群集工具，其中該第二反應室為一電漿化學氣相沈積反應室，該第二反應室包含：

一或多個反應室壁，定義出一電漿處理區域；

一基板支持件，安置在該電漿處理區域中，用以支撐該基板；

一 RF 發射元件，裝設以傳送 RF 能量至該電漿處理區域；

一 RF 功率源，連接至該 RF 發射元件上；以及

一氣體源，與該電漿處理區域連接。

35.如申請專利範圍第 31 項所述之群集工具，更包含一第三反應室，用以在該第一反應室中處理該基板前，預先清洗該基板。

36.如申請專利範圍第 31 項所述之群集工具，更包含一第

三反應室，用以在該基板上形成該閘極介電層之後，於一介於約 60°C 至約 550°C 間的溫度退火該基板。

37.一種用於電漿處理一基板之反應室，包含：

- 一或多個反應室壁，定義出一電漿處理區域；
- 一基板支持件，安置在該電漿處理區域中以及用以支撐該基板於複數個垂直分隔的電漿處理位置上；
- 一 RF 線圈，設置以傳送 RF 能量至該電漿處理區域；
- 一 RF 功率源，連接至該 RF 線圈上；
- 一氣體分配盤，裝設以傳送 RF 能量至該電漿處理區域；
- 一 RF 功率源，連接至該氣體分配盤；以及
- 一氧化氣體源，與該電漿處理區域連接。

38.如申請專利範圍第 37 項所述之反應室，其中該 RF 線圈係一單匝線圈(single turn coil)。

39.如申請專利範圍第 37 項所述之反應室，更包含一覆蓋物，其鄰接該 RF 線圈，使得該覆蓋物可遮蔽該 RF 線圈免於受到該電漿處理區域中所產生的一電漿。

40.一種用於電漿處理一基板之反應室，包含：

- 一或多個反應室壁，定義出一電漿處理區域；

一基板支持件，安置在該電漿處理區域中以及用以支撐該基板於複數個垂直分隔的電漿處理位置上，其中該基板支持件係用來將 RF 能量從 RF 功率源傳導至電漿處理區域；

一氣體分配盤，安置於該電漿處理區域中，其中該氣體分配盤係接地；以及

一氧化氣體源，與該電漿處理區域連接。

41.如申請專利範圍第 40 項所述之反應室，其中與該電漿處理區域接觸之一接地表面的表面積和該基板支持表面之表面積的比率係介於約 1：1 至約 2：1 之間。

42.一種在一基板上形成一開極介電層的方法，該方法包括：

設置一感應線圈，使其與一電漿處理反應室的一電漿處理區域電性連接；

設置一氣體分配盤，使其能輸送一氣體至該電漿處理區域中；

將該基板相對於該感應線圈地移動至該電漿處理反應室之該電漿處理區域內複數個處理位置中的一第一位置；

在該基板之表面的至少一部份上成長一氧化層，其中成長該氧化層的步驟包括：

流入一含氧氣體混合物至該電漿處理區域中；以及

於該基板表面不高於約 550°C 的溫度下，於該電漿處理區域中產生一電漿，以在該基板表面上形成該氧化層；

將該基板相對於該感應線圈地移動至該電漿處理區域內之該複數個處理位置中的一第二位置；以及

在該氧化層上形成一介電層，以形成一厚度介於約 $100\text{\AA}$ 至約 $6000\text{\AA}$ 間的閘極介電層，其中至少一部份的該介電層是當該基板位在該複數個處理位置中之第二位置時所形成的。

43.如申請專利範圍第 42 項所述之方法，其中在該基板之該表面上的該氧化層厚度介於約 $20\text{\AA}$ 至約 $500\text{\AA}$ 之間。

44.如申請專利範圍第 42 項所述之方法，其中形成在該氧化層上的該介電層是使用四乙基正矽酸鹽所生成。

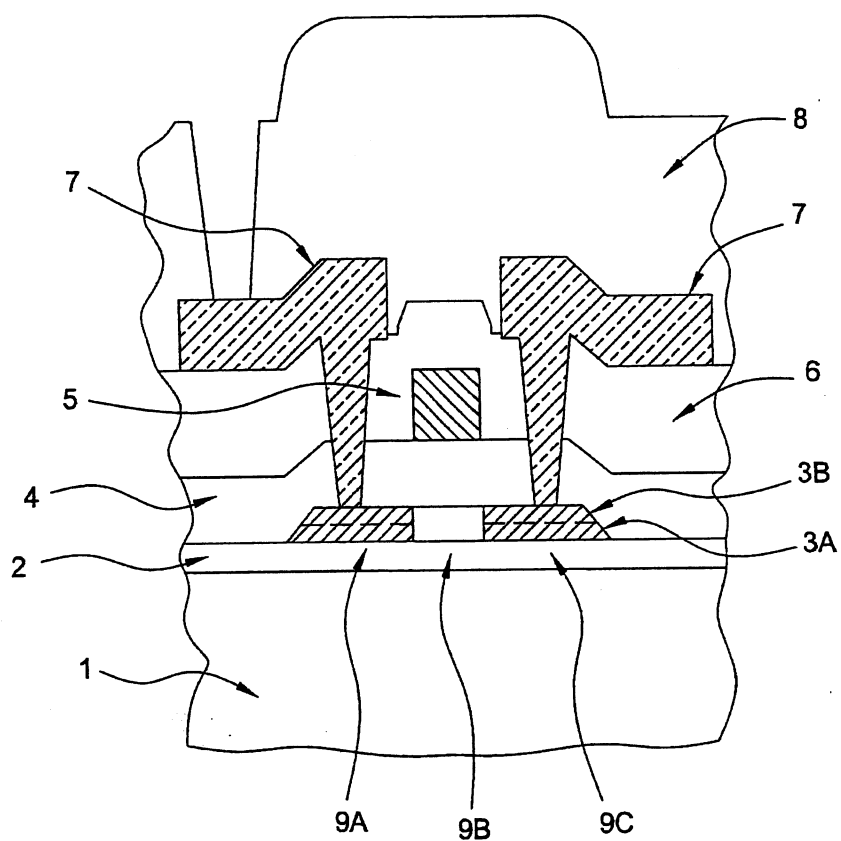
45.如申請專利範圍第 42 項所述之方法，其中該含氧氣體混合物包含氧氣或水(H_2O)。

46.如申請專利範圍第 42 項所述之方法，其中該氧化層是藉由消耗已沉積在該基板上或其內的材料而形成。

47.如申請專利範圍第 42 項所述之方法，其中該含氧氣體

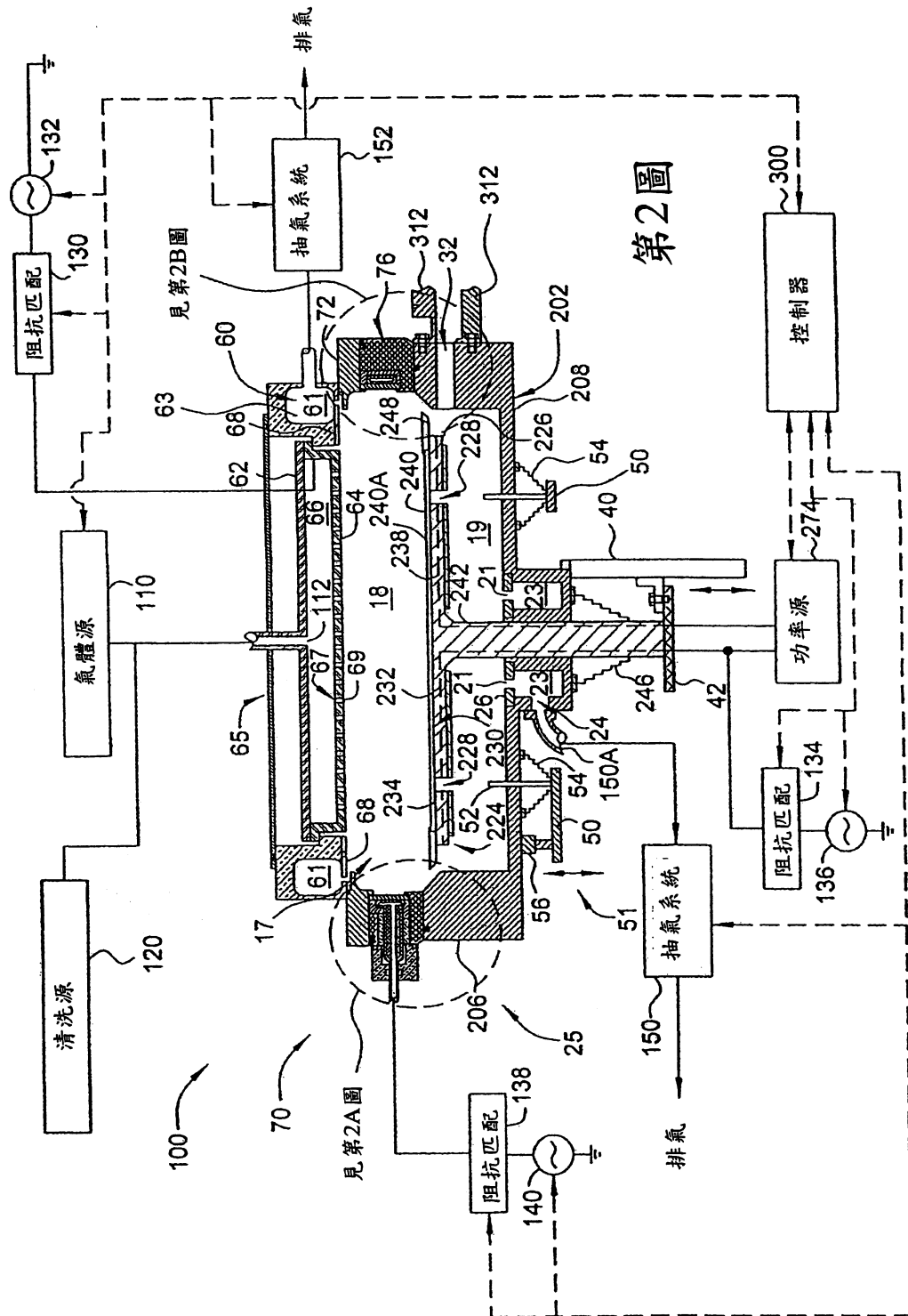
混合物更包括氮、氫、氫、氫或氮。

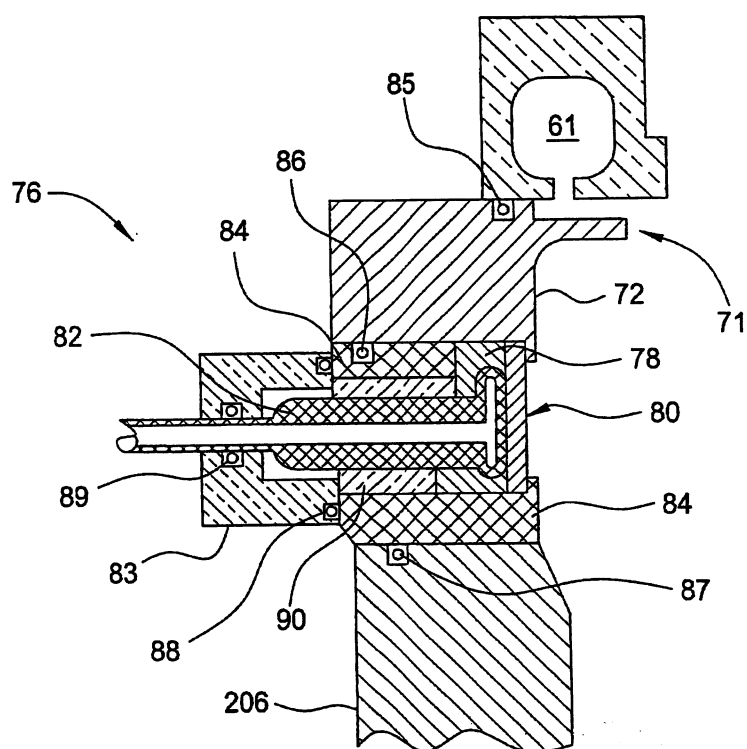
96 年 9 月 28 日修正本



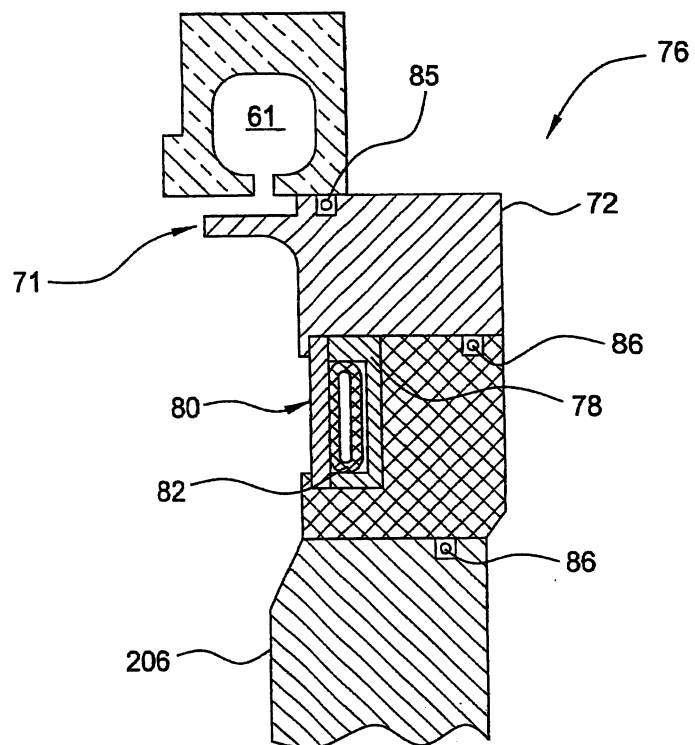
第 1 圖

先前技術

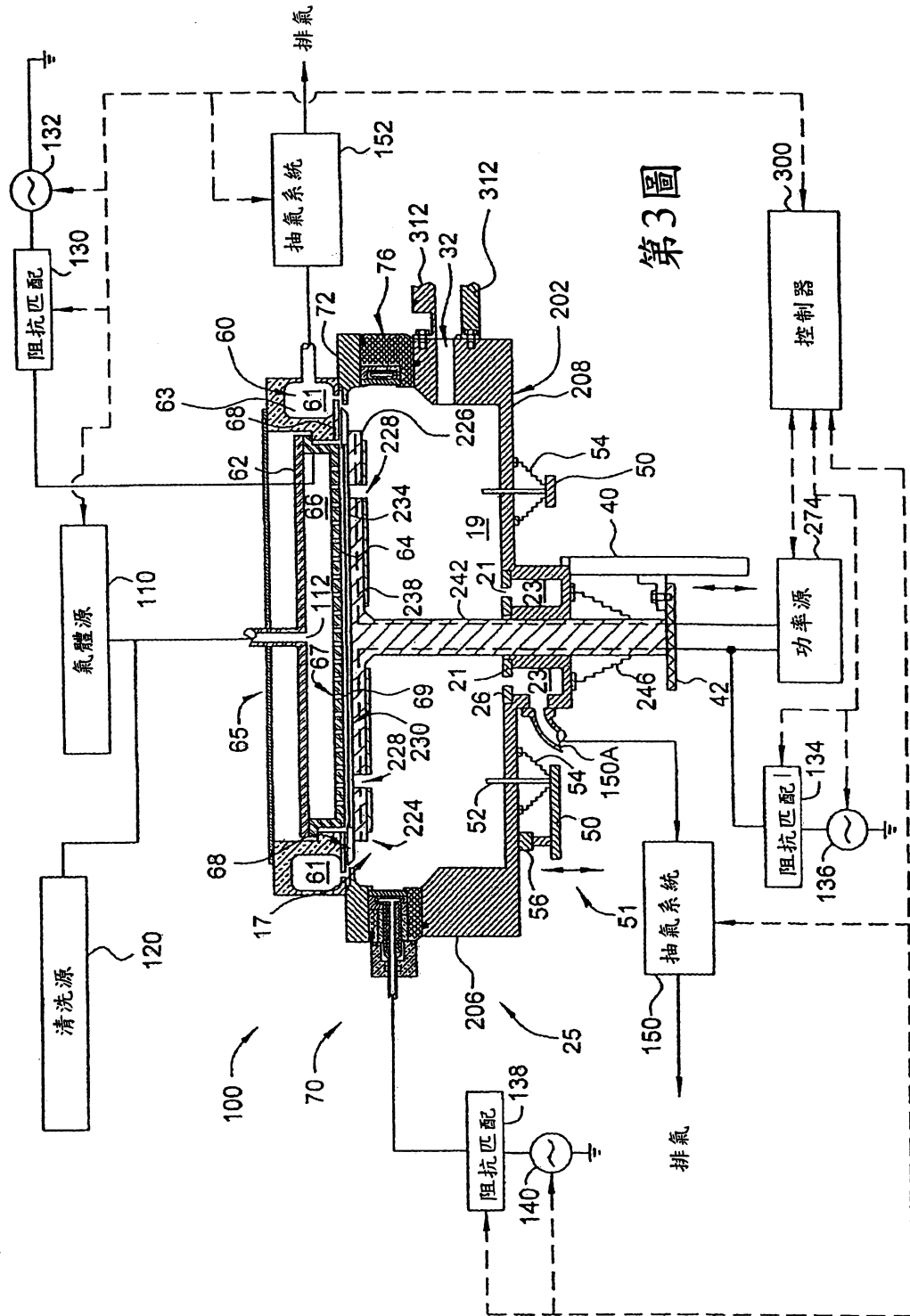


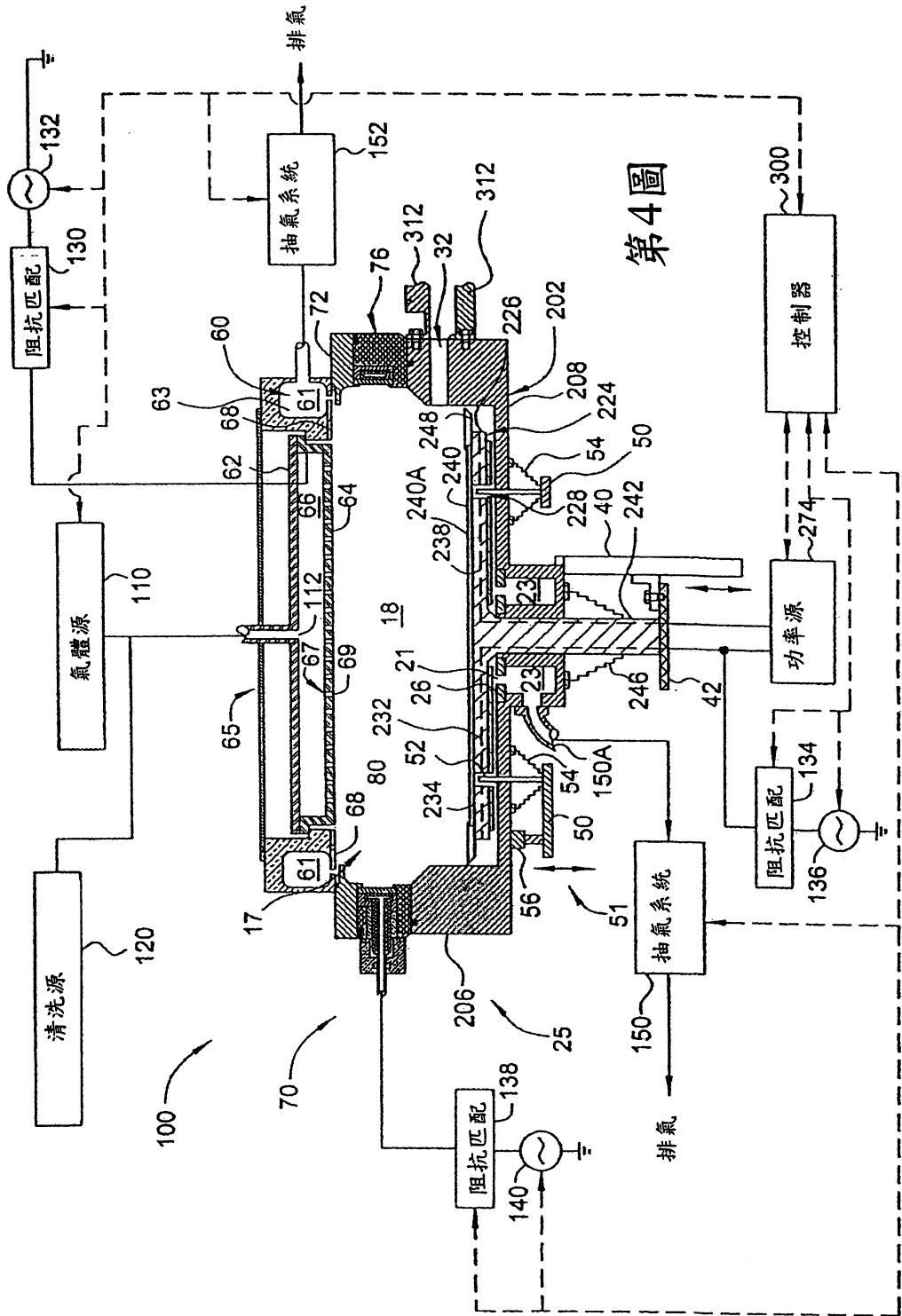


第 2A 圖

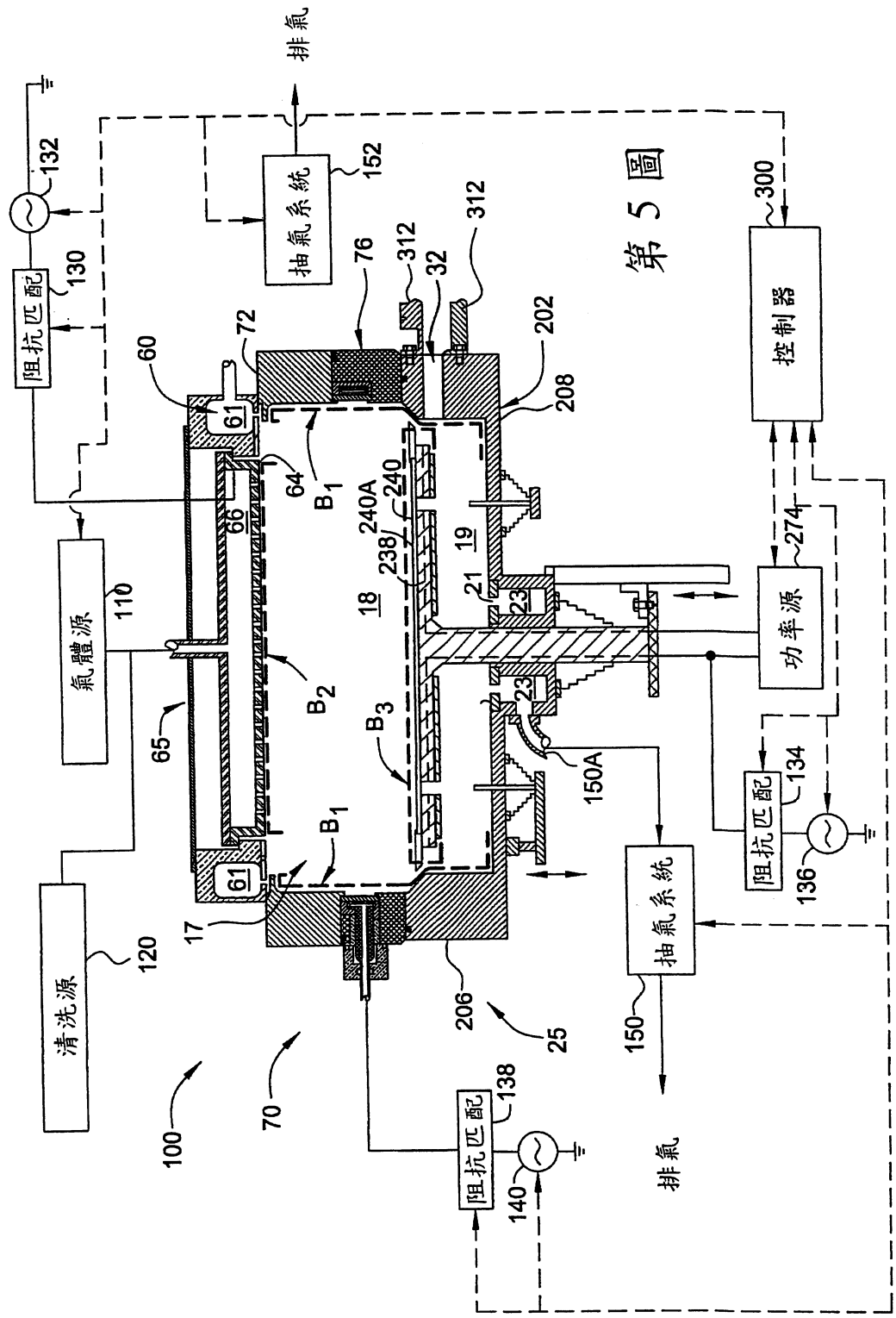


第 2B 圖

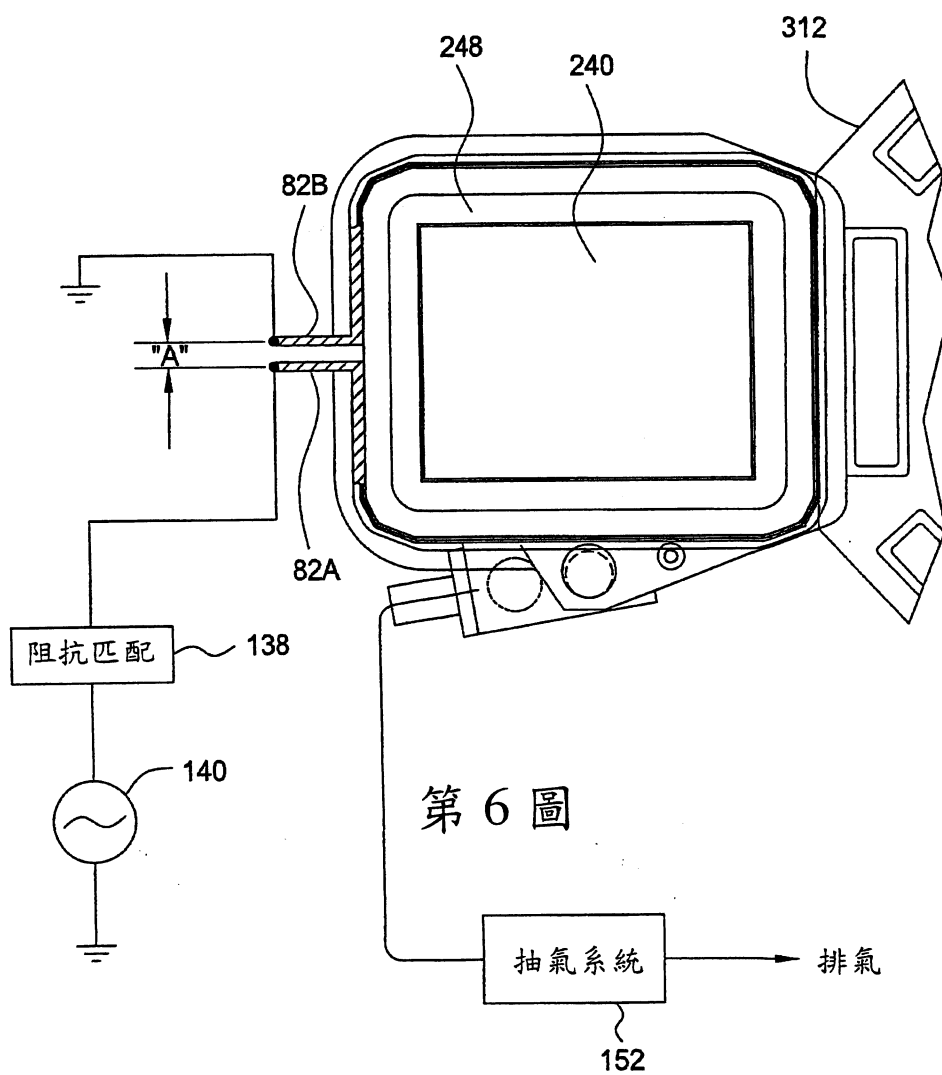




第4圖

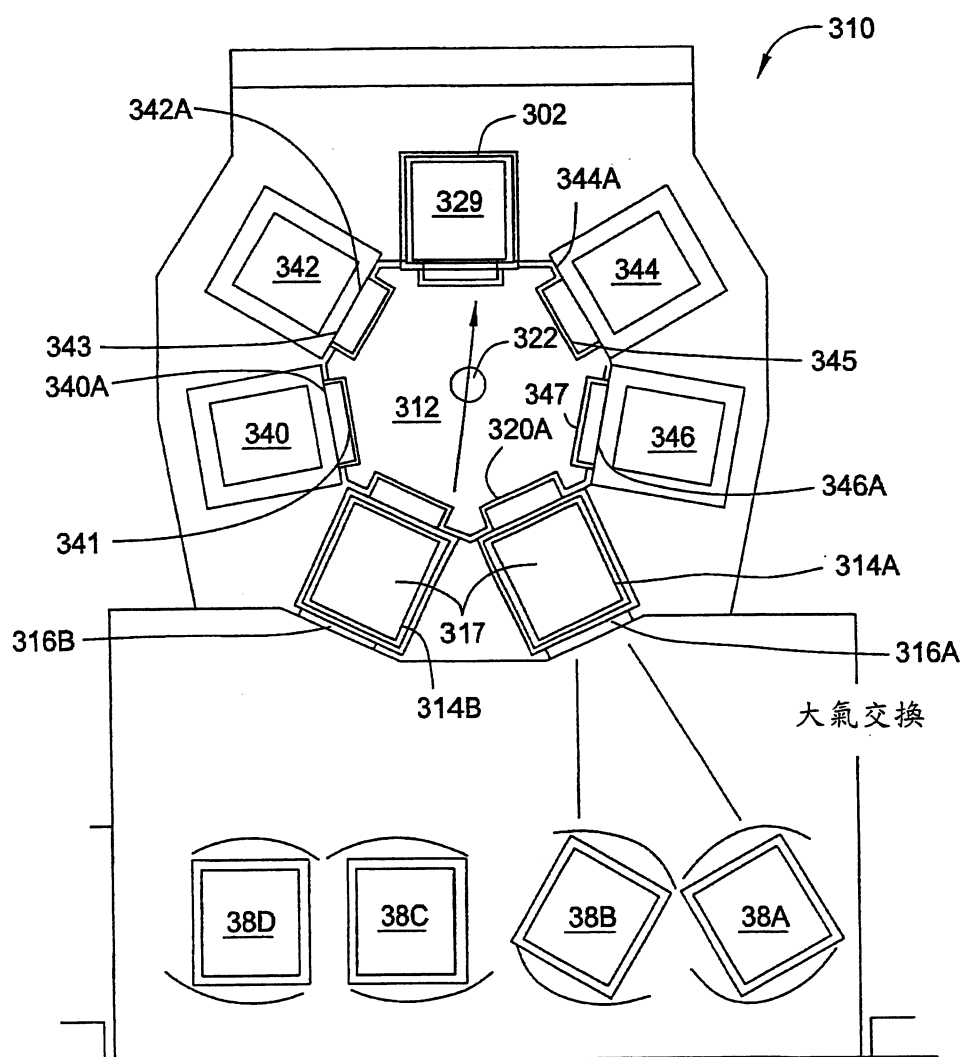


第 5 圖





(5)



第 8 圖

七、指定代表圖：

(一)、本案指定代表圖為：第 2 圖。

(二)、本代表圖之元件代表符號簡單說明：

100 電漿處理反應室	208 反應室底部
64 氣體分配組件	32 存取口
70 感應耦合源組件	240 基板
25 下層反應室組件	232 嵌入式加熱器
18 製程體積	300 控制器
19 下層體積	274 功率源
17 反應室體積	234 前側
238 基板支持件	242 軸
51 升降組件	42 軸底座
202 處理反應室底座	52 升降插稍
206 反應室壁	246 風箱
65 凸緣組件	112 入口
51 升降組件	248 遮蔽框
50 升降盤	56 升降致動器
63 抽氣空間	70 感應耦合源組件

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無