(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 119896046 A
(43)申请公布日 2025.04.25

(21)申请号 202380068050.0
(22)申请日 2023.09.25
(30)优先权数据
2022-157395 2022.09.30 JP
2023-088732 2023.05.30 JP
(85)PCT国际申请进入国家阶段日
2025.03.21
(86)PCT国际申请的申请数据
PCT/JP2023/034644 2023.09.25
(87)PCT国际申请的公布数据
WO2024/071007 JA 2024.04.04
(71)申请人 京瓷株式会社
地址 日本
(72)发明人 汤川英敏
(74)专利代理机构 中科专利商标代理有限责任公司 11021
专利代理师 张远
(51)Int.Cl.
H05K 3/46(2006.01)
H01L 23/12(2006.01)
H05K 3/42(2006.01)

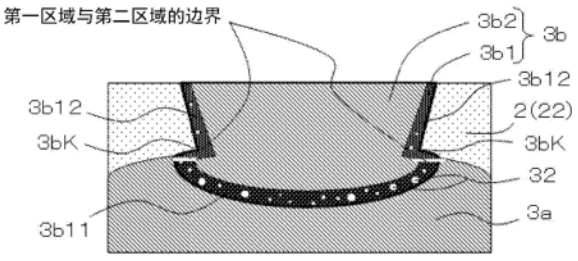
权利要求书2页 说明书9页 附图6页

(54)发明名称

布线基板以及使用该布线基板的安装构造体

(57)摘要

本公开所涉及的布线基板包括:第一绝缘层,具有第一面;连接盘导体,位于第一面;第二绝缘层,覆盖第一面以及连接盘导体,在与第一绝缘层相反的一侧具有第二面;通孔,从第二绝缘层的第二面贯通至连接盘导体;以及通孔导体,位于通孔,与连接盘导体相接。通孔导体具有:基底金属层,位于连接盘导体的表面、通孔的壁面以及第二面;以及电解镀层,位于基底金属层上。多个空隙位于基底金属层的至少一部分。



CN 119896046 A

1.一种布线基板,包括:

第一绝缘层,具有第一面;

连接盘导体,位于所述第一面;

第二绝缘层,覆盖所述第一面以及所述连接盘导体,在与所述第一绝缘层相反的一侧具有第二面;

通孔,从该第二绝缘层的所述第二面贯通至所述连接盘导体;以及

通孔导体,位于该通孔,与所述连接盘导体相接,

该通孔导体具有:基底金属层,位于所述连接盘导体的表面、所述通孔的壁面以及所述第二面;以及电解镀层,位于该基底金属层上,

多个空隙位于所述基底金属层的至少一部分。

2.根据权利要求1所述的布线基板,其中,

所述基底金属层为非电解镀层。

3.根据权利要求1所述的布线基板,其中,

所述基底金属层为溅射金属层。

4.根据权利要求3所述的布线基板,其中,

所述溅射金属层具有多层构造。

5.根据权利要求1~4中任一项所述的布线基板,其中,

所述连接盘导体在该连接盘导体的周缘具有倾斜部,

在剖视的情况下,该倾斜部的厚度从所述连接盘导体的周缘到所述通孔导体的侧面较大。

6.根据权利要求1~5中任一项所述的布线基板,其中,

在剖视的情况下,所述连接盘导体具有呈曲线状凹陷的凹部,

所述通孔导体与所述凹部相接。

7.根据权利要求1~6中任一项所述的布线基板,其中,

所述通孔导体具有沿着所述第一面的水平方向的宽度最小的缩颈部,

所述多个空隙至少在所述通孔导体中的相对于所述第一面的垂直方向上位于比所述缩颈部更靠所述连接盘导体侧的位置。

8.根据权利要求1~7中任一项所述的布线基板,其中,

所述基底金属层包括位于所述电解镀层与所述连接盘导体之间的第一区域和位于所述电解镀层与所述第二绝缘层之间的第二区域,

所述第一区域所包括的所述多个空隙的密度比所述第二区域所包括的所述多个空隙的密度大。

9.根据权利要求8所述的布线基板,其中,

所述第一区域在剖视的情况下,每1000000nm^2包括1个以上且40个以下的所述多个空隙。

10.根据权利要求9所述的布线基板,其中,

所述基底金属层为所述非电解镀层,所述第一区域在剖视的情况下,每1000000nm^2包括1个以上且40个以下的所述多个空隙。

11.根据权利要求9所述的布线基板,其中,

所述基底金属层为所述溅射金属层,所述第一区域在剖视的情况下,每1000000nm^2包括1个以上且10个以下的所述多个空隙。

12.一种安装构造体,包括:

权利要求1～11中的任一项所述的布线基板;以及

电子部件,位于该布线基板的安装区域。

布线基板以及使用该布线基板的安装构造体

技术领域

[0001] 本公开涉及布线基板以及使用该布线基板的安装构造体。

背景技术

[0002] 在布线基板中,为了将位于绝缘层的上下表面的导体层电连接,如专利文献1所示,在形成于绝缘层的过孔(通孔)中填充有导体(通孔导体)。通孔导体通常在过孔底与过孔连接盘连接。通孔导体由于铜等通孔导体与形成绝缘层的树脂的热膨胀系数之差,应力容易集中于过孔底与过孔连接盘的连接部分。因此,例如暴露于高温条件下时,容易断裂。

[0003] 在先技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2007-27341号公报

发明内容

[0006] -用于解决课题的技术手段-

[0007] 本公开所涉及的布线基板包括:第一绝缘层,具有第一面;连接盘导体,位于第一面;第二绝缘层,覆盖第一面以及连接盘导体,在与第一绝缘层相反的一侧具有第二面;通孔,从第二绝缘层的第二面贯通至连接盘导体;以及通孔导体,位于通孔,与连接盘导体相接。通孔导体具有:基底金属层,位于连接盘导体的表面、通孔的壁面以及第二面;以及电解镀层,位于基底金属层上。多个空隙位于基底金属层的至少一部分。

[0008] 进而,本公开所涉及的安装构造体包括上述的布线基板和位于布线基板的安装区域的电子部件。

附图说明

[0009] 图1是用于说明本公开的一实施方式所涉及的布线基板的说明图。

[0010] 图2是用于说明图1所示的区域X的放大剖视图。

[0011] 图3是用于说明图2所示的区域Y的放大剖视图。

[0012] 图4是用于说明在本公开的一实施方式所涉及的布线基板中形成通孔导体的方法的一例的说明图。

[0013] 图5是用于说明在本公开的另一实施方式所涉及的布线基板中形成通孔导体的方法的一例的说明图。

[0014] 图6是用于说明在本公开的另一实施方式所涉及的布线基板中形成通孔导体的方法的一例的说明图。

[0015] 图7是用于说明在本公开的另一实施方式所涉及的布线基板中形成通孔导体的方法的一例的说明图。

具体实施方式

[0016] 如上所述,通孔导体由于与形成绝缘层的树脂的热膨胀系数之差,应力容易集中于过孔底与过孔连接盘的连接部分。因此,例如暴露于高温条件下时,容易断裂。因此,要求通孔导体的连接可靠性优异的布线基板以及使用该布线基板的安装构造体。

[0017] 本公开所涉及的布线基板以及安装构造体通过具有用于解决上述课题的手段一栏所记载那样的结构,从而通孔导体的连接可靠性优异。

[0018] 基于图1以及图2说明本公开的一实施方式所涉及的布线基板。图1是用于说明本公开的一实施方式所涉及的布线基板1的说明图。如图1所示,一实施方式所涉及的布线基板1包括绝缘层2、导体层3以及阻焊剂4。

[0019] 绝缘层2包括纤芯用绝缘层20、第一绝缘层21以及第二绝缘层22。纤芯用绝缘层20只要是具有绝缘性的原材料则没有特别限定。作为具有绝缘性的原材料,例如可列举环氧树脂、双马来酰亚胺-三嗪树脂、聚酰亚胺树脂以及聚苯醚树脂等树脂。这些树脂也可以将两种以上混合使用。纤芯用绝缘层20的厚度没有特别限定,例如为20μm以上且10mm以下。纤芯用绝缘层20不是必须的,例如在被称为无芯基板或者2.3D基板的基板中,不使用纤芯用绝缘层20。例如,如母板那样,有时纤芯用绝缘层20的厚度超过10mm。

[0020] 纤芯用绝缘层20可以包括增强材料。作为增强材料,例如可列举玻璃纤维、玻璃无纺布、芳族聚酰胺无纺布、芳族聚酰胺纤维以及聚酯纤维等绝缘性布材。增强材料也可以并用两种以上。进而,纤芯用绝缘层20中可以分散有二氧化硅、硫酸钡、滑石、粘土、玻璃、碳酸钙以及氧化钛等无机绝缘性填料。

[0021] 为了将纤芯用绝缘层20的上下表面电连接,通孔导体20a位于纤芯用绝缘层20。通孔导体20a位于从纤芯用绝缘层20的上表面贯通至下表面的通孔内。通孔导体20a例如由铜镀层等金属镀层等形成。通孔导体20a与形成于纤芯用绝缘层20的两面的导体层3连接。通孔导体20a也可以仅位于通孔的内壁面,也可以填充在通孔内。

[0022] 导体层3只要是铜、镍、铬或者它们的合金(例如镍铬)这样的金属等导体则没有限定。具体而言,导体层3由铜箔等金属箔、铜镀层等金属镀层或者溅射金属层等形成。导体层3的厚度没有特别限定,例如为1μm以上且30μm以下。导体层3具有随着布线的微细化而厚度变薄的倾向。

[0023] 使导体层3和绝缘层2交替层叠而成的增层位于纤芯用绝缘层20的两面。增层具有导体层3和绝缘层2交替层叠的结构。在一实施方式所涉及的布线基板1中,在着眼于构成增层的绝缘层2中的相接触的任意的2层绝缘层2的情况下,靠近纤芯用绝缘层20的一侧的绝缘层2相当于第一绝缘层21,另一绝缘层2相当于第二绝缘层22。

[0024] 具体而言,在构成增层的绝缘层2为3层的情况下,若着眼于位于纤芯用绝缘层20的表面的绝缘层2(第一层绝缘层2)和位于第一层绝缘层2的表面的绝缘层2(第二层绝缘层2),则靠近纤芯用绝缘层20的一侧的第一层绝缘层2相当于第一绝缘层21,第二层绝缘层2相当于第二绝缘层22。若着眼于第二层绝缘层2和位于第二层绝缘层2的表面的绝缘层2(第三层绝缘层2),则靠近纤芯用绝缘层20的一侧的第二层绝缘层2相当于第一绝缘层21,第三层绝缘层2相当于第二绝缘层22。

[0025] 构成增层的绝缘层2(第一绝缘层21以及第二绝缘层22)与纤芯用绝缘层20同样,只要是具有绝缘性的材料则没有特别限定。如上所述,可列举环氧树脂、双马来酰亚胺-三

嗪树脂、聚酰亚胺树脂以及聚苯醚树脂等树脂。这些树脂也可以将两种以上混合使用。构成增层的绝缘层2也可以分别为相同的树脂，还可以为不同的树脂。构成增层的绝缘层2和纤芯用绝缘层20也可以是相同的树脂，还可以是不同的树脂。构成增层的绝缘层2的厚度没有特别限定，例如为1μm以上且60μm以下。构成增层的绝缘层2也可以分别具有相同的厚度，还可以具有不同的厚度。

[0026] 构成增层的绝缘层2也可以包括增强材料。作为增强材料，例如可列举玻璃纤维、玻璃无纺布、芳族聚酰胺无纺布、芳族聚酰胺纤维以及聚酯纤维等绝缘性布材。增强材料也可以并用两种以上。进而，也可以在构成增层的绝缘层2中分散二氧化硅、氧化铝、氧化铝、硫酸钡、滑石、粘土、玻璃、碳酸钙以及氧化钛等无机绝缘性填料。通常，在以微细布线为目的的基板中，大多使用二氧化硅、氧化铝等在化学上既不被酸腐蚀也不被碱腐蚀的无机绝缘填料。由此，在高温高湿下、施加的条件下，离子迁移等绝缘劣化减少。

[0027] 如图1所示，阻焊剂4也可以位于增层的表面。阻焊剂4由树脂形成，作为树脂，例如可列举丙烯酸改性环氧树脂等。在阻焊剂4设置有开口，以经由焊料5将导体层3与元件的电极电连接。作为元件，例如可列举半导体集成电路元件以及光电元件等。

[0028] 在构成增层的绝缘层2上形成有用于将构成增层的绝缘层2的上下表面电连接的通孔导体3b。通孔导体3b位于将构成增层的绝缘层2贯通地形成的通孔31。即，如图2所示，通孔导体3b位于从第二绝缘层22的第二面222贯通至连接盘导体3a的通孔31。图2是用于说明图1所示的区域X的放大剖视图。第二绝缘层22覆盖第一绝缘层21的第一面211以及位于第一面211的连接盘导体3a。第二绝缘层22的第二面222是与第一绝缘层21相反的一侧的面。

[0029] 如图2所示，通孔导体3b填充在形成于第二绝缘层22的通孔31中，底部(靠近第一面211一侧的底面)与连接盘导体3a相接触。连接盘导体3a以及通孔导体3b是导体层3的一部分，由铜等金属形成。

[0030] 通孔导体3b具有位于连接盘导体3a的表面、通孔31的壁面以及第二面222的基底金属层和位于基底金属层上的电解镀层3b2。换句话说，基底金属层位于连接盘导体3a的表面、通孔31的壁面以及第二面222与电解镀层3b2之间。由此，电解镀层3b2能够经由基底金属层与连接盘导体3a的表面、通孔31的壁面以及第二面222牢固地密接。

[0031] 基底金属层例如由铜、镍、铬或者它们的合金(例如镍铬)等金属形成。基底金属层既可以是非电解镀层3b1，也可以是溅射金属层8。在基底金属层为溅射金属层8的情况下，基底金属层例如也可以是由镍铬形成的溅射金属层8位于由铜形成的溅射金属层8的多层构造。

[0032] 在图3中，示出基底金属层为非电解镀层3b1的一例。如图3所示，通孔导体3b具有非电解镀层3b1以及电解镀层3b2。图3是用于说明图2所示的区域Y的放大剖视图。非电解镀层3b1位于连接盘导体3a的表面、通孔31的壁面以及第二面222。非电解镀层3b1的厚度没有特别限定，例如为100nm以上且3μm以下。电解镀层3b2位于非电解镀层3b1上。非电解镀层3b1以及电解镀层3b2由铜等金属形成。

[0033] 在一实施方式所涉及的布线基板1中，如图3所示，多个空隙32位于非电解镀层3b1的至少一部分。通过设置这样的空隙32，一实施方式所涉及的布线基板1能够缓和施加于通孔导体3b的底部的应力。其结果，通孔导体3b的断裂减少，通孔导体3b的连接可靠性提高。

[0034] 空隙32最好不规则地分散配置,而不是规则地配置。若空隙32不规则地分散配置,则施加于通孔导体3b的底部的在各个方向上负荷的应力更容易得到缓和。空隙32的大小例如在直径最大的部分也可以为1nm以上且300nm以下,也可

[0035] 如图2所示,连接盘导体3a也可以在周缘具有相对于第一绝缘层21的第一面211倾斜的倾斜部。在剖视的情况下,倾斜部的厚度也可以从连接盘导体3a周缘到通孔导体3b的侧面变大。例如,在俯视时包括连接盘导体3a的中心的截面中,厚度从连接盘导体3a的周缘到通孔导体3b的侧面变大。通过具有这样的结构,能够使从绝缘层2施加于通孔导体3b的应力进一步分散。

[0036] 如图2所示,在剖视的情况下,连接盘导体3a也可以具有呈曲线状凹陷的凹部3a1。通孔导体3b也可以与凹部3a1相接。凹部3a1例如是从第二面222侧向第一面211侧凹陷的凹状。通过具有这样的结构,与通孔导体3b和连接盘导体3a以平面状相接的情况相比,能够进一步减少施加于通孔导体3b的应力。

[0037] 通孔导体3b也可以具有沿着第一面211的水平方向的宽度最小的缩颈部3bK。也可以是,多个空隙32至少在通孔导体3b中的相对于第一面211的垂直方向上位于比缩颈部3bK靠连接盘导体3a侧的位置。缩颈部3bK例如能够定义为沿着第一面211的水平方向上的通孔导体3b的长度最小的部分。通过这样的结构,能够使空隙32的密度变化的点从应力最集中的缩颈部3bK与绝缘层2(第二绝缘层22)的边界错开。其结果,能够进一步减少通孔导体3b的断裂。

[0038] 在非电解镀层3b1中,第一区域3b11中包括的多个空隙32的密度也可以大于第二区域3b12中包括的多个空隙32的密度。第一区域3b11是位于电解镀层3b2与连接盘导体3a之间的区域。第二区域3b12是位于电解镀层3b2与第二绝缘层22之间的区域。第一区域3b11中所含的多个空隙32的密度可以为超过第二区域3b12中所含的多个空隙32的密度的100%且150%以下左右。通过具有这样的结构,能够进一步减少对施加更大的应力的通孔导体3b与连接盘导体3a之间施加的应力。

[0039] 例如,基底金属层中的第一区域3b11在剖视的情况下,每1000000nm^2可以包括1个以上且40个以下的空隙32。如图3所示,例如在基底金属层为非电解镀层3b1的情况下,每1000000nm^2可以包括1个以上且40个以下的空隙32。在基底金属层为溅射金属层8的情况下,每1000000nm^2可以包括1个以上且10个以下的空隙32。

[0040] 在基底金属层为例如由镍铬形成的溅射金属层8位于由铜形成的溅射金属层8的多层构造的情况下,若由杨氏模量低的铜形成的溅射金属层8的空隙32的数量比由镍铬形成的溅射金属层8的空隙32的数量多,则缓冲作用大,更容易得到应力缓和效果。进而,在由杨氏模量比铜高的镍铬形成的溅射层位于应力容易集中的过孔底的情况下,配置空隙32所带来的应力缓和效果高。由于过孔底的溅射层形成为接近电解镀层3b2与连接盘导体3a的界面,因此配置空隙32所带来的应力缓和效果高。多个空隙32的数量例如能够通过在FE-SEM中以倍率35000倍左右进行拍摄、观察来确认。为了实现对布线基板1施加应力时的裂纹的减少,也可以是1个以上且5个以下。

[0041] 电解镀层3b2与连接盘导体3a之间例如被定义为将电解镀层3b2与连接盘导体3a相对于第一面211平行地以最短距离连结的假想线之间。同样地,电解镀层3b2与第二绝缘层22之间例如被定义为将电解镀层3b2与第二绝缘层22相对于第一面211平行地以最短距

离连结的假想线之间。

[0042] 接下来,基于图4对在通孔31形成通孔导体3b的方法的一实施方式进行说明。图4是用于说明在本公开的一实施方式所涉及的布线基板1中形成通孔导体3b的方法的一例的说明图。

[0043] 首先,如图4的A所示,在第一绝缘层21的第一面211形成连接盘导体3a。如上所述,连接盘导体3a是导体层3的一部分,由铜等金属形成。接下来,如图4的B所示,在第二绝缘层22形成通孔31。通孔31形成为从第二绝缘层22的第二面222贯通至连接盘导体3a。通孔31例如通过激光加工、感光性绝缘树脂的光刻法等形成。激光加工使用二氧化碳激光器、YAG激光器或者准分子激光器。感光性绝缘树脂通常为环氧树脂、聚酰亚胺等,但也可以使用除此以外的树脂。

[0044] 在形成通孔31之后,如图4的C所示,在通孔31的底部即连接盘导体3a的表面形成呈曲线状凹陷的凹部3a1。凹部3a1例如通过蚀刻等形成。

[0045] 接下来,如图4的D所示,在第二绝缘层22的第二面222、通孔31的内壁面以及通孔31的底面(连接盘导体3a的凹部3a1)形成非电解镀层3b1。如上所述,非电解镀层3b1由铜等金属形成。如上所述,非电解镀层3b1的厚度例如为100nm以上且3μm以下。

[0046] 在形成非电解镀层3b1之后,将非电解镀层3b1供于热处理。具体而言,以例如150℃以上的温度对形成有非电解镀层3b1的基板进行加热即可。加热温度的上限为180℃左右。加热时间例如为30分钟以上,最长为120分钟左右。通过将非电解镀层3b1供于热处理,容易在非电解镀层3b1形成空隙32。

[0047] 具体而言,若在150℃以上这样的比较高的温度下进行热处理,则存在于非电解镀层3b1中的氢(来自镀覆液的氢)集合。其结果,形成具有100nm以下的直径的微细的空隙32。进而,在非电解镀层3b1的表面形成氧化膜,在此时的铜原子与氧原子结合时,铜原子移动而产生空隙。其结果,形成具有50nm以上且200nm以下的直径的空隙32。

[0048] 接下来,如图4的E所示,在非电解镀层3b1的表面形成电解镀层3b2,用电解镀层3b2填充通孔31。如上所述,电解镀层3b2由铜等金属形成。接下来,将从电解镀层3b2露出的非电解镀层3b1供于闪蚀而除去后,供于第二次热处理。第二次热处理例如以190℃以上的温度进行加热即可。加热温度的上限为250℃左右。加热时间例如为20分钟以上,最长为120分钟左右。

[0049] 通过进行第二次热处理,容易使空隙32的大小、位置随机。具体而言,在非电解镀层3b1由铜形成的情况下,作为杂质含有的铜以外的金属扩散而形成空隙32。因此,所形成的空隙32分散,能够随机地配置空隙32。这样一来,在一实施方式所涉及的布线基板1中,如图2所示,在通孔31形成通孔导体3b。

[0050] 接下来,基于图5～图7对基底金属层为溅射金属层8的实施方式进行说明。图5～图7是用于说明在本公开的其他实施方式所涉及的布线基板中形成通孔导体3b的方法的一例的说明图。在其他实施方式所涉及的布线基板中,对与一实施方式所涉及的布线基板1相同的构件标注相同的附图标记,省略详细的说明。

[0051] 在上述的一实施方式所涉及的布线基板1中,基底金属层为非电解镀层3b1。另一方面,在其他实施方式所涉及的布线基板中,如图7的C所示,基底金属层为溅射金属层8。在其他实施方式所涉及的布线基板中,通孔导体3b例如以如下方式形成。

[0052] 如图5的A所示,在第一绝缘层21的表面形成晶种层6。在图5的A中,晶种层6具有第一晶种层61以及第二晶种层62的双层构造。首先,在第一绝缘层21的表面形成第一晶种层61。形成第一晶种层61的方法没有限定,例如通过溅射形成。第一晶种层61例如由选自包含第四族元素、第五族元素、第六族元素以及第十族元素的群中的至少一种金属形成。作为这样的金属,具体而言,可列举镍、铬、钛、钽、钼、钨、钯或者包括这些金属的合金。第一晶种层61例如也可以是通过溅射形成的镍铬层。第一晶种层61例如可以具有0.5nm以上且100nm以下的厚度。

[0053] 接下来,在第一晶种层61的表面形成第二晶种层62。形成第二晶种层62的方法没有限定,例如通过溅射形成。第二晶种层62由铜形成。第二晶种层62例如可以具有100nm以上且1000nm以下的厚度。

[0054] 接下来,如图5的B所示,在晶种层6的表面形成抗蚀剂7。抗蚀剂7具有开口部,如图5的B所示,在开口部形成电解镀层63。电解镀层63例如是电解铜镀层。在形成电解镀层63之后,如图5的C所示,除去抗蚀剂7以及被抗蚀剂7覆盖的晶种层6。抗蚀剂7被氢氧化钠水溶液或者胺系的抗蚀剂剥离液剥离。

[0055] 在晶种层6中第二晶种层62为铜的情况下,利用硫酸-过氧化氢水混合液进行蚀刻,之后,第一晶种层61利用适于蚀刻第一晶种层61的金属的蚀刻液进行蚀刻。例如如果是镍铬,则用硫酸和盐酸的混合水溶液通过蚀刻除去。

[0056] 接下来,如图5的D所示,在电解镀层63的表面形成凹部631。凹部631例如通过在150℃以上且250℃以下、20分钟以上且90分钟以下的条件下实施退火处理而形成。此时,凹部631例如具有50nm以上且1000nm以下的直径,具有50nm以上且300nm以下的深度。

[0057] 接下来,如图6的A所示,对电解镀层63的表面实施软蚀刻处理,例如使凹部631的直径为10nm以上且500nm以下,使深度为5nm以上且50nm以下。软蚀刻处理后,如图6的B所示,对电解镀层63的表面实施硅烷偶联处理。具体而言,对电解镀层63的表面进行锡镀覆处理,然后用硝酸进行处理,实施硅烷偶联处理。这样,在第一绝缘层21的表面形成有连接盘导体3a。

[0058] 接下来,如图6的C所示,在第一绝缘层21的表面形成第二绝缘层22,以使得覆盖连接盘导体3a。在形成第二绝缘层22之后,如图6的D所示,形成通孔31,以使得从第二绝缘层22的第二面222贯通至连接盘导体3a。在形成通孔31之后,在通孔31的底部即连接盘导体3a的表面形成呈曲线状凹陷的凹部3a1。凹部3a1例如通过蚀刻等形成。此时,形成于连接盘导体3a的表面的硅烷偶联层以及锡镀层被除去。调整蚀刻量,以使得凹部3a1的凹陷量比化学镀覆时少。

[0059] 接下来,如图7的A所示,在第二绝缘层22的第二面222、通孔31的内壁面以及通孔31的底面(连接盘导体3a的表面)形成第一溅射金属层81。第一溅射金属层81例如由选自包含第四族元素、第五族元素、第六族元素以及第十族元素的群中的至少1种金属形成。作为这样的金属,具体而言,可列举镍、铬、钛、钽、钼、钨、钯或者包括这些金属的合金。第一溅射金属层81例如也可以是通过溅射形成的镍铬层。第一溅射金属层81例如可以具有0.5nm以上且100nm以下的厚度。

[0060] 若对具有凹部631的连接盘导体3a的表面进行溅射,则在向凹部631填充金属之前,凹部631的入口堵塞。其结果,如图7的A所示,容易在凹部631形成空隙32。

[0061] 接下来,如图7的B所示,在第一溅射金属层81的表面形成第二溅射金属层82。第二溅射金属层82例如由铜形成。第二溅射金属层82例如可以是通过溅射形成的铜层。第二溅射金属层82例如可以具有50nm以上且1000nm以下的厚度。溅射金属层8例如可以具有50nm以上且1100nm以下的厚度。

[0062] 在形成第二溅射金属层82时,例如通过减少溅射装置的磁铁的摆动量等调整溅射装置的设定,容易在第二溅射金属层82产生不均。其结果,如图7的B所示,在第二溅射金属层82也容易形成空隙32。

[0063] 接下来,如图7的C所示,在第二溅射金属层82(溅射金属层8)的表面形成电解镀层3b2,用电解镀层3b2填充通孔31。如上所述,电解镀层3b2由铜等金属形成。通过这样的步骤,在其他实施方式所涉及的布线基板中形成通孔导体3b。

[0064] 接下来,对本公开所涉及的安装构造体进行说明。一实施方式所涉及的安装构造体包括一实施方式所涉及的布线基板1和位于布线基板1的表面的元件。阻焊层4的开口内的导体层3与元件的电极经由焊料5连接。作为元件,如上所述,可列举半导体集成电路元件以及光电元件等。既可以元件位于布线基板1的两面,也可以元件位于一个表面、例如母板等位于另一个表面。

[0065] 本公开所涉及的布线基板并不限定于上述的一实施方式所涉及的布线基板1以及其他实施方式所涉及的布线基板。在一实施方式所涉及的布线基板1中,构成增层的绝缘层2具有2层构造。但是,在本公开所涉及的布线基板中,构成增层的绝缘层并不限定于2层构造,也可以具有3层以上的层叠构造。

[0066] 在一实施方式所涉及的布线基板1以及另一实施方式所涉及的布线基板中,在剖视的情况下,连接盘导体3a的表面朝向周缘倾斜。但是,在本公开所涉及的布线基板中,连接盘导体的表面也可以与第一绝缘层的第一面大致平行。

[0067] 在一实施方式所涉及的布线基板1中,在剖视的情况下,连接盘导体3a具有呈曲线状凹陷的凹部3a1。但是,在本公开所涉及的布线基板中,连接盘导体也可以不具有凹部,即使在具有凹部的情况下,也可以不是呈曲线状凹陷的形状。

[0068] 在另一实施方式所涉及的布线基板中,溅射金属层8由第一溅射金属层81以及第二溅射金属层82这两层形成。但是,在本公开所涉及的布线基板中,溅射金属层8也可以具有单层构造,还可以具有多层构造。

[0069] 进而,本公开所涉及的发明并不限定于上述的实施方式,能够在下述的(1)以及(12)所示的本公开的范围内进行各种变更以及改良。

[0070] (1)本公开所涉及的布线基板包括:第一绝缘层,具有第一面;连接盘导体,位于第一面;第二绝缘层,覆盖第一面以及连接盘导体,在与第一绝缘层相反的一侧具有第二面;通孔,从第二绝缘层的第二面贯通至连接盘导体;以及通孔导体,位于通孔,与连接盘导体相接。通孔导体具有:基底金属层,位于连接盘导体的表面、通孔的壁面以及第二面;以及电解镀层,位于基底金属层上。多个空隙位于基底金属层的至少一部分。

[0071] 关于本公开的实施方式,进一步公开以下的(2)~(11)所示的实施方式。

[0072] (2)在上述(1)所述的布线基板中,基底金属层为非电解镀层。

[0073] (3)在上述(1)所述的布线基板中,基底金属层为溅射金属层。

[0074] (4)在上述(3)所述的布线基板中,溅射金属层具有多层构造。

[0075] (5)在上述(1)～(4)中的任一项所述的布线基板中,连接盘导体在连接盘导体的周缘具有倾斜部。在剖视的情况下,倾斜部的厚度从连接盘导体的周缘到通孔导体的侧面较大。

[0076] (6)在上述(1)～(5)中的任一项所述的布线基板中,在剖视的情况下,连接盘导体具有呈曲线状凹陷的凹部。通孔导体与凹部相接。

[0077] (7)在上述(1)～(6)中的任一项所述的布线基板中,通孔导体具有沿着第一面的水平方向的宽度最小的缩颈部。多个空隙至少在通孔导体中的相对于第一面的垂直方向上位于比缩颈部更靠连接盘导体侧的位置。

[0078] (8)上述(1)～(7)中的任一项所述的布线基板中,基底金属层包括位于电解镀层与连接盘导体之间的第一区域和位于电解镀层与第二绝缘层之间的第二区域。第一区域所包括的多个空隙的密度比第二区域所包括的多个空隙的密度大。

[0079] (9)上述(8)所述的布线基板中,第一区域在剖视的情况下,每1000000nm^{2}包括1个以上且40个以下的所述多个空隙。

[0080] (10)上述(9)所述的布线基板中,基底金属层为非电解镀层,第一区域在剖视的情况下,每1000000nm^{2}包括1个以上且40个以下的所述多个空隙。

[0081] (11)上述(9)所述的布线基板中,基底金属层为溅射金属层,第一区域在剖视的情况下,每1000000nm^{2}包括1个以上且10个以下的所述多个空隙。

[0082] (12)本公开所涉及的安装构造体包括:上述(1)～(11)中的任一项所述的布线基板;以及电子部件,位于布线基板的安装区域。

[0083] -符号说明-

[0084] 1 布线基板

[0085] 2 绝缘层

[0086] 20 纤芯用绝缘层

[0087] 20a 通孔导体

[0088] 21 第一绝缘层

[0089] 211 第一面

[0090] 22 第二绝缘层

[0091] 222 第二面

[0092] 3 导体层

[0093] 31 通孔

[0094] 3a 连接盘导体

[0095] 3a1 凹部

[0096] 3b 通孔导体

[0097] 3b1 非电解镀层

[0098] 3b11 第一区域

[0099] 3b12 第二区域

[0100] 3b2 电解镀层

[0101] 3bK 缩颈部

[0102] 32 空隙

[0103] 4 阻焊剂

[0104] 5 焊料

[0105] 6 晶种层

[0106] 61 第一晶种层

[0107] 62 第二晶种层

[0108] 63 电解镀层

[0109] 631 凹部

[0110] 7 抗蚀剂

[0111] 8 溅射金属层

[0112] 81 第一溅射金属层

[0113] 82 第二溅射金属层。

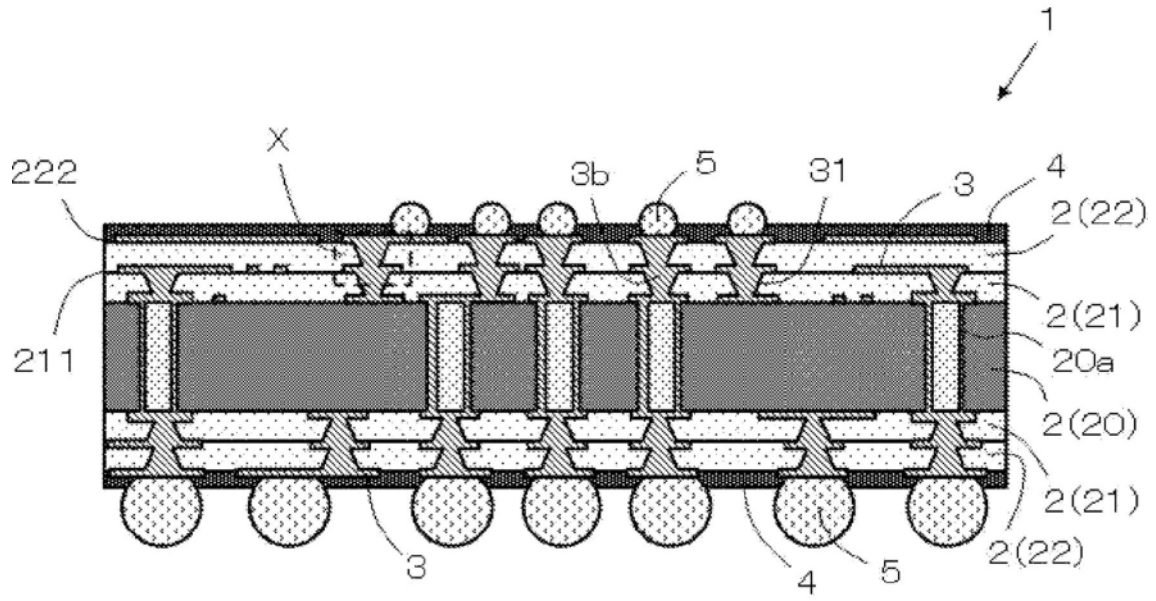

1
X
222
3b
5
31
3
4
2(22)
2(21)
211
20a
2(20)
2(21)
2(22)
3
4
5

图1

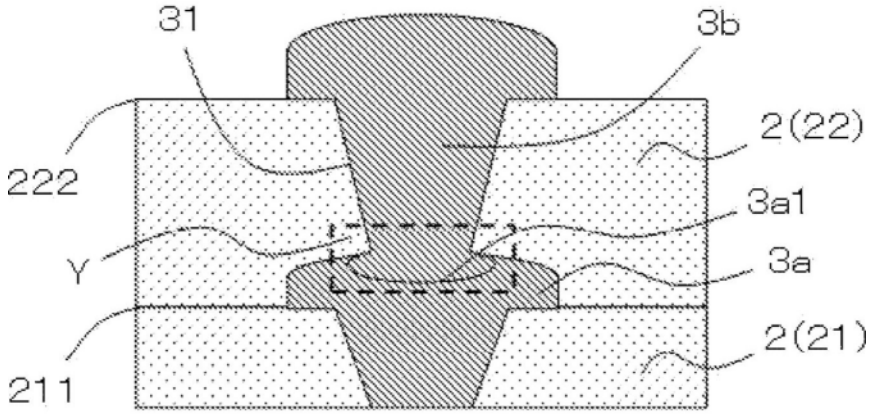

31
3b
2(22)
222
3a1
Y
3a
2(21)
211

图2

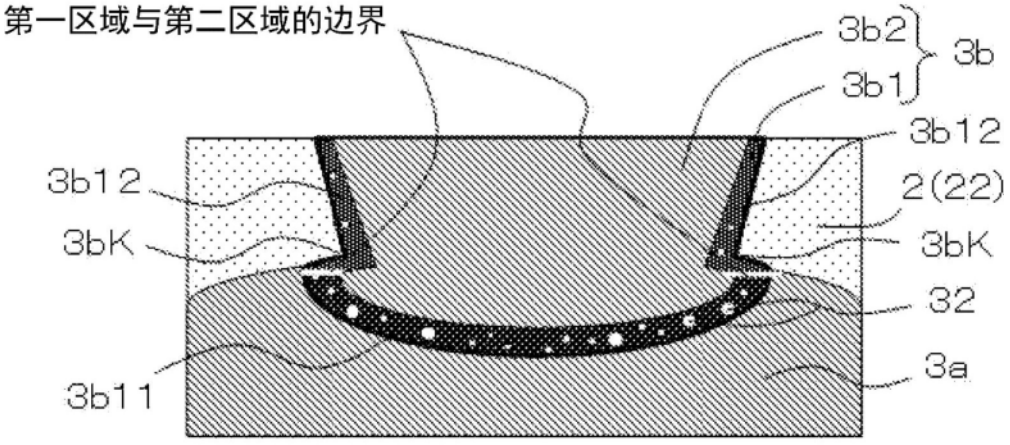


图3

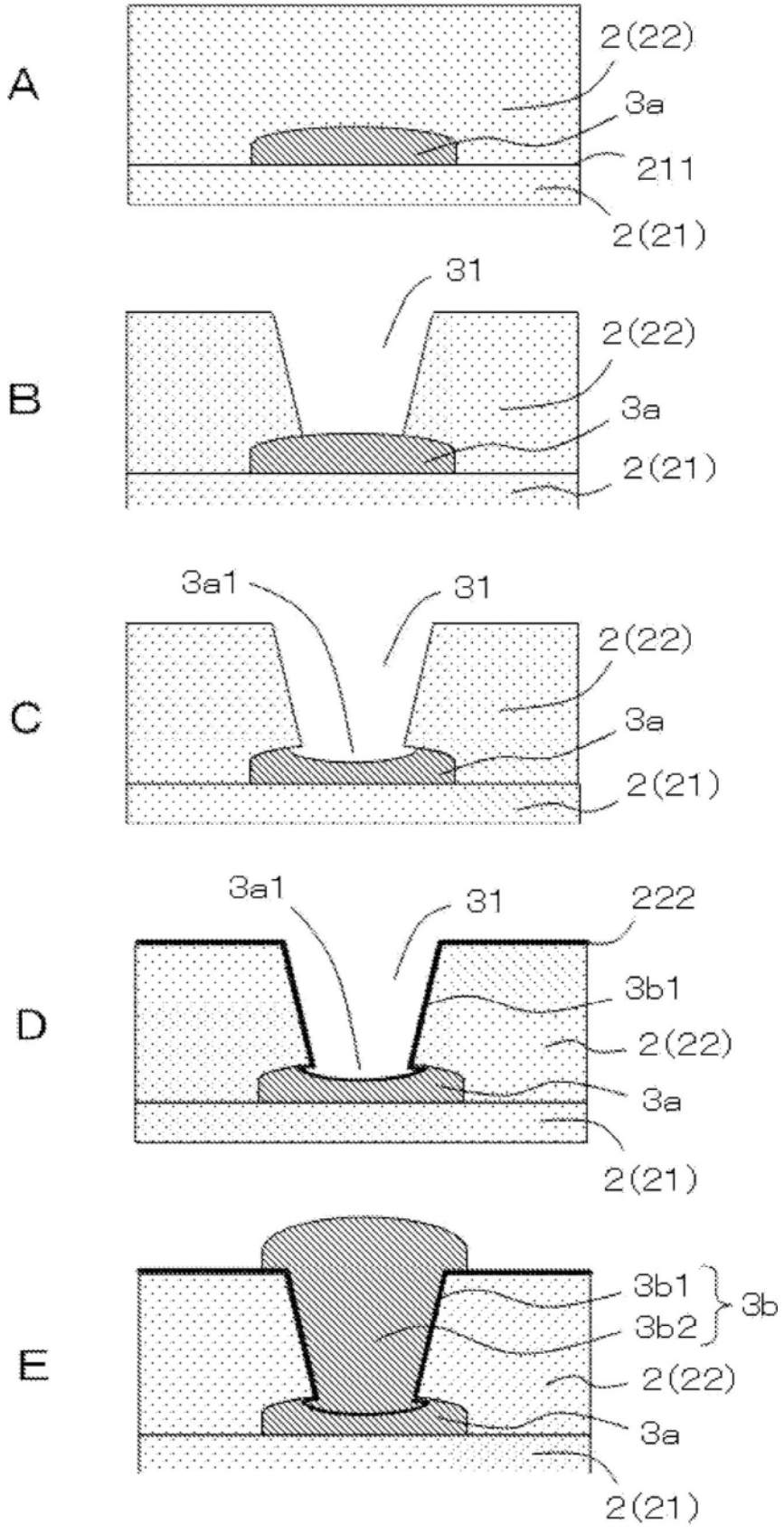

A
2(22)
3a
211
2(21)
B
31
2(22)
3a
2(21)
C
3a1
31
2(22)
3a
2(21)
D
3a1
31
222
3b1
2(22)
3a
2(21)
E
3b1
3b
3b2
2(22)
3a
2(21)

图4

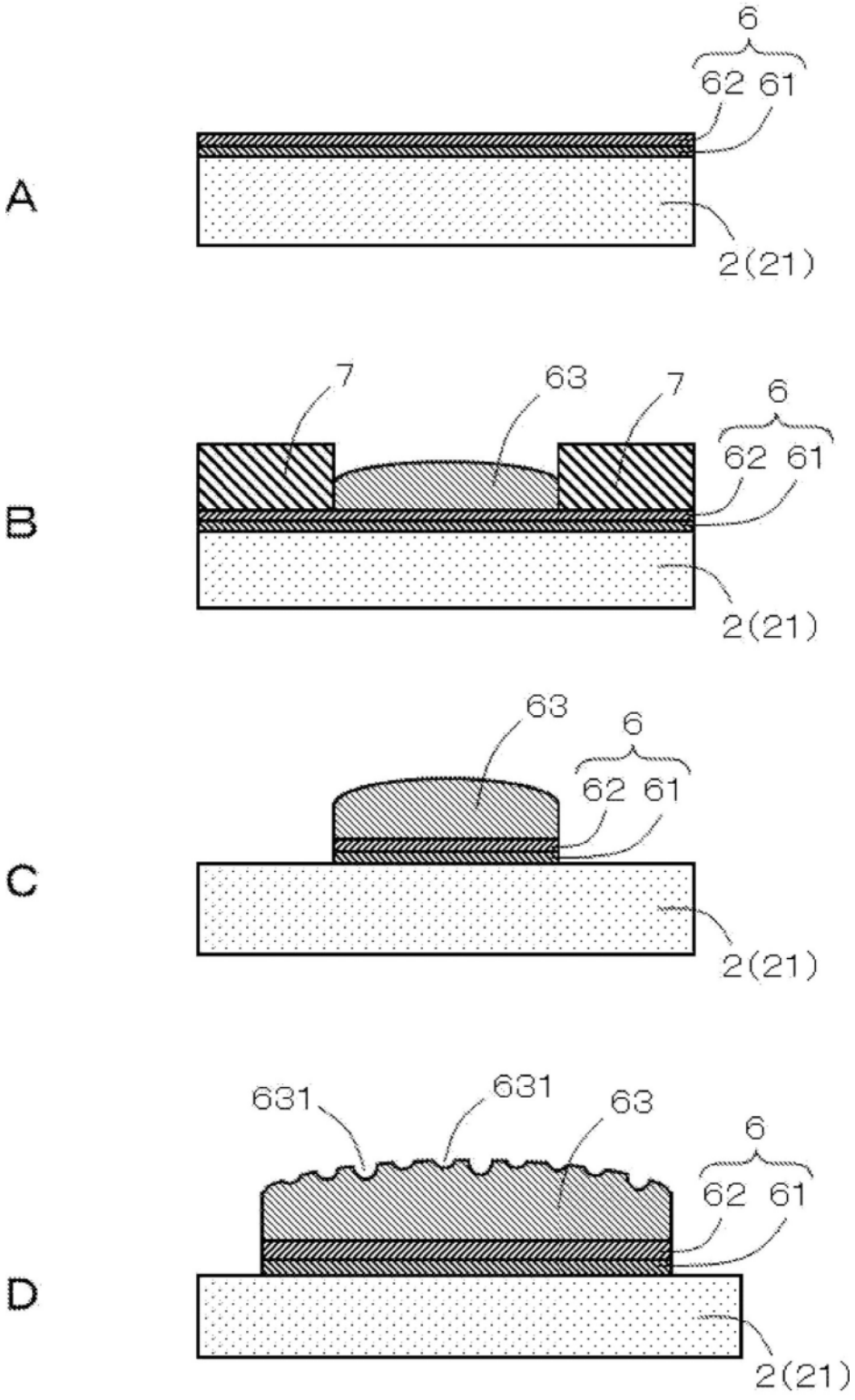

A
6
62 61
2(21)
B
7
63
7
6
62 61
2(21)
C
63
6
62 61
2(21)
D
631
631
63
6
62 61
2(21)

图5

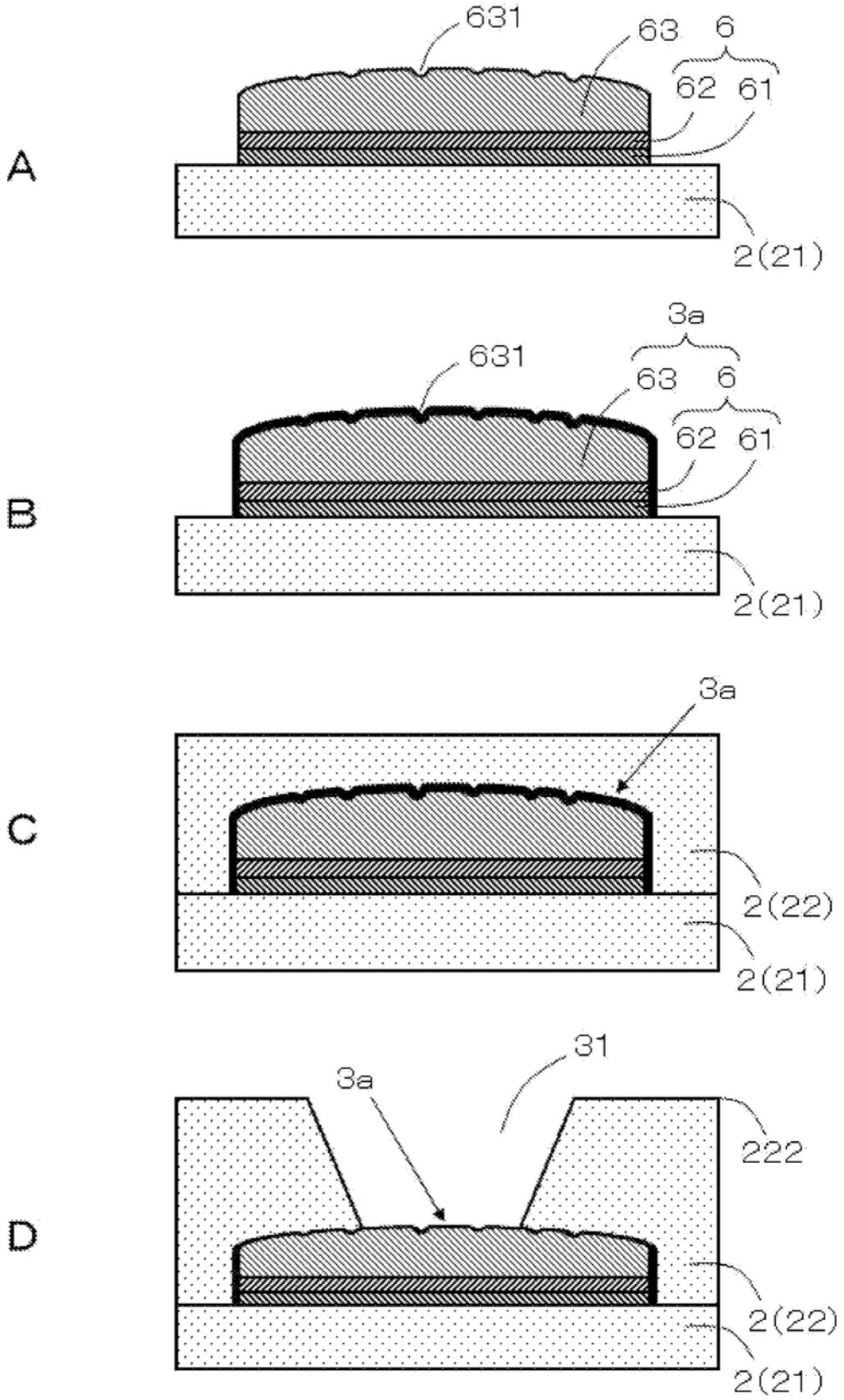

A
631
63
6
62
61
2(21)
B
3a
631
63
6
62
61
2(21)
C
3a
2(22)
2(21)
D
31
3a
222
2(22)
2(21)

图6

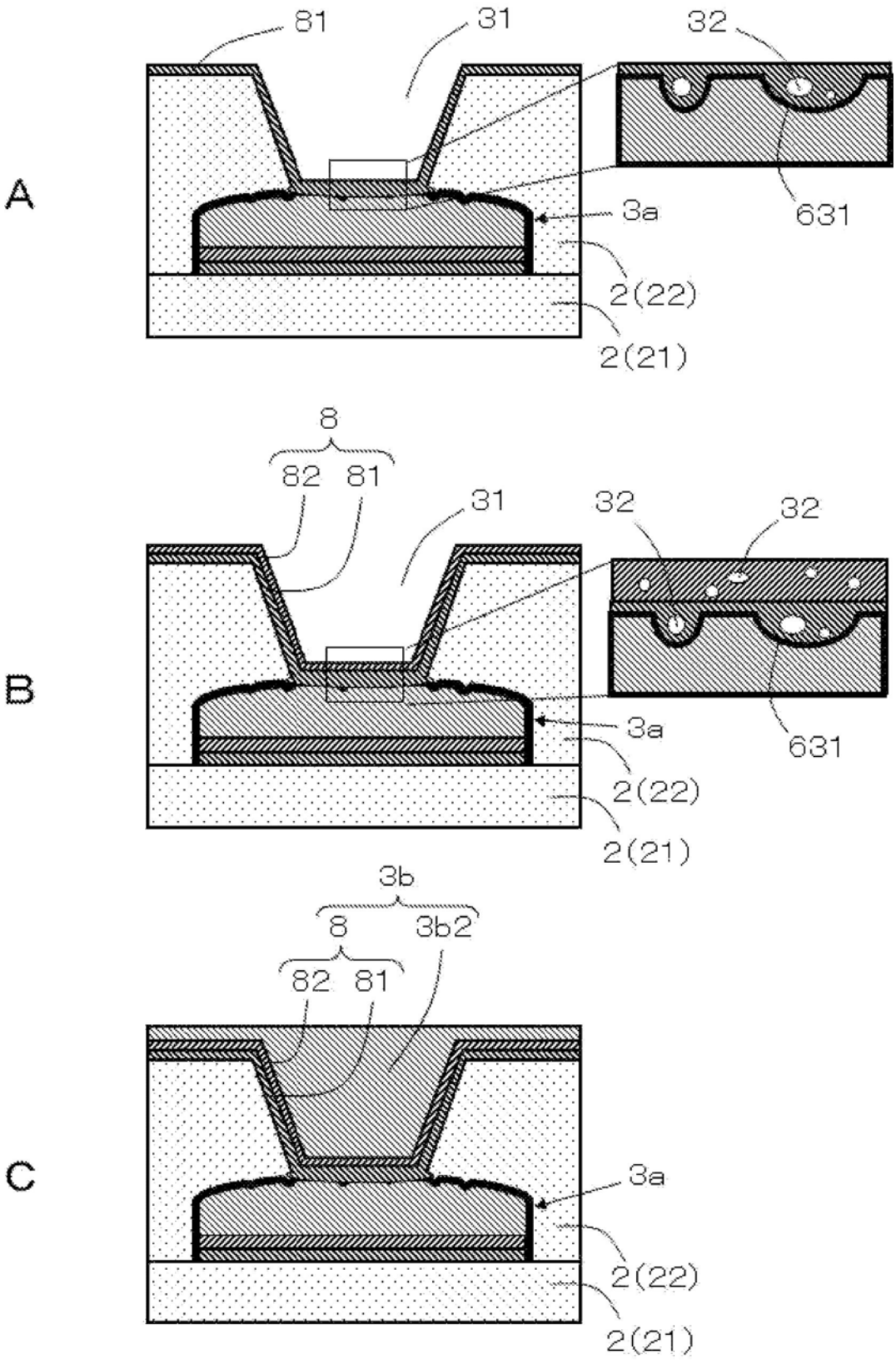

A
81
31
32
3a
631
2(22)
2(21)
B
8
82
81
31
32
32
3a
631
2(22)
2(21)
C
3b
8
3b2
82
81
3a
2(22)
2(21)

图7