

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5451900号
(P5451900)

(45) 発行日 平成26年3月26日 (2014. 3. 26)

(24) 登録日 平成26年1月10日 (2014. 1. 10)

(51) Int. Cl.		F I
HO 4 N 5/32 (2006. 01)		HO 4 N 5/32
GO 1 T 1/24 (2006. 01)		GO 1 T 1/24

請求項の数 11 (全 19 頁)

(21) 出願番号	特願2012-547646 (P2012-547646)	(73) 特許権者	000250339
(86) (22) 出願日	平成22年12月9日 (2010. 12. 9)		株式会社リガク
(86) 国際出願番号	PCT/JP2010/072151		東京都昭島市松原町 3 丁目 9 番 1 2 号
(87) 国際公開番号	W02012/077217	(74) 代理人	100114258
(87) 国際公開日	平成24年6月14日 (2012. 6. 14)		弁理士 福地 武雄
審査請求日	平成25年1月29日 (2013. 1. 29)	(74) 代理人	100125391
			弁理士 白川 洋一
		(72) 発明者	築山 昭
			東京都昭島市松原町 3 丁目 9 番 1 2 号 株
			式会社リガク内
		(72) 発明者	作村 拓人
			東京都昭島市松原町 3 丁目 9 番 1 2 号 株
			式会社リガク内

最終頁に続く

(54) 【発明の名称】 放射線検出器

(57) 【特許請求の範囲】

【請求項 1】

シングル・フォトン・カウンティング方式の複数のイメージングセルを有する放射線検出器であって、

放射線の強度に応じて検出信号を発生させるイメージングセルと、

前記検出信号をデジタル化するデジタル化回路と、

前記デジタル化された検出信号を計数し、データビットとして保管するデータ読み出し構造と、

第 1 のクロックに従ったデータシフトで前記データ読み出し構造から出力されたデータビットのうち所定のデータビットの入力を制限し、前記制限の結果、入力されたデータビットを保管し、第 2 のクロックに従ったデータシフトで前記保管されたデータビットを送り出す送出レジスタと、を備えることを特徴とする放射線検出器。

【請求項 2】

前記データ読み出し構造を構成する複数のカウンタユニットは、外部からの制御により、内部のシフトレジスタの接続をデータ記録と読み出しで切り替えることを特徴とする請求項 1 記載の放射線検出器。

【請求項 3】

前記送出レジスタは、前記データビットの入力の制御により下位桁側のデータビットの出力を制限することを特徴とする請求項 1 または請求項 2 記載の放射線検出器。

【請求項 4】

10

20

前記送出レジスタは、前記データビットの入力の制御により上位桁側のデータビットの出力を制限することを特徴とする請求項 1 から請求項 3 のいずれかに記載の放射線検出器。

【請求項 5】

前記送出レジスタは、外部から受けたロード信号に応じて前記データ読み出し構造から出力された所定のデータビットについて出力の可不可を切り替えるロード切替部を有することを特徴とする請求項 1 から請求項 4 のいずれかに記載の放射線検出器。

【請求項 6】

前記イメージングセルは、逆バイアス電圧を印加され、放射線の入射に対して電流信号を発生させるフォトダイオードを有し、

10

前記デジタル化回路は、前記フォトダイオードで生じた電流信号に基づく入力信号を増幅する増幅器と、

前記増幅された信号に基づく出力信号を弁別する波高弁別器と、を有することを特徴とする請求項 1 から請求項 5 のいずれかに記載の放射線検出器。

【請求項 7】

前記送出レジスタは、前記データ読み出し構造と同数のシフトユニットを有し、前記データ読み出し構造の出力が各シフトユニットに接続されていることを特徴とする請求項 1 から請求項 6 のいずれかに記載の放射線検出器。

【請求項 8】

前記送出レジスタは、一連のシフトユニットの末端および途中の両方から出力することを特徴とする請求項 7 記載の放射線検出器。

20

【請求項 9】

前記データ読み出し構造を構成する複数のカウンタユニットは、前記データビットを保管するシフトレジスタと、外部からの制御により、前記シフトレジスタに保管されているデータビットを反映させる転写シフトレジスタと、を有していることを特徴とする請求項 1 から請求項 8 のいずれかに記載の放射線検出器。

【請求項 10】

前記シフトレジスタは、前記各データビットの並びを予め決められたテーブルに基づくパターンにしたがって再配置した上で前記転写シフトレジスタへデータを反映することを特徴とする請求項 9 記載の放射線検出器。

30

【請求項 11】

直列に入力および出力を相互に接続された前記データ読み出し構造を構成する複数のカウンタユニットのうちの特定のカウンタユニットを前記データ読み出し構造から外すための迂回路と、

前記迂回路の選択の有無を決定する迂回選択回路と、を更に備えることを特徴とする請求項 1 から請求項 10 のいずれかに記載の放射線検出器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、シングル・フォトン・カウンティング方式の複数のイメージングセルを有する放射線検出器（イメージングデバイス）に関する。

40

【背景技術】

【0002】

放射線のイメージング用の検出器は、多数の画素を備え、その内部で入射放射線の強度またはエネルギーを計数値に変換する。そして、これらの計数結果は種々の手段により外部に取り出すことができる。

【0003】

特許文献 1 の FIG. 2 に示される例では、入射した X 線によりフォトダイオードから出力されたエネルギー量に比例する電荷が、電荷増幅回路に入力される。そして、ある基準電圧よりも高いエネルギー相当の入射信号のみがパルスとなり、カウンタに入力され、

50

計数される。計数の読み出しは、10ビットのデータパスにより行われている。読み出しを行う際には、外部より当該の読み出し回路に対して、一つずつ、信号を送り込み、カウンタのデータをパスに送り出す必要がある。

【0004】

この方式の問題点は、このように、一つ一つの読み出し回路すべてに対応する読み出し信号を必要とすることである。このため多数の内部信号線を用意するか、または、アドレスとして数値を指示し、それをデコードするといった方式をとる必要がある。前者では回路が複雑になり、後者では読み出しに要する時間が増えるというデメリットが生じる。

【0005】

また、特許文献1のFIG.4の例では、カウンタは両隣の読み出し回路と1ビットのデータ幅で一続きに接続され、読み出し時には順送りされる形でデータが送り出される。これにより、回路構成はFIG.2の例と較べ、著しく簡単になる。ただし、この場合、全ての読み出し回路の持つ全ビットのデータを読み出さなければならぬため、イメージングデバイスの構成に応じたデータ読み出しに時間がかかってしまう。このため、読み出し時間でフレーム・レートが規制されてしまう。

【0006】

FIG.2の例では、読み出すべき読み出し回路の数を限定することで、データ量そのものを減らし、読み出しに要する時間を減らすということも可能である。しかし、この場合、画像として構成されるべきデータが特定箇所で欠損されるため、イメージデータとして持つべき情報が著しく損なわれうる。

【0007】

特許文献2では、別方式の読み出し方法が示されている(図5、図6)。ここでは、非同期nビットカウンタで計数されたデータは一旦、ロード可能シフトレジスタに移され、そのシフトレジスタは前の画素と次の画素に、直列に一続きに接続されている。この構成では、カウンタは、そのデータを一旦シフトレジスタに移すことにより、すぐに次の計数動作を開始することができる。ただし、シフトレジスタのデータを全て読み出さなければ、次のカウンタからシフトレジスタへのデータの移動は行えないため、フレーム・レートは、シフトレジスタからの読み出し時間により規制されてしまう。

【0008】

特許文献3では別の例として、イメージングデバイス上にマトリクス状に配された読み出しセルに対し、ROW指定ならびにCOLUMN指定による位置を特定することで、データ読み出しを行う方法が示されている(FIG.6)。この場合、読み出し時間は「読み出し回路全てに対する読み出し回数」×「各データのビット数」で決まってしまう。また、特許文献1のFIG.2の例と同様に、読み出すべき読み出し回路の数を限定した場合、イメージデータとして持つべき情報は損なわれてしまう。

【先行技術文献】

【特許文献】

【0009】

【特許文献1】米国特許7586168号明細書

【特許文献2】特表2001-502424公報

【特許文献3】米国特許7514688号明細書

【発明の概要】

【発明が解決しようとする課題】

【0010】

上記の通り、従来技術では何らかのアドレス指定をして特定の読み出しセルのデータを読み出すか、あるいは、一続きのシフトレジスタを形成してデータをシフトして送り出すという方式が採用されている。

【0011】

しかし、前者では読み出し時間が決まってしまう、読み出すべき読み出し回路数を限定した場合、イメージデータの情報は損なわれる。また、後者では全ての読み出しセルのデ

10

20

30

40

50

ータを読み出さなければ、データ取得は完了せず、一旦その構成を確定してしまうと、デバイス外にデータを読み出すための時間は固定される。

【 0 0 1 2 】

本発明は、このような事情に鑑みてなされたものであり、外部へのデータ読み出し時間を必要に応じて短くし、フレーム・レートを高くする放射線検出器を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 3 】

(1) 上記の目的を達成するため、本発明に係る放射線検出器は、シングル・フォトン・カウンティング方式の複数のイメージングセルを有する放射線検出器であって、放射線の強度に応じて検出信号を発生させるイメージングセルと、前記検出信号をデジタル化するデジタル化回路と、前記デジタル化された検出信号を計数し、データビットとして保管するデータ読み出し構造と、第 1 のクロックに従ったデータシフトで前記データ読み出し構造から出力された所定のデータビットの入力を制御し、前記制御の結果、入力されたデータビットを保管し、第 2 のクロックに従ったデータシフトで前記保管されたデータビットを送り出す送出レジスタと、を備えることを特徴としている。

10

【 0 0 1 4 】

このように、所定のデータビットの出力を制限することで、カウンタユニットに実際に保管されているデータビット数をカウンタユニットの総ビット数よりも十分に小さくできる。たとえば最上位のビットから読み出しを省略して行っても、イメージデータとしてのデータ内容が十分に損なわれないような場合に有効となる。たとえば、繰り返し読み出しを行う時間の間隔とカウンタユニット内に保管される数値とが比例関係にある構成をとっている場合には、最適な状態までデータビットの読み出しを省略することで、読み出し時間を短くし、繰り返し読み出しを行う時間の間隔を短くすることができる。

20

【 0 0 1 5 】

(2) また、本発明に係る放射線検出器は、前記データ読み出し構造を構成する複数のカウンタユニットが、外部からの制御により、内部のシフトレジスタの接続をデータ記録と読み出しで切り替えることを特徴としている。これにより、回路部品を増やすことなく、データビット数を十分に小さくできる。

【 0 0 1 6 】

30

(3) また、本発明に係る放射線検出器は、前記送出レジスタが、前記データビットの入力の制御により下位桁側のデータビットの出力を制限することを特徴としている。これにより、放射線の強い部分のみを効率的にカウントすることができる。

【 0 0 1 7 】

(4) また、本発明に係る放射線検出器は、前記送出レジスタが、前記データビットの入力の制御により上位桁側のデータビットの出力を制限することを特徴としている。これにより、微小な放射線を効率的にカウントすることができる。

【 0 0 1 8 】

(5) また、本発明に係る放射線検出器は、前記送出レジスタが、外部から受けたロード信号に応じて前記データ読み出し構造から出力された所定のデータビットについて出力の可不可を切り替えるロード切替部を有することを特徴としている。これにより、所定のデータビットの読み出しを省略することができる。

40

【 0 0 1 9 】

(6) また、本発明に係る放射線検出器は、前記イメージングセルが、逆バイアス電圧を印加され、放射線の入射に対して電流信号を発生させるフォトダイオードを有し、前記デジタル化回路は、前記フォトダイオードで生じた電流信号に基づく入力信号を増幅する増幅器と、前記増幅された信号に基づく出力信号を弁別する波高弁別器と、を有することを特徴としている。これによりエネルギーに応じた X 線フォトンの数量を計数する場合に、データビット数を十分に小さくできる。放射線エネルギーのレベルに応じたデジタル信号が得られる。

50

【 0 0 2 0 】

(7) また、本発明に係る放射線検出器は、前記送出レジスタが、前記データ読み出し構造と同数のシフトユニットを有し、前記データ読み出し構造の出力が各シフトユニットに接続されていることを特徴としている。これにより、簡単な制御で読み出し時間を短縮できる。

【 0 0 2 1 】

(8) また、本発明に係る放射線検出器は、前記送出レジスタが、一連のシフトユニットの末端および途中の両方から出力することを特徴としている。これにより、さらに短い時間でのデータ読み出しが可能となる。

【 0 0 2 2 】

(9) また、本発明に係る放射線検出器は、前記データ読み出し構造を構成する複数のカウンタユニットが、前記データビットを保管するシフトレジスタと、外部からの制御により、前記シフトレジスタに保管されているデータビットを反映させる転写シフトレジスタと、を有していることを特徴としている。これにより、データ読み出し構造における読み出し動作中でも、シフトレジスタは計数ないしは保管の動作を行うことができる。

【 0 0 2 3 】

(1 0) また、本発明に係る放射線検出器は、前記シフトレジスタが、前記各データビットの並びを予め決められたテーブルに基づくパターンにしたがって再配置した上で前記転写シフトレジスタへデータを反映することを特徴としている。これにより、シフトユニットへのデータロードのクロックの密度が高くなることによる電流負担の影響を軽減できる。

【 0 0 2 4 】

(1 1) また、本発明に係る放射線検出器は、直列に入力および出力を相互に接続された前記複数のカウンタユニットのうち特定のカウンタユニットを前記データ読み出し構造から外すための迂回路と、前記迂回路の選択の有無を決定する迂回選択回路と、を更に備えることを特徴としている。これにより、途中にあるカウンタユニットの不具合によって特定のデータ読み出し構造全体の読み出しができなくなる問題を回避できる。

【 発明の効果 】

【 0 0 2 5 】

本発明によれば、フレーム・レートを高くすることができる。このため高速でのイメージング、変化の速い試料に対する観察や分析手法等への応用が可能となる。

【 図面の簡単な説明 】

【 0 0 2 6 】

【 図 1 】 第 1 実施形態に係る放射線検出器の構成を示すブロック図である。

【 図 2 】 イメージングセルおよび読み出しセルの構成を示すブロック図である。

【 図 3 】 イメージングセルおよび読み出しセルの構成を示すブロック図である。

【 図 4 】 第 1 実施形態に係る放射線検出器の構成を示すブロック図である。

【 図 5 】 データ読み出し構造および送出レジスタの構成を示すブロック図である。

【 図 6 】 第 1 実施形態に係る放射線検出器の動作例の一場面を示す図である。

【 図 7 】 第 1 実施形態に係る放射線検出器の動作例の一場面を示す図である。

【 図 8 】 第 1 実施形態に係る放射線検出器の動作例の一場面を示す図である。

【 図 9 】 第 1 実施形態に係る放射線検出器の動作例の一場面を示す図である。

【 図 1 0 】 第 1 実施形態に係る放射線検出器の動作例の一場面を示す図である。

【 図 1 1 】 第 1 実施形態に係る放射線検出器の動作例の一場面を示す図である。

【 図 1 2 】 第 1 実施形態に係る放射線検出器の動作例の一場面を示す図である。

【 図 1 3 】 第 1 実施形態に係る放射線検出器の動作例を示すフローチャートである。

【 図 1 4 】 第 1 実施形態に係る放射線検出器の動作例を示すフローチャートである。

【 図 1 5 】 読み出しを省略しない場合の出力端子 S o u t に現れるデータの順番を示すタイミング図である。

【 図 1 6 】 読み出しを省略する場合の出力端子 S o u t に現れるデータの順番を示すタイ

10

20

30

40

50

ミング図である。

【図 1 7】第 2 実施形態に係る放射線検出器のイメージングセルおよび読み出しセルの構成を示すブロック図である。

【図 1 8】シフトレジスタに記録されている所定のビット位置を示すテーブルの例である。

【図 1 9】転写シフトレジスタに記録されている再配置されたビット位置を示すテーブルである。

【図 2 0】1 6 ビットの読み出しクロックと回路電流の例を示す図である。

【図 2 1】8 ビットに短縮された読み出しクロックと回路電流の例を示す図である。

【図 2 2】8 ビットに短縮された読み出しクロックと回路電流の例を示す図である。

【図 2 3】第 4 実施形態に係る放射線検出器の構成を示すブロック図である。

【図 2 4】第 5 実施形態に係るデータ読み出し構造の構成を示すブロック図である。

【発明を実施するための形態】

【 0 0 2 7 】

次に、本発明の実施の形態について、図面を参照しながら説明する。説明の理解を容易にするため、各図面において同一の構成要素に対しては同一の参照番号を付し、重複する説明は省略する。

【 0 0 2 8 】

[第 1 実施形態]

(全体構成)

図 1 は、放射線検出器 1 0 0 の構成を示すブロック図である。放射線検出器 1 0 0 は、シングル・フォトン・カウンティング方式の複数のイメージングセル 1 を有する。検出対象の放射線には、少なくとも X 線、y 線が含まれる。放射線検出器 1 0 0 は、X 線を用いたイメージングや、X 線回折法などの分析手法のための検出手段に応用できる。図 1 に示すように、放射線検出器 1 0 0 は、イメージングセル 1、デジタル化回路 5、データ読み出し構造 1 1、送出レジスタ 1 3 を備えている。

【 0 0 2 9 】

イメージングセル 1 は、放射線の強度に応じて検出信号を発生させる。デジタル化回路 5 は、イメージングセル 1 から出力された検出信号をデジタル化する。データ読み出し構造 1 1 は、デジタル信号を計数しデータビットとして保管する。送出レジスタ 1 3 は、読み出しクロック P c k (第 1 のクロック) に従ったデータシフトでデータ読み出し構造 1 1 から出力された所定のデータビットの入力を制御する。そして、制御の結果、入力されたデータビットを保管し、送出クロック S c k (第 2 のクロック) に従ったデータシフトで保管されたデータビットを送り出す。

【 0 0 3 0 】

(イメージングセル、読み出しセル)

図 2 は、イメージングセル 1 および読み出しセル 4 の構成を示すブロック図である。読み出しセル 4 は、デジタル化回路 5 およびカウンタユニット C U を備えている。カウンタユニット C U は、シフトレジスタ 6 を有している。シフトレジスタ 6 は、デジタル化された信号を計数し、データビットを保管する。カウンタユニット C U の出力端子 Q o u t は、次のカウンタユニット C U の入力端子 Q i n に接続されている。

【 0 0 3 1 】

カウンタユニット C U は、入力される信号 S f t に応じてデータ読み出し構造 1 1 の内部の接続をデータ記録と読み出しとの間で切り替える。これにより、次のデータ読み出しまでの時間を短くすることを可能にし、より短い繰り返し時間でイメージデータの連続取得が可能となる。

【 0 0 3 2 】

図 3 は、イメージングセルおよび読み出しセルの構成を示すブロック図である。放射線検出器 1 0 0 では、イメージングセル 1 とともに、これらの回路からなる読み出しセル 4 がマトリクス状に配置されている。イメージングセル 1 は、フォトダイオード 3 を有する

10

20

30

40

50

。フォトダイオード 3 は、逆バイアス電圧を印加され、放射線の入射に対して電流信号を発生させる。

【 0 0 3 3 】

デジタル化回路 5 は、増幅器 2 1 および波高弁別器 2 2 を有する。増幅器 2 1 は、フォトダイオード 3 で生じた電流信号に基づく入力信号を増幅する。波高弁別器 2 2 は、閾値電圧 T_h に基づいて増幅された信号に基づく出力信号を弁別する。波高弁別器 2 2 は、所定範囲のエネルギーを有する放射線の信号のみを通過させる。これにより、放射線エネルギーのレベルに応じたデジタル信号が得られる。カウンタユニット C U は、波高弁別された信号を計数し、データビットを保管する。

【 0 0 3 4 】

(送出レジスタ)

図 4 は、放射線検出器 1 0 0 の構成を示すブロック図である。送出レジスタ 1 3 は、データ読み出し構造 1 1 と同数のシフトユニット S U からなり、データ読み出し構造 1 1 の出力が各シフトユニット S U に接続されている。このような構造を有するため、簡単な設定で読み出し時間の短縮を行うことが可能となる。

【 0 0 3 5 】

(シフトユニット内部)

図 5 は、データ読み出し構造 1 1 および送出レジスタ 1 3 の構成を示すブロック図である。データ読み出し構造 1 1 は、複数のカウンタユニット C U により構成される。カウンタユニット C U は、外部からの制御により、内部のシフトレジスタ 6 の接続をデータ記録と読み出しで切り替える。

【 0 0 3 6 】

複数のデータ読み出し構造 1 1 の内部では、複数のカウンタユニット C U の入力端子 Q_{in} および出力端子 Q_{out} の端子同士が交互に接続されており、接続の最後となるカウンタユニット C U の出力端子 Q_{out} は出力端子 D_{out} として、送出レジスタ 1 3 に接続されている。放射線検出器 1 0 0 の外部からは読み出しクロック P_{ck} が、各々の読み出し構造 1 1 に接続端子 1 2 を介して入力される。読み出し構造 1 1 の内部には読み出しクロック P_{ck} s が分配され、各々のカウンタユニット C U へ入力される。

【 0 0 3 7 】

送出レジスタ 1 3 の内部では、複数のシフトユニット S U が、一続きに接続されており、各々の読み出し構造 1 1 の出力端子 D_{out} がシフトユニット S U に接続されている。シフトユニット S U の内部は、出力端子 D_{out} からの信号をビットデータとして取り込むための取り込み回路 1 4 (ロード切替部) と、その保管先であるビットレジスタ 1 5 で構成されている。

【 0 0 3 8 】

取り込み回路 1 4 は、読み出しクロック P_{ck} に従ったデータシフトでデータ読み出し構造 1 1 から出力された所定のデータビットについて出力の可不可を切り替える。取り込み回路 1 4 は、切り替えにより下位桁側のデータビットの出力を制限することができる。これにより、上位桁側のデータビットのみをビットレジスタに送出し、放射線の強い部分のみを効率的にカウントすることができる。

【 0 0 3 9 】

また、取り込み回路 1 4 は、切り替えにより上位桁側のデータビットの出力を制限することもできる。これにより、下位桁側のデータビットのみをビットレジスタに送出し、微小な放射線を効率的にカウントすることができる。

【 0 0 4 0 】

例えば、一度、データビットの出力を制限せずに取得したイメージを評価し、もっと短い繰返し周期でのイメージの取得が必要であると判断できる場合に、上位桁または下位桁のデータビットを省略し、イメージデータの連続取得条件の最適化を図るといったことが可能となる。

【 0 0 4 1 】

10

20

30

40

50

なお、放射線検出器 100 の外部から送出クロック S c k が送出レジスタ 13 に入力されることで、送出レジスタ 13 の内部では、送出クロック S c k が各々のシフトユニット S U に入力される。そして、取り込み回路 14 が、ロード信号 L d により動作し、出力端子 D o u t から出力される信号をビットレジスタ 15 に反映させる。

【0042】

(放射線検出器の動作例)

次に、放射線検出器 100 の動作例を説明する。カウンタユニット C U のビット数を 4、データ読み出し構造 11 の数を 4 とした放射線検出器 100 を考える。その場合に、放射線検出器 100 に対して読み出しクロック P c k、ロード信号 L d、送出クロック S c k を組合せて動作させる。その結果、出力端子 S o u t としてデータビットが順番に出力される。

10

【0043】

なお、外部から放射線検出器 100 に入力される信号の送信は、外部装置の制御部により制御されている。送信のタイミングについては放射線検出の測定時に外部装置において予め設定可能であり、外部装置については特に限定されない。

【0044】

図 6 ~ 図 12 は、放射線検出器 100 の動作例の一場面を示す図である。図 6 に示すように、デジタル化された検出信号は、データビットとしてカウンタユニット C U に保管される。図 6 において、各データビットは、カウンタユニット C U における保管位置により、カウンタユニット C U の列、行と、カウンタユニット内のビットの順番に対応させて、[M 列・N 行・n ビット目] という表記方法を採用している。したがって、例えば [3 . 0 . b 3] とは、「第 3 列目、第 0 行目のカウンタユニット C U の 3 ビット目のデータビットの値」を意味する。なお、説明の便宜上、データ読み出し構造 11 の読み出し方向に沿ったカウンタユニット C U の並びを「列」、読み出し方向に直交する方向に沿ったカウンタユニット C U の並びを「行」と呼ぶ。また、図中の一番左側にある列を「第 0 列」、一番下側にある行を「第 0 行」と呼ぶ。

20

【0045】

データビットがカウンタユニット C U に保管された状態において、図 7 に示すように外部からの制御によりロード信号 L d が取り込み回路 14 に入力されることで、シフトユニット S U は、第 0 行目のカウンタユニット C U の 3 ビット目の各データビットの値、[3 . 0 . b 3]、[2 . 0 . b 3]、[1 . 0 . b 3]、[0 . 0 . b 3] を取り込む。そして、出力端子 S o u t には第 0 列のシフトユニット S U からビットデータ [0 . 0 . b 3] が読み出される。

30

【0046】

次に、図 8 に示すように送出クロック S c k を受けて、シフトユニット S U は、各データビットの値を第 3 列から第 0 列へ一つずつ送り出す。そして、出力端子 S o u t には第 0 列のシフトユニット S U からビットデータ [1 . 0 . b 3] が読み出される。さらに、図 9、図 10 に示すように、送出クロック S c k を受けて、シフトユニット S U が各データビットを送り出し、出力端子 S o u t には第 0 列のシフトユニット S U からビットデータが読み出されるという処理を最後の 3 列目のデータビットが読み出されるまで行う。

40

【0047】

このようにして、0 行、3 ビット目のデータがすべて読み出された後、図 11 に示すように読み出しクロック P c k を 1 回送ることにより、データ読み出し構造 11 の中でつながれたカウンタユニット C U 内部において、データビットが 1 つだけシフトされる。この状態で、図 12 に示すようにロード信号 L d を送ると、各シフトユニット S U には、各列の 0 行 2 ビット目のデータがセットされる。以下、図 8 ~ 図 12 の処理を繰り返し続けることにより、カウンタユニット C U 内のすべてのデータビットを読み出すことが可能となる。

【0048】

一方、読み出しを省略する場合（たとえば各カウンタユニット C U の 3 ビット目を省略

50

する場合)には、図6に示すカウンタユニットCUが、読み出し構造11内部で一続きに接続された時点から、図7に示すロード信号Ldの入力と、これに続く、図8～図10に示す処理を省略し、図11に示す読み出しクロックPckを入力する処理を実行する。そして、取り込み回路14の直前に各カウンタユニットCUの3ビット目のデータが現れるごとに、図7～図10に示す処理を省略することにより、すべてのカウンタユニットCUの3ビット目のデータを省略して読み出すことが可能となる。

【0049】

(フローチャートによる動作例の説明)

上記の読み出しを省略しない場合および読み出しを省略する場合の処理を、フローチャートを用いて説明する。図13、図14は、放射線検出器の動作を示すフローチャートである。

10

【0050】

図13のフローチャートは、読み出しを省略しない場合の処理を示している。まず、信号Sftを受けて、データ読み出し構造11は内部の回路の状態を、データ記録から読み出しに切り替える(ステップS1)。取り込み回路14は、ロード信号Ldを受けてシフトユニットSUはデータ読み出し構造11からデータビットを読み出す(ステップS1)。

【0051】

次に、出力端子Soutから第0列のデータビット(3ビット目)が読み出され、読み出し後、送出クロックSckを受けて、各シフトユニットSUはデータビットを送出し、データビットの読み出しおよび送出の処理を繰り返す(ステップS3)。

20

【0052】

そして、出力端子Soutから第0列のデータビット(2ビット目)が読み出され、読み出し後、送出クロックSckにより、各シフトユニットSUはデータビットを送出し、データビットの読み出しおよび送出の処理を繰り返す(ステップS4)。また、1ビット目、0ビット目のデータビットについても同様に読み出しおよび送出の処理を繰り返す(ステップS5、S6)。

【0053】

すべての処理が終わったか否かの判定を行い(ステップS7)、すべての処理が終わっていない場合には、読み出しクロックPckを送出し(ステップS8)、ステップS1に戻り、次のデータ読み出しを行う。すべての処理が終わった場合には、信号Sftの送出を終了し(ステップS9)、一連の処理を終了する。

30

【0054】

図14のフローチャートは、すべてのピクセルの3ビット目のデータに対して読み出しを省略する場合の処理を示している。まず、信号Sftを受けて、データ読み出し構造11は内部の回路の状態を、データ記録から読み出しに切り替える(ステップT1)。外部の制御部は、設定に従い読み出し対象のデータビットの順番が3ビット目であるか否かを判定する(ステップT2)。データビットの順番が3ビット目である場合には、ステップT7に進む。データビットの順番が3ビット目でない場合には、外部からロード信号が送信される。そして、取り込み回路14がロード信号Ldを受けてシフトユニットSUはデータ読み出し構造11からデータビットを読み出す(ステップT3)。

40

【0055】

次に、出力端子Soutから第0列のデータビット(2ビット目)が読み出され、読み出し後、送出クロックSckにより、各シフトユニットSUはデータビットを送出し、データビットの読み出しおよび送出の処理を繰り返す(ステップT4)。

【0056】

そして、出力端子Soutから第0列のデータビット(1ビット目)が読み出され、読み出し後、送出クロックSckにより、各シフトユニットSUはデータビットを送出し、データビットの読み出しおよび送出の処理を繰り返す(ステップT5)。また、0ビット目のデータビットについても同様に読み出しおよび送出の処理を繰り返す(ステップT6)

50

)。

【 0 0 5 7 】

次に、読み出し対象のデータビットの順番が 0 ビット目まで到達したか否かを判定し (ステップ T 7)、0 ビット目まで到達していない場合には、ステップ T 9 に進む。0 ビット目まで到達したときには読み出し対象を 3 ビット目に戻す (ステップ T 8)。

【 0 0 5 8 】

次に、すべての処理が終わったか否かの判定を行い (ステップ T 9)、すべての処理が終わっていない場合には、読み出しクロック P c k を送出し (ステップ T 1 0)、ステップ T 2 に戻り、次のデータ読み出しを行う。すべての処理が終わった場合には、信号 S f t の送出を終了し (ステップ T 1 1)、一連の処理を終了する。

10

【 0 0 5 9 】

(タイミング図による動作例の説明)

図 1 5 は、読み出しを省略しない場合の出力端子 S o u t に現れるデータの順番を示すタイミング図である。ここで、b 3 . . . b 0 は、4 ビットあるカウンタユニット C U の各々のビットデータとし、この場合は、b 3 を先頭とした順番でデータが出力端子 D o u t から現れるものとする。

【 0 0 6 0 】

図 1 5 に示すように、出力端子 S o u t に現れるデータの各ビットには、識別のために図 6 の例と同様に [M 列 . N 行 . n ビット目] と表記している。ここで、図 1 5 に示すように、読み出しクロック P c k、ロード信号 L d、送出クロック S c k の各信号を制御すると、S o u t では最初に第 0 行の各列の 3 ビット目のデータが、次に 2 ビット目のデータが出力され、0 ビット目まで出力される。そして、同様に第 1 行の各列の 3 ビット目のデータの出力がこれに続き、データが連なって出力される。

20

【 0 0 6 1 】

図 1 5 では見易くするため各ビット目のデータの連なり同士の間には 1 データ分の隙間を表わしているが、実際にはこの隙間は不要である。また、図 1 5 では最初の b 3 データを送り出すための読み出しクロック P c k は省略されている。このようにして、基本的には放射線検出器 1 0 0 に格納されている全ビットデータを読み出す。しかし、信号制御の方法を変えることで読み出されるデータの量と読み出し時間を減らすことができる。

【 0 0 6 2 】

30

図 1 6 の例では、各カウンタユニット C U のデータビット b 3 の読み出しを省略する。そのために読み出しクロック P c k とロード信号 L d の信号制御を、図 1 5 の例とは異なったパターンで行っている。ここでは、まず、データビット b 3 の送り出しのための読み出しクロック P c k の直後に通常行うはずのデータビット b 3 のロードのためのロード信号 L d 出力を省略する。そして、通常の 2 分の 1 のタイミングでデータビット b 2 の送り出しのための読み出しクロック P c k を出力する。

【 0 0 6 3 】

つまり、読み出しを省略するデータビットのロード信号 L d を省略し、それと同時に、直後の読み出しクロック P c k の間隔を詰めている。このようにして、図 1 6 で示すように出力端子 S o u t から創出されるデータ並びの時間間隔を変えることなく読み出されるデータビット量を減らすことが可能になり、読み出しに要する時間を短縮することができる。

40

【 0 0 6 4 】

[第 2 実施形態]

(転写レジスタ)

図 1 7 は、放射線検出器 2 0 0 のイメージングセルおよび読み出しセルの構成を示すブロック図である。カウンタユニット C U は、シフトレジスタ 6 と転写シフトレジスタ 7 とを有している。シフトレジスタ 6 は、各データビットの並びを予め決められたテーブルに基づくパターンにしたがって再配置した上で転写シフトレジスタ 7 ヘデータを反映する。そして、転写シフトレジスタ 7 は、外部からの制御により、シフトレジスタ 6 に保管され

50

ているデータビットを反映させる。

【 0 0 6 5 】

[第 3 実施形態]

(ビット位置の再配置)

上記の実施形態では、シフトレジスタに記録されている所定のビット位置で読み出しを行うが、ビット位置を再配置して読み出しでもよい。図 1 8 は、シフトレジスタに記録されている所定のビット位置を示すテーブルの例である。図 1 8 の例ではシフトレジスタ 6 のビット数を 1 6 とし、上の行に、シフトレジスタ 6 に元々記録されているビットの位置が示され、下の行に、転写シフトレジスタ 7 に反映される際の、再配置されたビット位置が示されている。

10

【 0 0 6 6 】

図 1 9 は、転写シフトレジスタに記録されている再配置されたビット位置を示すテーブルである。このテーブルを用いたビットの再配置による読み出しが有効であることを、以下に説明する。データの短縮を行わない場合、読み出しクロック P c k の出力は全くの一定間隔となる。

【 0 0 6 7 】

図 2 0 は、1 6 ビットの読み出しクロックと回路電流の例を示す図である。図 2 0 に示す例では、再配置を行わずに全データを読み出す。図 2 0 には、各読み出しクロック P c k の波形上に、出力されるビット位置を数字で示している。読み出しは、データビット b 1 5 より始まり、データビット b 0 まで行われるものとする。

20

【 0 0 6 8 】

読み出しクロック P c k が全てのカウンタユニット C U に分配されるためには、読み出しクロック P c k は途中中継され増幅される必要がある。しかし、多数のカウントユニット C U を備える検出器であるほど、カウンタユニット C U 自体のデバイスや、途中の回路布線自身の持つキャパシタンス等の影響により、読み出しクロック P c k の分配が負担となってくる。

【 0 0 6 9 】

図 2 0 は、この場合に読み出しクロック P c k による駆動を要する電流波形を読み出しクロック P c k を出力するための回路電流 I p c k の例を示す図である。図 2 1 は、8 ビットに短縮された読み出しクロックと回路電流の例を示す図である。図 2 1 に示す例では、図 2 0 の読み出しを 1 6 ビットから 8 ビットに短縮している。この場合、先頭の 1 6 ビット目のデータビット b 1 5 からの 8 個のデータビットが読み出されないため、読み出しクロック P c k の間隔が短縮されている。

30

【 0 0 7 0 】

区間 4 1 は、読み出されている区間の半分の区間である。そして、区間 4 1 での回路電流 I p c k については、明らかに電流の密度が増加している。読み出しクロック P c k を出力する回路は、このような高い密度の電流を要する区間 4 1 に対応する必要がある、クロック出力にあたって負担となる。

【 0 0 7 1 】

一方、図 2 2 は、再配置を行ない、8 ビットに短縮された読み出しクロックと回路電流の例を示す図である。図 2 2 に示す例では、図 1 8 で示されたテーブルを適用し、同じように 1 6 ビットから 8 ビットに読み出しを短縮している。図 2 2 に示すビットの並びが、図 1 8 のテーブルにおける下の行に示された順番で現れている。図 2 2 の例では、ビットの並びを読み出しクロック P c k の波形を示す数字を用いて再配置して表わしている。再配置においては、元の配置で隣り合う配置を隣り合わないよう配置する。

40

【 0 0 7 2 】

図 2 2 に示す例では、図 2 1 に示す区間 4 1 と同じ長さの区間 4 2 では、回路電流 I p c k の密度が区間 4 1 の場合と較べて明らかに低くなっている。また、回路電流 I p c k の分布全体を見ても、区間 4 2 は区間 4 1 と較べ極度に集中する部分がなく、明らかに読み出しクロック P c k を作り出す回路の負担が少なくなる。このように、読み出しを行う

50

ビットの再配置を行うことにより、データの読み出しビット数を短縮する場合に、P c k クロックの密度が高くなることによる電流負担の影響を軽減することが可能となる。

【 0 0 7 3 】

[第 4 実施形態]

(複数の出力端子)

図 2 3 は、放射線検出器 4 0 0 の構成を示すブロック図である。複数ビットを持つ送出レジスタ 1 3 は、一連のシフトユニット S U の末端の端子 3 5 および途中の端子 3 6 の両方から出力する。図 2 3 に示す例では、シフトユニット S U の数が 8 個とし、出力端子 S o u t _ k を一つ、左から 4 番目のシフトユニット S U の出力側に設置している。シフトユニット S U は、データを出力端子 S o u t _ k と端の出力端子 S o u t の両方を用いてデータビットを読み出す。これにより、出力端子 S o u t のみを使用した場合の半分の時間で読み出しができる。

10

【 0 0 7 4 】

[第 5 実施形態]

(迂回路)

上記の実施形態では、各カウンタユニット C U は、一つのカウンタユニット C U の出力端子 Q o u t が次のカウンタユニット C U の入力端子 Q i n につながるように接続されているが、一つのカウンタユニット C U の出力端子 Q o u t が、次のカウンタユニット C U の入力端子 Q i n と、その次のカウンタユニット C U の入力端子 Q i n につなげるための迂回路 3 1 に接続されていてもよい。図 2 4 は、迂回路を有するデータ読み出し構造 5 1 の構成を示すブロック図である。迂回路 3 1 は、直列に入力および出力を相互に接続された複数のカウンタユニット C U のうち特定のカウンタユニット C U をデータ読み出し構造 1 1 から外す構成を有している。迂回選択回路 3 2 は、迂回路 3 1 の選択の有無を決定する。

20

【 0 0 7 5 】

データ読み出し構造 1 1 内部で、特定のカウンタユニット C U が動作不具合を起こしていると、そのカウンタユニット C U が属するデータ読み出し構造 1 1 全体のデータ読み出しが行えなくなる。そこで、迂回路 3 1 を設け、不具合の発生時に接続端子 3 3 からの指示（選択回路を動作させる手段）により迂回選択回路 3 2 で迂回路 3 1 を選択することで、動作不具合を起こしているカウンタユニット C U を迂回し、動作不具合を起こしていない他のカウンタユニット C U のデータを読み出すことが可能となる。

30

【 符号の説明 】

【 0 0 7 6 】

- 1 イメージングセル
- 2 バイアス電位の供給源
- 3 フォトダイオード
- 4 読み出しセル
- 5 デジタル化回路
- 6 シフトレジスタ
- 7 転写シフトレジスタ
- 1 1 データ読み出し構造
- 1 2 接続端子
- 1 3 送出レジスタ
- 1 4 取り込み回路（ロード切替部）
- 1 5 ビットレジスタ
- 2 1 増幅器
- 2 2 波高弁別器
- 3 1 迂回路
- 3 2 迂回選択回路
- 3 3 接続端子

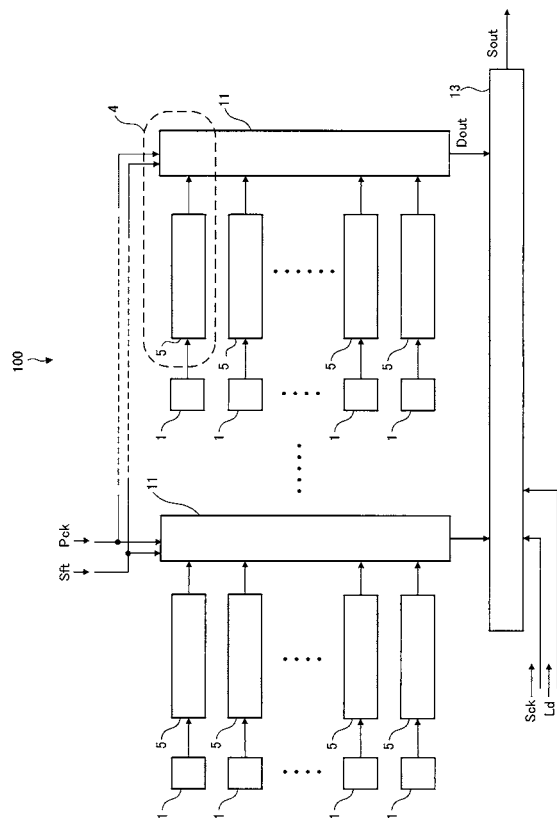
40

50

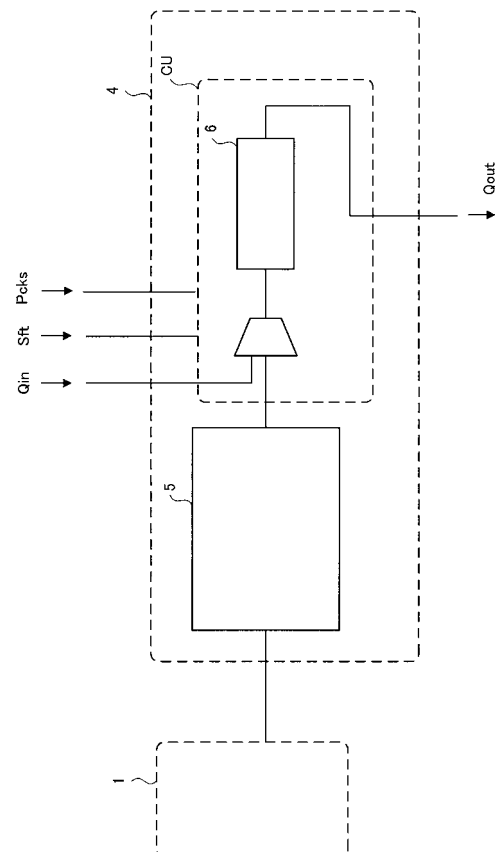
3 5 末端の端子
 3 6 途中の端子
 4 1 所定配置のときの読み出されている区間の半分の区間
 4 2 再配置したときの区間 4 1 相当の区間
 5 1 データ読み出し構造
 1 0 0、2 0 0、4 0 0 放射線検出器
 C U カウンタユニット
 D o u t 出力端子
 I p c k 回路電流
 L d ロード信号
 P c k 読み出しクロック
 P c k s カウンタユニット C U 個別の読み出しクロック
 Q i n 入力端子
 Q o u t 出力端子
 S c k 送出クロック
 S f t 信号
 S o u t 出力端子
 S U シフトユニット

10

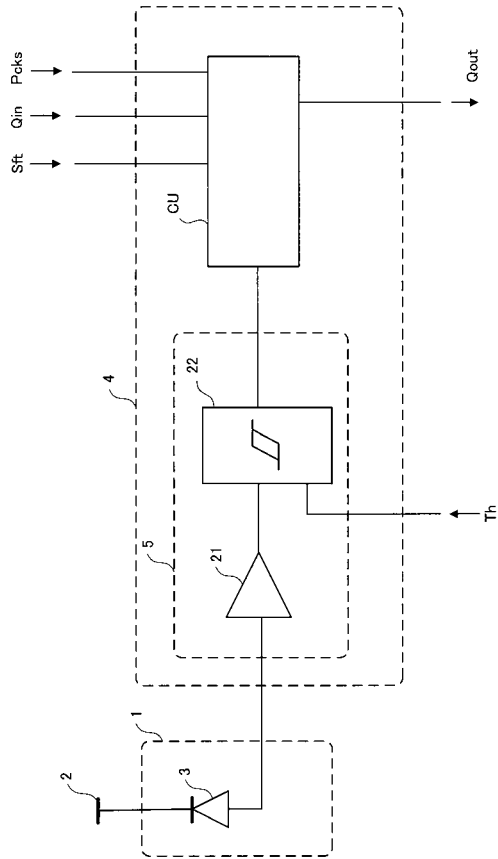
【図 1】



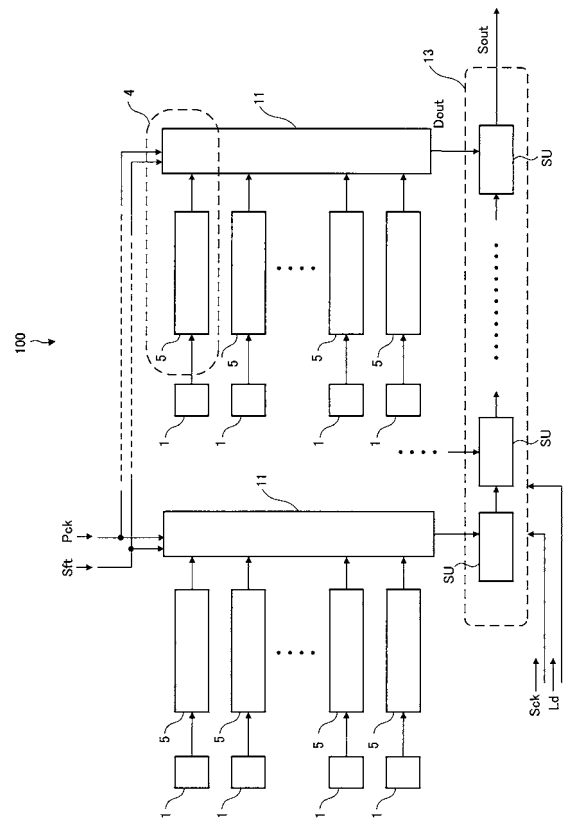
【図 2】



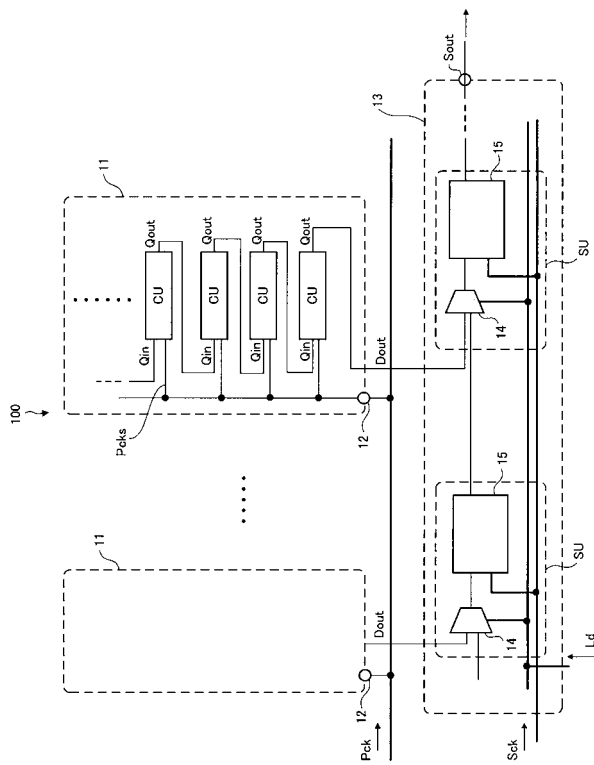
【図 3】



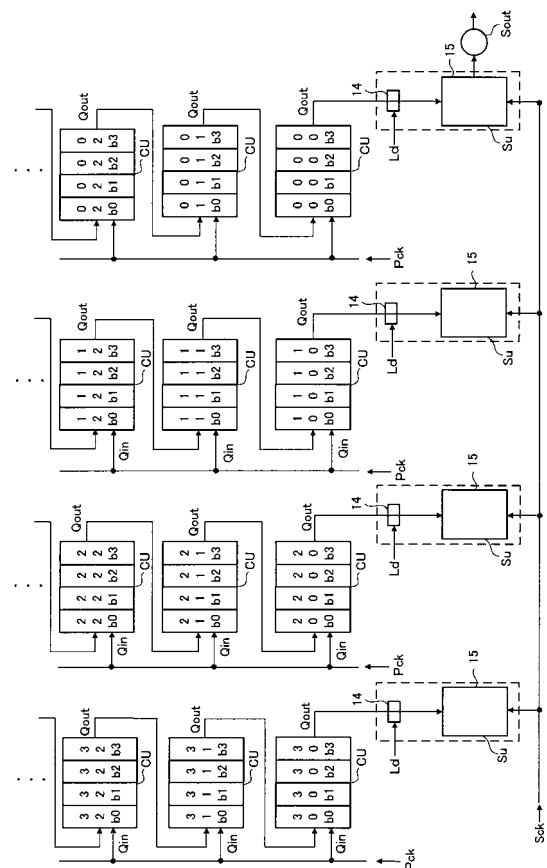
【図 4】



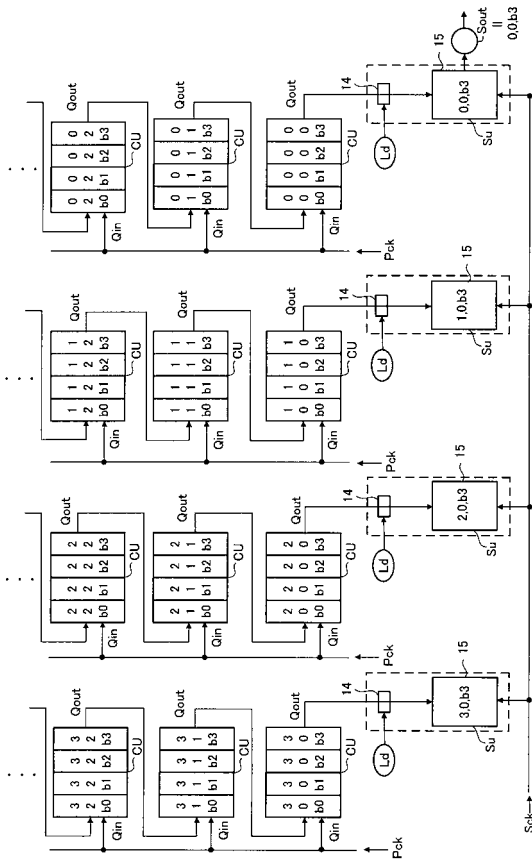
【図 5】



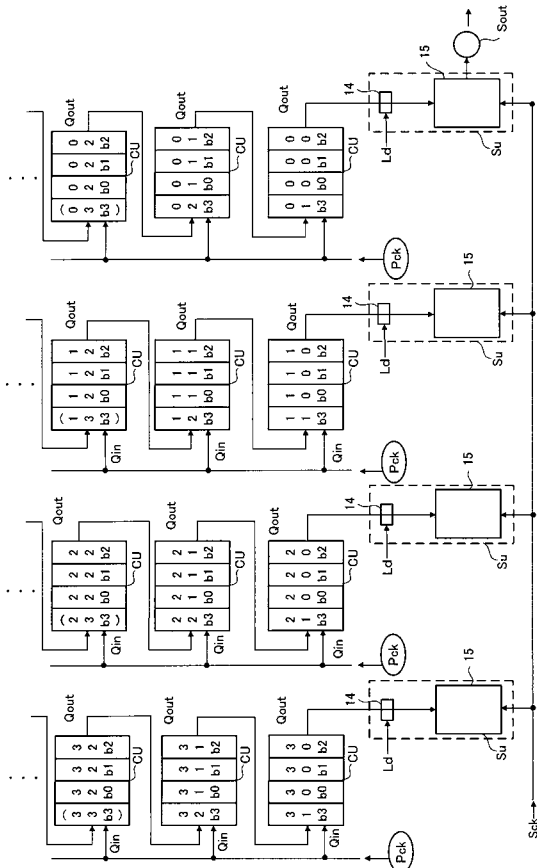
【図 6】



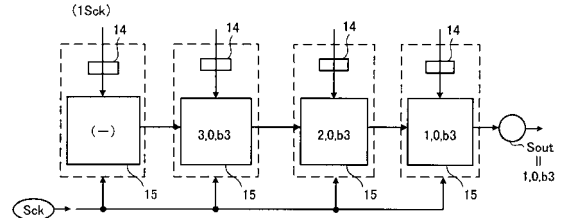
【圖 7】



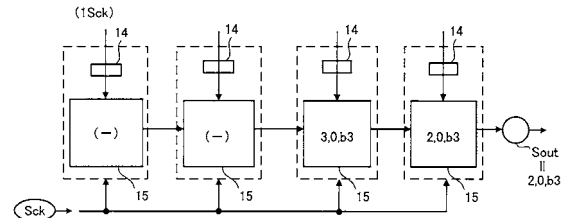
【 図 1 1 】



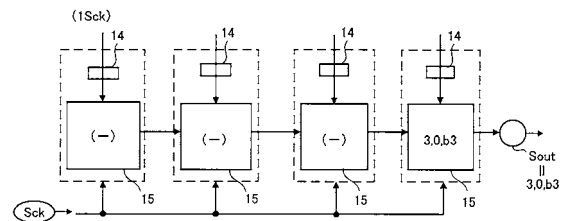
【 図 8 】



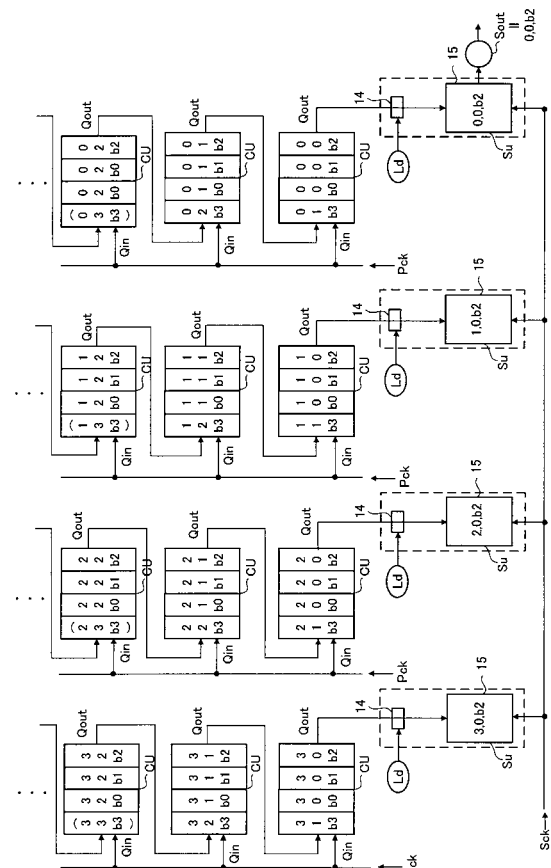
【 図 9 】



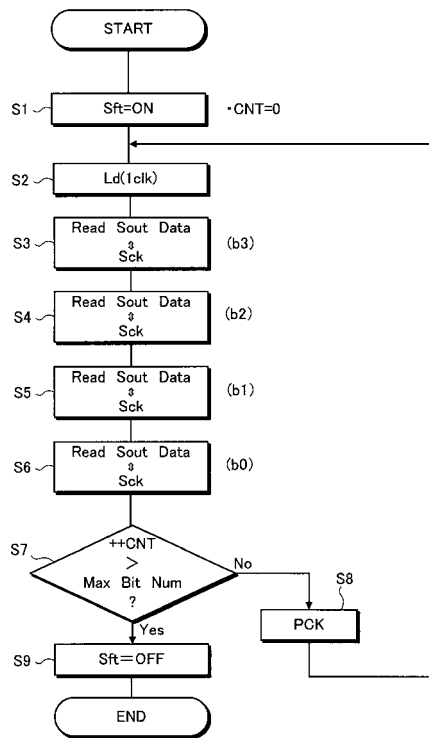
【 図 1 0 】



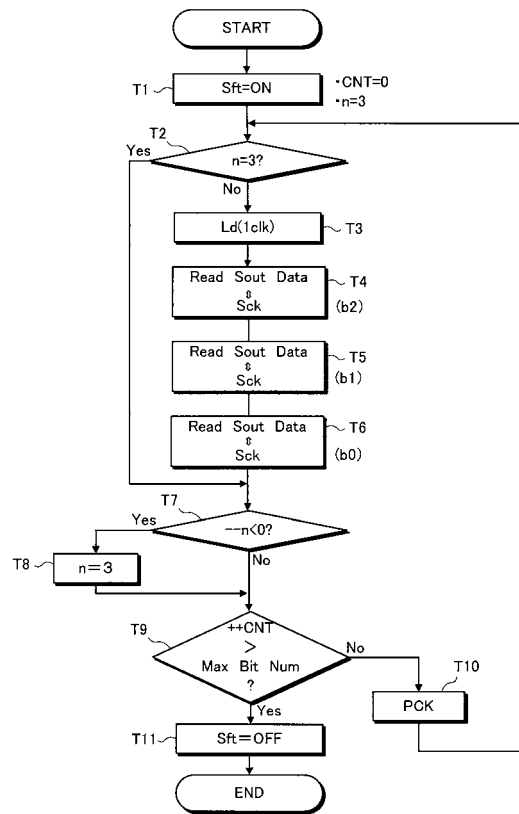
【 図 1 2 】



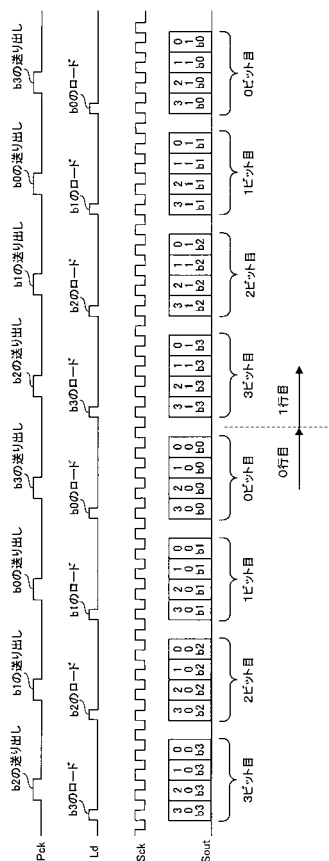
【図 13】



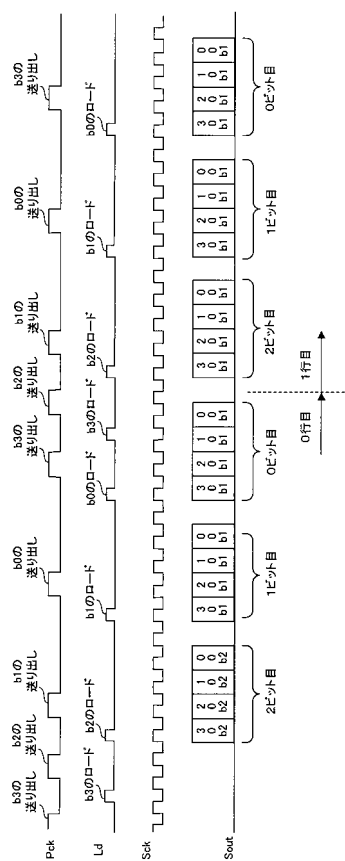
【図 14】



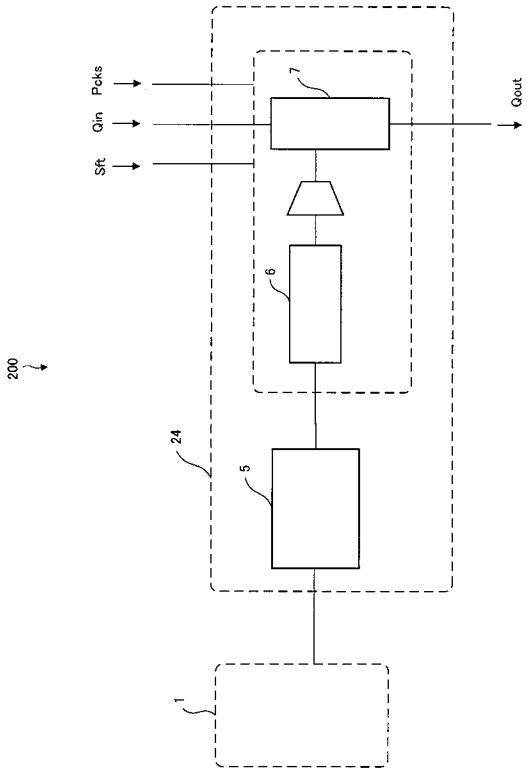
【図 15】



【図 16】



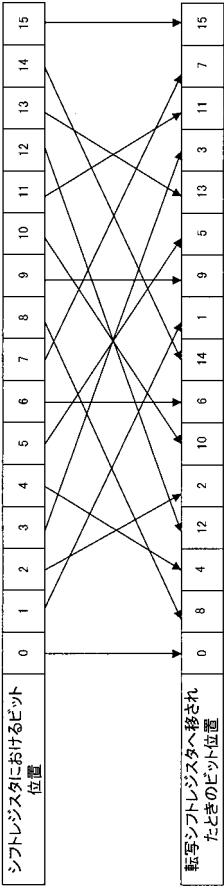
【図 17】



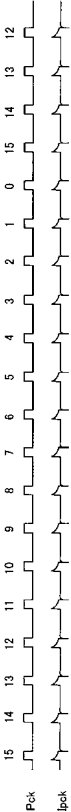
【図 18】

シフトレジスタにおけるビット位置	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
転写シフトレジスタへ移され たときのビット位置	0	8	4	12	2	10	6	14	1	9	5	13	3	11	7	15

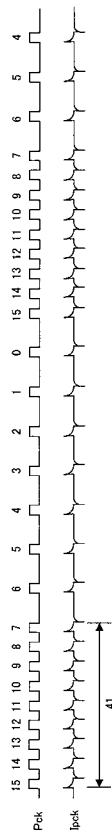
【図 19】



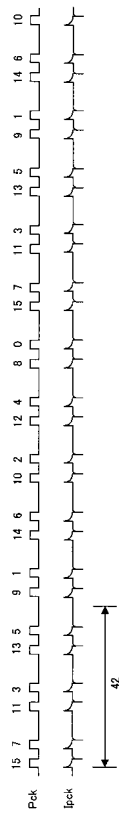
【図 20】



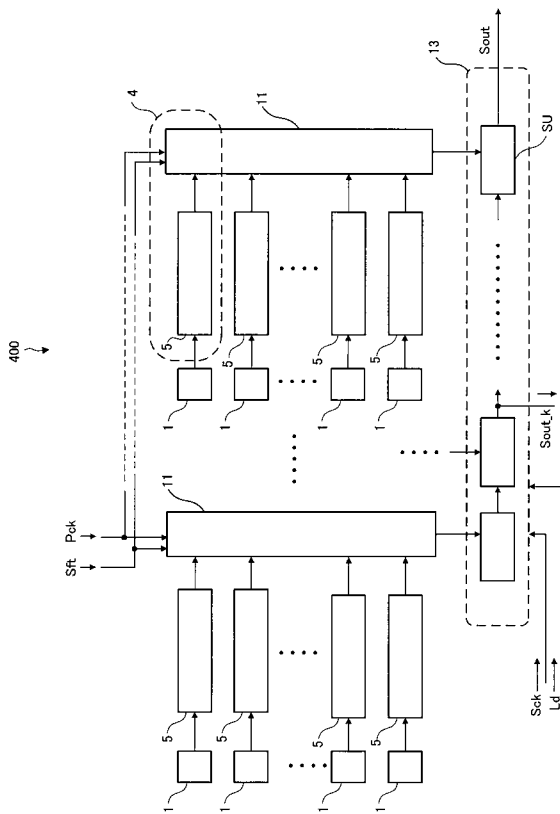
【図 2 1】



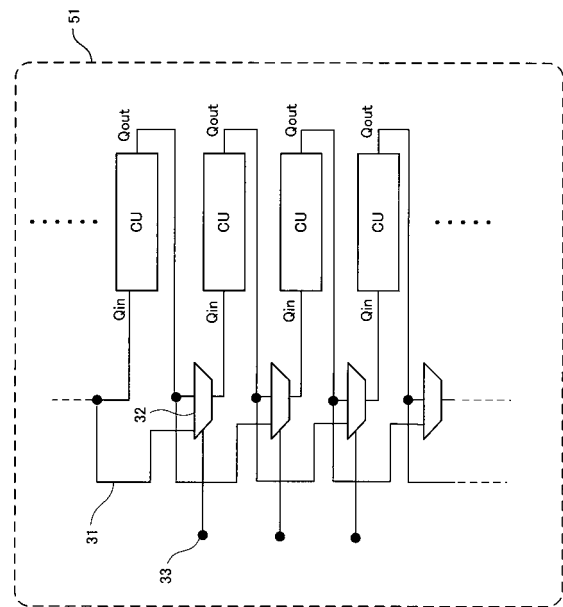
【図 2 2】



【図 2 3】



【図 2 4】



フロントページの続き

- (72)発明者 辻 優司
東京都昭島市松原町3丁目9番12号 株式会社リガク内
- (72)発明者 グリボシ パヴェウ
東京都昭島市松原町3丁目9番12号 株式会社リガク内
- (72)発明者 マイ ビョトル
東京都昭島市松原町3丁目9番12号 株式会社リガク内
- (72)発明者 シュチギエウ ロベルト
東京都昭島市松原町3丁目9番12号 株式会社リガク内

審査官 鈴木 肇

- (56)参考文献 特表2002-530016(JP,A)
特表2003-527610(JP,A)
特開2008-172609(JP,A)
特表2009-519585(JP,A)
特開2006-033496(JP,A)
特開平10-271365(JP,A)
特開2004-193675(JP,A)
特表2010-500597(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N	5/30	-	5/378
H01L	21/339		
H01L	27/14	-	27/148
H01L	29/762		
G01T	1/00	-	7/12
A61B	6/00	-	6/14