

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成21年7月2日(2009.7.2)

【公開番号】特開2007-318014(P2007-318014A)

【公開日】平成19年12月6日(2007.12.6)

【年通号数】公開・登録公報2007-047

【出願番号】特願2006-148399(P2006-148399)

【国際特許分類】

H 01 L	21/60	(2006.01)
H 01 L	25/065	(2006.01)
H 01 L	25/07	(2006.01)
H 01 L	25/18	(2006.01)
H 01 L	21/66	(2006.01)
H 01 L	21/3205	(2006.01)
H 01 L	23/52	(2006.01)

【F I】

H 01 L	21/92	6 0 2 N
H 01 L	21/92	6 0 2 J
H 01 L	21/92	6 0 4 T
H 01 L	25/08	Z
H 01 L	21/66	E
H 01 L	21/88	T

【手続補正書】

【提出日】平成21年5月18日(2009.5.18)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体チップ

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

平面形状が四角形から成る主面と、

前記主面に形成されたコア論理領域と、

前記コア論理領域の周囲に形成された複数のパッドと、

前記複数のパッドのそれぞれと接続された複数の配線と、

前記主面とは反対側の裏面と、

を含み、

前記複数のパッドは、前記主面の辺に沿って形成された複数の内側列パッドと、前記主面の前記辺に沿って形成され、前記複数の内側列パッドのそれより前記コア論理領域から遠い側に形成された複数の外側列パッドとを有し、

前記複数の配線は、前記内側列パッドと接続される内側列配線と、前記外側列パッドと接続される外側列配線とを有し、

前記複数のパッドのそれぞれは、Au線を用いて形成された電極が接続される第1の領域と、プローブ針が接触される第2の領域とを有し、

前記複数の配線のそれぞれは、前記複数のパッドのそれぞれにおいて、前記第2の領域よりも前記第1の領域に近い側に接続されていることを特徴とする半導体チップ。

【請求項2】

平面形状が四角形から成る主面と、

前記主面に形成されたコア論理領域と、

前記コア論理領域の周囲に形成された複数のパッドと、

前記複数のパッドのそれぞれと接続された複数の配線と、

前記主面とは反対側の裏面と、

を含み、

前記複数のパッドは、前記主面の辺に沿って形成された複数の内側列パッドと、前記主面の前記辺に沿って形成され、前記複数の内側列パッドのそれぞれよりも前記コア論理領域から遠い側に形成された複数の外側列パッドとを有し、

前記複数の配線は、前記内側列パッドと接続される内側列配線と、前記外側列パッドと接続される外側列配線とを有し、

前記複数のパッドのそれぞれは、前記コア論理領域側に位置し、Au線を用いて形成された電極が接続される第1の領域と、前記第1の領域よりも前記コア論理領域から遠い側に位置し、プローブ針が接触される第2の領域とを有し、

前記複数の配線のそれぞれは、前記複数のパッドのそれぞれにおいて、前記第2の領域よりも前記第1の領域に近い側に接続されており、

前記外側列配線は、前記複数の内側列パッドのうちの隣り合う内側列パッドの間に形成されていることを特徴とする半導体チップ。

【請求項3】

請求項2記載の半導体チップにおいて、

前記複数のパッドは、前記主面の前記辺に沿って千鳥状に形成されていることを特徴とする半導体チップ。

【請求項4】

請求項3記載の半導体チップにおいて、

前記内側列配線は、前記コア論理領域と前記内側列パッドとの間に形成され、

前記外側列配線は、前記コア論理領域と前記外側列パッドとの間に形成されていることを特徴とする半導体チップ。

【請求項5】

請求項4記載の半導体チップにおいて、

前記第2の領域には、プローブ痕が形成されていることを特徴とする半導体チップ。

【請求項6】

請求項5記載の半導体チップにおいて、

前記第1の領域に接続される前記電極は、バンプ電極であることを特徴とする半導体チップ。

【請求項7】

請求項2又は6記載の半導体チップにおいて、

前記複数のパッドのそれぞれの平面形状は、四角形から成り、

前記内側列パッドにおいて前記第2の領域側に位置する角部には、面取り部が形成されており、

前記外側列パッドにおいて前記第1の領域側に位置する角部には、面取り部が形成されていることを特徴とする半導体チップ。

【請求項8】

請求項7記載の半導体チップにおいて、

前記内側列パッドに形成された前記面取り部は、前記複数の内側列パッドの配列方向にに対して45°の角度で形成されており、

前記外側列パッドに形成された前記面取り部は、前記複数の外側列パッドの配列方向に  
対して45°の角度で形成されていることを特徴とする半導体チップ。

【請求項9】

請求項2又は6記載の半導体チップにおいて、  
前記複数のパッドのそれぞれの平面形状は、長方形から成り、  
前記複数のパッドのそれぞれは、前記パッドの長辺が前記主面の前記辺に交差する方向  
に沿うように、前記主面に形成されていることを特徴とする半導体チップ。

【請求項10】

請求項2又は9記載の半導体チップにおいて、  
前記複数のパッドのそれぞれにおいて、前記第1の領域と前記第2の領域との間には、  
迫り出し部が形成されていることを特徴とする半導体チップ。

【請求項11】

請求項2又は9記載の半導体チップにおいて、  
前記複数のパッドのそれぞれは、前記主面の前記辺に沿った幅を有しており、  
前記第2の領域における幅は、前記第1の領域における幅とは異なることを特徴とする  
半導体チップ。

【請求項12】

請求項11記載の半導体チップにおいて、  
前記複数のパッドのそれぞれは、前記主面の前記辺に沿った幅を有しており、  
前記第2の領域における幅は、前記第1の領域における幅よりも狭いことを特徴とする  
半導体チップ。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

本発明は、半導体チップに関し、特に、フリップ接続される半導体チップに適用して有効な技術に関する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

すなわち、本発明は、平面形状が四角形から成る主面と、前記主面に形成されたコア論理領域と、前記コア論理領域の周囲に形成された複数のパッドと、前記複数のパッドのそれぞれと接続された複数の配線と、前記主面とは反対側の裏面と、を含み、前記複数のパッドは、前記主面の辺に沿って形成された複数の内側列パッドと、前記主面の前記辺に沿って形成され、前記複数の内側列パッドのそれぞれよりも前記コア論理領域から遠い側に形成された複数の外側列パッドとを有し、前記複数の配線は、前記内側列パッドと接続される内側列配線と、前記外側列パッドと接続される外側列配線とを有し、前記複数のパッドのそれぞれは、Au線を用いて形成された電極が接続される第1の領域と、プローブ針が接触される第2の領域とを有し、前記複数の配線のそれぞれは、前記複数のパッドのそれぞれにおいて、前記第2の領域よりも前記第1の領域に近い側に接続されているものである。

また、本発明は、平面形状が四角形から成る主面と、前記主面に形成されたコア論理領域と、前記コア論理領域の周囲に形成された複数のパッドと、前記複数のパッドのそれぞれと接続された複数の配線と、前記主面とは反対側の裏面と、を含み、前記複数のパッドは、前記主面の辺に沿って形成された複数の内側列パッドと、前記主面の前記辺に沿って

形成され、前記複数の内側列パッドのそれよりも前記コア論理領域から遠い側に形成された複数の外側列パッドとを有し、前記複数の配線は、前記内側列パッドと接続される内側列配線と、前記外側列パッドと接続される外側列配線とを有し、前記複数のパッドのそれぞれは、前記コア論理領域側に位置し、A u 線を用いて形成された電極が接続される第1の領域と、前記第1の領域よりも前記コア論理領域から遠い側に位置し、プローブ針が接触される第2の領域とを有し、前記複数の配線のそれぞれは、前記複数のパッドのそれぞれにおいて、前記第2の領域よりも前記第1の領域に近い側に接続されており、前記外側列配線は、前記複数の内側列パッドのうちの隣り合う内側列パッドの間に形成されているものである。