



(21)申請案號：103129324

(22)申請日：中華民國 103 (2014) 年 08 月 26 日

(51)Int. Cl. : **H02M3/28 (2006.01)**

(71)申請人：康舒科技股份有限公司 (中華民國) ACBEL POLYTECH INC. (TW)

新北市淡水區淡金路三段 159 號

(72)發明人：洪璋 (TW)；陳璿安 (TW)；李正中 (TW)

(74)代理人：桂齊恆；林景郁

(56)參考文獻：

TW 200924356A

TW 201027892A

TW 201223093A

CN 103138588A

US 2012/0112547A

US 2013/0100707A1

審查人員：林迺信

申請專利範圍項數：7 項 圖式數：6 共 24 頁

(54)名稱

直流/直流電源裝置之相移式全橋轉換器控制電路

(57)摘要

本發明係一直流/直流電源裝置之相移式全橋轉換器控制電路，包含有一第一及閘及一第一或閘；該第一及閘具有二輸入端及一輸出端，該二輸入端分別電連接至一相移式全橋轉換器的第一、第四電子開關；該第一或閘具有第一、第二輸入端及一輸出端，該第一或閘的第一輸入端電連接該第一及閘的輸出端，該第二輸入端係接收於連續導通模式的同步整流開關控制訊號，該第一或閘之輸出端電連接至該相移式全橋轉換器的同步整流開關，該同步整流開關於連續導通模式及非連續導通模式時皆能由本發明進行導通控制，減少於非連續導通模式下能量損耗並增加轉換效率。

指定代表圖：

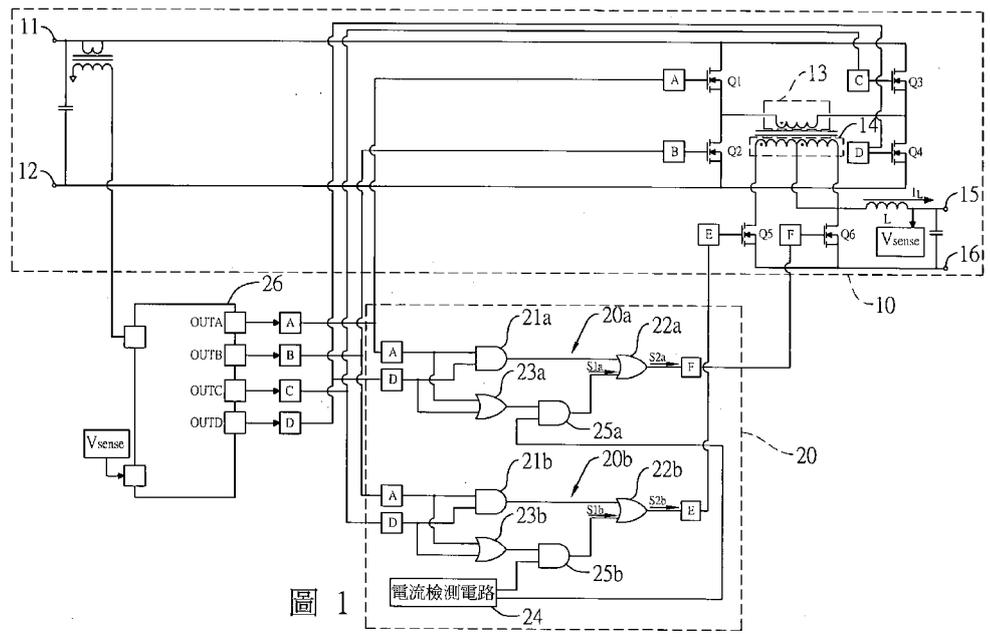


圖 1

符號簡單說明：

- 10 相移式全橋轉換器
- 11 輸入正端
- 12 輸入負端
- 13 一次側線圈
- 14 二次側線圈
- 15 輸出正端
- 16 輸出負端
- 20 控制電路
- 20a 第一單元
- 20b 第二單元
- 21a, 21b 第一及第二單元
- 22a, 22b 第一或第二或閘
- 23a, 23b 第二或閘
- 24 電流檢測電路
- 25a, 25b 第二及閘
- 26 控制積體電路



公告本

申請日：103. 8. 26

IPC分類：

H02M 3/28 (2006.01)

【發明摘要】

【中文發明名稱】 直流/直流電源裝置之相移式全橋轉換器控制電路

【中文】本發明係一直流/直流電源裝置之相移式全橋轉換器控制電路，包含有一第一及閘及一第一或閘；該第一及閘具有二輸入端及一輸出端，該二輸入端分別電連接至一相移式全橋轉換器的第一、第四電子開關；該第一或閘具有第一、第二輸入端及一輸出端，該第一或閘的第一輸入端電連接該第一及閘的輸出端，該第二輸入端係接收於連續導通模式的同步整流開關控制訊號，該第一或閘之輸出端電連接至該相移式全橋轉換器的同步整流開關，該同步整流開關於連續導通模式及非連續導通模式時皆能由本發明進行導通控制，減少於非連續導通模式下能量損耗並增加轉換效率。

【指定代表圖】 圖1

【代表圖之符號簡單說明】

10 相移式全橋轉換器	11 輸入正端
12 輸入負端	13 一次側線圈
14 二次側線圈	15 輸出正端
16 輸出負端	
20 控制電路	20a 第一單元
20b 第二單元	
21a, 21b 第一及閘	
22a, 22b 第一或閘	23a, 23b 第二或閘
24 電流檢測電路	25a, 25b 第二及閘
26 控制積體電路	

【發明說明書】

【中文發明名稱】 直流/直流電源裝置之相移式全橋轉換器控制電路

【技術領域】

【0001】 本發明係一種轉換器控制電路，尤指一應用於控制一直流/直流電源裝置之相移式全橋轉換器二次側開關的控制電路。

【先前技術】

【0002】 請參閱圖4所示，現有技術的相移式全橋轉換器10具有一一次側及一二次側。該相移式全橋轉換器10之一次側具有第一～第四電子開關Q1~Q4、一輸入正端11、一輸入負端12及一一次側線圈13。該四個電子開關Q1~Q4均為金屬氧化物半導體場效電晶體(Metal-Oxide-Semiconductor Field-Effect Transistor; MOSFET)，該第一、三電子開關Q1、Q3之汲極電連接至該輸入正端11，該第二、四電子開關Q2、Q4之源極電連接至該輸入負端12，該第一電子開關Q1之源極及該第二電子開關Q2之汲極均電連接至該一次側線圈13之第一端，而該第三電子開關Q3之源極及該第四電子開關Q4之汲極均電連接至該一次側線圈13之第二端。

【0003】 該相移式全橋轉換器10之二次側包含有一二次側線圈14、一輸出正端15、一輸出負端16、一第一同步整流開關Q5、一第二同步整流開關Q6及一輸出電感L。該第一、第二同步整流開關Q5、Q6為MOSFET。該第一、第二同步整流開關Q5、Q6之源極電連接至該輸出負端16，該第一同步整流開關Q5之汲極電連接至該二次側線圈14之第一端，該第二同步整流開關Q6之汲極電連接至該二次側線圈14之第二端，該二次側線圈14中央抽頭通過該輸出電感L連接至該輸出正端15。

【0004】 該相移式全橋轉換器10於運行時，可區分為連續導通模式(Continue Condition Mode; CCM)及非連續導通模式(Discontinue Condition Mode; DCM)。連續導通模式表示該二次側流經該輸出電感L的輸出電流持續為正值且不為零，而非連續導通模式表示該二次側流經該輸出電感L的輸出電流持續為正值且有等於零的情況發生。

【0005】 該第一至第四電子開關Q1~Q4之閘極A~D及該第一、第二同步整流開關Q5、Q6之閘極E、F分別電連接至一控制積體電路(Integrated Circuit; IC)100的第一至第六輸出接腳，由該控制積體電路100的第一至第六輸出接腳分別輸出第一至第六控制訊號控制該第一至第四電子開關Q1~Q4及該第一、第二同步整流開關Q5、Q6的導通與否，以決定該相移式全橋轉換器10一次側的輸入能量傳遞到二次側輸出的轉換效率。而現有控制積體電路100針對該第一至第四電子開關Q1~Q4及該第一、第二同步整流開關Q5、Q6的導通控制僅針對連續導通模式下設計。

【0006】 請參閱圖5所示，該第一控制訊號與該第二控制訊號反相，該第三控制訊號與該第四控制訊號反相，且該第一控制訊號領先該第三控制訊號90度。而於連續導通模式時，流經該電感L的輸出電流 I_L 持續為正值且不為零，因此該第一、第二同步整流開關Q5、Q6只需在二次側線圈14之感應電流方向與該輸出電流 I_L 方向相反時，控制該第一同步整流開關Q5或第二同步整流開關Q6不導通，以防止該二次側線圈14感應出一反向的感應電流，造成連接在該正、輸出負端15、16的負載因反向電流損壞。

【0007】 舉例來說，請參考圖6A，於一第一情況下，當只有該第一、第四電子開關Q1、Q4之閘極為高電位而導通時，一輸入電流 I_{in} 係由該一次側線圈13之第一端流入並由其第二端流出，而該二次側線圈14感應出的感應電流 I_{sense} 係由該二次側線圈14與該第一同步整流開關Q5連接之第一端或該二次側

線圈14的中央抽頭處流出，正常而言，該負載應接收由該輸出正端15流出的電流來致動，若此時將該第一同步整流開關Q5導通，則由該感應電流 I_{sense} 會經由該二次測線圈14之第一端反向流至輸出負端16，致使該負載造成損壞。為此，於此種狀況下，該第一同步整流開關Q5的閘極E必須為低電位以維持在不導通狀態，使該感應電流 I_{sense} 產生後，不會流至該輸出負端16，而係由該二次測線圈14的中央抽頭處流經該輸出電感L至該輸出正端15，以提供該負載正確方向的電流。

【0008】 同理，請參考圖6B，於一第二情況下，當只有該第二、第三電子開關Q2、Q3之閘極為高電位而導通時，該輸入電流 I_{in} 係由該一次側線圈13之第二端流入並由其第一端流出，而該二次側感應出的感應電流 I_{sense} 的方向係由該二次側線圈14之第一端或該二次側線圈14的中央抽頭處流入，若此時將該第二同步整流開關Q6導通，則該感應電流 I_{sense} 會由該二次側線圈14與該第二同步整流開關Q6連接之第二端流出至該輸出負端16，形成反向電流而致使該負載造成損壞。因此，於此種狀況下，該第二同步整流開關Q6的閘極F必須為低電位，以維持在不導通狀態，使該感應電流 I_{sense} 無法流經該第二同步整流開關Q6而產生反向電流流至該輸出負端16。而於其他狀況，即可使該第一、第二同步整流開關Q5、Q6皆導通來減少損耗以提高轉換效率。

【0009】 但現有技術的相移式全橋轉換器的控制積體電路100僅針對連續導通模式時，控制該第一至第四電子開關Q1~Q4及該第一、第二同步整流開關Q5、Q6的導通／關閉。而於非連續導通模式時，則直接把二次側的第一、第二同步整流開關Q5、Q6皆關閉，僅透過該第一、第二同步整流開關Q5、Q6的寄生二極體來達到傳遞能量的目的，但僅透過寄生二極體來傳遞能量會產生較多的能量損耗，導致轉換效率低下。故現有技術的相移式全橋轉換器於非連續導通模式下的開關控制有必要做進一步之改良。

【發明內容】

【0010】 有鑑於現有的相移式全橋轉換器的控制積體電路僅針對連續導通模式進行控制，並未針對非連續導通模式控制，造成轉換效率低下的缺點，本發明的主要目的係提供一直流/直流電源裝置之相移式全橋轉換器控制電路，使該相移式全橋轉換器能於連續導通模式及非連續導通模式時，分別進行不同的控制，以達成於非連續導通模式時減少能量損耗及提高轉換效率的目的。

【0011】 為達到上述目的所採用的主要技術手段係令該直流/直流電源裝置之相移式全橋轉換器控制電路配合一控制積體電路共同用於控制一相移式全橋轉換器，該相移式全橋轉換器包含有連接全橋結構之第一至第四電子開關、一第一同步整流開關及一第二同步整流開關，該控制積體電路具有第一至第六輸出接腳；該直流/直流電源裝置之相移式全橋轉換器控制電路包含有一第一單元及一第二單元，其中：

該第一單元包含有：

一第一及閘，其二輸入端分別供連接至該控制積體電路的第一及第四輸出接腳，以接收一第一及第四控制訊號；及

一第一或閘，具有：

一第一輸入端，連接至該第一及閘的一輸出端；

一第二輸入端，接收於連續導通模式下用以控制該相移式全橋轉換器的第二同步整流開關的一第二同步整流開關控制訊號；

一輸出端，連接至該相移式全橋轉換器的第二同步整流開關的控制端；

該第二單元包含有：

一第一及閘，其二輸入端分別供連接至該控制積體電路的第二及第三輸出接腳，以接收一第二及一第三控制訊號；及

一第一或閘，具有：

一第一輸入端，，連接至該第二單元的第一及閘的一輸出端；

一第二輸入端，接收於連續導通模式下用以控制該相移式全橋轉換器的一第一同步整流開關訊號；

一輸出端，連接至該相移式全橋轉換器的第一同步整流開關的控制端。

【0012】 該相移式全橋轉換器控制電路係利用邏輯電路，根據該相移式全橋轉換器一次側的第一至第四電子開關的控制訊號實現該相移式全橋轉換器二次側的第一、第二同步整流開關的導通控制，由該控制電路的第一單元的第一或閘的輸出端輸出於連續導通模式及於非連續導通模式下控制該第二同步整流開關的一第二同步控制訊號，及由該控制電路的第二單元的第一或閘的輸出端輸出於連續導通模式及於非連續導通模式下控制該第一同步整流開關的一第一同步控制訊號。

【0013】 本發明相移式全橋轉換器控制電路能於連續及非連續導通模式下輸出不同的控制訊號，以對該相移式全橋轉換器二次側的第一、第二同步整流開關進行控制，使該相移式全橋轉換器係於非連續導通模式也能進行控制以減少能量損耗來增加轉換效率。且本發明係用邏輯電路實現，而現今市面上已有許多邏輯積體電路包含有及閘跟或閘，因此本發明只需設置一個邏輯積體電路跟簡單佈線即可實現，不需要額外設置精密的電子元件或複雜的線路結構。

【圖式簡單說明】

【0014】

圖1係本發明第一較佳實施例之電路圖。

第 5 頁，共 13 頁(發明說明書)

圖2係相移式全橋轉換器於非連續導通模式的時序圖。

圖3係本發明第二較佳實施例之電路圖。

圖4係現有技術相移式全橋轉換器之電路圖。

圖5係相移式全橋轉換器於連續導通模式的時序圖。

圖6A係相移式全橋轉換器於一第一情況之感應電流流向之電路圖。

圖6B係相移式全橋轉換器於一第二情況之感應電流流向之電路圖。

【實施方式】

【0015】 以下配合圖式及本發明較佳實施例，進一步闡述本發明為達成預定目的所採取的技術手段。

【0016】 請參閱圖1所示，本發明直流/直流電源裝置之相移式全橋轉換器控制電路20係配合一控制積體電路26共同控制一相移式全橋轉換器10，該相移式全橋轉換器10可參考圖4所示之既有電路，其電路架構即不再贅述。該控制積體電路26具有第一至第四輸出接腳OUTA~OUTD，該第一至第四輸出接腳OUTA~OUTD分別連接該相移式全橋轉換器10中的第一至第四電子開關Q1~Q4的控制端A~D，且該第一至第四輸出接腳OUTA~OUTD係分別輸出一第一至第四控制訊號來控制該第一至第四電子開關Q1~Q4的導通與否。

【0017】 該相移式全橋轉換器控制電路20包含有一第一單元20a及一第二單元20b。

【0018】 該第一單元20a的第一較佳實施例包含有一第一及閘21a、一第一或閘22a、一第二或閘23a、一電流檢測電路24及一第二及閘25a。

【0019】 該第一及閘21a及該第二或閘23a分別具有二輸入端及一輸出端。該第一及閘21a的二輸入端分別電連接至該控制積體電路26的第一、第四輸出接腳OUTA、OUTD，該第二或閘23a的二輸入端亦分別電連接至該控制積

體電路26的第一、第四輸出接腳OUTA、OUTD，以接收該第一、第四控制訊號。該第一或閘22a及該第二及閘25a分別具有一第一輸入端、一第二輸入端及一輸出端。該第一或閘22a之第一輸入端電連接至該第一及閘21a的輸出端，該第一或閘22a的第二輸入端係接收一於連續導通模式下用以控制該相移式全橋轉換器10的第二同步整流開關Q6導通與否的第二同步整流開關控制訊號S1a，而該第一或閘22a的輸出端電連接至該第二同步整流開關Q6的控制端F，以輸出一用以控制該第二同步整流開關Q6導通與否的一第二同步控制訊號S2a。

【0020】 該電流檢測電路24用於檢測一次側或二次側的輸入或輸出電流，並於連續導通模式時輸出一高電位訊號，於非連續導通模式時輸出一低電位訊號。該第二及閘25a的第一輸入端係電連接至該第二或閘23a的輸出端，該第二及閘25a的第二輸入端電連接至該電流檢測電路24以接收該電流檢測電路24輸出的訊號，而該第二及閘25a的輸出端電連接至該第二同步整流開關Q6的控制端F，以係輸出於連續導通模式下用以控制該第二同步整流開關Q6導通與否的第二同步整流開關控制訊號S1a。

【0021】 同理，該相移式全橋轉換器10的第一同步整流開關Q5的控制端E的一第一同步控制訊號S2b係由第二單元20b產生，該第二單元20b包含有一第一及閘21b、一第一或閘22b、一第二或閘23b及一第二及閘25b。該第一及閘21b及該第二或閘23b分別具有二輸入端及一輸出端。該第二單元20b的第一及閘21b及該第二或閘23b的二輸入端分別電連接至該控制積體電路26的第二、第三輸出接腳OUTB、OUTC。該第一或閘22b及該第二及閘25b分別具有一第一輸入端、一第二輸入端及一輸出端。該第二及閘25b之第一輸入端電連接至該第二或閘23b的輸出端，其第二輸入端電連接至該電流檢測電路24以接收該電流檢測電路24輸出的訊號，而該第二及閘25b的輸出端係輸出一於連續導通模式下用以控制該相移式全橋轉換器10的第一同步整流開關Q5的一第一同步整流

開關控制訊號S1b。該第一或閘22b的第一輸入端電連接至該第一及閘21b的輸出端，該第一或閘22b的第二輸入端則電連接至該第二及閘25b的輸出端，以接收該第一同步整流開關控制訊號S1b，而該第一或閘22b的輸出端電連接至該第一同步整流開關Q5的控制端E，以輸出一用以控制該第一同步整流開關Q5的第一同步控制訊號S2b，來控制該第一同步整流開關Q5的導通與否。

【0022】 請參閱圖2所示，為該相移式全橋轉換器10於非連續導通模式下該第一至第四電子開關Q1~Q4控制端A~D的第一至第四控制訊號、該輸出電感L的電流 I_L 及該第一、第二同步整流開關Q5、Q6的控制端E、F的第一、第二同步整流開關控制訊號的時序圖。該第一控制訊號與該第二控制訊號反相，該第三控制訊號與該第四控制訊號反相，且該第一控制訊號領先該第三控制訊號90度。而在非連續導通模式下，該第一、第二同步整流開關Q5、Q6僅於該相移式全橋轉換器10對應的第一至第四電子開關Q1~Q4導通以傳遞能量時，才導通來減少能量損耗及增加轉換效率。

【0023】 舉例來說，如圖6A所示，當該第一及第四電子開關Q1、Q4導通時，該感應電流 I_{sense} 係由該二次側線圈14的中央抽頭處流出，該第二同步整流開關Q6僅於此一狀況下導通，使該感應電流 I_{sense} 由該二次側線圈14的中央抽頭處流出，並流經該輸出電感L後流至一電連接於該輸出正、負端15、16之間的負載，再由該輸出負端16流經該第二同步整流開關Q6後，流至該二次側線圈14之第二端，而於其他時段，該第二同步整流開關Q6皆不導通，以保護該負載於輸出電感L電流 I_L 為零時，不產生反向電而流致使該負載損壞。

【0024】 同理，如圖6B所示，當該第二及第三電子開關Q2、Q3導通時，該感應電流 I_{sense} 係由該二次側線圈14的第二端流入，該第一同步整流開關Q5僅於此一狀況下導通，使該感應電流 I_{sense} 由該二次側線圈14的中央抽頭處流出，流經該輸出電感L後流至一電連接於該輸出正、負端15、16之間的負

載，再由該輸出負端16流經該第一同步整流開關Q5後，流至該二次側線圈14之第一端，而於其他時段，該第一同步整流開關Q5皆不導通，以保護該負載於輸出電感L電流 I_L 為零時，不產生反向電流而致使該負載損壞。

【0025】 經由圖2的時序圖判斷，可歸納出以下真值表：

A	B	C	D	E	F
0	1	1	0	1	0
0	1	0	1	0	0
1	0	0	1	0	1
1	0	1	0	0	0
0	1	1	0	1	0
0	1	0	1	0	0
1	0	0	1	0	1
1	0	1	0	0	0

【0026】 由以上真值表推得該第一、第二同步整流開關Q5、Q6的控制端E、F與該第一至第四電子開關Q1~Q4的控制端A~D於非連續導通模式下的邏輯關係： $F = A \cdot D = \overline{B + C}$ ； $E = B \cdot C = \overline{A + D}$ 。

【0027】 進一步參閱圖6的時序圖，可歸納出該相移式全橋轉換器10於連續導通模式下的該第一、第二同步整流開關Q5、Q6的真值表如下：

A	B	C	D	E	F
0	1	1	0	1	0
0	1	0	1	1	1
1	0	0	1	0	1
1	0	1	0	1	1

0	1	1	0	1	0
0	1	0	1	1	1
1	0	0	1	0	1
1	0	1	0	1	1

【0028】 由以上真值表推得該第一、第二同步整流開關Q5、Q6的控制端E、F與該第一至第四電子開關Q1~Q4的控制端A~D於連續導通模式下的邏輯關係： $F = A + D = \overline{B \cdot C}$ ； $E = B + C = \overline{A \cdot D}$ 。

【0029】 根據上述非連續導通模式及連續導通模式下，該第一、第二同步整流開關Q5、Q6的控制端E、F的邏輯關係即可設計出本發明的相移式全橋轉換器10控制電路20。

【0030】 進一步而言，請參閱圖3所示，本發明第二較佳實施例相移式全橋轉換器控制電路20包含有該第一單元20a及該第二單元20b。該第一單元20a具有該第一及閘21a及該第一或閘22a。該控制積體電路26具有輸出於連續導通模式下的該第一、第二同步整流開關Q5、Q6的第一、第二同步整流開關控制訊號的功能，即該控制積體電路26進一步具有第五、第六輸出接腳OUTE、OUTF。在本較佳實施例中，該控制積體電路26之積體電路編號為UCC28950。該第一及閘21a的二輸入端分別電連接至該積體電路26之第一、第四輸出接腳OUTA、OUTD，該第一或閘22a的第一輸入端電連接至該第一及閘21a的輸出端。而該控制積體電路的第六輸出接腳OUTF電連接至該第一或閘22a的第二輸入端，以輸出該於連續導通模式下用以控制該相移式全橋轉換器10的第二同步整流開關Q6導通與否的第二同步整流開關控制訊號S1a至該第一或閘22a的第二輸入端。該第一或閘22a的輸出端電連接至該第二同步整流開關Q6的控制端F，以輸出該第二同步控制訊號S2a來控制該第二同步整流開關Q6的導通與否。

【0031】 同理，該相移式全橋轉換器10二次側的第一同步整流開關Q5的控制端E接收的第一同步控制訊號由該相移式全橋轉換器控制電路20第二單元20b產生。該第二單元20b具有該第一及閘21b及該第一或閘22b，該第一及閘21b之二輸入端分別電連接至該控制積體電路26之第二、第三輸出接腳OUTB、OUTC，該第一或閘22b的第一輸入端電連接至該第一及閘21b的輸出端，而該第一或閘22b的第二輸入端電連接至該控制積體電路26的第五輸出接腳OUTE，以接收該於連續導通模式下用以控制該相移式全橋轉換器10的第一同步整流開關Q5導通與否的第一同步整流開關控制訊號S1b。該第一或閘22的輸出端電連接至該第一同步整流開關Q5的控制端E，以輸出該第二同步控制訊號S2b來控制該第一同步整流開關Q5的導通與否。

【0032】 而當該控制電路20中使用的邏輯閘越多時，控制訊號於傳遞及邏輯判斷的過程中，可能會造成時間上的延遲，使該控制積體電路26輸出的訊號無法即時的反應至該控制電路20的輸出端，以對該第一、第二同步整流開關Q5、Q6進行準確且無延遲的控制，造成於非連續導通模式時產生反向電流使該負載損壞。故本發明的第一及第二較佳實施例中，可進一步設置有一延遲電路27，該延遲電路27電連接於該控制積體電路26的第一至第四輸出接腳OUTA~OUTD與該相移式全橋轉換器10的第一至第四電子開關Q1~Q4的控制端A~D之間。而該相移式全橋轉換器控制電路20的第一單元20a的第一及閘21a之二輸入端則直接電連接至該控制積體電路26的第一及第四輸出接腳OUTA、OUTD，該第二單元20b的第一及閘21b之二輸入端直接電連接至該控制積體電路26的第二及第三輸出接腳OUTB、OUTC。故該控制積體電路26可對該相移式全橋轉換器10的第一至第四電子開關Q1~Q4延遲控制，於等待該控制電路20的邏輯判斷後，同時控制該第一至第四電子開關Q1~Q4及該第一、第二同步整

流開關Q5、Q6。在本較佳實施例中，該延遲電路27係一電阻-電容延遲電路(RC delay circuit)。

【0033】 本發明的第一較佳實施例僅利用該積體電路26輸出的一次側的第一至第四電子開關Q1~Q4的控制端A~D的控制訊號，來實現於連續導通模式及非連續導通模式下，皆能對該第一、第二同步整流開關Q5、Q6進行控制的功能。而本發明的第二較佳實施例係整合該控制積體電路26內建的於連續導通模式下控制該第一、第二同步整流開關Q5、Q6的功能，以進一步減少該控制電路20中的邏輯閘數量，使本發明的邏輯電路更為精簡。若該控制積體電路並無內建有於連續導通模式下控制該第一、第二同步整流開關Q5、Q6的功能，則必須採用本發明的第一較佳實施例來加以實現於連續導通模式及非連續導通模式下皆能控制該第一、第二同步整流開關Q5、Q6的功能。故本發明於非連續導通模式下，也能進行該同步整流開關的控制，來減少能量損耗並增加轉換效率。且本發明僅利用簡單的邏輯閘實現，為此，僅需設置一具有多個邏輯閘的邏輯積體電路及簡單佈線即可實現，不需要額外設置複雜精密的電子元件或是微處理器，即能達到本發明之預定目的。

【0034】 以上所述僅是本發明的較佳實施例而已，並非對本發明做任何形式上的限制，雖然本發明已較佳實施例揭露如上，然而並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明技術方案的範圍內，當可利用上述揭示的技術內容作出些許更動或修飾為等同變化的等效實施例，但凡是未脫離本發明技術方案的內容，依據本發明的技術實質對以上實施例所作的任何簡單修改、等同變化與修飾，均仍屬於本發明技術方案的範圍內。

【符號說明】

【0035】

- | | |
|---------------|---------------|
| 10 相移式全橋轉換器 | 11 輸入正端 |
| 12 輸入負端 | 13 一次側線圈 |
| 14 二次側線圈 | 15 輸出正端 |
| 16 輸出負端 | |
| 20 控制電路 | 20a 第一單元 |
| 20b 第二單元 | |
| 21a, 21b 第一及閘 | |
| 22a, 22b 第一或閘 | 23a, 23b 第二或閘 |
| 24 電流檢測電路 | 25a, 25b 第二及閘 |
| 26 控制積體電路 | 27 延遲電路 |

【發明申請專利範圍】

【第1項】一種直流/直流電源裝置之相移式全橋轉換器控制電路，其配合一控制積體電路共同用於控制一相移式全橋轉換器，該相移式全橋轉換器包含有連接成全橋結構之第一至第四電子開關、一第一同步整流開關及一第二同步整流開關，該控制積體電路具有第一至第六輸出接腳；該直流/直流電源裝置之相移式全橋轉換器控制電路包含有一第一單元及一第二單元，其中：

該第一單元包含有：

一第一及閘，其二輸入端分別供連接至該控制積體電路的第一及第四輸出接腳，以接收第一及第四控制訊號；及

一第一或閘，具有：

一第一輸入端，連接至該第一及閘的一輸出端；

一第二輸入端，接收於連續導通模式下用以控制該第二同步整流開關的一第二同步整流開關控制訊號；

一輸出端，連接至該第二同步整流開關的控制端；

該第二單元包含有：

一第一及閘，其二輸入端分別供連接至該控制積體電路的第二及第三輸出接腳，以接收一第二及一第三控制訊號；及

一第一或閘，具有：

一第一輸入端，連接至該第二單元的第一及閘的一輸出端；

一第二輸入端，接收於連續導通模式下用以控制該第一同步整流開關的一第一同步整流開關訊號；

一輸出端，連接至該第一同步整流開關的控制端。

【第2項】如請求項1所述之直流/直流電源裝置之相移式全橋轉換器控制電路，係進一步包含有一電流檢測電路，係用以判斷於連續導通模式時，輸出一高電位訊號，而判斷於非連續導通模式時，輸出一低電位訊號，其中：

該第一單元係進一步包含有：

一第二或閘，其二輸入端分別供連接至該控制積體電路的第一及第四輸出接腳，以接收一第一及第四控制訊號；及

一第二及閘，具有：

一第一輸入端，連接至該電流檢測電路；

一第二輸入端，連接至該第一單元的第二或閘之輸出端；

一輸出端，連接至該第一單元的第一或閘之第二輸入端，以輸出該於連續導通模式下用以控制該第二同步整流開關的一第二同步整流開關控制訊號；

該第二單元係進一步包含有：

一第二或閘，其二輸入端分別供連接至該控制積體電路的第二及第三輸出接腳；

一第二及閘，具有：

一第一輸入端，連接至該電流檢測電路；

一第二輸入端，連接至該第二單元的第二或閘的輸出端；

一輸出端，連接至該第二單元的第一或閘之第二輸入端，以輸出該於連續導通模式下用以控制該第一同步整流開關的一第一同步整流開關控制訊號。

【第3項】如請求項1所述之直流/直流電源裝置之相移式全橋轉換器控制電路，其中：

該第一單元的第一或間之第二輸入端係電連接至該控制積體電路的第六輸出接腳，以接收該於連續導通模式下用以控制該第二同步整流開關的第二同步整流開關控制訊號；及

該第二單元的第一或間之第二輸入端係電連接至該控制積體電路的第五輸出接腳，以接收該於連續導通模式下用以控制該第一同步整流開關的第一同步整流開關控制訊號。

【第4項】如請求項1至3中任一項所述之直流/直流電源裝置之相移式全橋轉換器控制電路，係進一步包含有：

一延遲電路，係電連接該控制積體電路的第一至第四輸出接腳與該第一至第四電子開關之間。

【第5項】如請求項4所述之直流/直流電源裝置之相移式全橋轉換器控制電路，該延遲電路係一電阻-電容延遲電路(RC delay circuit)。

【第6項】如請求項1至3中任一項所述之直流/直流電源裝置之相移式全橋轉換器控制電路，其中：

該控制積體電路之第一至第四輸出接腳係分別輸出該第一至第四控制訊號；

該第一控制訊號與該第二控制訊號反相；

該第三控制訊號與該第四控制訊號反相；及

該第一控制訊號領先該第三控制訊號。

【第7項】如請求項6所述之直流/直流電源裝置之相移式全橋轉換器控制電路，其中該第一控制訊號領先該第三控制訊號90度。

【發明圖式】

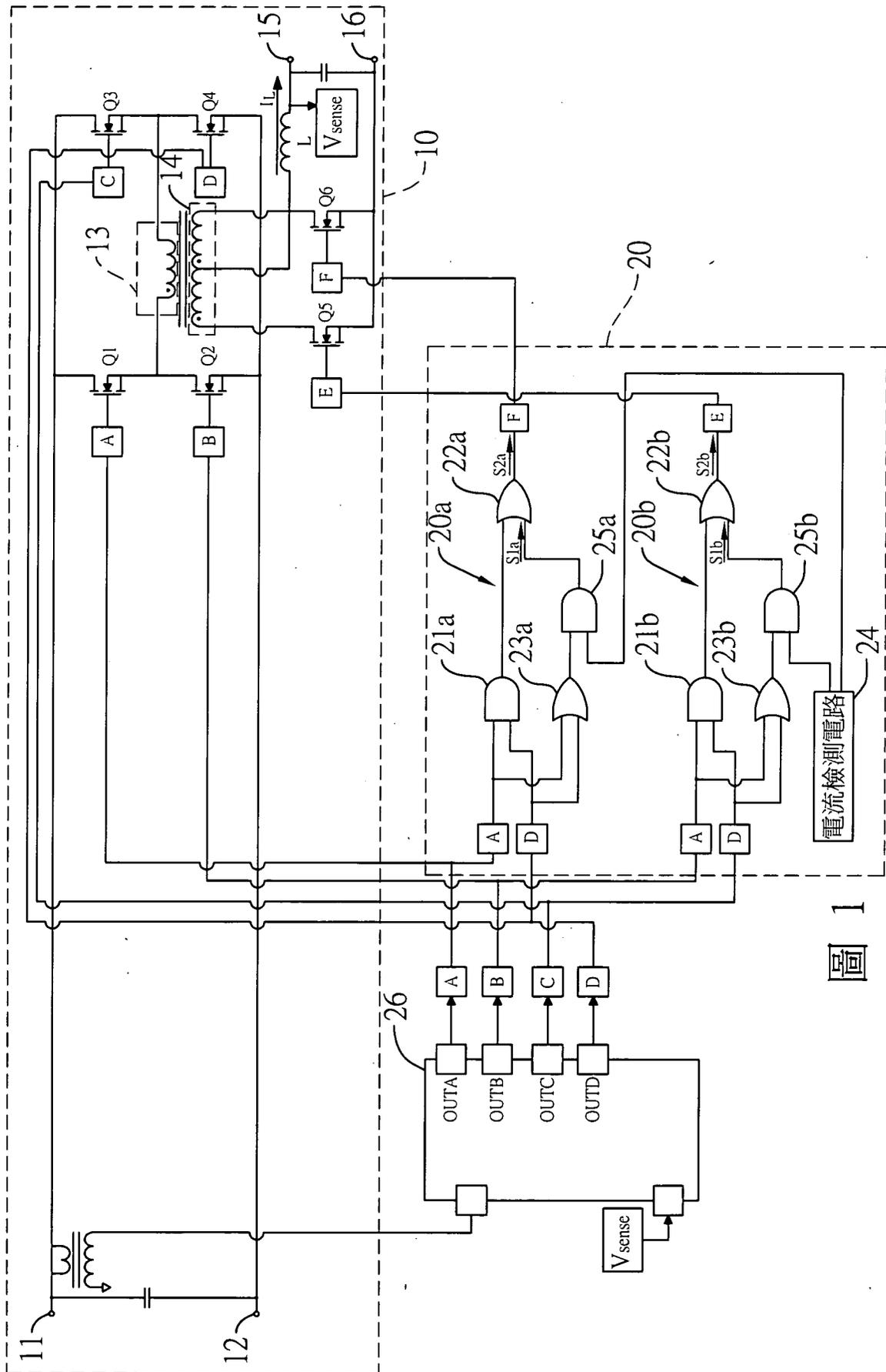


圖 1

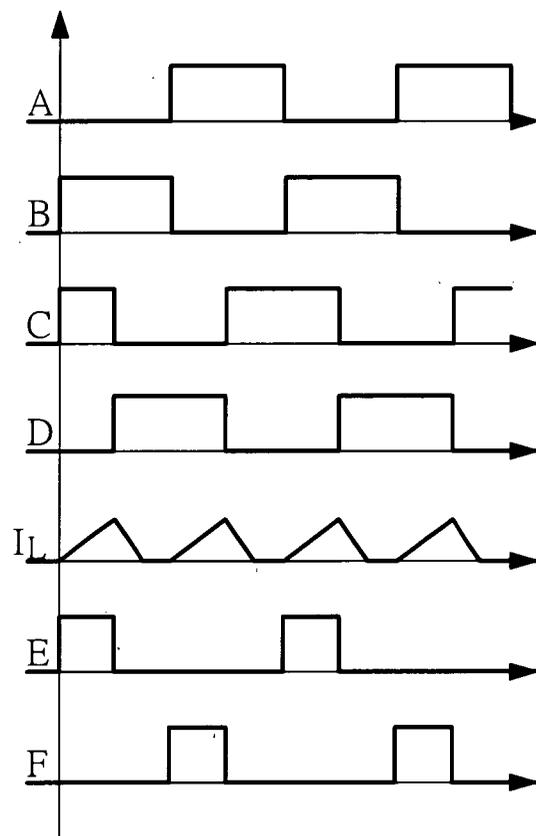


圖 2

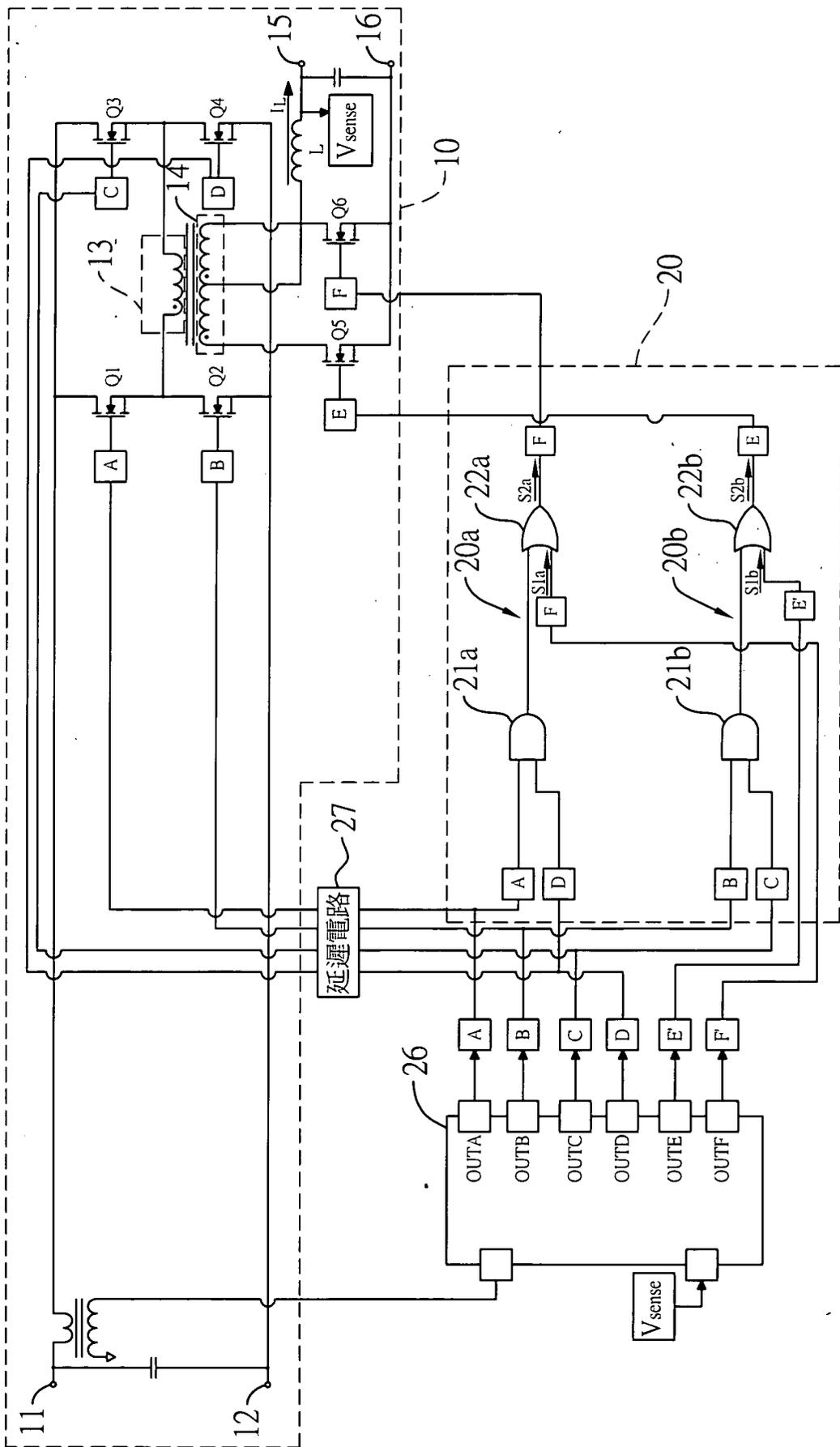


圖 3

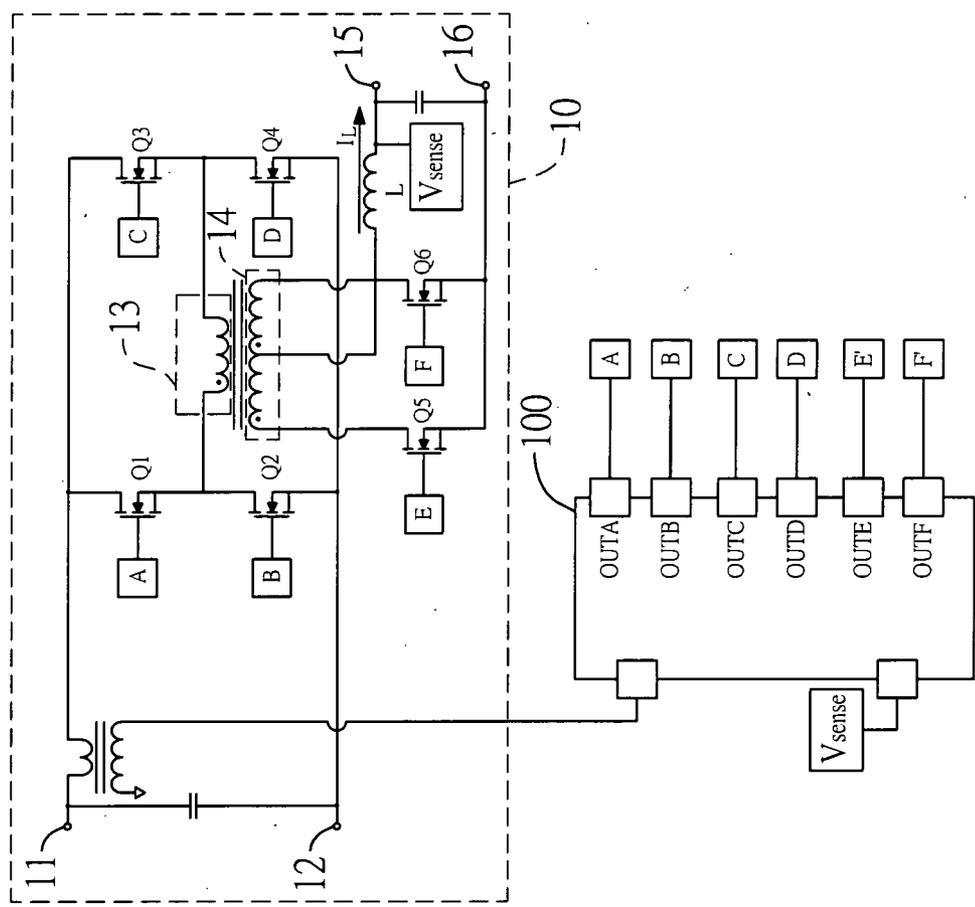


圖 4

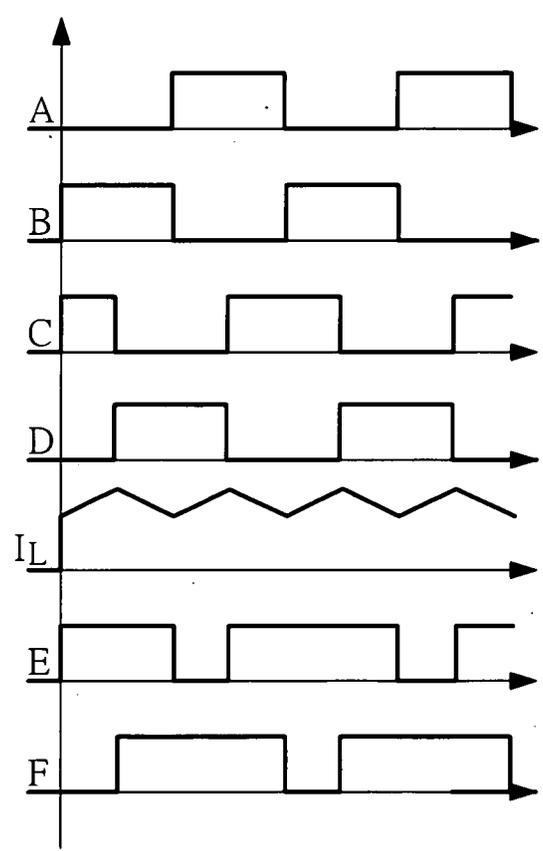


圖 5

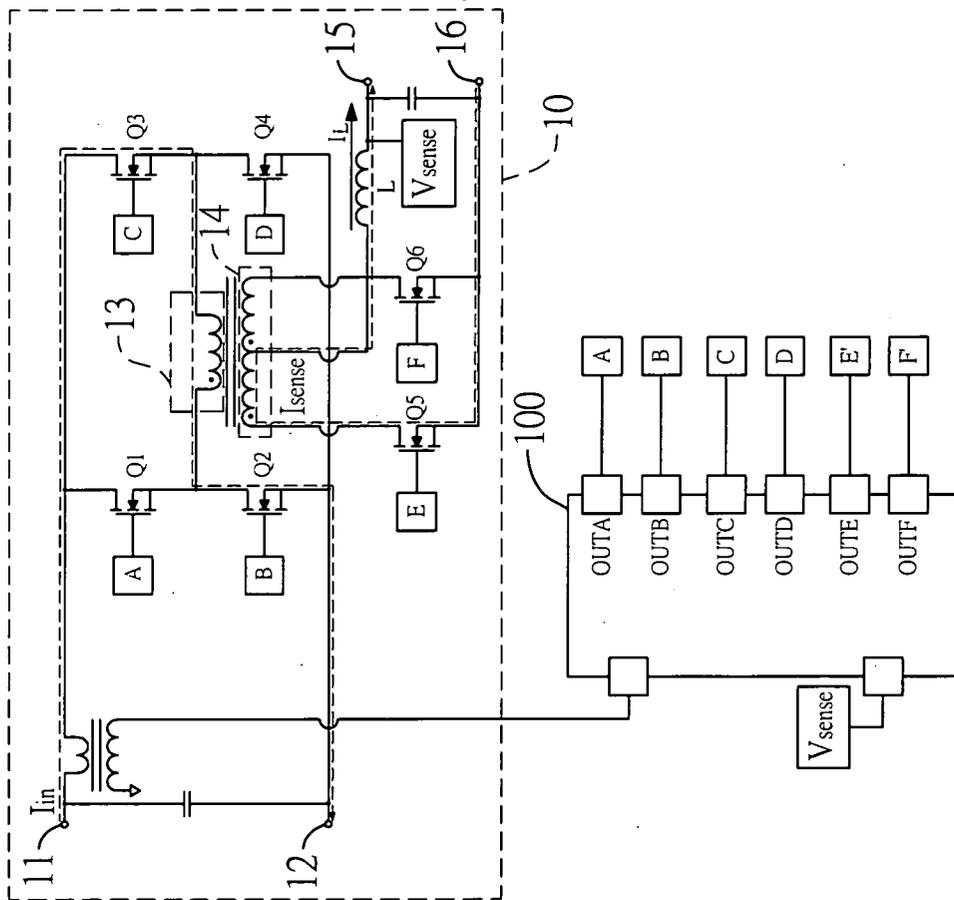


圖 6B