

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2021-511750
(P2021-511750A)

(43) 公表日 令和3年5月6日(2021.5.6)

(51) Int.Cl.		F I				テーマコード (参考)
H04R	1/06	(2006.01)	H04R	1/06	330	4C601
A61B	8/00	(2006.01)	A61B	8/00		5D019

審査請求 未請求 予備審査請求 未請求 (全 33 頁)

(21) 出願番号	特願2020-540804 (P2020-540804)	(71) 出願人	515244151 バタフライ ネットワーク、インコーポレイテッド アメリカ合衆国、コネチカット州 06437 ギルフォード、オールド ウィットフィールド ストリート 530
(86) (22) 出願日	平成31年1月29日 (2019.1.29)	(74) 代理人	100079108 弁理士 稲葉 良幸
(85) 翻訳文提出日	令和2年9月24日 (2020.9.24)	(74) 代理人	100109346 弁理士 大貫 敏史
(86) 国際出願番号	PCT/US2019/015518	(74) 代理人	100117189 弁理士 江口 昭彦
(87) 国際公開番号	W02019/152340	(74) 代理人	100134120 弁理士 内藤 和彦
(87) 国際公開日	令和1年8月8日 (2019.8.8)		
(31) 優先権主張番号	62/623, 948		
(32) 優先日	平成30年1月30日 (2018.1.30)		
(33) 優先権主張国・地域又は機関	米国 (US)		

最終頁に続く

(54) 【発明の名称】 超音波オンチップをパッケージする方法及び装置

(57) 【要約】

超音波オンチップのパッケージに関する本明細書に記載される本開示の態様。幾つかの実施形態では、装置は、シリコン貫通ビア (TSV) を有する超音波オンチップと、超音波オンチップに結合され、ビアを含むインタポーザを含み、超音波オンチップは、超音波オンチップにける TSV がインタポーザにおけるビアに電氣的に接続されるようにインタポーザに結合される。幾つかの実施形態では、装置は、ボンドパッドを有する超音波オンチップと、ボンドパッドを有し、超音波オンチップに結合されるインタポーザと、超音波オンチップ上のボンドパッドからインタポーザ上のボンドパッドに延びるワイヤボンドとを含む。

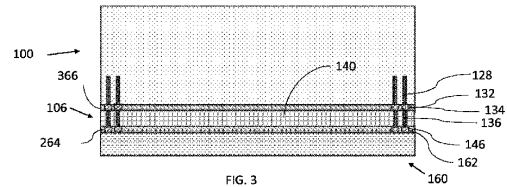


FIG. 3

【特許請求の範囲】

【請求項 1】

シリコン貫通ビア（TSV）を有する超音波オンチップと、
前記超音波オンチップに結合され、ビアを有するインタポーザと、
を有し、

前記超音波オンチップは、前記超音波オンチップにおける前記TSVが前記インタポーザにおける前記ビアに電氣的に接続されるように前記インタポーザに結合される、装置。

【請求項 2】

前記超音波オンチップの厚さは、約200 μm ～約300 μm である、請求項1に記載の装置。

【請求項 3】

前記インタポーザはヒートシンク部分を有する、請求項1に記載の装置。

【請求項 4】

前記ヒートシンク部分はセラミック材料を含む、請求項3に記載の装置。

【請求項 5】

前記セラミック材料は窒化アルミニウムである、請求項4に記載の装置。

【請求項 6】

前記インタポーザは、前記ビアを含む電氣的接続部分を更に有する、請求項1に記載の装置。

【請求項 7】

前記電氣的接続部分は、有機材料、ガラス材料、及び/又はシリコン材料を含む、請求項6に記載の装置。

【請求項 8】

前記インタポーザは、前記インタポーザの面から前記超音波オンチップに向けて突出する銅パターンを有する、請求項1に記載の装置。

【請求項 9】

前記超音波オンチップ及び前記インタポーザは、表面実装技術（SMT）プロセスを使用して一緒に結合される、請求項1に記載の装置。

【請求項 10】

アンダーフィルが、前記超音波オンチップと前記インタポーザとの間の境界面の実質的に全てに沿って配置される、請求項1に記載の装置。

【請求項 11】

接着剤が、前記超音波オンチップと前記インタポーザとの間の境界面の一部に沿って配置される、請求項1に記載の装置。

【請求項 12】

空の空間が、前記超音波オンチップと前記インタポーザとの間の境界面の一部に沿って存在する、請求項1に記載の装置。

【請求項 13】

前記超音波オンチップの上面のサイズは、前記装置の上面のサイズと概ね同じである、請求項1に記載の装置。

【請求項 14】

回路及び/又はトレースを有し、前記インタポーザにおける前記ビアが前記プリント回路基板における前記回路及び/又はトレースに電氣的に接続されるように前記インタポーザに結合されたプリント回路基板を更に有する、請求項1に記載の装置。

【請求項 15】

第1の接合パッドを含む超音波オンチップと、
第2のボンドパッドを有し、前記超音波オンチップに結合されるインタポーザと、
前記超音波オンチップ上の前記第1のボンドパッドから前記インタポーザ上の前記第2のボンドパッドに延びるワイヤボンドと、
を有する装置。

10

20

30

40

50

【請求項 16】

前記超音波オンチップの厚さは、約 200 μm ~ 約 300 μm である、請求項 15 に記載の装置。

【請求項 17】

前記インタポーザはヒートシンク部分を有する、請求項 15 に記載の装置。

【請求項 18】

前記ヒートシンク部分はセラミック材料を含む、請求項 17 に記載の装置。

【請求項 19】

前記セラミック材料は窒化アルミニウムである、請求項 18 に記載の装置。

【請求項 20】

前記インタポーザは、前記ビアを含む電氣的接続部分を更に有する、請求項 15 に記載の装置。

10

【請求項 21】

前記電氣的接続部分は、有機材料、ガラス材料、及び / 又はシリコン材料を含む、請求項 20 に記載の装置。

【請求項 22】

前記インタポーザは、前記インタポーザの面から前記超音波オンチップに向けて突出する銅パターンを有する、請求項 15 に記載の装置。

【請求項 23】

前記超音波オンチップ及び前記インタポーザは、接着剤を通して一緒に結合される、請求項 15 に記載の装置。

20

【請求項 24】

回路及び / 又はトレースを有するプリント回路基板を更に有し、

前記インタポーザはビアを更に有し、

前記プリント回路基板は、前記インタポーザにおける前記ビアが前記プリント回路基板における前記回路及び / 又はトレースに電氣的に接続されるように前記インタポーザに結合される、請求項 15 に記載の装置。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

[0001] 本開示は、米国特許法第 119 条 (e) の下で代理人整理番号 B 1348 . 70073US00 の下で 2018 年 1 月 30 日付けで出願された「METHODS AND APPARATUS FOR PACKAGING AN ULTRASOUND-ON-A-CHIP」と題する米国仮特許出願第 62 / 623, 948 号の利益を主張するものであり、この米国仮特許出願は全体的に参照により本明細書に援用される。

30

【0002】

分野

[0002] 一般に、本明細書に記載される技術の態様は、超音波システムに関する。幾つかの態様は超音波オンチップ (ultrasound-on-a-chip) のパッケージングに関する。

40

【背景技術】

【0003】

背景

[0003] 超音波デバイスは、人間にとって可聴な周波数よりも高い周波数を有する音波を使用しての診断撮像及び / 又は処置の実行に使用し得る。超音波撮像は、例えば、疾病の原因を見つけるため又は任意の病理を除外するために、内部軟組織人体構造を見るのに使用し得る。超音波パルスが組織に伝達されると (例えば、超音波撮像デバイスを使用することにより)、音波は組織から反射され、異なる組織は異なる程度の音を反射する。次に、これらの反射された音波は記録され、超音波像としてオペレータに表示し得る。音信号の強度 (振幅) 及び音波が人体を通過して移動するのにかかる時間は、超音波像の生成に

50

使用される情報を提供する。リアルタイム像を含め、超音波デバイスを使用して多くの異なるタイプの像を形成することができる。例えば、組織の二次元断面、血流、組織の経時運動、血液の場所、特定の分子の存在、組織の剛性、又は三次元領域の解剖学的構造を示す像を生成することができる。

【発明の概要】

【課題を解決するための手段】

【0004】

概要

[0004] 一態様によれば、装置は、シリコン貫通ビア(TSV)を有する超音波オンチップと、超音波オンチップに結合され、ビアを含むインタポーザとを有し、超音波オンチップは、超音波オンチップにおけるTSVがインタポーザにおけるビアに電氣的に接続されるようにインタポーザに結合される。

10

【0005】

[0005] 幾つかの実施形態では、超音波オンチップの厚さは、約200 μm ~約300 μm である。幾つかの実施形態では、インタポーザはヒートシンク部分を有する。幾つかの実施形態では、ヒートシンク部分はセラミック材料を含む。幾つかの実施形態では、セラミック材料は窒化アルミニウムである。幾つかの実施形態では、インタポーザは、ビアを含む電氣的接続部分を更に含む。幾つかの実施形態では、電氣的接続部分は、有機材料、ガラス材料、及び/又はシリコン材料を含む。幾つかの実施形態では、インタポーザは、インタポーザの面から超音波オンチップに向けて突出する銅パターンを含む。幾つかの実施形態では、超音波オンチップ及びインタポーザは、表面実装技術(SMT)プロセスを使用して一緒に結合される。幾つかの実施形態では、アンダーフィルが、超音波オンチップとインタポーザとの間の境界面の實質的に全てに沿って配置される。幾つかの実施形態では、接着剤が、超音波オンチップとインタポーザとの間の境界面の一部に沿って配置される。幾つかの実施形態では、空の空間が、超音波オンチップとインタポーザとの間の境界面の一部に沿って存在する。幾つかの実施形態では、超音波オンチップの上面のサイズは、本装置の上面のサイズと概ね同じである。幾つかの実施形態では、本装置は、回路及び/又はトレースを含むプリント回路基板を更に含み、プリント回路基板は、インタポーザにおけるビアがプリント回路基板における回路及び/又はトレースに電氣的に接続されるようにインタポーザに結合される。

20

30

【0006】

[0006] 別の態様によれば、装置は、第1の接合パッドを含む超音波オンチップと、第2のボンドパッドを含み、超音波オンチップに結合されるインタポーザと、超音波オンチップ上の第1のボンドパッドからインタポーザ上の第2のボンドパッドに延びるワイヤボンドとを含む。

【0007】

[0007] 幾つかの実施形態では、超音波オンチップの厚さは、約200 μm ~約300 μm である。幾つかの実施形態では、インタポーザはヒートシンク部分を有する。幾つかの実施形態では、ヒートシンク部分はセラミック材料を含む。幾つかの実施形態では、セラミック材料は窒化アルミニウムである。幾つかの実施形態では、インタポーザは、ビアを含む電氣的接続部分を更に含む。幾つかの実施形態では、電氣的接続部分は、有機材料、ガラス材料、及び/又はシリコン材料を含む。幾つかの実施形態では、インタポーザは、インタポーザの面から超音波オンチップに向けて突出する銅パターンを有する。幾つかの実施形態では、超音波オンチップ及びインタポーザは、接着剤を通して一緒に結合される。幾つかの実施形態では、本装置は、回路及び/又はトレースを含むプリント回路基板を更に含み、インタポーザはビアを更に含み、プリント回路基板は、インタポーザにおけるビアがプリント回路基板における回路及び/又はトレースに電氣的に接続されるようにインタポーザに結合される。

40

【0008】

図面の簡単な説明

50

【0008】 種々の態様及び実施形態について以下の例示的で非限定的な図を参照して説明する。図が必ずしも一定の縮尺で描かれているわけではないことを理解されたい。複数の図に現れるアイテムは、現れる全ての図において同じ又は同様の参照番号で示される。

【図面の簡単な説明】

【0009】

【図1】 【0009】本明細書に記載される特定の実施形態による、パッケージ中の一例の超音波デバイスの断面図を示す。

【図2】 【0010】本明細書に記載される特定の実施形態による、パッケージ中の図1の一例の超音波デバイスの別の断面図を示す。

【図3】 【0011】本明細書に記載される特定の実施形態による、パッケージ中の図1の一例の超音波デバイスの別の断面図を示す。 10

【図4】 【0012】本明細書に記載される特定の実施形態による、別の例の超音波デバイスの断面図を示す。

【図5】 【0013】本明細書に記載される特定の実施形態による、別の例の超音波デバイスの断面図を示す。

【図6】 【0014】本明細書に記載される特定の実施形態による、別の例の超音波デバイスの断面図を示す。

【図7】 【0015】本明細書に記載される特定の実施形態による、別の例の超音波デバイスの断面図を示す。

【図8】 【0016】本明細書に記載される特定の実施形態による、パッケージ中の一例の超音波デバイスの断面図を示す。 20

【図9】 【0017】本明細書に記載される特定の実施形態による、パッケージ中の図8の一例の超音波デバイスの別の断面図を示す。

【図10】 【0018】本明細書に記載される特定の実施形態による、パッケージ中の図8の一例の超音波デバイスの別の断面図を示す。

【図11】 【0019】本明細書に記載される特定の実施形態による、パッケージ中の図8の一例の超音波デバイスの別の断面図を示す。

【図12】 【0020】本明細書に記載される特定の実施形態による、パッケージ中の一例の超音波デバイスの断面図を示す。

【図13】 【0021】本明細書に記載される特定の実施形態による、パッケージ中の図12の一例の超音波デバイスの別の断面図を示す。 30

【図14】 【0022】本明細書に記載される特定の実施形態による、パッケージ中の図12の一例の超音波デバイスの別の断面図を示す。

【図15】 【0023】本明細書に記載される特定の実施形態による、パッケージ中の図12の一例の超音波デバイスの別の断面図を示す。

【図16】 【0024】本明細書に記載される特定の実施形態による、パッケージ中の一例の超音波デバイスの断面図を示す。

【図17】 【0025】本明細書に記載される特定の実施形態による、パッケージ中の図16の一例の超音波デバイスの別の断面図を示す。

【図18】 【0026】本明細書に記載される特定の実施形態による、パッケージ中の図16の一例の超音波デバイスの別の断面図を示す。 40

【図19】 【0027】本明細書に記載される特定の実施形態による、パッケージ中の一例の超音波デバイスの断面図を示す。

【図20】 【0028】本明細書に記載される特定の実施形態による、パッケージ中の図19の一例の超音波デバイスの別の断面図を示す。

【図21】 【0029】本明細書に記載される特定の実施形態による、パッケージ中の図19の一例の超音波デバイスの別の断面図を示す。

【図22】 【0030】本明細書に記載される特定の実施形態による、パッケージ中の図19の一例の超音波デバイスの別の断面図を示す。

【図23】 【0031】本明細書に記載される特定の実施形態による、図19のインタポーザの 50

一例の鳥瞰図を示す。

【図 2 4】[0032]本明細書に記載される特定の実施形態による、パッケージ中の一例の超音波デバイスの断面図を示す。

【図 2 5】[0033]本明細書に記載される特定の実施形態による、パッケージ中の図 2 4 の一例の超音波デバイスの別の断面図を示す。

【図 2 6】[0034]本明細書に記載される特定の実施形態による、パッケージ中の図 2 4 の一例の超音波デバイスの別の断面図を示す。

【図 2 7】[0035]本明細書に記載される特定の実施形態による、パッケージ中の図 2 4 の一例の超音波デバイスの別の断面図を示す。

【図 2 8】[0036]本明細書に記載される特定の実施形態による、パッケージ中の図 2 4 の一例の超音波デバイスの別の断面図を示す。

【図 2 9】[0037]本明細書に記載される特定の実施形態による、超音波オンチップの一例を示す。

【図 3 0】[0038]本明細書に記載される特定の実施形態による、超音波オンチップをパッケージする一例のプロセスを示す。

【図 3 1】[0039]本明細書に記載される特定の実施形態による、超音波オンチップをパッケージする一例のプロセスを示す。

【図 3 2】[0040]本明細書に記載される特定の実施形態による、超音波オンチップをパッケージする一例のプロセスを示す。

【発明を実施するための形態】

【0010】

詳細な説明

[0041] 従来の超音波システムは、通常、大きな金融リソースを有する大きな医療施設によってのみ購入される大きく、複雑で、高価なシステムである。近年、より安価で可搬性があり、複雑性がより低い超音波撮像デバイスが導入された。そのような撮像デバイスは、1つの半導体超音波オンチップにモノリシックに集積されて、モノリシック超音波デバイスを形成する超音波トランスデューサを含み得る。そのような超音波オンチップデバイスの態様は、2017年1月25日付けで出願され（本願の譲受人に譲渡され）、米国特許公開第2017/0360397号として公開された「UNIVERSAL ULTRASOUND DEVICE AND RELATED APPARATUS AND METHODS」と題する米国特許出願第15/415,434号に記載されており、この米国特許出願は全体的に参照により本明細書に援用される。

【0011】

[0042] そのような超音波オンチップのパッケージに有用であり得る特徴を本発明者らは認識した。幾つの特徴は、超音波デバイスに関連する電氣的考慮事項、熱的考慮事項、及び/又は音響的考慮事項に役立ち得る。例えば、外部環境に超音波オンチップを電氣的に接続するために超音波オンチップにおいてシリコン貫通ビア(TSV)を実装することが、後述する幾つかの理由で有用であり得ることを本発明者らは認識した。超音波オンチップをヒートシンクに結合することが有用であり得ることを本発明者らはまた認識した。例えば、ヒートシンクは窒化アルミニウム等のセラミック材料を含み得る。超音波オンチップがTSVを含む実施形態では、ヒートシンクはビアを含み得、又はビアを含むデバイスの一部であり得る。そのような実施形態では、ヒートシンク又はヒートシンクを含むデバイスは、インタポーザが電気信号を超音波オンチップからルーティングするという点で、インタポーザと見なし得る。幾つかの実施形態では、インタポーザはヒートシンク部分及び電氣的接続部分を含み得る。電氣的接続部分は有機材料、ガラス材料、又はシリコン材料で作られ得、上面から下面に貫通する電気ビアを含み得る。そのようなインタポーザは、別個の電氣的接続部分及び別個のヒートシンク部分を含むという点で、ハイブリッドインタポーザと見なし得、電氣的接続解決策及び熱的解決策を提供する統合解決策と見なし得る。インタポーザのビアがハイブリッドインタポーザのヒートシンクを通るか、それとも電氣的接続部分を通るかに関係なく、超音波オンチップのTSVはインタポーザのビアに電氣的に接続し得、インタポーザは、インタポーザが電気信号を超音波オンチップ

10

20

30

40

50

から PCB にルーティングするように、プリント回路基板 (PCB) に結合し得る。超音波オンチップが結合されるヒートシンクがセラミック材料を含む実施形態では、セラミック材料は、超音波オンチップのヒートシンクとして機能できるようにする、許容可能な高い熱伝導性を有し得る。さらに、セラミック材料は、許容可能な程度までシリコンの熱膨張係数に一致した熱膨張係数を有し得、それにより、超音波オンチップ (シリコンを含む) 及びインタポーザの歪みを許容可能な程度まで低減し得る。

【0012】

[0043] 超音波オンチップデバイスにおける TSV は、以下の理由で有用であり得る。

【0013】

[0044] 1. 長い電気路を必要とし得る、超音波オンチップを外部環境に電氣的に接続する他の相互接続と比較して、TSV はより低い寄生インダクタンス及び抵抗を呈し得、より高い電力効率及びより低い加熱の超音波デバイスに繋がる。

10

【0014】

[0045] 2. TSV の使用により、超音波オンチップをインタポーザに結合する表面実装技術 (SMT) プロセスの使用を促進し得る。インタポーザのはんだバンプの大半又は全てを超音波オンチップのはんだバンプに一度にはんだ接合することが可能であり得、1 つの機械を使用して、複数の超音波オンチップを複数のインタポーザに一度にはんだ接合することが可能であり得る。換言すれば、TSV の使用は、高容量の超音波オンチップのパッケージにより適し得る高スループットパッケージプロセスを促進し得る。

【0015】

[0046] 3. 超音波撮像中、超音波オンチップの上面は被験者に押しつけられ得る。(撮像中、音響レンズ等の 1 つ又は複数の構造が超音波オンチップの上面と被験者との間に配置され得ることに留意されたい)。TSV は超音波オンチップの上面近傍に配置されず、したがって、この圧力に起因して破損を受ける程度をより低くし得る。

20

【0016】

[0047] 4. 超音波オンチップに電氣的に接続する他の相互接続構造は、超音波オンチップの上面から側方に延び得る。したがって、パッケージされた超音波オンチップの上面のサイズは、この側方延長に起因して超音波オンチップ自体の上面よりも大きくなり得る。(これらのサイズを測定するために、パッケージされた超音波オンチップを鳥瞰図から下に見得る。パッケージされた超音波オンチップの上面のサイズは、超音波オンチップを下に見た場合、鳥瞰図から見えるパッケージされた超音波オンチップの総面積であり得る。超音波オンチップの上面のサイズはちょうど、超音波オンチップを下に見た場合、任意の相互接続又は他のパッケージを除いた、鳥瞰図から見える超音波オンチップの面積であり得る)。上述したように、TSV は超音波オンチップの上面近傍に配置されず、したがって、超音波オンチップの上面のサイズにはあまり寄与しない。幾つかの実施形態では、パッケージされた超音波オンチップの上面のサイズは、パッケージされていない超音波オンチップの上面のサイズと概ね同じであり得る。(例えば、パッケージされた超音波オンチップの上面のサイズは、パッケージされていない超音波オンチップの上面のサイズの 100% ~ 101%、100% ~ 105%、100% ~ 110%、100% ~ 120%、100% ~ 125%、100% ~ 130%、100% ~ 140%、又は 100% ~ 150%、又はそれらの間であり得る)。

30

40

【0017】

[0048] 相互接続を有するパッケージされた超音波オンチップの上面のサイズ増大の回避は、超音波デバイスの全体サイズの低減に役立ち得、超音波パッチ等の超音波デバイスのフォームファクタを可能にし得る。超音波デバイスの全体サイズの低減はまた、超音波デバイスの製造コストを下げることもできる。さらに、相互接続を有するパッケージされた超音波オンチップの上面のサイズ増大の回避は、例えば、撮像中、パッケージされた超音波オンチップの上面が被験者の肋骨間に嵌まるのに役立ち得る。これは特に、心臓撮像に有用であり得る。さらに、相互接続を有するパッケージされた超音波オンチップの上面のサイズ増大の回避は、パッケージされた超音波オンチップの上面に堆積する音響レンズ

50

材料量の低減に役立ち得る。特に、音響レンズ材料の厚さの低減は、超音波デバイスにより生成される圧力波の減衰の低減に役立ち得る。

【0018】

[0049] 超音波オンチップの幾つかの実施形態はTSVを含まない。そのような実施形態では、超音波オンチップから延びるワイヤボンドが、信号を超音波オンチップからPCBにルーティングし得る。幾つかの実施形態では、超音波オンチップからのワイヤボンドは、超音波オンチップに結合されたインタポーザ及びPCBまで延び得る。インタポーザは、PCBに電氣的に接続されるビアを含む上述した実施形態の1つであり得る。超音波オンチップからインタポーザに延びるワイヤボンドは、超音波オンチップからPCBに延びるワイヤボンドよりも短い長さであり得る。ワイヤボンドが短いほど、パッケージされた超音波オンチップの上面は小さくなり得、上述したように、超音波デバイスの全体サイズの低減に役立ち得、撮像中、被験者の肋骨間にパッケージされた超音波オンチップの上面を嵌めるのに役立ち得、パッケージされた超音波オンチップの上面に堆積する音響レンズ材料量の低減に役立ち得る。幾つかの実施形態では、超音波オンチップからのワイヤボンドはPCBに延び得る。そのような実施形態では、超音波オンチップに結合されたヒートシンクはビアを含まないことがある。

10

【0019】

[0050] 超音波オンチップの厚さを低減することが有用であり得ることも本発明者らは認識した。幾つかの実施形態では、薄化した超音波オンチップを含む超音波デバイスは、超音波の長波長成分を超音波オンチップとインタポーザとの間の境界面において超音波オンチップから強制的に出し得、したがって、超音波オンチップに戻る疑似音響反射及び干渉を低減する。超音波オンチップとインタポーザとの間の境界面における音響整合(例えば、裏当て材料を使用した)は、超音波オンチップが述べたように薄化された場合、超音波の長波長成分を強制的に出すのに必要ではないことがある。幾つかの実施形態では、超音波オンチップは薄化されないことがあり、パッケージ中、超音波オンチップのより容易な取り扱いを促進し得る。

20

【0020】

[0051] 本明細書に記載される実施形態が任意の多くの方法で実施可能なことを理解されたい。例示のみを目的として、具体的な実施の例を以下に提供する。これらの実施形態及び提供される特徴/性能が個々に、全て一緒に、又は2つ以上の任意の組合せで使用可能であり、本明細書に記載される技術の態様がこれに関して限定されないことを理解されたい。

30

【0021】

[0052] 図1~図3は、本明細書に記載される特定の実施形態による、パッケージ中の一例の超音波デバイスの断面図を示す。図1は、超音波オンチップ100、インタポーザ106、及びプリント回路基板(PCB)160を示す。超音波オンチップ100は、シリコン貫通ビア(TSV)128及びはんだバンプ132を含む。簡潔にするために、集積回路及び超音波トランスデューサ等の超音波オンチップ100の他の構成要素は示されていない。インタポーザ106は、ヒートシンク部分140、ビア136、はんだバンプ134、及びはんだバンプ146を含む。PCB160ははんだバンプ162を含む。超音波オンチップ100(及び本明細書に記載される他の全ての超音波オンチップ)が示されるよりも多数のTSV128及びはんだバンプ132を有し得、インタポーザ106(及び本明細書に記載される他の全てのインタポーザ)が示されるよりも多数のビア136、はんだバンプ134、及びはんだバンプ146を有し得、PCB160(及び本明細書に記載される他の全てのPCB)が示されるよりも多数のはんだバンプ162を有し得ることを理解されたい。

40

【0022】

[0053] 超音波オンチップ100のTSV128は、超音波オンチップ100のバルクシリコン層(図1に示されず)を貫通し得るビアである。TSV128は超音波オンチップ100における1つ又は複数の集積回路及び/又は相互接続(図1に示されず)をはん

50

だバンプ 1 3 2 に電氣的に接続し得、はんだバンプ 1 3 2 は超音波オンチップ 1 0 0 の下面にあり、外部電気接点であり得る。T S V 1 2 8 は、例えば、銅、ドーブポリシリコン、又はタンゲステンから形成し得る。超音波オンチップ 1 0 0 の一例は図 2 9 に見られ得る。超音波オンチップに関する追加の情報は、例えば、2 0 1 5 年 6 月 3 0 日付けで認められ（本願の譲受人に譲渡され）た「MICROFABRICATED ULTRASONIC TRANSDUCERS AND RELATED APPARATUS AND METHODS」と題する米国特許第 9 , 0 6 7 , 7 7 9 号に見出し得、これは全体的に参照により本明細書に援用される。

【 0 0 2 3 】

[0054] 図 1 の超音波デバイスでは、超音波オンチップ 1 0 0 の高さ 1 0 1 は、製作後、パッケージ前、低減されている（例えば、研磨又はエッチングを使用して）。そのような実施形態では、超音波オンチップ 1 0 0 の高さは、約 7 6 0 μm ~ 8 0 0 μm に等しい値又はそれらの間の値から約 2 0 0 μm ~ 3 0 0 μm に等しい値又はそれらの間の値に低減し得る。超音波オンチップ 1 0 0 の薄化は、使用中、超音波の長波長成分を超音波オンチップ 1 0 0 とインタポーザ 1 0 6 との間の境界面において超音波オンチップ 1 0 0 から強制的に出すのに役立つ得、したがって、超音波オンチップ 1 0 0 に戻る疑似音響反射及び干渉を低減する。超音波オンチップ 1 0 0 とインタポーザ 1 0 6 との間の境界面における音響整合（例えば、裏当て材料を使用した）は、超音波オンチップ 1 0 0 が述べたように薄化された場合、超音波の長波長成分を強制的に出すのに必要ではないことがある。

10

【 0 0 2 4 】

[0055] インタポーザ 1 0 6 のヒートシンク部分 1 4 0 は、窒化アルミニウム、酸化アルミニウム、ベリリウム、及び / 又は低温同時焼成セラミック（L T C C）等のセラミック材料を含み得る。ヒートシンク部分 1 4 0 は、超音波オンチップ 1 0 0 から離れて熱を伝導するのに役立つ得。例えば、セラミック材料は、超音波オンチップ 1 0 0 のヒートシンクとして機能できるようにするのに許容可能な高い熱伝導性を有し得る。さらに、セラミック材料は、許容可能な程度までシリコンの熱膨張係数に一致する熱膨張係数を有し得、超音波オンチップ 1 0 0（シリコンを含む）及びインタポーザ 1 0 6 の歪みを共用可能な程度まで低減し得る。

20

【 0 0 2 5 】

[0056] はんだバンプ 1 3 4 はインタポーザ 1 0 6 の上面にあり、はんだバンプ 1 4 6 はインタポーザ 1 0 6 の下面にある。ビアははんだバンプ 1 3 4 をはんだバンプ 1 4 6 に電氣的に接続する。ビア 1 3 6 はレーザ穴開け及びめっきにより形成し得る。

30

【 0 0 2 6 】

[0057] P C B 1 6 0 は、例えば、F R 4 又は B T を含み得る。はんだバンプ 1 6 2 は P C B 1 6 0 の上面にあり、P C B 1 6 0 上又は P C B 1 6 0 内のトレース及び / 又は回路（図 1 に示されず）に電氣的に接続し得る。

【 0 0 2 7 】

[0058] 図 2 では、インタポーザ 1 0 6 及び P C B 1 6 0 は一緒に結合される。インタポーザ 1 0 6 は、表面実装技術（S M T）プロセスを使用して P C B 1 6 0 に接合し得る。特に、インタポーザ 1 0 6 の下面におけるはんだバンプ 1 4 6 は、P C B 1 6 0 の上面におけるはんだバンプ 1 6 2 にはんだ接合し得る。したがって、P C B 1 6 0 における回路及び / 又はトレースは、はんだバンプ 1 6 2 及び 1 4 6 並びにビア 1 3 6 を通してインタポーザ 1 0 6 の上面におけるはんだバンプ 1 3 4 に電氣的に接続し得る。図 2 は、インタポーザ 1 0 6 と P C B 1 6 0 との間に堆積したアンダーフィル 2 6 4 を更に示す。アンダーフィル 2 6 4 は、インタポーザ 1 0 6 と P C B 1 6 0 との間のはんだボンドの機械的特性及び熱的特性の改善に役立つ得る。

40

【 0 0 2 8 】

[0059] 図 3 では、超音波オンチップ 1 0 0 及びインタポーザ 1 0 6 は一緒に結合される。超音波オンチップ 1 0 0 は、表面実装技術（S M T）プロセスを使用してインタポーザ 1 0 6 に接合し得る。特に、インタポーザ 1 0 6 の上面におけるはんだバンプ 1 3 4 は、超音波オンチップ 1 0 0 の下面におけるはんだバンプ 1 3 2 にはんだ接合し得る。した

50

がって、超音波オンチップ100における集積回路及び/又は相互接続は、TSV128、はんだバンプ132及び134、ビア136、並びにはんだバンプ146及び162を通してPCB160における回路及び/又はトレースに電氣的に接続し得る。図3は、超音波オンチップ100とインタポーザ106との間の境界面の全て又は実質的に全て(例えば、95%、90%、85%、80%、75%)に沿って堆積し、はんだバンプ146及び162を封入するアンダーフィル366を更に示す。アンダーフィル366は、超音波オンチップ100とインタポーザ106との間のはんだボンドの機械的特性及び熱的特性の改善に役立ち得る。

【0029】

[0060] 幾つかの実施形態では、インタポーザ106をPCB160に結合する前、インタポーザ106を超音波オンチップ100に結合し得ることを理解されたい。

10

【0030】

[0061] 図4は、本明細書に記載される特定の実施形態による、別の例の超音波デバイスの断面図を示す。図4の超音波デバイスは、アンダーフィル366がはんだバンプ146及び162のみを封入し、超音波オンチップ100とインタポーザ106との間の境界面の残りの部分は空であるという点で図3の超音波デバイスと異なる。幾つかの実施形態では、超音波オンチップ100とインタポーザ106との間の境界面の残りの部分の実質的に全て(例えば、95%、90%、85%、80%、75%等)は空であり得る。幾つかの実施形態では、超音波オンチップ100とインタポーザ106との間の境界面の一部は空であり得る。

20

【0031】

[0062] 図5は、本明細書に記載される特定の実施形態による、別の例の超音波デバイスの断面図を示す。図5の超音波デバイスは、アンダーフィル366がはんだバンプ146及び162のみを封入し、接着剤568が超音波オンチップ100とインタポーザ106との間の境界面の残りの部分に沿って堆積するという点で図3の超音波デバイスと異なる。幾つかの実施形態では、接着剤568は、超音波オンチップ100とインタポーザ106との間の境界面の残りの部分の実質的に全て(例えば、95%、90%、85%、80%、75%等)に沿って堆積し得る。幾つかの実施形態では、接着剤568は、超音波オンチップ100とインタポーザ106との間の境界面の一部に沿って堆積し得る。接着剤568は、超音波オンチップデバイス100を出る超音波の減衰及び/又は超音波オンチップデバイス100から離れる熱伝導に役立ち得る。

30

【0032】

[0063] 図6は、本明細書に記載される特定の実施形態による、パッケージ中の別の例の超音波デバイスの断面図を示す。図6は、超音波オンチップ100、インタポーザ606、及びPCB160を示す。インタポーザ606は、ヒートシンク部分640、ビア636、はんだバンプ634、及びはんだバンプ646を含む。インタポーザ606は、インタポーザ606が電氣的接続部分638を含むという点でインタポーザ106と異なる。したがって、インタポーザ606は、電氣的接続部分638及びヒートシンク部分640を含むという点でハイブリッドインタポーザと見なし得る。電氣的接続部分638はビア636、はんだバンプ634、及びはんだバンプ646を含む。電氣的接続部分638は有機材料、ガラス材料、又はシリコン材料で作成し得る。例えば、電氣的接続部分638は、プリント回路基板の形成に標準的なプロセス及び材料(例えば、FR4又はBT)を使用して形成し得る。はんだバンプ634はインタポーザ606の上面にあり、はんだバンプ646はインタポーザ606の下面にある。ビア636は、はんだバンプ634をはんだバンプ646に電氣的に接続する。ヒートシンク部分640は、電氣的接続部分638に埋め込まれ得、窒化アルミニウム、酸化アルミニウム、ベリリウム、及び/又は低温同時焼成セラミック(LTCC)を含み得る。図LLLでは、アンダーフィル366ははんだバンプ132及び634を封入し、超音波オンチップ100とインタポーザ606との間の境界面の全てに沿って堆積する。しかしながら、幾つかの実施形態では、アンダーフィル366ははんだバンプ132及び634のみを封入し得、境界面の他の領域は空で

40

50

あり得（図4と同様に）、又は境界面のこれらの領域に沿って接着剤568が堆積し得る（図5と同様に）。

【0033】

[0064] 図7は、本明細書に記載される特定の実施形態による、パッケージ中の別の例の超音波デバイスの断面図を示す。図7は、超音波オンチップ100、インタポーザ706、及びPCB160を示す。インタポーザ706は、ヒートシンク部分740、ビア736、はんだバンプ734、及びはんだバンプ746を含む。インタポーザ706は、インタポーザ706が銅パターン790、銅パターン794、及びビア792を含むという点でインタポーザ106と異なる。銅パターン790は、インタポーザ706の上面にめっきされた銅のパターンであり得る。銅パターン794は、インタポーザ706の上面にめっきされた銅のパターンであり得る。ビア736はインタポーザ706を貫通し、銅パターン790を銅パターン794に接続する。銅パターン790は超音波オンチップ100に向かって上方に突出し得、超音波オンチップ100への近さに起因して、超音波オンチップ100から離れた熱伝導の改善に役立ち得る。例えば、接合されたはんだバンプ132及び734の高さが50 μ mである場合、銅パターン790は高さ25 μ mを有し得、それにより、特定の領域における超音波オンチップ100とインタポーザ706との間のギャップを低減し得る。銅パターン790、銅パターン794、及びビア792はまた、インタポーザ706のヒートシンク部分740の強化にも役立ち得る。これは、銅パターン790が超音波オンチップ100に接触せず、超音波オンチップ100に戻る超音波反射を低減するのに有用であり得る。インタポーザ706はダイレクトプレーティング銅（DPC）インタポーザ706と見なし得る。銅パターン790、銅パターン794、及びビア792が、本明細書に記載される任意のインタポーザ又はヒートシンクに使用可能なことを理解されたい。インタポーザ706が示されるよりも多数の銅パターン790、銅パターン794、及びビア792を含み得ることも理解されたい。

10

20

【0034】

[0065] 図1～図7はTSVを含む超音波オンチップを示す。電気信号は、超音波オンチップからTSV、超音波オンチップに結合されたインタポーザにおけるビアを通り、PCBまで送信し得る。超音波オンチップデバイスにおけるTSVは以下の理由で有用であり得る。

【0035】

[0066] 1. 長い電気路を必要とし得る、超音波オンチップを外部環境に電氣的に接続する他の相互接続と比較して、TSVはより低い寄生インダクタンス及び抵抗を呈し得、より高い電力効率及びより低い加熱の超音波デバイスに繋がる。

30

【0036】

[0067] 2. TSVの使用により、超音波オンチップをインタポーザに結合する表面実装技術（SMT）プロセスの使用を促進し得る。インタポーザのはんだバンプの大半又は全てを超音波オンチップのはんだバンプに一度にはんだ接合することが可能であり得、1つの機械を使用して、複数の超音波オンチップを複数のインタポーザに一度にはんだ接合することが可能であり得る。換言すれば、TSVの使用は、高容量の超音波オンチップのパッケージにより適し得る高スループットパッケージプロセスを促進し得る。

40

【0037】

[0068] 3. 超音波撮像中、超音波オンチップの上面は被験者に押しつけられ得る。（撮像中、音響レンズ等の1つ又は複数の構造が超音波オンチップの上面と被験者との間に配置され得ることに留意されたい）。TSVは超音波オンチップの上面近傍に配置されず、したがって、この圧力に起因して破損を受ける程度をより低くし得る。

【0038】

[0069] 4. 超音波オンチップに電氣的に接続する他の相互接続構造は、超音波オンチップの上面から側方に延び得る。したがって、パッケージされた超音波オンチップの上面のサイズは、この側方延長に起因して超音波オンチップ自体の上面よりも大きくなり得る。（これらのサイズを測定するために、パッケージされた超音波オンチップを鳥瞰図から

50

下に見得る。パッケージされた超音波オンチップの上面のサイズは、超音波オンチップを下に見た場合、鳥瞰図から見えるパッケージされた超音波オンチップの総面積であり得る。超音波オンチップの上面のサイズはちょうど、超音波オンチップを下に見た場合、任意の相互接続又は他のパッケージを除いた、鳥瞰図から見える超音波オンチップの面積であり得る)。上述したように、TSVは超音波オンチップの上面近傍に配置されず、したがって、超音波オンチップの上面のサイズにはあまり寄与しない。幾つかの実施形態では、パッケージされた超音波オンチップの上面のサイズは、パッケージされていない超音波オンチップの上面のサイズと概ね同じであり得る。(例えば、パッケージされた超音波オンチップの上面のサイズは、パッケージされていない超音波オンチップの上面のサイズの100%~101%、100%~105%、100%~110%、100%~120%、100%~125%、100%~130%、100%~140%、又は100%~150%であり得る)。

10

【0039】

[0070] 相互接続を有するパッケージされた超音波オンチップの上面のサイズ増大の回避は、超音波デバイスの全体サイズの低減に役立ち得、超音波パッチ等の超音波デバイスのフォームファクタを可能にし得る。さらに、相互接続を有するパッケージされた超音波オンチップの上面のサイズ増大の回避は、例えば、撮像中、パッケージされた超音波オンチップの上面が被験者の肋骨間に嵌まるのに役立ち得る。これは特に、心臓撮像に有用であり得る。さらに、相互接続を有するパッケージされた超音波オンチップの上面のサイズ増大の回避は、パッケージされた超音波オンチップの上面に堆積する音響レンズ材料量の低減に役立ち得る。特に、音響レンズ材料の厚さの低減は、超音波デバイスにより生成される圧力波の減衰の低減に役立ち得る。

20

【0040】

[0071] 本明細書に記載される任意のインタポーザ又はヒートシンクでは、インタポーザの外側部分は内側部分よりも厚くし得、溝を形成する。例えば、幾つかの実施形態では、インタポーザ606の電気的接続部分638はヒートシンク部分640よりも厚くし得る。溝は空であってもよく、又は例えば超音波オンチップとインタポーザとの境界面においてアンダーフィル若しくは接着剤を充填してもよい。

【0041】

[0072] 図8~図11は、本明細書に記載される特定の実施形態による、パッケージ中の別の例の超音波デバイスの断面図を示す。図8は、超音波オンチップ800、インタポーザ806、接着剤868、及びPCB160を含む。超音波オンチップ800は、超音波オンチップ800が上面にボンドパッド872を含み、TSV128を有さないという点で超音波オンチップ100と異なる。ボンドパッド872は、超音波オンチップ800内の回路及び/又は相互接続(図8では見えず)に電気的に接続し得る。インタポーザ806は、ヒートシンク部分840、ビア836、及び下面にはんだバンプ846を含む。インタポーザ806は、インタポーザ806がインタポーザ806の上部にはんだバンプを有さず、インタポーザ806の上面にボンドパッド878を更に含むという点でインタポーザ106と異なる。ビア836はボンドパッド878をはんだバンプ846に電気的に接続する。

30

40

【0042】

[0073] 図9では、インタポーザ806及びPCB160は一緒に結合される。インタポーザ806は、表面実装技術(SMT)プロセスを使用してPCB160に接合し得る。特に、インタポーザ806の下面におけるはんだバンプ846は、PCB160の上面におけるはんだバンプ162にはんだ接合し得る。図8は、インタポーザ806とPCB160との間に堆積したアンダーフィル264を更に示す。アンダーフィル264は、インタポーザ806とPCB160との間のはんだボンドの機械的特性及び熱的特性の改善に役立ち得る。

【0043】

[0074] 図10では、超音波オンチップ800及びインタポーザ806は一緒に結合さ

50

れる。超音波オンチップ 800 は、接着剤 868 を通してインタポーザ 806 に接着される。幾つかの実施形態では、インタポーザ 806 が PCB 160 に結合される前、インタポーザ 806 を超音波オンチップ 800 に結合し得ることを理解されたい。

【0044】

[0075] 図 11 では、超音波オンチップ 800 はインタポーザ 806 にワイヤ接合される。図 11 は、ワイヤボンダ 1174 及び封入 1176 を含む。ワイヤボンダ 1174 は、超音波オンチップ 800 上のボンダパッド 872 とインタポーザ 806 上のボンダパッド 878 との間に延びる。したがって、超音波オンチップ 800 における回路及び/又は相互接続は、ボンダパッド 872、ワイヤボンダ 1174、ボンダパッド 878、ビア 836、並びにはんだバンプ 846 及び 162 を通して PCB 160 内の回路及び/又はトレースに電氣的に接続し得る。封入 1176 は、ワイヤボンダ 1174 を封入し、ワイヤボンダ 1174 の保護及び絶縁を行うように機能し得る。示されるよりも多数のワイヤボンダ 1174 が存在可能なことを理解されたい。

10

【0045】

[0076] ワイヤボンダ 1174 が超音波オンチップ 800 からインタポーザ 806 に延びる場合、ワイヤボンダ 1174 は超音波オンチップ 800 から PCB 860 に延びるワイヤボンダよりも短い長さであり得る。ワイヤボンダ 1174 が短いほど、パッケージされた超音波オンチップ 800 の上面を小さくし得、超音波デバイスの全体サイズの低減に役立ち得、撮像中、パッケージされた超音波オンチップ 800 の上面が被験者の肋骨間に嵌まるのに役立ち得、パッケージされた超音波オンチップ 800 の上面に堆積する音響レンズ材料量の低減に役立ち得る。

20

【0046】

[0077] 図 12 ~ 図 15 は、本明細書に記載される特定の実施形態による、パッケージ中の別の例の超音波デバイスの断面図を示す。図 12 は、超音波オンチップ 800、ヒートシンク 1206、接着剤 868、及び PCB 1260 を含む。ヒートシンク 1206 は、ヒートシンク部分 1240 及び下面にはんだバンプ 1246 を含む。ヒートシンク 1206 は、ヒートシンク 1206 がビア 836 及びヒートシンク 1206 の上面にボンダパッド 878 を有さないという点でインタポーザ 806 と異なる。PCB 1260 は上面にはんだバンプ 1262 を含む。PCB 1260 は、PCB 1260 が上面にボンダパッド 1270 を含むという点で PCB 160 と異なる。ボンダパッド 1270 は、PCB 1260 内の回路及び/又はトレース(図 12 では見られず)に電氣的に接続し得る。

30

【0047】

[0078] 図 13 では、ヒートシンク 1206 及び PCB 1260 は一緒に結合される。ヒートシンク 1206 は、表面実装技術(SMT)プロセスを使用して PCB 1260 に接合し得る。特に、ヒートシンク 1206 の下面におけるはんだバンプ 1246 は、PCB 1260 の上面におけるはんだバンプ 1262 にはんだ接合し得る。図 13 は、ヒートシンク 1206 と PCB 1260 との間に堆積したアンダーフィル 264 を更に示す。アンダーフィル 264 は、ヒートシンク 1206 と PCB 1260 との間のはんだボンダの機械的特性及び熱的特性の改善に役立ち得る。

40

【0048】

[0079] 図 14 では、本明細書に記載される特定の実施形態によれば、超音波オンチップ 800 及びヒートシンク 1206 は一緒に結合される。超音波オンチップ 800 は、接着剤 868 を通してヒートシンク 1206 に接着される。幾つかの実施形態では、インタポーザ 806 が PCB 1260 に結合される前、ヒートシンク 1206 を超音波オンチップ 800 に結合し得ることを理解されたい。

【0049】

[0080] 図 15 では、超音波オンチップ 800 は PCB 1260 にワイヤ接合される。図 15 はワイヤボンダ 1574 及び封入 1576 を含む。ワイヤボンダ 1574 は、超音波オンチップ 800 におけるボンダパッド 872 と PCB 1260 におけるボンダパッド 1270 との間に延びる。したがって、超音波オンチップ 800 における回路及び/又は

50

相互接続は、ボンドパッド 872、ワイヤボンド 1574、及びボンドパッド 1270を通して PCB 1260 内の回路及び / 又はトレースに電氣的に接続し得る。封入 1576 はワイヤボンド 1574 を封入し、ワイヤボンド 1574 の保護及び絶縁を行うように機能し得る。示されるよりも多数のワイヤボンド 1574 があり得ることを理解されたい。

【0050】

[0081] 図 12 ~ 図 15 において見て取ることができるように、ワイヤボンド 1574 が超音波オンチップ 800 から PCB 1260 に延びる場合、ヒートシンク 1266 は、本明細書に記載される他のインタポーザのようにピアを含まないことがある。

【0051】

[0082] 図 16 ~ 図 18 は、本明細書に記載される特定の実施形態による、パッケージ中の超音波デバイスの別の例の断面図を示す。図 16 は超音波オンチップ 1600、インタポーザ 1606、及びプリント回路基板 (PCB) 160 を示す。

10

【0052】

[0083] 超音波オンチップ 1600 は、シリコン貫通ピア (TSV) 1628 及びはんだバンプ 1632 を含む。超音波オンチップ 1600 は、超音波オンチップ 1600 の高さ 1601 が、製作後、パッケージ前、低減されないという点で超音波オンチップ 100 と異なる。したがって、超音波オンチップ 1600 の高さは約 760 μm ~ 800 μm に等しい値又はそれらの間の値であり得る。

【0053】

[0084] インタポーザ 1606 は、ヒートシンク部分 1640、電氣的接続部分 1638、ピア 1636、はんだバンプ 1634、及びはんだバンプ 1646 を含む。インタポーザ 1606 は、電氣的接続部分 1638 がヒートシンク部分 1640 よりも厚く、裏当て材料 1604 のための溝を形成するという点でインタポーザ 606 と異なる。

20

【0054】

[0085] 裏当て材料 1604 はインタポーザ 1606 の上面に結合される。しかしながら、幾つかの実施形態では、裏当て材料 1604 は超音波オンチップ 1600 の下面に結合し得る。幾つかの実施形態では、裏当て材料 1604 の厚さは約 400 μm ~ 600 μm に等しい値又はそれらの間の値であり得る。幾つかの実施形態では、裏当て材料 1604 はタングステン含有エポキシを含み得る。幾つかの実施形態では、エポキシは 2 段階エポキシであり得、第 1 の硬化段階は、裏当て材料 1604 をインタポーザ 1606 に結合するために実行し得、第 2 の硬化段階は、超音波オンチップ 1600 を裏当て材料 1604 に結合するために実行し得る。幾つかの実施形態では、裏当て材料 1604 は、インタポーザ 1606 の上面が、重力により裏当て材料 1604 がインタポーザ 1606 上に定まるように上方に面する場合、インタポーザ 1606 にスクリーンプリントし得る。幾つかの実施形態では、裏当て材料 1604 は超音波オンチップ 1600 の下面に結合し得、裏当て材料 1604 は、インタポーザ 1606 の下面が、重力により裏当て材料 1604 が超音波オンチップ 1600 上に定まるように上面に面する場合、超音波オンチップ 1600 にスクリーンプリントし得る。

30

【0055】

[0086] 上述したように、超音波オンチップ 1600 の高さは、製作後、低減されない (例えば、研磨又はエッチングを使用して)。したがって、超音波オンチップ 1600 の高さは約 760 μm ~ 800 μm に等しい値又はそれらの間の値であり得る。超音波オンチップ 1600 とインタポーザ 1606 との間の境界面における裏当て材料 1604 は、音響整合機能を提供し得、超音波の長波長成分を裏当て材料 1604 を通して超音波オンチップから強制的に出し得、裏当て材料 1604 において減衰させ得、したがって、超音波オンチップ 1600 に戻る疑似音響反射及び干渉を低減する。超音波オンチップ 1600 の高さを維持する (薄化させるのではなく) ことは、パッケージ中、超音波デバイスの取り扱いに有用であり得る。

40

【0056】

[0087] 幾つかの実施形態では、裏当て材料 1604 は超音波オンチップ 1600 とイ

50

インタポーザ 1606 との間に配置されるため、インタポーザ 1606 の高さ、ひいてはインタポーザ 1606 におけるビア 1636 の高さは、裏当て材料 1604 の厚さに依存し得る。ビア 1636 が長いほど、超音波オンチップ 1600 からインタポーザ 1606 及び PCB 160 への高インダクタンス及び / 又は高抵抗の電気接続の一因になり得る。高インダクタンスの回避は特に、超音波信号の生成に必要であり得る電流の大きなスパイクに起因して、超音波オンチップ 1600 において有用であり得る。幾つかの実施形態では、裏当て材料 1604 の厚さの選択は、音響減衰、インタポーザ 1606 のヒートシンク部分 1640 への熱伝導効率、及びインダクタンス間のトレードオフを含み得る。例えば、幾つかの実施形態では、音響減衰は裏当て材料 1604 の厚さ増大に伴って増大し得、インタポーザ 1606 のヒートシンク部分 1640 への熱伝導効率は、裏当て材料 1604 の厚さ増大に伴って低減し得、インダクタンス及び / 又は抵抗は、裏当て材料 1604 の厚さ増大に伴って増大し得る。

10

20

30

40

50

【0057】

[0088] 図 17 では、インタポーザ 1606 及び PCB 160 は一緒に結合される。インタポーザ 1606 は、表面実装技術 (SMT) プロセスを使用して PCB 160 に接合し得る。特に、インタポーザ 1606 の下面におけるはんだバンプ 1646 は、PCB 160 の上面におけるはんだバンプ 162 にはんだ接合し得る。したがって、PCB 160 における回路及び / 又はトレースは、はんだバンプ 162 及び 1646 並びにビア 1636 を通してインタポーザ 1606 の上面におけるはんだバンプ 1634 に電氣的に接続し得る。図 17 は、インタポーザ 1606 と PCB 160 との間に堆積したアンダーフィル 264 を更に示す。アンダーフィル 264 は、インタポーザ 1606 と PCB 160 との間のはんだボンドの機械的特性及び熱的特性の改善に役立ち得る。

【0058】

[0089] 図 18 では、超音波オンチップ 1600 及びインタポーザ 1606 は一緒に結合される。超音波オンチップ 1600 は、表面実装技術 (SMT) プロセスを使用してインタポーザ 1806 に接合し得る。特に、インタポーザ 1606 の上面におけるはんだバンプ 1634 は、超音波オンチップ 1600 の下面におけるはんだバンプ 1632 にはんだ接合し得る。したがって、超音波オンチップ 1600 における集積回路及び / 又は相互接続は、TSV 1628、はんだバンプ 1632 及び 1634、ビア 1636、並びにはんだバンプ 1646 及び 162 を通して PCB 160 における回路及び / 又はトレースに電氣的に接続し得る。上述したように、裏当て材料 1604 の第 2 の硬化段階を実行して、超音波オンチップ 1600 をインタポーザ 1606 における裏当て材料 1604 に結合し得る。図 18 は、はんだバンプ 1634 と 1636 との間の境界面において超音波オンチップ 1600 とインタポーザ 1606 との間に堆積したアンダーフィル 366 を更に示す。アンダーフィル 366 は、超音波オンチップ 1600 とインタポーザ 1606 との間のはんだボンドの機械的特性及び熱的特性の改善に役立ち得る。裏当て材料 1604 は、境界面の他の部分において超音波オンチップ 1600 とインタポーザ 1606 との間に堆積する。見て取ることができるように、超音波オンチップ 1600 は、超音波オンチップ 1600 及びインタポーザ 1606 が一緒に結合される場合、インタポーザ 1606 のヒートシンク部分 1640 上に置かれる。特に、裏当て材料 1604 の下面の実質的に全て (例えば、100%、99%、95%、90%、又は 75%) は、超音波オンチップ 1600 及びインタポーザ 1606 が一緒に結合される場合、熱伝導性接着剤を通してインタポーザ 1606 のヒートシンク部分 1640 に結合し得る。インタポーザ 1606 は、超音波オンチップ 1600 から裏当て材料 1604、ヒートシンク部分 1640 を通して、パッケージされた超音波オンチップ 1600 の底及び横から出る熱伝導の確立に寄与するように構成し得る。幾つかの実施形態では、インタポーザ 1606 が PCB 160 に結合される前、インタポーザ 1606 を超音波オンチップ 1600 に結合し得ることを理解されたい。

【0059】

[0090] 図 16 ~ 図 18 は、TSV を含む超音波オンチップデバイスを示す。これらの

T S V は、図 1 ~ 図 7 を参照して上述した理由と同じ理由で有用であり得る。

【 0 0 6 0 】

[0091] 図 1 9 ~ 図 2 2 は、本明細書に記載される特定の実施形態による、パッケージ中の別の例の超音波デバイスの断面図を示す。図 1 9 は超音波オンチップ 1 9 0 0、インタポーザ 1 9 0 6、裏当て材料 1 6 0 4、及び P C B 1 6 0 を示す。超音波オンチップ 1 9 0 0 は、超音波オンチップ 1 9 0 0 が超音波オンチップ 1 9 0 0 の上面にボンドパッド 1 9 7 2 を含み、超音波オンチップ 1 9 0 0 にビアを有さず、超音波オンチップ 1 9 0 0 の下面にはんだバンプを有さないという点で超音波オンチップ 1 6 0 0 と異なる。インタポーザ 1 9 0 6 は、電氣的接続部分 1 9 3 8、ヒートシンク部分 1 9 4 0、ビア 1 9 3 6、及びインタポーザ 1 9 0 6 の下面におけるはんだバンプ 1 9 4 6 を含む。インタポーザ 1 9 0 6 は、インタポーザ 1 9 0 6 が電氣的接続部分 1 9 3 8 から内側に延びるレッジ 1 9 8 0 を更に含み、インタポーザ 1 9 0 6 の上面にボンドパッド 1 9 7 8 を含み、インタポーザ 1 9 0 6 の上面にはんだバンプを有さないという点でインタポーザ 1 6 0 6 と異なる。ビア 1 9 3 6 は、ボンドパッド 1 9 7 8 をはんだバンプ 1 9 4 6 に電氣的に接続する。

【 0 0 6 1 】

[0092] 図 2 0 では、インタポーザ 1 9 0 6 及び P C B 1 6 0 は一緒に結合される。インタポーザ 1 9 0 6 は、表面実装技術 (S M T) プロセスを使用して P C B 1 6 0 に接合し得る。特に、インタポーザ 1 9 0 6 の下面におけるはんだバンプ 1 9 4 6 は、P C B 1 6 0 の上面におけるはんだバンプ 1 6 2 にはんだ接合し得る。したがって、P C B 1 6 0 における回路及び / 又はトレースは、はんだバンプ 1 6 2 及び 1 9 4 6 並びにビア 1 9 3 6 を通してインタポーザ 1 9 0 6 の上面におけるボンドパッド 1 9 7 8 に電氣的に接続し得る。図 2 0 は、インタポーザ 1 9 0 6 と P C B 1 6 0 との間に堆積したアンダーフィル 2 6 4 を更に示す。アンダーフィル 2 6 4 は、インタポーザ 1 9 0 6 と P C B 1 6 0 との間のはんだボンドの機械的特性及び熱的特性の改善に役立ち得る。

【 0 0 6 2 】

[0093] 図 2 1 では、超音波オンチップ 1 9 0 0 及びインタポーザ 1 9 0 6 は一緒に結合される。超音波オンチップ 1 9 0 0 はレッジ 1 9 8 0 上に静止する。幾つかの実施形態では、超音波オンチップ 1 9 0 0 は、レッジ 1 9 8 0 上の接着剤に結合し得る。これは、超音波オンチップ 1 9 0 0 とインタポーザ 1 9 0 6 との間にはんだ接合がない場合、超音波デバイスの構造的整合性を保証し得る。超音波オンチップ 1 9 0 0 はまた、裏当て材料 1 6 0 4 に結合することもできる。幾つかの実施形態では、インタポーザ 1 9 0 6 が P C B 1 6 0 に結合される前、インタポーザ 1 9 0 6 を超音波オンチップ 1 9 0 0 に結合し得ることを理解されたい。

【 0 0 6 3 】

[0094] 図 2 2 では、超音波オンチップ 1 9 0 0 はインタポーザ 1 9 0 6 にワイヤ接合される。図 2 2 はワイヤボンド 2 2 7 4 及び封入 2 2 7 6 を含む。ワイヤボンド 2 2 7 4 は、超音波オンチップ 1 9 0 0 におけるボンドパッド 1 9 7 2 とインタポーザ 1 9 0 6 におけるボンドパッド 1 9 7 8 との間に延びる。したがって、超音波オンチップ 1 9 0 0 における回路及び / 又は相互接続は、ボンドパッド 1 9 7 2、ワイヤボンド 2 2 7 4、ボンドパッド 1 9 7 8、ビア 1 9 3 6、並びにはんだバンプ 1 9 4 6 及び 1 6 2 を通して P C B 1 6 0 内の回路及び / 又はトレースに電氣的に接続し得る。封入 2 2 7 6 はワイヤボンド 2 2 7 4 を封入し、ワイヤボンド 2 2 7 4 の保護及び絶縁を行うように機能し得る。示されるよりも多数のワイヤボンド 2 2 7 4 が存在可能なことを理解されたい。

【 0 0 6 4 】

[0095] 図 2 3 は、本明細書に記載される特定の実施形態によるインタポーザ 1 9 0 6 の一例の鳥瞰図を示す。特に、図 2 3 は 6 つのハイブリッドインタポーザ 1 9 0 6 を示し、各ハイブリッドインタポーザは、電氣的接続部分 1 9 3 8、ヒートシンク部分 1 9 4 0 (例えば、窒化アルミニウム、酸化アルミニウム、ベリリウム、及び / 又は低温同時焼成セラミック (L T C C))、及び電氣的接続部分 1 9 3 8 から内側に延びるレッジ 1 9 8

0を含む。超音波オンチップ1900をインタポーザ1906に結合するために、超音波オンチップ1900は、図23において見えるインタポーザ1906の上面に下降し得る。

【0065】

[0096] 図24～図28は、本明細書に記載される特定の実施形態による別の例の超音波デバイスの断面図を示す。図24は、超音波オンチップ1900、裏当て材料1604、ヒートシンク2482、インタポーザ2406、ライナー2484、及びPCB160を示す。超音波オンチップ1900は、図19の向きから垂直方向において反転されて示されている。裏当て材料1604は超音波オンチップ1900に結合され（例えば、図24において見えない接着剤を通して）、ヒートシンク2482は裏当て材料1604に結合される（例えば、図24において見えない接着剤を通して）。ヒートシンク2482は、窒化アルミニウム、酸化アルミニウム、ベリリウム、及び/又は低温同時焼成セラミック(LTCC)等のセラミック材料を含み得る。インタポーザ2406は、ビア2436及びボンドパッド2478を含む。ビア2436はボンドパッド2478に電氣的に接続される。インタポーザ2406は有機材料、ガラス材料、又はシリコン材料で作られ得る。ライナー2484はボンドパッド2478を保護し得る。ライナー2484は、残留物なしの取り外し可能なライナーであり得、例えば、ポリイミドテープ、フィルム、又はシートを含み得る。幾つかの実施形態では、ライナー2484は静電放電散逸性であり得る。インタポーザ2406は、図24では2つの接続されていない部分として現れるが、図24では見えないインタポーザ2406の他の部分はこれらの2つの部分を一緒に接続し得る。幾つかの実施形態では、インタポーザ2406は額縁に類似し得る。

10

20

【0066】

[0097] 図25では、超音波オンチップ1900はインタポーザ2406に結合される。超音波オンチップ1900は、ボンドパッド1972を含む超音波オンチップ1900の面がライナー2484に面するようにインタポーザ2406に挿入される。超音波オンチップ1900は、接着剤2488を用いてインタポーザ2406に接着される。ライナー2486は、ライナー2484によりまだ覆われていない超音波超音波オンチップ1900及びインタポーザ2406の面を覆って配置される。

【0067】

[0098] 図26では、超音波オンチップ1900はインタポーザ2406にワイヤ接合される。PCB160を除く図26における全ての要素は、図25の向きから垂直において反転されて示されている。図26はワイヤボンド2674及び封入2676を含む。ライナー2484は除去されている。ワイヤボンド2674は、超音波オンチップ1900におけるボンドパッド1972とインタポーザ2406におけるボンドパッド2478との間に延びる。封入2676はワイヤボンド2674を封入し、ワイヤボンド2674の保護及び絶縁を行うように機能し得る。示されるよりも多数のワイヤボンド2674が存在し得ることを理解されたい。

30

【0068】

[0099] 図27では、ライナー186は除去されている。はんだバンプ2746は、はんだバンプ2746がビア2436に電氣的に接続されるようにインタポーザ2406に配置されている。したがって、ビア2436はボンドパッド2478をはんだバンプ2746に電氣的に接続する。

40

【0069】

[00100] 図28では、インタポーザ2406はPCB160に結合される。インタポーザ2406は、表面実装技術(SMT)プロセスを使用してPCB160に接合し得る。特に、インタポーザ2406の下面におけるはんだバンプ2746は、PCB160の上面におけるはんだバンプ162にはんだ接合し得る。したがって、PCB160における回路及び/又はトレースは、はんだバンプ162及び146、ビア2436、ボンドパッド2478、ワイヤボンド2674、並びにボンドパッド1972を通して超音波オンチップ1900における回路及び/又は相互接続に電氣的に接続し得る。図28は、イン

50

タポーザ 2406 と PCB 160 との間に堆積したアンダーフィル 264 を更に示す。アンダーフィル 264 は、インタポーザ 2406 と PCB 160 との間のはんだボンドの機械的特性及び熱的特性の改善に役立ち得る。

【0070】

[00101] 図 29 は、本明細書に記載される特定の実施形態による一例の超音波オンチップ 2900 を示す。超音波オンチップ 2900 は、相補型金属酸化膜半導体 (CMOS) 基板等の集積回路基板 2903 に接合された超音波トランスデューサ基板 2902 を含む。超音波トランスデューサ基板 2902 は、複数のキャピティ 2914、第 1 のシリコンデバイス層 2918、第 2 のシリコンデバイス層 2912、酸化シリコン層 2920、パッシベーション層 2908、酸化シリコン部分 2916、及びメタライゼーション 2910 を含む。キャピティ 2914 は、第 1 のシリコンデバイス層 2918 と第 2 のシリコンデバイス層 2912 との間に形成される。酸化シリコン層 2920 (例えば、シリコンの熱酸化により形成される酸化シリコン等の熱酸化シリコン) は、キャピティ 2914 が形成された状態で第 1 のシリコンデバイス層 2918 と第 2 のシリコンデバイス層 2912 との間に形成される。キャピティ 2914 は、酸化シリコンを含む 2 つの基板を一緒に接合することにより形成し得る。酸化シリコン部分 2916 は、接合前、他方の基板にあった酸化シリコン層 2920 に接合された一方の基板上の酸化シリコン層を表し得る。この非限定的な例では、第 1 のシリコンデバイス層 2918 は下部電極として構成し得、第 2 のシリコンデバイス層 2912 はメンブレンとして構成し得る。したがって、第 1 のシリコンデバイス層 2918、第 2 のシリコンデバイス層 2912、及びキャピティ 2914 の組合せは、超音波トランスデューサ (例えば、容量性微細加工超音波トランスデューサ (CMUT)) を形成し得、そのうちの 6 つがこの非限定的な断面図に示されている。下部電極又はメンブレンとしての動作を促進するために、第 1 のシリコンデバイス層 2918 及び第 2 のシリコンデバイス層 2912 の一方又は両方は、導体として機能するようにドーピングし得、幾つかの場合、高ドーピング (例えば、 10^{15} ドーパント / cm^3 を超えるドーピング濃度又はそれを超えるドーピング濃度を有する) し得る。パッシベーション層 2908 は、第 1 のシリコンデバイス層 2918 をパッシベートする。メタライゼーション 2910 は、外部電気接点を超音波トランスデューサに提供する。超音波オンチップの上面 2944 は、撮像のために超音波エネルギーを超音波トランスデューサから送る面を表す。したがって、上面 2944 は、超音波オンチップ 2900 が一部である超音波デバイスのセンサ面を表す。

【0071】

[00102] 集積回路基板 2903 は、メタライゼーション 2942、絶縁層 2922、バルクシリコン層 2930、シリコン貫通ビア (TSV) 2928、及びはんだバンプ 2932 を含む。(本明細書に記載されるはんだバンプはめっきされ、次に、アニーリングされて、ハーフドーム基板を形成し得る)。メタライゼーション 2942 は、アルミニウム、銅、又は任意の他の適したメタライゼーション材料で形成し得、集積回路基板 2903 に形成される集積回路の少なくとも一部を表し得る。例えば、メタライゼーション 2942 は、ルーティング層として機能し得、1 つ若しくは複数の電極を形成するようにパターンニングし得、又は他の機能に利用し得る。実際には、集積回路基板 2903 は 2 つ以上のメタライゼーション層を含み得るが、簡潔にするために、1 つのみのメタライゼーション 2942 が示されている。

【0072】

[00103] TSV 2928 は、バルクシリコン層 2930 を貫通するビアである。TSV 2928 は、集積回路基板 2903 に含まれる 1 つ又は複数の集積回路と、超音波オンチップ 2900 の下面 2948 (すなわち、上面 2944 の逆の表面) にあり、外部電気接点であり得るはんだバンプ 2932 との間で電気信号を伝送し得る。TSV 2928 は、例えば、銅、ドーピングポリシリコン、又はタングステンから形成し得る。(TSV 2928 と集積回路基板 2903 における集積回路との間の電気接続は図 29 に示されていない)。幾つかの実施形態では、TSV 2928 及びはんだバンプ 2932 はなくてもよい。

【 0 0 7 3 】

[00104] 超音波オンチップ 2 9 0 0 は、接合構造 2 9 2 6 及び接合構造 2 9 2 6 を形成する準備として形成されるパッシベーション層 2 9 2 4 を更に含む。接合構造 2 9 2 6 は、超音波トランスデューサ基板 2 9 0 2 を集積回路基板 2 9 0 3 に電氣的に接続する。したがって、電気信号は、集積回路基板 2 9 0 3 から接合構造 2 9 2 6 を通り超音波トランスデューサ基板 2 9 0 2 まで送信し得、この逆も同様である。

【 0 0 7 4 】

[00105] 本明細書に記載される特定の実施形態により、超音波オンチップ 2 9 0 0 の高さ 2 9 0 1 が低減される場合、これは、パルクシリコン層 2 9 3 0 の高さを低減することにより達成し得ることを理解されたい。

10

【 0 0 7 5 】

[00106] C M O S ウェーハを有する C M U T の製作及び集積に関する追加の情報は、例えば、2 0 1 5 年 6 月 3 0 日付けで認められ（本願の譲受人に譲渡され）た「MICROFABRICATED ULTRASONIC TRANSDUCERS AND RELATED APPARATUS AND METHODS」と題する米国特許第 9 , 0 6 7 , 7 7 9 号に見出し得る。しかしながら、図 2 9 に示される実施形態が、超音波オンチップ 2 9 0 0 に可能な構成の単なる 1 つを表すことを理解されたい。限定ではなく、トランスデューサ及び集積回路が同じ基板に形成されるサイドバイサイド配置並びに圧電性微細加工超音波トランスデューサ（P M U T）から形成されるアレイ、又は他の適したタイプの超音波トランスデューサを含め、他の構成も可能である。更に他の実施形態では、超音波オンチップデバイス 2 9 0 0 は、それ自体で超音波トランスデューサアレイを含み得（すなわち、超音波トランスデューサチップ）、集積回路は異なる基板に配置され、又は一緒に回路基板に配置される。

20

【 0 0 7 6 】

[00107] 図 3 0 は、本明細書に記載される特定の実施形態による超音波オンチップをパッケージする一例のプロセス 3 0 0 0 を示す。プロセス 3 0 0 0 の更なる説明は、図 1 ~ 図 7 及び図 1 6 ~ 図 1 8 を参照して見出し得る。

【 0 0 7 7 】

[00108] 動作 3 0 0 2 において、超音波オンチップは厚さ低減される。特に、超音波オンチップ 1 0 0 の高さが、製作後、パッケージに先立って低減される（例えば、研磨又はエッチングを使用して）。そのような実施形態では、超音波オンチップの高さは、約 7 6 0 μm ~ 8 0 0 μm に等しい値又はそれらの間の値から約 2 0 0 μm ~ 3 0 0 μm に等しい値又はそれらの間の値に低減し得る。超音波オンチップの薄化は、使用中、超音波の長波長成分を超音波オンチップから強制的に出すのに役立つ得、したがって、超音波オンチップに戻る疑似音響反射及び干渉を低減する。幾つかの実施形態では、動作 3 0 0 2 はなくてもよく、超音波オンチップの厚さは低減されない。幾つかの実施形態では、超音波オンチップは、裏当て材料に結合されていてもよい。裏当て材料 1 6 0 4 の厚さは約 4 0 0 μm ~ 6 0 0 μm に等しい値又はそれらの間の値であり得、タングステンを含むエポキシを含み得、超音波オンチップ又はインタポーザにスクリーンプリントし得る（後述するように）。プロセス 3 0 0 0 は動作 3 0 0 2 から動作 3 0 0 4 に進む。

30

【 0 0 7 8 】

[00109] 動作 3 0 0 4 において、インタポーザは、インタポーザ内のビアが P C B に電氣的に接続されるようにプリント回路基板に結合される。例えば、インタポーザ内のビアに電氣的に接続されたインタポーザ上のはんだバンプを P C B 上のはんだバンプに接合し得る。幾つかの実施形態では、インタポーザは、窒化アルミニウム、酸化アルミニウム、ベリリウム、及び / 又は低温同時焼成セラミック（L T C C）等のセラミック材料を含むヒートシンク部分を含み、ビアはヒートシンク部分を貫通する。幾つかの実施形態では、インタポーザはヒートシンク部分及び電氣的接続部分の両方を含み、電氣的接続部分は有機材料、ガラス材料、又はシリコン材料を含み、ビアは電氣的接続部分を貫通する。裏当て材料を含む実施形態では、裏当て材料は超音波オンチップとインタポーザとの間に配置し得る。プロセス 3 0 0 0 は動作 3 0 0 4 から動作 3 0 0 6 に進む。

40

50

【 0 0 7 9 】

[00110] 動作 3 0 0 6 において、超音波オンチップは、超音波オンチップ内の T S V がインタポーザ内のピアに電氣的に接続されるようにインタポーザに結合される。例えば、超音波オンチップ内の T S V に電氣的に接続された超音波オンチップ上のはんだバンプは、インタポーザ内のピアに電氣的に接続されたインタポーザ上のはんだバンプに接合し得る。

【 0 0 8 0 】

[00111] 超音波オンチップデバイスにおける T S V は以下の理由で有用であり得る。

【 0 0 8 1 】

[00112] 1 . 長い電気路を必要とし得る、超音波オンチップを外部環境に電氣的に接続する他の相互接続と比較して、T S V はより低い寄生インダクタンス及び抵抗を呈し得、より高い電力効率及びより低い加熱の超音波デバイスに繋がる。

【 0 0 8 2 】

[00113] 2 . T S V の使用により、超音波オンチップをインタポーザに結合する表面実装技術 (S M T) プロセスの使用を促進し得る。インタポーザのはんだバンプの大半又は全てを超音波オンチップのはんだバンプに一度にはんだ接合することが可能であり得、1 つの機械を使用して、複数の超音波オンチップを複数のインタポーザに一度にはんだ接合することが可能であり得る。換言すれば、T S V の使用は、高容量の超音波オンチップのパッケージにより適し得る高スループットパッケージプロセスを促進し得る。

【 0 0 8 3 】

[00114] 3 . 超音波撮像中、超音波オンチップの上面は被験者に押しつけられ得る。(撮像中、音響レンズ等の 1 つ又は複数の構造が超音波オンチップの上面と被験者との間に配置され得ることに留意されたい)。T S V は超音波オンチップの上面近傍に配置されず、したがって、この圧力に起因して破損を受ける程度をより低くし得る。

【 0 0 8 4 】

[00115] 4 . 超音波オンチップに電氣的に接続する他の相互接続構造は、超音波オンチップの上面から側方に延び得る。したがって、パッケージされた超音波オンチップの上面のサイズは、この側方延長に起因して超音波オンチップ自体の上面よりも大きくなり得る。上述したように、T S V は超音波オンチップの上面近傍に配置されず、したがって、超音波オンチップの上面のサイズにはあまり寄与しない。相互接続を有するパッケージされた超音波オンチップの上面のサイズ増大の回避は、超音波デバイスの全体サイズの低減に役立ち得、超音波パッチ等の超音波デバイスのフォームファクタを可能にし得る。さらに、相互接続を有するパッケージされた超音波オンチップの上面のサイズ増大の回避は、例えば、撮像中、パッケージされた超音波オンチップの上面が被験者の肋骨間に嵌まるのに役立ち得る。これは特に、心臓撮像に有用であり得る。さらに、相互接続を有するパッケージされた超音波オンチップの上面のサイズ増大の回避は、パッケージされた超音波オンチップの上面に堆積する音響レンズ材料量の低減に役立ち得る。特に、音響レンズ材料の厚さの低減は、超音波デバイスにより生成される圧力波の減衰の低減に役立ち得る。

【 0 0 8 5 】

[00116] 幾つかの実施形態では、動作 3 0 0 6 は動作 3 0 0 4 に先だって実行し得る。換言すれば、インタポーザは、P C B に結合される前、超音波オンチップに結合し得る。幾つかの実施形態では、動作 3 0 0 4 はなくてもよく、そのような実施形態では、インタポーザは別のタイプのデバイスに結合し得、又は別のデバイスに結合されない。

【 0 0 8 6 】

[00117] 図 3 1 は、本明細書に記載される特定の実施形態による超音波オンチップをパッケージする別の例のプロセス 3 1 0 0 を示す。プロセス 3 1 0 0 の更なる説明は、図 8 ~ 図 1 1、図 1 9 ~ 図 2 2、及び図 2 4 ~ 図 2 8 を参照して見出し得る。

【 0 0 8 7 】

[00118] 動作 3 1 0 2 において、超音波オンチップは厚さ低減される。動作 3 1 0 2 の更なる説明は動作 3 0 0 2 を参照して見出し得る。上述したように、幾つかの実施形態

10

20

30

40

50

では、動作 3 1 0 2 はなくてもよい。プロセス 3 1 0 0 は動作 3 1 0 2 から動作 3 1 0 4 に進む。

【 0 0 8 8 】

[00119] 動作 3 1 0 4 において、インタポーザは、インタポーザ内のビアが P C B に電氣的に接続されるようにプリント回路基板に結合される。動作 3 1 0 4 の更なる説明は動作 3 0 0 4 を参照して見出し得る。プロセス 3 1 0 0 は動作 3 1 0 4 から動作 3 1 0 6 に進む。

【 0 0 8 9 】

[00120] 動作 3 1 0 6 において、超音波オンチップはインタポーザに結合される。例えば、超音波オンチップは接着剤を通してインタポーザに結合し得る。プロセス 3 1 0 0 は動作 3 1 0 6 から動作 3 1 0 8 に進む。

【 0 0 9 0 】

[00121] 幾つかの実施形態では、動作 3 1 0 6 は動作 3 1 0 4 に先立って実行し得る。換言すれば、インタポーザは、P C B に結合される前、超音波オンチップに結合し得る。幾つかの実施形態では、動作 3 1 0 4 はなくてもよく、そのような実施形態では、インタポーザは別のタイプのデバイスに結合し得、又は別のデバイスに結合されない。

【 0 0 9 1 】

[00122] 動作 3 1 0 8 において、超音波オンチップはインタポーザにワイヤ接合される。例えば、ワイヤボンドは、超音波オンチップ上のボンドパッドからインタポーザ上のボンドパッドに延び得る。ワイヤボンドが超音波オンチップからインタポーザに延びる場合、ワイヤボンドは、超音波オンチップから P C B まで延びるワイヤボンドよりも短い長さであり得る。ワイヤボンドが短いほど、パッケージされた超音波オンチップの上面は小さくなり得、超音波デバイスの全体サイズの低減に役立ち得、撮像中、被験者の肋骨間にパッケージされた超音波オンチップの上面を嵌めるのに役立ち得、パッケージされた超音波オンチップの上面に堆積する音響レンズ材料量の低減に役立ち得る。

【 0 0 9 2 】

[00123] 図 3 2 は、本明細書に記載される特定の実施形態による超音波オンチップをパッケージする別の例のプロセス 3 1 0 0 を示す。プロセス 3 2 0 0 の更なる説明は図 1 2 ~ 図 1 5 を参照して見出し得る。

【 0 0 9 3 】

[00124] 動作 3 2 0 2 において、超音波オンチップは厚さ低減される。動作 3 2 0 2 の更なる説明は動作 3 0 0 2 を参照して見出し得る。プロセス 3 2 0 0 は動作 3 2 0 2 から動作 3 2 0 4 に進む。

【 0 0 9 4 】

[00125] 動作 3 2 0 4 において、ヒートシンクはプリント回路基板 (P C B) に結合される。例えば、ヒートシンクは、表面実装技術によりプリント回路基板に結合し得る。プロセス 3 2 0 0 は動作 3 2 0 4 から動作 3 2 0 6 に進む。

【 0 0 9 5 】

[00126] 動作 3 2 0 6 において、超音波オンチップはヒートシンクに結合される。例えば、超音波オンチップは、接着剤又は表面実装技術によりヒートシンクに結合し得る。ヒートシンクは、窒化アルミニウム、酸化アルミニウム、ベリリウム、及び / 又は低温同時焼成セラミック (L T C C) 等のセラミック材料を含み得る。プロセス 3 2 0 0 は動作 3 2 0 6 から動作 3 2 0 8 に進む。

【 0 0 9 6 】

[00127] 幾つかの実施形態では、動作 3 2 0 6 は動作 3 2 0 4 に先立って実行し得る。換言すれば、ヒートシンクは、P C B に結合される前、超音波オンチップに結合し得る。幾つかの実施形態では、動作 3 2 0 4 はなくてもよく、ヒートシンクは別のタイプのデバイスに結合し得、又は別のデバイスに結合されない。

【 0 0 9 7 】

[00128] 動作 3 2 0 8 において、超音波オンチップは P C B にワイヤ接続される。例

10

20

30

40

50

えば、ワイヤボンドは、超音波オンチップ上のボンドパッドからPCB上のボンドパッドに延び得る。ワイヤボンドが超音波オンチップからPCBに延びる場合、ヒートシンクは、プロセス3000及び3100を参照して説明したインタポーザ等の他のインタポーザのようにはビアを含まなくてよい。

【0098】

[00129] 上記説明は、超音波オンチップに使用し得るパッケージ方式を説明したが、パッケージ方式が他のタイプのダイにも同様に使用可能なことを理解されたい。例えば、本明細書に記載される任意のインタポーザは、他のタイプのダイと組み合わせで使用し得る。

【0099】

[00130] 本開示の種々の態様は、単独で、組み合わせで、又は上述した実施形態において特に考察されていない多種多様な構成で使用し得、したがって、用途は、上記説明に記載され、又は図面に示される構成要素の詳細及び構成に限定されない。例えば、一実施形態に記載された態様は、他の実施形態に記載された態様と任意の様式で組合せ得る。

【0100】

[00131] 不定冠詞「a」及び「an」は、本明細書及び特許請求の範囲で使用される場合、逆のことが明記される場合を除き、「少なくとも1つ」を意味するものと理解されたい。

【0101】

[00132] 句「及び/又は」は、本明細書及び特許請求の範囲で使用される場合、そうして等位接続される要素の「何れか又は両方」、すなわち、結合的に存在することもあれば、分離して存在することもある要素を意味するものと理解されたい。「及び/又は」を用いて列記される複数の要素は、同一様式、すなわち、そのように等位接続される要素の「1つ又は複数」として解釈されるべきである。「及び/又は」節により特に識別される要素以外の他の要素が、任意選択的に、特に識別される要素に関係するか、それとも無関係であるかに関係なく、存在し得る。したがって、非限定的な例として、「A及び/又はB」への参照は、「含む」等のオープンエンド型の語と併用される場合、一実施形態では、Aのみ（任意選択的にB以外の要素を含む）；別の実施形態では、Bのみ（任意選択的にA以外の要素を含む）；更に別の実施形態では、A及びBの両方（任意選択的に他の要素を含む）等を指すことができる。

【0102】

[00133] 本明細書及び特許請求の範囲において使用される場合、1つ又は複数の要素の列記を参照する句「少なくとも1つ」は、要素の列記における要素の何れか1つ又は複数から選択される少なくとも1つの要素を意味するが、必ずしも、要素の列記内で特に列記されるありとあらゆる要素の少なくとも1つを含むわけではなく、要素の列記における要素の任意の組合せを除外しないと理解されたい。この定義はまた、特に識別される要素に関連するか、それとも無関係であるかに関係なく、句「少なくとも1つ」が指す要素の列記内で特に識別される要素以外の要素が任意選択的に存在し得ることも可能とする。したがって、非限定的な例として、「A及びBの少なくとも1つ」（又は、同義で「A又はBの少なくとも1つ」、又は同義で「A及び/又はBの少なくとも1つ」）は、一実施形態では、少なくとも1つ、任意選択的に2つ以上のAを含み、Bは存在しない（及び任意選択的にB以外の要素を含む）こと；別の実施形態では、少なくとも1つ、任意選択的に2つ以上のBを含み、Aは存在しない（及び任意選択的にA以外の要素を含む）こと；更に別の実施形態では、少なくとも1つ、任意選択的に2つ以上のA及び少なくとも1つ、任意選択的に2つ以上のBを含む（及び任意選択的に他の要素を含む）こと等を指すことができる。

【0103】

[00134] クレーム要素を修飾するための特許請求の範囲における「第1の」、「第2の」、「第3の」等の序数詞の使用はそれ自体で、あるクレーム要素の別のクレーム要素へのいかなる優先、優位、若しくは順序、又は方法の動作が実行される時間順も含意せず

10

20

30

40

50

、単に、クレーム要素を区別するために、特定の名称を有するあるクレーム要素を同じ名称（序数詞の使用を除く）を有する別の要素から区別するためのラベルとして使用される。

【0104】

[00135] 本明細書で使用される場合、2つの終止点間の数値への参照は、数値が終止点の何れかをとることができる状況を包含すると理解されたい。例えば、特性がAとBとの間の値又は約Aと約Bとの間の値を有するとの記載は、別段のことが示される場合を除き、示された範囲が終止点A及びBを包含することを意味すると理解されたい。

【0105】

[00136] 「概ね」及び「約」という用語は、幾つかの実施形態では標的値の±20%以内、幾つかの実施形態では標的値の±10%以内、幾つかの実施形態では標的値の±5%以内、さらには幾つかの実施形態では標的値の±2%以内を意味するのに使用し得る。「概ね」及び「約」という用語は標的値を含み得る。

10

【0106】

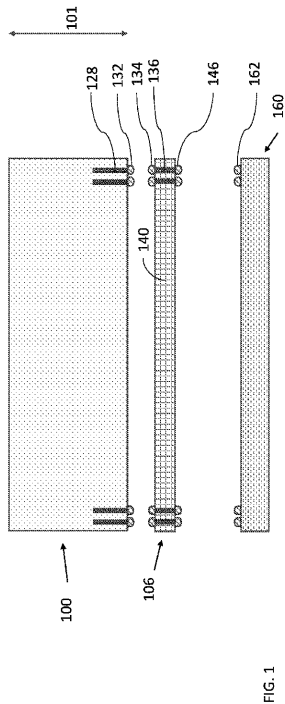
[00137] また、本明細書において使用される表現及び用語は、説明を目的としたものであり、限定として見なされるべきではない。本明細書における「含む (including)」、「含む (comprising)」、又は「有する」、「含む (containing)」、「関わる (involving)」、及びそれらの変形の使用は、その後列記される項目、それらの均等物、及び追加の項目の包含を意味する。

【0107】

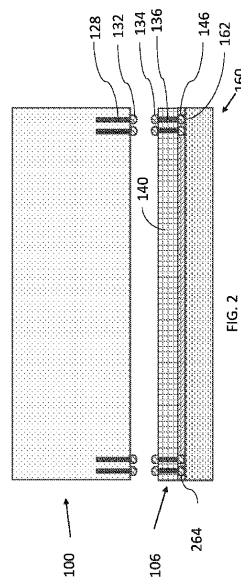
[00138] 少なくとも1つの実施形態の幾つかの態様を上述したが、種々の改変、変更、及び改善を当業者が容易に思い付くことを理解されたい。そのような改変、変更、及び改善は本開示の目的であることが意図される。したがって、上記説明及び図面は単なる例である。

20

【図1】



【図2】



【 図 3 】

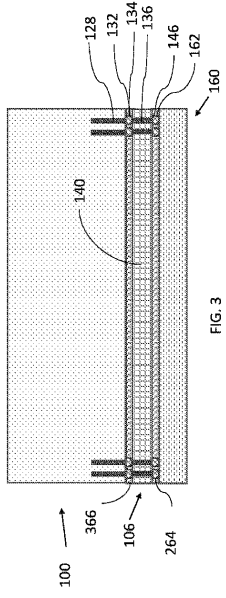


FIG. 3

【 図 4 】

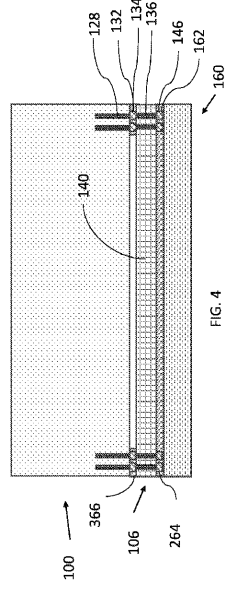


FIG. 4

【 図 5 】

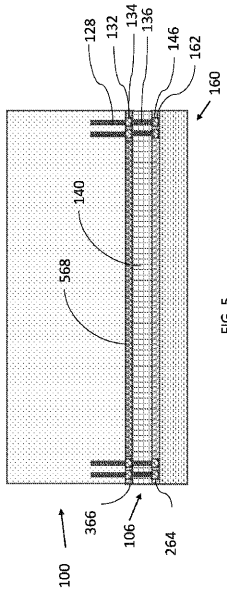


FIG. 5

【 図 6 】

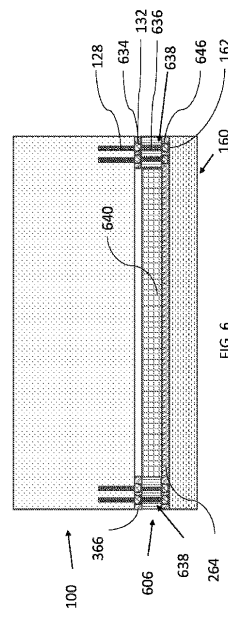


FIG. 6

【 図 7 】

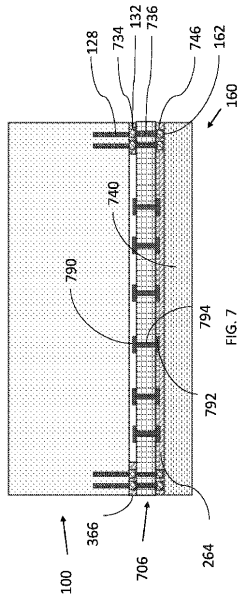


FIG. 7

【 図 8 】

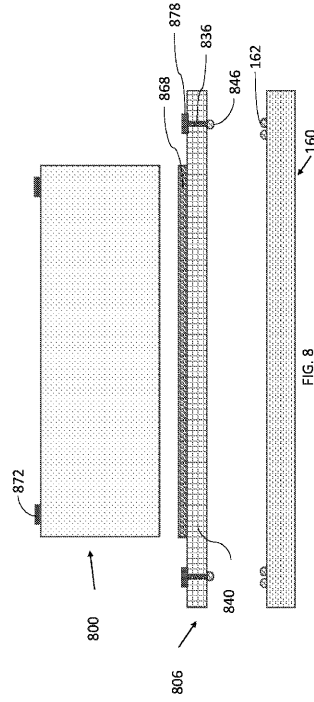


FIG. 8

【 図 9 】

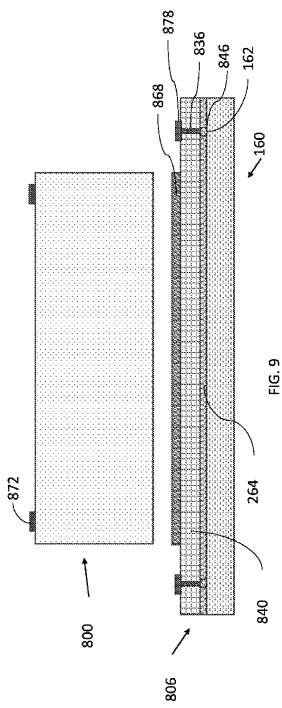


FIG. 9

【 図 10 】

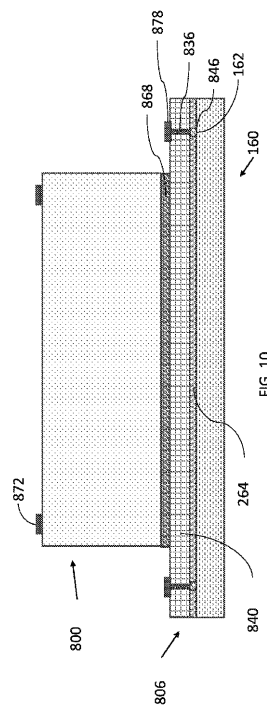


FIG. 10

【 図 1 1 】

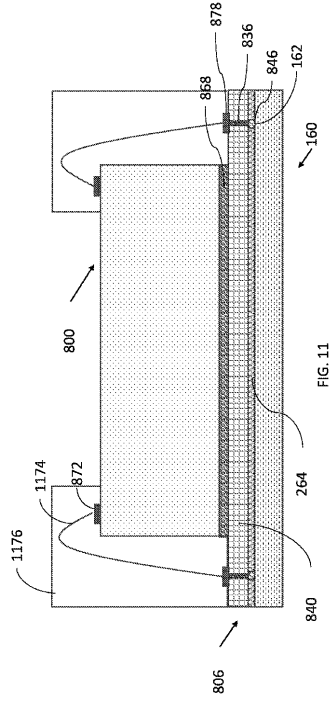


FIG. 11

【 図 1 2 】

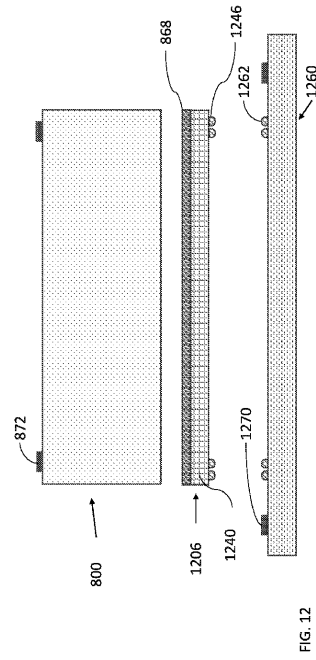


FIG. 12

【 図 1 3 】

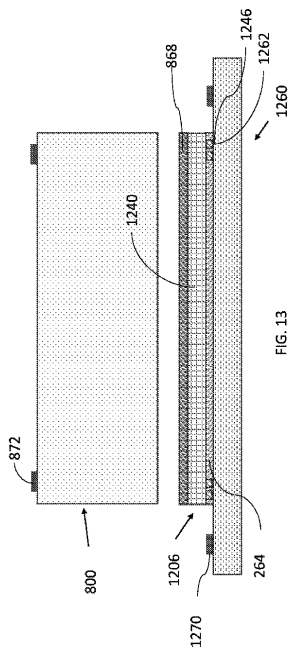


FIG. 13

【 図 1 4 】

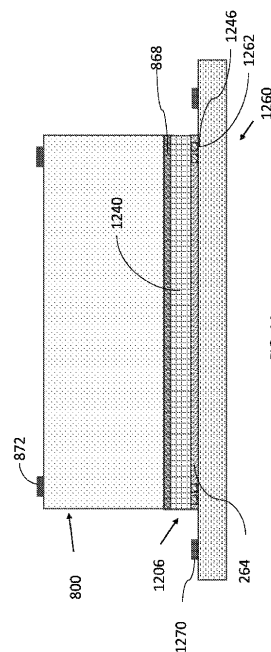


FIG. 14

【 15 】

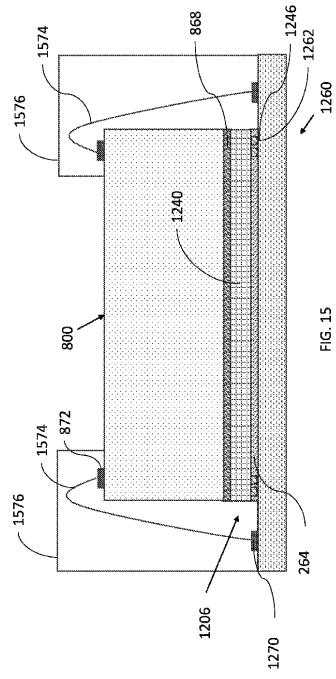


FIG. 15

【 16 】

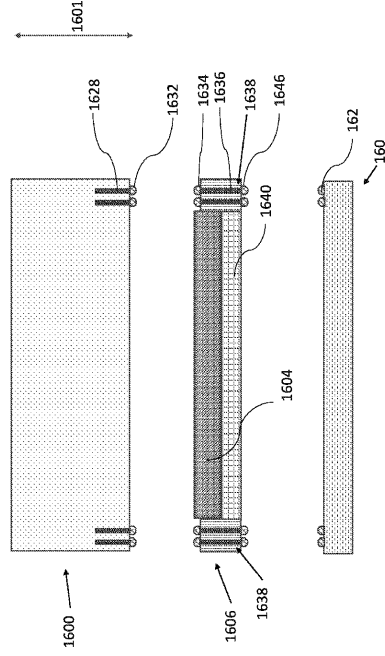


FIG. 16

【 17 】

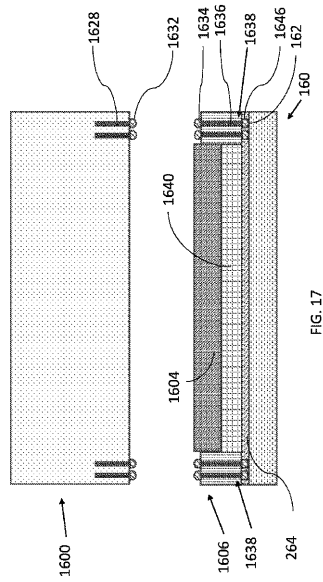


FIG. 17

【 18 】

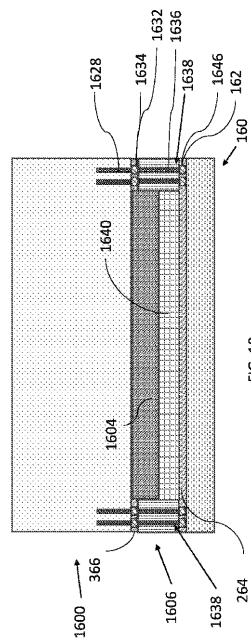


FIG. 18

【 図 19 】

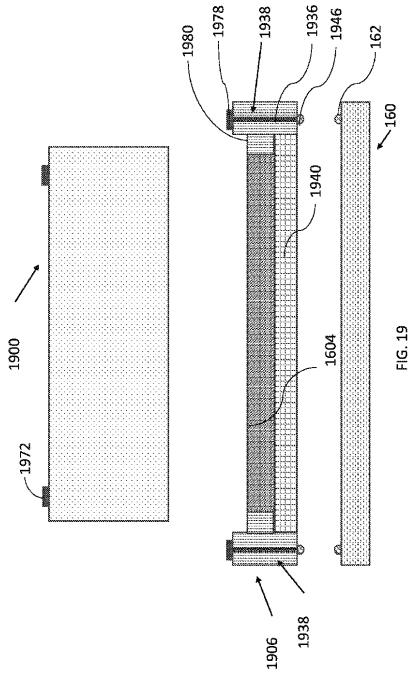


FIG. 19

【 図 20 】

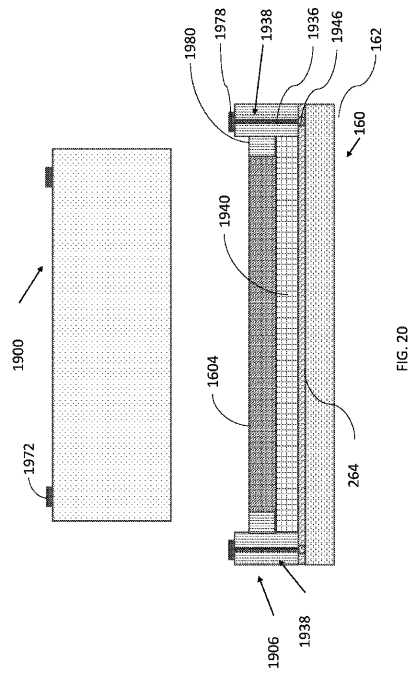


FIG. 20

【 図 21 】

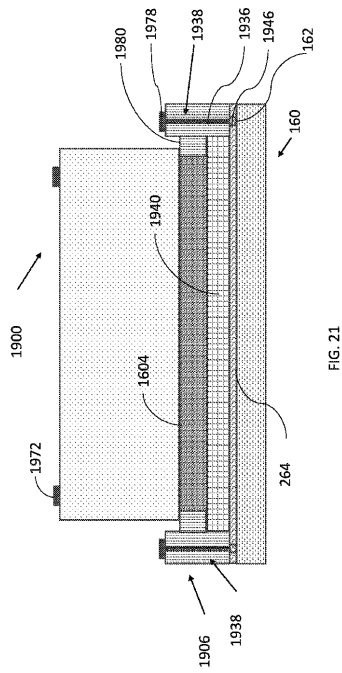


FIG. 21

【 図 22 】

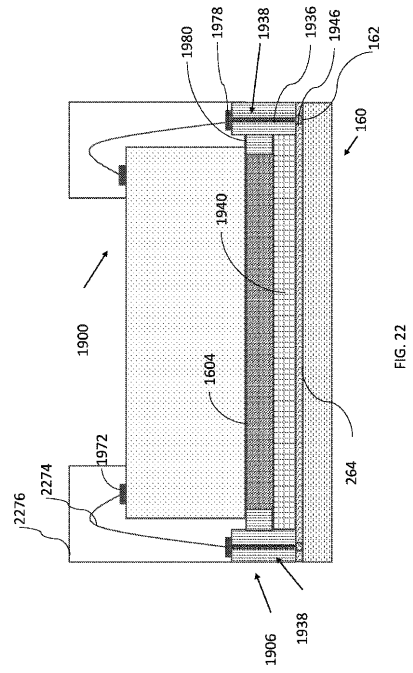


FIG. 22

【 2 3 】

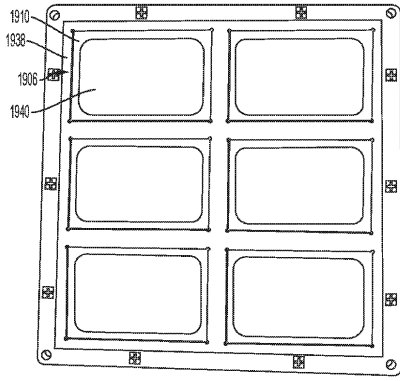


FIG. 23

【 2 4 】

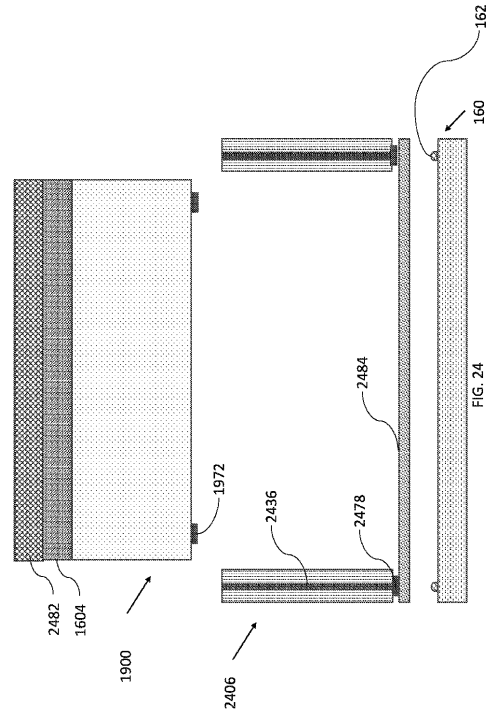


FIG. 24

【 2 5 】

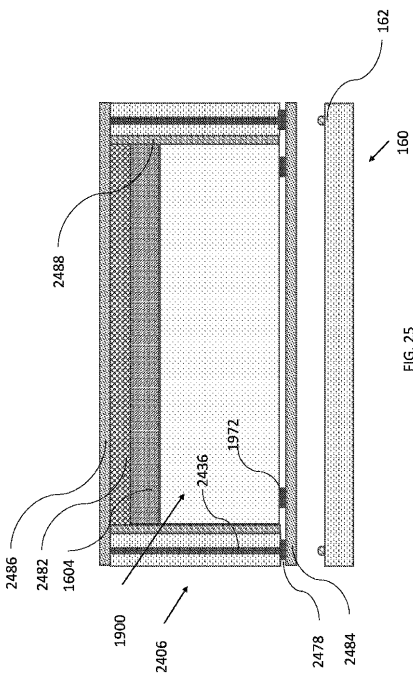


FIG. 25

【 2 6 】

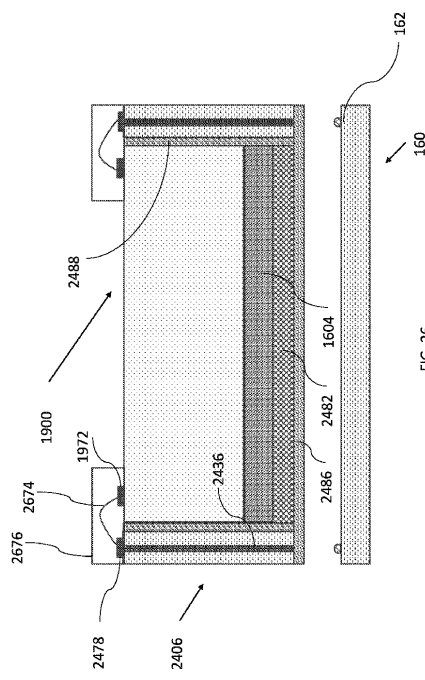


FIG. 26

【 図 2 7 】

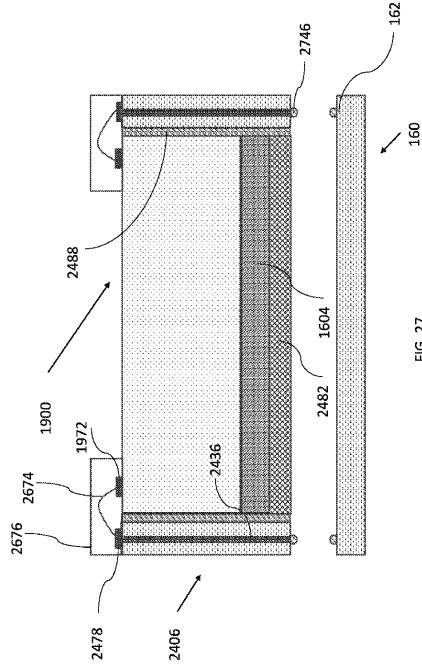


FIG. 27

【 図 2 8 】

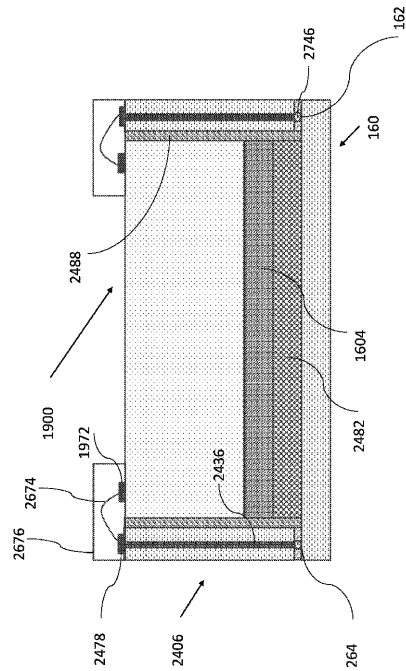


FIG. 28

【 図 2 9 】

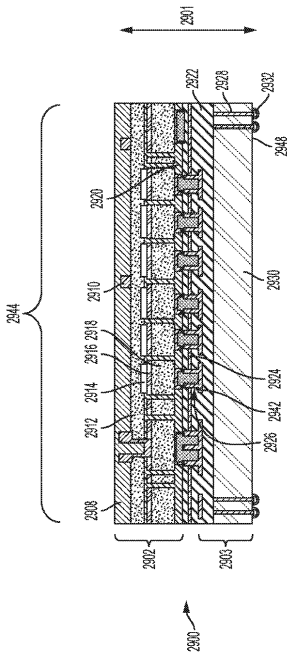
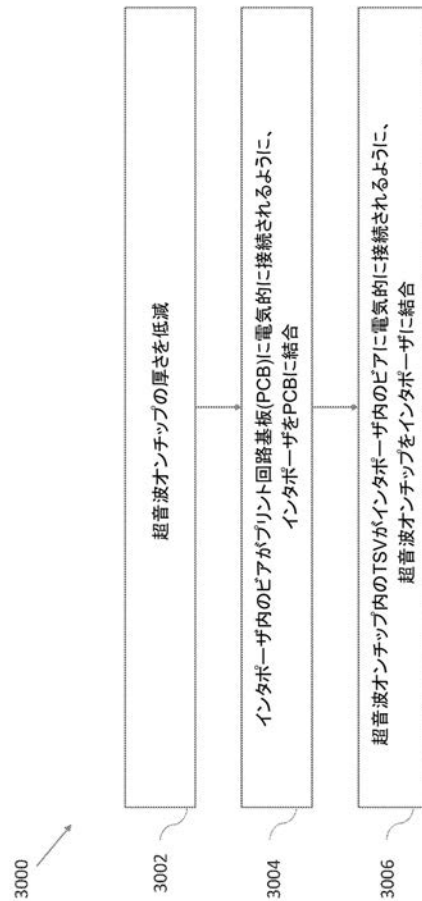
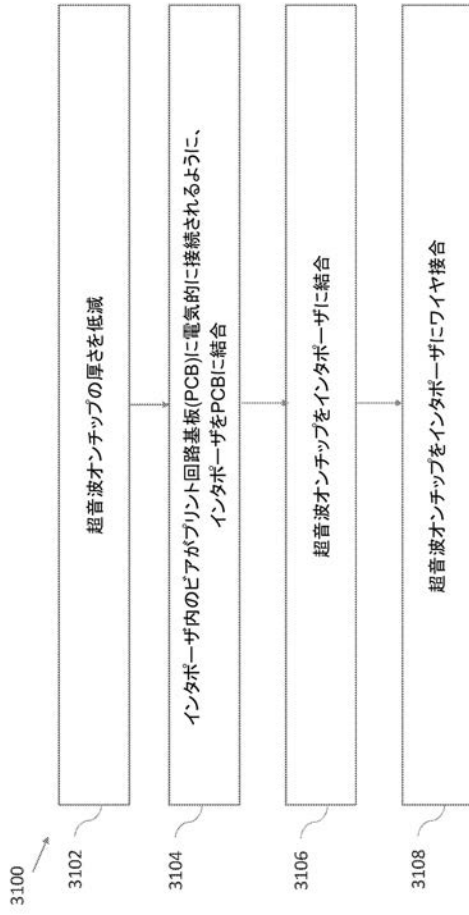


FIG. 29

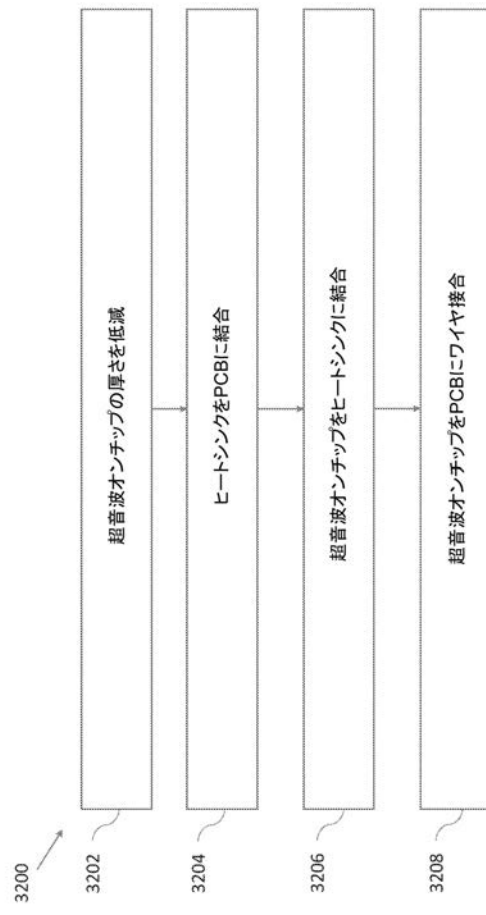
【 図 3 0 】



【図 3 1】



【図 3 2】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2019/015518
A. CLASSIFICATION OF SUBJECT MATTER IPC(8) - A61B 8/00; H01L 21/48; H01L 21/768; H01L 31/08 (2019.01) CPC - A61B 8/4477; A61B 8/4444; H01L 21/486; H01L 21/76885; H01L 31/085 (2019.02)		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) See Search History document		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched USPC - 257/737; 257/777; 438/50; 438/107 (keyword delimited)		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) See Search History document		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2012/0133054 A1 (TKACZYK et al) 31 May 2012 (31.05.2012) entire document	1, 2, 6, 7, 11-16, 20, 21, 23, 24
---		-----
Y		3-5, 8-10, 17-19, 22
Y	US 2014/0044388 A1 (SU et al) 13 February 2014 (13.02.2014) entire document	3-5, 9, 17-19
Y	US 2017/0360405 A1 (BUTTERFLY NETWORK INC) 21 December 2017 (21.12.2017) entire document	8, 22
Y	US 2011/0316147 A1 (SHIH et al) 29 December 2011 (29.12.2011) entire document	10
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 22 March 2019		Date of mailing of the international search report 12 APR 2019
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US, Commissioner for Patents P.O. Box 1450, Alexandria, VA 22313-1450 Facsimile No. 571-273-8300		Authorized officer Blaine R. Copenheaver PCT Helpdesk: 571-272-4300 PCT OBP: 571-272-7774

フロントページの続き

(81)指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

(72)発明者 ファイフ, キース, ジー.

アメリカ合衆国, カリフォルニア州 94306, パロ アルト, マタデロ アベニュー 635

(72)発明者 リュウ, ジアンウェイ

アメリカ合衆国, カリフォルニア州 94539, フリーモント, カント プレイス 40932

(72)発明者 ベッツ, アンドリュー

アメリカ合衆国, コネチカット州 06437, ギルフォード, ロック レーン 23

Fターム(参考) 4C601 EE16 GB01 GB41

5D019 EE02 FF04