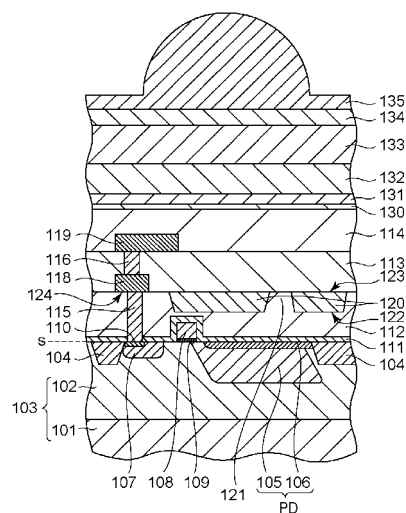




【特許請求の範囲】

【請求項 1】

それぞれが光電変換素子を含む複数の焦点検出用の画素と、前記光電変換素子で生じた信号を読み出すための複数の配線層とを有する光電変換装置において、

前記複数の配線層の最下層の配線層の下面に比べて、前記光電変換素子の受光面を含み前記受光面に平行な面に近接した下面を有し、前記光電変換素子の一部の上を覆う遮光膜を含む光電変換装置。

【請求項 2】

前記遮光膜は、開口を有し、

前記開口の中心が前記光電変換素子の受光面の中心からオフセットしている請求項 1 に記載の光電変換装置。

10

【請求項 3】

前記最下層の配線層の下面と前記遮光膜の上面は同一高さに位置している請求項 1 あるいは 2 のいずれかに記載の光電変換装置。

【請求項 4】

前記光電変換装置は、前記最下層の配線層の接続のためのコンタクトプラグを有し、

前記コンタクトプラグの上面と前記遮光膜の上面は同一高さに位置している請求項 1 乃至 3 のいずれか 1 項に記載の光電変換装置。

【請求項 5】

前記コンタクトプラグの上面と下面との距離は、前記遮光膜の上面と下面との距離よりも長い請求項 4 に記載の光電変換装置。

20

【請求項 6】

前記焦点検出用の画素は、前記信号を読み出すための転送トランジスタを有し、

前記遮光膜は、前記光電変換素子の一部の上から前記転送トランジスタのゲート電極の少なくとも一部の上に延在している請求項 1 乃至 5 のいずれか 1 項に記載の光電変換装置。

【請求項 7】

前記遮光膜が前記転送トランジスタのドレインの上には延在しない請求項 6 に記載の光電変換装置。

【請求項 8】

前記光電変換装置は、更に複数の撮像用の画素を有する請求項 1 乃至 7 のいずれか 1 項に記載の光電変換装置。

30

【請求項 9】

前記光電変換装置は、前記複数の撮像用の画素と前記複数の焦点検出用の画素とに配されたマイクロレンズを有する請求項 8 に記載の光電変換装置。

【請求項 10】

請求項 1 乃至 9 のいずれか 1 項に記載の光電変換装置と、

前記光電変換装置からの信号を処理する信号処理部と、を有する撮像システム。

【請求項 11】

それぞれ光電変換素子を含む複数の焦点検出用の画素と、前記光電変換素子で生じた信号を読み出すための複数の配線層とを有する光電変換装置の製造方法において、

40

前記光電変換素子を覆う絶縁膜を形成する工程と、

コンタクトホールを前記絶縁膜に形成する工程と、

前記コンタクトホールにコンタクトプラグを形成する工程と、

前記光電変換素子の一部を覆う溝を前記絶縁膜に形成する工程と、

前記溝に不透明膜を形成する工程と、を有する光電変換装置の製造方法。

【請求項 12】

前記絶縁膜の上に前記複数の配線層のうち最下層の配線層を形成する工程を有する請求項 11 に記載の光電変換装置の製造方法。

【請求項 13】

50

前記コンタクトホールにコンタクトプラグを形成する工程と、前記絶縁膜に溝を形成する工程と、とが同じ工程で行われる請求項 1 1 あるいは 1 2 のいずれかに記載の光電変換装置の製造方法。

【請求項 1 4】

それぞれが光電変換素子を含む複数の焦点検出用の画素と、前記光電変換素子で生じた信号を読み出すための複数の配線層とを有する光電変換装置の製造方法において、

前記光電変換素子を覆う第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜を覆う不透明膜を形成する工程と、

前記不透明膜をパターンニングし、前記光電変換素子の一部を覆う遮光膜を形成する工程と、

10

前記遮光膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 2 の絶縁膜の上に、前記複数の配線層のうち、最下層の配線層を形成する工程と、を有する光電変換装置の製造方法。

【請求項 1 5】

前記第 1 の絶縁膜は、前記遮光膜を形成する工程におけるエッチングストップとして機能する請求項 1 4 に記載の光電変換装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は光電変換装置及び光電変換装置の製造方法に関する。

20

【背景技術】

【0002】

焦点検出機能を有するデジタルビデオカメラやデジタルスチルカメラが広く一般に普及している。これらカメラには CCD 型や CMOS 型の光電変換装置が使用されている。焦点検出を行う方法の 1 つとして、光電変換装置に瞳分割位相差方式による焦点検出用の画素を組み込んだ光電変換装置が提案されている。特許文献 1 では、遮光膜にて光電変換素子の一部が遮光された焦点検出用の画素を組み込んだ光電変換装置が開示されている。

【先行技術文献】

【特許文献】

【0003】

30

【特許文献 1】特開 2009-109965 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1 では、焦点検出用の画素の特徴である遮光膜の配置については何ら検討がなされていない。遮光膜の配置は、精度よく焦点検出を行うためには重要である。

そこで、本発明においては精度よく焦点検出を行うための遮光膜の構成及びその製造方法について提供する。

【課題を解決するための手段】

【0005】

40

本発明の光電変換装置は、それぞれが光電変換素子を含む複数の焦点検出用の画素と、前記光電変換素子で生じた信号を読み出すための複数の配線層とを有する光電変換装置において、前記複数の配線層の最下層の配線層の下面に比べて、前記光電変換素子の受光面を含み前記受光面に平行な面に近接した下面を有し、前記光電変換素子の一部の上を覆う遮光膜を含む。

本発明の光電変換装置の製造方法は、それぞれ光電変換素子を含む複数の焦点検出用の画素と、前記光電変換素子で生じた信号を読み出すための複数の配線層とを有する光電変換装置の製造方法において、前記光電変換素子を覆う絶縁膜を形成する工程と、コンタクトホールを前記絶縁膜に形成する工程と、前記コンタクトホールにコンタクトプラグを形成する工程と、前記光電変換素子の一部を覆う溝を前記絶縁膜に形成する工程と、前記溝

50

に不透明膜を形成する工程と、を有する。

また、本発明の光電変換装置の製造方法は、それぞれが光電変換素子を含む複数の焦点検出用の画素と、前記光電変換素子で生じた信号を読み出すための複数の配線層とを有する光電変換装置の製造方法において、前記光電変換素子を覆う第1の絶縁膜を形成する工程と、前記第1の絶縁膜を覆う不透明膜を形成する工程と、前記不透明膜をパターンニングし、前記光電変換素子の一部を覆う遮光膜を形成する工程と、前記遮光膜を覆う第2の絶縁膜を形成する工程と、前記第2の絶縁膜の上に、前記複数の配線層のうち、最下層の配線層を形成する工程と、を有する。

【発明の効果】

【0006】

本発明の光電変換装置によって、焦点検出を精度よく行うことが可能となる。また、本発明の光電変換装置の製造方法によって、精度良い焦点検出を可能にする遮光膜が形成可能となる。

【図面の簡単な説明】

【0007】

【図1】第1の実施例の光電変換装置を説明する断面図である。

【図2】第1の実施例の光電変換装置の製造方法を説明する断面図である。

【図3】第1の実施例の光電変換装置を説明する回路図及び平面図である。

【図4】第1の実施例の光電変換装置を説明する平面図である。

【図5】第1の実施例の光電変換装置の変形例を説明する断面図である。

【図6】第2の実施例の光電変換装置を説明する断面図である。

【図7】第2の実施例の光電変換装置の製造方法を説明する断面図である。

【図8】第1の実施例の光電変換装置を説明する断面図である。

【発明を実施するための形態】

【0008】

本発明の光電変換装置は、それぞれ光電変換素子を含む複数の焦点検出用の画素を有し、その上に配された複数の配線層を含む。そして、光電変換装置は、光電変換素子の一部の上を覆い、下面が複数の配線層のうち最下層の配線層の下面に比べて、光電変換素子の表面に近接する遮光膜を有する。このような遮光膜を有することで、光電変換素子の表面に近接した位置で腫分割を行うため、焦点検出精度を向上することが可能となる。

【0009】

また、本発明の光電変換装置の製造方法は、それぞれ光電変換素子を含む複数の焦点検出用の画素と、複数の配線層とを有する光電変換装置における製造方法である。その1つは、光電変換素子を覆う絶縁膜を形成する工程と、コンタクトホールを絶縁膜に形成する工程とを有する。そして、コンタクトホールにコンタクトプラグを形成する工程と、光電変換素子の一部を覆う溝を絶縁膜に形成する工程と、溝に不透明膜を形成する工程とを有する。また、別の1つは、光電変換素子を覆う第1の絶縁膜を形成する工程と、第1の絶縁膜を覆う不透明膜を形成する工程とを有する。そして、不透明膜をパターンニングし、光電変換素子の一部を覆う遮光膜を形成する工程と、遮光膜を覆う第2の絶縁膜を形成する工程と、第2の絶縁膜の上に、複数の配線層のうち、最下層の配線層を形成する工程と、を有する。これらの製造方法によって、精度良い焦点検出を可能にする遮光膜を容易に形成可能となる。

【0010】

以下、実施例の説明において、半導体基板の表面から半導体基板の内部に向かう方向を下とし、その反対の方向を上とする。また、配線層は複数の配線パターンを含むものである。つまり、配線層の上面及び下面は、配線パターンの上面及び下面ともいえる。

【実施例1】

【0011】

本実施例の光電変換装置について、図1乃至図4を用いて説明する。まず、本実施例の光電変換装置の画素回路及び撮像領域について、図3(a)及び図3(b)を用いて説明

10

20

30

40

50

する。

【0012】

図3(a)は、1つの画素の回路図である。本実施例の光電変換装置が有する撮像用の画素と焦点検出用の画素は、いずれも図3(a)に示す回路構成を有している。図3(a)においては、トランジスタはN型のMOSFETであり、信号電荷は電子である場合を説明する。図3(a)において、画素301は、光電変換素子であるフォトダイオード(以下PD)302と、複数のトランジスタを含む。複数のトランジスタは、転送トランジスタ303と、リセットトランジスタ304と、増幅トランジスタ305と、選択トランジスタ306とを含む。転送トランジスタ303はそのソースに接続したPD302から、そのドレインに接続したフローティングディフュージョン部(以下FD部)へ、信号電荷を転送する。図3(a)のノード308はFD部のノードである。ノード308は、転送トランジスタ303のドレインと、増幅トランジスタ305のゲート電極と、リセットトランジスタ304のソースとを含む。増幅トランジスタ305は、FD部の電位に基づく信号、すなわち信号電荷に基づく信号を出力する。選択トランジスタ306は信号線307と接続しており、増幅トランジスタ305からの信号を出力するタイミングを制御する。リセットトランジスタ304は、FD部の電位をリセットする。つまり、リセットトランジスタ304は、FD部に転送された信号電荷を排出する。

10

【0013】

本実施例では、撮像用の画素と焦点検出用の画素はこのような画素回路を有する。なお、光電変換素子はフォトダイオードに限らずフォトゲートなどでもよく、複数のトランジスタが複数の光電変換素子によって共有化されていてもよい。また、選択トランジスタがない画素回路や増幅トランジスタがP型のMOSFET等、構成は任意に選択可能である。

20

【0014】

図3(b)は、撮像用の画素と焦点検出用の画素を有する光電変換装置の平面模式図である。図3(a)に示した回路を有する画素301が、2次元に配置された撮像領域320を示している。撮像領域320においては、撮像用の画素301aと焦点検出用の画素301bがXY方向に配列している。ここで、焦点検出用の画素301bは、1行(X方向)と1列(Y方向)に配置され、撮像領域320の中心で交差している。つまり、焦点検出用の画素301bは、十字に配置されている。しかしながら、この配置は適宜変更可能である。

30

【0015】

図3(b)は、撮像用の画素301aと焦点検出用の画素301bのそれぞれは、共に、画素に入射する光を光電変換素子へ集光する光学素子、ここではマイクロレンズ324a及びマイクロレンズ324bを有する。撮像用の画素301aの光電変換素子は受光面323を有する。焦点検出用の画素301bは開口321を有する遮光膜322を有する。遮光膜322はハッチングが施されている部分である。そして、焦点検出用の画素301bの光電変換素子も撮像用の画素301aの光電変換素子の受光面323と同様な受光面を有するが、ここでは遮光膜322に覆われている。このような配置の焦点検出用の画素301bを用いて、位相差を測定するための瞳分割された像の信号を入手し、焦点検出を行う。そして、焦点検出用の画素301b以外の撮像用の画素301aを用いて、画像生成に使用する信号を入手する。このような焦点検出用の画素301bの遮光膜について、図1を用いて説明する。

40

【0016】

図1は、本実施例の光電変換装置の焦点検出用の画素301bのPDと転送トランジスタの部分の模式的な断面図である。光電変換装置100は、PDと転送トランジスタを有する半導体基板103を有する。半導体基板103は、表面Sを有し、N型のシリコン半導体基板の母材部分101と、その上に形成された半導体領域102とを含みうる。半導体基板はエピタキシャル層を含んでいてもよい。半導体領域102は、母材部分であってもよく、イオン注入で形成されたN型の半導体領域であってもよいが、ここではイオン注

50

入で形成されたP型の半導体領域である。PDは信号電荷を蓄積するN型の半導体領域105と、その上に設けられたP型の半導体領域106とを有する。PDの表面、すなわち受光面は、半導体基板103の表面Sに平行で、表面Sに含まれる。転送トランジスタは、ゲート絶縁膜109上に配置されたゲート電極108を有する。転送トランジスタのソースは半導体領域105と一体となっており、転送トランジスタのドレインはN型の半導体領域107と一体となっている。N型の半導体領域107は、いわゆるFD部である。半導体領域107の半導体基板103の表面S側には、半導体領域107よりも不純物濃度が高い、コンタクトプラグ115との導通を取るための半導体領域110が配置されている。PDやFD部は素子分離104で分離されている。素子分離104はSTI法やLOCOS法によって形成されている。また、PDやFD部の上、つまり表面Sの上にはゲート絶縁膜109と一体の絶縁膜、あるいは別体の絶縁膜が設けられていてもよい。例えば、ゲート絶縁膜109や別体の絶縁膜は酸化シリコンからなる。

10

【0017】

このような素子の上に、絶縁膜111～114が半導体基板103の表面Sからこの順に設けられている。絶縁膜111は窒化シリコンからなり、コンタクトプラグ115の周りに配され、PDの受光面を覆って配置されている。絶縁膜112～114は、酸化シリコンからなり、いわゆる層間絶縁膜として機能する。絶縁膜112～114は、半導体基板103と配線層との間、配線層と配線層の間、及び配線層の上に設けられている。絶縁膜114の上には、半導体基板の表面Sからこの順に、例えば酸窒化シリコンからなる反射防止膜130と、窒化シリコンからなる保護膜131とが配置されている。そして、保護膜131の上には、半導体基板の表面Sからこの順に、有機樹脂からなる平坦膜132と、カラーフィルタ133と、有機樹脂からなる平坦膜134と、マイクロレンズ135とが配置されている。保護膜131と平坦化膜132との間に、更に反射防止膜を有していてもよい。

20

【0018】

複数の配線層、コンタクトプラグ、及びビアプラグが絶縁膜111～114の間に配置されている。半導体基板103の素子と接続したコンタクトプラグ115は、その側面を絶縁膜111及び絶縁膜112に囲まれている。コンタクトプラグ115の上面は絶縁膜112の上面と同一高さにある。ここで、高さとは半導体基板103の表面Sからの高さ（すなわち距離）である。コンタクトプラグ115と接続した配線層118は、コンタクトプラグ115及び絶縁膜112の上に設けられている。配線層118の下面124は絶縁膜112の上面と同一の高さにある。同一の高さとは、実質的に同一の高さである場合を含み、例えば、半導体装置、つまり光電変換装置の製造時の誤差の分の高さが異なる場合を含む。絶縁膜113には、配線層118と接続したビアプラグ116が配置されている。そして、ビアプラグ116と接続した第2層の配線層119が絶縁膜113の上に設けられており、絶縁膜114で覆われている。ここで第1層の配線層118は、複数の配線層の中で半導体基板の表面Sに最も近接して設けられている。つまり、配線層118は複数の配線層の中で最も下層の、最下層の配線層である。

30

【0019】

このような構成の焦点検出用の画素301bにおいて、PDの上に、PDの一部を覆う遮光膜120が設けられている。遮光膜は不透明膜からなり、例えば、黒樹脂などの有機材料や、シリコンカーバイドなどの無機材料や、タングステンなどの金属材料などが挙げられる。また、不透明膜は低い透過率を有する膜であればよく、完全に不透明でなくてもよい。本実施例では、金属材料のタングステンを用いた場合を示している。遮光膜120は開口121が設けられており、開口121においてはPDを遮光していない。この遮光膜120は、PD側の面である下面122とその反対の面である上面123とを有する。遮光膜120は、半導体基板の表面Sに最も近接して配された配線層118よりも、半導体基板の表面Sに近接している。つまり、遮光膜120は、半導体基板の表面Sに最も近接して配された配線層118よりも、低い位置に配置されている。より詳細には、遮光膜120の下面122は、配線層118の下面124よりも、半導体基板の表面Sに近接し

40

50

ている。このような遮光膜を有することで、光電変換素子の表面に近接した位置で瞳分割を行うため、焦点検出精度を向上することが可能となる。ここで、高い、低い、とは半導体基板の表面Sを基準とした時の高さ（上方向が高い）を示している。

【0020】

ここで、遮光膜120の高さについて図8を用いて説明する。図8(a)及び図8(b)は、焦点検出用の画素301bにおける光電変換素子であるPDと、遮光膜120と、マイクロレンズ801、802と、入射する光束803～808を示した模式的な断面図である。ここで、図1と同一の構成については同一の符号を付し、説明を省略する。

【0021】

マイクロレンズ801、802は、焦点検出用の画素及び撮像用の画素にも設けられており、1つの画素に対して1つが配置されている。図8(a)のマイクロレンズ801の焦点F1は遮光膜120近傍にあり、図8(b)のマイクロレンズ802の焦点F2は、図8(a)よりも遮光膜120から離れている。図8(a)及び図8(b)において、2つに分けた射出瞳領域の一方からの光束803、805、807(A像を形成)と、他方からの光束804、806、808(B像を形成)を示している。なお、これらA像とB像を比較することで、焦点検出に必要な信号を取得することが出来る。そして、光束803～808のうち、ハッチングが施された光束804～806はPDに入射し、ハッチングが施されていない光束803、807、808はPDに入射しない。図8(a)及び図8(b)に示すように、マイクロレンズの焦点が遮光膜に近い図8(a)の方が、A像を形成する光束を遮光し、B像を形成する光束を入射させることが出来る。

【0022】

ここで、遮光膜120が半導体基板の表面Sから離れていると、回折によって所望の光が広がりPDに入射する量が低減してしまう。また、一般に複数の配線層のうちの1層、あるいは複数の配線層の配線パターンが光電変換素子への入射光を規定する。このような開口を規定する配線層よりも上、つまり遮光膜120が半導体基板の表面Sから離れていると、光束の分離時あるいは分離後に隣接画素からの迷光が混入しやすくなってしまう。よって、焦点検出に必要な情報が減少したり、不必要な情報が混入するため、焦点検出精度が低下してしまう。したがって、図1に示すように遮光膜120が最下層の配線層118よりも半導体基板の表面Sに近いことで、最下層の配線層118によって隣接画素からの迷光を低減しつつ、光束の分離をすることが可能となる。また、回折した光が最下層の配線層118にて蹴られることがないため、隣接画素への迷光になることも低減される。

【0023】

また、遮光膜120が半導体基板の表面Sから離れている場合には、図8(a)及び図8(b)の比較より、マイクロレンズの焦点位置も半導体基板の表面Sから離れた位置に設けることが望ましい。つまり、マイクロレンズの曲率を高める必要がある。しかしながら、一般のマイクロレンズの製造方法においては、曲率を高めることは難しい。よって、図1に示すように遮光膜120が半導体基板の表面Sに近い、つまり、最も半導体基板に近接する層の配線層118よりも半導体基板の表面Sに近いことが望ましい。また、撮像用の画素のマイクロレンズは焦点がPDの受光面に設けられるように設計されうる。よって、遮光膜が最も半導体基板に近接する層の配線層よりも半導体基板の表面Sに近いことで、焦点検出精度を低下させずに、撮像用の画素のマイクロレンズと同一のマイクロレンズを焦点検出用の画素に適用することが可能である。

【0024】

なお、図1において、遮光膜120の上面123は、配線層118の下面124、コンタクトプラグ115の上面、あるいは、絶縁膜112の上面と実質的に同一高さに位置している。本実施例において、実質的に同一高さとは、製造時の誤差等の分、高さが異なる場合を含むものとする。

【0025】

次に、図2(a)～図2(f)を用いて、図1に示した光電変換装置の焦点検出用の画素301bの部分の製造方法を説明する。図2(a)～図2(f)は図1に対応した光電

10

20

30

40

50

変換装置の焦点検出用の画素 301b の断面図であり、対応した構成については同一の符号を付しており、説明を省略する。

【0026】

まず、図 2 (a) に示すように、素子が形成された半導体基板を準備する。ここでは、半導体基板 103 に PD と転送トランジスタのみが設けられているが、もちろん、画素のトランジスタや画素領域以外の回路を構成するトランジスタ等が形成されている（不図示）。

【0027】

図 2 (a) のような半導体基板 103 の上に素子を覆う絶縁膜 201 と絶縁膜 202 を形成する。絶縁膜 201 は窒化シリコンからなり、後の絶縁膜 111 となる。絶縁膜 201 は、プラズマ CVD 法や低圧プラズマ CVD 法等によって形成される。絶縁膜 201 はゲート電極 108 等の形状を踏襲した表面を有する。絶縁膜 202 は酸化シリコンや BPSG からなり、後の絶縁膜 112 となる。ここでは、絶縁膜 202 は、酸化シリコンでありプラズマ CVD 法によって形成される。そして、絶縁膜 202 の表面は、例えば CMP 法によって平坦化されている（図 2 (b)）。

【0028】

次に、図 2 (c) に示すように、絶縁膜 202 の上にフォトレジストパターン 203 を形成する。フォトレジストパターン 203 は、フォトレジスト膜を所望のパターンにパターンニングされて形成されている。ここで、フォトレジストパターン 203 は、開口 204 を有している。この状態で、フォトレジストパターン 203 をマスクとして、絶縁膜 202 に対してエッチングを行う。続いて、絶縁膜 201 に対してエッチングを行い、図 1 に示したコンタクトプラグ 115 のためのコンタクトホールを形成する。絶縁膜 202 は図 2 (d) に示すようなコンタクトホール 207 を有する絶縁膜 206 となる。絶縁膜 201 は、絶縁膜 202 に対するエッチングの際のエッチングストップとして機能しうる。そして、エッチングが完了した後に、フォトレジストパターン 203 を除去する。

【0029】

図 2 (c) の工程の後、絶縁膜 206 の上に、フォトレジストパターン 208 を形成する。フォトレジストパターン 208 は、図 1 に示した遮光膜のための開口 209 を有する。また、フォトレジストパターン 208 は図 1 に示したコンタクトプラグ 115 のためのコンタクトホール 207 を埋める。そして、フォトレジストパターン 208 をマスクとして、絶縁膜 206 に対してエッチングを行い、図 2 (e) に示す遮光膜のための溝 210 を形成する。絶縁膜 206 は図 2 (e) に示す溝 210 を有する絶縁膜 112 となる。本実施例において、このエッチングは、エッチングによって形成される溝が、コンタクトホール 207 よりも浅くなるように制御される。つまり、後に形成されるコンタクトプラグの上面と下面の間は、遮光膜の上面と下面の間よりも長くなる。そして、エッチングが完了した後に、フォトレジストパターン 208 を除去する。

【0030】

図 2 (e) では、コンタクトホール 207 によって半導体基板の表面 S が露出している領域に、コンタクトプラグの接続のための半導体領域 110 を形成する。半導体領域 110 は絶縁膜 112 をマスクとしてイオン注入を行うことで形成される。ここでは、イオン注入は n 型の半導体領域を形成可能なヒ素やリンを用いて行われる。また、このイオン注入は、図 2 (c) のコンタクトホール形成後に、フォトレジストパターン 203 を用いて行ってもよい。

【0031】

図 2 (e) の後に、コンタクトプラグ及び遮光膜となる金属を形成する。絶縁膜 112 の上面、コンタクトホール 207、及び溝 210 を覆って埋める金属膜、例えばタングステン を CVD によって形成する。その後、絶縁膜 112 の上面を覆う余剰の金属膜を、CMP 法あるいはエッチング法によって除去し、コンタクトプラグ 115 と遮光膜 120 とを形成する。ここで、コンタクトプラグ 115 と遮光膜 120 と絶縁膜 112 の上面は、実質的に同一の面に含まれる。その後、配線層、絶縁膜、及びプラグを一般の半導体プロ

10

20

30

40

50

セスによって形成することで、図1の光電変換装置が形成される。以上の製造方法において、金属膜、コンタクトプラグ、あるいは配線層は、主にそれらを構成する金属層の他にバリアメタルを有していることは言うまでもない。また、本実施例では、コンタクトプラグ115を形成する工程と遮光膜120を形成する工程とを同一工程（同じタイミング）で行っているが、別のタイミングで行ってもよい。以上述べてきたように、本実施例の光電変換装置の製造方法によって、精度良い焦点検出を可能にする遮光膜が形成可能となる。

【0032】

次に、遮光膜120の平面レイアウトについて図4を用いて説明する。図4(a)は、図1の光電変換装置の平面模式図である。この平面模式図は、表面Sの垂直上方から表面Sに向かってみた時の、任意の構成の表面Sへの投影図である。図4(a)では、PDを形成する半導体領域105と、ゲート電極108と、遮光膜120と、FD部を形成する半導体領域107と、配線層119とを示している。半導体領域105と半導体領域107との間にゲート電極108が配置されており、半導体領域107と重なるようにして配線層119が配置されている。ここで、遮光膜120は、半導体領域105と重なるように配置されている。遮光膜120はゲート電極108の少なくとも一部と重なるように配置されている。また、遮光膜120は半導体領域107の少なくとも一部と重なるように配置されている。実際には、半導体領域105の上とゲート電極108の上と半導体領域107の一部の上に配置されている。半導体領域105の上から、ゲート電極108と半導体領域107の上まで延在しているともいえる。このような構成によって、所望の光以外の光（迷光）が光電変換素子、及び半導体領域107に混入することを低減させることが可能となる。なお、半導体領域107には、コンタクトプラグ115が配置される。よって、半導体領域107の全面には遮光膜120が延在していないことが好ましく、より半導体領域107の上に配置されていないことが望ましい。コンタクトプラグ115と遮光膜120との電氣的接続を防ぐためである。

【0033】

また、表面SにおけるPDを構成する半導体領域105の4辺401～404が形成する領域の面積よりも遮光膜120の外縁が形成する領域の面積の方が大きい。このように遮光膜120を半導体領域105よりも大きく配置することで、所望の光以外の光（迷光）が光電変換素子に混入することを低減させることが可能となる。更に、遮光膜120と配線層119とが重なっている。このような構成によって、更に半導体領域107に、望まぬ光が入射することを低減することが可能となる。

【0034】

また、図4(a)において、遮光膜120の開口121の中心は、半導体領域105の中心からオフセットしている。図4(a)において、半導体領域105は少なくとも3つの辺401～403によって構成されている。そして、平面的に見ると、半導体領域105は、ゲート電極108の一边である辺404と、辺401～403によって外縁が規定される。ここで、このような4つの辺で囲まれた領域、つまり半導体基板の表面Sにおける半導体領域105の領域の中心を位置Oとする。また、図4(a)において、遮光膜120の開口121の中心は位置Aである。ここで、位置Oと位置Aとはオフセットしている。ここで、オフセットの量は、距離X1である。また、表面Sにおける半導体領域105を規定する辺、例えば辺401に対して、位置Aと辺401との距離は位置Oと辺401との距離よりも小さい。例えば、光電変換素子PDが矩形である場合には4つの辺のうち、対向する2辺の間において、位置Aは2辺のうちのいずれか1辺との距離が位置Oといずれか1辺との距離よりも小さくなるように配置されている。また、位置Oは辺401から距離X1と距離X2の和だけ離れており、位置Aは辺401から距離X2だけ離れている。このような構成によって、瞳分割された像を光電変換素子へ入射させることが可能となる。ここで、距離とは位置Oあるいは位置Aとある1辺とを最短に結ぶ線分の長さである。

【0035】

また、開口 1 2 1 を規定する辺のうち、位置 O に近い開口を規定する辺 4 0 5 は、位置 O あるいは位置 O よりも辺 4 0 1 側に配置されている。瞳分割された像を光電変換素子へ入射させることが可能となる。

【0036】

なお、対となる焦点検出画素においては、図 4 (a) の配置を有する画素がゲート電極 1 0 8 のチャンネル幅方向に平行な線分を基準に線対称に配置される。あるいは、図 4 (a) の配置において、位置 O と辺 4 0 4 との距離よりも位置 A と辺 4 0 4 との距離の方が小さくなるように開口が配置される。

【0037】

次に、図 4 (a) の遮光膜の変形例について図 4 (b) を用いて説明する。図 4 (b) は図 4 (a) に対応した平面模式図であり、同一の構成については同一の符号を付し説明を省略する。ここで、図 4 (b) の図 4 (a) との違いは、遮光膜及びその開口の形状である。図 4 (b) では、遮光膜 4 0 6 は開口 4 0 7 を有する。ここで、開口 4 0 7 は図 4 (a) の開口 1 2 1 と比べて遮光膜で囲まれていない。開口 4 0 7 は、スリットや、遮光膜の間隔ともいえる。このような場合の開口 4 0 7 の中心は、遮光膜の外縁である辺 4 0 8 と辺 4 0 9 と、半導体領域 1 0 5 の辺 4 0 2 と辺 4 0 3 とで囲まれる領域の中心である位置 B とする。位置 B も図 4 (a) の位置 A と同様に位置 O からオフセットしており、その量は距離 X 1 である。その他の関係は図 4 (a) と同様である。このように、スリットのような開口 4 0 7 の場合には、半導体領域 1 0 5 と遮光膜 4 0 6 の外縁が囲む領域の中心を取ればよい。このように、開口は遮光膜に囲まれていなくてもよい。

【0038】

また、図 4 (a) 及び図 4 (b) において、遮光膜は画素ごとに設けられていてもよく、隣接画素へ延在する、つまり隣接画素の遮光膜と一体であってもよい。この場合には、遮光性能がより高い遮光膜を提供することが可能である。

【0039】

また、本発明の製造方法は、本実施例の製造方法に限らない。例えば、コンタクトホール 2 0 7 よりも先に溝 2 1 0 を形成してもよく、コンタクトホール 2 0 7 にプラグを形成した後に溝 2 1 0 を形成してもよい。

【0040】

また、上述の実施例において、焦点検出量の画素の説明を行ったが、撮像用の画素については、遮光膜を設けない構成を有している。その製造方法についても、一般の半導体プロセスによって製造可能である。

【実施例 2】

【0041】

本実施例の光電変換装置について、図 5 を用いて説明する。図 5 (a) は光電変換装置の模式的な断面図である。図 5 (a) は図 1 に対応しており、図 1 と同一の構成には同一の符号を付し、説明を省略する。図 5 (a) において、図 1 と異なる構成は、遮光膜の構造である。図 1 において遮光膜 1 2 0 は絶縁膜 1 1 2 の上部に設けられているが、図 5 (a) において、遮光膜 5 0 1 は絶縁膜 5 0 5 を貫通して設けられている。つまり、遮光膜 5 0 1 の一部の底面 5 0 3 は、絶縁膜 1 1 1 の上面を含む面に含まれる。また、遮光膜 5 0 1 の上面 5 0 4 は、絶縁膜 5 0 5 の上面、及び配線層 1 1 8 の下面 1 2 4 を含む面に含まれる。このように、図 1 の構成に比べて、遮光膜 5 0 1 が P D の受光面の近くまで配置されていることで、所望の光以外の光の入射を低減することが可能となる。また、このような構成によって、遮光膜 5 0 1 の側面 5 0 6 が光を反射させることが可能であり、遮光膜 5 0 1 の開口 5 0 2 を通過した光を P D に入射させることが容易となる。

【0042】

図 5 (a) の構成は、実施例 1 の製造方法を一部変更することで形成可能である。具体的には、図 2 (d) の工程において、絶縁膜 2 0 6 のエッチングの量を実施例 1 の製造方法における量よりも多くする。例えば、絶縁膜 1 1 1 をエッチングストップとして機能させるように、絶縁膜 2 0 6 をエッチングする。そして、図 2 (e) にある溝 2 1 0 ではな

く、開口を形成する。その後、図 2 (e) 以降は実施例 1 と同様の製造方法を実施することで、図 5 (a) の構成が得られる。エッチングストップとして機能する絶縁膜 1 1 1 を有することで、エッチング量を精度よく制御することが出来る。また、エッチングストップとして機能する絶縁膜 1 1 1 を有することで P D にかかるエッチングダメージを低減することもできる。

【0043】

図 5 (b) に、図 5 (a) の構成の変形例を示す。図 5 (b) は図 5 (a) に対応した模式的な断面図であり、同一の構成には同一の符号を付し、説明を省略する。図 5 (b) において、図 5 (a) と異なる点は、絶縁膜 5 1 5 を有している点異なる。絶縁膜 5 1 5 は、遮光膜 5 1 1 と絶縁膜 5 0 5 との間に設けられている。絶縁膜 5 1 5 は、例えば窒化シリコンであり、ゲート電極 1 0 8 と遮光膜 5 1 1、あるいは P D と遮光膜 5 1 1 との絶縁を保障することが可能である。また、絶縁膜 5 1 5 は遮光膜 5 1 1 の金属が半導体基板中に拡散することを抑制することが可能である。

10

【0044】

図 5 (b) の構成は、図 5 (a) の製造方法に準じる。但し、図 2 (e) に示す溝 2 1 0 の代わりに形成した開口に窒化シリコンを形成した後に、図 2 (f) に示すように金属膜を形成する工程を行う。このようにして、図 5 (b) の構成は形成可能である。また、開口及び窒化シリコンを形成した後に、コンタクトホールを形成してもよい。製造方法の工程順は任意に選択可能である。

【実施例 3】

20

【0045】

本実施例の光電変換装置について、図 6 を用いて説明する。図 6 は光電変換装置の模式的な断面図である。図 6 は図 1 に対応しており、図 1 と同一の構成には同一の符号を付し、説明を省略する。図 6 において、図 1 と異なる構成は、遮光膜及び絶縁膜の構造である。

【0046】

図 6 において、遮光膜 6 0 3 は、開口 6 0 4 を有する。そして、遮光膜 6 0 3 は、その下層の構造物の形状、ここではゲート電極 1 0 8 の形状を踏襲した上面 6 0 6 及び下面 6 0 5 を有する。遮光膜 6 0 3 の上面 6 0 6 は、絶縁膜 6 0 7 によって覆われている。遮光膜 6 0 3 の下面 6 0 5 は、半導体基板の表面 S に最も近接して配された配線層 1 1 8 の下面 1 2 4 よりも表面 S に近い。また、遮光膜 6 0 3 の上面 6 0 6 は、コンタクトプラグ 1 1 5 の上面あるいは配線層 1 1 8 の下面 1 2 4 を含む面に含まれず、それらよりも表面 S に近い。このような構成によって、遮光膜 6 0 3 は瞳分割された像のうち、必要な光を制御よく P D へ入射させることが出来る。

30

【0047】

次に、図 7 (a) ~ 図 7 (e) を用いて、図 6 に示した光電変換装置の焦点検出用の画素の部分の製造方法を説明する。図 7 (a) ~ 図 7 (e) は図 6 に対応した光電変換装置の焦点検出用の画素の断面図であり、対応した構成については同一の符号を付しており、説明を省略する。また、図 2 と同様の工程については、説明を省略する。

【0048】

40

まず、図 7 (a) に示すように素子が形成された半導体基板を準備する。この工程は図 2 (a) と同様である。そして、図 7 (a) に示すように、表面 S 及びゲート電極 1 0 8 を覆う窒化シリコンからなる絶縁膜 7 0 1 を例えば、C V D 法によって形成する。他の実施例と同様に表面 S の上にはゲート絶縁膜 1 0 9 と一体の膜あるいは別体の膜である酸化シリコンからなる絶縁膜 (不図示) が設けられていてもよく、その場合には、絶縁膜 (不図示) は絶縁膜 7 0 1 と表面 S との間に存在する。そして、絶縁膜 7 0 1 を覆う酸化シリコンからなる絶縁膜 7 0 2 を C V D 法によって形成する。ここで、絶縁膜 7 0 1 は、半導体領域 1 0 5 と絶縁膜 7 0 2 の間の屈折率の有し、後に反射防止膜として機能しうる。そして、絶縁膜 7 0 2 を覆うタンゲステンからなる金属膜 7 0 3 を形成する。ここで、絶縁膜 7 0 1、絶縁膜 7 0 2、及び金属膜 7 0 3 の上面は、ゲート電極 1 0 8 などの構造物の

50

形状を踏襲した形状を有する。そして、絶縁膜 701、絶縁膜 702、及び金属膜 703 の順に、その上面の凹凸は低減され、絶縁膜 701 の上面よりも絶縁膜 702 の上面の方が、例えばゲート電極 108 の段差による凹凸が小さく、なだらかな形状を有する。

【0049】

次に、図 7 (b) に示すようなフォトリジストパターン 704 を金属膜 703 の上に形成する。フォトリジストパターン 704 は開口 705 を有している。開口 705 は、遮光膜の開口を形成したい領域、あるいは遮光膜を除去したい領域に対応して設けられている。このフォトリジストパターン 704 をマスクとして、金属膜 703 に対してエッチングを行うことで、金属膜 703 をパターンニングし、遮光膜 603 を形成する。ここで、絶縁膜 702 が金属膜 703 の下層に設けられていることで、ゲート電極 108 の凹凸が緩和される。よって、図 7 (b) において、絶縁膜 702 の上面が緩やかであるため、金属膜 703 が除去されやすい。仮に、絶縁膜 702 がない場合には、ゲート電極 108 の側壁を覆う絶縁膜 701 の側壁において、不要な金属膜 703 が除去しきれない可能性がある。このような不要な金属膜 703 があると、リーク等が生じ、歩留まりを低下させる可能性がある。よって、本実施例のように絶縁膜 702 を有することで金属膜 703 による歩留まり低下を低減することが可能となる。

10

【0050】

また、絶縁膜 702 (第 2 の絶縁膜) が、金属膜 703 をパターンニングする際のエッチングストップとして機能しうる。よって、絶縁膜 702 によって、エッチングダメージが PD や絶縁膜 701 に及ぶことを低減することが出来る。絶縁膜 701 がエッチングにさらされるとその膜厚が変化してしまう。ここで、絶縁膜 701 は後に絶縁膜 111 として PD の受光面の反射防止膜としても機能しうる。つまり、反射防止膜の膜厚は光学特性を鑑みて設定されるが、エッチングによって膜厚が変化してしまうと、光学特性が低下してしまう。よって、絶縁膜 702 があることで、光学特性を維持することが可能となる。

20

【0051】

次に、図 7 (c) に示すように絶縁膜 702 及び遮光膜 603 を覆って、絶縁膜 708 (第 1 の絶縁膜) を形成する。絶縁膜 708 は、例えば酸化シリコンからなり、CVD 法によって形成される。そして、絶縁膜 708 の上に、フォトリジストパターン (不図示) を形成し、それをマスクとして絶縁膜 708 及び絶縁膜 702 をエッチングする。その後、露出した絶縁膜 701 をエッチングにて除去する。そして、フォトリジストパターンを除去する。このような工程によって、図 7 (d) に示すコンタクトホール 710 を有する絶縁膜 607、絶縁膜 602 及び絶縁膜 111 が形成される。

30

【0052】

そして、コンタクトホール 710 の下に半導体領域 110 を形成し、コンタクトホール 710 に金属を埋め込みコンタクトプラグ 115 を形成する。この工程は、図 2 (d) 及び図 2 (f) に準じた半導体プロセスによって形成可能であるため、説明を省略する。その後、その後、配線層、絶縁膜、及びプラグを一般の半導体プロセスによって形成することで、図 6 の光電変換装置が形成される。

【0053】

本実施例では、絶縁膜 701 及び絶縁膜 702、つまり絶縁膜 111 及び絶縁膜 602 を形成したが、絶縁膜 702 を設けずに絶縁膜 701 を厚く形成してもよい。この場合には絶縁膜 701 がエッチングストップとしても機能し、PD へのエッチングダメージも低減することが可能である。また、絶縁膜 701 を設けずに絶縁膜 702 を厚く形成してもよい。

40

【0054】

上述の各実施例に係る光電変換装置の撮像システムへの応用例として、該光電変換装置が組み込まれたカメラについて例示的に説明する。カメラの概念には、撮影を主目的とする装置のみならず、撮影機能を補助的に備える装置 (例えば、パーソナルコンピュータ、携帯端末) も含まれる。カメラは、上記の実施形態として例示された本発明に係る光電変換装置と、該光電変換装置から出力される信号を処理する信号処理部とを含む。該信号処

50

理部は、例えば、A/D変換器、および、該A/D変換器から出力されるデジタルデータを処理するプロセッサを含みうる。

【0055】

また、本発明の光電変換装置は、焦点検出用の画素のみを有していてもよいが撮像用の画素も有していることが好ましい。

【0056】

本実施例の光電変換装置によれば、光電変換素子の表面に近接した位置で瞳分割を行うため、焦点検出精度を向上することが可能となる。また、本実施例の製造方法によれば、精度良い焦点検出を可能にする遮光膜が形成可能となる。

【符号の説明】

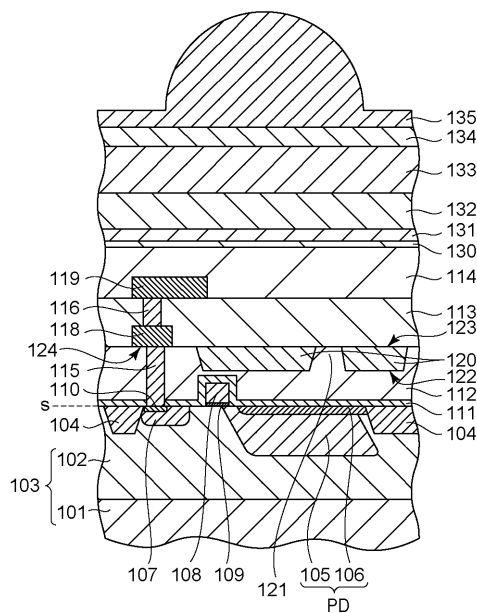
【0057】

- 103 半導体基板
- S 表面
- 105 半導体領域
- 120 遮光膜
- 121 開口
- 118 配線層
- 124 下面
- 122 下面
- 123 上面
- 108 ゲート電極

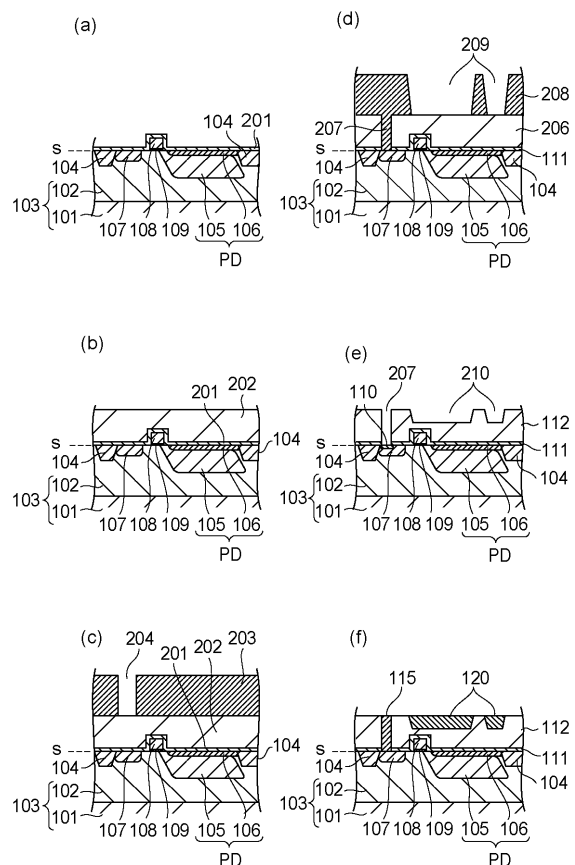
10

20

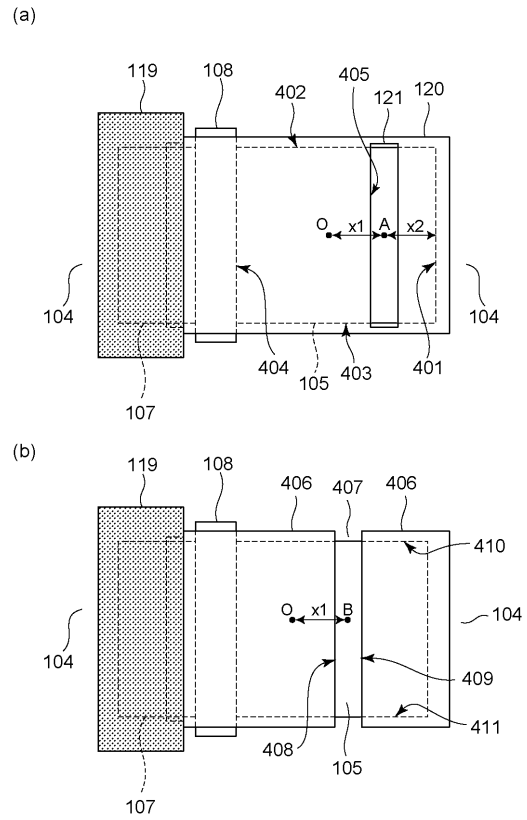
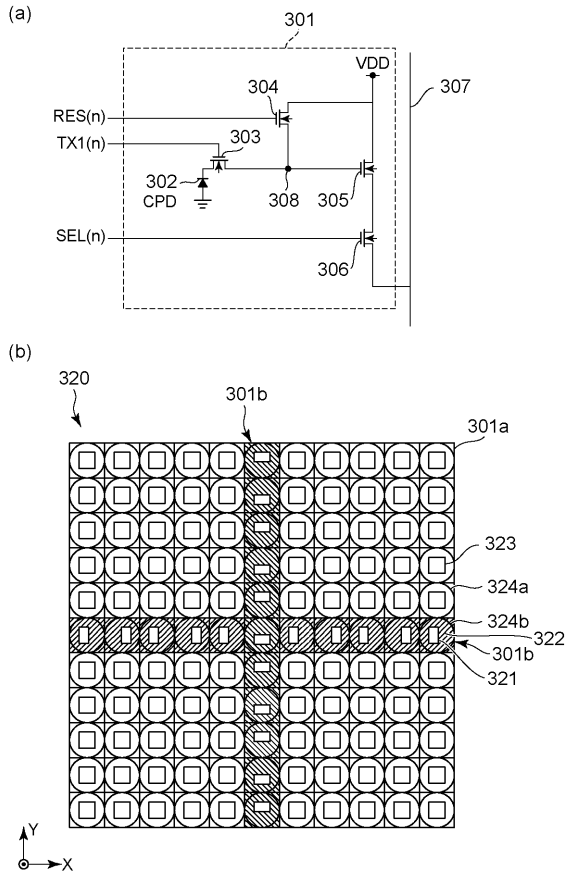
【図1】



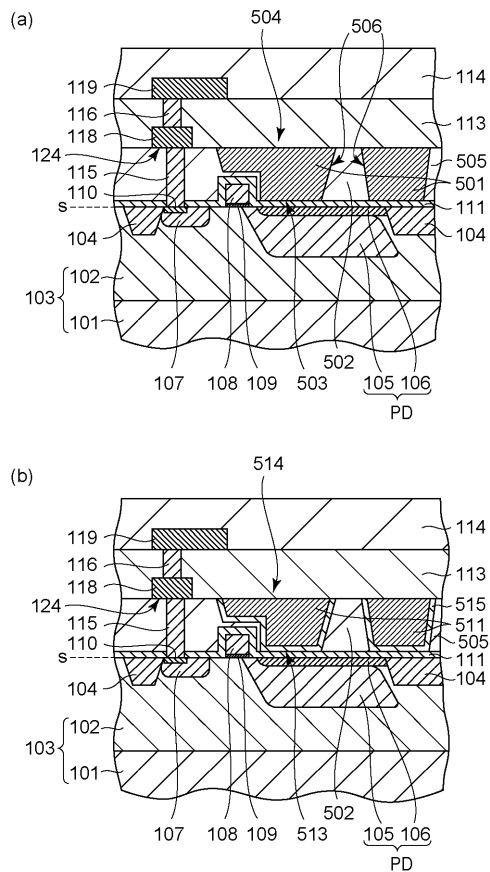
【図2】



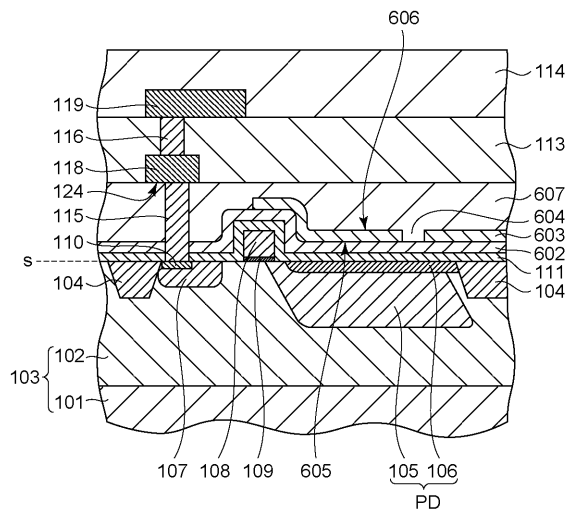
【図 4】



【図 5】

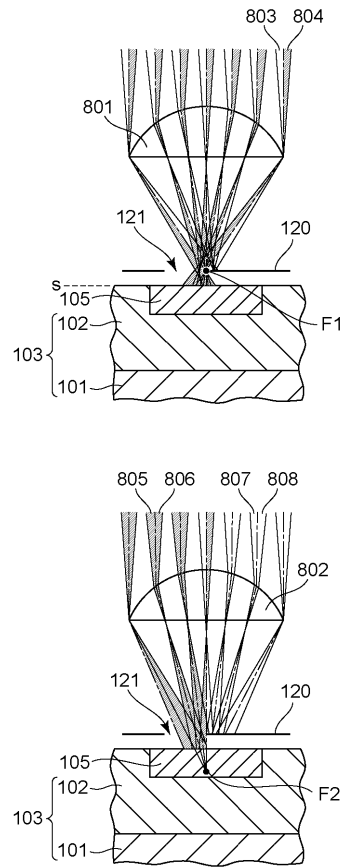


【図 6】



【图 8】

(a)



フロントページの続き

(72)発明者 加藤 愛子
東京都大田区下丸子3丁目30番2号キャノン株式会社内

(72)発明者 板橋 政次
東京都大田区下丸子3丁目30番2号キャノン株式会社内

(72)発明者 橋本 浩平
東京都大田区下丸子3丁目30番2号キャノン株式会社内

Fターム(参考) 2H011 BA23 BB02

2H151 BA06 BA07 BA18 CB05 CB09 CB29

4M118 AB10 BA14 CA04 CA32 FA25 FA33 GB03 GB06 GB07 GB11

GB13 GC07 GD04 GD07

5C024 CY17 EX11 EX43 GX16 GY31 GY39 GY41 GZ36

5F049 MA02 NB05 PA10 PA14 RA02 RA04 SS03 SZ03 SZ10 SZ12

TA12 TA13 UA13 UA20