



Patent dodatkowy
do patentu nr _____

Zgłoszono: 06.02.78 (P. 204487)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 22.10.79

Opis patentowy opublikowano: 31.07.1982

Int. Cl.²

H03K 17/08

CZYTELNICIA

Urząd Patentowy

Twórcy wynalazku: Jerzy Kułakowski, Mirosław Janczak

Uprawniony z patentu: Zakłady Radiowe „Radmor”, Gdynia (Polska)

Przełącznik elektroniczny

1

Przedmiotem wynalazku jest przełącznik elektroniczny, znajdujący zastosowanie zwłaszcza jako przełącznik zasilania.

Znany jest z książki „Podstawy elektroniki” autorów Paul Gray i Campbell Searle wydanej przez Państwowe Wydawnictwo Naukowe w Warszawie, w 1976 roku — strony 684—744, elektroniczny przełącznik zbudowany z dwóch tranzystorowych inwerterów impulsów. Układ ten służy przede wszystkim do realizacji operacji logicznych.

Przełączanie następuje w ten sposób, że dla stanu odpowiadającego zwarcia klucza prąd płynie przez złącze emiter—baza tranzystora przełączającego pierwszego inwertera i wprowadza ten tranzystor w stan nasycenia. Wówczas tranzystor przełączający drugiego inwertera jest zablokowany. Przy stanie odpowiadającym rozwarciu klucza następuje zmiana stanu pracy przełącznika. Przez tranzystor przełączający drugiego inwertera popłynie prąd bazy i wprowadzi go w stan nasycenia. Tranzystor pierwszego inwertera jest zablokowany. Stan odpowiadający ponownemu zwarcia klucza wprowadza przełącznik w stan początkowy.

Stanowi zwarcia lub rozwarcia klucza odpowiada pobudzenie układu sygnałami o charakterze dwuwartościowym.

W przypadku zastosowania tego układu do przełączania zasilania istnieje możliwość zniszczenia tranzystorów przełączających na skutek zwarcia ich kolektorów do masy w chwili wystąpienia

2

zwarcia w przełączanym układzie. Dla uniknięcia zniszczenia tranzystorów przełączających konieczne jest wówczas stosowanie bezpieczników, które zmniejszają niezawodność działania całego układu. W celu przystosowania tego układu do spełniania funkcji przełącznika konieczne jest wyposażenie jednego z inwerterów składowych w klucz włączony w gałęzi bazy jego tranzystora przełączającego.

Przełącznik elektroniczny według wynalazku składa się z kaskady analogicznych inwerterów impulsów. Pierwszy z inwerterów jest zbudowany na pierwszym tranzystorze przełączającym, posiadającym między bazą a kolektorem pętlę ujemnego sprzężenia zwrotnego, składającą się z pierwszego tranzystora zabezpieczającego o przeciwnym typie przewodnictwa niż współpracujący z nim pierwszy tranzystor przełączający. Kolektor pierwszego tranzystora zabezpieczającego jest połączony z bazą pierwszego tranzystora przełączającego, jego zaś baza jest dołączona poprzez pierwszy opornik zabezpieczający do kolektora pierwszego tranzystora przełączającego, a emiter poprzez pierwszy opornik ograniczający jest połączony z masą układu.

Pomiędzy kolektorem pierwszego tranzystora przełączającego pierwszego inwertera a emitery drugiego tranzystora zabezpieczającego sąsiedniego inwertera znajduje się pierwsza dioda sprzężenia zwrotnego. Druga dioda sprzężenia zwrotnego jest włączona między emiter pierwszego tranzystora zabezpieczającego pierwszego inwertera a kolektor

drugiego tranzystora przełączającego sąsiedniego inwertera. Obydwie diody sprzężenia zwrotnego są spolaryzowane przewodząco.

Wprowadzenie dodatkowego dodatniego sprzężenia zwrotnego za pomocą diod przyspiesza proces przejścia tranzystorów przełączających ze stanu nasycenia do stanu zablokowania podczas przełączania.

W jednym z analogicznych inwerterów impulsów znajduje się w gałęzi bazy tranzystora przełączającego klucz, a w pętli ujemnego sprzężenia zwrotnego tego inwertera jest włączona dioda ograniczająca spolaryzowana przewodząco.

Dodatkowe włączenie diody ograniczającej w pętli ujemnego sprzężenia inwertera zaopatrzonego w klucz wpływa na pogłębienie stanu zablokowania tranzystora przełączającego tego inwertera.

W tak skonstruowanym układzie przełącznika tranzystory przełączające są zabezpieczone przed zniszczeniem termicznym. Także w stanach pomiędzy całkowitym zwarciem, a obciążeniem znamionowym — w stanach pośrednich, tranzystory przełączające są zabezpieczone przed zniszczeniem, jakiemu mogłyby ulec w dotychczas znanych układach.

Ponadto taki przełącznik charakteryzuje się ograniczoną wydajnością prądu przekazywanego ze źródła, która jest limitowana układem zabezpieczającym, co w efekcie pozwala na uniknięcie stosowania bezpieczników prądowych.

Przełącznik może być zbudowany z dowolnej ilości połączonych kaskadowo analogicznych inwerterów impulsów. Wówczas może on przełączać tyle układów odbiorczych, ile inwerterów zestawiono w kaskadzie przełącznika.

Przedmiot wynalazku jest uwidoczniiony w przykładzie wykonania na rysunku przedstawiającym schemat ideowy dwuinwerterowego przełącznika zasilania.

Przedstawiony na rysunku przełącznik składa się z dwóch inwerterów impulsów, z których pierwszy jest zbudowany na pierwszym tranzystorze przełączającym T1, a drugi na drugim tranzystorze przełączającym T2. Emitery obu tranzystorów przełączających są dołączone do dodatniego bieguna źródła zasilania +E. Kolektor pierwszego tranzystora przełączającego T1 jest dołączony, poprzez pierwszy opornik obciążający R1, z pierwszym kondensatorem blokującym C1, do ujemnego bieguna źródła zasilania -E. Baza pierwszego tranzystora przełączającego T1 jest spolaryzowana za pomocą pierwszego opornika polaryzującego R5 z dodatniego bieguna tego źródła zasilania +E. Do kolektora pierwszego tranzystora przełączającego T1 jest dołączona, poprzez pierwszy opornik zabezpieczający R3, baza tranzystora zabezpieczającego T3 o przeciwnym typie przewodnictwa niż pierwszy tranzystor przełączający T1.

Emiter pierwszego tranzystora zabezpieczającego T3 jest spolaryzowany, poprzez pierwszy opornik ograniczający R4 z ujemnego bieguna źródła zasilania -E. Drugi tranzystor przełączający T2 ma w gałęzi kolektora włączony drugi opornik obciążający R2 z drugim kondensatorem blokującym C2, przy czym gałąź ta jest spolaryzowana z ujemnego

bieguna źródła zasilania -E. Pomiedzy trzecim opornikiem R9, polaryzującym bazę drugiego tranzystora przełączającego T2, a ujemnym biegunem źródła zasilania -E jest włączony klucz K1. Względem dodatniego bieguna źródła zasilania +E baza jest spolaryzowana za pomocą drugiego opornika polaryzującego R8.

Do kolektora drugiego tranzystora przełączającego T2 jest dołączona, poprzez diodę ograniczającą D1 spolaryzowaną przewodząco i drugi opornik zabezpieczający R6 baza tranzystora zabezpieczającego T4, o emiterze dołączonym poprzez drugi opornik ograniczający R7 do tego zacisku klucza K1, do którego jest dołączony trzeci opornik polaryzujący R9. Pomiedzy emiter drugiego tranzystora zabezpieczającego T4, a kolektor pierwszego tranzystora przełączającego T1 zawartego w pierwszym inwerterze jest włączona pierwsza dioda sprzężenia zwrotnego D2 spolaryzowana przewodząco.

Kolektor drugiego tranzystora zabezpieczającego T4 jest połączony z bazą drugiego tranzystora przełączającego T2. Ponadto do kolektora drugiego tranzystora przełączającego T2 są dołączone — poprzez drugą diodę sprzężenia zwrotnego D3 spolaryzowaną przewodząco — emiter pierwszego tranzystora zabezpieczającego T3 pierwszego inwertera, a poprzez opornik sterujący R10 — kolektor tego tranzystora T3.

W przypadku przeciążenia wyjścia pierwszego lub drugiego układu inwerterów, ujemne pętli sprzężenia zwrotnego składające się z oporników zabezpieczających i tranzystorów zabezpieczających spowodują zmniejszenie prądów kolektorowych tych tranzystorów zabezpieczających, a tym samym — zmniejszenie prądów obciążenia tranzystorów przełączających, chroniąc je przed zniszczeniem termicznym.

Zastrzeżenia patentowe

1. Przełącznik elektroniczny złożony z kaskady analogicznych inwerterów impulsów, **znamienny** tym, że w pierwszym z nich pierwszy tranzystor przełączający (T1) posiada między bazą a kolektorem pętlę ujemnego sprzężenia zwrotnego składającą się z pierwszego tranzystora zabezpieczającego (T3) o przeciwnym typie przewodnictwa niż współpracujący z nim pierwszy tranzystor przełączający (T1), przy czym kolektor pierwszego tranzystora zabezpieczającego (T3) jest połączony z bazą pierwszego tranzystora przełączającego (T1) jego zaś baza jest dołączona poprzez pierwszy opornik zabezpieczający (R3) do kolektora pierwszego tranzystora przełączającego (T1), a emiter poprzez pierwszy opornik ograniczający (R4) jest połączony z masą układu, a ponadto pomiędzy kolektorem pierwszego tranzystora przełączającego (T1) pierwszego inwertera emiterem drugiego tranzystora zabezpieczającego (T4) sąsiedniego inwertera znajduje się pierwsza dioda sprzężenia zwrotnego (D2) oraz między emiterem pierwszego tranzystora zabezpieczającego (T3) pierwszego inwertera a kolektorem drugiego tranzystora przełączającego (T2) sąsiedniego inwertera jest włączona druga dioda sprzężenia zwrotnego (D3).

2. Przełącznik elektroniczny według zastrz. 1, **znamienny tym**, że w jednym z analogicznych inwerterów impulsów znajduje się w gałęzi bazy

tranzystora przełączającego klucz (**K1**) a w pętli ujemnego sprzężenia zwrotnego tego inwertera — dioda ograniczająca (**D1**).

