

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6594921号
(P6594921)

(45) 発行日 令和1年10月23日 (2019. 10. 23)

(24) 登録日 令和1年10月4日 (2019. 10. 4)

(51) Int. Cl. F I
H 0 4 L 25/03 (2006. 01) H 0 4 L 25/03 C

請求項の数 18 外国語出願 (全 22 頁)

(21) 出願番号	特願2017-38662 (P2017-38662)	(73) 特許権者	507364997
(22) 出願日	平成29年3月1日 (2017. 3. 1)		サイプレス セミコンダクター コーポレ ーション
(65) 公開番号	特開2018-7237 (P2018-7237A)		アメリカ合衆国 カリフォルニア州 9 5
(43) 公開日	平成30年1月11日 (2018. 1. 11)		1 3 4 サンノゼ チャンピオン コート
審査請求日	平成31年4月15日 (2019. 4. 15)		1 9 8
(31) 優先権主張番号	15/198, 928	(74) 代理人	100147485
(32) 優先日	平成28年6月30日 (2016. 6. 30)		弁理士 杉村 憲司
(33) 優先権主張国・地域又は機関	米国 (US)	(74) 代理人	100173794
			弁理士 色部 暁義
早期審査対象出願		(74) 代理人	230118913
			弁護士 杉村 光嗣
		(74) 代理人	100187078
			弁理士 甲原 秀俊
			最終頁に続く

(54) 【発明の名称】 通信用送受信機及び通信制御方法

(57) 【特許請求の範囲】

【請求項 1】

通信バスを介してマスターノード送受信機と通信するスレーブノード送受信機として機能する通信用送受信機であり、

前記マスターノード送受信機により出力されるバス信号が低レベルから高レベルに立ち上る第1のタイミング (t_2) から所定の時間差 t_{diff} を有する、第2のタイミング (t_1) を決定するように構成された送信データ信号遅延調整器と、

前記通信用送受信機が前記通信バスに出力するデータ信号を、前記第2のタイミング (t_1) で、前記高レベルから前記低レベルに変化させ、その後前記データ信号を前記低レベルに維持するように構成されたエンコーダと、
を備え、

n を自然数とし、 f_{notch} を高周波レベルが減少する周波数とし、
前記送信データ信号遅延調整器が前記所定の時間差 t_{diff} を、式 $t_{diff} = (2n - 1) / (2 f_{notch})$ に基づいて計算する、通信用送受信機。

【請求項 2】

請求項 1 に記載の通信用送受信機において、この通信用送受信機が更に、

前記バス信号の前記低レベルから前記高レベルへの立ち上りの開始点を検出するように構成されたクロック立ち上り開始点検出器と、

このクロック立ち上り開始点検出器により検出された前記バス信号のタイミングに基づいて前記第1のタイミング (t_2) を決定するように構成されたクロック立ち上り開始点

決定器とを備えている通信用送受信機。

【請求項 3】

請求項 1 に記載の通信用送受信機において、この通信用送受信機が更に、

前記バス信号の信号レベルを第 1 の基準電圧と比較するように構成された第 1 の比較器と、

前記信号レベルを前記第 1 の基準電圧とは異なる第 2 の基準電圧と比較するように構成された第 2 の比較器と、

前記第 1 の比較器及び前記第 2 の比較器からの比較結果に基づいて前記バス信号の前記低レベルから前記高レベルへの立ち上りの開始点のタイミングを決定するように構成されたクロック立ち上り開始点決定器と

を備えている通信用送受信機。

10

【請求項 4】

請求項 1 に記載の通信用送受信機において、前記送信データ信号遅延調整器が、前記バス信号の前記高レベルから前記低レベルへの立ち下り後の、前記第 2 のタイミングを決定するようにした通信用送受信機。

【請求項 5】

請求項 4 に記載の通信用送受信機において、この通信用送受信機が更に、

前記バス信号の信号レベルを第 1 の基準電圧と比較するように構成された第 1 の比較器と、

前記信号レベルを前記第 1 の基準電圧とは異なる第 2 の基準電圧と比較するように構成された第 2 の比較器と、

前記第 1 の比較器及び前記第 2 の比較器からの比較結果に基づいて前記バス信号の前記立ち下りのタイミングを決定するように構成されたクロック立ち下り終了点決定器と

を備えている通信用送受信機。

20

【請求項 6】

請求項 1 に記載の通信用送受信機において、前記送信データ信号遅延調整器が、前記第 2 のタイミング (t_1) を前記バス信号の前記低レベルから前記高レベルへの立ち上りの開始点のタイミングよりも早くなるように決定するようにした通信用送受信機。

【請求項 7】

請求項 1 に記載の通信用送受信機において、前記送信データ信号遅延調整器が、前記データ信号の前記低レベルから前記高レベルへの立ち上りの開始点のタイミングを、前記バス信号の前記高レベルから前記低レベルへの立ち下りのタイミングよりも所定の時間後となるように決定するようにした通信用送受信機。

30

【請求項 8】

請求項 1 に記載の通信用送受信機において、この通信用送受信機がクロック・エクステンション・ペリフェラル・インタフェース (CXPI) 通信で用いられているノードに含まれているようにした通信用送受信機。

【請求項 9】

請求項 8 に記載の通信用送受信機において、この通信用送受信機が前記通信バスを介してマスターノード送受信機と通信するスレーブノード送受信機として機能するようになっている通信用送受信機。

40

【請求項 10】

通信バスを介してマスターノード送受信機と通信するスレーブノード送受信機として機能する通信用送受信機による通信制御方法において、この通信制御方法が、

前記マスターノード送受信機により出力されるバス信号が低レベルから高レベルに立ち上る第 1 のタイミング (t_2) から所定の時間差 t_{diff} を有する、第 2 のタイミング (t_1) を決定するステップと、

前記通信用送受信機が前記通信バスに出力するデータ信号を、前記第 2 のタイミング (t_1) で、前記高レベルから前記低レベルに変化させ、その後前記データ信号を前記低レベルに維持するステップと、

50

を備え、

n を自然数とし、 f_{notch} を高周波レベルが減少する周波数とし、
前記所定の時間差 t_{diff} を、式 $t_{diff} = (2n - 1) / (2f_{notch})$ に
基づいて計算する、通信制御方法。

【請求項 1 1】

請求項 1 0 に記載の通信制御方法において、この通信制御方法が更に、
クロック立ち上がり開始点検出器により前記バス信号の前記低レベルから前記高レベルへ
の立ち上りの開始点を検出するステップと、
前記クロック立ち上がり開始点検出器により検出された前記バス信号のタイミングに基づ
いて前記第 1 のタイミング(t_2)を決定するステップと
を備えている通信制御方法。

10

【請求項 1 2】

請求項 1 0 に記載の通信制御方法において、
前記通信用送受信機が第 1 の比較器及び第 2 の比較器を有するようにし、
前記通信制御方法が更に、
前記第 1 の比較器により前記バス信号の信号レベルを第 1 の基準電圧と比較するステッ
プと、
前記第 2 の比較器により前記信号レベルを前記第 1 の基準電圧とは異なる第 2 の基準電
圧と比較するステップと、
前記第 1 の比較器及び前記第 2 の比較器からの比較結果に基づいて前記バス信号の前記
低レベルから前記高レベルへの立ち上りの開始点のタイミングを決定するステップと
を備えている通信制御方法。

20

【請求項 1 3】

請求項 1 0 に記載の通信制御方法において、この通信制御方法が更に、前記第 2 のタイ
ミング(t_1)を前記バス信号の前記高レベルから前記低レベルへの立ち下り後となるよう
に決定するステップを備えている通信制御方法。

【請求項 1 4】

請求項 1 3 に記載の通信制御方法において、
前記通信用送受信機が第 1 の比較器及び第 2 の比較器を有するようにし、
前記通信制御方法が更に、
前記第 1 の比較器により前記バス信号の信号レベルを第 1 の基準電圧と比較するステッ
プと、
前記第 2 の比較器により前記信号レベルを前記第 1 の基準電圧とは異なる第 2 の基準電
圧と比較するステップと、
前記第 1 の比較器及び前記第 2 の比較器からの比較結果に基づいて前記バス信号の前記
立ち下りのタイミングを決定するステップと
を備えている通信制御方法。

30

【請求項 1 5】

請求項 1 0 に記載の通信制御方法において、この通信制御方法が更に、前記第 2 のタイ
ミング(t_1)を前記バス信号の前記低レベルから前記高レベルへの立ち上りの開始点の
タイミングよりも早くなるように決定するステップを備えている通信制御方法。

40

【請求項 1 6】

請求項 1 0 に記載の通信制御方法において、この通信制御方法が更に、前記データ信号
の前記低レベルから前記高レベルへの立ち上りの開始点のタイミングを前記バス信号の前
記高レベルから前記低レベルへの立ち下りのタイミングよりも所定の時間後となるように
決定するステップを備えている通信制御方法。

【請求項 1 7】

請求項 1 0 に記載の通信制御方法において、前記通信用送受信機がクロック・エクステ
ンション・ペリフェラル・インタフェース(CXPI)通信で用いられているノードに含
まれているようにする通信制御方法。

50

【請求項 18】

請求項 17 に記載の通信制御方法において、前記通信用送受信機が前記通信バスを介してマスターノード送受信機と通信するスレーブノード送受信機として機能するようにする通信制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、通信用送受信機及び通信制御方法に関するものである。

【背景技術】

10

【0002】

電子的に制御しうるデバイスが複数設けられている装置では、これらのデバイスを個々に制御するプロセッサ間で通信が行われる。例えば、自動車のようなビークル（乗物）には、空気調整装置（エアコン）、ドアミラー、パワーウィンドウ、ワイパー及びその他の電子的に制御しうるデバイスが設けられている。これらのデバイスを電子的に制御する複数の電子制御ユニット（ECU）がビークル内に装着されている。これらの ECU はバス（母線）により互いに接続されており、所定の通信プロトコルに応じて通信する。

【0003】

ECU 間での通信中には、これら ECU を接続するバスにおける配線により雑音が放出されるおそれがある。放出された雑音は周波数帯域に応じて他のデバイスに悪影響を及ぼすおそれがある。

20

【発明の概要】

【発明が解決しようとする課題】

【0004】

従って、本発明は、雑音の影響を低減させることができる通信用送受信機及び通信制御方法を提供するのに役立つことを目的とする。

【課題を解決するための手段】

【0005】

この目的のために、本発明の一態様による通信用送受信機は、クロック信号のパルス幅変調により発生され且つ通信バスから入力されたバス信号の、高レベルから低レベルへの立ち下りを検出するように構成されたタイミング決定器と、前記バス信号が第 1 のタイミングで前記低レベルから前記高レベルに立ち上るこの第 1 のタイミングからの所定の時間差を有する第 2 のタイミングを決定するように構成された送信データ信号遅延調整器と、前記通信バスに出力すべきデータ信号を高レベルから低レベルに変化させることにより前記バス信号の低レベルを延長させるように構成されたエンコーダと、前記データ信号を前記第 2 のタイミングで前記低レベルに変化させるように構成したタイミング調整回路とを備えるようにする。

30

【0006】

上述した態様では、前記送信データ信号遅延調整器が前記所定の時間差を以下の式（1）、すなわち

40

$$t_{diff} = (2n - 1) / (2f_{notch}) \quad (1)$$

で計算し、ここで t_{diff} を前記所定の時間差とし、 f_{notch} を高調波レベルが減少される周波数とし、 n を自然数とした。

【0007】

上述した態様は更に、前記バス信号の低レベルからの立ち上りの開始点を検出するように構成されたクロック立ち上がり開始点検出器と、このクロック立ち上がり開始点検出器により検出された前記低レベルからの立ち上りの開始点のタイミングに基づいて前記第 1 のタイミングを決定するように構成されたクロック立ち上がり開始点決定器とを備えるようにする。

【0008】

50

上述した態様は更に、前記バス信号の信号レベルを第1の基準電圧と比較するように構成された第1の比較器と、前記信号レベルを前記第1の基準電圧とは異なる第2の基準電圧と比較するように構成された第2の比較器と、前記第1の比較器及び前記第2の比較器からの比較結果に基づいて前記バス信号の前記低レベルからの立ち上りの開始点のタイミングを決定するように構成されたクロック立ち上り開始点決定器とを備えるようにしうる。

【0009】

上述した態様では、前記送信データ信号遅延調整器により前記第2のタイミングを前記バス信号の立下り後となるように決定することができる。

【0010】

上述した態様は更に、前記バス信号の信号レベルを第1の基準電圧と比較するように構成された第1の比較器と、前記信号レベルを前記第1の基準電圧とは異なる第2の基準電圧と比較するように構成された第2の比較器と、前記第1の比較器及び前記第2の比較器からの比較結果に基づいて前記バス信号の立ち下りのタイミングを決定するように構成されたクロック立ち下り終了点決定器とを備えるようにしうる。

【0011】

上述した態様では、前記送信データ信号遅延調整器が、前記第2のタイミングを前記バス信号の低レベルからの立ち上りの開始点のタイミングよりも早くなるように決定するようにしうる。

【0012】

上述した態様では、前記送信データ信号遅延調整器が、前記データ信号の低レベルから高レベルへの立ち上りの開始点のタイミングを前記バス信号の立下りのタイミングよりも所定の時間長後となるように決定するようにしうる。

【0013】

上述した態様では、この通信用送受信機がクロック・エクステンション・ペリフェラル・インタフェース通信で用いられているノードに含まれているようにしうる。

【0014】

上述した態様では、通信用送受信機が前記通信バスを介してマスターノード送受信機と通信するスレーブノード送受信機として機能するようにしうる。

【0015】

本発明の他の態様による方法は、通信バスを介して通信する通信用送受信機による通信制御方法であり、この通信制御方法が、クロック信号のパルス幅変調により発生され且つ前記通信バスから入力されたバス信号の、高レベルから低レベルへの立ち下りを検出するステップと、前記バス信号が第1のタイミングで前記低レベルから前記高レベルに立ち上るこの第1のタイミングからの所定の時間差を有する第2のタイミングを決定するステップと、前記通信バスに出力すべきデータ信号を高レベルから低レベルに変化させることにより前記バス信号の低レベルを延長させるステップと、前記データ信号を前記第2のタイミングで前記低レベルに変化させるステップとを備えるようにする。

【0016】

上述した態様では、前記所定の時間差を以下の式(2)、すなわち

$$t_{diff} = (2n - 1) / (2f_{notch}) \quad (2)$$

で計算し、ここで t_{diff} を前記所定の時間差とし、 f_{notch} を高調波レベルが減少される周波数とし、 n を自然数とするようにしうる。

【0017】

上述した態様は更に、前記バス信号の低レベルからの立ち上りの開始点を検出するステップと、クロック立ち上り開始点検出器により検出された前記低レベルからの立ち上りの開始点のタイミングに基づいて前記第1のタイミングを決定するステップとを備えているようにしうる。

【0018】

上述した態様では、前記通信用送受信機が第1の比較器及び第2の比較器を有するよう

10

20

30

40

50

にでき、上述した態様が更に、前記第 1 の比較器により前記バス信号の信号レベルを第 1 の基準電圧と比較するステップと、前記第 2 の比較器により前記信号レベルを前記第 1 の基準電圧とは異なる第 2 の基準電圧と比較するステップと、前記第 1 の比較器及び前記第 2 の比較器からの比較結果に基づいて前記バス信号の低レベルからの立ち上りの開始点のタイミングを決定するステップとを備えるようにしうる。

【 0 0 1 9 】

上述した態様は更に、前記第 2 のタイミングを前記バス信号の立下り後となるように決定するステップを備えることができる。

【 0 0 2 0 】

上述した態様では、前記通信用送受信機が第 1 の比較器及び第 2 の比較器を有するようにでき、上述した態様が更に、前記第 1 の比較器により前記バス信号の信号レベルを第 1 の基準電圧と比較するステップと、前記第 2 の比較器により前記信号レベルを前記第 1 の基準電圧とは異なる第 2 の基準電圧と比較するステップと、前記第 1 の比較器及び前記第 2 の比較器からの比較結果に基づいて前記バス信号の立ち下りのタイミングを決定するステップとを備えるようにしうる。

【 0 0 2 1 】

上述した態様は更に、前記第 2 のタイミングを前記バス信号の低レベルからの立ち上りの開始点のタイミングよりも早くなるように決定するステップを備えることができる。

【 0 0 2 2 】

上述した態様は更に、前記データ信号の低レベルから高レベルへの立ち上りの開始点のタイミングを前記バス信号の立下りのタイミングよりも所定の時間長後となるように決定するステップを備えることができる。

【 0 0 2 3 】

上述した態様では、前記通信用送受信機がクロック・エクステンション・ペリフェラル・インタフェース通信で用いられているノードに含まれているようにすることができる。

【 0 0 2 4 】

上述した態様では、前記通信用送受信機が前記通信バスを介してマスターノード送受信機と通信するスレーブノード送受信機として機能するようにしうる。

【 0 0 2 5 】

以下の実施例の通信用送受信機及び通信制御方法によれば、雑音の影響を低減させることができる。

【図面の簡単な説明】

【 0 0 2 6 】

【図 1】図 1 は、スレーブノードによる制御と通信バス中を流れる電流との間の関係を示す波形図である。

【図 2】図 2 は、本発明において開示する実施例の 1 つに応じて制御を実行した際の高調波レベルのスペクトルの一例を示すグラフ線図である。

【図 3】図 3 は、図 2 における実施例による通信に対する送受信機の一例を示すブロック線図である。

【図 4】図 4 は、図 3 の実施例による通信用送受信機で送信データ信号を制御する一例を示す波形図である。

【図 5】図 5 は、スレーブ立ち下り終了点がクロック立ち下り終了点よりも早い場合の通信バスの電流における変化を示す波形図である。

【図 6】図 6 は、図 3 の実施例に対する変形による通信用送受信機の一例を示すブロック線図である。

【図 7】図 7 は、図 6 の通信用送受信機における立ち上り開始点の時間及びクロック立ち下り終了点の時間を決定する方法を示す波形図である。

【図 8】図 8 は、クロック立ち下り点の時間を決定するための図 6 におけるクロック立ち下り終了点決定器による処理を示す波形図である。

10

20

30

40

50

【図 9】図 9 は、図 6 における送信データ信号遅延調整器が遅延時間を決定する方法の一例を示す波形図である。

【図 10】図 10 は、図 6 における送信データ信号遅延調整器が遅延時間を決定する方法の一例を示す波形図である。

【図 11】図 11 は、図 6 におけるエンコーダより制御される送信データ信号及びバス信号を示す波形図である。

【図 12】図 12 は、図 6 におけるエンコーダにより制御される送信データ信号及びバス信号を示す波形図である。

【図 13】図 13 は、立ち上がり開始点がスレーブ立ち下り終了点よりも早い場合の通信バスの電流における変化を示す波形図である。

【図 14】図 14 は、C X P I 通信におけるシステム構造の一例を示すブロック線図である。

【図 15】図 15 は、C X P I 通信システムにおける回路構造の一例を示すブロック線図である。

【図 16】図 16 は、C X P I 通信システムにおけるマスターノードに対する波形の一例を示す線図である。

【図 17】図 17 は、図 15 におけるマスターノードの C X P I 送受信機内の回路の一部を示す説明図である。

【図 18】図 18 は、C X P I 通信システムにおけるスレーブノードに対する波形の一例を示す線図である。

【図 19】図 19 は、C X P I 通信システムにおいて発生される雑音のスペクトルの一例を示すグラフ線図である。

【図 20】図 20 は、通信バスにおける電圧の一例を示す波形図である。

【図 21】図 21 は、通信バスを流れる電流の一例を示す波形図である。

【図 22】図 22 は、通信バスにおける電流の流れの一例を示す説明図である。

【図 23】図 23 は、立ち下りの勾配を、マスターノードにより出力されるバス信号及びスレーブノードにより出力されるバス信号において同一となるように設定した場合の一例の信号波形図を示す。

【発明を実施するための形態】

【0027】

自動車内に装着した E C U 間で用いられる通信プロトコルの例には、ローカル相互接続ネットワーク (L I N) と、コントローラ・エリア・ネットワーク (C A N) と、クロック・エクステンション・ペリフェラル・インタフェース (C X P I) とが含まれる。

【0028】

図 14 における例で示すように、C X P I 通信を実行する通信システム 1400 は、1 つのマスターノード 1401 と、複数のスレーブノード 1402 とを有している。図 14 は、3 つのスレーブノード 1402 を有する例を示している。マスターノード 1401 は通信バス 1403 により各スレーブノード 1402 に接続されている。マスターノード 1401 及びスレーブノード 1402 は例えば、それぞれ、コンピュータ等で構成されている。

【0029】

マスターノード 1401 は、各スレーブノード 1402 の動作タイミングを制御するノードである。マスターノード 1401 は、一定の周波数での通信基準となるバス信号 m B U S (図 15 参照) を通信バス 1403 に送信する。スレーブノード 1402 は、マスターノード 1401 により基準クロックとして送信されるバス信号 m B U S でデータを送受信する。

【0030】

図 15 は、C X P I 通信システムにおける回路構造の一例を示す。この図 15 は、図面を簡単にするためにスレーブノード 1504 を 1 つのみ示している。マスターノード 1501 はマイクロコントローラ 1502 及び C X P I 送受信機 1503 を有している。スレ

10

20

30

40

50

ープノード1504はマイクロコントローラ1505及びCXP I送受信機1506を有している。マイクロコントローラ1502及び1505の各々は汎用非同期送受信機(UART)インタフェースを有し、それぞれ信号をCXP I送受信機1503及び1506に送信するとともにこれらCXP I送受信機から受信する。

【0031】

CXP I通信では、マスターノード1501がクロック信号mCLKにパルス幅変調(PWM)を行うことによりデータを送信する。図16は、CXP I通信システムにおけるマスターノードに対する波形の一例を示す。この図16は、マイクロコントローラ1502からCXP I送受信機1503に出力されるクロック信号mCLKと、マイクロコントローラ1502からCXP I送受信機1503に出力されるデータ信号mTXDと、CXP I送受信機1503により通信バス1507に出力されるバス信号mBUSとを示している。

10

【0032】

CXP I送受信機1503はクロック信号mCLKに対してPWMを実行して、データ信号mTXDに相当する論理値を呈する信号を発生させる。クロック信号mCLKに対してPWMを実行することにより発生されたバス信号mBUSはスレーブノード1504に送信され、これによりデータをマスターノード1501からスレーブノード1504に送信する。バス信号mBUSは2つの電圧レベル(高レベル及び低レベル)を有している。バス信号mBUSの高レベル及び低レベルは図17に示すような回路により発生され、通信バス1507に出力される。バス信号mBUSの高レベルは、電源ラインに接続されたプルアップ抵抗1701により決定される。バス信号mBUSの低レベルは、入力されるデータ信号mTXDにより制御されるトランジスタTrを介して接地点GNDに接続される通信バス1507に対する出力端子により発生される。

20

【0033】

CXP I通信では、通信バス1507に出力されるバス信号mBUSの論理値はバス信号mBUSの低レベル(又は高レベル)の長さにより決定される。バス信号mBUSの低レベルの持続時間が、例えば図16の区間Z₁及びZ₂において、所定の時間よりも短い場合には、バス信号mBUSの論理値は1である。バス信号mBUSの低レベルの持続時間が、例えば図16の区間Z₃において、所定の時間よりも長い場合には、バス信号mBUSの論理値は0である。

30

【0034】

CXP I送受信機1503はクロック信号mCLKに対しPWMを実行し、図16における区間Z₁及びZ₂に示すようにデータ信号mTXDが高レベルにある際にバス信号mBUSが1の論理値を呈するようにする。これとは逆に、バス信号mBUSの低レベルの持続時間を延長させることにより、CXP I送受信機1503はクロック信号mCLKに対しPWMを実行し、図16における区間Z₃に示すようにデータ信号mTXDが低レベルにある際にバス信号mBUSが0の論理値を呈するようにする。このようにすることにより、CXP I送受信機1503は、バス信号mBUSの論理値をデータ信号mTXDに基づいて制御することによりデータを送信ようになる。

40

【0035】

CXP I送受信機1503はスレーブノード1504により通信バス1507から送信されるバス信号sBUSを受信し、バス信号sBUSを検出することにより得られるデータ信号を受信信号mRXDとしてマイクロコントローラ1502に送信する。

【0036】

スレーブノード1504はバス信号sBUSをマスターノード1501により出力されたバス信号mBUSと合成することによりデータを送信してバス信号BUSを発生させる。スレーブノード1504がデータを出力するタイミングでは、マスターノード1501はデータを送信するのではなく、むしろ一定のデューティサイクルでバス信号mBUSを送信し、スレーブノード1504により通信バス1507から送信されたバス信号sBUSを受信するようになっている。スレーブノード1504がデータを出力するタイミング

50

では、マスターノード1501により出力されたバス信号mBUSは1の論理値を有する信号である。換言すれば、スレーブノード1504がバス信号sBUSを出力しない場合には、バス信号BUSは1の論理値を呈する。バス信号mBUSが出力されると、スレーブノード1504は、合成されたバス信号BUSの論理値が0となるようにバス信号sBUSを構成する。従って、バス信号sBUSに基づいて合成バス信号BUSの論理値を決定するスレーブノード1504により、バス信号BUSを取得するマスターノード1501にデータを送信することができる。

【0037】

図18は、CXP I通信システムにおけるスレーブノードに対する波形の一例を示す。この図18は、スレーブノード1504(CXP I送受信機1506)から出力されたバス信号sBUS及びマスターノード1501から出力されたバス信号mBUSの合成であるバス信号BUSと、マイクロコントローラ1505により出力されたデータ信号sTXDと、CXP I送受信機1506によりバス信号mBUSから取得した受信データ信号RXDと、CXP I送受信機1506により通信バス1507に送信された送信データ信号TXDとを示している。

【0038】

スレーブノード1504は、マスターノード1501から通信バス1507を介して出力されたバス信号mBUSを受信し、動作する。CXP I送受信機1506は、通信バス1507から取得したバス信号mBUSからクロック信号sCLKを取得し、このクロック信号sCLKをマイクロコントローラ1505に出力する。

【0039】

スレーブノード1504は、データを通信バス1507に送信する際に、マスターノード1501から取得したバス信号mBUSを駆動することによりデータ送信の開始を他のノードに通知する。スレーブノード1504によるデータの送信を以下に説明する。CXP I送受信機1506は、このCXP I送受信機1506内の回路により発生された受信データ信号RXDにおける変化(立ち下り)とこれら変化の論理値とによるバス信号mBUSにおける立ち下りを、このバス信号mBUSの特性に応じて検出する(図18における(i))。CXP I送受信機1506は、受信データ信号RXDにおける立ち下りによるバス信号mBUSにおける立ち下りを検出すると、このCXP I送受信機1506内の回路内に発生された送信データ信号TXDの論理値を、マイクロコントローラ1505により出力されたデータ信号sTXDに基づいて0となるように制御する(図18における(ii))。送信データ信号TXDが通信バス1507に入力されると、バス信号sBUSは、送信データ信号TXDの論理値が0である間低レベルに立ち下る。従って、バス信号mBUSとバス信号sBUSとの合成であるバス信号BUSの低レベルの持続時間が延長される(図18における(iii))。このように、バス信号BUSの低レベルが延長されることにより、マスターノード1501は低レベルが延長されたバス信号BUSを受信することができ、これによりスレーブノード1504からマスターノード1501へのデータ送信の開始を検出し且つデータを受信することを開始するようになる。

【0040】

上述したように、マスターノード1501とスレーブノード1504との間で通信が行されると、信号の送信及び受信により雑音は通信バス1507から放出されるおそれがある。通信バス1507から放出された雑音は他の通信に悪影響を及ぼすおそれがある。例えば、スマートキーシステムが雑音により悪影響を受ける。スマートキーシステムは、ユーザが使用するキーにより自動車のドアの鎖錠及び鎖錠解除処理を自動車との無線通信により実行するシステムである。例えば、19.2kHzの信号をCXP I通信における基準クロックとして用いるとともに134kHzの信号をスマートキーシステムにおいて用いる場合、134kHzは19.2kHzの第7高調波である。従って、図19に示すように、雑音周波数スペクトルにおける領域1900により示される134kHz付近(100kHz~160kHz)の高調波レベルが増大する。従って、スマートキーシステムの無線通信はCXP I通信により遮断されるおそれがある。

10

20

30

40

50

【 0 0 4 1 】

バス信号 $mBUS$ のスルーレートを低減させるとともにバス信号 $mBUS$ の立ち上り及び立ち下りを緩やかに行う制御を実行することにより雑音の放出を抑圧させることを試みた場合には、スレーブノード 1504 がデータを送信する際に、通信バス 1507 内に入力されるバス信号 $sBUS$ の立ち下りを信号精度のために幾らか急峻とするのが好ましい。一方、バス信号 $sBUS$ の立ち下りがあまりにも急峻過ぎると、通信バス 1507 を流れる電流の変化により伝導雑音が発生する。通信バス 1507 中で発生される伝導雑音と、バス信号 $sBUS$ の立ち下りをあまり緩やかするべきでない理由とを以下に説明する。

【 0 0 4 2 】

図 20 は、通信バス 1507 における電圧信号の一例を示し、図 21 は、通信バス 1507 を流れる電流の一例を示す。図 22 は、通信バス 1507 における電流の流れの一例を線図的に示している。

【 0 0 4 3 】

バス信号 $sBUS$ がスレーブノード 1504 から通信バス 1507 に入力されず、マスターノード 1501 からのバス信号 $mBUS$ が立ち下ると（図 20 及び図 21 における区間 Z_4 ）、図 22 の（1）で示すように電流が CXP I 送受信機 1503 においてプルアップ抵抗側から、通信バス 1507 に流れずにトランジスタ Tr 側に流れる。

【 0 0 4 4 】

図 18 につき説明したように、スレーブノード 1504 は通信バス 1507 におけるバス信号 $sBUS$ の電圧レベルを低レベルに設定する。従って、送信データ信号 TXD を通信バス 1507 に入力すると（図 20 及び図 21 における区間 Z_5 ）、電流が図 22 の（1）で示すように CXP I 送受信機 1503 中を流れるとともに、図 22 の（2）で示すように CXP I 送受信機 1506 にも流れる。換言すれば、この時点で電流が通信バス 1507 を流れる。このように区間 Z_4 から区間 Z_5 に移行する際、電流の変化により伝導雑音が発生される。この時点で通信バス 1507 に入力されるバス信号 $sBUS$ は、その立ち下りエッジにおいて、図 20 に示すように、マスターノード 1501 から出力されるバス信号 $mBUS$ の立ち下りエッジよりも急峻の勾配を有する。従って、電流において急激な変化が生じる。

【 0 0 4 5 】

更に、マスターノード 1501 から出力されたバス信号 $mBUS$ が高レベルにあり、スレーブノード 1504 から出力されたバス信号 $sBUS$ が低レベルにあると（図 20 及び図 21 における区間 Z_6 ）、電流は CXP I 送受信機 1503 のトランジスタ Tr 側に流れるのを停止し、図 22 に（2）で示すように電流の全てが CXP I 送受信機 1503 のプルアップ抵抗から CXP I 送受信機 1506 に流れる。従って、通信バス 1507 を流れる電流は、区間 Z_5 から区間 Z_6 に移行する際にも同様に変化（増大）し、従って、電流の変化により伝導雑音が発生される。

【 0 0 4 6 】

図 23 は、マスターノード 1501 により出力されるバス信号 $mBUS$ と、スレーブノード 1504 により出力されるバス信号 $sBUS$ とにおいて立ち下りの勾配を同じに設定した場合の一例の信号波形図を示す。スレーブノード 1504 から出力されたバス信号 $sBUS$ の立ち下りの勾配が緩やかであると、マスターノード 1501 からのバス信号 $mBUS$ とスレーブノード 1504 からのバス信号 $sBUS$ との合成であり、通信バス 1507 を流れるバス信号 BUS においては、マスターノード 1501 からのバス信号 $mBUS$ の立ち上り及びスレーブノード 1504 からのバス信号 $sBUS$ の立ち下りに対応して信号レベルが立ち上り及び立ち下りを行う区間 Z_7 が生じるおそれがある。信号レベルがこのような立ち上り及び立ち下りを行う区間 Z_7 が生じると、マスターノード 1501 とスレーブノード 1504 との間の通信が不安定となる。従って、このような区間 Z_7 が生じるのを回避するために、スレーブノード 1504 から出力されたバス信号 $sBUS$ の立ち下りがある程度の急峻度を有するようにする。

【 0 0 4 7 】

一方、スレーブノード1504からのバス信号sBUSの立ち下りを急峻にすると、上述したように伝導雑音が生じ、これによりスマートキーシステム等における無線通信を遮断するおそれがある。

【0048】

上述した伝導雑音の影響を低減させる実施例を以下で図面を参照して説明する。

【0049】

最初に、伝導雑音の影響を低減させる以下のこの実施例における原理を、図1を参照して説明する。この図1は、スレーブノードによる制御と通信バスを流れる電流との関係を示している。この図1には、マスターノード1501により出力されたバス信号mBUSと、スレーブノード1504により出力されたバス信号sBUSと、これらバス信号mBUS及びバス信号sBUSの合成であるバス信号BUSと、通信バス1507を流れる電流 I_{BUS} とを示している。この図1では、時間 t_1 が、スレーブノード1504からのバス信号sBUSが0（スレーブ立ち下り終了点）に達した時点を表しており、時間 t_2 が、マスターノード1501からのバス信号mBUSを低レベルから高レベルに移動させるための開始時点（クロック立ち上り開始点）を表している。

【0050】

図20～22につき説明したように、通信バス1507を流れる電流 I_{BUS} は、スレーブノード1504がデータを送信する際の動作により変化する。図1では、区分Aが、図20及び21における区間 Z_4 から区間 Z_5 への移行による電流 I_{BUS} の変化を表し、区分Bが、図20及び21における区間 Z_5 から区間 Z_6 への移行による電流 I_{BUS} の変化を表している。

【0051】

時間 t_1 及び時間 t_2 間の差である時間差 t_{diff} を所定の長さとする場合には、特定の周波数帯域において区分Aにおける電流スペクトルの成分と区分Bにおける電流スペクトルの成分とが位相関係により相殺される。換言すれば、区分A及び区分Bに対する各周波数帯域でのスペクトルの成分では、位相差がラジアン（又はラジアンの奇数倍）である周波数帯域の成分は互いに相殺される。

【0052】

時間差 t_{diff} と、相殺される周波数 f_{notch} との間の関係を以下に詳細に説明する。

【0053】

所定の周波数 f での区分A及び区分Bの周波数成分における位相差は以下の式（3）で表される。

$$= 2 \cdot t_{diff} \cdot f \quad (3)$$

【0054】

周波数 f_{notch} における区分A及び区分Bの成分を相殺するためには、位相差をラジアンの奇数倍とすることで充分である。換言すれば、 n を自然数とした以下の式（4）を満足させれば充分である。

$$2 \cdot t_{diff} \cdot f_{notch} = (2n - 1) \quad (4)$$

【0055】

f_{notch} 及び t_{diff} に対し式（4）を解くことにより以下の式（5）及び（6）がもたらされる。

$$f_{notch} = (2n - 1) / (2 t_{diff}) \quad (5)$$

$$t_{diff} = (2n - 1) / (2 f_{notch}) \quad (6)$$

【0056】

従って、スペクトル成分が相殺される周波数 f_{notch} を上記の式（6）内に代入することにより相殺される値となるように時間差 t_{diff} を制御することにより、周波数 f_{notch} における高調波の影響を低減させることができる。

【0057】

図2は、この実施例による制御を実行する際の高調波レベルの周波数スペクトルの一例を示している。この図2は、時間差 t_{diff} を、 $f_{notch} = 134 \text{ kHz}$ とした式（6）から

10

20

30

40

50

計算した値となるように制御した場合の高調波レベルの周波数スペクトルを示している。この図2に示すように、領域200内に示す $f_{\text{notch}} = 134 \text{ kHz}$ 付近の高調波レベルは図19に比べて減少している。従って、 f_{notch} 付近の周波数帯域における伝導雑音の影響を低減させることができる。図2に示す例では、 $f_{\text{notch}} = 134 \text{ kHz}$ の場合を記載しているが、他の周波数帯域においても同様に、時間差 t_{diff} を、式(6)により計算した値となるように制御することにより、周波数帯域における高調波レベルを低下させることができる。区分A及び区分B間の高さの差(すなわち、電流の変動幅)が小さくなればなるほど、高調波レベルの減少効果が増大する。

【0058】

図3は、この実施例により上述した高調波レベルを減少させることができるようにした、通信用スレーブノード送受信機(CXPI送受信機1506)の一例を示すブロック線図である。CXPI送受信機1506はアナログブロック301及び論理ブロック305を有している。

【0059】

アナログブロック301はドライバ302と、受信機303と、クロック立ち上がり開始点検出器304とを有している。ドライバ302は、論理ブロック305を介して取得したマイクロコントローラ1505からの送信データ信号TXDを通信バス1507に入力させる。受信機303は、アナログブロック301に接続された通信バス1507から入力されたバス信号mBUSを取得し、このバス信号mBUSを論理ブロック305に送信する。

【0060】

クロック立ち上がり開始点検出器304は、クロック信号が低レベルから高レベルに移動するための開始時点、すなわち時間 t_2 を検出する回路である。このクロック立ち上がり開始点検出器304は、例えば、比較器で構成されている。このクロック立ち上がり開始点検出器304を比較器で構成した場合には、例えばバス信号mBUSの低レベル電圧 V_L とこのバス信号mBUSとをクロック立ち上がり開始点検出器304内に入力させる。このクロック立ち上がり開始点検出器304は電圧 V_L と入力されたバス信号mBUSとを比較し、この比較結果を表す信号を出力する。

【0061】

論理ブロック305は、デコーダ306と、クロック立ち上がり開始点決定器307と、送信データ信号遅延調整器308と、エンコーダ309とを有している。デコーダ306は、受信機303から取得した信号を復号した結果をマイクロコントローラ1505に送信する。

【0062】

クロック立ち上がり開始点決定器307は、クロック立ち上がり開始点検出器304から取得したクロック立ち上がり開始のタイミングに基づいて、バス信号mBUSが低レベルからの移動開始を行う時間 t_2 を決定する。送信データ信号遅延調整器308は、クロック立ち上がり開始点決定器307から取得した時間 t_2 と目標時間差 t_{diff} とに基づいて、送信データ信号TXDを入力するタイミング、すなわちスレーブノード1504からのバス信号sBUSを低くするタイミングを決定する。

【0063】

エンコーダ309は、マイクロコントローラ1505から取得したデータ信号sTXDをPWM信号に変換し、送信データ信号TXDをドライバ302に入力させる。この場合、エンコーダ309は、送信データ信号遅延調整器308により決定された送信データ信号TXDを入力させるためのタイミングに基づく所定のタイミングで送信データ信号TXDをドライバ302に入力させる。

【0064】

図3につき説明したCXPI送受信機1506による制御につき図4を参照して以下に説明する。図4は、図1と同様に、マスターノード1501により出力されたバス信号mBUSと、スレーブノード1504により出力されたバス信号sBUSと、これらバス信

10

20

30

40

50

号 $mBUS$ 及びバス信号 $sBUS$ の合成であるバス信号 BUS と、通信バス 1507 を流れる電流 I_{BUS} とを示している。ここでは、第 n クロックサイクルで送信データ信号 TXD を送信することによりバス信号 $sBUS$ を出力する $CXPI$ 送受信機 1506 の場合の一例を説明する。

【0065】

最初に、 $CXPI$ 送受信機 1506 は、クロック立ち上り開始点検出器 304 を用いて、第 n クロックサイクルの 1 つ前のサイクルである第 $(n-1)$ サイクルでクロック立ち上り開始の時間 $t_{2_{n-1}}$ を検出する。又、 $CXPI$ 送受信機 1506 は、クロック立ち上り開始点決定器 307 を用い、バス信号 $mBUS$ の周期 T_{per} に基づいて、検出された時間 $t_{2_{n-1}}$ から第 n クロックの立ち上り開始の時間 $t_{2_n} = t_{2_{n-1}} + T_{per}$ をも決定する。第 n クロックの立ち上り開始の時間 t_{2_n} を計算しうる場合には、 $CXPI$ 送受信機 1506 は、時間 $t_{2_{n-1}}$ を検出する必要がないことを銘記すべきである。例えば、 $CXPI$ 送受信機 1506 は、第 $(n-m)$ クロックの立ち上り開始（ここで、 $n > m$ である）の時間 $t_{2_{n-m}}$ に基づいて時間 t_{2_n} を計算しうる。

【0066】

$CXPI$ 送受信機 1506 は、送信データ信号遅延調整器 308 により時間差 t_{diff} を時間 t_{2_n} から減算し、これによりバス信号 $sBUS$ の論理値が 0 となる時間、すなわちスレーブ立ち下り終了点の時間 t_{1_n} を計算する。 $CXPI$ 送受信機 1506 は、論理値 0 を有するバス信号 $sBUS$ を PWM 信号に変調し、時間 t_{1_n} がバス信号 $sBUS$ のスレーブ立ち下り終了点となるようにする。

【0067】

このようにして、 $CXPI$ 送受信機 1506 がバス信号 $sBUS$ の制御タイミングを制御することにより、所定の周波数 f_{notch} における高調波レベルを減少させることができる。

【0068】

次に、本実施例の $CXPI$ 送受信機 1506 に対する変形例を説明する。ここに開示する変形例は、以下に説明するスレーブ立ち下り終了点及びバス信号 $mBUS$ の立ち下り終了点（クロック立ち下り終了点）のタイミングを制御しうる一例である。

【0069】

図 5 は、スレーブ立ち下り終了点がクロック立ち下り終了点よりも早い場合の通信バスの電流の変化を示す。この図 5 に示すように、バス信号 $sBUS$ のスレーブ立ち下り終了点の時間 t_1 がバス信号 $mBUS$ のクロック立ち下り終了点の時間 t_0 よりも早いと、時間 t_1 から時間 t_0 までで電流の全てがマスターノード 1501 のプルアップ抵抗側から通信バス 1507 を介してスレーブノード 1504 に流れる。従って、通信バス 1507 の電流 I_{BUS} に変化が生じる。この電流 I_{BUS} の変化により伝導雑音が発生する。この時点での電流 I_{BUS} における変化量は、図 1 における区分 A 及び区分 B の変化量の合計である。従って、この時点での伝導雑音への影響は図 1 における区分 A 及び区分 B に比べて多く増大する。従って、スレーブ立ち下り終了点の時間 t_1 をクロック立ち下り終了点の時間 t_0 よりも遅くするのが好ましい。

【0070】

図 6 は、上述した実施例に対する変形例による通信用送受信機（ $CXPI$ 送受信機 1506）の一例を示すブロック線図である。この変形例による $CXPI$ 送受信機 1506 はアナログブロック 601 及び論理ブロック 605 を有している。

【0071】

アナログブロック 601 はドライバ 602 と、第 1 の比較器 603 と、第 2 の比較器 604 とを有している。ドライバ 602 は、論理ブロック 605 を介して取得したマイクロコントローラ 1505 からの送信データ信号 TXD を通信バス 1507 に入力させる。

【0072】

第 1 の比較器 603 及び第 2 の比較器 604 は、論理ブロック 605 内で用いられた信号を出力して、クロック立ち上り開始点及びクロック立ち下り終了点の時間を決定する。

通信バス 1507 からのバス信号 $mBUS$ は第 1 の比較器 603 及び第 2 の比較器 604 内に入力される。更に、第 1 の比較器 603 内には第 1 の基準電圧 V_{th1} が入力され、第 2 の比較器 604 内には第 2 の基準電圧 V_{th2} が入力される。第 1 の基準電圧 V_{th1} はバス信号 $mBUS$ の低レベルの電圧 V_L 以上にし、第 2 の基準電圧 V_{th2} はバス信号 $mBUS$ の高レベルの電圧 V_H 以下にする。ここでは $V_{th1} > V_{th2}$ と仮定する。第 1 の比較器 603 及び第 2 の比較器 604 はそれぞれ、第 1 の基準電圧 V_{th1} 及び第 2 の基準電圧 V_{th2} をバス信号 $mBUS$ の電圧と比較し、比較結果を表す信号（比較信号）を出力する。

【0073】

論理ブロック 605 はクロック立ち上がり開始点決定器 606 と、クロック立ち下り終了点決定器 607 と、送信データ信号遅延調整器 608 と、エンコーダ 609 とを有している。

10

【0074】

第 1 の比較器 603 及び第 2 の比較器 604 からの比較信号は、クロック立ち上がり開始点決定器 606 及びクロック立ち下り終了点決定器 607 に入力される。クロック立ち上がり開始点決定器 606 は、取得した信号に基づいて、バス信号 $mBUS$ が低レベルからの移動を開始する時間 t_2 を決定する。クロック立ち下り終了点決定器 607 は、取得した信号に基づいて、バス信号 $mBUS$ が低レベルに達する時間 t_0 を決定する。クロック立ち上がり開始点決定器 606 及びクロック立ち下り終了点決定器 607 が時間 t_2 及び時間 t_0 を決定する方法に関する詳細を以下に説明する。

【0075】

20

送信データ信号遅延調整器 608 は、クロック立ち上がり開始点決定器 606 から取得した時間 t_2 と、クロック立ち下り終了点決定器 607 から取得した時間 t_0 と、目標時間差 t_{diff} とに基づいて、送信データ信号 TXD を入力するタイミングを決定する。この送信データ信号遅延調整器 608 は、スレーブ立ち下り終了点の時間 t_1 をクロック立ち上がり開始点の時間 t_2 よりも時間差 t_{diff} だけ速くする制御を実行し、これにより所望の高調波レベルを減少させるようにする。しかし、スレーブ立ち下り終了点の時間 t_1 がクロック立ち下り終了点の時間 t_0 よりも早いと、図 5 につき説明した理由で伝導雑音が発生する。この伝導雑音を回避するために、スレーブ立ち下り終了点の時間 t_1 を、時間 t_0 と等しくするか又はそれよりも遅くなるように制御することができる。

【0076】

30

エンコーダ 609 は、マイクロコントローラ 1505 から取得したデータ信号 $sTXD$ を PWM 信号に変換し、送信データ信号 TXD をドライバ 602 に入力させる。このエンコーダ 609 は、マイクロコントローラ 1505 から取得した送信データ信号 TXD を、送信データ信号遅延調整器 608 により決定された送信データ信号 TXD を入力するタイミングに基づく所定のタイミングでドライバ 602 に入力させる。

【0077】

次に、クロック立ち上がり開始点決定器 606 及びクロック立ち下り終了点決定器 607 がクロック立ち上がり開始点の時間 t_2 及びクロック立ち下り終了点の時間 t_0 を決定する方法に関する詳細を図 7 につき説明する。図 7 は、バス信号 $mBUS$ と、第 1 の比較器 603 の比較信号 $Comp1$ と、第 2 の比較器 604 の比較信号 $Comp2$ とを示している。

40

【0078】

クロック立ち上がり開始点決定器 606 は、低レベルから高レベルに移行している間、第 1 の比較器 603 の比較信号 $Comp1$ 及び第 2 の比較器 604 の比較信号 $Comp2$ から、バス信号 $mBUS$ が電圧 V_{th2} に達した時間 t_{r1} 及びバス信号 $mBUS$ が電圧 V_{th1} に達した時間 t_{r2} を決定する。このクロック立ち上がり開始点決定器 606 は、バス信号 $mBUS$ の電圧 V_{th2} 及び V_{th1} と時間 t_{r1} 及び t_{r2} とに基づいて、バス信号 $mBUS$ の変化率を計算することができる。この変化率は特に、 $(V_{th1} - V_{th2}) / (t_{r2} - t_{r1})$ として計算される。クロック立ち上がり開始点決定器 606 は、この計算した変化率に基づいて、バス信号 $mBUS$ の電圧が低レベル電圧 V_L となる時間 t_2 を計算する。特に、時間 t_2 は、 $V_L = 0$ とし、時間 t_{r2} を基準時間とした以下の式 (7) により計算する。

50

$$t_2 = t_{r2} - (t_{r2} - t_{r1}) \cdot V_{th1} / (V_{th1} - V_{th2}) \quad (7)$$

【0079】

クロック立ち下り終了点決定器607は、高レベルから低レベルに移行している間、第1の比較器603の比較信号Comp1及び第2の比較器604の比較信号Comp2から、バス信号mBUSが電圧 V_{th1} に達した時間 t_{f1} 及びバス信号mBUSが電圧 V_{th2} に達した時間 t_{f2} を決定する。このクロック立ち下り終了点決定器607は、バス信号mBUSの電圧 V_{th1} 及び V_{th2} と時間 t_{f1} 及び t_{f2} とに基づいて、バス信号mBUSの変化率を計算することができる。この変化率は特に、 $(V_{th2} - V_{th1}) / (t_{f2} - t_{f1})$ として計算される。クロック立ち下り終了点決定器607は、この計算した変化率に基づいて、バス信号mBUSの電圧が低レベル電圧 V_L となる時間 t_0 を計算する。特に、時間 t_0 は、 $V_L = 0$ とし、時間 t_{f1} を基準時間とした以下の式(8)により計算する。

$$t_0 = (t_{f2} - t_{f1}) \cdot V_{th1} / (V_{th1} - V_{th2}) \quad (8)$$

【0080】

以下では、図6につき説明したCXP I送受信機1506による制御を開示する。ここでは、第nクロックサイクルで送信データ信号TXDを出力するCXP I送受信機1506の場合の一例を説明する。

【0081】

最初に、CXP I送受信機1506がクロック立ち上り開始点決定器606を用いて第nクロック立ち上り開始点の時間 t_{2_n} を決定する。クロック立ち上り開始点決定器606の決定方法は、図4で説明した方法に類似している。従って、ここではその詳細を省略する。クロック立ち上り開始点決定器606は、時間 t_{2_n} を決定する際に、図7につき説明した方法を用いてクロック立ち上り開始点の時間を決定しうる。

【0082】

次に、CXP I送受信機1506がクロック立ち下り終了点決定器607を用いてバス信号mBUSの第nクロック立ち下り終了点の時間 t_{0_n} を決定する。具体的に説明すれば、図8に示すように、クロック立ち下り終了点決定器607が第nサイクルの1サイクル前の第(n-1)サイクルにおけるバス信号mBUSのクロック立ち下り終了点の時間 t_{0_n-1} を検出する。クロック立ち下り終了点決定器607は図7につき説明した方法で時間 t_{0_n-1} を検出する。CXP I送受信機1506はクロック立ち下り終了点決定器607を用いて、バス信号mBUSの周期 T_{per} に基づき、検出した時間 t_{0_n-1} からバス信号mBUSの第nクロック立ち下り終了点の時間 $t_{0_n} = t_{0_n-1} + T_{per}$ をも決定する。バス信号mBUSの第nクロック立ち下り終了点の時間 t_{0_n} を計算しうる場合には、CXP I送受信機1506は時間 t_{0_n-1} を検出する必要はない。例えば、CXP I送受信機1506は、バス信号mBUSの第(n-m)クロック立ち下り終了点の時間 t_{0_n-m} に基づいて時間 t_{0_n} を計算しうる(ここで $n > m$ である)。

【0083】

CXP I送受信機1506は送信データ信号遅延調整器608を用いて送信データ信号TXDの遅延時間をも決定する。送信データ信号遅延調整器608が遅延時間を決定する方法に関する詳細は図9及び図10を参照して説明する。

【0084】

図9及び図10は、図6における送信データ信号遅延調整器により遅延時間を決定する方法の一例を示す。これらの図9及び図10は、バス信号mBUSと、出力のタイミングを制御しない場合の(制御していない)送信データ信号TXDと、出力のタイミングを制御した場合の送信データ信号TXDとを示している。ここでは、バス信号mBUSが降下する際に電圧が V_{th1} となる時間 t_{f1} を基準時間であるとして記載してある。

【0085】

図9及び10では、 D_{int} が回路内の遅延値であり、比較器遅延と、内部回路遅延と、バス出力遅延と、その他の遅延とを含んでいる。更に、 t_{dly} が遅延時間である。

【0086】

時間差 t_{diff} が、時間 t_2 と時間 t_0 との間の時間に等しいか又はそれ以下である、すな

10

20

30

40

50

わち $t_{diff} = t_2 - t_0$ である場合には、送信データ信号遅延調整器 608 が以下の式 (9) により t_{dly} を決定する。

$$t_{dly} = (t_2 - t_{diff}) - D_{int} \quad (9)$$

図 9 は、式 (9) が満足する状態の一例を示している。

【0087】

時間差 t_{diff} が時間 t_2 と時間 t_0 との間の時間よりも長い場合には、すなわち $t_{diff} > t_2 - t_0$ である場合には、送信データ信号遅延調整器 608 が、 $t_{min} = t_0 - D_{int}$ とした以下の式 (10) を満足する値とする t_{dly} を決定する。

$$t_{dly} > t_{min} \quad (10)$$

このようにすると、 $t_{diff} > t_2 - t_0$ である場合に、 t_{dly} を t_{min} よりも大きい値となるように設定することにより、図 5 を参照して説明した伝導雑音を回避することができる。

10

【0088】

CXPI 送受信機 1506 はエンコーダ 609 を用いて、計算された遅延時間 t_{dly} に基づいた送信データ信号 TXD の制御を行う。図 11 及び図 12 は、図 6 におけるエンコーダ 609 により制御された送信データ信号 TXD と、バス信号 mBUS 及びバス信号 sBUS の合成により得られたバス信号 BUS とを示している。図 11 は、 $t_{diff} = t_2 - t_0$ である場合の制御の結果を示しており、図 12 は、 $t_{diff} > t_2 - t_0$ である場合の制御の結果を示している。

【0089】

エンコーダ 609 は、 t_{dly} に相当する遅延時間において、論理値 0 を有する送信データ信号 TXD を PWM に変換し、その結果を出力する。この時点で、エンコーダ 609 は、送信データ信号 TXD の立ち下りに関して、 t_{dly} に相当する遅延時間に対する制御を行う。一方、エンコーダ 609 は、送信データ信号 TXD が立ち上りを開始 (スレーブの立ち上りを開始) する時間に関して、時間 t_1 からの時間の長さが一定の時間長となるように制御を実行する。バス信号 mBUS の立ち下りが一定であると仮定すると、エンコーダ 609 は、時間 t_0 から一定の時間長後に立ち上るように送信データ信号を制御する。このようにすることにより、バス信号 BUS のデューティサイクルが維持されている間、CXPI 送受信機 1506 が所望の周波数帯域における高調波レベルを減少させるようにすることができる。

20

【0090】

クロック信号が低レベルから高レベルに移動するのを開始する時間 t_2 よりもスレーブ立ち下り終了点の時間 t_1 が遅い場合には、通信バス 1507 を流れる電流が図 13 に示すように急激に変化し、伝導雑音を発生させる。従って、時間 t_1 を時間 t_2 よりも早くするのが好ましい。上述した実施例及び変形例によれば、時間 t_1 を時間 t_2 よりも早くなるように制御する。

30

【0091】

本発明の実施例を例示及び添付図面に基づいて説明したが、種々の変更及び変形は当業者にとっては本発明に基づいて明らかとなるものであることを銘記すべきである。従って、このような変更及び変形は本発明の範囲内に含まれることを理解すべきである。例えば、構成上の要素に含まれた機能等は、理論的に首尾一貫した如何なる方法でも再構成することができる。更に、構成上の要素等を 1 つに組合せるか、又は分割することができる。

40

【0092】

例えば、上述した実施例及び変形例では、エンコーダにより PWM 信号を発生させることができ、CXPI 送受信機 1506 内に個別に設けたタイミング調整回路により、制御信号の立ち下りエッジ (スレーブ立ち下り終了点) を遅延させる制御を実行しうる。上述した実施例及び変形例では、タイミング調整回路の機能をエンコーダ内に含まれるものとして説明した。

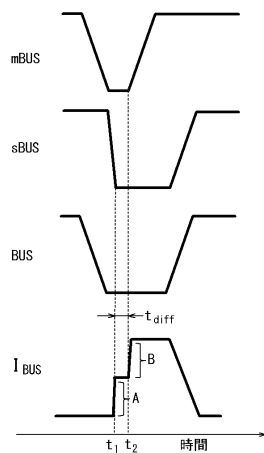
【0093】

上述したクロック立ち上り開始点決定器 307 と、送信データ信号遅延調整器 308 と、クロック立ち上り開始点決定器 606 と、クロック立ち下り終了点決定器 607 と、送

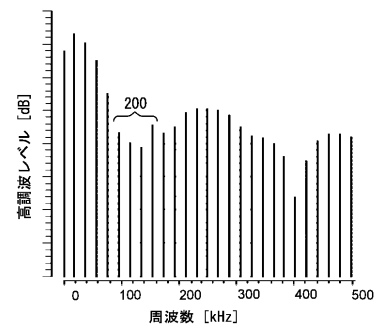
50

信データ信号遅延調整器 608 とは、例えば、複数の論理セルを組合せた論理回路等として構成することができる。これらの特定の例には、特定用途向け集積回路（ASIC）、デジタル信号プロセッサ（DSP）、デジタル信号処理デバイス（DSPD）、プログラマブル論理デバイス（PLD）、フィールドプログラマブルゲートアレイ（FPGA）、プロセッサ、コントローラ、マイクロコントローラ、マイクロプロセッサ又はこれらの任意の組み合わせの各々の 1 つ以上が含まれる。

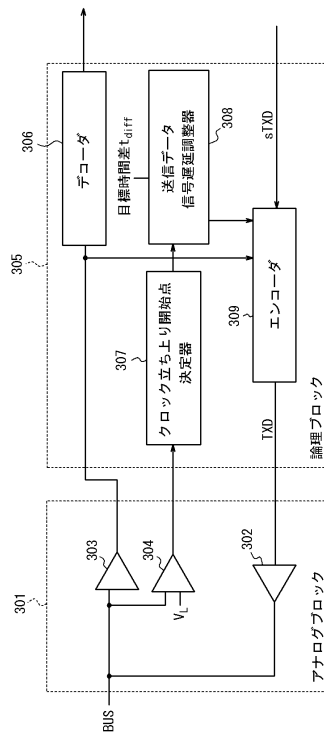
【図 1】



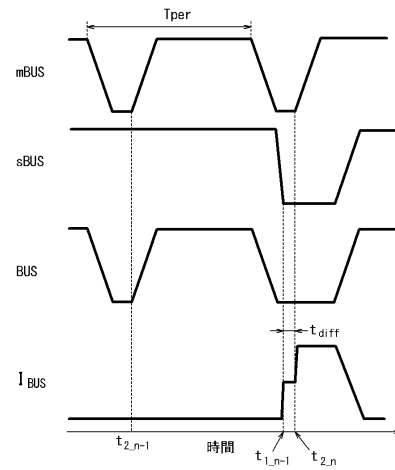
【図 2】



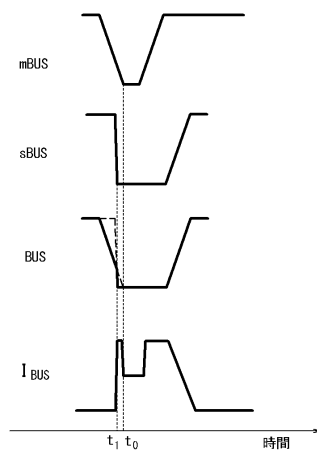
【図 3】



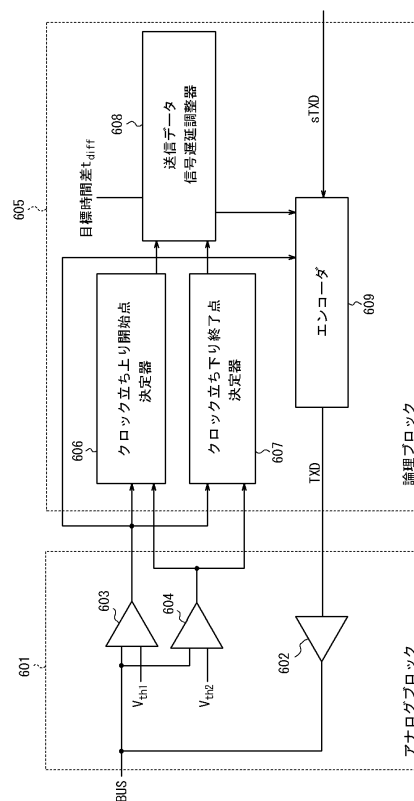
【図 4】



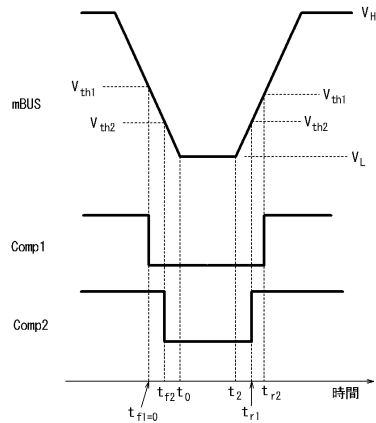
【図 5】



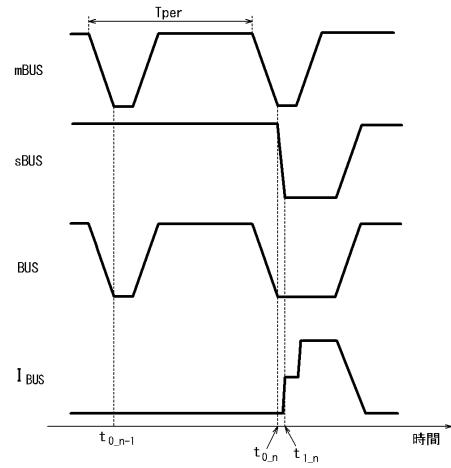
【図 6】



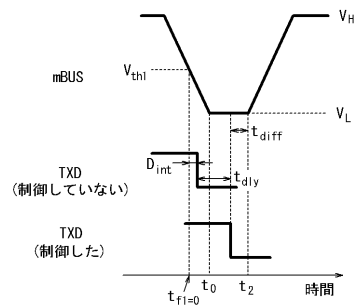
【図 7】



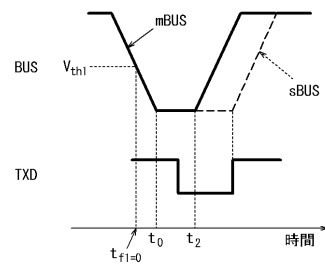
【図 8】



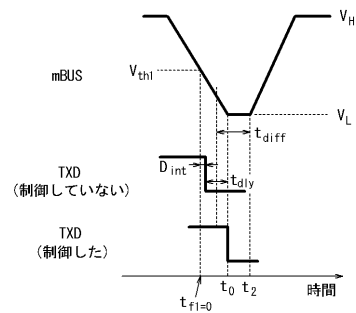
【図 9】



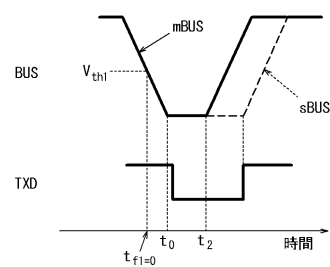
【図 11】



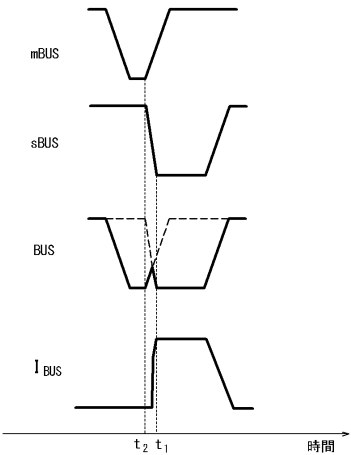
【図 10】



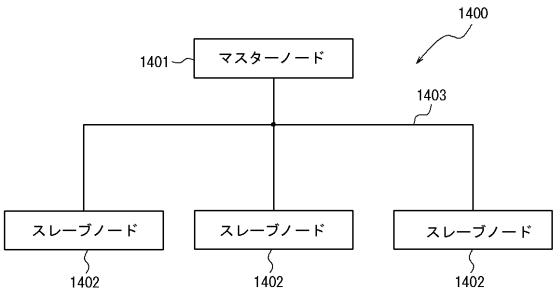
【図 12】



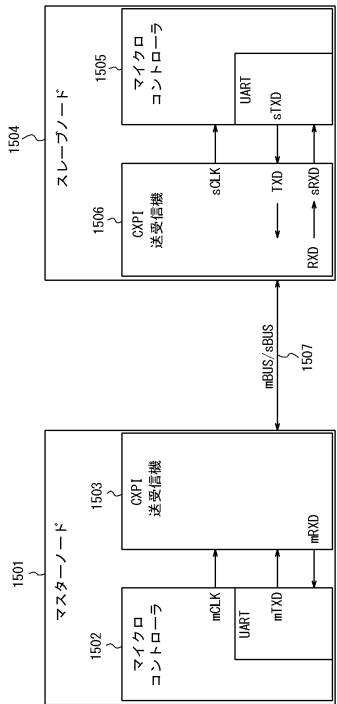
【図 13】



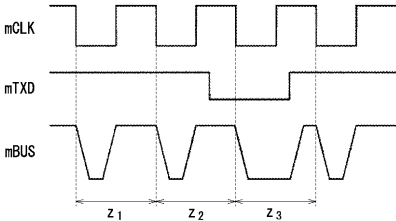
【図 14】



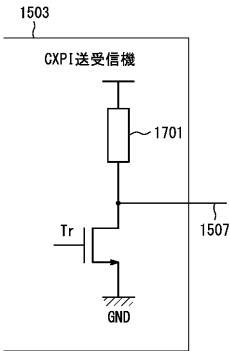
【図 15】



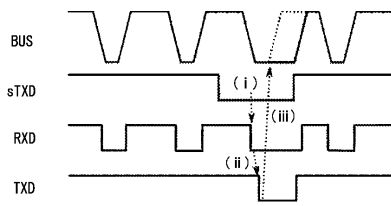
【図 16】



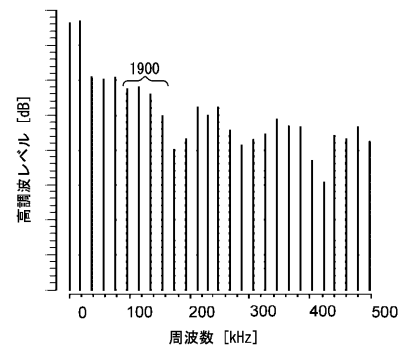
【図 17】



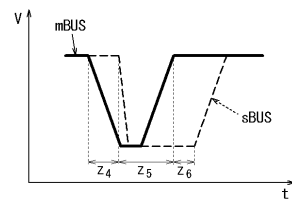
【図 18】



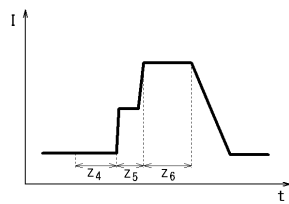
【図 19】



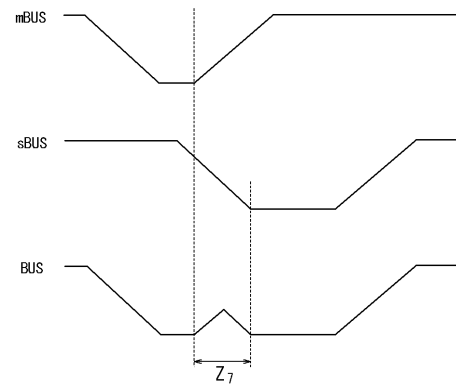
【図 20】



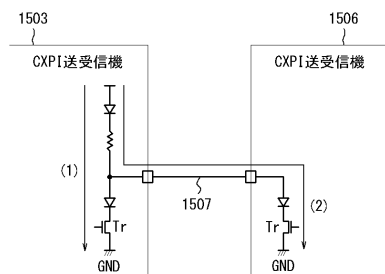
【図 21】



【図 23】



【図 22】



フロントページの続き

(74)代理人 100180655

弁理士 鈴木 俊樹

(72)発明者 乾 益生

愛知県春日井市高蔵寺町二丁目 1 8 4 4 番 2

(72)発明者 富田 和広

愛知県春日井市高蔵寺町二丁目 1 8 4 4 番 2

審査官 川口 貴裕

(56)参考文献 特開 2 0 1 3 - 0 6 2 7 2 4 (J P , A)

特開 2 0 1 6 - 0 6 6 8 8 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 4 L 2 5 / 0 3

H 0 4 L 2 5 / 4 9