

# 公告本

91. 1. -4 修正本  
年 月 日 補充

申請日期	89. 5. 16
案 號	89109384
類 別	B32B3/0

A4  
C4

498024

第 89109384 號專利案 91 年 1 月修正

(以上各欄由本局填註)

## 發 明 專 利 說 明 書

一、發明名稱	中 文	具有支撐於內部之墊的多層陶瓷基材
	英 文	MULTILAYER CERAMIC SUBSTRATE WITH ANCHORED PAD
二、發明人	姓 名	1. 班傑明 V. 法薩諾 2. 大衛 H. 葛布利爾 3. 理察 F. 英迪克 4. 桑德 M. 卡馬士 5. 史考特 I. 蘭傑桑 6. 史林法沙 S.N. 雷帝 7. 拉歐 V. 法拉漢奈尼
	國 籍	1. 美國 2. 美國 3. 美國 4. 印度 5 美國 6. 印度 7. 美國
	住、居所	1. 美國 紐約州新溫莎溫蒂希爾路 30 號 2. 美國 紐約州冷泉馬利昂大街 3 號 3. 美國 紐約州瓦平斯斜坡布雷法姆巷 9 號 4. 美國 加州聖荷西市橡樹大道 1085 號 5. 美國 紐約州海蒂公園威廉派恩庭園 3 號 6. 美國 紐約州拉葛蘭傑維爾波威巷 17 號 7. 美國 紐約州霍普威爾強遜紅莓大道 124 號
三、申請人	姓 名 (名稱)	美商·萬國商業機器公司
	國 籍	美國
	住、居所 (事務所)	美國紐約州阿蒙市新果園路
	代 表 人 姓 名	傑拉德羅森瑟爾

經濟部智慧財產局員工消費合作社印製

裝 訂 線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6  
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： 有 無主張優先權

本案已向美國申請專利；申請日：1999年7月19日 案號：09/356,944號

有關微生物已寄存於： 寄存日期： 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

經濟部智慧財產局員工消費合作社印製

## 五、發明說明( )

### 發明背景：

本發明是有關於一種多層陶瓷基材的製造方法，且特別是有關於一種使用厚層薄膜技術形成之導電性表面襯墊(electrically conductive surface pad)的方法，其具有改進的機械與電性穩定性。

多層陶瓷基材一般用在積體電路元件之間的內連線，傳統上使用二段製程製作，積體電路元件係用在資訊處理系統，比如電腦、控制系統以及電路板。最早的製程為構築(build up)製程，從燒過的陶瓷層開始，在其上藉由屏蔽(screening)操作依序交替地沉積圖案化的介電層與金屬導電層，藉以形成多層結構。這些層可以在每一次沉積之後進行燒結，或是在沉積所有層之後再進行燒結。在足夠的高溫下燒結，將金屬、陶瓷以及玻璃顆粒結合成緊密、不滲透的塊料，提供形成在陶瓷介電層中之連續電路軌跡的機械支撐。

另一種製作多層陶層基材的方法，係使用鑄造製程將介電層做成帶，並對此帶打洞以形成孔洞或"介層窗口"(vias)，導電之金屬導電糊(paste)延金屬軌跡沉積並填進孔洞或介層窗中，以作為導線。對準、堆積並夾合這些打洞與金屬化的帶而形成疊片，接著進行燒結。此方法為共火(cofired)製程，在基本上為單一的熱製程中，但是通常為複合的熱製程中，將陶瓷與金屬粉末結合。

燒結製程中的關鍵部分係為形成導電表面外形(surface features)，金屬電鍍如鎳與金可能在其上沉積，

## 五、發明說明( )

有時作為隨後的焊接接合製程的準備。這些表面外形提供在陶瓷中電性導體的連接，且其機械與電性效能對多層陶瓷基材與整個資訊處理系統的穩定性非常重要。

傳統的陶瓷基材由氧化鋁(如礬土)形成，一般在燒結之後與熔融的玻璃粉末黏合。此氧化鋁陶瓷基材的燒結通常是需溫度超過 1500°C 的高溫製程。使用鉬與鎢金屬粉末作為電性導體，係因為這些材料提供高導電性，且容許此高燒合溫度，不會融化。從燒結到周圍溫度的測試，一般分別從 1600°C 到 -150°C，這些金屬在此溫度範圍內對礬土亦具有良好的熱膨脹。礬土、鉬與鎢的熱膨脹係數(CTE)相似，分別約為 7、5 與 4ppm。

在共火製程中，使用玻璃粉末混入厚層薄膜導電糊，以形成圖案化的表面外形，一般這些金屬做成的表面外形對陶瓷會有良好的結合。由於表面外形跟陶瓷之間具有相近的 CTE 匹配，因此表面外形具有良好的附著，並且礬土陶瓷非常堅硬，在熱循環製程期間，對在下層的陶瓷有一點點應力。

當表面外形(一般作為陣列)藉由焊接技術比如陶瓷球柵陣列(CBGA)與陶瓷柱柵陣列(CCGA)電性連接到印刷電路板時，表面金屬形狀與陶瓷之間的結合強度非常重要。在 CBGA 附著技術中，焊接球用作基材與印刷電路板之間的間隔。使用高於焊接時之較高的熔化溫度，將焊接球接合於陶瓷基材與電路板。同樣地，在 CCGA 附著技術中，柱狀焊接線可用在陶瓷基材與電路板之間的連接。

## 五、發明說明( )

陶瓷基材與電路板之間電性連結的穩定性受到許多的參數影響，包括陶瓷基材與電路板之間的CTE差異、兩者的勁度、焊接陣列的尺寸以及焊接的高度。在熱循環期間，電路板的膨脹與收縮大於陶瓷基材。此變動對電路板與陶瓷基材之間的焊接造成大的應變，最大的應變發生在焊接陣列之最外圍的連接，且最小在中心。反覆的熱循環最後使焊接疲乏而損壞，且在陶瓷基材與電路板之間的電路造成斷路。一般，焊接柱愈長，焊接疲乏的阻抗愈大。在所有參數相同的條件下，CCGA比CBGA經得起更多導致疲乏的熱循環，然而CCGA的需求低於CBGA，係因為CCGA在處理時容易受損，並且增長的焊接長度增加電感(inductance)，並會削弱電性效能。

當資訊處理系統趨向更高的速度時，需效更有力且更高的穩定性。在此變遷部分，在半導體元件之構件封裝中使用高效能陶瓷介電材質變得十分普遍。特別是，需要使用具有愈來愈多層氧化矽的陶瓷基材，當適當地與其他陶瓷氧化物結合，可形成低介電係數材料，藉以降低在電子電路系統中的傳遞延遲。不像傳統的高礬土陶瓷，這些陶瓷基材具有較低的強度，並且可能會在焊接時因施加荷重而破碎。

一般這些高效能陶瓷為低溫共火陶瓷系統，使用銀或銅為導體。這些高效能陶瓷包括跟低軟化點玻璃結合之礬土，以及玻璃陶瓷系統。不像高溫共火系統，這些陶瓷及金屬之間的CTE差異經常很高。例如，大部分這些陶瓷具

## 五、發明說明( )

有 CTE 低於 6ppm，而銀與銅的 CTE 分別為 20 與 17ppm。欲共火在這些在低 CTE 陶瓷表面上且高金屬含量之表面外形，經常會導致陶瓷與表面外形之間形成弱的介面，在製程或使用之熱循環期間造成分離。

然後，在共火期間，只有藉由加入大量的低 CTE 補償填充材料，這些金屬會跟陶瓷結合，形成高強度接合，通常使用相同的陶瓷或玻璃以產生介電層。這個在表面外形中的非導電填充材料對導電性外形會具有嚴格的衝擊，並且由於襯墊的非導電性部分通常將不會跟傳統的黏貼槽貼合，在製作用於著陸柵陣列(LGA)，或是使用 CBGA 或 CCGA 焊接附著之容易黏貼的表面外形時，會造成極大的困難。

由於大 CTE 不匹配，在熱循環期間，使用高金屬含量之表面外形通常會對底下的陶瓷造成嚴重的應力。由於高效能陶瓷不像高溫過火礬土一樣堅固，會有造成陶瓷破裂的傾向，最後導致表面外形下的電性連接失敗。

高金屬表面外形與底下的陶瓷材質之間缺乏附著性已經是其他人所公認。例如，在 Yokoyama et al. 美國專利第 5,549,778 號以及 Herron et al. IBM Technical Disclosure Bulletin, 27, No. 8, page 4765 (January 1985) 之中，此後附加並參照其揭露，提出虛擬介層窗(dummy vias)，藉以支撐表面外形至底下的陶瓷。這些虛擬介層窗不具功能，並且很少對表面外形之支撐提供機械性的幫助。

## 五、發明說明( )

因此需要一種改進的方法去支撐表面外形，提供加強的電性與機械穩定性。

在參照下列敘述並配合相關圖示之後，本發明的這些及其他特徵將更加顯而易見。

### 發明目的及概述：

依照本發明之第一態樣，揭示一種具有支撐於內部之墊的多層陶瓷基材，至少包括：

第一陶瓷層，具有複數個填入介層窗，以及外部表面；

至少一外部襯墊，鄰接於第一陶瓷層之外部表面，外部襯墊附著於第一陶瓷層之填入介層窗；

第二陶瓷層，鄰接於第一陶瓷層，具有至少一填入介層窗，與第一陶瓷層之填入介層窗連接；以及

至少一內部襯墊，介於第一陶瓷層與第二陶瓷層之間，跟第一陶瓷層中的填入介層窗連接，在第一陶瓷層之每一填入介層窗跟在第二陶瓷層之介層窗或內部襯墊連接。

依照本發明之第二態樣，揭示一種具有支撐於內部之墊的多層陶瓷基材，至少包括：

第一陶瓷層，具有填入介層窗以及外部表面；

外部襯墊，鄰接於第一陶瓷層之外部表面，外部襯墊附著於至少一填入介層窗；

第二陶瓷層，鄰接於第一陶瓷層，具有至少一填入介

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

層窗，跟第一陶瓷層之填入介層窗連接；

內部襯墊，介於第一陶瓷層與第二陶瓷層之間，並且跟第一陶瓷層與第二陶瓷層的填入介層窗連接；

其中在第一陶瓷層之介層窗大於在第二陶瓷層之剖面區域，並且第一陶瓷層厚於第二陶瓷層。

依照本發明之第三態樣，揭示一種具有支撐於內部之墊的多層陶瓷基材，至少包括：

第一陶瓷層，具有複數個填入介層窗，以及外部表面；

第二陶瓷層，鄰接於第一陶瓷層，並且具有至少一填入介層窗；

至少一內部襯墊，介於第一陶瓷層與第二陶瓷層之間，並且跟在第一陶瓷層之複數個填入介層窗以及在第二陶瓷層之至少一填入介層窗連接；

複數個介層窗柱，從第一陶瓷層之外部表面延伸，介層窗柱跟第一陶瓷層之填入介層窗連接；以及

至少一襯墊，附著於介層窗柱。

依照本發明之第四態樣，揭示一種具有支撐於內部之墊的多層陶瓷基材，至少包括：

陶瓷層，具有至少一填入介層窗，以及外部表面；

內部襯墊，附著於第一陶瓷層之外部表面，並且與在第一陶瓷層之至少一填入介層窗連接；

複數個介層窗柱，從內部襯墊延伸；以及

外部襯墊，附著於複數個介層窗柱。

## 五、發明說明( )

依照本發明之第五態樣，揭示一種具有支撐於內部之墊的多層陶瓷基材的形成方法，該方法至少包括下列步驟：

形成第一陶瓷生胚片，具有複數個介層窗；

在至少一介層窗內屏蔽形成金屬導電糊材質，根據導電糊材質之固體含量，金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

在第一陶瓷生胚片上屏蔽形成金屬導電糊材質以形成一 I/O 襯墊，根據導電糊材質之固體含量，金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

形成第二陶瓷生胚片，具有至少一介層窗；

在第二陶瓷生胚片之至少一介層窗內屏蔽形成金屬導電糊材質，根據導電糊材質之固體含量，金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

在第一或第二陶瓷生胚片上屏蔽形成金屬導電糊材質以形成內部 I/O 襯墊，根據導電糊材質之固體含量，金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

堆疊第一與第二生胚片以形成未燒結之多層陶瓷基材，其中 I/O 襯墊在未燒結之多層陶瓷基材的外部，內部襯墊介於第一與第二陶瓷生胚片之間，並且在第一陶瓷生胚片之每一介層窗跟在第二陶瓷生胚片之介層窗或內部

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

接觸襯墊連接；以及

對未燒結之多層陶瓷基材進行燒結，形成燒結之多層陶瓷基材，燒結之多層陶瓷基材具有 I/O 襯墊，附著於第一陶瓷層之至少一介層窗，但是並不附著於多層陶瓷基材之陶瓷材質。

依照本發明之第六態樣，揭示一種具有支撐於內部之墊的多層陶瓷基材的形成方法，該方法至少包括下列步驟：

形成第一陶瓷生胚片，具有至少一介層窗，第一陶瓷生胚片包括陶瓷材質，選擇陶瓷材質，使其在多層陶瓷基材之預定燒結溫度下不會燒結；

在第一陶瓷生胚片之至少一介層窗內屏蔽形成一金屬導電糊材質，根據導電糊材質之固體含量，金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

在第一陶瓷生胚片上屏蔽形成金屬導電糊材質以形成外部襯墊，根據導電糊材質之固體含量，金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

形成第二陶瓷生胚片，具有至少一介層窗；

在第二陶瓷生胚片之至少一介層窗內屏蔽形成金屬導電糊材質，根據導電糊材質之固體含量，金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

形成第三陶瓷生胚片，第三陶瓷生胚片具有至少一介

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

層窗；

在第三陶瓷生胚片之至少一介層窗內屏蔽形成金屬導電糊材質，根據導電糊材質之固體含量，金屬導電糊材質包括容積百分之30至70之金屬材質，剩餘為陶瓷材質；

在第二或第三陶瓷生胚片上屏蔽形成金屬導電糊材質以形成內部襯墊，根據導電糊材質之固體含量，金屬導電糊材質包括容積百分之30至70之金屬材質，剩餘為陶瓷材質；

堆疊第一、第二與第三陶瓷生胚片以形成未燒結之多層陶瓷基材，其中外部襯墊在未燒結之多層陶瓷基材的外部，並且內部襯墊介於第二與第三陶瓷生胚片之間；以及

在預定溫度下燒結此未燒結之多層陶瓷基材，當第二與第三陶瓷生胚片燒結時，第一陶瓷生胚片並未燒結；

在第一陶瓷生胚片燒結之前，移除未燒結之陶瓷材質，留下第一陶瓷生胚片之至少一介層窗，使得燒結之多層陶瓷基材具有襯墊，只附著於第一陶瓷生胚片之至少一介層窗，並且跟多層陶瓷基材之陶瓷材質分隔。

依照本發明之第七態樣，揭示一種具有支撐於內部之墊的多層陶瓷基材的形成方法，該方法至少包括下列步驟：

形成第一陶瓷生胚片，第一陶瓷生胚片具有至少一介層窗，第一陶瓷生胚片包括有陶瓷材質，選擇陶瓷材質，使其在多層陶瓷基材之預定燒結溫度下不會燒結；

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

在第一陶瓷生胚片之至少一介層窗內屏蔽形成金屬導電糊材質，根據導電糊材質之固體含量，金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

在第一陶瓷生胚片上屏蔽形成金屬導電糊材質以形成外部襯墊，根據導電糊材質之固體含量，金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

形成第二陶瓷生胚片，第二陶瓷生胚片具有至少一介層窗；

在第二陶瓷生胚片之至少一介層窗內屏蔽形成金屬導電糊材質，根據導電糊材質之固體含量，金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

在第二陶瓷生胚片之至少一介層窗內屏蔽形成一金屬導電糊材質，根據導電糊材質之固體含量，金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

在第一或第二陶瓷生胚片上屏蔽形成金屬導電糊材質以形成內部襯墊，根據導電糊材質之固體含量，金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

堆疊第一與第二陶瓷生胚片以形成未燒結之多層陶瓷基材，其中外部 I/O 襯墊在未燒結之多層陶瓷基材的外部，並且內部襯墊介於第一與第二陶瓷生胚片之間；以及

在預定溫度下燒結該未燒結之多層陶瓷基材，當第二

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

陶瓷生胚片燒結時，第一陶瓷生胚片並未燒結；

在第一陶瓷生胚片燒結之前，移除未燒結之陶瓷材質，留下第一陶瓷生胚片之至少一介層窗，使得燒結之多層陶瓷基材具有襯墊，只附著於第一陶瓷生胚片之至少一介層窗，並且跟多層陶瓷基材之內部襯墊與陶瓷材質分隔。

### 圖式簡單說明：

本發明之特色具新穎性，並且本發明之特徵構件個別在附加申請項中提出。為了突顯本發明之目的，圖示未依原尺寸繪圖。然而，發明本身之操作方法及結構將配合附加圖示，在下列敘述中進行詳細的說明。

第 1 圖為本發明之第一實施例，以及第一實施例的製作方法。

第 2 圖為本發明之第二實施例，以及第二實施例的製作方法。

第 3 圖為本發明之第三實施例，以及第三實施例的製作方法。

第 4 圖為本發明之第四實施例，以及第四實施例的製作方法。

第 5 圖為本發明之第五實施例，以及第五實施例的製作方法。

第 6 圖為本發明之第六實施例，以及第六實施例的製作方法。

## 五、發明說明( )

第 7 圖為本發明之第七實施例，以及第七實施例的製作方法。

## 圖號對照說明：

10	第一生胚片	11	漸細末端
12	介層窗	14	金屬導電糊
15	末端	16	表面襯墊
17	外部表面	19	背面側
20	第二生胚片	22	介層窗
24	內部襯墊	30	生胚片層
32	介層窗	34	陶瓷層
36	開口	40	生胚片疊片
50	生胚片疊片		
110	第一生胚片	112	介層窗
114	介層窗	116	表面襯墊
117	外部表面	119	背面表面
120	第二生胚片	122	介層窗
124	襯墊	130	介電層
132	介層窗	134	生胚片層
136	開口區域	140	生胚片疊片
150	生胚片疊片		
210	第一生胚片	212	介層窗
216	表面襯墊	219	側邊
220	第二生胚片	222	介層窗

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

224	襯墊	230	生胚片層
234	開口區域	240	生胚片疊片
242	多層陶瓷基材	250	生胚片疊片
252	多層陶瓷基材		
310	第一層	314	介層窗
316	外部襯墊	320	第二層
322	介層窗	324	內部襯墊
330	選擇層	332	介層窗
340	多層陶瓷基材		

發明詳細說明：

本發明之發明者發展出一種冶金結構，設計出可以改進表面固定外形(如襯墊)之機械穩定性，以及更重要的電性穩定性，表面固定外形用於連接陶瓷基材中的電路至另一元件。此連接一般在低溫焊接執行，但是也可能使用加壓式接觸，比如是以 LAG 插槽。

此新穎的冶金結構提供許多對形成高穩定性連接之關鍵性的功能。首先，提供一種附著複數個導電性表面外形至陶瓷的方法，至於其他方法未必能穩定地附著於陶瓷。例如，由於陶瓷與表面外形冶金之間大的 CTE 差異導致的應力，且或因貼合製程而造成之非常高的應力，會造成在加熱及冷卻循環以及使用期間，表面外形由陶瓷而分離，或甚至在接合部分碎裂陶瓷。本發明提出之結構隔離這些從陶瓷表面層的應力，並且轉移到下面可以耐得住的

## 五、發明說明( )

層。

其次，此結構在表面外形與陶瓷基材中的冶金外形之間提供高度可撓的電性連接，並且更進一步提供額外過多的電性連接到表面外形，改進陶瓷封裝的電性穩定性，陶瓷封裝一般使用焊接接合至 CTE 甚大於陶瓷之印刷電路板。在焊接固定陶瓷基材至印刷電路板之後，循環地開啟及關閉電能，意欲配裝反覆地熱循環，藉以模擬在實際使用狀況所遇到的應力，此結構之電性穩定性效能優於任何只有根據 CTE 之評估。

第三，本發明之冶金結構亦提供更堅固的製程用於連接陶瓷基材至電路板，其使用焊接球高度，一般是需要使用焊接柱用於改進熱循環穩定性。此允許較低電感焊接球用於高效能封裝需求。

最後，本發明之冶金結構允許使用高導電性金屬成分，其容易貼合，藉以提供使用傳統貼合化學成分之高金屬含量(至 100%)表面外形。這些高金屬表面外形允許完整的焊接可濕性，用於改進焊接接合穩定性，以及電流負載容量。

更詳細的說明請參照圖示，且特別參照第 1 圖，其繪示本發明之第一實施例。如第 1A 圖所示，在第一生胚片(greensheet)10 中設置複數個介層窗 12。通常排列這些介層窗 12，藉以使這些介層窗 12 適合於隨後的表面外形區域，或是襯墊，如此處所示。一般這些介層窗約在 50 與 150 微米之間，用在稱為輸入/輸出(I/O)，襯墊直徑趨近於

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

850 微米，用在 50 密爾(mil)設立之 CBGA 的焊接連接。介層窗末端的形狀很重要，因為隨後填入介層窗的厚層薄膜導電糊提供導電性介層窗之機械支撐以及電性連接，至第二內部厚層薄膜襯墊。至少需要使用雷射鑽孔製程或是其他鑽孔製程獲得垂直的側壁，因為其將集中只有從介層窗與內部襯墊介面之介層窗延伸而來的應變。

理想是在介層窗末端的內側逐漸變細，增加介層窗與內部襯墊之間的接觸面積，其將被燒結。因此，介層窗 12 之漸細末端 11 大於介層窗 12 之末端 15。此漸細孔洞一般在第一生胚片 10 之機械性打洞期間製成。

如第 1B 圖所示，使用金屬導電糊 14 填滿介層窗 12，金屬導電糊 14 較佳是使用高金屬含量，以提供高導電性與延展性。

較佳的金屬是銅，鎳、銅、銀以及其他類似的合金亦可使用。介層窗與表面襯墊之金屬含量至少必須佔容積 80%，較佳是 100%。必須了解的是，依據導電糊之固體含量，高金屬含量導電糊必須是金屬容積 80 到 100%。

然後，如第 1B 圖所示，在第一生胚片 10 之外部表面 17 遮蔽形成表面襯墊 16。表面襯墊 16 之尺寸設計依照需要的 I/O 襯墊在表面上燒結後的尺寸。

接著，如第 1C 圖所示，亦將第二生胚片 20 打洞及使用金屬導電糊填滿，以形成填滿金屬之介層窗 22。在第二生胚片 20 上遮蔽形成內部襯墊 24。必須了解的是，內部襯墊 24 必須容易被遮蔽在第一生胚片 10 的背面側 19。金

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明( )

屬填滿介層窗 22 以及內部襯墊 24 用以提供對陶瓷良好的結合，因此導電糊之金屬成分係適當的比如容積 30 到 70%，且較佳是容積 40 到 50%，而其餘的係陶瓷材料，必須了解的是，這些容積量是依據導電糊的固體含量，包括黏合劑、可塑性加強劑以及其他導電糊之成分會在燒結期間揮發。必須進一步了解的是，當提及導電糊之適度的金屬成分，導電糊意即依據導電糊的固體含量平均具有金屬容積 30 到 70%，且較佳是 40 到 50%。金屬亦較佳是銅，但是亦可以是鎳、銅、銀以及類似的合金。

在組裝的最後步驟是依序堆疊及壓合第一與第二生胚片 10 與 20，如第 1D 圖所示，藉以形成多層生胚片疊片 40，在疊片 40 之外側具有表面襯墊 16。內部襯墊 24 鄰近於介層窗 14，藉以提供對疊片 40 之介層窗的支撐。在第一生胚片 10 的介層窗 14 必須對準在第二生胚片 20 的介層窗 22，以提供電性連續性。正常，至少會有額外的生胚片層 30(通常會有更多額外的生胚片層 30)，其具有介層窗 32 以完成生胚片疊片 40。介層窗 32 通常以金屬容積 100% 做成，為了電性連續性其會對準介層窗 22。然後燒結生胚片疊片 40 以形成多層陶瓷基材，如第 1D 圖所示。

值得重視的是，具有高金屬含量之表面襯墊 16 與介層窗 14 並未完全地附著於多層陶瓷基材之陶瓷。具有高陶瓷含量之襯墊 24 以及介層窗 22 可完全地附著於陶瓷。表面襯墊 16 對多層陶瓷基材之附著及機械穩定性經由介層窗 14 與內部襯墊 24 而完成。

## 五、發明說明( )

包括多層陶瓷基材之陶瓷最好是先前提到的高效能、低溫共火陶瓷。然而，必須了解的是，本發明適合於所有考慮表面襯墊穩定性之陶瓷系統。

現在請參照第 2 圖，其繪示本發明之第二實施例。本發明之第二實施例近似於先前參照第 1 圖之本發明之第一實施例，第二實施例更包括如第 2D 圖所示之陶瓷層 34。陶瓷層 34 具有至少一個開口 36，開口 36 對應於表面襯墊 16，但略小於表面襯墊 16。在堆疊及壓合期間，開口 36 對準表面襯墊 16，如第 2E 圖所示，形成多層生胚片疊片 50。取代形成陶瓷層 34 為不動層，可將其直接屏蔽在生胚片疊片 50 上。陶瓷層 34 具有兩個目的。第一是在燒結期間，陶瓷層 34 壓合及支撐表面襯墊 16 的邊緣至陶瓷。第二是陶瓷層 34 在接合期間扮演焊接障礙物，控制焊料的流動，並且使焊料遠離表面襯墊 16 的周圍。

現在請參照第 3 圖，其繪示本發明之第三實施例。請參照第 3A 圖，首先形成第一生胚片 110，第一生胚片 110 具有介層窗 112，填入高金屬含量(如金屬容積 80-100%)導電糊，形成金屬填入介層窗 114，如第 3B 圖所示。在第一生胚片 110 之外部表面 117 上屏蔽形成表面襯墊 116。第一生胚片 110 基本上近似於前述之第一生胚片 10。

接著，如第 3C 圖所示，亦對第二生胚片 120 進行打洞，藉以形成介層窗，然後以金屬導電糊填滿，形成金屬填入介層窗 112，如第 3D 圖所示。當層 110 與 120 堆疊

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

在一起時，這些介層窗 112 對準在第一生胚片 110 上之襯墊 116 的位置，並且完全地附著於襯墊 116。選擇使用金屬導電糊屏蔽形成介層窗 122，藉以提供介層窗 122 對陶瓷的良好結合。一般這些如前所述之適度成分之金屬化導電糊。亦如第 3D 圖所示，在介層窗 122 上沉積襯墊 124，其對準並捉住在第一生胚片 120 中的介層窗 112。襯墊 124 沉積在第一生胚片 120 上，亦可替代地沉積在第一生胚片 110 的背部表面 119。使用金屬導電糊屏蔽形成襯墊 124，同時對金屬填入介層窗 122 與第二生胚片之陶瓷提供良好的結合以及電性穩連接性。一般這些亦為適度成分之金屬化導電糊。

之後，堆疊及壓合金屬化之第一及第二生胚片 110 與 120，特別注意內部襯墊 124 對準在第一生胚片層 110 中的金屬化介層窗 114，藉以形成多層生胚片疊片 140，如第 3E 圖所示。在此堆疊及壓合步驟期間，包括具有金屬填入介層窗 132(較佳是容積 100%)之額外的介電層 130，其在陶瓷基材中提供導線。完全地壓合第一與第二生胚片層 110 與 120 介層窗 114、122 以及襯墊 116、124 形成金屬結構。高金屬含量襯墊 116 與介層窗 114 未緊密地附著於陶瓷。然而，襯墊 116 經由高金屬含量介層窗 114 支撐於內部襯墊 124。適度高金屬含量之內部襯墊 124 良好結合於陶瓷。因此，每一介層窗 114 提供內部襯墊 124 與外部襯墊 116 之間多餘的電性及機械連接。

本發明之第四實施例如第 4 圖所示。在此實施例中，

## 五、發明說明( )

在壓合之前先將額外的陶瓷層 134 貼用於第一生胚片層 110 之外部，在燒結之後，其有助於固定金屬襯墊 124 於陶瓷上。在第 4A 至 4F 圖之製程相似於第 3A 至 3E 圖。準備額外的生胚片層 134，在生胚片層 134 打洞或是切割開口區域 136 其，對應於在第一生胚片層 110 上沉積之襯墊 116 的位置。這些開口區域 136 略小於襯墊 116 之直徑。在壓合期間，生胚片層 134 之開口區域 136 對準在第一生胚片層 110 之襯墊 116，並且密封在陶瓷周邊之每一襯墊 116 之邊緣。在燒結期間，壓合層 134 並且連結襯墊 116 的周邊至陶瓷，藉以改進襯墊 116 的附著。若有需要，層 134 可使用可遮蔽形成之介電導電糊。

本發明之第五實施例係如第 5 圖繪示。如第 5A 圖所示，形成具有金屬填入介層窗 212 以及表面襯墊 216 之第一生胚片層 210。然後，形成具有金屬填入介層窗 222 以及內部襯墊 224 之第二生胚片層 220。可在第二生胚片層 220 上形成內部襯墊 224，或是此後討論的可替代地形成在選擇性的生胚片層 230 上。金屬填入介層窗 222 以及表面襯墊 216 具有高金屬含量，對陶瓷具有不良的附著性，內部襯墊 224 具有適度的金屬含量，並且對陶瓷具有良好的附著性。然後以選擇性額外的生胚片層 230 堆疊及壓合第一與第二生胚片層 210 及 220，生胚片層 230 具有金屬填入介層窗，較佳是填入金屬容積 100%，藉以形成多層生胚片疊片 240。然後在傳統的條件下燒結多層生胚片疊片 240。在燒結期間並未選擇用於第一生胚片層 210 之陶

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

瓷材料，因此其不會壓合。在燒結之後，形成多層陶瓷基材 242，藉由使用不會損害金屬外形之製程，移除第一生胚片層 210 之陶瓷，比如是藉由超音波清除。殘留部分的是具有開口區域 234 之介層窗 212，為陶瓷材質使用之處。之後，貼合金屬外形，並且使用外部襯墊 216 之暴露表面接合焊接球或是焊接柱，用在隨後對電路卡或是其他元件之附著。再者，值得注意的是，表面襯墊 216 藉由介層窗 212、220 以及對陶瓷良好結合之內部襯墊 224 支撐於多層陶瓷基材 242。

本發明之第六實施例係如第 6 圖所示，其中金屬表面襯墊對陶瓷基材有良好的結合。首先，藉由打洞並且使用高金屬導電糊填入介層窗形成金屬填入介層窗 212 以形成生胚片層 210。選擇第一生胚片層 210 之陶瓷，在燒結期間其不會有任何的壓縮。然後，使用高金屬含量導電糊在生胚片上形成襯墊 216。在燒結之後，介層窗 212 與襯墊 216 之金屬含量較佳是容積 100%。對第二生胚片層打洞，並且使用適度的金屬屏蔽形成金屬填入介層窗 222，然後在第二生胚片層 220 上屏蔽形成襯墊 224。選擇襯墊 224 之金屬組成與陶瓷填充物，藉以在燒結之後提供襯墊 224 對陶瓷之良好的結合。如第 6B 圖所示，可以在第二生胚片層 220 上屏蔽形成襯墊 224，或是可替代地在第一生胚片層 210 之側邊 219 屏蔽形成。介層窗 212 與襯墊 216 使用高金屬襯墊，燒結後密度大於 90%。額外的金屬化生胚片層 230 對準第一及第二生胚片層 210 與 220，進行堆疊

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

與壓合，藉以形成多層生胚片疊片 250。壓合及燒結生胚片堆疊，藉以形成多層電子基材。在燒結之後，形成多層陶瓷基材 252，藉由不會損害金屬外形之製程，移除第一生胚片層 210，比如是超音波清除。殘留部分是介層窗 212，其具有開口區域 234，為陶瓷材質使用之處。使用外部襯墊 216 之暴露表面接合焊接球或是焊接柱，用在隨後對電路卡或是其他元件之附著。在此例中，在陶瓷基材上之襯墊 224 具有良好的結合。若有需要，在外部襯墊 216 與襯墊 224 之間的空間 234 可以填入聚合物，藉以提供襯墊 216 對陶瓷之額外的支撐，可藉以支撐結構並且減小利用損害。可用於此之聚合物包括聚乙醯胺、環氧基樹脂以及類似材質。

本發明之最後實施例可參考先前參照第 1 至 4 圖討論之實施例，在穩定性上可以提供更大的改進。現在請參照第 7 圖，繪示多層陶瓷基材 340 包括第一層 310，具有單一大型金屬填入介層窗 314 與外部襯墊 316，以及第二層 320，具有金屬填入介層窗 322。在第一層 310 與第二層 320 之間插入內部襯墊 324。額外的選擇層 330 具有金屬填入介層窗 332。用於大型介層窗 314 與外部襯墊 316 之金屬成分很高，較佳是金屬容積 100%。此大型介層窗 314 之直徑小於襯墊 316 與 324 之直徑，並且層 310 之厚度二倍大於大型介層窗 314 之直徑。選擇適度金屬含量之襯墊 324 與介層窗 322，用以對多層陶瓷基材 340 之陶瓷材質提供良好的結合。介層窗 332 如同傳統條件一般為金屬容

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

積 100%。

在形成前述結構中必須提出數個關鍵參數，藉以提供最佳的效能與穩定性的改進。

在單位電性效能限制的情況下，具有高金屬含量之介層窗的長度必須盡量的長。介層窗愈長，則疲乏阻抗愈高。可以藉由使用較厚的介電層，且/或堆疊多層穿越介層窗(through-via)層在一起，增加介層窗的長度，藉以形成長介層窗柱。

表面 I/O 襯墊中必須配置最高數量之介層窗。襯墊的電性機能係由至少一個介層窗至襯墊的連接決定。連接到襯墊的介層窗數量愈多，維持電性連接的時間愈長，藉以提供增進的電性穩定性。

介層窗在承受熱循環時，支撐介層窗之延展性與疲乏阻抗愈大，則穩定性愈大。因此柔軟的金屬，像銅、銀、金及其合金將可經歷許多的應變循環。

當陶瓷與低匹配 CTE 金屬化搭配使用時，比如使用銅、鎳、金與銀金屬化與低 CTE 陶瓷像具有 2-6ppm CTE 之玻璃陶瓷系統，在外部介電層(如第 1 圖中的層 10)之內與之上的金屬不會與陶瓷結合。在此金屬與鄰接的陶瓷表面一般會存在非常小約 1-10 微米的空隙。由於在外層的金屬並未化學性結合至陶瓷，在外部陶瓷層會造成非常小的應力。外層之介層窗良好地化學性結合與電性連接至金屬化的第二層(如第 1 圖中的層 20)。金屬化的第二層(如層 20)一般良好地結合至陶瓷，並且通常藉由加入相當的

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

介電材質而生成。此用在陶瓷生胚片層中的介電填充物一般與介電材質相同或近似。

上述結構可以使用數種附著方法。這些包括 LGA、BGA 與 CGA 第二層連接至陶瓷。在第 1 圖至第 4 圖以及第 7 圖中所述之結構對於陶瓷特別有用，可以解決穩定鍵結表面金屬之問題，並且可以用於 LGA 應用，在插入及使用期間，壓縮負載可應用至襯墊。同樣地，在第 5 圖與第 6 圖所示之結構，在隨後製程中使用介電層填入表面襯墊之間的空間，亦可以用於壓縮的 LGA 應用。在第 1 至 7 圖所述之結構可用於 BGA 與 CGA 之應用，其使用焊料將陶瓷基材接合至電路板或另一陶瓷。在這些應用中，外部表面襯墊與支撐介層窗並未結合至陶瓷。跟襯墊直接結合至陶瓷相比，支撐介層窗提供改進的機械與電性穩定性的接合，並且在熱循環期間，於陶瓷與電路板之間的焊接提供額外的應變減輕。可以使用第 5 圖與第 6 圖所述之結構及組成，增加傳統陶瓷之第二層附著的熱循環穩定性，其具有良好結合之表面襯墊(比如在先前討論的黏土系統)，藉由提供表面外形，增加傳統焊接附著方法之疲勞阻抗，比如是共晶、焊接球以及焊接柱附著。

### 實例

提供一個穩定性改進超越傳統附著方法的實例，準備數個菊環(daisy chain)電路測試裝置，使用具有 3ppm CTE 之 32mm<sup>2</sup> 的玻璃陶瓷基材，約 1.9mm 厚，且為銅金屬覆

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

蓋。在燒結及貼合之後，準備每個測試媒介，使用 90%鉛+10%錫之焊接球附著，藉由共晶錫-鉛焊料，然後附著至具有約 18ppm CTE 之 FR4 印刷電路板，再次使用共晶錫-鉛焊料。然後從 -55°C 至 +110°C，以每小時約 2 次之速率，熱循環基材與電路板。紀錄第一次損壞發生之熱循環次數，通常是發生在基材周緣之菊環連接。在測試中包括以高礬土陶瓷製成，具有 CTE 約 6ppm 之控制陶瓷基材，以及相同厚度具有良好結合之鉬金屬基底襯墊。傾向於製作表面金屬襯墊，其良好附著於低 CTE 陶瓷，可給於高變化貼合及焊接，但一般會有不良的結果。通常在低於 100 次熱循環之後，表面金屬襯墊將從陶瓷分離。

準備相同的測試裝置，使用第 3 圖所示之結構，在介層窗 114 與外部襯墊 116，使用 90%銅與 10%鎳金屬覆蓋，並且在介層窗 122 與內部襯墊 124，使用 50%銅+50%介電材質組成金屬覆蓋，一般在約 450 至 500 次熱循環之後，形成第一次電路損壞。這些結果比較優於礬土控制基材，其在 350 至 400 次熱循環之後形成第一次電路損壞。

在熱循環期間，由於 3ppm 陶瓷與 18ppm 電路板之 CTE 並不匹配，支撐介層窗承受不少的應變。紀錄菊環電路斷路以及考慮基材具有電性損壞的時間，依照本發明，可維持每一個焊接連接之電性連續，直到最後的導電性支撐介層窗損壞。

對於熟習此技藝者，在不脫離本發明之精神下，可依據在此所述之較佳實施例做其他的潤飾。因此，這些潤飾

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

五、發明說明( )

係在本發明之範圍下，且受申請專利範圍所限制。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 四、中文發明摘要(發明之名稱: )

## 具有支撐於內部之墊的多層陶瓷基材

一種多層陶瓷基材，其具有外部襯墊，例如 I/O 襯墊，外部襯墊經由複數個介層窗或是一個大型的介層窗，固定至多層陶瓷基材之內部襯墊。外部襯墊與介層窗係由高金屬材質製成，較佳是 100% 的金屬，因此不會對陶瓷基材有良好的附著。內部襯墊為金屬/陶瓷材質的組成，其對陶瓷基材具有非常好的結合。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

## 英文發明摘要(發明之名稱: )

## MULTILAYER CERAMIC SUBSTRATE WITH ANCHORED PAD

Disclosed is a multilayer ceramic substrate having an outer pad, for example an I/O pad, which is anchored to an inner pad of the multilayer ceramic substrate by either a plurality of vias or one large via. The outer pad and vias are made of high metal material, preferably 100% metal, so they won't adhere very well to the ceramic substrate. The inner pad is a composite metal/ceramic material which will bond very well to the ceramic substrate.

訂

線

## 公告本

## 六、申請專利範圍

1. 一種具有支撐於內部之墊的多層陶瓷基材，至少包括：
  - 一 第一陶瓷層，具有複數個填入介層窗以及一外部表面；
  - 至少一外部襯墊，鄰接於該第一陶瓷層之外部表面，該外部襯墊附著於該第一陶瓷層之該些填入介層窗；
  - 一 第二陶瓷層，鄰接於該第一陶瓷層，具有至少一填入介層窗，跟該第一陶瓷層之該填入介層窗連接；以及
  - 至少一內部襯墊，介於該第一陶瓷層與第二陶瓷層之間，跟該第一陶瓷層中之該些填入介層窗連接，在該第一陶瓷層之每一個填入介層窗跟在該第二陶瓷層之介層窗或該內部襯墊連接。
2. 如申請專利範圍第 1 項所述之多層陶瓷基材，更包括一陶瓷覆蓋層，覆蓋該第一陶瓷層以及至少一襯墊之周緣。
3. 如申請專利範圍第 1 項所述之多層陶瓷基材，其中在該第一陶瓷層之該些填入介層窗，包括至少容積百分之 80 之金屬材質，並且剩餘為陶瓷材質。
4. 如申請專利範圍第 3 項所述之多層陶瓷基材，其中該金屬材質係選自於由銅、銅的合金、鎳與銀所組成之族群

## 六、申請專利範圍

中的材料。

- 5.如申請專利範圍第 1 項所述之多層陶瓷基材，該至少一襯墊包括至少容積百分之 80 之金屬材質，並且剩餘為陶瓷材質。
- 6.如申請專利範圍第 5 項所述之多層陶瓷基材，其中該金屬材質係選自於由銅、銅的合金、鎳與銀所組成之族群中的材料。
- 7.如申請專利範圍第 1 項所述之多層陶瓷基材，其中在該第二陶瓷層之該填入介層窗包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質。
- 8.如申請專利範圍第 1 項所述之多層陶瓷基材，其中該內部襯墊包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質。
- 9.如申請專利範圍第 1 項所述之多層陶瓷基材，其中在該第二陶瓷層之複數個填入介層窗跟該至少一內部襯墊連接。
- 10.如申請專利範圍第 1 項所述之多層陶瓷基材，其中對於每一外部襯墊有複數個內部襯墊。

## 六、申請專利範圍

- 11.如申請專利範圍第 10 項所述之多層陶瓷基材，其中至少一在該第一陶瓷層之介層窗跟內部襯墊之一接觸，並不執行電性功能。
- 12.如申請專利範圍第 1 項所述之多層陶瓷基材，其中在該第一陶瓷層之複數個介層窗執行電性功能。
- 13.一種具有支撐於內部之墊的多層陶瓷基材，至少包括：
- 一第一陶瓷層，具有一填入介層窗以及一外部表面；
  - 一外部襯墊，鄰接於該第一陶瓷層之外部表面，該外部襯墊附著於至少一填入介層窗；
  - 一第二陶瓷層，鄰接於該第一陶瓷層，具有至少一填入介層窗，跟該第一陶瓷層之填入介層窗連接；
  - 一內部襯墊，介於該第一陶瓷層與該第二陶瓷層之間，並且跟該第一陶瓷層與第二陶瓷層之填入介層窗連接；
- 其中在該第一陶瓷層之介層窗大於在該第二陶瓷層之剖面區域，並且該第一陶瓷層厚於該第二陶瓷層。
- 14.如申請專利範圍第 13 項所述之多層陶瓷基材，其中在該第一陶瓷層之該填入介層窗包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質。

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

- 15.如申請專利範圍第 14 項所述之多層陶瓷基材，其中該金屬材質係選自於由銅、銅的合金、鎳與銀所組成之族群中的材料。
- 16.如申請專利範圍第 13 項所述之多層陶瓷基材，其中該外部襯墊包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質。
- 17.如申請專利範圍第 16 項所述之多層陶瓷基材，其中該金屬材質係選自於由銅、銅的合金、鎳與銀所組成之族群中的材料。
- 18.如申請專利範圍第 13 項所述之多層陶瓷基材，其中在該第二陶瓷層中具有複數個介層窗，跟在第一陶瓷層中的介層窗連接。
- 19.一種具有支撐於內部之墊的多層陶瓷基材，至少包括：
- 一 第一陶瓷層，具有複數個填入介層窗以及一外部表面；
  - 一 第二陶瓷層，鄰接於該第一陶瓷層，並且具有至少一填入介層窗；
  - 至少一內部襯墊，介於該第一陶瓷層與該第二陶瓷層之間，並且跟在第一陶瓷層之複數個填入介層窗以及在第二陶瓷層之至少一填入介層窗連接；

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

複數個介層窗柱，從該第一陶瓷層之外部表面延伸，該些介層窗柱跟該第一陶瓷層之該些填入介層窗連接；以及

至少一襯墊，附著於該些介層窗柱。

20.如申請專利範圍第 19 項所述之多層陶瓷基材，其中該些介層窗柱包括至少容積百分之 80 之金屬材質，且剩餘為陶瓷材質。

21.如申請專利範圍第 20 項所述之多層陶瓷基材，其中該金屬材質係選自於由銅、銅的合金、鎳與銀所組成族群中的材料。

22.如申請專利範圍第 19 項所述之多層陶瓷基材，其中附著於該些介層窗柱之該外部襯墊包括至少容積百分之 50 之金屬材質，且剩餘為陶瓷材質。

23.如申請專利範圍第 19 項所述之多層陶瓷基材，其中該些填入介層窗包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質。

24.如申請專利範圍第 19 項所述之多層陶瓷基材，其中該內部襯墊包括容積百分之 30 至 90 之金屬材質，剩餘為陶瓷材質。

## 六、申請專利範圍

- 25.如申請專利範圍第 19 項所述之多層陶瓷基材，其中在該第一陶瓷層與附著於該些介層窗柱之襯墊之間的空間並無陶瓷材質。
- 26.一種具有支撐於內部之墊的多層陶瓷基材，至少包括：  
一陶瓷層，具有至少一填入介層窗以及一外部表面；  
一內部襯墊，附著於該陶瓷層之外部表面，並且與在陶瓷層之至少一填入介層窗連接；  
複數個介層窗柱，從該內部襯墊延伸；以及  
一外部襯墊，附著於該些介層窗柱。
- 27.如申請專利範圍第 26 項所述之多層陶瓷基材，其中該些介層窗柱至少包括容積百分之 80 之金屬材質，且剩餘為陶瓷材質。
- 28.如申請專利範圍第 27 項所述之多層陶瓷基材，其中該金屬材質係選自於由銅、銅的合金、鎳與銀所組成之族群中的材料。
- 29.如申請專利範圍第 26 項所述之多層陶瓷基材，其中外部襯墊包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質。

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

30.如申請專利範圍第 26 項所述之多層陶瓷基材，其中在該第陶瓷層之至少一填入介層窗包括容積百分之 30 至 70 之金屬材質，且剩餘為陶瓷材質。

31.如申請專利範圍第 26 項所述之多層陶瓷基材，其中該內部襯墊包括容積百分之 30 至 70 之金屬材質，且剩餘為陶瓷材質。

32.如申請專利範圍第 26 項所述之多層陶瓷基材，其中在內部襯墊與外部襯墊之間的空間沒有陶瓷材質。

33.一種具有支撐於內部之墊的多層陶瓷基材的形成方法，該方法至少包括下列步驟：

形成一第一陶瓷生胚片，該第一陶瓷生胚片具有複數個介層窗；

在該至少一介層窗內屏蔽形成一金屬導電糊材質，根據該導電糊材質之固體含量，該金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

在該第一陶瓷生胚片上屏蔽形成一金屬導電糊材質以形成一 I/O 襯墊，根據該導電糊材質之固體含量，該金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

形成一第二陶瓷生胚片，該第二陶瓷生胚片具有至少一介層窗；

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

在該第二陶瓷生胚片之至少一介層窗內屏蔽形成一金屬導電糊材質，根據該導電糊材質之固體含量，該金屬導電糊材質包括容積百分之30至70之金屬材質，剩餘為陶瓷材質；

在該第一或第二陶瓷生胚片上屏蔽形成一金屬導電糊材質以形成一內部I/O襯墊，根據該導電糊材質之固體含量，該金屬導電糊材質包括容積百分之30至70之金屬材質，剩餘為陶瓷材質；

堆疊該第一與第二生胚片以形成一未燒結之多層陶瓷基材，其中該I/O襯墊在該未燒結之多層陶瓷基材的外部，該內部襯墊介於該第一與第二陶瓷生胚片之間，並且在該第一陶瓷生胚片之每一介層窗跟在第二陶瓷生胚片之介層窗或內部接觸襯墊連接；以及

燒結該未燒結之多層陶瓷基材，形成一燒結之多層陶瓷基材，該燒結之多層陶瓷基材具有一I/O襯墊，附著於該第一陶瓷層之至少一介層窗，但是並不附著於多層陶瓷基材之陶瓷材質。

34. 一種具有支撐於內部之墊的多層陶瓷基材的形成方法，該方法至少包括下列步驟：

形成一第一陶瓷生胚片，該第一陶瓷生胚片具有至少一介層窗，該第一陶瓷生胚片包括陶瓷材質，選擇該陶瓷材質，使其在該多層陶瓷基材之一預定燒結溫度下不會燒結；

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

在該第一陶瓷生胚片之至少一介層窗內屏蔽形成一金屬導電糊材質，根據該導電糊材質之固體含量，該金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

在該第一陶瓷生胚片上屏蔽形成一金屬導電糊材質以形成一外部襯墊，根據該導電糊材質之固體含量，該金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

形成一第二陶瓷生胚片，該第二陶瓷生胚片具有至少一介層窗；

在該第二陶瓷生胚片之至少一介層窗內屏蔽形成一金屬導電糊材質，根據該導電糊材質之固體含量，該金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

形成一第三陶瓷生胚片，該第三陶瓷生胚片具有至少一介層窗；

在該第三陶瓷生胚片之至少一介層窗內屏蔽形成一金屬導電糊材質，根據該導電糊材質之固體含量，該金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

在該第二或第三陶瓷生胚片上屏蔽形成一金屬導電糊材質以形成一內部襯墊，根據該導電糊材質之固體含量，該金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

## 六、申請專利範圍

堆疊該第一、第二與第三陶瓷生胚片以形成一未燒結之多層陶瓷基材，其中該外部襯墊在該未燒結之多層陶瓷基材的外部，並且該內部襯墊介於該第二與第三陶瓷生胚片之間；以及

在一預定溫度下燒結該未燒結之多層陶瓷基材，當該第二與第三陶瓷生胚片燒結時，該第一陶瓷生胚片並未燒結；

在該第一陶瓷生胚片燒結之前，移除該未燒結之陶瓷材質，留下該第一陶瓷生胚片之至少一介層窗，使得一燒結之多層陶瓷基材具有一襯墊只附著於該第一陶瓷生胚片之至少一介層窗，並且跟多層陶瓷基材之陶瓷材質分隔。

35. 一種具有支撐於內部之墊的多層陶瓷基材的形成方法，該方法至少包括下列步驟：

形成一第一陶瓷生胚片，該第一陶瓷生胚片具有至少一介層窗，該第一陶瓷生胚片包括陶瓷材質，選擇該陶瓷材質，使其在該多層陶瓷基材之一預定燒結溫度下不會燒結；

在該第一陶瓷生胚片之至少一介層窗內屏蔽形成一金屬導電糊材質，根據該導電糊材質之固體含量，該金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

在該第一陶瓷生胚片上屏蔽形成一金屬導電糊材質

## 六、申請專利範圍

以形成一外部襯墊，根據該導電糊材質之固體含量，該金屬導電糊材質包括至少容積百分之 80 之金屬材質，剩餘為陶瓷材質；

形成一第二陶瓷生胚片，該第二陶瓷生胚片具有至少一介層窗；

在該第二陶瓷生胚片之至少一介層窗內屏蔽形成一金屬導電糊材質，根據該導電糊材質之固體含量，該金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

在該第一或第二陶瓷生胚片上屏蔽形成一金屬導電糊材質以形成一內部襯墊，根據該導電糊材質之固體含量，該金屬導電糊材質包括容積百分之 30 至 70 之金屬材質，剩餘為陶瓷材質；

堆疊該第一與第二陶瓷生胚片以形成一未燒結之多層陶瓷基材，其中該外部襯墊在該未燒結之多層陶瓷基材的外部，並且該內部襯墊介於該第一與第二陶瓷生胚片之間；以及

在一預定溫度下燒結該未燒結之多層陶瓷基材，當該第二陶瓷生胚片燒結時，該第一陶瓷生胚片並未燒結；

在該第一陶瓷生胚片燒結之前，移除該未燒結之陶瓷材質，留下該第一陶瓷生胚片之至少一介層窗，使得一燒結之多層陶瓷基材具有一襯墊只附著於該第一陶瓷生胚片之至少一介層窗，並且跟多層陶瓷基材之內部

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

A8  
B8  
C8  
D8

六、申請專利範圍

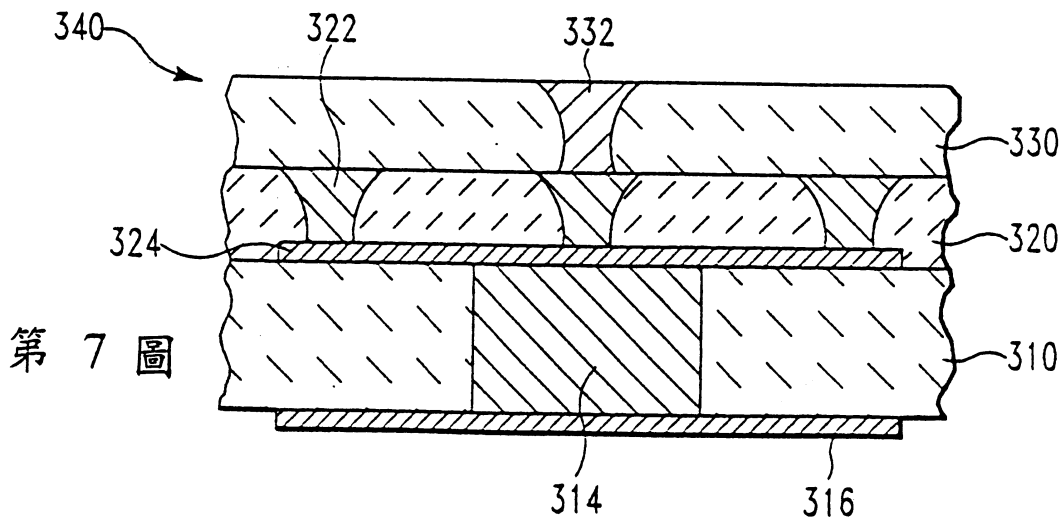
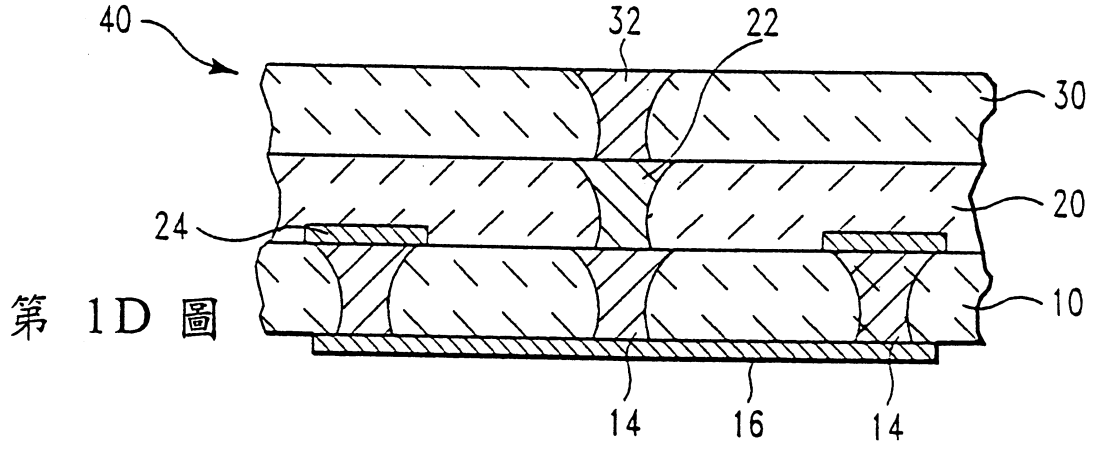
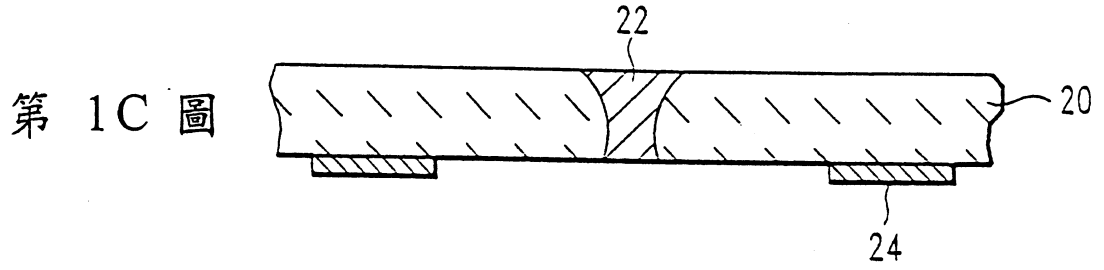
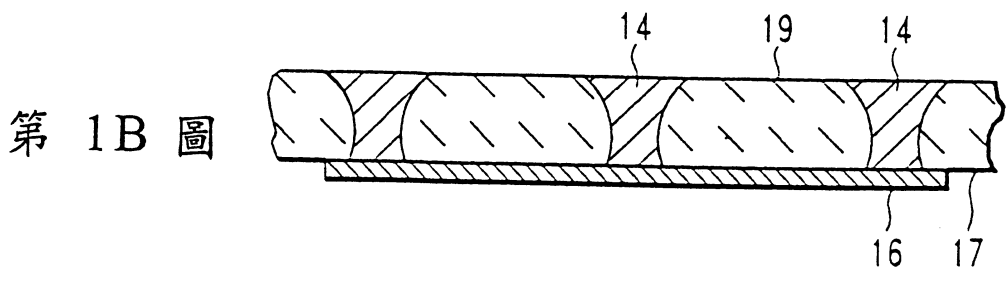
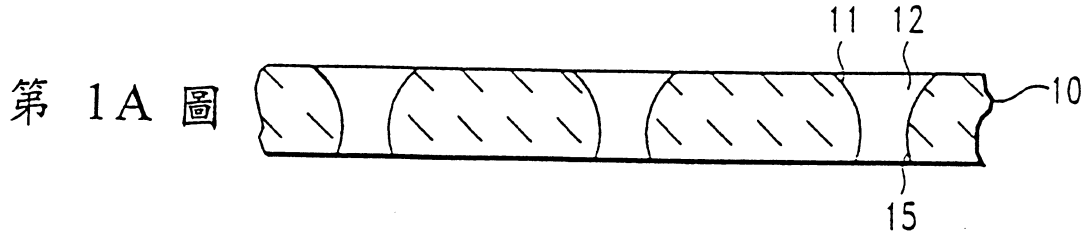
襯墊與陶瓷材質分隔。

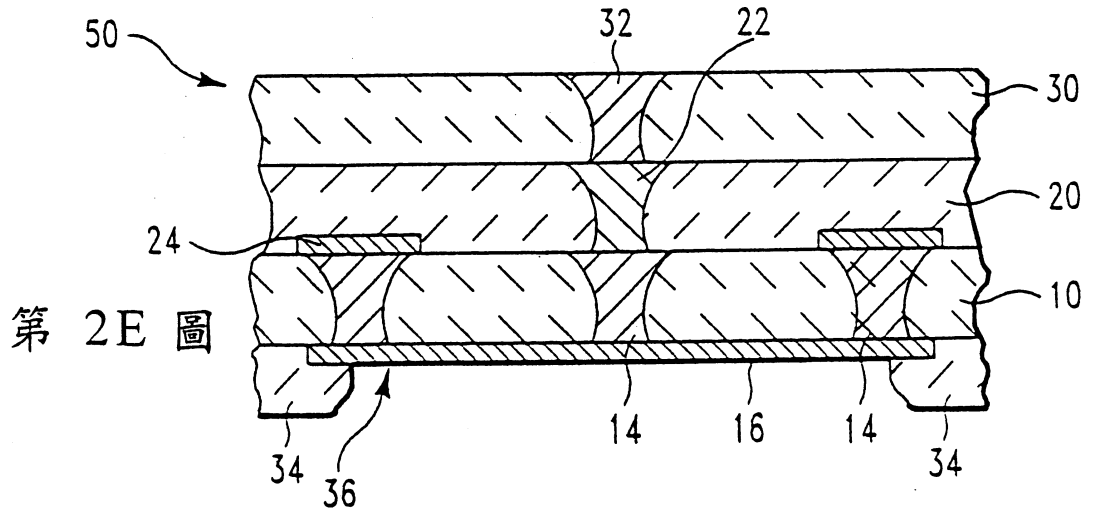
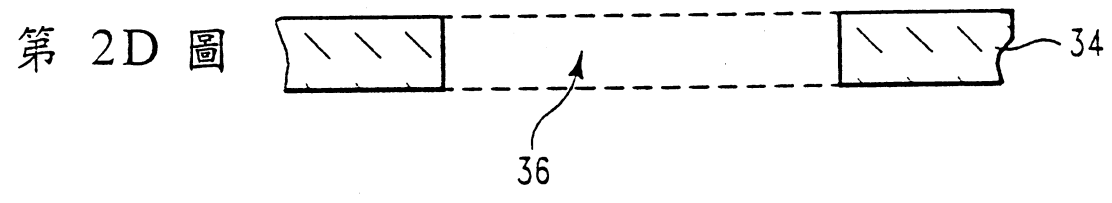
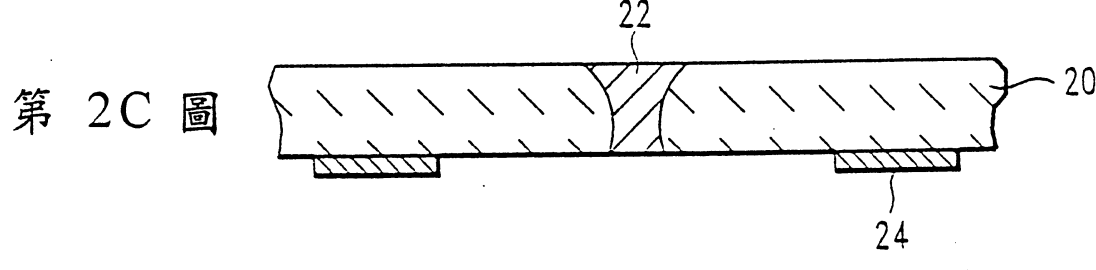
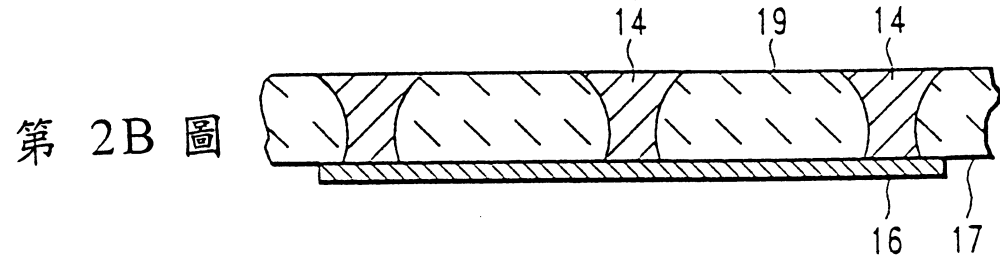
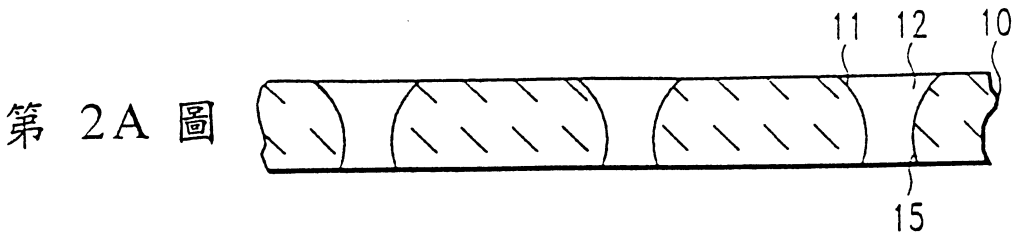
(請先閱讀背面之注意事項再填寫本頁)

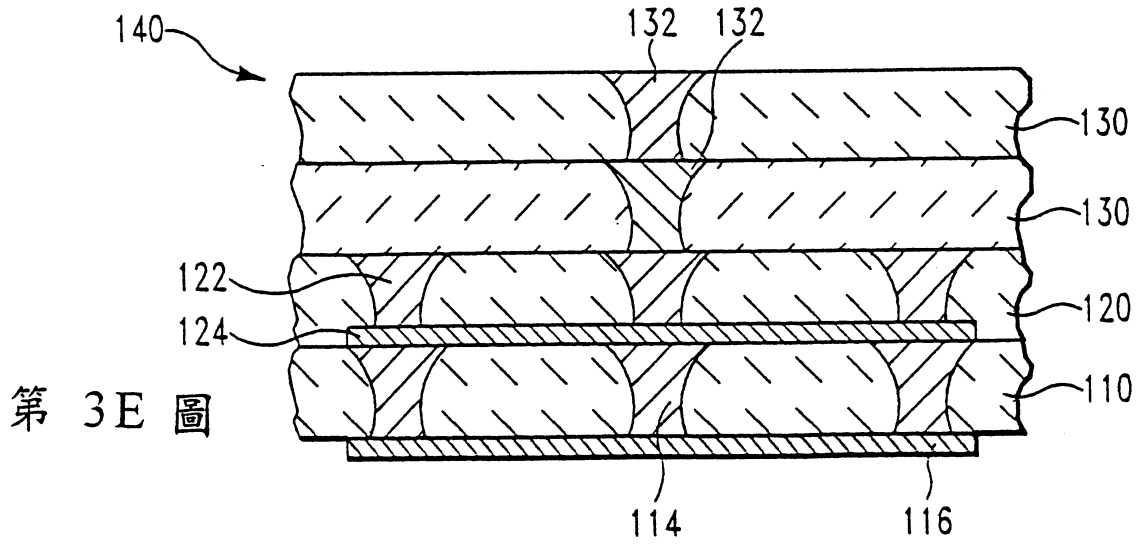
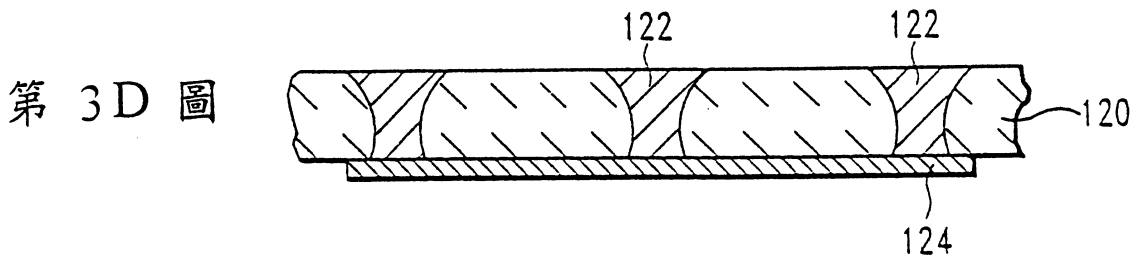
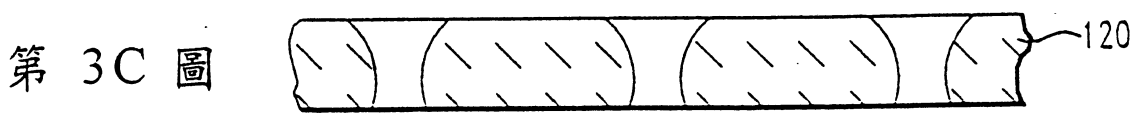
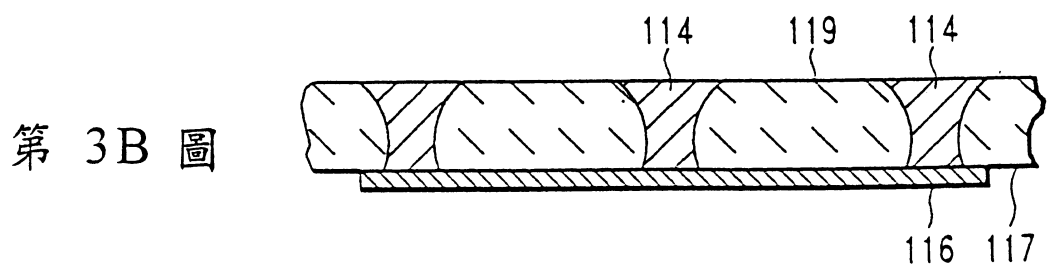
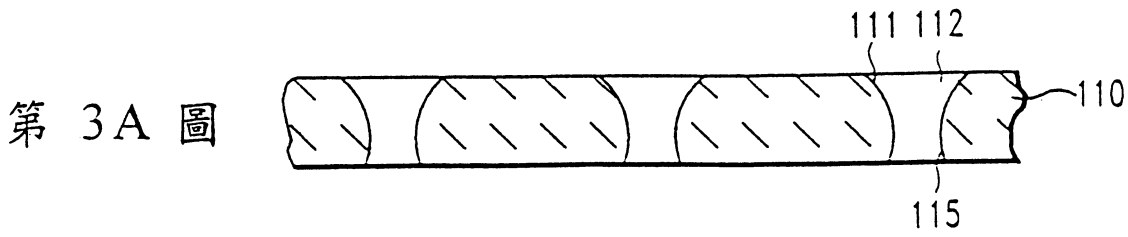
裝  
訂  
線

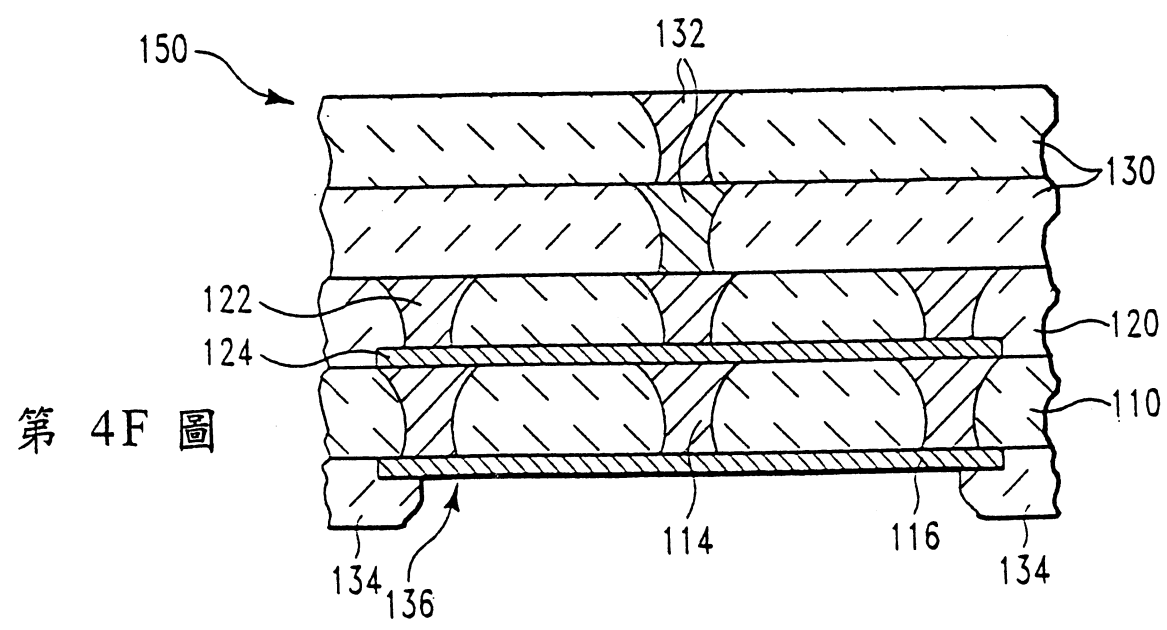
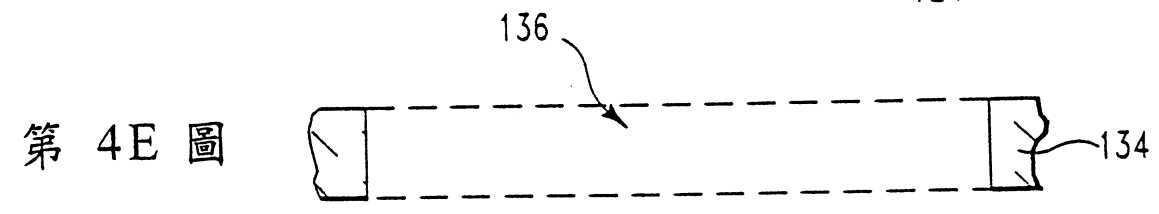
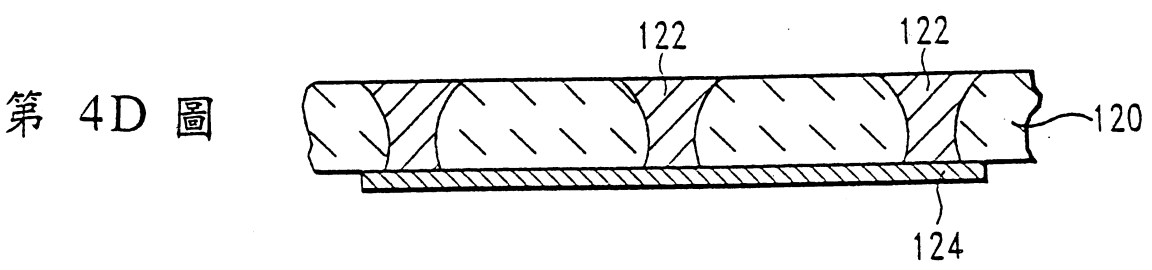
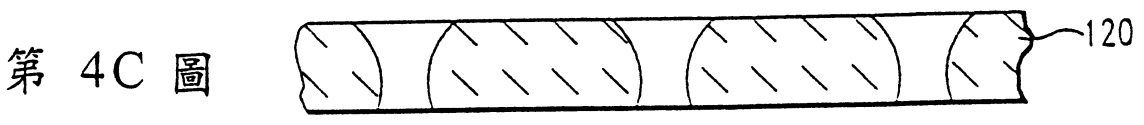
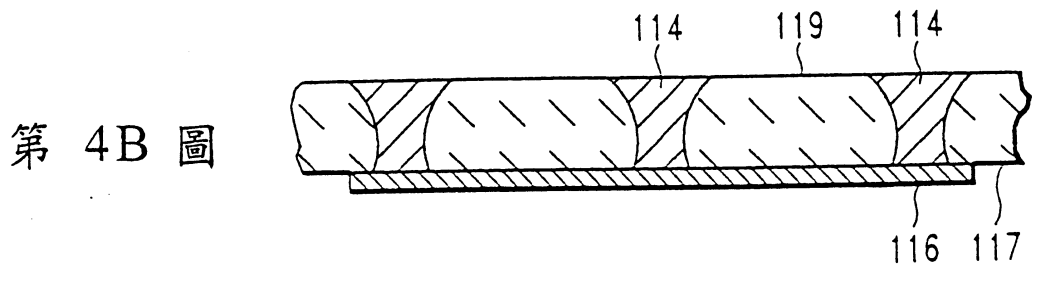
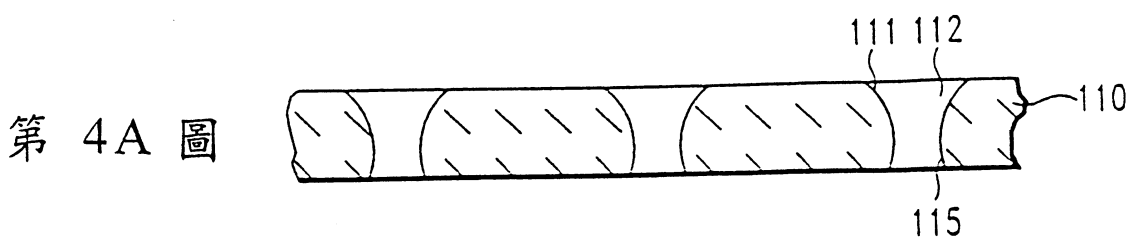
經濟部智慧財產局員工消費合作社印製

公告本

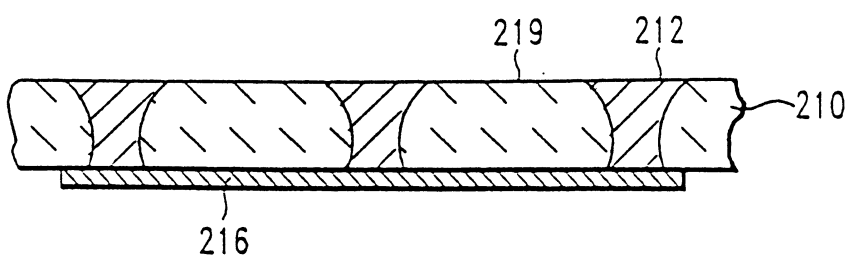




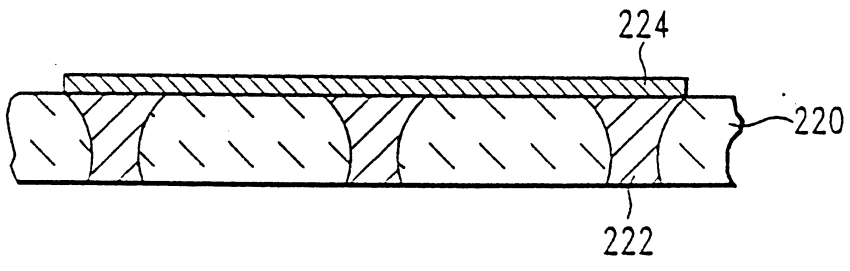




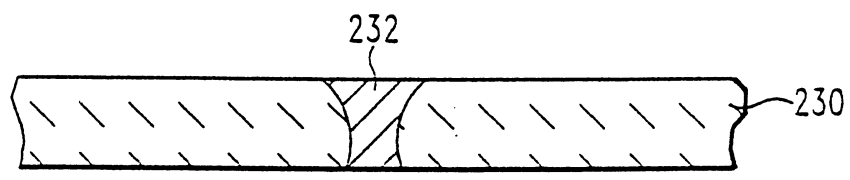
第 5A 圖



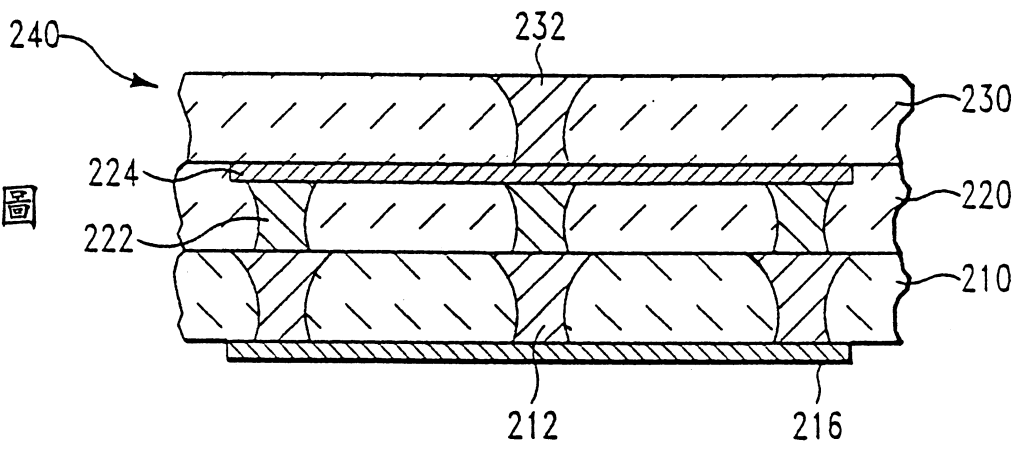
第 5B 圖



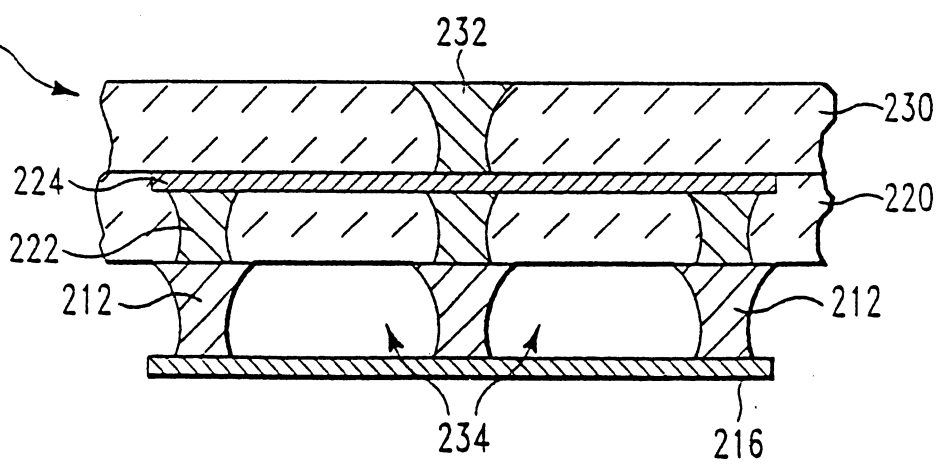
第 5C 圖



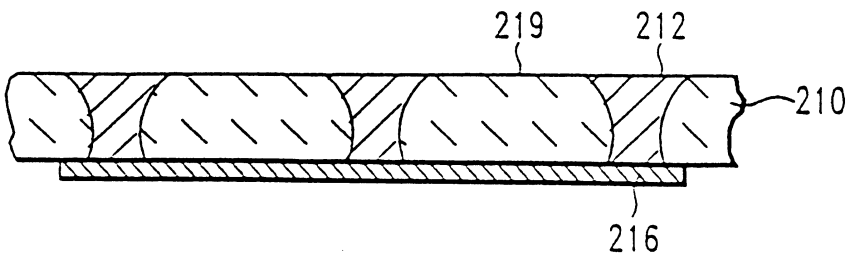
第 5D 圖



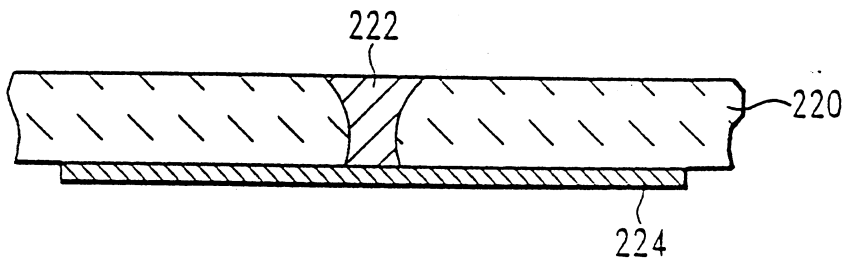
第 5E 圖



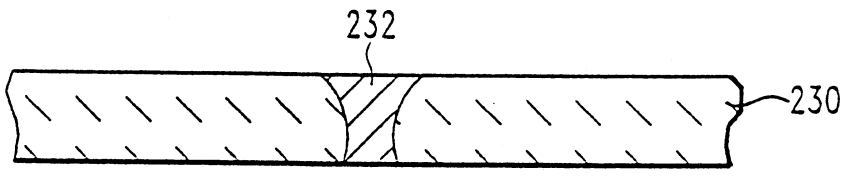
第 6A 圖



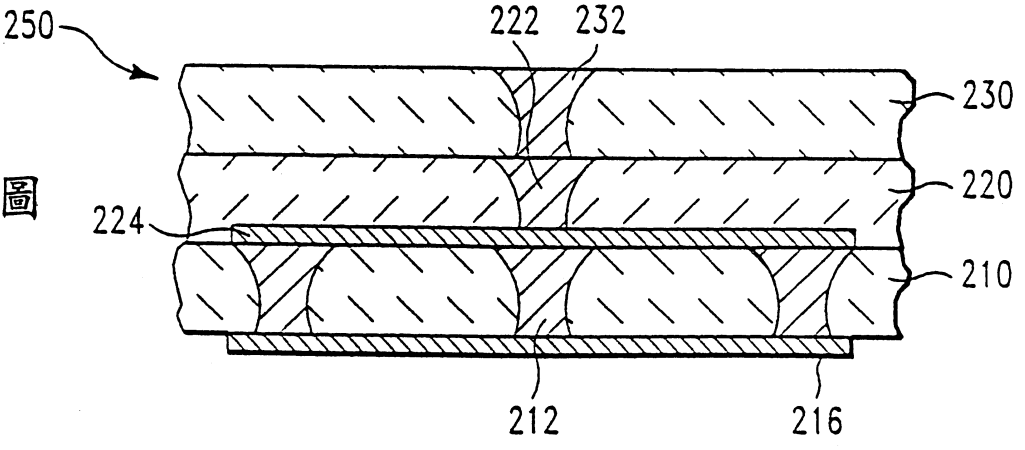
第 6B 圖



第 6C 圖



第 6D 圖



第 6E 圖

